



(12) 发明专利

(10) 授权公告号 CN 103199705 B

(45) 授权公告日 2015.04.15

(21) 申请号 201310092217.5

(22) 申请日 2013.03.21

(73) 专利权人 电子科技大学

地址 611731 四川省成都市高新区(西区)西源大道 2006 号

(72) 发明人 罗萍 李航标 陈剑洛 莫易昆 刘磊 罗明 张波

(74) 专利代理机构 成都宏顺专利代理事务所 (普通合伙) 51227

代理人 李顺德 王睿

(51) Int. Cl.

H02M 3/157(2006.01)

审查员 伍春燕

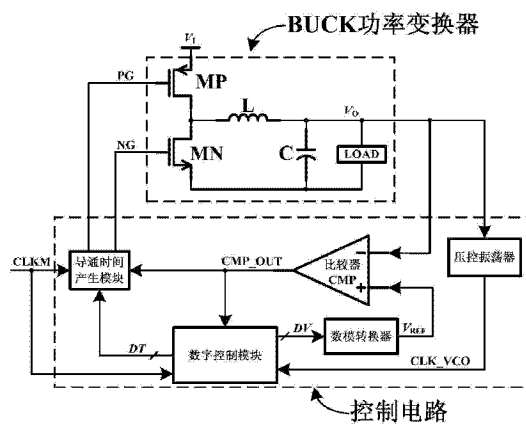
权利要求书2页 说明书6页 附图2页

(54) 发明名称

具有负载最小能量消耗点追踪功能的降压式稳压电源

(57) 摘要

具有负载最小能量消耗点追踪功能的降压式稳压电源,属于电子技术领域,用于向低压、低功耗的数字集成电路提供电源。包括BUCK功率变换器和控制电路构成。控制电路包括导通时间产生模块、数字控制模块、数模转换器、比较器和压控振荡器。本发明通过调节输出电压V₀以及BUCK功率变换器中功率管导通时间来使得每个功率管的开关周期内电源输送到外接负载LOAD的能量相同。同时,通过降压追踪方式检测负载最小能量消耗点,降压追踪过程中同时调节功率管的导通时间,保证每次功率管开启时送到负载的能量恒定。本发明更多地采用了数字电路实现,和利用双电容能量采样的方法相比,本发明所提出的方法可以节省芯片面积,更利于电源的集成。



1. 具有负载最小能量消耗点追踪功能的降压式稳压电源,包括 BUCK 功率变换器和控制电路;

所述 BUCK 功率变换器至少包括一个功率 PMOS 管 MP 和一个功率 NMOS 管 MN,所述功率 PMOS 管 MP 和功率 NMOS 管 MN 共漏连接,其中功率 PMOS 管 MP 的源极接直流偏置电压 V_T ,功率 NMOS 管 MN 的源极接地,功率 PMOS 管 MP 的栅极接栅控电压 PG,功率 NMOS 管 MN 的栅极接栅控电压 NG,功率 PMOS 管 MP 和功率 NMOS 管 MN 的共漏连接点通过一个储能电感 L 输出 BUCK 功率变换器的输出电压 V_o ,输出电压 V_o 与地之间连接有一个滤波电容 C;

所述控制电路包括比较器、数字控制模块、压控振荡器、数模转换器、导通时间产生模块;BUCK 功率变换器的输出电压 V_o 和数模转换器产生的基准电压 V_{REF} 分别输入比较器的反相输入端和同相输入端进行比较,比较器的输出信号 CMP_OUT 分别输入到导通时间产生模块和数字控制模块;BUCK 功率变换器的输出电压 V_o 给压控振荡器提供电源,压控振荡器的输出时钟信号 CLK_VCO 输入到数字控制模块;BUCK 功率变换器的工作时钟信号 CLKM,其频率为 PSM 模式下功率管的开关频率,分别输入到导通时间产生模块和数字控制模块;所述数字控制模块具有两个输出信号,一个输出信号 DT 输入导通时间产生模块以控制导通时间产生模块产生不同的占空比信号控制信号 PG 和 NG,另一个输出信号 DV 输入数模转换器以控制数模转换器产生不同的基准电压 V_{REF} ;导通时间产生模块产生的导通时间控制信号 PG 作为 BUCK 功率变换器中功率 PMOS 管 MP 的栅控电压接 BUCK 功率变换器中功率 PMOS 管 MP 的栅极,导通时间产生模块产生的导通时间控制信号 NG 作为 BUCK 功率变换器中功率 NMOS 管 MN 的栅控电压接 BUCK 功率变换器中功率 NMOS 管 MN 的栅极;

所述导通时间产生模块,包括一个 D 触发器、一个产生 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间信号 PG 的子模块和一个产生 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间 NG 的子模块;

产生 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间信号 PG 的子模块,包括 k 个延迟单元 D_m 串接而成的第一延迟线,第一 k 路选择器 MUX1,与门 1 和与门 3;其中延迟单元 D_{mi} 的输出端分别接延迟单元 $D_{m(i+1)}$ 的输入端和第一 k 路选择器 MUX1 的第 i 个输入端;产生 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间 NG 的子模块,包括 k 个延迟单元 D_n 串接而成的第二延迟线,第二 k 路选择器 MUX2,与门 2 和与门 4;其中延迟单元 D_{ni} 的输出端分别接延迟单元 $D_{n(i+1)}$ 的输入端和第二 k 路选择器 MUX1 的第 i 个输入端;其中 $i = 1, 2, \dots, k$;

比较器 CMP 的输出信号 CMP_OUT 接 D 触发器的触发端 D,触发端为高电平有效,D 触发器的 Q 输出端分别接与门 3 和与门 4 的一个输入端;在产生 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间信号 PG 的子模块中,BUCK 功率变换器的工作时钟信号 CLKM 一方面接与门 1 的一个输入端,另一方面通过第一延迟线和第一 k 路选择器 MUX1 后产生的延迟信号 CLKMDP 接与门 1 的另一输入端;与门 1 的输出信号与 D 触发器的 Q 输出端输出信号经与门 3 相与后得到 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间信号 PG;在产生 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间信号 NG 的子模块中,BUCK 功率变换器的工作时钟信号 CLKM 一方面接与门 2 的一个输入端,另一方面通过第二延迟线和第二 k 路选择器 MUX2 后产生的延迟信号 CLKMDN 接与门 2 的另一输入端;与门 2 的输出信号与 D 触发器的 Q 输出端输出信号经与门 4 相与后得到 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制

时间信号 NG ;数字控制模块的输出信号 DT 分别接第一 k 路选择器 MUX1 和第二 k 路选择器 MUX2 的控制端用以选通具有不同延迟时间的延迟信号 CLKMDP 或 CLKMDN 并输出。

2. 根据权利要求 1 所述的具有负载最小能量消耗点追踪功能的降压式稳压电源,其特征 在于,所述数字控制模块检测在当前输出电压 V_o 下,外接负载 LOAD 工作 M 个周期时间内 BUCK 功率变换器中功率 PMOS 管 MP 或功率 NMOS 管 MN 导通的周期个数,并且与上个输出电压 V_o 下负载工作 M 个周期时间内 BUCK 功率变换器中功率 PMOS 管 MP 或功率 NMOS 管 MN 导通的周期个数相比较,以此来选取适当的输出电压 V_o 作为外接负载 LOAD 最小能量消耗点电压 ;数字控制模块输出的不同控制信号 DT,对应着不同的 BUCK 功率变换器中功率 PMOS 管 MP 或功率 NMOS 管 MN 的导通时间 ;数字控制模块输出的不同控制信号 DV,对应着不同的基准电压 V_{REF} 。

3. 根据权利要求 2 所述的具有负载最小能量消耗点追踪功能的降压式稳压电源,其特征 在于,所述数字控制模块由分频器、计数器、寄存器、数字比较器、可逆计数器、译码器 1 和译码器 2 组成 ;压控振荡器的延迟与外接负载 LOAD 的关键路径相同,外接负载 LOAD 每工作 M 个周期,压控振荡器产生 M/2 个周期的 CLK_VCO 信号,分频器对 CLK_VCO 信号进行 M/2 分频,这样,当外接负载 LOAD 工作 M 个周期时,分频器就产生一个高信号 ;当比较器输出信号 CMP_OUT 为高时,计数器对 BUCK 功率变换器的工作时钟信号 CLKM 进行计数 ;当分频器输出产生上升沿时,表示负载工作了 M 个周期 ;数字比较器将计数器计数值和寄存器中存储的上个 M 周期的计数值进行比较,比较完成后,将本周期的计数值存入寄存器 ;可逆计数器根据比较的结果进行加 1 或减 1 操作 ;可逆计数器的输出结果经译码器 1 译码后产生 DT 信号用来控制导通时间产生模块产生 BUCK 功率变换器中功率管的导通控制时间信号 PG 或 NG ;可逆计数器的输出结果经译码器 2 译码后产生 DV 信号用来控制数模转换器产生不同的基准电压 V_{REF} 。

4. 根据权利要求 2 所述的具有负载最小能量消耗点追踪功能的降压式稳压电源,其特征 在于,通过设置可逆计数器的值可以设定数模转换器输出的基准电压 V_{REF} 及 BUCK 功率变 换器中功率管的导通控制时间信号 PG 或 NG,以保持每个功率管的开关周期内电源输送给 外接负载 LOAD 的能量不变。

具有负载最小能量消耗点追踪功能的降压式稳压电源

技术领域

[0001] 具有负载最小能量消耗点追踪功能的降压式稳压电源,属于电子技术领域,用于向低压、低功耗的数字集成电路提供电源。

背景技术

[0002] 数字集成电路的能耗 E_{TOT} 包括两部分:动态能耗 E_{ACT} 和静态能耗 E_{LEAK} 。动态能耗是由数字集成电路的开关动作引起的, $E_{ACT} = \alpha N C V_{DD}^2$, 其中 α 是数字集成电路的活动因子, N 是完成给定任务所需要工作的时钟周期个数, C 是数字集成电路对电源的等效负载电容, V_{DD} 是数字集成电路的电源电压。静态能耗是由数字集成电路的各种漏电机理引起的, $E_{LEAK} = I_{LEAK} V_{DD} N T_{clk}$, 其中 I_{LEAK} 是数字集成电路的漏电流, T_{clk} 是数字集成电路的工作时钟周期。当工作电压 V_{DD} 升高时, 电路完成给定任务, 数字集成电路动态能耗增加; 同时, 电压 V_{DD} 的升高会引起 T_{clk} 减小, T_{clk} 减小则会引起漏能耗减小。所以, 当数字集成电路工作时, 存在一个电压 V_{MEP} , 当数字集成电路的工作电压为 V_{MEP} 时, 完成给定任务, 电路总能耗最小, 这个工作电压定义为最小能量消耗点 (MEP, Minimum Energy Point)。

[0003] Benton H. Calhoun 等人验证了最小能量点的存在 (见文献 “Characterizing and modeling minimum energy operation for subthreshold circuits”, ISLPED, 2004, pp. 90-95)。Yogesh K. Ramadass 等人利用 DAC、电容能量采样及最小能量追踪算法模块构成环路做成降压式最小能量消耗点追踪 (MEPT, Minimum energy point tracking) DC-DC 变换器 (见文献 “Minimum energy tracking loop with embedded DC-DC converter enabling ultra-low-voltage operation down to 250mV in 65nm CMOS”, JSSC, 2008, Vol. 43, No. 1, pp. 256-265), 该变换器用双电容法进行能量采样, 电容占用了较大的芯片面积, 功率变换器采用 PFM (Pulse Frequency Modulation) 调制模式。

[0004] 本发明提出的最小能量消耗点追踪电路结合固定导通时间的方法构建了一个能够追踪数字集成电路最小能量消耗点的降压式稳压电源, 利用固定导通时间的方法, 保证每次传送的能量相等, 相比于利用双电容的方法, 节省了芯片面积, 更利于系统集成。

发明内容

[0005] 本发明所要解决的技术问题, 就是提供一种具有负载最小能量消耗点追踪功能的降压式稳压电源, 该降压式稳压电源能够寻找负载最小能量消耗点。负载数字电路工作的时钟周期为 T_{clk} 。MEPT 控制电路通过调节输出电压以及功率管导通时间来使得每次功率管开启时电源输出到负载的能量相同。同时, 检测负载在当前输出电压下, 工作 M 个周期内功率管导通个数, 将当前输出电压下 $M \cdot T_{clk}$ 时间内的功率管的导通次数与上个输出电压下 $M \cdot T_{clk}$ 时间内功率管导通次数比较。以一定的步长将输出电压由初始电压由高调低, 同时调节功率管的导通时间, 保证每次功率管开启时送到负载的能量恒定。如果某个 $M \cdot T_{clk}$ 时间内功率管导通次数大于上一个输出电压下 $M \cdot T_{clk}$ 时间内的导通次数, 输出电压向上调节一个步长, 此输出电压即负载的最小能量消耗点工作电压。

[0006] 本发明详细技术方案为：

[0007] 具有负载最小能量消耗点追踪功能的降压式稳压电源，如图 1 所示，包括 BUCK 功率变换器和控制电路。

[0008] 所述 BUCK 功率变换器至少包括一个功率 PMOS 管 MP 和一个功率 NMOS 管 MN，所述功率 PMOS 管 MP 和功率 NMOS 管 MN 共漏连接，其中功率 PMOS 管 MP 的源极接直流偏置电压 V_1 ，功率 NMOS 管 MN 的源极接地，功率 PMOS 管 MP 的栅极接栅控电压 PG，功率 NMOS 管 MN 的栅极接栅控电压 NG，功率 PMOS 管 MP 和功率 NMOS 管 MN 的共漏连接点通过一个储能电感 L 输出 BUCK 功率变换器的输出电压 V_0 （外接负载 LOAD 所需工作电压 V_0 ），输出电压 V_0 与地之间连接有一个滤波电容 C。

[0009] 所述控制电路包括比较器、数字控制模块、压控振荡器、数模转换器、导通时间产生模块。BUCK 功率变换器的输出电压 V_0 和数模转换器产生的基准电压 V_{REF} 分别输入比较器的反相输入端和同相输入端进行比较，比较器的输出信号 CMP_OUT 分别输入到导通时间产生模块和数字控制模块；BUCK 功率变换器的输出电压 V_0 给压控振荡器提供电源，压控振荡器的输出时钟信号 CLK_VCO 输入到数字控制模块；BUCK 功率变换器的工作时钟信号 CLKM，其频率为 PSM 模式下功率管的开关频率，分别输入到导通时间产生模块和数字控制模块。所述数字控制模块具有两个输出信号，一个输出信号 DT 输入导通时间产生模块以控制导通时间产生模块产生不同的占空比信号控制信号 PG 和 NG，另一个输出信号 DV 输入数模转换器以控制数模转换器产生不同的基准电压 V_{REF} ；导通时间产生模块产生的导通时间控制信号 PG 作为 BUCK 功率变换器中功率 PMOS 管 MP 的栅控电压接 BUCK 功率变换器中功率 PMOS 管 MP 的栅极，导通时间产生模块产生的导通时间控制信号 NG 作为 BUCK 功率变换器中功率 NMOS 管 MN 的栅控电压接 BUCK 功率变换器中功率 NMOS 管 MN 的栅极。

[0010] 如图 2 所示，所述导通时间产生模块，包括一个 D 触发器、一个产生 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间信号 PG 的子模块和一个产生 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间 NG 的子模块。产生 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间 PG 的子模块，包括 k 个延迟单元 D_m 串接而成的第一延迟线，第一 k 路选择器 MUX1，与门 1 和与门 3；其中延迟单元 D_{mi} ($i=1, 2, \dots, k$) 的输出端分别接延迟单元 $D_{m(i+1)}$ 的输入端和第一 k 路选择器 MUX1 的第 i 个输入端。产生 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间 NG 的子模块，包括 k 个延迟单元 D_n 串接而成的第二延迟线，第二 k 路选择器 MUX2，与门 2 和与门 4；其中延迟单元 D_{ni} ($i=1, 2, \dots, k$) 的输出端分别接延迟单元 $D_{n(i+1)}$ 的输入端和第二 k 路选择器 MUX2 的第 i 个输入端。比较器 CMP 的输出信号 CMP_OUT 接 D 触发器的触发端 D（高电平有效），D 触发器的 Q 输出端分别接与门 3 和与门 4 的一个输入端；在产生 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间 PG 的子模块中，BUCK 功率变换器的工作时钟信号 CLKM 一方面接与门 1 的一个输入端，另一方面通过第一延迟线和第一 k 路选择器 MUX1 后产生的延迟信号 CLKMDP 接与门 1 的另一输入端；与门 1 的输出信号与 D 触发器的 Q 输出端输出信号经与门 3 相与后得到 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间信号 PG。在产生 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间 NG 的子模块中，BUCK 功率变换器的工作时钟信号 CLKM 一方面接与门 2 的一个输入端，另一方面通过第二延迟线和第二 k 路选择器 MUX2 后产生的延迟信号 CLKMDN 接与门 2 的另一输入端；与门 2 的输出信号与 D 触发器的 Q 输出端输出信号经与门 4 相与后得到 BUCK 功率变换器中

功率 NMOS 管 MN 的导通控制时间信号 NG。数字控制模块的输出信号 DT 分别接第一 k 路选择器 MUX1 和第二 k 路选择器 MUX2 的控制端用以选通具有不同延迟时间的延迟信号 CLKMDP 或 CLKMDN 并输出。

[0011] 所述数字控制模块检测在当前输出电压 V_0 下, 外接负载 LOAD 工作 M 个周期时间内 BUCK 功率变换器中功率 PMOS 管 MP 或功率 NMOS 管 MN 导通的周期个数, 并且与上个输出电压 V_0 下负载工作 M 个周期时间内 BUCK 功率变换器中功率 PMOS 管 MP 或功率 NMOS 管 MN 导通的周期个数相比较, 以此来选取适当的输出电压 V_0 作为外接负载 LOAD 最小能量消耗点电压; 数字控制模块输出的不同控制信号 DT, 对应着不同的 BUCK 功率变换器中功率 PMOS 管 MP 或功率 NMOS 管 MN 的导通时间; 数字控制模块输出的不同控制信号 DV, 对应着不同的基准电压 V_{REF} 。

[0012] 如图 3 所示, 所述数字控制模块由分频器、计数器、寄存器、数字比较器、可逆计数器、译码器 1 和译码器 2 组成。压控振荡器的延迟与外接负载 LOAD 的关键路径相同, 外接负载 LOAD 每工作 M 个周期, 压控振荡器产生 $M/2$ 个周期的 CLK_VCO 信号, 分频器对 CLK_VCO 信号进行 $M/2$ 分频, 这样, 当外接负载 LOAD 工作 M 个周期时, 分频器就产生一个高信号。当比较器输出信号 CMP_OUT 为高时, 计数器对 BUCK 功率变换器的工作时钟信号 CLKM 进行计数。当分频器输出产生上升沿时, 表示负载工作了 M 个周期。数字比较器将计数器计数值和寄存器中存储的上个 M 周期的计数值进行比较, 比较完成后, 将本周期的计数值存入寄存器。可逆计数器根据比较的结果进行加 1 或减 1 操作。可逆计数器的输出结果经译码器 1 译码后产生 DT 信号用来控制导通时间产生模块产生 BUCK 功率变换器中功率管的导通控制时间信号 PG 或 NG; 可逆计数器的输出结果经译码器 2 译码后产生 DV 信号用来控制数模转换器产生不同的基准电压 V_{REF} 。

[0013] 所述数字控制模块中, 通过设置可逆计数器的值可以设定数模转换器输出的基准电压 V_{REF} 及 BUCK 功率变换器中功率管的导通控制时间信号 PG 或 NG, 以保持每个功率管的开关周期内电源输送给外接负载 LOAD 的能量不变。

[0014] 本发明所提出的具有负载最小能量消耗点追踪功能的降压式稳压电源利用固定导通时间的方法, 保证每次功率管开启时电源传送给外接负载 LOAD 的能量相等, 通过计数和比较功率管导通的次数来追踪外接负载 LOAD 的最小能量消耗点。控制电路更多地采用了数字电路实现, 和利用双电容能量采样的方法相比, 本发明所提出的方法可以节省芯片面积, 更利于电源的集成。

附图说明

[0015] 图 1 为具有负载最小能量消耗点追踪功能的降压式稳压电路结构框图。

[0016] 图 2 为导通时间产生模块结构框图。

[0017] 图 3 为数字控制模块结构框图。

[0018] 图 4 为最小能量消耗点追踪算法流程图。

具体实施方式

[0019] 下面结合附图及实施例, 详细描述本发明的技术方案。

[0020] 具有负载最小能量消耗点追踪功能的降压式稳压电源, 如图 1 所示, 包括 BUCK 功

率变换器和控制电路。

[0021] 所述 BUCK 功率变换器至少包括一个功率 PMOS 管 MP 和一个功率 NMOS 管 MN, 所述功率 PMOS 管 MP 和功率 NMOS 管 MN 共漏连接, 其中功率 PMOS 管 MP 的源极接直流偏置电压 V_1 , 功率 NMOS 管 MN 的源极接地, 功率 PMOS 管 MP 的栅极接栅控电压 PG, 功率 NMOS 管 MN 的栅极接栅控电压 NG, 功率 PMOS 管 MP 和功率 NMOS 管 MN 的共漏连接点通过一个储能电感 L 输出 BUCK 功率变换器的输出电压 V_0 (外接负载 LOAD 所需工作电压 V_0), 输出电压 V_0 与地之间连接有一个滤波电容 C。

[0022] 所述控制电路包括比较器、数字控制模块、压控振荡器、数模转换器、导通时间产生模块。BUCK 功率变换器的输出电压 V_0 和数模转换器产生的基准电压 V_{REF} 分别输入比较器的反相输入端和同相输入端进行比较, 比较器的输出信号 CMP_OUT 分别输入到导通时间产生模块和数字控制模块; BUCK 功率变换器的输出电压 V_0 给压控振荡器提供电源, 压控振荡器的输出时钟信号 CLK_VCO 输入到数字控制模块; BUCK 功率变换器的工作时钟信号 CLKM, 其频率为 PSM 模式下功率管的开关频率, 分别输入到导通时间产生模块和数字控制模块。所述数字控制模块具有两个输出信号, 一个输出信号 DT 输入导通时间产生模块以控制导通时间产生模块产生不同的占空比信号控制信号 PG 和 NG, 另一个输出信号 DV 输入数模转换器以控制数模转换器产生不同的基准电压 V_{REF} ; 导通时间产生模块产生的导通时间控制信号 PG 作为 BUCK 功率变换器中功率 PMOS 管 MP 的栅控电压接 BUCK 功率变换器中功率 PMOS 管 MP 的栅极, 导通时间产生模块产生的导通时间控制信号 NG 作为 BUCK 功率变换器中功率 NMOS 管 MN 的栅控电压接 BUCK 功率变换器中功率 NMOS 管 MN 的栅极。

[0023] 本发明提供的具有负载最小能量消耗点追踪功能的降压式稳压电源中, 数字控制模块、导通时间产生模块是本发明的两个关键模块。数字控制模块输出不同的控制字 DT 和 DV 到导通时间产生模块和数模转换器以产生不同的功率管导通时间和基准电压。同时, 数字控制模块检测在当前输出电压下, 在给定的负载工作时间内功率管导通的周期个数, 并且与上个输出电压下给定的负载工作时间内功率管导通的周期个数相比较, 来选取适当的电压作为负载最小能量消耗点电压。导通时间模块的输入是数字控制模块的输出控制字 DT, 不同控制字对应了不同的导通时间。数模转换器的输入是数字控制模块的输出控制字 DV, 不同的控制字对应了不同的基准电压 V_{REF} 。

[0024] 如图 2 所示, 所述导通时间产生模块, 包括一个 D 触发器、一个产生 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间信号 PG 的子模块和一个产生 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间 NG 的子模块。产生 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间 PG 的子模块, 包括 k 个延迟单元 D_m 串接而成的第一延迟线, 第一 k 路选择器 MUX1, 与门 1 和与门 3; 其中延迟单元 D_{mi} ($i=1, 2, \dots, k$) 的输出端分别接延迟单元 $D_{m(i+1)}$ 的输入端和第一 k 路选择器 MUX1 的第 i 个输入端。产生 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间 NG 的子模块, 包括 k 个延迟单元 D_n 串接而成的第二延迟线, 第二 k 路选择器 MUX2, 与门 2 和与门 4; 其中延迟单元 D_{ni} ($i=1, 2, \dots, k$) 的输出端分别接延迟单元 $D_{n(i+1)}$ 的输入端和第二 k 路选择器 MUX1 的第 i 个输入端。比较器 CMP 的输出信号 CMP_OUT 接 D 触发器的触发端 D (高电平有效), D 触发器的 Q 输出端分别接与门 3 和与门 4 的一个输入端; 在产生 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间 PG 的子模块中, BUCK 功率变换器的工作时钟信号 CLKM 一方面接与门 1 的一个输入端, 另一方面通过第一延迟线和第一 k

路选择器 MUX1 后产生的延迟信号 CLKMDP 接与门 1 的另一输入端 ; 与门 1 的输出信号与 D 触发器的 Q 输出端输出信号经与门 3 相与后得到 BUCK 功率变换器中功率 PMOS 管 MP 的导通控制时间信号 PG。在产生 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间 NG 的子模块中, BUCK 功率变换器的工作时钟信号 CLKM 一方面接与门 2 的一个输入端, 另一方面通过第二延迟线和第二 k 路选择器 MUX2 后产生的延迟信号 CLKMDN 接与门 2 的另一输入端 ; 与门 2 的输出信号与 D 触发器的 Q 输出端输出信号经与门 4 相与后得到 BUCK 功率变换器中功率 NMOS 管 MN 的导通控制时间信号 NG。数字控制模块的输出信号 DT 分别接第一 k 路选择器 MUX1 和第二 k 路选择器 MUX2 的控制端用以选通具有不同延迟时间的延迟信号 CLKMDP 或 CLKMDN 并输出。

[0025] 所述数字控制模块检测在当前输出电压 V_0 下, 外接负载 LOAD 工作 M 个周期时间内 BUCK 功率变换器中功率 PMOS 管 MP 或功率 NMOS 管 MN 导通的周期个数, 并且与上个输出电压 V_0 下负载工作 M 个周期时间内 BUCK 功率变换器中功率 PMOS 管 MP 或功率 NMOS 管 MN 导通的周期个数相比较, 以此来选取适当的输出电压 V_0 作为外接负载 LOAD 最小能量消耗点电压 ; 数字控制模块输出的不同控制信号 DT, 对应着不同的 BUCK 功率变换器中功率 PMOS 管 MP 或功率 NMOS 管 MN 的导通时间 ; 数字控制模块输出的不同控制信号 DV, 对应着不同的基准电压 V_{REF} 。

[0026] 如图 3 所示, 所述数字控制模块由分频器、计数器、寄存器、数字比较器、可逆计数器、译码器 1 和译码器 2 组成。压控振荡器的延迟与外接负载 LOAD 的关键路径相同, 外接负载 LOAD 每工作 M 个周期, 压控振荡器产生 $M/2$ 个周期的 CLK_VCO 信号, 分频器对 CLK_VCO 信号进行 $M/2$ 分频, 这样, 当外接负载 LOAD 工作 M 个周期时, 分频器就产生一个高信号。当比较器输出信号 CMP_OUT 为高时, 计数器对 BUCK 功率变换器的工作时钟信号 CLKM 进行计数。当分频器输出产生上升沿时, 表示负载工作了 M 个周期。数字比较器将计数器计数值和寄存器中存储的上个 M 周期的计数值进行比较, 比较完成后, 将本周期的计数值存入寄存器。可逆计数器根据比较的结果进行加 1 或减 1 操作。可逆计数器的输出结果经译码器 1 译码后产生 DT 信号用来控制导通时间产生模块产生 BUCK 功率变换器中功率管的导通控制时间信号 PG 或 NG ; 可逆计数器的输出结果经译码器 2 译码后产生 DV 信号用来控制数模转换器产生不同的基准电压 V_{REF} 。

[0027] 所述数字控制模块中, 通过设置可逆计数器的值可以设定数模转换器输出的基准电压 V_{REF} 及 BUCK 功率变换器中功率管的导通控制时间信号 PG 或 NG, 以保持每个功率管的开关周期内电源输送给外接负载 LOAD 的能量不变。

[0028] 下面介绍控制电路 MEPT 工作的基本原理。BUCK 变换器的能量平衡模型为

$$[0029] \quad \Delta E_{IN} = \Delta E_R + \Delta E_C + \Delta E_L \quad (1)$$

[0030] 其中, ΔE_{IN} 、 ΔE_R 、 ΔE_C 、 ΔE_L 分别为一个开关周期内电源提供给 BUCK 输入端的能量、负载消耗的能量、电容储能的变化量及电感储能的变化量。第 i 个周期电容储能的变化量, 等于第 i+1 个周期开始时电容的储能减去第 i 个周期开始时电容的储能,

$$[0031] \quad \Delta E_C = E_{C, (i+1)T} - E_{C, iT} \quad (2)$$

[0032] 在 DCM 模式下, $\Delta E_L \equiv 0$

[0033] 对于输入能量 ΔE_{IN} ,

$$[0034] \quad \Delta E_{\text{IN}} = \int_0^{T_{\text{on}}} V_I i(t) dt = \frac{1}{2} V_I T_{\text{on}} I_{\text{PK}} \quad (3)$$

$$[0035] \quad I_{\text{PK}} = \frac{V_I - V_O}{L} T_{\text{on}} \quad (4)$$

[0036] 将(4)代入(3)得

$$[0037] \quad \Delta E_{\text{IN}} = \frac{1}{2L} T_{\text{on}}^2 (V_I - V_O) V_I \quad (5)$$

[0038] 而在 MEPT 的负载工作 M 个周期内, 如果 DC-DC 工作了 K 个时钟周期, 其中输入能量 n 个, 跨过 m 个。

[0039] 那么如果忽略电容消耗的能量, 负载消耗的能量就等于 n 个周期一共输入的能量。

[0040] 所以有:

$$[0041] \quad E_R = n \frac{1}{2L} T_{\text{on}}^2 (V_I - V_O) V_I \quad (6)$$

[0042] V_I 固定, 通过调节 V_O 和 T_{on} , 使每次功率管开启时送给负载能量恒定, 所以负载 M 个周期内消耗的能量就可以通过对 n 的检测进行判断。

[0043] 本发明所用的最小能量消耗点追踪算法如下: 如图 4 所示, 在环路检测开始时, 设置初始的输出电压以及相对应的导通时间控制字。通过设置可逆计数器的初值可以设定数模转换器的初始输出电压及功率管的初始导通时间, 以保持周期输入能量不变。同时设定功率管在一个 $M \cdot T_{\text{clk}}$ 时间内的导通次数 P, 并存入寄存器。之后, 自动将输出电压 V_O 减小一个固定步进 X 毫伏, 同时调整功率管的导通时间 T_{on} (在整个检测过程中保持周期输入能量与初始时周期输入能量一致), 之后计算在负载工作 M 个周期后功率管的导通周期个数 Q。比较 P 和 Q 的大小, 如果 Q 小于 P, 那么将 Q 存入寄存器取代 P, 继续将输出电压减少一个步进 X 毫伏, 同时调整功率管的导通时间, 之后再重新去计算导通周期个数。如果 Q 大于 P, 那么则将输出电压增加一个步进, 同时调整相应的导通时间。这个时候的输出电压就是负载消耗能量的最低点, 即找到了最小能量点, 之后结束环路工作。

[0044] 本发明所提出的具有负载最小能量消耗点追踪功能的降压式稳压电源利用固定导通时间的方法, 保证每次功率管开启时电源传送给外接负载 LOAD 的能量相等, 通过计数和比较功率管导通的次数来追踪外接负载 LOAD 的最小能量消耗点。控制电路更多地采用了数字电路实现, 和利用双电容能量采样的方法相比, 本发明所提出的方法可以节省芯片面积, 更利于电源的集成。

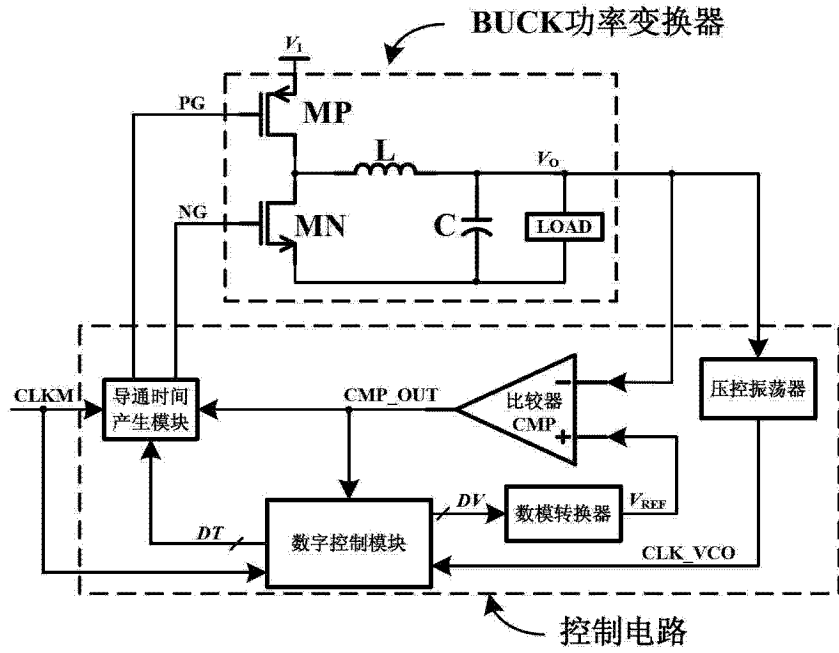


图 1

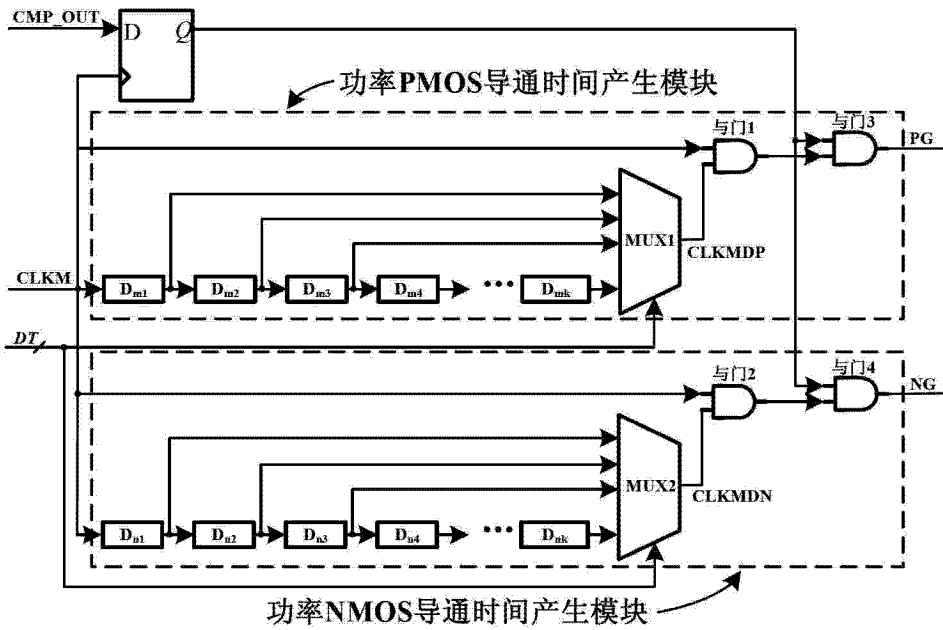


图 2

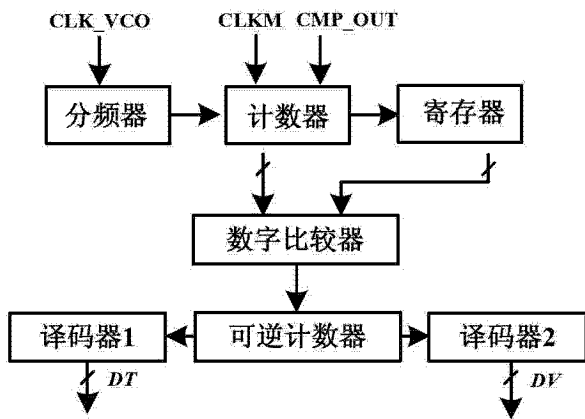


图 3

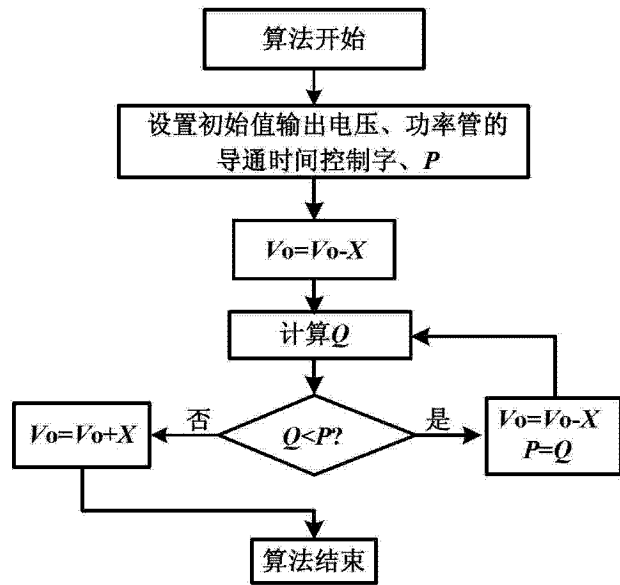


图 4