

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01R 12/16

H01R 12/22 H01R 13/66

[12] 发明专利申请公开说明书

[21] 申请号 01134343.5

[43] 公开日 2002 年 6 月 5 日

[11] 公开号 CN 1352473A

[22] 申请日 2001.10.31 [21] 申请号 01134343.5

[30] 优先权

[32] 2000.11.3 [33] KR [31] 65176/2000

[71] 申请人 格洛泰克株式会社

地址 韩国汉城

[72] 发明人 尹琮光 金荣洙

[74] 专利代理机构 永新专利商标代理有限公司

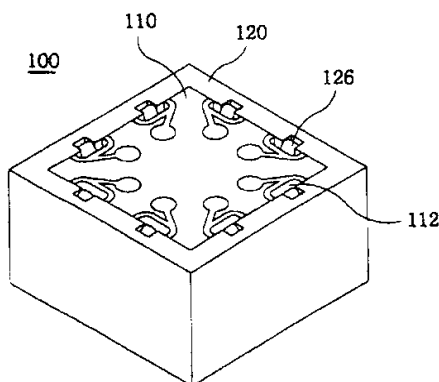
代理人 刘兴鹏

权利要求书 1 页 说明书 5 页 附图页数 4 页

[54] 发明名称 多线栅格连接器

[57] 摘要

一种用于电气连接两个电子元件的连接器,该连接器包括一个插头式元件和一个容纳该插头式元件的插座。插头式元件具有一个非导电主体,该非导电主体并具有一个顶面、一个底面和一个侧面,该插头式元件包括成型在上述侧面上的若干接头端片和许多设置在顶面上的 I/O(输入/输出)接头,接头端片通过 I/O(输入/输出)接头与其中一个电子元件相连。上述插座具有若干插针,上述接头端片通过其相应的插针而与其它电子元件相连。



ISSN 1008-4274

权 利 要 求 书

1. 一种用于电气连接两个电子元件的连接器，该连接器包括：

一个插头式元件，该元件具有非导电主体，该非导电主体具有一个顶面、一个底面和一个侧面，该插头式元件包括成型在上述侧面上的若干接头端片和许多设置在顶面上的 I/O（输入/输出）接头，接头端片通过 I/O
5 （输入/输出）接头与其中一个电子元件相连；和

一个容纳上述插头式元件的插座，该插座具有若干插针，上述接头端片通过其相应的插针而与其它电子元件相连。

2. 如权利要求 1 所述的连接器，其特征在于，上述主体还包括若干形成在其侧面的凹进部，上述接头端片即成型在相应的端片内。
10

3. 如权利要求 1 所述的连接器，其特征在于，上述主体还包括一个嵌在其内部的电路元件。

4. 如权利要求 3 所述的连接器，其特征在于，上述电路元件是电阻器、电感器和电容器中的一个。

5. 如权利要求 3 所述的连接器，其特征在于，上述主体成型为多个绝缘层。
15

6. 如权利要求 1 所述的连接器，其特征在于，上述主体还具有一个设置在其底面上的电路元件。

7. 如权利要求 6 所述的连接器，其特征在于，上述电路元件是电阻器、电感器、电容器、二极管和晶体管中的一个。
20

8. 如权利要求 1 所述的连接器，其特征在于，上述插座还包括一个包容住上述主体侧面的非导电外壳，上述插针设置在该外壳的内表面上。

9. 如权利要求 8 所述的连接器，其特征在于，上述外壳具有若干成型在其内表面上的槽，上述插头由这些槽固定。

说明书

多线栅格连接器

5 发明领域

本发明涉及一种连接器，尤其涉及一种在印刷电路板（PCBs）之间提供电气连接的连接器。

背景技术

10 众所周知，电子设备中的印刷电路板（PCBs）上具有各种电子元件，这些印刷电路板通过板与板之间的连接器，例如插针插孔型连接器而相互连接。

传统地，插针插孔型连接器是由一套插入式端子和另一套插口式端子以及两个容纳上述端子的外壳所制成。

15 上述插入式端子和插口式端子布置成细长形状，仅用来提供印刷电路板之间的电气连接但并不能提供附加的电功能，例如，电容、电感和/或电阻等。相应地，如果为了提高印刷电路板之间的信号接口特性而需要附加的电路元件，例如电容器、电感器和/或电阻器，这些元件需要放置在印刷电路板上，因而给应用印刷电路板的间隔和通路带来额外的负担。

20 另外，因为为了防止在相邻导电端子之间的焊缝架桥现象而导致短路，在插针插孔型连接器的导电端子之间的最小间距必须保持在大约0.5mm 或 0.7mm，所以这种传统的板与板之间的连接器不可能用于目前高度集成化和功能化的小型印刷电路板。

25 发明概述

因此，本发明的一个目的是提供一种用于连接印刷电路板（PCBs）

的连接器，该连接器能在每个组件安装区域内提供更多数量的端子，而不会减小其间的间距。

本发明的另一个目的是提供一种用于连接印刷电路板（PCBs）的连接器，该连接器能通过在其内和/或在其上结合用于提高信号接口特性的电路元件，从而防止信号衰减。

根据本发明，提供了一种用于电气连接两个电子元件的连接器，该连接器包括：

一个插头式元件，该元件具有非导电主体，该非导电主体具有一个顶面、一个底面和一个侧面，该插头式元件包括成型在上述侧面上的若干接头端片和许多设置在顶面上的 I/O（输入/输出）接头，接头端片通过 I/O（输入/输出）接头与其中一个电子元件相连；和

一个容纳上述插头式元件的插座，该插座具有若干插针，上述接头端片通过其相应的插针而与其它电子元件相连。

附图简要说明

结合附图并通过如下描述可以使本发明的以上以及其它目的和特征更清楚。

图 1 是根据本发明一个实施例的多线栅格连接器的透视图；

图 2 是使用在图 1 中多线栅格连接器的多线栅格（MLG）的侧视图；

图 3 是多线栅格插座的透视图，该多线栅格插座具有若干固定在支撑槽中的插针；

图 4 是连接两块印刷电路板的多线栅格连接器的透视图；

图 5 是若干层多线栅格的横截面图；

图 6 是连接两块印刷电路板的多线栅格连接器的横截面图，其中在多线栅格的底面上设有若干电子元件。

图 7 是连接两块印刷电路板的多线栅格连接器的横截面图，其中若干电子元件嵌入多线栅格中。

最佳实施例的详细描述

5 如图 1 所示，其中示出根据本发明一个实施例的多线栅格（multiple line grid, MLG）连接器。该多线栅格连接器 100 包括一个具有若干接头端片 112 的多线栅格 110 和一个具有与接头端片 112 相应数目的插针 126 的多线栅格插座 120。多线栅格 110 将与多线栅格插座 120 连接，以便使接头端片 112 与相应数目的插针 126 保持电气连接。

10 如图 2 所示，其中示出一个用作多线栅格连接器 100 的插头元件的多线栅格 110。该多线栅格 110 具有一个由绝缘材料制成并呈立方形状形状的栅格主体 111。应当知道，多线栅格 110 的横截面具有任意的多边形形状，而不仅仅是图 2 中在俯视时的矩形。接头端片 112 设置在成型于栅格主体 111 一个侧面的凹进部上。许多 I/O（输入/输出）接头 116 设置在
15 栅格主体 111 的顶部，并通过其与接头端片 112 之间的导线 114 而与该接头端片 112 相连。最好是以一种使其间距最大化的方式在多线栅格 110 的顶面上分布 I/O（输入/输出）接头 116。

图 3 示出多线栅格插座 120 的透视图，该多线栅格插座 120 具有固定在支承槽 124 中的若干插针 126。该多线栅格插座 120 基本为除去顶盖和底盖的盒状，并由绝缘或非导电材料制成。在多线栅格插座 120 内部
20 设有一个开口的容纳空隙 122，用于容纳多线栅格 110。在多线栅格插座 120 的内侧表面上形成有支承槽 124，用于固定插针 126。插针 126 由导电材料，例如铜或铜合金等制成，具有一个能对多线栅格 110 的接头端片 112 施加弹力的结构，以便提供紧密接触。当多线栅格 110 与多
25 线栅格插座 120 如图 1 所示结合在一起时，每个插针 126 与多线栅格 110

的接头端片 112 形成电气连接。当根据本发明最佳实施例的多线栅格连接器 100 如图 4 所示用于连接两块印刷电路板 610、620 时，插针 126 的下端如图 6 和图 7 所示与下部的印刷电路板（PCB）610 的相应连接端片 630。

5 多线栅格 110 的栅格主体 111 可以是，由一片绝缘材料制成的单层或整体结构，其内没有电子元件。可供替代的是，栅格主体 111 也可以是如图 5 所示例子中的多层结构，其中多线栅格 110 所具有的一个栅格主体 111 由例如五层 201、203、205、207、209 和例如一个电阻器 R、一个电感器 L 和/或一个电容器 C 等电子元件而制成。这五层 201 到 209 都是
10 是由绝缘材料制成。电子元件 R、L、C 通过使用例如丝网印刷方法而形成。这些电子元件 R、L、C 能设置在不同的位置，例如在栅格主体 111 的顶部、在层与层之间和/或如图 5 所示在栅格主体 111 的陷阱内部。很明显，对于现有技术的普通技术人员而言，这种多层栅格主体能很容易地通过使用生产多层陶瓷电容器和电感器的传统技术而制成。

15 图 6 是连接两块印刷电路板 610、620 的多线栅格连接器 100 的横截面图。多线栅格连接器 100 的 I/O（输入/输出）接头 116 通过若干焊点 118 分别与上部印刷电路板 620 的相应 I/O（输入/输出）端片 640 相连，其中每个 I/O（输入/输出）接头 116 用作 I/O（输入/输出）端子。多线栅格插座 120 与下部的印刷电路板 610 相连，插针 126 的下端与下部
20 印刷电路板 610 的相应连接端片 630 电连接。每个接头端片 112 与相应的插针 126 电连接，同样通过导线 114 与相应 I/O 接头 116 相连。多线栅格 110 如图 6 所示能通过使用一个整体栅格主体而实施，并可包括连接在其底面上的电路元件 130，例如需要该元件来提供信号接口特性。能设置在栅格主体 111 上的电路元件 130 能够但不限于，一个或多个电阻

器、电容器、电感器、二极管或晶体管或者是它们的组合。

图 7 示出具有多层栅格主体 111 的多线栅格连接器 100 的横截面图。该多线栅格连接器 100 如图 7 所示具有如 6 所示电路元件 130 的至少一部分。应当很清楚，图 7 所示的栅格主体 111 能够为在其内不设有电路
5 元件的整体类型。

结果，当与包括若干布置成细长形状插入式/插口式端子的插针插孔型连接器相比较时，根据本发明最佳实施例的多线栅格连接器 100 能在每个组件安装区域内提供更多数量的端子，而不会减小端子间的间距，这是因为若干用作 I/O（输入/输出）端子的 I/O（输入/输出）接头 116 设置
10 成区域排列的形状。

另外，应当知道本发明的多线栅格连接器 100 能用于将具有多 I/O 端子的电子元件，例如印刷电路板（PCB）、半导体芯片、整装模块或组件电缆，连接到另一电子元件。在此情况下，多线栅格插座 120 将附着在一个电子元件上，而多线栅格连接器 100 则将与该电子元件相连。

同样应当知道多线栅格 110 和多线栅格插座 120 可以是除了图 1 所示立方形状外的其它形状。例如，多线栅格 110 和多线栅格插座 120 可以是在俯视时具有椭圆或圆形横截面的圆柱体形状。

已经结合最佳实施例对本发明进行了描述，但本领域的技术人员应当能理解到可以在不偏离由如下权利要求所限定的本发明精神和范围的情况下，作出各种变型和改变。
20

说明书附图

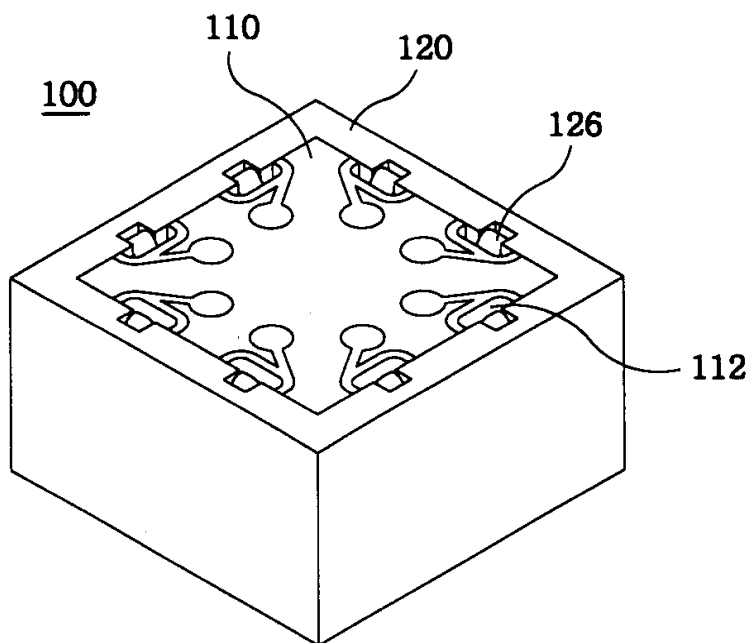


图 1

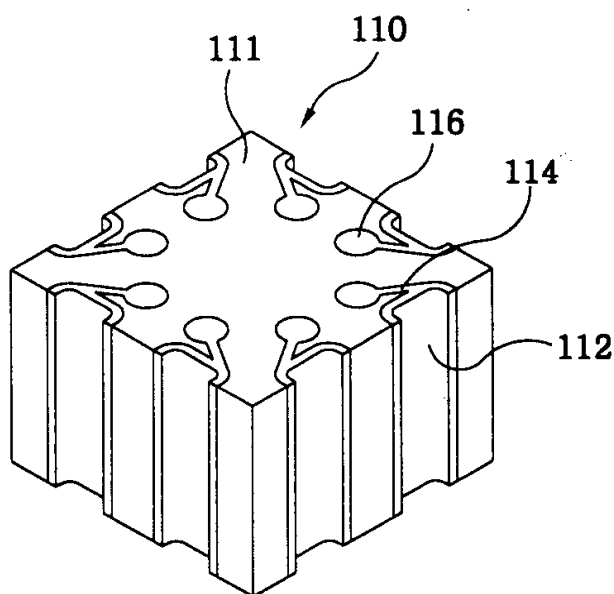


图 2
1

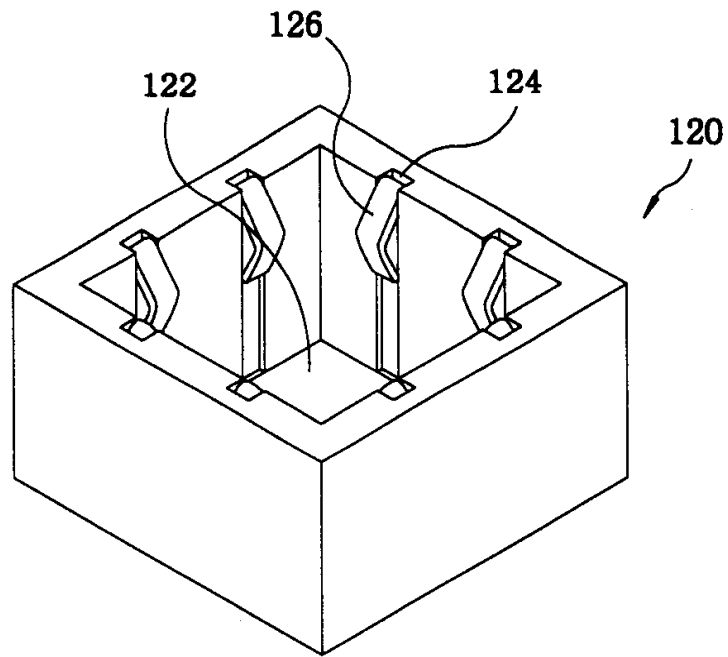


图 3

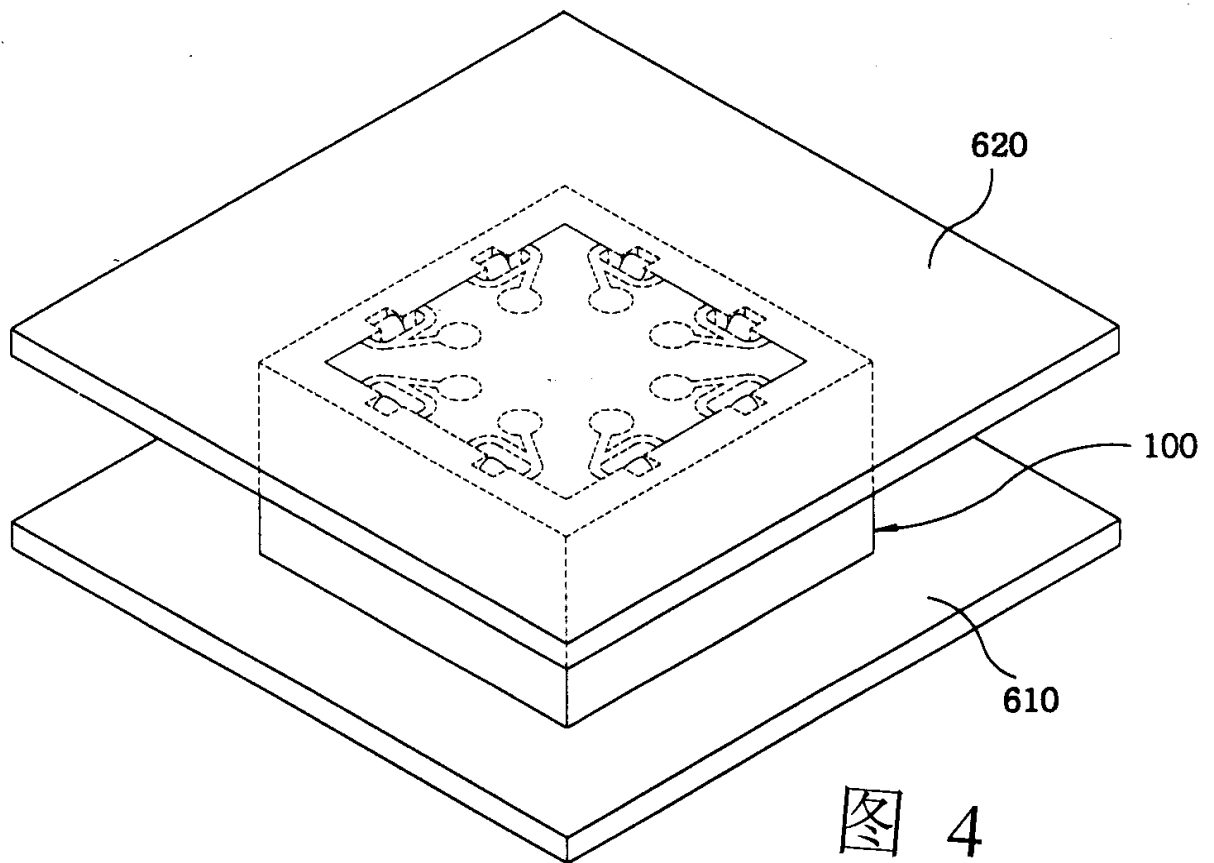


图 4

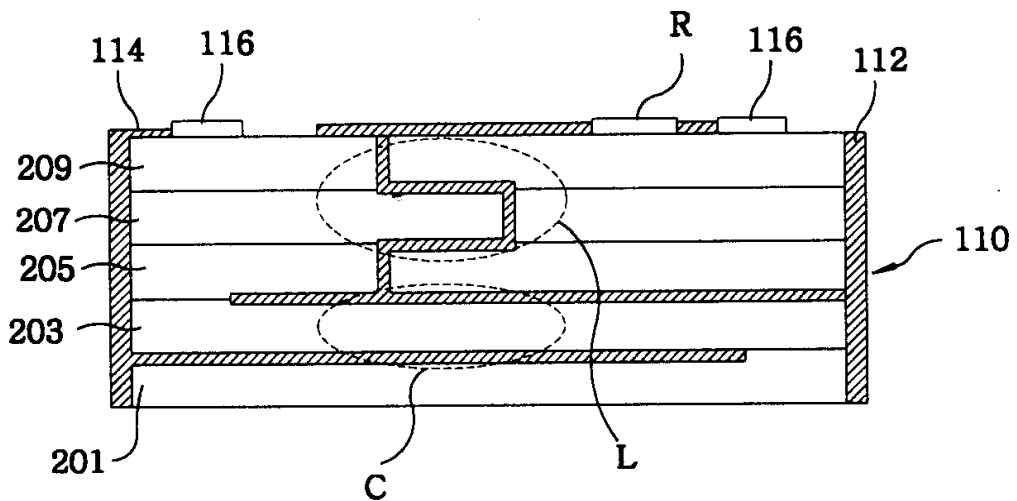


图 5

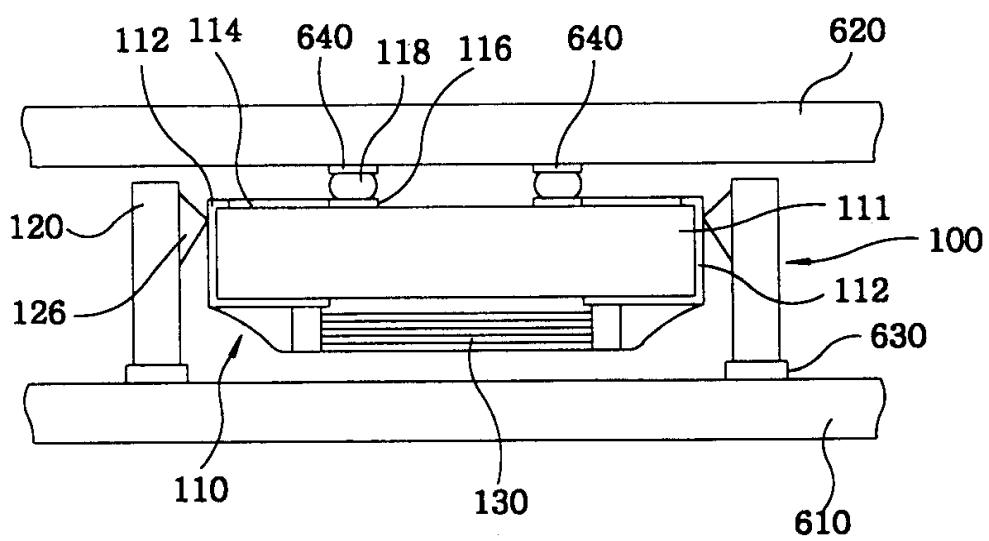


图 6

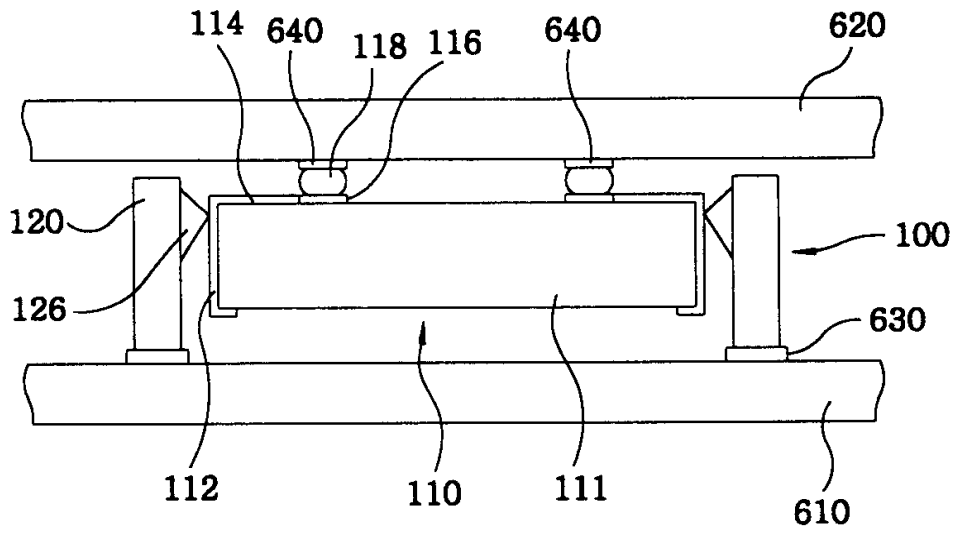


图 7