

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3639739号

(P3639739)

(45) 発行日 平成17年4月20日(2005.4.20)

(24) 登録日 平成17年1月21日(2005.1.21)

(51) Int. Cl.⁷

F I

HO 1 J	1/316	HO 1 J	1/30	E
HO 1 J	9/02	HO 1 J	9/02	E
HO 1 J	29/04	HO 1 J	29/04	
HO 1 J	31/12	HO 1 J	31/12	C

請求項の数 7 (全 26 頁)

(21) 出願番号	特願平11-51820	(73) 特許権者	000001007
(22) 出願日	平成11年2月26日(1999.2.26)		キヤノン株式会社
(65) 公開番号	特開2000-251646(P2000-251646A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成12年9月14日(2000.9.14)	(74) 代理人	100085006
審査請求日	平成15年8月7日(2003.8.7)		弁理士 世良 和信
		(74) 代理人	100106622
			弁理士 和久田 純一
		(72) 発明者	柴田 雅章
			東京都大田区下丸子3丁目30番2号
			キヤノン株式会社 内
		(72) 発明者	橋本 浩行
			東京都大田区下丸子3丁目30番2号
			キヤノン株式会社 内

最終頁に続く

(54) 【発明の名称】 電子放出素子、電子放出素子を用いた電子源、電子源を用いた画像形成装置及び画像形成装置を用いた表示装置

(57) 【特許請求の範囲】

【請求項1】

絶縁性基体の主表面上に配置された一対の電極部材と、該一対の電極部材間に配置された第一及び第二のカーボン膜とを備えており、前記第一及び第二のカーボン膜の各々の端部が間隙を挟んで互いに対向しており、前記一対の電極部材の一方に前記第一のカーボン膜が電氣的に接続され、前記一対の電極部材の他方に前記第二のカーボン膜が電氣的に接続されている電子放出素子であって、

前記第一及び第二のカーボン膜は、プラズモン損失エネルギーが単結晶グラファイトのプラズモン損失エネルギーの70%以上、90%以下の範囲にあり、かつプラズモン損失ピークの強度が単結晶グラファイトのプラズモン損失ピーク強度の70%以上であることを特徴とする電子放出素子。

10

【請求項2】

前記一対の電極部材の一方と前記第一のカーボン膜とが第一の導電性薄膜を介して接続されており、前記一対の電極部材の他方と前記第二のカーボン膜とが第二の導電性薄膜を介して接続されていることを特徴とする請求項1に記載の電子放出素子。

【請求項3】

前記プラズモン損失エネルギー及び前記プラズモン損失ピークの強度が、反射型の電子エネルギー損失分光分析により求められることを特徴とする請求項1または2記載の電子放出素子。

【請求項4】

20

前記第一及び第二のカーボン膜の前記 プラズモン損失エネルギー及び前記 プラズモン損失ピークの強度、200 eV ~ 3 keVの範囲のエネルギーを有する1次電子線を用い、かつ弾性散乱ピークの半値幅が1 eV以下となる条件で、反射型の電子エネルギー損失分光分析装置により測定されることを特徴とする請求項3記載の電子放出素子。

【請求項5】

基体上に複数の電子放出素子を配列形成した電子源であって、
前記複数の電子放出素子の各々が請求項1乃至4のいずれかに記載の電子放出素子であることを特徴とする電子源。

【請求項6】

電子源と、該電子源から放出された電子を照射することで画像を形成する画像形成部材とを有する画像形成装置であって、前記電子源が請求項5に記載の電子源であることを特徴とする画像形成装置。 10

【請求項7】

画像形成装置と、該画像形成装置にテレビジョン放送信号を表示させるための回路と、を備えたテレビジョン放送の表示装置であって、前記画像形成装置が請求項6に記載の画像形成装置であることを特徴とするテレビジョン放送の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子放出素子、この電子放出素子を用いた電子源、及びこの電子源を用いた画像形成装置に関する。 20

【0002】

【従来の技術】

従来、電子放出素子を用いた電子源として熱電子源及び冷陰極電子源の2種類が知られている。冷陰極電子源を構成する電子放出素子には、電界放出型(FE型)、金属・絶縁層・金属型(MIM型)及び表面伝導型などの電子放出素子がある。

【0003】

FE型電子放出素子の例としては、W. P. Dyke & W. W. Dolan, "Field Emission", *Advance in Electron Physics*, 8, 89 (1956)あるいはC. A. Spindt, "Physical Properties of Thin-film Field Emission Cathodes with Molybdenium Cones", *J. Appl. Phys.*, 47, 5248 (1976)等が知られている。 30

【0004】

MIM型電子放出素子の例としては、C. A. Mead, "Operation of Tunnel-Emission Devices", *J. Apply. Phys.* 32, 646 (1961)等が知られている。

【0005】

また、表面伝導型電子放出素子の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, 1290 (1965)等がある。 40

【0006】

表面伝導型電子放出素子は基板上に形成された小面積の薄膜に、膜面に並行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、上記エリンソン等によるSnO₂薄膜を用いたもの、Au薄膜によるもの〔G. Dittmer, *Thin Solid Films*, 9, 317 (1972)〕、In₂O₃-SnO₂薄膜によるもの〔M. Hartwell and C. G. Fongsted, *IEEE Trans. ED Conf.*, 519 (1975)〕、カーボン薄膜によるもの〔荒木久他：真空、第26巻、第1号、22頁(1983)〕等が報告されている。

【0007】

本出願人は、表面伝導型電子放出素子とその応用に関し、多数の提案を行っている。その構成及び製造方法は、例えば特開平7-235255号公報及び特開平8-171849号公報などに開示されている。

【0008】

これら公報記載の要点を簡単に説明する。表面伝導型電子放出素子は、図19(A)、(B)に模式的に示すように、基板1上に対向する一对の素子電極2,3と、これらの素子電極に接続されその一部に電子放出部5を有する導電性薄膜4とを備える。図19(A)は平面図、図19(B)は断面図である。電子放出部5は、上記導電性薄膜の一部が破壊・変形ないし変質され、間隙が形成された部分であり、間隙内部及びその近傍の導電性薄膜4上には、活性化と呼ばれる工程により、炭素及び/または炭素化合物を主成分とする堆積物が形成されている。これにより放出される電子の量が大幅に増大する。

10

【0009】

上記導電性薄膜4は、後述する通電による処理(フォーミング工程)で間隙部を好ましい状態に形成するために、導電性微粒子により構成される。以上のような電子放出素子を複数個形成した電子源基板を用い、蛍光体などからなる画像形成部材と組み合わせることにより、画像形成装置を構成できる。

【0010】

【発明が解決しようとする課題】

しかしながら、画像形成装置としてより高い性能、すなわち、画像形成装置の大画面化、省電力化、高精細化、高画質化、省スペース化等を実現するためには、電子放出素子を適用した画像形成装置が明るい表示画像を安定して提供できるよう、十分な電子放出量で安定した電子放出特性を更に長時間保持し続けられる技術が望まれている。

20

【0011】

後述の活性化処理によれば、炭素あるいは炭素化合物が導電性薄膜に形成された間隙及びその近傍に堆積して新たに狭い間隙を構成するようになる。それにより、放出電流 I_e 及び素子電流 I_f が増大するが、放出電子量、寿命等の素子特性は、活性化処理によって堆積した炭素あるいは炭素化合物の構造や安定性によって左右される。

【0012】

したがって、電子放出素子を用いたフラットテレビ等に応用可能な高品位な画像形成装置を実現するためには、電子放出素子の電子放出部を好適な構造と安定性を有する炭素あるいは炭素化合物により形成する必要がある。

30

【0013】

本発明の課題は、良好な電子放出特性と高輝度を長時間に亘り実現する電子放出素子、及びそれを用いた電子源及び画像形成装置を提供することにある。

【0014】

【課題を解決するための手段】

上記課題を解決するために、本発明の電子放出素子は、絶縁性基体の主表面上に配置された一对の電極部材と、該一对の電極部材間に配置された第一及び第二のカーボン膜とを備えており、前記第一及び第二のカーボン膜の各々の端部が間隙を挟んで互いに対向しており、前記一对の電極部材の一方に前記第一のカーボン膜が電氣的に接続され、前記一对の電極部材の他方に前記第二のカーボン膜が電氣的に接続されている電子放出素子であって、前記第一及び第二のカーボン膜は、プラズモン損失エネルギーが単結晶グラファイトのプラズモン損失エネルギーの70%以上、90%以下の範囲にあり、かつプラズモン損失ピークの強度が単結晶グラファイトのプラズモン損失ピーク強度の70%以上である構成である。

40

【0015】

また、前記一对の電極部材の一方と前記第一のカーボン膜とが第一の導電性薄膜を介して接続されており、前記一对の電極部材の他方と前記第二のカーボン膜とが第二の導電性薄膜を介して接続されていることが好適である。

【0016】

50

この構成において、前記第一及び第二の炭素含有膜部材の前記 プラズモン損失エネルギー及び前記 プラズモン損失ピークの強度が、反射型の電子エネルギー損失分光分析により求められる。より具体的には、前記第一及び第二の炭素含有膜部材の前記 プラズモン損失エネルギー及び前記 プラズモン損失ピークの強度が、約 200 eV ~ 3 keV の範囲のエネルギーを有する 1 次電子線を用い、かつ弾性散乱ピークの半値幅が約 1 eV 以下となる条件で、反射型の電子エネルギー損失分光分析装置により測定される。

【0017】

【作用】

本発明の電子放出素子においては、電子放出部を構成する炭素を有する膜（カーボン膜）の プラズモン損失エネルギーが単結晶グラファイトの プラズモン損失エネルギーの約 70% 以上、約 90% 以下の範囲にあり、かつ プラズモン損失ピークの強度が単結晶グラファイトの プラズモン損失ピーク強度の約 70% 以上であり、一般的な炭素材料に比べ、プラズモン損失ピーク強度が高いにも拘わらず プラズモン損失エネルギーの低い材料を用いている。

10

【0018】

これは、高い 電子密度を有しつつも、細かい結晶子径を有することに対応していると考えられる。

プラズモン損失エネルギー及び プラズモン損失ピークの強度において上記特徴を持つ炭素を有する膜を用いた電子放出素子では、放出電流量が大きく、かつ安定な電子放出を行うことができる。

20

【0019】

【発明の実施の形態】

次に、本発明の一実施の形態について、図面を参照して説明する。

図 1 (A)、(B) は本発明の電子放出素子を模式的に示した平面図及び断面図である。ガラス材料から形成された絶縁性基板 1 上に一对の素子電極 2, 3 が対向して配置されており、後述するフォーミング処理等により導電性薄膜 4 の一部に形成された間隙 6 を置いて、導電性薄膜 4 が基板 1 表面に対して横方向に対向している。そして、導電性薄膜 4 が素子電極 2, 3 の表面を覆うことで、一对の電極 2, 3 と導電性薄膜 4 とが電氣的に接続される。

30

【0020】

なお、FIB 等の手法を用い、電極間隔をフォーミングにより形成する上記間隙 6 程度の幅に形成する場合は、導電性薄膜 4 と電極 2, 3 とを別々に形成しなくともよい。

【0021】

さらに、後述する活性化処理工程により、間隙 6 内の基板 1 上及びその近傍の導電性薄膜 4 上に、堆積物である炭素を有する膜（カーボン膜）10 が配される。また、上記したように、導電性薄膜 4 を用いない場合には、電極 2, 3 と炭素を有する膜 10 とが直接接続される。なお、本発明においては、堆積物と炭素を有する膜とは同一のものを指す。また、炭素を有する膜 10 は、間隙 6 内に配された間隙 7 を置いて、基板 1 表面に対して横方向に対向して配される。

【0022】

この炭素を有する膜 10 は、素子電極間距離 (L) や後述する活性化条件などによっては、素子電極 2, 3 上にまで堆積し、場合によっては、導電性薄膜 4 を介さずに素子電極と直接接続する。あるいは間隙 7 から素子電極 2, 3 までの距離のほぼ半分程を覆う程度に炭素を有する膜 10 を設けることもできる。

40

【0023】

なお、図 1 に示した構成だけでなく、基板 1 上に導電性薄膜 4、対向する素子電極 2, 3 の順に積層した構成とすることもできる。また、図 1 (A)、(B) では導電性薄膜 4 は間隙 6 を境に、左右に分離し対向配置されて示されているが、間隙 6 の一部で繋がっている場合がある。同様に、間隙 7 を境に、炭素を有する膜 10 が左右に分離し対向配置されて示されているが、炭素を有する膜 10 は間隙 7 の一部で繋がっている場合もある。いずれ

50

の場合も素子の特性には大きく影響しない。

【0024】

ここで、カーボン（炭素）の結合及び結合について説明する。

カーボンの電子配置は基底状態で $1s^2 \cdot 2s^2 \cdot 2p^2$ である。最外殻電子は $2s$ 及び $2p$ の計 4 個である。この原子が結合して分子または結晶固体を作る場合には、 $2s$ 電子の 1 個が励起されて $2p$ 軌道に入り、いわゆる sp 混成軌道を作る。

【0025】

sp^3 混成軌道は原子核を中心に正四面体の各頂点に向かって電子雲が伸び、立体的配置をとる。この sp^3 混成軌道を持つ炭素原子の集合したものがダイヤモンドであり、この結合は結合と呼ばれすべて電子からなる。

10

【0026】

これに対して、 sp^2 混成軌道は 4 個の電子のうち 3 個が平面内でそれぞれ 120° ずつ離れた方向に電子雲を作り、残り 1 個がその平面の上下に亜鈴型の電子雲を作る。同一平面内にある 3 個の結合は結合で炭素六方網平面を形成する。残った 1 個の電子は電子と呼ばれ、網平面に垂直に配向し、その軌道は網平面に沿って互いに重なり合い、網平面の結合を一層強固なものにしている。電子は網平面に沿ってほとんど自由に動くことができ、自由電子と見なしても差し支えないくらいである。グラファイト（黒鉛）はこのような層の積み重なりであることがよく知られている。

【0027】

20

カーボンにはよく知られているように、上述のダイヤモンド、グラファイト以外の中間的な構造が存在し、その中間的な構造は、グラファイトの層内結合に含まれる結合と結合とに加えて、ダイヤモンドの原子間結合に代表される結合が、ある比率で混在して構成されているので、その多結晶構造の状態を特定するためには、結合と結合との比が挙げられる。

【0028】

カーボンに関しては、その構造の違い、例えばグラファイト、ダイヤモンド、グラッシーカーボン、アモルファスカーボン、といった違いが、炭素の K 殻電子のスペクトルから、電子と電子とのスペクトルプロファイルが異なるものとして得ることができる。具体的には電子に由来するエネルギー損失はほぼ 285 eV 、電子に由来するエネルギー損失はほぼ 292 eV に現れることが知られているので、その強度比から状態を同定することができる。さらに、炭素の K 殻電子のスペクトルに関して、グラファイトであれば、電子によるエネルギー損失の強度が電子によるエネルギー損失の強度のほぼ 4 割増となり、ダイヤモンドであれば、電子によるエネルギー損失はほとんどピークが見られず、電子によるエネルギー損失のみが観測されるといった違いでその状態を特定することができる。

30

【0029】

次に、素子電極及び導電性薄膜を形成する工程及びフォーミング処理工程を、図 2 (A) ~ (C) を用いて説明する。

基板 1 を洗剤、純水及び有機溶剤等を用いて十分に洗浄し、真空蒸着法、スパッタ法等により素子電極材料を堆積後、例えばフォトリソグラフィ技術を用いて基板 1 上に素子電極 2, 3 を形成する (図 2 (A))。

40

【0030】

素子電極 2, 3 を設けた基板 1 に、有機金属化合物の溶液を塗布して、有機金属化合物薄膜を形成する。有機金属化合物薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターンニングし、導電性薄膜 4 を形成する (図 2 (B))。

【0031】

ここでは、有機金属溶液の塗布法を挙げて説明したが、導電性薄膜 4 の形成方法はこれに限られるものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナー法等を用いることもできる。また、上記の有機金属化合物の溶液を

50

インクジェット装置により所望の位置に液滴として付与する方法を用いることもでき、この場合はリフトオフやエッチングによるパターンニング工程は不要となる。

【0032】

続いて、フォーミング処理を施す。このフォーミング処理の方法として、導電性薄膜4の還元を促すガスを含む雰囲気中での通電処理による方法を説明する。導電性薄膜4が金属酸化物、特にPdOよりなる場合は、このガスとし水素が使用可能である。導電性薄膜4を形成した上記電子放出素子を、真空装置内に設置し、内部を例えば $1 \times 10^{-5} < - 5 \text{ 乗} > \text{Torr}$ 程度の圧力以下となるように排気し、N₂:98% - H₂:2%の混合ガスを $1 \times 10^{-3} < - 3 \text{ 乗} > \text{Torr}$ 程度、真空装置内に導入し、素子電極2, 3間に、不図示の電源を用いて通電を行うと、導電性薄膜4に間隙6が形成される(図2(C))。

10

【0033】

このとき、水素ガスによる還元により、導電性薄膜を構成する物質が金属酸化物から金属に変化し、その際、凝集を伴って間隙6の形成が促進される。更に、好ましくは、基板温度を室温以上の温度: 50 ~ 100 程度に設定する。

【0034】

電圧波形は、パルス波形が好ましく、パルス波高値を定電圧としたパルスを連続的に印加する図3に示した手法が挙げられる。図3におけるT1及びT2は電圧波形のパルス幅とパルス間隔である。通常、T1は1 μsec . ~ 10 msec .、T2は10 μsec . ~ 数100 msec . の範囲で設定される。矩形波の波高値は、表面伝導型電子放出素子形態に応じて適宜選択される。このような条件のもと、例えば、数秒から数十分間電圧を

20

【0035】

通電フォーミング処理の終了は、上記のフォーミング用のパルス電圧の間に、導電性薄膜4を局所的に破壊、変形しない程度のパルス電圧を挿入し、その時の電流を測定して抵抗値を検知することにより決定することができる。例えば0.1V程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて、1M 以上の抵抗を示した時、通電フォーミングを終了させる。

【0036】

なお、フォーミング処理の方法としては、上記以外でも、間隙6が適切に形成される方法であれば採用することができる。

30

さらに、フォーミング工程を終了した素子を真空中で加熱することで、表面に吸着した不純物等を排除するのが好ましい。このとき、前述のように導電性薄膜4としてPdOを用いた場合は、200 程度の加熱により十分に還元して金属Pdとするのが好ましい。

【0037】

次いで活性化処理を行う。活性化処理工程は、有機物質のガスを含む雰囲気下で、上記一对の素子電極間にパルス電圧を繰り返し印加して、間隙6内の基板1上及びその周囲に炭素を有する膜10を堆積させる工程である。この工程により素子に流れる電流である素子電流I_fは著しく変化し、また、電子放出電流I_eも増大する。活性化処理の終了判定は、素子電流I_fを測定しながら、適宜行う。なおパルス幅、パルス間隔、パルス波高値などは適宜設定される。

40

【0038】

この活性化処理において用いられる有機物質のガスを含む雰囲気としては、蒸気圧があまり高くなく、かつ重合しやすい有機物質のガスを含む雰囲気が好ましい。また、窒素原子を含むものが好ましく、特にニトリル化合物が好ましく用いられる。この条件を満たすものとしては具体的には、気化したトルニトリルを含む雰囲気が挙げられるが、間隙6内及びその周囲の堆積物である炭素を有する膜10の形成に不都合がなければ、特に制限されるものではない。

【0039】

またこの雰囲気は、例えばイオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することなどによって得られる。さらにこのときの好ましい有機物質

50

のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に依り適宜設定される。

【0040】

また、堆積物である炭素を有する膜10を構成する炭素の膜厚は、5～100nmの範囲とするのが好ましい。ここで、炭素を有する膜10は、プラズモン損失エネルギーが単結晶グラファイトのプラズモン損失エネルギーの約70%以上、約90%以下の範囲にあり、かつプラズモン損失ピークの強度が単結晶グラファイトのプラズモン損失ピーク強度の70%以上であるという特徴を有する。

【0041】

次に、電子放出素子のプラズモン損失エネルギー及びプラズモン損失ピークの強度の測定に関して詳しく説明する。 10

図4は反射型の電子エネルギー損失分光分析(HEELS)に用いる装置の概略図を示したものである。図4において、51は真空容器、52は電子銃、53は電子エネルギー分析器、54は試料ステージ、55は被分析試料、56は1次電子線、57は反射電子である。

【0042】

電子銃52は、電子銃あるいはこれに電子線偏向器を付加させたものから放出される電子線であり、例えば、フィールドエミッション型の電子銃を用いるのが好ましい。これは、測定に用いる1次電子線56のエネルギー半値幅Eが小さい、すなわち単色性が良い方が、測定の感度を上げられるためである。なお、電子銃52として熱電子放出型電子銃を用いることも可能だが、この場合、電子銃からの電子線のエネルギー半値幅Eを小さくするために、単色化機構を組み合わせたのが好ましい。 20

【0043】

1次電子線56は、そのエネルギー範囲が200eV～3keVにあることが好ましい。200eVより小さいエネルギーでは反射電子57の検出が困難となり、3keVより大きいエネルギーでは試料55、すなわち本発明の電子放出素子の炭素を有する膜10が、電子線によりダメージをうける場合があるためである。また、1次電子線56の電子ビーム径は、用いる電子銃や加速電圧に大きく依存するが、例えば、上述のように電界放射型電子銃を用い、加速電圧を代表的な1keVに設定した場合で200nm程度である。

【0044】

反射電子57は試料55において反射された電子線で、1次電子線56と等しいエネルギーの電子、すなわち試料55で弾性散乱された電子に加えて、試料55との相互作用により、エネルギー損失した電子が含まれる。ここで、本発明において十分な測定分解能を有するためには、弾性散乱された電子のエネルギーの広がり、すなわち弾性散乱ピークの半値幅が1eV以下となる条件で測定されることが好ましい。このため、上記1次電子線56のエネルギー半値幅Eを0.4eV以下とするのが好ましく、さらに、電子エネルギー分析器53の分解能を高めるのが好ましい。 30

【0045】

電子エネルギー分析器53としては、高いエネルギー分解能が得られる偏向分散方式のエネルギー分析器を用いることが好ましい。エネルギー分析器には磁場偏向方式、静電偏向方式、さらには磁場と電場を組み合わせたWien-filter式などがあるが、この中では、小型で経済的な静電偏向方式のエネルギー分析器が好ましく用いられる。なお、静電偏向方式のエネルギー分析器であれば、例えば、同心半球型、円筒鏡型、共軸円筒鏡型などいずれの分析器を用いてもよい。なお、エネルギー分析器として同心半球型分析器を用いる場合、この分析器の入射側に反射電子の収束、加速、減速を目的とした静電レンズを付加させてもよい。 40

【0046】

反射電子の検出には、チャンネルトロン、マルチチャンネルプレート、電子増倍管などを用いることができ、必要に応じて増幅器を付加させてもよい。また検出方法も、アナログモードで用いロックイン増幅器で増幅する方法、パルスカウントモードで用いパルス波高 50

弁別後にパルスカウントとする方法のどちらを用いてもよい。

【0047】

以上のような反射型の電子エネルギー損失分光分析 (REELS) の測定装置を用いて、グラファイトの反射電子エネルギー損失スペクトルを測定すると、プラズモン損失ピークと + プラズモンピークとが観測される。プラズモン損失ピークは $sp^2 < 2 \text{乗} >$ 炭素に由来するもので、 $sp^3 < 3 \text{乗} >$ 炭素 (たとえばダイヤモンド) では原理的にはこのピークが現れない。また、プラズモンピークのエネルギー (損失エネルギー) はグラファイト結晶子径及び/または電子密度を反映していると考えられ、同ピーク強度は電子密度と相関があると考えられる。

【0048】

上述の装置により、グラファイト (HOPG) と、いくつかの結晶子径の異なるグラッシーカーボンの試料に対して測定されたプラズモン損失エネルギーとプラズモン損失ピーク強度をプロットしたものを図5に示す。図5には、本発明に用いられた、炭素を有する膜10の一例として測定されたプラズモン損失エネルギーとプラズモン損失ピーク強度も合わせて示した。

【0049】

また、グラファイト (HOPG) とグラッシーカーボンの試料の結晶データを図6に示した。なお、図6に示したプラズモン損失エネルギーはプラズモン損失ピーク位置の実測値であり、またプラズモン損失ピーク強度は弾性散乱ピークに対する相対強度である。

【0050】

これらの測定値は測定装置の仕様等によってある比率で差異を生じる場合がある。このような誤差を除くためには、単結晶グラファイト (HOPG) を標準試料として、単結晶グラファイトから得られた値に対する相対値、すなわち比率を特性値とするのが好ましい。

【0051】

図5のように、一般的な炭素材料、すなわちグラファイト (HOPG) とグラッシーカーボンにおいては、結晶子径が小さくなるに連れて、プラズモン損失エネルギーが低エネルギー側にシフトし、同時にプラズモン損失ピーク強度が低下する。これは、結晶子径が小さくなると、炭素中の電子密度が減少することを示している。

【0052】

一方、本発明における炭素を有する膜10で得られるプラズモン損失エネルギーとプラズモン損失ピーク強度は、上記の炭素材料における相関から外れて、左上の領域にある。これは、結晶子径が小さいにもかかわらず電子密度が高いことを意味していると推定する。

【0053】

このような特徴は、本発明の電子放出素子の電子放出特性に関して、以下のような優位点を持つ。

すなわち、結晶子径の小さい炭素は、特に間隙7を構成するにあたって、その間隙幅を均一に形成できるという特徴がある。結晶子径が大きいと、間隙7の幅がその結晶子径程度の分布を持つため、素子に電圧を印加した際、過度の電界集中を起こす点が発生し、電子放出特性が不安定になる場合がある。

【0054】

一方、電子密度が高い炭素は、一般に抵抗率が低く、素子電極2, 3を通じて素子に電圧を印加した際の電圧降下が小さいため、間隙7に十分な実効電圧を印加することができる。さらに、電子放出される電子量は、電子放出部材の自由電子密度 (炭素材料においては電子密度に対応すると考えられる) によって制限されると考えられ、電子密度が高い方が好ましい。

【0055】

本発明においては、プラズモン損失エネルギーが単結晶グラファイトのプラズモン損失エネルギーの約70%以上、約90%以下の範囲にあり、かつ単結晶グラファイトの7

10

20

30

40

50

0%以上のプラズモン損失ピーク強度を有する炭素を有する膜10を用いた場合に、上記の優位点が素子特性に反映される。

【0056】

このような特徴を有する炭素を有する膜10を形成するためには、上述のように、導電性薄膜4の表面を真空中で加熱する等の手法で清浄にして、導電性薄膜4の表面と炭素を有する膜10との相互作用を高めたり、窒素を含有する有機化合物雰囲気中で活性化を行なう等が重要と推測されているが、本発明はそれらの製造方法に限定されるものではない。

【0057】

以上のような工程を経て得られた電子放出素子は、安定化処理を行うことが好ましい。この処理は、電子放出素子に吸着している余分な有機物質分子などを除去する工程である。上記電子放出素子を真空容器内に設置し、容器内を排気する。これに用いる真空排気装置は、装置から発生するオイルが真空容器内に拡散しないよう、オイルを使用しないものを用いるのが好ましい。具体的には、ソープションポンプとイオンポンプとを組み合わせた真空排気装置等である。

10

【0058】

真空容器内の有機成分の分圧は、炭素及び炭素化合物が素子上にほぼ新たに堆積しない分圧で $1 \times 10^{-8} < - 8 \text{ 乗} > \text{ Torr}$ 以下が好ましく、さらには $1 \times 10^{-10} < - 10 \text{ 乗} > \text{ Torr}$ 以下が特に好ましい。さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した余分な有機物質分子を排気しやすくするのが好ましい。このときの加熱条件は、 $80 \sim 300$ 、好ましくは 250 以上

20

【0059】

安定化処理を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても十分安定な特性を維持することが出来る。このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、また真空容器や基板などに吸着した H_2O 、 O_2 なども除去でき、結果として素子電流 I_f 、放出電流 I_e が安定する。

30

【0060】

上述した工程を経て得られた本発明を適用可能な電子放出素子の基本特性について図7、図8を参照しながら説明する。

図7は真空処理装置の一例を示す構成図である。この真空処理装置は測定評価装置としての機能をも兼ね備えている。図7において、真空装置35内には電子放出素子が配されている。即ち、1は電子放出素子を構成する基体(基板)であり、2及び3は素子電極、4は導電性薄膜、5は間隙6, 7及びその近傍の領域である電子放出部である。31は電子放出素子に素子電圧 V_f を印加するための電源、30は素子電極2, 3間の導電性薄膜4を流れる素子電流 I_f を測定するための電流計、34は電子放出部より放出される放出電流 I_e を捕捉するためのアノード電極である。33はアノード電極34に電圧を印加するための高圧電源、32は素子の電子放出による放出電流 I_e を測定するための電流計である。一例として、アノード電極の電圧を $1 \text{ kV} \sim 10 \text{ kV}$ の範囲とし、アノード電極と電子放出素子との距離 H を $2 \text{ mm} \sim 8 \text{ mm}$ の範囲として測定を行うことができる。

40

【0061】

真空装置35内に、真空計等の真空雰囲気下での測定に必要な機器が設けられていて、所望の真空雰囲気での測定評価を行えるようになっている。電源31が十分な電力を供給できるものであれば、この装置により上記フォーミング処理工程に用いることができるのは言うまでもない。また、真空処理装置の全体を、ヒーターにより加熱できるようにすれば、上記の安定化処理工程に使用することもできる。

50

【0062】

図8は、図7に示した真空処理装置を用いて測定された放出電流 I_e と素子電流 I_f と素子電圧 V_f との関係を模式的に示した図である。図8においては、放出電流 I_e が素子電流 I_f に比べて著しく小さいので、任意単位で示している。なお、縦・横軸ともリニアスケールである。

【0063】

図8からも明らかなように、本発明を適用可能な表面伝導型電子放出素子は、放出電流 I_e に関して対する三つの特徴的性質を有する。即ち、

(1) 本素子はある電圧(しきい値電圧と呼ぶ、図8中の V_{th})以上の素子電圧を印加すると急激に放出電流 I_e が増加し、一方しきい値電圧 V_{th} 以下では放出電流 I_e がほとんど検出されない。つまり、放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。

10

【0064】

(2) 放出電流 I_e が素子電圧 V_f に単調増加依存するため、放出電流 I_e は素子電圧 V_f で制御できる。

(3) アノード電極34に捕捉される放出電子の量は、素子電圧 V_f を印加する時間に依存する。つまり、アノード電極34に捕捉される電子の量は、素子電圧 V_f を印加する時間により制御できる。

【0065】

図8においては、素子電流 I_f が素子電圧 V_f に対して単調増加する(MI特性)例を示した。上述した製造工程によっては、素子電流 I_f が素子電圧 V_f に対して電圧制御型負性抵抗特性(VCNR特性)を示す場合もあるが、上記安定化処理を行うことによりMI特性に変化する。

20

【0066】

以上の説明より理解されるように、本発明を適用可能な表面伝導型電子放出素子は、入力信号に応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子源、画像形成装置等、多方面への応用が可能となる。

【0067】

上記の特性を利用して、上記電子放出素子を基体上に複数配置した電子源及び画像形成装置を作成することが可能である。また電子放出素子の配列については、種々のものが採用できる。一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し(行方向)、この配線と直交する方向(列方向)で、電子放出素子の上方に配した制御電極(グリッド)により、電子放出素子からの電子を制御駆動するはしご型配置のものがある。

30

【0068】

これとは別に、電子放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Y方向の配線に共通に接続するものが挙げられる。このようなものは所謂単純マトリクス配置である。

40

【0069】

この単純マトリクス配置についてさらに説明する。表面伝導型電子放出素子については、前述したとおり(1)ないし(3)の特徴がある。即ち、表面伝導型電子放出素子からの放出電子は、しきい値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と幅で制御できる。一方、しきい値電圧以下では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に、パルス状電圧を適宜印加すれば、入力信号に応じて、表面伝導型電子放出素子を選択して電子放出量を制御できる。

【0070】

以下この原理に基づき、本発明を適用可能な電子放出素子を複数配して得られる電子源基

50

板について、図9を用いて説明する。図9において、81は電子源基板、82はX方向配線、83はY方向配線である。84は表面伝導型電子放出素子、85は結線である。m本のX方向配線82は、 $D \times 1$ 、 $D \times 2$ 、...、 $D \times m$ からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設計される。Y方向配線83は、 $Dy1$ 、 $Dy2$ 、...、 Dyn のn本の配線よりなり、X方向配線82と同様に形成される。これらm本のX方向配線82とn本のY方向配線83との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している。

【0071】

不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成されたSiO₂等で構成される。例えば、X方向配線82と形成した基板1の全面或は一部に所望の形状で形成され、特にX方向配線82とY方向配線83との交差部の電位差に耐え得るように、膜厚、材料、製法が、適宜設定される。X方向配線82とY方向配線83とは、それぞれ外部端子として引き出される。

【0072】

表面伝導型放出素子84を構成する一对の電極(不図示)は、m本のX方向配線82とn本のY方向配線83と導電性金属等からなる結線85とによって電氣的に接続されている。

【0073】

配線82と配線83を構成する材料、結線85を構成する材料及び一对の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0074】

X方向配線82には、X方向に配列した表面伝導型放出素子84の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線83には、Y方向に配列した表面伝導型放出素子84の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号との差電圧として供給される。

【0075】

上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

上述した単純マトリクス配置の電子源を用いて構成した画像形成装置について、図10と図11を用いて説明する。図10は画像形成装置の表示パネルの一例を示す構成図であり、図11は図10の画像形成装置に使用される蛍光膜の構成図である。

【0076】

図10において、81は表面伝導型電子放出素子を複数配した電子源の基板、91は基板81を固定したリアプレート、96はガラス基板93の内面に蛍光膜94とメタルバック95等が形成されたフェースプレートである。92は支持枠であり、この支持枠92には、リアプレート91、フェースプレート96が低融点のフリットガラスなどを用いて、大気中あるいは窒素中で400~500で10分以上焼成することにより、接合される。84は電子放出素子である。82、83は表面伝導型電子放出素子の一对の素子電極と接続されたX方向配線及びY方向配線である。

【0077】

外囲器(真空容器)98は、上述の如く、フェースプレート96、支持枠92、リアプレート91で構成される。リアプレート91は主に基板110の強度を補強する目的で設けられるため、基板110自体で十分な強度を持つ場合は別体のリアプレート91は不要とすることができる。即ち、基板110に直接支持枠92を封着し、フェースプレート96、支持枠92及び基板110で外囲器98を構成しても良い。一方、フェースプレート9

10

20

30

40

50

6、リアプレート91間に、スペーサーと呼ばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器98を構成することもできる。

【0078】

図11は蛍光膜94を示す模式的な構成図である。蛍光膜94は、モノクロームの場合は蛍光体のみから構成することができる。カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色部材101と蛍光体102とから構成することができる。

【0079】

ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体102間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜94における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。

10

【0080】

ガラス基板93に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈殿法、印刷法等が採用できる。蛍光膜94の内面側には、通常メタルバック95が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート96側へ鏡面反射させることにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。

20

【0081】

メタルバック、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常、「フィルミング」と呼ばれる。）を行い、その後A1を真空蒸着等を用いて堆積させることで作製できる。フェースプレート96には、更に蛍光膜94の導電性を高めるため、蛍光膜94の外周側に透明電極（不図示）を設けてもよい。

【0082】

前述の封着を行う際には、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせを行う。

外囲器98は、不図示の排気管を通じ、 $1 \times 10^{-7} < - 7 \text{ 乗} > \text{Torr}$ 程度の真空度にした後、封止がおこなわれる。また、外囲器98の封止後の真空度を維持するために、ゲッター処理を行う場合もある。これは、外囲器98の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等の加熱法により、外囲器98内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、蒸着膜の吸着作用により、たとえば $1 \times 10^{-5} < - 5 \text{ 乗} >$ ないしは $1 \times 10^{-7} < - 7 \text{ 乗} > \text{Torr}$ の真空度を維持するものである。

30

【0083】

以上により完成した画像形成装置（画像表示装置）において、各電子放出素子には、容器外端子Dox1ないしDoxm、Doy1ないしDoy nを通じ、電圧を印加することにより、電子放出させ、高圧端子97を通じ、メタルバック95あるいは透明電極（不図示）に数kV以上の高圧を印加し、電子ビームを加速し、蛍光膜94に衝突させ、励起・発光させることで画像を表示するものである。

40

【0084】

なお、以上述べた構成は、表示等に用いられる好適な画像形成装置を作製する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述内容に限られるものではなく、画像形成装置の用途に適するよう適宜選択する。

【0085】

次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC方式のテレビ信号に基づいたテレビジョン表示を行う為の駆動回路の構成例について、図12を参照して説明する。

【0086】

50

図12は、NTSC方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。図12中、111は表示パネル、112は走査信号発生回路、113はタイミング制御回路、114はシフトレジスタである。また、115はラインメモリ、116は同期信号分離回路、117は変調信号発生回路、Vx及びVaは直流電圧源である。

【0087】

表示パネル111は、端子Dox1乃至Doxm、端子Doy1乃至Doy n、及び高圧端子Hvを介して外部の電気回路と接続している。端子Dox1乃至Doxmには、表示パネル内に設けられている電子源、即ち、m行n列の行列状にマトリクス配線された表面伝導型電子放出素子群を一行(n素子)ずつ順次駆動する為の走査信号が印加される。端子Doy1乃至Doy nには、前記走査信号により選択された一行の表面伝導型電子放出素子の出力電子ビームを制御する為の変調信号が印加される。高圧端子Hvには、直流電圧源Vaより、例えば10kVの直流電圧が供給されるが、これは表面伝導型電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

10

【0088】

走査信号発生回路112は、内部にm個のスイッチング素子を備えたもので(図中、S1ないしSmで模式的に示している)ある。各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0V(グランドレベル)のいずれか一方を選択し、表示パネル111の端子Dox1ないしDoxmと電気的に接続される。S1乃至Smの各スイッチング素子は、制御回路113が出力する制御信号Tscanに基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

20

【0089】

直流電圧源Vxは、本例の場合には表面伝導型電子放出素子の特性(電子放出しきい値電圧)に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するよう設定されている。

【0090】

タイミング制御回路113は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる機能を有する。タイミング制御回路113は、同期信号分離回路116より送られる同期信号Tsyncに基づいて、各部に対してTscan、Tsft及びTmryの各制御信号を発生する。

30

【0091】

同期信号分離回路116は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離する為の回路で、一般的な周波数分離(フィルター)回路等を用いて構成できる。同期信号分離回路116により分離された同期信号は、垂直同期信号と水平同期信号とより成るが、ここでは説明の便宜上Tsync信号として図示した。上記テレビ信号から分離された画像の輝度信号成分は便宜上DATA信号として表した。このDATA信号はシフトレジスタ114に入力される。

【0092】

シフトレジスタ114は、時系列的にシリアルに入力される上記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、タイミング制御回路113より送られる制御信号Tsftに基づいて動作する(即ち、制御信号Tsftは、シフトレジスタ114のシフトクロックであるということもできる)。シリアル/パラレル変換された画像1ライン分(電子放出素子N素子分の駆動データに相当)のデータは、ld1乃至ldnのN個の並列信号としてシフトレジスタ114より出力される。

40

【0093】

ラインメモリ115は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、タイミング制御回路113より送られる制御信号Tmryに従って適宜ld1乃至ldnの内容を記憶する。記憶された内容は、ld1乃至ldnとして出力され、変調信号発生器117に入力される。

50

【0094】

変調信号発生器117は、画像データ l_{d1} 乃至 l_{dn} の各々に応じて表面伝導型電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子 D_{oy1} 乃至 D_{oyn} を通じて表示パネル111内の表面伝導型電子放出素子に印加される。

【0095】

前述したように、本発明を適用可能な電子放出素子は放出電流 I_e に対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧 V_{th} があり、 V_{th} 以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出閾値以下の電圧を印加しても電子放出は生じないが、電子放出閾値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値 V_m を変化させる事により出力電子ビームの強度を制御することが可能である。また、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御する事が可能である。従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。

10

【0096】

電圧変調方式を実施するに際しては、変調信号発生器117として、一定長さの電圧パルスが発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【0097】

パルス幅変調方式を実施するに際しては、変調信号発生器117として、一定の波高値の電圧パルスが発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

20

【0098】

シフトレジスタ114やラインメモリ115は、デジタル信号式のもの、アナログ信号式のものをも採用できる。画像信号のシリアル/パラレル変換や記憶が所定の速度で行なわれれば良いからである。

【0099】

デジタル信号式を用いる場合には、同期信号分離回路116の出力信号DATAをデジタル信号化する必要があるが、これには同期信号分離回路116の出力部にA/D変換器を設ければ良い。これに関連してラインメモリ115の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器117に用いられる回路が若干異なったものとなる。

30

【0100】

即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器117には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器117には、例えば高速の発振器及び発振器の出力する波数を計数する計数器(カウンタ)及び計数器の出力値と上記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

40

【0101】

アナログ信号を用いた電圧変調方式の場合、変調信号発生器117には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路(VCO)を採用でき、必要に応じて表面伝導型電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0102】

このような構成をとり得る本発明を適用可能な画像表示装置においては、各電子放出素子に、容器外端子 D_{ox1} 乃至 D_{oxm} 、 D_{oy1} 乃至 D_{oyn} を介して電圧を印加することにより、電子放出が生ずる。高圧端子Hvを介してメタルバック95(図10参照)、

50

あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜 94（図 10 参照）に衝突し、発光が生じて画像が形成される。

【0103】

ここで述べた画像形成装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが入力信号はこれに限られるものではなく、PAL、SECAM方式などの他、これよりも、多数の走査線からなるTV信号（例えば、MUSE方式をはじめとする高品位TV）方式をも採用できる。

【0104】

本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピュータ等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【0105】

【実施例】

次に、実施例に基づいて本発明をさらに詳述する。

〔実施例 1〕

本発明により形成された電子放出素子は、図 1（A）、（B）に模式的に示される構成を有する。本実施例で作製した電子放出素子の製造工程を図 2 を用いて説明する。

【0106】

工程 - a:

基板 1 として石英を用い、これを洗剤、純水及び有機溶剤により洗浄した後、フォトレジスト RD-2000N（日立化成（株）製）をスピナーにより塗布（2500rpm、40秒）し、80℃、25分間のプリベークを行った。

【0107】

次いで、素子電極のパターンに対応するマスクを用いて、密着露光し、現像液を用いて現像、120℃、20分間のポストベークを行って、レジストマスクを形成した。

【0108】

次いでNiを真空蒸着法より成膜した。成膜レートは0.3mm/sec.で膜厚を10nmとした。

次いで、上記基板をアセトンに浸してレジストマスクを溶解し、リフトオフによりNiの素子電極 2, 3 を形成した。電極間隙Hは2μm、電極長Wは500μmである（図 2（A））。

【0109】

工程 - b:

電極が形成された基板を、アセトン、イソプロパノール、酢酸ブチルで洗浄し乾燥した後、真空蒸着法によりCrを50nm成膜する。次いでフォトレジストAZ1370（ヘキスト社製）をスピナーにより塗布（2500rpm、30秒）し、90℃、30分間のプリベークを行った。

【0110】

次いで、マスクを用いた露光と現像により、導電性薄膜の形状に対応する開口を形成、120℃、30分間のポストベークを行ってレジストマスクを形成した。

【0111】

次いで、エッチャント（(NH₄)Ce(NO₃)₆/HCl/H₂O = 17g/5cc/100cc）に30秒間浸漬し、マスク開口部のCrエッチングし、次いでアセトンによりレジストを剥離しCrマスクを形成した。

【0112】

次いで、有機Pd化合物の溶液（ccp-4230：奥野製薬（株）製）をスピナーで塗布（800rpm、30秒）し、300℃、10分間の焼成を行い、PdO微粒子より成る導電性薄膜を形成した。

【0113】

10

20

30

40

50

次いで、上記エッチャントに再度浸漬して、Crマスクを除去し、リフトオフにより、所望のパターンの導電性薄膜4を形成した(図2(B))。

工程 - c :

次いで、上記の素子を図7に模式的に示した装置に設置し、不図示の排気装置により真空チャンバー35内を排気し、圧力を $1 \times 10^{-5} < - 5 \text{ 乗} > \text{ Torr}$ 以下とした。次に、N₂:98%-H₂:2%の混合ガスを真空チャンバー35内に導入した。真空チャンバーの圧力は $1.3 \times 10^{-3} < - 3 \text{ 乗} > \text{ Pa}$ とした。次に、素子電極2,3の間に図3(B)に示すような、波高値が10Vの一定の矩形波パルス印加した。パルス幅T₁は0.1 msec、パルス間隔T₂は16.6 msecとした。この条件で、約20分間電圧を印加し続けたところ、フォーミングが完了した(図2(C))。

10

【0114】

上記パルスとパルスの間に、波高値0.1Vの矩形波パルスを挿入し、素子の抵抗値を測定し、これが1Mを超えたところでパルス電圧の印加を止め、真空チャンバー35を排気した。さらに、圧力が $1 \times 10^{-7} < - 7 \text{ 乗} > \text{ Torr}$ 以下となつてから、素子を200で2時間ベークし、導電性薄膜4を十分還元して金属Pd膜からなる導電性薄膜4とした。

【0115】

工程 - d :

素子が室温に戻り、圧力が $1 \times 10^{-8} < - 8 \text{ 乗} > \text{ Torr}$ 以下となつてから、トルニトリルを導入し、圧力を $1 \times 10^{-6} < - 6 \text{ 乗} > \text{ Torr}$ とした。素子電極間に図13に示すような波高値一定で極性を反転させる矩形波パルスを繰り返し印加した。なお、波高値は15Vとした。

20

【0116】

工程 - e :

次いで、排気装置により真空チャンバー35内を排気しながら、素子を300に加熱し保持したところ、 $1 \times 10^{-9} < - 9 \text{ 乗} > \text{ Torr}$ の圧力に到達した。

【0117】

素子を室温に戻した後、アノード電極34に8kVの電圧を印加し、素子電極間に波高値一定の矩形波パルスの電圧を印加して特性の測定を行った。なお、アノード電極34と素子の間隔Hは4mmにセットした。

30

【0118】

素子を一定時間駆動したところ、放出電流I_eは十分に大きく、素子電流I_f及び放出電流I_eの揺らぎは非常に小さかった。放出電流I_eが大きく非常に安定な素子が得られた。

【0119】

上記特性を測定した素子と全く同様に作製した分析用の素子に対して、図4に示した反射型の電子エネルギー損失分光分析(REELS)の測定装置を用いて、エネルギー損失スペクトルを測定した。なお、本実施例における測定は、電界放射型電子銃と同心半球型のエネルギー分析器を搭載した市販のオージェ電子分光分析装置を用いて行った。

【0120】

主な測定条件は、1次電子の加速エネルギー：約1keV、1次電子電流：約2nA、分析器動作モード：分解能一定モード(パスエネルギーは5~20eV)、装置内圧力： $5 \times 10^{-8} < - 8 \text{ 乗} > \text{ Pa}$ 以下とした。なお、本条件下での1次電子ビーム径は約150nmであった。

40

【0121】

図14に、このような条件で測定した反射電子のエネルギー損失スペクトルを示す。なお、図中にグラフィイト(HOPG)、グラッシーカーボン(図6参照)で測定されたエネルギー損失スペクトルを比較のために合わせて示した。図14において、損失エネルギーが4~8eVの範囲に観測されるピークはプラズモンピークと呼ばれるもので、二重結合炭素に由来している。また、損失エネルギーが20~30eVの範囲に観測されるピー

50

クは + プラズモンピークと呼ばれるものである。

【0122】

図14に示すように、本発明の電子放出素子上の炭素を有する膜10のプラズモンエネルギーとプラズモンピーク強度は、単結晶グラファイトやグラッシーカーボンと比較すると、低エネルギー側にシフトしていながらピーク強度が強い特徴を有する。具体的な数値としては、プラズモンエネルギーは5.1 eVであり、これはHOPGにおけるプラズモンエネルギー(6.64 eV)の約77%であった。一方、プラズモンピーク強度は弾性散乱ピークの2.8%であり、これはHOPGにおけるプラズモンピーク強度(弾性散乱ピークの3.42%)の約82%である。

【0123】

〔実施例2〕

本実施例は、図15に模式的に示したマトリクス配線の電子源と、これを用いた画像形成装置(図10)の製造方法である。図15は本実施例により形成されたマトリクス配線の電子源の構成を模式的に示す部分平面図で、図15中の折れ線A-A'に沿った断面の構造を図16に示す。

【0124】

以下、図17及び図18を参照して、電子源の製造工程を説明し、さらに画像形成装置の製造工程も説明する。

工程 - A :

洗浄した青板ガラス上にシリコン酸化膜をスパッタリング法により0.5 μm形成し、これを基板として、この上にCr 5 nm、Au 600 nmを真空蒸着法により順次成膜した後、フォトリソグロフィー技術を用い、フォトリソグロフィー技術により下配線82を形成した(図17(A))。

【0125】

工程 - B :

次いで、厚さ1 μmのシリコン酸化膜より成る層間絶縁層151をスパッタリング法により堆積する(図17(B))。

【0126】

工程 - C :

層間絶縁層にコンタクトホール152を形成するためのフォトリソグロフィーパターンを作成、これをマスクとしてCF₄とH₂を用いたRIE(Reactive Ion Etching)法により、層間絶縁層151をエッチングした(図17(C))。

【0127】

工程 - D :

素子電極のパターンに対応する開口を有するフォトリソグロフィーマスク(RD-2000N-41:日立化成社製)のマスクパターンを形成し、真空蒸着法により5 nmのTi、100 nmのNiを順次堆積、次いで有効溶剤によりフォトリソグロフィーマスクを除去してリフトオフにより素子電極5, 6を形成した。素子電極の間隔Lは3 μmとした(図17(D))。

【0128】

工程 - E :

工程 - Aと同様のフォトリソグロフィー技術を用いたフォトリソグロフィー法により、5 nmのTi、500 nmのAuの積層構造を有する上配線83を形成した(図18(E))。

【0129】

工程 - F :

実施例1の工程 - bと同様のCrマスク191を用いたリフトオフにより、PdO微粒子より成る導電性薄膜4を形成した(図18(F))。

【0130】

工程 - G :

コンタクトホール152以外を覆うレジストパターンを形成し、真空蒸着により、5 nmのTi、500 nmのAuを順次堆積し、レジストパターンを除去して不要な積層膜を除

10

20

30

40

50

去してコンタクトホールの埋め込みを行い、フォーミング前の電子源基板を作成した（図17（G））。

【0131】

上記電子源基板を用い、図10に示す構成の画像形成装置を作成した。

電子源の基板81をリアプレート91に固定し、基板の5mm上方にフェースプレート96を支持枠92を介して配置し、接合部にフリットガラスを塗布し窒素雰囲気中で400に10分間保持して接合し、外囲器98を形成した。フェースプレート96の内面には蛍光膜94及びメタルバック95が形成されている。蛍光膜94はストライプ形状（図11（A））のものを採用し、印刷法により形成した。黒色導電材はグラファイトを主成分とする材質を用いた。メタルバックは95、蛍光膜94の内面を平滑処理（フィルミング）した後、A1を真空蒸着することにより形成した。

10

【0132】

上記の組立を行う際、蛍光体と電子放出素子との対応を正確に行う必要があり、十分に位置合わせを行った。なお、外囲器内にはゲッタ装置（不図示）も取り付けられる。

【0133】

工程 - H :

上記外囲器内を不図示の排気装置で排気し、実施例1の工程 - cと同様にN₂:98%-H₂:2%の混合ガスを外囲器内に導入した後、矩形波パルスを印加しフォーミング工程を行い、各導電性薄膜に間隙を形成した。さらに、外囲器内を排気しながら加熱し、十分に導電性薄膜4を還元した。

20

【0134】

工程 - I :

続いて、実施例1の工程 - dと同様にして、外囲器内にトルニトリルを導入して活性化処理を行った。

【0135】

工程 - J :

実施例1の工程 - eと同様に外囲器内を排気しながら加熱し、安定化処理を行った結果、約3時間で内部の圧力が $1 \times 10^{-8} < - 8 \text{ 乗} > \text{ Torr}$ に到達した。

【0136】

以上の工程によって作成された上記外囲器に不図示の駆動回路を取り付け、メタルバックに10kVの高電圧を印加し、TV信号（NTSC信号）を入力して画像を表示させたところ、輝度むらの無い高精細な画像が長時間に亘って安定に得られた。

30

【0137】

【発明の効果】

以上説明したように、本発明の電子放出素子においては、炭素含有膜部材のプラズモン損失エネルギーが単結晶グラファイトのプラズモン損失エネルギーの約70%以上、約90%以下の範囲にあり、かつプラズモン損失ピークの強度が単結晶グラファイトのプラズモン損失ピーク強度の約70%以上であるという特徴を有するため、放出電子量が大きく、長時間に亘って安定な素子特性を実現できる。

【0138】

これは、炭素含有膜部材が、結晶子径が小さくかつ電子密度が高い炭素材料からなるために、その対向間隙の間隙幅を均一に形成でき、かつこの間隙に十分な実効電圧を印加することができ、さらに、電子放出される電子量が大きいという、効果を示しているものと考えられる。

40

【0139】

また、本発明の電子放出素子を用いた電子源及び画像形成装置にあつては、高輝度な画像が長時間に亘って安定に得られるという効果がある。

【図面の簡単な説明】

【図1】 本発明の一実施の形態の電子放出素子の構成を示す模式的平面図及び断面図。

【図2】 一実施の形態の電子放出素子の製造工程の一部を示す。

50

【図3】 一実施の形態の電子放出素子の製造工程の一部であるフォーミング処理工程に用いることのできる電圧波形の一例を示す。

【図4】 電子放出素子を分析するための装置の概略構成図。

【図5】 一実施の形態の電子放出素子の炭素を有する膜のプラズモン損出エネルギーとプラズモン損出ピーク強度との関係を説明するための図。

【図6】 標準カーボン試料の素子のX線回折、ラマン分光分析、反射電子エネルギー損失分光分析の結果を示す図。

【図7】 測定評価機能を備えた真空処理装置の一例を示す構成図。

【図8】 一実施の形態の電子放出素子の放出電流 I_e と素子電流 I_f と素子電圧 V_f との関係を示す。

10

【図9】 一実施の形態の電子放出素子を単純マトリクス配置した電子源に適用した一例を示す構成図。

【図10】 一実施の形態の電子放出素子を画像形成装置に適用した一例を示す構成図。

【図11】 蛍光膜の一例を示す構成図。

【図12】 一実施例の画像形成装置をNTSC方式のテレビ信号に応じて表示を行う例の駆動回路の構成図。

【図13】 一実施の形態の電子放出素子の製造工程の一部である活性化処理工程に用いることのできる電圧波形の一例を示す。

【図14】 一実施の形態の電子放出素子のエネルギー損失スペクトルを示す図。

【図15】 一実施の形態の電子放出素子を単純マトリクス配置した電子源に適用した一例を示す構成図。

20

【図16】 図15中の折れ線A-A'に沿った部分断面図。

【図17】 実施例に係わる電子源の製造工程の一部を説明するための図。

【図18】 実施例に係わる電子源の製造工程の一部を説明するための図。

【図19】 従来の表面伝導型電子放出素子の構成を示す模式的平面図及び断面図。

【符号の説明】

- 1 基板
- 2、3 電極
- 4 導電性薄膜
- 5 電子放出部
- 6 導電性薄膜の一部に形成された間隙
- 7 炭素を有する膜（堆積物/カーボン膜）10間の間隙
- 10 炭素を有する膜（堆積物/カーボン膜）
- 30 素子電極2, 3間の導電性薄膜4を流れる素子電流 I_f を測定するための電流計
- 31 電子放出素子に素子電圧 V_f を印加するための電源
- 32 電子放出素子から放出された放出電流 I_e を測定するための電流計
- 33 アノード電極34に電圧を印加するための高圧電源
- 34 電子放出素子から放出される電子を加速及び捕捉するためのアノード電極
- 35 真空装置（真空チャンバー）
- 81 電子源基板
- 82 X方向配線
- 83 Y方向配線
- 84 電子放出素子
- 85 結線
- 91 リアプレート
- 92 支持枠
- 93 ガラス基板
- 94 蛍光膜
- 95 メタルバック
- 96 フェースプレート

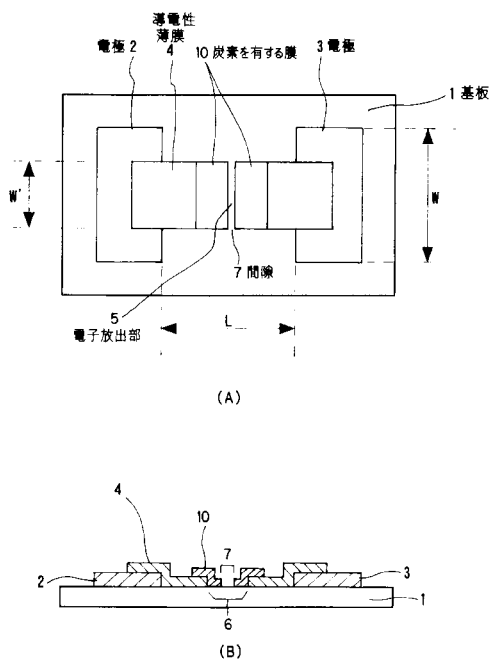
30

40

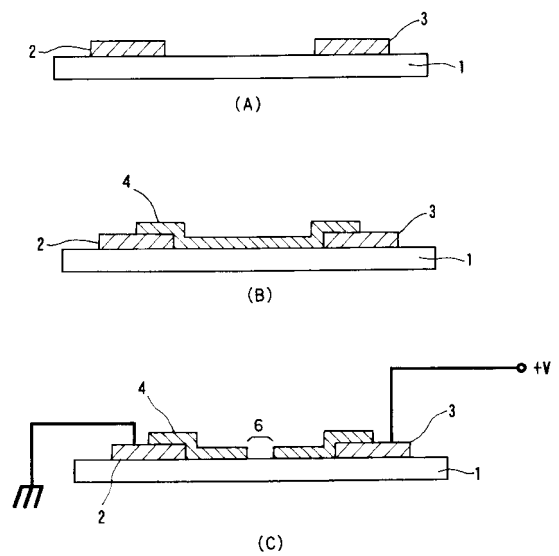
50

- 9 8 外圍器
- 1 0 1 黒色部材
- 1 0 2 蛍光体
- 1 5 1 層間絶縁層
- 1 5 2 コンタクトホール

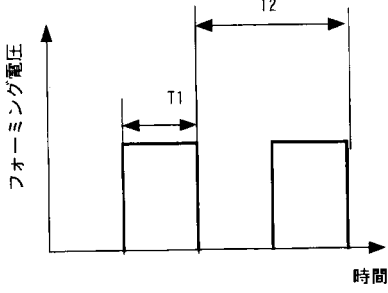
【図1】



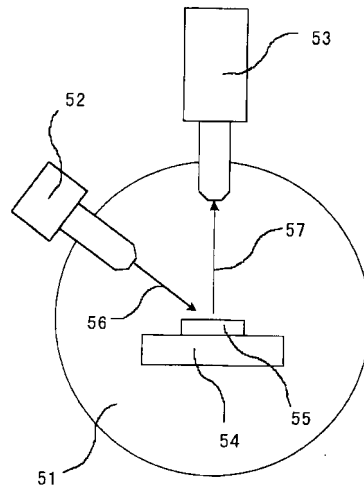
【図2】



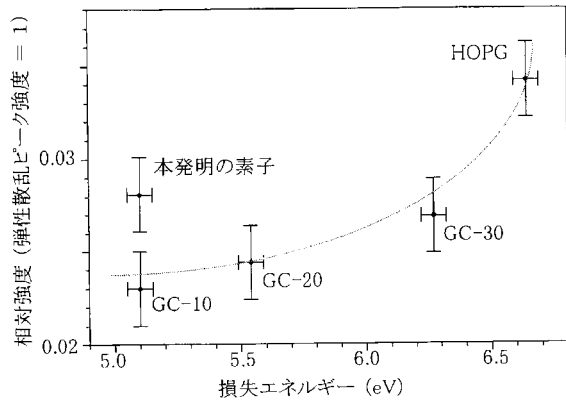
【 図 3 】



【 図 4 】



【 図 5 】



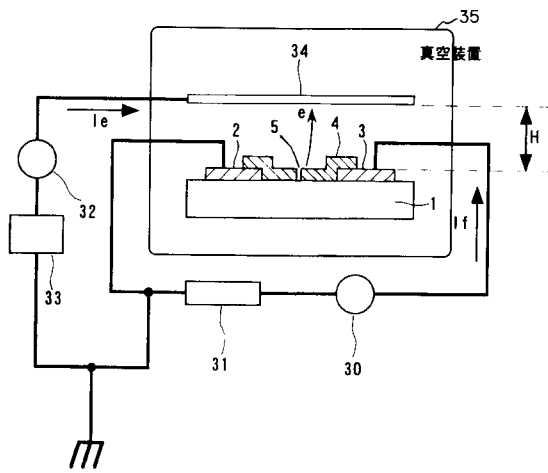
【 図 6 】

標準カーボン試料の素子のX線回折、ラマン分光分析、反射電子エネルギー損失分光分析の結果

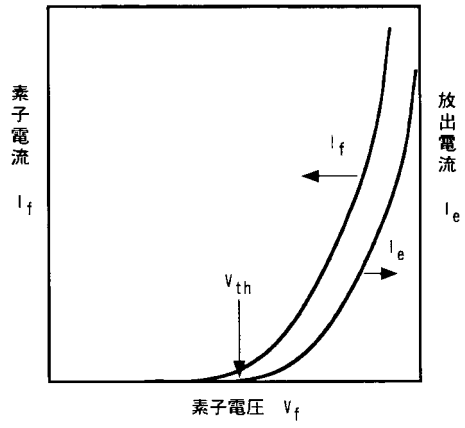
試料	X線回折		ラマン分光分析		反射電子エネルギー損失分光分析	
	$c_{1/2}$ (nm)	L_c (nm)	I_G/I_D	L_a (nm)	π プラズモンエネルギー (eV)	π プラズモンピーク強度 (%)
HOPG	0.3354	0.2461	>1000	∞	6.64	3.42
GC-30	0.3385	0.2463	8	4.65	6.27	2.69
GC-20	0.3513	0.2437	~2	1.87	5.54	2.44
GC-10	0.3746	0.2421	~1	0.47	5.10	2.30

L_c : c軸方向の結晶子径、 I_G : 1515 cm^{-1} のピーク強度、 I_D : 1350 cm^{-1} のピーク強度、 L_a : a軸方向の結晶子径、 π プラズモンピーク強度: 弾性散乱ピーク強度 = 100%とした場合の相対強度

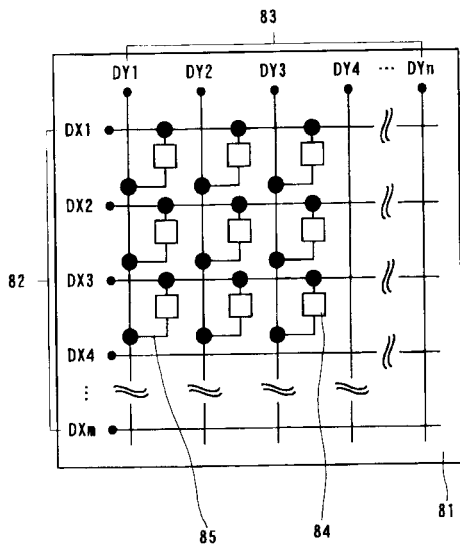
【 図 7 】



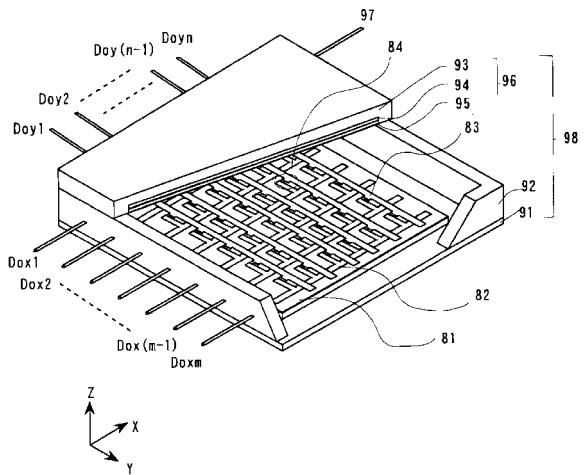
【 図 8 】



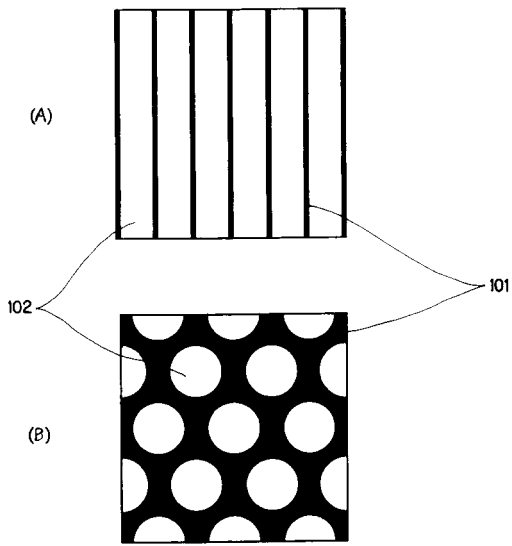
【 図 9 】



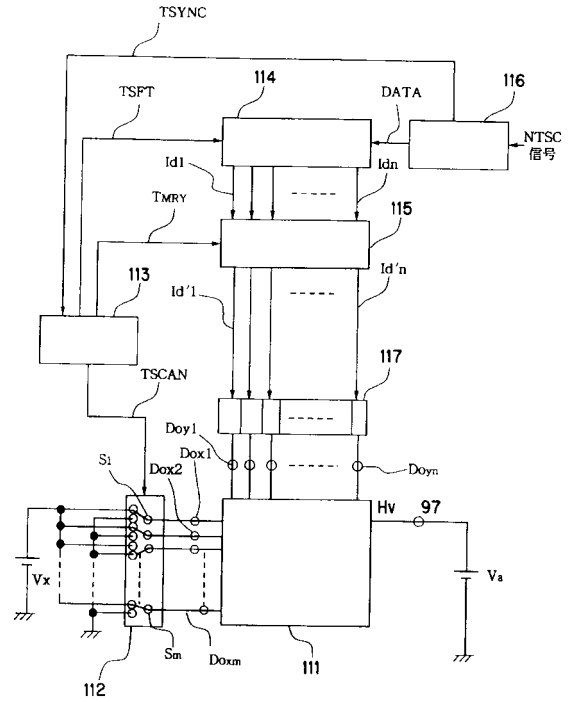
【 図 10 】



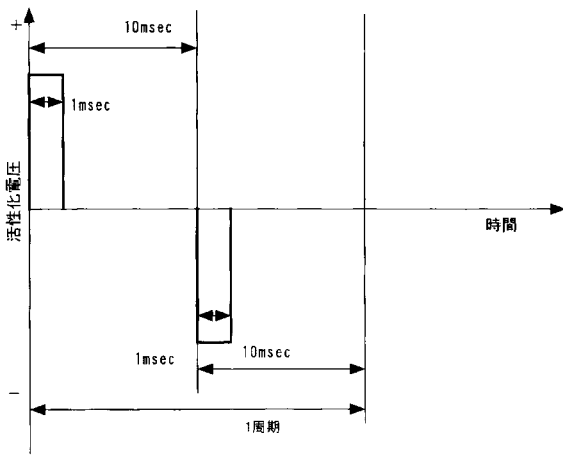
【 図 1 1 】



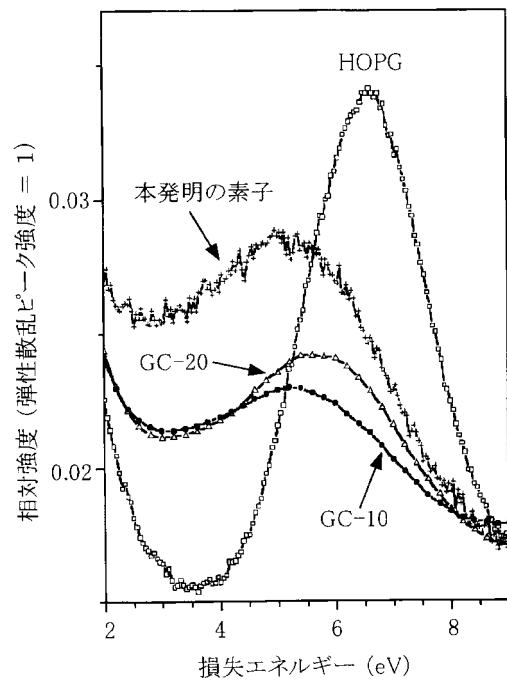
【 図 1 2 】



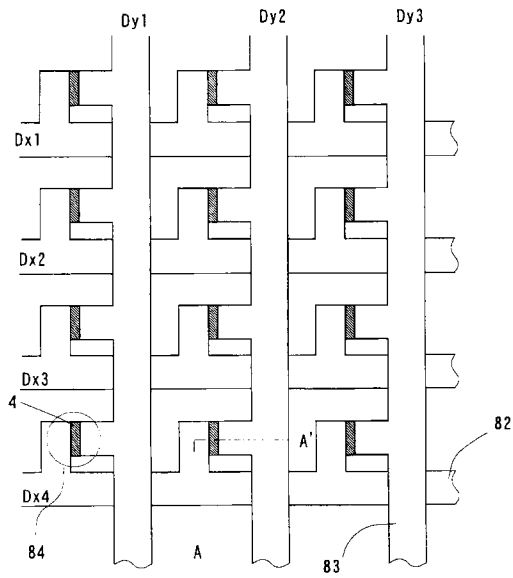
【 図 1 3 】



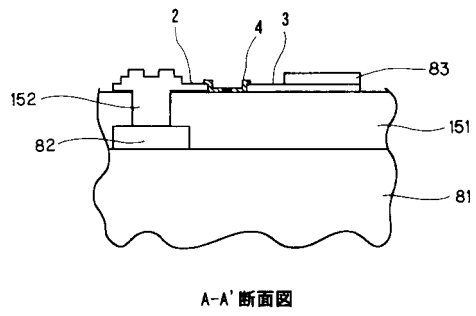
【 図 1 4 】



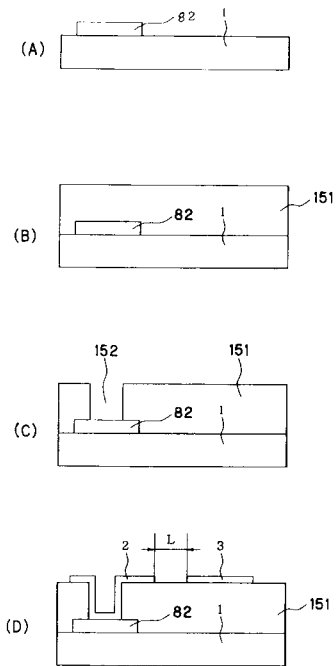
【 図 1 5 】



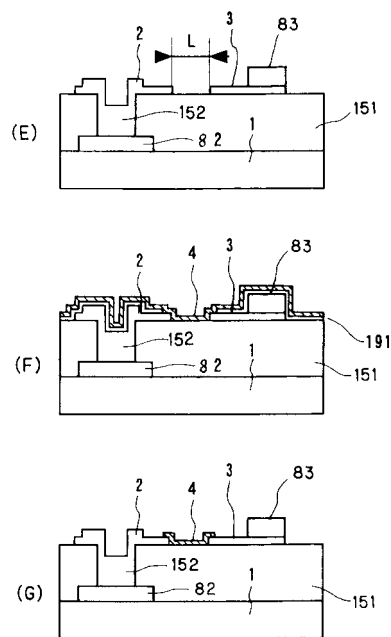
【 図 1 6 】



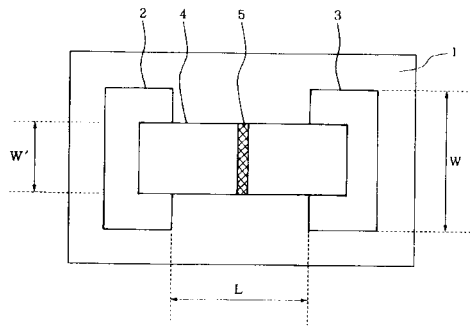
【 図 1 7 】



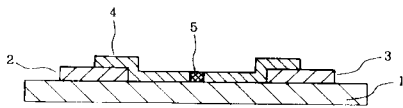
【 図 1 8 】



【 図 19 】



(A)



(B)

フロントページの続き

(72)発明者 宮崎 和也

東京都大田区下丸子3丁目30番2号 キヤノン株式会社 内

審査官 古屋野 浩志

(56)参考文献 特開平08-321254(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

H01J 1/316

H01J 9/02

H01J 29/04

H01J 31/12