

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4666383号
(P4666383)

(45) 発行日 平成23年4月6日(2011.4.6)

(24) 登録日 平成23年1月21日(2011.1.21)

(51) Int.Cl.	F 1		
HO4N 5/357 (2011.01)	HO4N	5/335	570
HO4N 5/369 (2011.01)	HO4N	5/335	690
HO4N 5/374 (2011.01)	HO4N	5/335	740
HO4N 5/3745 (2011.01)	HO4N	5/335	745
HO4N 5/376 (2011.01)	HO4N	5/335	760
請求項の数 21 (全 29 頁) 最終頁に続く			

(21) 出願番号	特願2006-218106 (P2006-218106)	(73) 特許権者	000005049
(22) 出願日	平成18年8月10日 (2006.8.10)		シャープ株式会社
(65) 公開番号	特開2008-42814 (P2008-42814A)		大阪府大阪市阿倍野区長池町2番2号
(43) 公開日	平成20年2月21日 (2008.2.21)	(74) 代理人	100078282
審査請求日	平成20年8月6日 (2008.8.6)		弁理士 山本 秀策
		(74) 代理人	100062409
			弁理士 安村 高明
		(74) 代理人	100107489
			弁理士 大塩 竹志
		(72) 発明者	小山 英嗣
			大阪府大阪市阿倍野区長池町2番2号
			シャープ株式会社内
		審査官	井出 和水
			最終頁に続く

(54) 【発明の名称】 増幅型固体撮像装置および電子情報機器

(57) 【特許請求の範囲】

【請求項1】

複数の光電変換部からの各信号電荷を順次増幅可能なように電荷増幅部が共通に設けられた増幅型固体撮像装置において、該電荷増幅部からの出力電位を該電荷増幅部の電位供給線にフィードバックするフィードバック回路を有する増幅型固体撮像装置。

【請求項2】

画素部毎に、光電変換部と、該光電変換部からの信号電荷を転送するための電荷転送手段とを有した光電変換転送部と、

複数の画素部毎に共通して設けられ、該光電変換転送部からの各信号電荷を増幅して信号線に読み出し可能とする電荷増幅部と、

該信号線の電位を該電荷増幅部の電位供給線にフィードバックするフィードバック回路とを備えた増幅型固体撮像装置。

【請求項3】

前記光電変換部が埋め込み型フォトダイオードから構成されている請求項1または2に記載の増幅型固体撮像装置。

【請求項4】

前記電荷増幅部は、前記光電変換部からの信号電荷の出力側に共通して設けられた信号電荷蓄積部に入力部が接続されると共に出力部が信号線に接続され、前記電位供給線により電位が供給され、該信号電荷蓄積部に蓄積された信号電荷量に応じて増幅されて該信号線に前記出力電位が読み出される請求項1または2に記載の増幅型固体撮像装置。

【請求項 5】

前記電荷増幅部は、前記入力部としてのゲートに前記信号電荷蓄積部が接続され、前記出力部としてのソースに前記信号線が接続された増幅用トランジスタを有している請求項 4 に記載の増幅型固体撮像装置。

【請求項 6】

前記増幅用トランジスタと、前記信号線と接地電位間に接続された定電流負荷トランジスタとによってソースフォロワ回路が構成されている請求項 5 に記載の増幅型固体撮像装置。

【請求項 7】

前記電荷増幅部は、前記増幅用トランジスタのソースと前記信号線との間に接続された選択用トランジスタと、前記信号電荷蓄積部にソースが接続されたりセットトランジスタとをさらに有し、該増幅用トランジスタと該リセットトランジスタの各ドレインが前記電位供給線に接続されている請求項 5 または 6 に記載の増幅型固体撮像装置。

10

【請求項 8】

前記フィードバック回路は、前記電荷増幅部の出力電位が入力部に入力され、該電荷増幅部の出力電位に応じた出力電位が出力部から前記電位供給線に出力されるトランジスタ回路を有する請求項 1 または 2 に記載の増幅型固体撮像装置。

【請求項 9】

前記トランジスタ回路は、前記入力部としてのゲートに前記信号線が接続され、前記出力部としてのソースに前記電荷増幅部の電位供給線が接続され、ドレインが接地された M O S トランジスタと、該 M O S トランジスタのソースと電源電位との間に接続された定電流負荷トランジスタとを有する請求項 8 に記載の増幅型固体撮像装置。

20

【請求項 10】

前記電荷増幅部の電位供給線に対して、電位供給部と前記フィードバック回路の出力部とを切り替えて接続するスイッチ回路をさらに有する請求項 1 または 2 に記載の増幅型固体撮像装置。

【請求項 11】

前記電位供給部から電源電位が供給される請求項 10 に記載の増幅型固体撮像装置。

【請求項 12】

前記スイッチ回路は、信号電荷読み出し期間に前記フィードバック回路の出力部側を選択し、該信号電荷読み出し期間以外は前記電位供給部側を選択する請求項 10 に記載の増幅型固体撮像装置。

30

【請求項 13】

前記スイッチ回路は、互いのゲートに逆相のパルス信号がそれぞれ供給される 2 つの切り替え用トランジスタを有し、一方の切り替え用トランジスタが前記電位供給部と前記電荷増幅部の電位供給線の間に接続され、他方の切り替え用トランジスタが前記フィードバック回路の出力部と前記電荷増幅部の電位供給線の間に接続されている請求項 10 または 12 に記載の増幅型固体撮像装置。

【請求項 14】

前記電位供給部から出力電位が制御されて出力されることにより、前記電位供給線の電位が制御されている請求項 10 に記載の増幅型固体撮像装置。

40

【請求項 15】

前記電荷増幅部は、前記信号電荷蓄積部にソースが接続されたりセットトランジスタをさらに有し、前記増幅用トランジスタと該リセットトランジスタのドレインが前記電位供給線に接続され、前記増幅用トランジスタのソースが信号線に接続されている請求項 5 または 6 に記載の増幅型固体撮像装置。

【請求項 16】

前記電位供給線の電位を、前記電荷増幅部が出力動作しない程度の低電位に設定制御することにより、前記信号電荷蓄積部の電位を該低電位に保持して前記電荷増幅部の出力動作が停止可能とされる請求項 14 または 15 に記載の増幅型固体撮像装置。

50

【請求項 17】

前記スイッチ回路は、前記電位供給部と前記電荷増幅部の電位供給線の間接続された CMOS 型スイッチ回路と、前記フィードバック回路の出力部と該電荷増幅部の電位供給線の間接続された切り替え用トランジスタとを有する請求項 10 ~ 12 のいずれかに記載の増幅型固体撮像装置。

【請求項 18】

前記電荷増幅部の出力部に対して、一定電源電位と前記定電流負荷回路とを切り替えて接続するスイッチ回路をさらに有する請求項 1 または 2 に記載の増幅型固体撮像装置。

【請求項 19】

前記電荷増幅部の入力部と出力部とを短絡することにより、前記電荷増幅部の出力動作が停止可能とされる請求項 18 に記載の増幅型固体撮像装置。

10

【請求項 20】

前記電荷増幅部が、前記信号電荷蓄積部にソースが接続されたりセットトランジスタをさらに有し、該リセットトランジスタのドレインが、前記増幅用トランジスタを介して前記電位供給線に接続されかつ信号線に接続されている請求項 5、6、18 および 19 のいずれかに記載の増幅型固体撮像装置。

【請求項 21】

請求項 1 ~ 20 のいずれかに記載の増幅型固体撮像装置を撮像部に用いて画像撮影が行われる電子情報機器。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、複数の光電変換部からの各信号電荷を順次増幅可能とする電荷増幅部が、複数の光電変換部に対して共通に設けられた APS 型イメージセンサなどの増幅型固体撮像装置および、この増幅型固体撮像装置を画像入力デバイスとして撮像部に用いた例えばデジタルビデオカメラおよびデジタルスチルカメラなどのデジタルカメラや、画像入力カメラ、スキャナ、ファクシミリ、カメラ付き携帯電話装置などの電子情報機器に関する。

【背景技術】

【0002】

従来、この種の増幅型固体撮像装置として、信号電荷の増幅機能を持たせた画素部と、この画素部の周辺に設けられた走査回路とを有し、この走査回路によって画素部から画素データを読み出す増幅型固体撮像装置が提案されている。特に、画素構成を周辺の駆動回路および信号処理回路と一体化するために有利な CMOS (コンプリメンタリ・メタル・オキサイド・セミコンダクタ) により構成された APS (Active Pixel Sensor) 型イメージセンサが知られている。

30

【0003】

この APS 型イメージセンサは、通常、1 画素部内に、光電変換部と、増幅部と、画素選択部と、リセット部とを形成する必要がある。このため、APS 型イメージセンサには、通常、フォトダイオードからなる光電変換部の他に、3 個 ~ 4 個の MOS トランジスタが用いられている。

40

【0004】

しかしながら、1 画素部当たり 3 個 ~ 4 個の MOS トランジスタが必要とされると、画素サイズを小型化するための制約となるため、例えば特許文献 1 などにおいて、1 画素部当たりのトランジスタ数を低減する方法が提案されている。

【0005】

図 12 は、特許文献 1 に開示されている従来の増幅型固体撮像装置の要部構成例を示す回路図である。なお、図 12 では、複数行および複数列にマトリクス状に配列された画素部のうち、第 (m、1) 行と第 (m、2) 行の第 i 列目のみを示している。但し、m、i は自然数である。

【0006】

50

図12において、従来の増幅型固体撮像装置100は、光電変換素子としてのフォトダイオード101と、転送用トランジスタ102と、増幅用トランジスタ103と、リセットトランジスタ104と、選択用トランジスタ105とを有している。

【0007】

フォトダイオード101は、埋め込み型として、フォトダイオード101からの信号電荷転送を完全に行えば、極めて低ノイズ化させて高画質の画像を得ることができるということが知られている。

【0008】

転送用トランジスタ102は、Nチャネル型MOSトランジスタからなり、ゲートに供給される駆動パルスTによって制御されて、フォトダイオード101に蓄積された信号電荷を転送させる。ここでは、上下に隣接する第(m、1)行第i列目および第(m、2)行第i列目の2つの転送用トランジスタ102にはそれぞれ、駆動パルスT(m、1)およびT(m、2)がそれぞれ供給されている。また、これらの2つの転送用トランジスタ102の出力側には、共通して信号電荷蓄積部106が接続されている。

10

【0009】

増幅用トランジスタ103は、Nチャネル型MOSトランジスタからなり、ゲートに信号電荷蓄積部106が接続され、ソースに選択用トランジスタ105を介して信号線107が接続され、ドレインに電位供給線108が接続されており、信号線107と接地電位GNDとの間に接続された定電流負荷トランジスタ109と共にソースフォロワ回路を構成している。

20

【0010】

リセットトランジスタ104は、Nチャネル型MOSトランジスタからなり、ソースに信号電荷蓄積部106が接続され、ドレインに電位供給線108が接続されており、ゲートに供給される駆動パルスRによって制御されて、電荷蓄積部106の電位を電位供給線108の電位でリセットする。

【0011】

選択用トランジスタ105は、Nチャネル型MOSトランジスタからなり、増幅用MOSトランジスタ103のソースと信号線107との間に接続されており、ゲートに供給される駆動パルスSによって選択制御されて、選択された画素部からの信号電荷に応じた信号が信号線107に読み出される。

30

【0012】

上記構成の従来の増幅型固体撮像装置100の動作について、図13を用いて詳細に説明する。

【0013】

図13は、図12の従来の増幅型固体撮像装置100の各駆動パルスS(m)、R(m)、T(m、1)およびT(m、2)の各信号波形をそれぞれ示すと共に、電荷蓄積部106および信号線107の各電位をそれぞれ示すタイミング図である。

【0014】

図13に示すように、まず、期間T1では、第(m、1)行第i列目および第(m、2)行第i列目の2画素部に共通のリセットトランジスタ104のゲートに印加される駆動パルスR(m)がハイレベルとなってリセットトランジスタ104がオン状態となり、ゲート下のポテンシャル電位が上がる。これによって、第(m、1)行第i列目および第(m、2)行第i列目の2画素部に共通の信号電荷蓄積部106からリセットトランジスタ104のドレイン側に電荷移動が起こり、信号電荷蓄積部106の電位が電源電位V_{dd}にリセットされる。

40

【0015】

次に、期間T2では、第(m、1)行第i列目および第(m、2)行第i列目の2画素部に共通のリセットトランジスタ104のゲートに印加される駆動パルスR(m)がローレベルとなってリセットトランジスタ104がオフ状態となる。ところが、第(m、1)行第i列目および第(m、2)行第i列目の2画素部に共通の選択用トランジスタ10

50

5のゲートに印加される駆動パルス $S(m)$ がハイレベルのままであり、選択用トランジスタ105がオン状態であるため、リセットレベルが第 $(m, 1)$ 行第 i 列目および第 $(m, 2)$ 行第 i 列目の2画素部に共通の増幅用トランジスタ103を介して信号線107に読み出される。このとき、増幅用トランジスタ103と定電流負荷トランジスタ109とによってソースフォロワ回路が構成されている。これによって、信号線107の電位は、期間 T_1 および T_2 で高い電圧 $V_{sig}(i)$ になっている。

【0016】

さらに、期間 T_3 では、第 $(m, 1)$ 行の転送トランジスタ102のゲートに印加される駆動パルス $T(m, 1)$ がハイレベルとなって第 $(m, 1)$ 行の転送トランジスタ102がオン状態となり、ゲート下のポテンシャル電位が上がるため、第 $(m, 1)$ 行のフォトダイオード101に蓄積された信号電荷が転送トランジスタ102を通過して信号電荷蓄積部106に転送される。これによって、転送された信号電荷の分だけ信号電荷蓄積部106の電位が低下すると共に、この低下した信号電荷蓄積部106の電位に応じて増幅用トランジスタ103で増幅された信号が選択用トランジスタ105を介して信号線107に出力されて、信号線107の電位も低下する。

10

【0017】

続いて、期間 T_4 では、第 $(m, 1)$ 行の転送トランジスタ102のゲートに印加される駆動パルス $T(m, 1)$ がローレベルとなって第 $(m, 1)$ 行の転送トランジスタ102がオフ状態となる。これによって、共通の信号電荷蓄積部106では、信号電荷転送時の電位が保持され、第 $(m, 1)$ 行の画素部の信号レベルが第 $(m, 1)$ 行第 i 列目および第 $(m, 2)$ 行第 i 列目の2画素部に共通の増幅用トランジスタ103で増幅された信号が選択用トランジスタ105を介して信号線107に読み出されている。

20

【0018】

期間 T_4 以降は、共通の選択用トランジスタ105のゲートに印加される駆動パルス $S(m)$ がローレベルになって、選択用トランジスタ105がオフ状態となるため、信号線107の電位はローレベルになる。

【0019】

1水平走査期間 $(1H)$ 後、次の第 $(m, 2)$ 行目の画素部に対して、第 $(m, 2)$ 行のフォトダイオード101からの信号電荷が、第 $(m, 2)$ 行の転送トランジスタ102を介して、第 $(m, 1)$ 行第 i 列目および第 $(m, 2)$ 行第 i 列目の2画素部に共通のリセットトランジスタ104、増幅用トランジスタ103および選択用トランジスタ105に導かれ、上記期間 $T_1 \sim T_4$ と同様の動作が繰り返し行われる。

30

【0020】

上記従来の増幅型固体撮像装置100において、2画素部毎に共通する信号電荷蓄積部106、増幅用トランジスタ103、リセットトランジスタ104および選択用トランジスタ105が設けられている場合、光電変換素子としてのフォトダイオード101と転送用トランジスタ102とは各画素部毎に設けられているため、1画素部当たり2.5個のトランジスタが必要とされる。したがって、1画素部当たりのトランジスタ数を低減させることができる。また、例えば、4画素部毎に共通する信号電荷蓄積部106、増幅用トランジスタ103、リセットトランジスタ104および選択用トランジスタ105が設けられている場合には、1画素部当たり1.75個のトランジスタが必要とされる。したがって、1画素部当たりのトランジスタ数をさらに削減することができる。

40

【特許文献1】特開平9-46596号公報

【発明の開示】

【発明が解決しようとする課題】

【0021】

しかしながら、上記従来の増幅型固体撮像装置には、以下のような問題がある。

【0022】

フォトダイオード101からの信号電荷 Q_{sig} を電圧信号 V_{sig} に変換する電荷電圧変換効率 η は、共通の信号電荷蓄積部106の容量を C_{FD} とすると、

50

$$= G \times V_{sig} / Q_{sig} = G / C F D$$

となる。上記式において、Gは、増幅用トランジスタ103と定電流負荷トランジスタ109とによって構成されるソースフォロワ回路のゲインであり、通常「1」よりも若干小さい値（～0.9）を示している。電荷電圧変換効率を大きくするためには、信号電荷蓄積部106の容量CFDを小さくする必要がある。

【0023】

上記信号電荷蓄積部106の容量CFDは、信号電荷蓄積部106に接続された転送用トランジスタ102のドレイン側接合容量と増幅用トランジスタ103のゲート容量および基板とのジャンクション容量、並びに配線間のカップリング容量の総和である。したがって、共通の信号電荷蓄積部106に接続されたフォトダイオード101および転送用トランジスタ102の数が多くなるほど、電荷電圧変換率が低下するという問題がある。

10

【0024】

本発明は、上記従来の問題を解決するもので、信号電荷蓄積部を複数の画素部で共通化して画素サイズを小型化すると共に、電荷電圧変換率を高くして高画質の画像を得ることができる増幅型固体撮像装置および、この増幅型固体撮像装置を画像入力デバイスとして撮像部に用いた電子情報機器を提供することを目的とする。

【課題を解決するための手段】

【0025】

本発明の増幅型固体撮像装置は、複数の光電変換部からの各信号電荷を順次増幅可能なように電荷増幅部が共通に設けられた増幅型固体撮像装置において、該電荷増幅部からの出力電位を該電荷増幅部の電位供給線にフィードバックするフィードバック回路を有するものであり、そのことにより上記目的が達成される。

20

【0026】

本発明の増幅型固体撮像装置は、画素部毎に、光電変換部と、該光電変換部からの信号電荷を転送するための電荷転送手段とを有した光電変換転送部と、

複数の画素部毎に共通して設けられ、該光電変換転送部からの各信号電荷を増幅して信号線に読み出し可能とする電荷増幅部と、該信号線の電位を該電荷増幅部の電位供給線にフィードバックするフィードバック回路とを備えたものであり、そのことにより上記目的が達成される。

【0027】

また、好ましくは、本発明の増幅型固体撮像装置における光電変換部が埋め込み型フォトダイオードから構成されている。

30

【0028】

さらに、好ましくは、本発明の増幅型固体撮像装置における電荷増幅部は、前記光電変換部からの信号電荷の出力側に共通して設けられた信号電荷蓄積部に入力部が接続されると共に出力部が信号線に接続され、前記電位供給線により電位が供給され、該信号電荷蓄積部に蓄積された信号電荷量に応じて増幅されて該信号線に前記出力電位が読み出される。

【0029】

さらに、好ましくは、本発明の増幅型固体撮像装置における電荷増幅部は、前記入力部としてのゲートに前記信号電荷蓄積部が接続され、前記出力部としてのソースに前記信号線が接続された増幅用トランジスタを有している。

40

【0030】

さらに、好ましくは、本発明の増幅型固体撮像装置における増幅用トランジスタと、前記信号線と接地電位間に接続された定電流負荷トランジスタとによってソースフォロワ回路が構成されている。

【0031】

さらに、好ましくは、本発明の増幅型固体撮像装置における電荷増幅部は、前記増幅用トランジスタのソースと前記信号線との間に接続された選択用トランジスタと、前記信号電荷蓄積部にソースが接続されたりセットトランジスタとをさらに有し、該増幅用トラン

50

ジスタと該リセットトランジスタの各ドレインが前記電位供給線に接続されている。

【0032】

さらに、好ましくは、本発明の増幅型固体撮像装置におけるフィードバック回路は、前記電荷増幅部の出力電位が入力部に入力され、該電荷増幅部の出力電位に応じた出力電位が出力部から前記電位供給線に出力されるトランジスタ回路を有する。

【0033】

さらに、好ましくは、本発明の増幅型固体撮像装置におけるトランジスタ回路は、前記入力部としてのゲートに前記信号線が接続され、前記出力部としてのソースに前記電荷増幅部の電位供給線が接続され、ドレインが接地されたMOSトランジスタと、該MOSトランジスタのソースと電源電位との間に接続された定電流負荷トランジスタとを有する。

10

【0034】

さらに、好ましくは、本発明の増幅型固体撮像装置における電荷増幅部の電位供給線に対して、電位供給部と前記フィードバック回路の出力部とを切り替えて接続するスイッチ回路をさらに有する。

【0035】

さらに、好ましくは、本発明の増幅型固体撮像装置における電位供給部から電源電位が供給される。

【0036】

さらに、好ましくは、本発明の増幅型固体撮像装置におけるスイッチ回路は、信号電荷読み出し期間に前記フィードバック回路の出力部側を選択し、該信号電荷読み出し期間以外は前記電位供給部側を選択する。

20

【0037】

さらに、好ましくは、本発明の増幅型固体撮像装置におけるスイッチ回路は、互いのゲートに逆相のパルス信号がそれぞれ供給される2つの切り替え用トランジスタを有し、一方の切り替え用トランジスタが前記電位供給部と前記電荷増幅部の電位供給線の間に接続され、他方の切り替え用トランジスタが前記フィードバック回路の出力部と前記電荷増幅部の電位供給線の間に接続されている。

【0038】

さらに、好ましくは、本発明の増幅型固体撮像装置における電位供給部から出力電位が制御されて出力されることにより、前記電位供給線の電位が制御されている。

30

【0039】

さらに、好ましくは、本発明の増幅型固体撮像装置における電荷増幅部は、前記信号電荷蓄積部にソースが接続されたりセットトランジスタをさらに有し、前記増幅用トランジスタと該リセットトランジスタのドレインが前記電位供給線に接続され、前記増幅用トランジスタのソースが信号線に接続されている。

【0040】

さらに、好ましくは、本発明の増幅型固体撮像装置において、前記電位供給線の電位を、前記電荷増幅部が出力動作しない程度の低電位（動作不可能な低電圧）に設定制御することにより、前記信号電荷蓄積部の電位を該低電位に保持して前記電荷増幅部の出力動作が停止可能とされる。また、前記電位供給線の電位を接地電位に設定制御することにより、前記信号電荷蓄積部の電位を接地電位に保持して前記電荷増幅部の出力動作が停止可能とされていてもよい。

40

【0041】

さらに、好ましくは、本発明の増幅型固体撮像装置におけるスイッチ回路は、前記電位供給部と前記電荷増幅部の電位供給線の間に接続されたCMOS型スイッチ回路と、前記フィードバック回路の出力部と該電荷増幅部の電位供給線の間に接続された切り替え用トランジスタとを有する。

【0042】

さらに、好ましくは、本発明の増幅型固体撮像装置における電荷増幅部の出力部に対して、一定電源電位と前記定電流負荷回路とを切り替えて接続するスイッチ回路をさらに有

50

する。

【0043】

さらに、好ましくは、本発明の増幅型固体撮像装置における電荷増幅部の入力部と出力部とを短絡することにより、前記電荷増幅部の出力動作が停止可能とされている。

【0044】

さらに、好ましくは、本発明の増幅型固体撮像装置における電荷増幅部が、前記信号電荷蓄積部にソースが接続されたりセットトランジスタをさらに有し、該リセットトランジスタのドレインが、前記増幅用トランジスタを介して前記電位供給線に接続されかつ信号線に接続されている。

【0045】

本発明の電子情報機器は、本発明の上記増幅型固体撮像装置を撮像部に用いて画像撮影が行われるものであり、そのことにより上記目的が達成される。

【0046】

上記構成により、以下に、本発明の作用について説明する。

【0047】

本発明にあつては、特許文献1の従来技術と同様に、信号電荷蓄積部と電荷増幅部が少なくとも2つ以上の画素毎に共通して設けられて1画素部当たりのトランジスタ数が少なくされた増幅型固体撮像装置において、信号線の電位を電荷増幅部の電位供給線にフィードバックするフィードバック回路を備えている。これにより、信号線の電位変化に応じて、電荷増幅部の電位供給線も電位が変化するため、信号電荷蓄積部と電位供給線とのカップリング容量を見掛け上、小さくすることが可能となる。その結果、信号電荷蓄積部に寄生する容量が減少されて電荷電圧変換効率が増大され、固体撮像装置の高感度化を達成することが可能となる。要は、 $V=Q/C$ なので、電荷 Q が一定で、容量 C を小さくすることにより電圧 V の電圧感度を大きくできる。

【0048】

また、光電変換素子を埋め込み型フォトダイオードとすることによって、光電変換素子からの信号電荷を転送トランジスタによって完全に転送させることが可能となり、低ノイズ化されたより高画質な画像を得ることが可能となる。

【0049】

さらに、電荷増幅部は、その入力部としてのゲートに信号電荷蓄積部が接続され、その出力部としてのソースに信号線が接続された増幅用MOSトランジスタと、信号線と接地電位との間に接続された定電流負荷トランジスタとによってソースフォロワ回路を構成することが可能となる。また、フィードバック回路は、フィードバックの入力部としてのゲートに信号線が接続され、フィードバックの出力部としてのソースに電荷増幅部の電位供給線が接続され、ドレインが接地されたMOSトランジスタと、このMOSトランジスタのソースと電源電位との間に接続された定電流負荷トランジスタとによってソースフォロワ回路を構成することが可能となる。この構成によれば、フィードバック回路がゲイン「1」以下の正帰還となるため、信号線の電位を電荷増幅部の電位供給線にフィードバックする際に、フィードバックを安定して制御することが可能となる。

【0050】

さらに、電荷増幅部の電位供給線に対して、電位供給端とフィードバック回路の出力部とを切り替えて接続するスイッチ回路をさらに設けて、読み出し期間以外はフィードバック回路を動作させず、電位供給線を電位供給端に接続して電位供給端から一定電位を供給することによって、動作の安定化を図ることが可能となる。

【0051】

さらに、電位制御機構によって電位供給端の電位を制御して、電位供給線の電位を制御することにより、電荷蓄積部の電位を低電位に保持して、電荷増幅部の動作を停止させることが可能となる。これにより、従来の増幅型固体撮像装置において画素部を選択するために必要とされていた選択用トランジスタが不要となり、その分の面積を光電変換素子に割り当てることができるため、増幅型固体撮像装置の高感度化を達成することが可能とな

10

20

30

40

50

る。

【 0 0 5 2 】

さらに、信号線に対して、一定電位と定電流負荷回路とを切り替えて接続するスイッチ回路をさらに設けて、電荷増幅部の入力部と出力部とを短絡させることによって、電荷増幅部の動作を停止させることが可能となる。これにより、従来の増幅型固体撮像装置において画素部を選択するために必要とされていた選択用トランジスタが不要となり、その分の面積を光電変換素子に割り当てることができるため、増幅型固体撮像装置の高感度化を達成することが可能となる。

【 0 0 5 3 】

さらに、外来のノイズや容量部分などによって、電源電位が変化する場合があるが、この場合にも、信号電荷蓄積部 6 と電位給線 8 とのカップリング容量が低減できることから、電源ノイズを低減することが可能となる。つまり、電源電位が変化したときの耐ノイズ性を向上することが可能となる。

【 発明の効果 】

【 0 0 5 4 】

以上により、本発明の増幅型固体撮像装置によれば、信号線の電位変化を電荷増幅部の電位供給線にフィードバックして電位供給線の電位を変化させるため、信号電荷蓄積部を複数の画素部で共通化して画素サイズを小型化すると共に、電荷電圧変換率を高くし、かつ電源電位が変化したときの耐ノイズ性を向上できて、高画質の画像を得ることができる。これによって、小型化、高性能化されたイメージセンサを形成するため、本発明の増幅型固体撮像装置は極めて有用である。

【 発明を実施するための最良の形態 】

【 0 0 5 5 】

以下に、本発明の増幅型固体撮像装置の実施形態 1 ~ 4 を 2 次元増幅型固体撮像装置に適用した場合について、図面を参照しながら詳細に説明する。

(実施形態 1)

図 1 は、本発明の実施形態 1 に係る増幅型固体撮像装置の要部構成例を示す回路図である。

【 0 0 5 6 】

図 1 において、本実施形態 1 の増幅型固体撮像装置 5 1 は、全ての画素部（または画素）に各々設けられた光電変換転送部 1 0 と、上下に隣接する第 (m , 1) 行第 i 列目および第 (m , 2) 行第 i 列目の画素に共通して設けられた電荷増幅部 1 1 と、第 i 列に存在する全ての電荷増幅部 1 1 に対して共通して設けられた定電流負荷トランジスタ 9 からなる定電流負荷回路 1 2 と、信号線 7 の電位を電荷増幅部 1 1 の電位供給線 8 にフィードバックすることにより電荷増幅部 1 1 によって出力された信号を電荷増幅部 1 1 へ帰還させるフィードバック回路 1 3 とを有している。

【 0 0 5 7 】

上側の光電変換転送部 1 0 と電荷増幅部 1 1 とによって上側の画素が構成され、下側の光電変換転送部 1 0 と電荷増幅部 1 1 とによって下側の画素が構成されている。第 m 行目第 i 列目に二つの画素が電荷増幅部 1 1 を共通として設けられている。このように、増幅型固体撮像装置 5 1 は、複数（図 1 では上下二つ）の光電変換転送部 1 0 からの各信号電荷を順次増幅可能とする電荷増幅部 1 1 が共通に設けられている。なお、図 1 では、複数行および複数列にマトリクス状に配列された複数の画素のうち、第 (m , 1) 行第 i 列目と第 (m , 2) 行第 i 列目の各画素のみを示している。但し、m、i は自然数である。

【 0 0 5 8 】

光電変換転送部 1 0 は、光電変換部としての光電変換素子の一例としてのフォトダイオード 1 と、電荷転送手段としての転送トランジスタ 2 からなる。フォトダイオード 1 は、埋め込み型フォトダイオードとして、フォトダイオード 1 からの信号電荷転送を完全に行えば、極めて低ノイズ化させて高画質の画像を得ることができる。転送用トランジスタ 2 は、Nチャネル型 MOS トランジスタからなり、ゲートに供給される駆動パルス T によ

10

20

30

40

50

って制御されて、フォトダイオード 1 に蓄積された信号電荷を転送させる。また、これら 2 つの転送用トランジスタ 2 の出力側には、共通して信号電荷蓄積部 6 が接続されている。

【 0 0 5 9 】

電荷増幅部 1 1 は、光電変換転送部 1 0 における転送用トランジスタ 2 の出力側に共通して接続された信号電荷蓄積部 6 にその入力端が接続されると共に、その出力端が信号線 7 に接続され、電荷排出および電源線が電位供給線 8 に接続されている。この電荷増幅部 1 1 は、信号電荷を増幅するための増幅手段としての増幅用トランジスタ 3 と、電荷排出のためのリセット手段としてのリセットトランジスタ 4 と、画素を選択するための画素選択手段としての選択用トランジスタ 5 とを有している。

10

【 0 0 6 0 】

増幅用トランジスタ 3 は、Nチャネル型 MOS トランジスタからなり、その入力端としてのゲート（制御端子）に信号電荷蓄積部 6 が接続され、その出力端（出力部）としてのソース（一方駆動端子）に信号線 7 が選択用トランジスタ 5 を介して接続され、ドレイン（他方駆動端子）に電位供給線 8 が接続されている。この増幅用トランジスタ 3 と、信号線 7 と接地電位 G N D 間に接続された定電流負荷トランジスタ 9 とによって、ドレイン接地型のソースフォロワ回路が構成されている。

【 0 0 6 1 】

リセットトランジスタ 4 は、Nチャネル型 MOS トランジスタからなり、ソースに信号電荷蓄積部 6 が接続され、ドレインに電位供給線 8 が接続されており、ゲートに供給される駆動パルス R によって制御されて、電荷蓄積部 6 の電位を電位供給線 8 の電位にリセットさせる。

20

【 0 0 6 2 】

選択用トランジスタ 5 は、Nチャネル型トランジスタからなり、増幅用トランジスタ 3 のソースと信号線 7 との間に接続されており、ゲートに供給される駆動パルス S によって選択制御されて、選択された画素からの信号電荷が信号線 7 に読み出される。

【 0 0 6 3 】

フィードバック回路 1 3 は、その入力端（入力部）としてのゲートに信号線 7 が接続され、その出力端（出力部）としてのソースと基板に電荷増幅部 1 1 の電位供給線 8 が接続され、ドレインが接地された Pチャネル型 MOS トランジスタ 1 3 1 と、MOS トランジスタ 1 3 1 のソースと電源電位 V d d との間に接続された定電流負荷トランジスタ 1 3 2 とを有している。これらの MOS トランジスタ 1 3 1 と定電流負荷トランジスタ 1 3 2 とによって、ソースフォロワ回路が構成されている。

30

【 0 0 6 4 】

転送トランジスタ駆動信号線 2 2 は、行方向（横方向）に配列された複数の光電変換転送部 1 0（図 1 では横方向は一つのみを示している）における転送トランジスタ 2 のゲートに接続されている。m 行目 i 列目の二つの光電変換転送部 1 0 における各転送トランジスタ 2 のゲートにはそれぞれ、各転送トランジスタ駆動信号線 2 2 をそれぞれ介して駆動パルス T (m , 1) および T (m , 2) がそれぞれ印加される。

【 0 0 6 5 】

40

リセットトランジスタ駆動信号線 2 1 は、行方向（横方向）に配列された複数の電荷増幅部 1 1 における各リセットトランジスタ 4 のゲートにそれぞれ接続されている。m 行目の複数の電荷増幅部 1 1 における各リセットトランジスタ 4 のゲートにはそれぞれリセットトランジスタ駆動信号線 2 1 を介して駆動パルス R (m) が印加される。

【 0 0 6 6 】

選択トランジスタ駆動信号線 2 3 は、行方向（横方向）に配列された複数の電荷増幅部 1 1 における各選択トランジスタ 5 のゲートにそれぞれ接続されている。m 行目の複数の電荷増幅部 1 1 における各選択トランジスタ 5 のゲートにはそれぞれ選択トランジスタ駆動信号線 2 3 を介して駆動パルス S (m) が印加される。

【 0 0 6 7 】

50

上記構成により、以下に、本実施形態 1 の増幅型固体撮像装置 5 1 の動作について、図 2 を用いて詳細に説明する。

【 0 0 6 8 】

図 2 は、本実施形態 1 の増幅型固体撮像装置 5 1 における各駆動パルス $S(m)$ 、 $R(m)$ 、 $T(m, 1)$ 、 $T(m, 2)$ の各信号波形と、第 m 行第 i 列の電荷蓄積部 (i, m) 6 の電位、第 i 列の電位供給線 8 の電位 $V D(i)$ および第 i 列の信号線 7 の電位 $V s i g(i)$ を示すタイミング図である。

まず初期状態では、駆動パルス $S(m)$ はローレベルであるため信号線 7 の電位が接地レベルであり、その時の電位供給線 8 の電位は、フィードバック回路 3 の入力 $0 V$ のときの出力電位となる。

10

【 0 0 6 9 】

期間 $T 1$ では、 m 行目の電荷増幅部 1 1 におけるリセットトランジスタ 4 のゲートに印加される駆動パルス $R(m)$ がローレベルからハイレベル、ローレベルと繰り返され、電荷蓄積部 6 の電位が電位供給線 8 の電位と同一になる。

【 0 0 7 0 】

期間 $T 2$ で電荷増幅部 1 1 における選択トランジスタ 5 のゲートに印加される駆動パルス $S(m)$ はハイレベルになるため、増幅用トランジスタ 3 と定電流負荷トランジスタ 9 によってドレイン接地型のソースフォロワ回路が構成され、その出力信号が選択トランジスタ 5 を介して信号線 7 に出力される。また電位供給線 8 もフィードバック回路における入出力の関係によって上昇する。

20

【 0 0 7 1 】

電位供給線 8 は、図 3 に示すフィードバック回路における入出力の関係によって決定され、下記関係式 (1) によって、入力 $V i n =$ 期間 $T 2$ での電荷蓄積部 6 の電位のときの出力 $V o u t$ となる。

【 0 0 7 2 】

$$V o u t = V i n - V g s (N c h T r 3 , I = I 1) + V g s (P c h T r 1 3 1 , I = I 2 - I 1) \cdots (1)$$

なお、上記式 (1) において、 $V g s (N c h T r 3 , I = I 1)$ は N チャンネル型 MOS トランジスタ 3 が $I 1$ なる定電流を流すときのゲート・ソース間電圧を表し、 $V g s (P c h T r 1 3 1 , I = I 2 - I 1)$ は P チャンネル型 MOS トランジスタ 1 3 1 が $(I 2 - I 1)$ なる定電流を流すときのゲート・ソース間電圧を表している。当然のことながら、 $I 2 > I 1$ である。

30

【 0 0 7 3 】

このとき増幅用 MOS トランジスタ 3 を飽和領域で動作させることが必要であるため、 $V o u t > V i n - V t h (N c h T r 3) \cdots (2)$

の関係を満たすことが必要である。よって、

$$V g s (P c h T r 1 3 1 , I = I 2 - I 1) > V g s (N c h T r 3 , I = I 1) - V t h (N c h T r 3) \cdots (3)$$

の関係を満たすように、 P チャンネル型トランジスタ 1 3 1 を設計すればよい。

【 0 0 7 4 】

信号線 7 の電位 $V s i g(i)$ が、第 $(m, 1)$ 行第 i 列の画素の基準電位である。

40

【 0 0 7 5 】

次に、期間 $T 3$ では、フォトダイオード 1 により光電変換された信号電荷が、信号電荷蓄積部 6 に読み出される。このときには、駆動パルス $T(m, 1)$ がハイレベルとなり、 $(m, 1)$ 行目の転送トランジスタ 2 がオン状態になるため、その転送トランジスタ 2 を通して、 $(m, 1)$ 行目のフォトダイオード 1 に蓄積された信号電荷が、信号電荷蓄積部 6 に読み出される。

【 0 0 7 6 】

フォトダイオード 1 に蓄積された信号電荷が、信号電荷蓄積部 6 に完全に読み出された後、次の期間 $T 4$ では、駆動パルス $T(m, 1)$ がローレベルとなって、転送トランジ

50

スタ2がオフ状態になる。このため、信号電荷蓄積部6では、期間T2における電位から信号電荷の転送分に応じて変化した電位が保持され、その保持された信号レベル（電位）が増幅用トランジスタ3と定電流負荷トランジスタ9とによって構成されるソースフォロワ回路で増幅されて、その出力信号が選択用トランジスタ5を介して信号線7に読み出される。期間T4において得られる信号線7の電位 $V_{sig}(i)$ は、第 $(m, 1)$ 行第 i 列の画素の信号となる。

【0077】

このとき、図3に示すフィードバック回路において、その入出力間のゲインは、

$$V_{out} = V_{in} \times G \cdots (4)$$

によって得られる。ただし、図3に示すフィードバック回路において、Pチャンネル型トランジスタ131と定電流負荷トランジスタ132によって構成されるソースフォロワ回路のゲインはほぼ「1」であるため、Gは増幅用トランジスタ3と定電流負荷トランジスタ9によって構成されるソースフォロワ回路のゲインとなり、約0.9程度である。このことから、期間T4において、上記信号電荷の転送による信号線7の電位変化分 $\times G$ だけ電位供給線8の電位 $V_D(i)$ も変化し、信号電荷蓄積部6と電位供給線8のカップリング容量 C_{FD-VDD} が、見掛け上、 $(1 - G) = 0.1$ 倍に低減されていることになり、これは電荷電圧変換効率の向上につながる。さらに、 $G < 1$ であるため、増幅用MOSトランジスタ3は飽和領域を維持し、ソースフォロワ回路の動作上で問題となることはない。

【0078】

その後、期間T5では、選択トランジスタ5のゲートに印加される駆動パルス $S(m)$ をローレベルとし、リセットトランジスタ4のゲートに印加される駆動パルス $R(m)$ をハイレベル、ローレベルと変化させることによって、信号電荷蓄積部6の電位がフィードバック回路13の出力電位にリセットされ、電位供給線8および信号電荷蓄積部6ともに、初期状態に戻される。

【0079】

以上の動作により、期間T2における信号線7の電位と期間T4における信号線7の電位との差信号を後段のCDS（相関2重サンプリング）回路や差動アンプ回路、またはクランプ回路などによって処理すれば、 $(m, 1)$ 行目の画素に入射された光により発生した信号電荷による各画素毎に実効的な信号成分が読み出される。なお、CDS回路や差動アンプ回路、またはクランプ回路などについては、当業者に周知であるため、ここではその説明を省略する。

【0080】

1水平期間後、上記期間T1～T5の場合と同様の駆動動作を行い、そのときに駆動パルス $T(m, 1)$ の代わりに駆動パルス $T(m, 2)$ をハイレベルにすることによって、同様に、 $(m, 2)$ 行目の画素に入射された光により発生した信号電荷による信号を読み出して各画素毎に上記実効的な信号成分を得ることができる。

【0081】

以上は m 行目が選択行である場合の動作を説明したものである。非選択行である n 行目（ n は自然数）については、駆動パルス $S(n)$ がローレベルであるため、選択トランジスタ5がオフ状態となり、非選択行である n 行目の画素から信号線7に信号の読み出しは行われない。

【0082】

以上により、本実施形態1の増幅型固体撮像装置51によれば、信号線7の電位変化に応じて電荷増幅部11の電位供給線8の電位も変化するため、信号電荷蓄積部6と電位供給線8とのカップリング容量が見掛け上、低減される。その結果、信号電荷蓄積部8に寄生する容量が減少して、信号電荷 Q_{sig} が電圧信号 V_{sig} に変換される際の電荷電圧変換効率を大きくして、固体撮像装置の高感度化を達成することができる。特に、画素の小型化に伴って、共通の信号電荷蓄積部6に接続される光電変換転送部10の数が多くなるほど、上記カップリング容量の低減効果が増大されるため、画素を小型化させたに

10

20

30

40

50

も関わらず、高感度化を実現することができる。つまり、 $V=Q/C$ なので、電荷 Q が一定で、容量 C を小さくすることにより電圧 V の電圧感度を大きくできる。

【0083】

また、上記画素の光電変換素子として、埋め込み型のフォトダイオード1を用いることにより、フォトダイオード1からの信号電荷を完全に転送させることが可能となり、より低ノイズ化されたより高画質な画像を得ることができる。

【0084】

さらに、フィードバック回路13がゲイン1以下の正帰還となるため、信号線7の電位を電荷増幅部11の電位供給線8にフィードバックする際に、フィードバックをより安定して制御することができる。

【0085】

さらに、外来のノイズや容量部分などによって、電源電位が変化する場合があるが、この場合にも、信号電荷蓄積部6と電位供給線8とのカップリング容量などの容量低減ができることから、電源ノイズを低減することができる。

(実施形態2)

上記実施形態1では、電荷増幅部11からの出力電位を電荷増幅部11の電位供給線8にフィードバックするフィードバック回路13を有する場合について説明したが、本実施形態2では、電荷増幅部11の電位供給線8に対して、読み出し期間のみフィードバック動作を行い、読み出し期間以外についてはフィードバック動作を行わない場合について説明する。

【0086】

図4は、本発明の実施形態2に係る増幅型固体撮像装置の要部構成例を示す回路図である。なお、図4では、図1の構成要素と同一の作用効果を奏する構成要素には同一の符号を付してその説明を簡略化する。

【0087】

図4において、本実施形態2の増幅型固体撮像装置52は、全ての画素に各々設けられた光電変換転送部10と、上下に隣接する第 $(m, 1)$ 行第 i 列目および第 $(m, 2)$ 行第 i 列目の2画素に共通して設けられた電荷増幅部11と、第 i 列に存在する全ての電荷増幅部11に対して共通して設けられた定電流負荷トランジスタ9からなる定電流負荷回路12と、信号線7の電位を電荷増幅部11の電位供給線8にフィードバックすることにより電荷増幅部11によって出力された信号(出力電位)を電荷増幅部11へ帰還するフィードバック回路13と、電荷増幅部11の電位供給線8に対してフィードバック回路13の出力と電位供給端140(電位供給部の出力端であって図4では、ここから電源電位 V_{dd} が出力される)とを切り替えて接続するスイッチ回路14とを有している。

【0088】

スイッチ回路14は、共通の駆動パルス V_d によって制御される2つの切り替え用トランジスタ141, 142を有している。切り替え用トランジスタ141, 142は、Pチャネル型MOSトランジスタからなり、一方の切り替え用トランジスタ141のゲートには駆動パルス V_d が直に供給され、他方の切り替え用トランジスタ142のゲートにはインバータ143を介して駆動パルス V_d を反転させた逆相の駆動パルスが供給される。また、一方の切り替え用トランジスタ141は一定電位 V_{dd} とされた電位供給端140と電荷増幅部11の電位供給線8との間に接続され、他方の切り替え用トランジスタ142はフィードバック回路13の出力端 V_{out} と電荷増幅部11の電位供給線8との間に接続されている。

【0089】

電位供給線8に対して、フィードバック回路13の出力端 V_{out} と一定電位(電源電位 V_{dd} ;電位供給端140の電位)とを切り替えて接続するために、スイッチ回路駆動信号線24を介して、駆動パルス V_d がスイッチ回路14の切り替え用トランジスタ141のゲートに印加されると共に、駆動パルス V_d の反転駆動パルスがスイッチ回路14の切り替え用トランジスタ142のゲートに印加されるようになっている。

【 0 0 9 0 】

上記構成により、以下に、本実施形態 2 の増幅方固体撮像装置 5 2 の動作について、図 5 を用いて詳細に説明する。

【 0 0 9 1 】

図 5 は、本実施形態 2 の増幅型固体撮像装置 5 2 における各駆動パルス $S(m)$ 、 $R(m)$ 、 $T(m, 1)$ 、 $T(m, 2)$ および V_d の各信号波形と、第 m 行第 i 列の電荷蓄積部 (i, m) 6 の電位、第 i 列の電位供給線 8 の電位 $V_D(i)$ および第 i 列の信号線 7 の電位 $V_{sig}(i)$ を示すタイミング図である。

【 0 0 9 2 】

図 5 に示すように、まず、期間 T_1 では、 m 行目の電荷増幅部 1 1 におけるリセットトランジスタ 4 のゲートに印加される駆動パルス $R(m)$ がローレベルからハイレベルになって、リセットトランジスタ 4 がオン状態となる。また、スイッチ回路 1 4 に入力される駆動パルス V_d がローレベルであるため、電位供給線 8 と電荷蓄積部 6 は共に電位供給端 1 4 0 に接続されて、電位供給線 8 の電位 $V_D(i)$ と電荷蓄積部 6 の電位がリセットトランジスタ 4 を通して電位供給端 1 4 0 の電源電位 V_{dd} となる。一方、電荷増幅部 1 1 における選択トランジスタ 5 のゲートに印加される駆動パルス $S(m)$ はハイレベルであるため、増幅用トランジスタ 3 と定電流負荷トランジスタ 9 によってドレイン接地型のソースフォロワ回路が構成され、その出力信号が選択トランジスタ 5 を通して信号線 7 に出力される。その後、リセットトランジスタ 4 のゲートに印加される駆動パルス $R(m)$ はローレベルに戻されるが、上記電荷蓄積部 6 のリセットレベル状態が維持されている。

【 0 0 9 3 】

次に、期間 T_2 では、スイッチ回路 1 4 に入力される駆動パルス V_d がハイレベルになり、フィードバック回路 1 3 の出力端 V_{out} (出力部) が電位供給線 8 に接続されて、電位供給線 8 の電位 $V_D(i)$ が下がる。この電位は、図 3 に示すフィードバック回路における入出力の関係によって決定され、下記関係式 (1) によって、 $V_{in} = V_{dd}$ のときの V_{out} が得られる。

【 0 0 9 4 】

$$V_{out} = V_{in} - V_{gs}(NchTr3, I = I_1) + V_{gs}(PchTr131, I = I_2 - I_1) \cdots (1)$$

なお、上記式 (1) において、 $V_{gs}(NchTr3, I = I_1)$ は N チャネル型 MOS トランジスタ 3 が I_1 なる定電流を流すときのゲート・ソース間電圧を表し、 $V_{gs}(PchTr131, I = I_2 - I_1)$ は P チャネル型 MOS トランジスタ 1 3 1 が $(I_2 - I_1)$ なる定電流を流すときのゲート・ソース間電圧を表している。当然のことながら、 $I_2 > I_1$ である。また、増幅用 MOS トランジスタ 3 を飽和領域で動作させることが必要であるため、

$$V_{out} > V_{in} - V_{th}(NchTr3) \cdots (2)$$

の関係を満たすことが必要である。よって、

$$V_{gs}(PchTr131, I = I_2 - I_1) > V_{gs}(NchTr3, I = I_1) - V_{th}(NchTr3) \cdots (3)$$

の関係を満たすように、 P チャネル型トランジスタ 1 3 1 を設計すればよい。

【 0 0 9 5 】

上記期間 T_2 において得られる信号線 7 の電位 $V_{sig}(i)$ が、第 $(m, 1)$ 行第 i 列の画素の基準電位である。

【 0 0 9 6 】

次に、期間 T_3 では、フォトダイオード 1 により光電変換された信号電荷が信号電荷蓄積部 6 に読み出される。このときには、駆動パルス $T(m, 1)$ がハイレベルとなり、 $(m, 1)$ 行目の転送トランジスタ 2 がオン状態になるため、その転送トランジスタ 2 を通して、 $(m, 1)$ 行目のフォトダイオード 1 に蓄積された信号電荷が、信号電荷蓄積部 6 に読み出される。

【 0 0 9 7 】

上記フォトダイオード 1 に蓄積された信号電荷が、信号電荷蓄積部 6 に完全に読み出された後、次の期間 T 4 では、駆動パルス $T(m, 1)$ がローレベルとなって、転送トランジスタ 2 がオフ状態になる。このため、信号電荷蓄積部 6 では、期間 T 2 における電位から信号電荷の転送分に応じて変化した電位が保持され、その保持された信号レベル（電位）が増幅用トランジスタ 3 と定電流負荷トランジスタ 9 とによって構成されるソースフォロワ回路で増幅されて、信号線 7 に出力される。期間 T 4 において得られる信号線 7 の電位 $V_{sig}(i)$ は、第 $(m, 1)$ 行第 i 列の画素の信号となる。

【 0 0 9 8 】

このとき、図 3 に示すフィードバック回路において、その入出力間のゲインは、

$$V_{out} = V_{in} \times G \cdots (4)$$

によって得られる。ただし、図 3 に示すフィードバック回路において、Pチャネル型トランジスタ 131 と定電流負荷トランジスタ 132 によって構成されるソースフォロワ回路のゲインはほぼ「1」であるため、G は増幅用トランジスタ 3 と定電流負荷トランジスタ 9 によって構成されるソースフォロワ回路のゲインとなり、約 0.9 程度である。このことから、期間 T 4 において、上記信号電荷の転送による信号線 7 の電位変化分 $\times G$ だけ電位供給線 8 の電位 $V_D(i)$ も変化し、信号電荷蓄積部 6 と電位供給線 8 のカップリング容量 $C_{FD} - V_{DD}$ が、見掛け上、 $(1 - G) = 0.1$ 倍に低減されていることになり、電荷電圧変換効率の向上につながる。さらに、 $G < 1$ であるため、増幅用 MOS トランジスタ 3 は飽和領域であり、ソースフォロワ回路の動作上で問題となることはない。

【 0 0 9 9 】

続いて、期間 T 5 では、駆動パルス V_d がローレベルに下がることにより、スイッチ回路 14 が切り替わって、電位供給線 8 が電位供給端子 140 に接続され、電位 $V_D(i)$ が電位供給端子 140 からの一定電位 V_{dd} に固定される。リセットトランジスタ 4 のゲートに印加される駆動パルス $R(m)$ をハイレベル、ローレベルと変化させることによって、信号電荷蓄積部 8 の電位が一定電位（この場合には電源電位 V_{dd} ）にリセットされ、リセットトランジスタ 4 を通して電位供給線 8 および信号電荷蓄積部 6 とともに、初期状態に戻される。

【 0 1 0 0 】

以上の動作により、期間 T 2 における信号線 7 の電位と期間 T 4 における信号線 7 の電位との差信号を後段の CDS（相関 2 重サンプリング）回路や差動アンプ回路、またはクランプ回路などによって処理すれば、 $(m, 1)$ 行目の画素に入射された光により発生した信号電荷による実効的な信号成分が読み出される。

【 0 1 0 1 】

1 水平期間後、上記期間 T 1 ~ T 5 の場合と同様の駆動動作を繰り返し行い、そのときに駆動パルス $T(m, 1)$ の代わりに駆動パルス $T(m, 2)$ をハイレベルにすることによって、同様に、 $(m, 2)$ 行目の画素に入射された光により発生した信号電荷による信号を読み出して信号成分を得ることができる。

【 0 1 0 2 】

以上は m 行目が選択行である場合の動作を説明したものである。非選択行である n 行目（ n は自然数）については、駆動パルス $S(n)$ がローレベルであるため、選択トランジスタ 5 がオフ状態となり、非選択行である n 行目の画素から信号が出力されない。

【 0 1 0 3 】

以上により、本実施形態 2 の増幅型固体撮像装置 52 によれば、信号線 7 の電位変化に応じて電荷増幅部 11 の電位供給線 8 も電位が変化するため、信号電荷蓄積部 6 と電位供給線 8 とのカップリング容量が見掛け上、低減される。その結果、信号電荷蓄積部 6 に寄生する容量が減少されて、信号電荷 Q_{sig} が電圧信号 V_{sig} に変換される際の電荷電圧変換効率を大きくして、固体撮像装置の高感度化を達成することができる。特に、画素の小型化に伴って、共通の信号電荷蓄積部 6 に接続される光電変換転送部 10 の数

10

20

30

40

50

たにも関わらず、高感度化を実現することが可能となる。

【0104】

この場合に、電荷増幅部11の電位供給線8に対して、電位供給端140とフィードバック回路13の出力端Voutとを切り替えて接続するスイッチ回路14を設けることにより、読み出し期間以外はフィードバック機構を動作させず、電位供給線8を電位供給端140に接続させて電位供給端140から一定電位を供給することによって、動作の安定化を図ることができる。

【0105】

さらに、外来のノイズや容量部分などによって、電源電位が変化する場合があるが、この場合にも、信号電荷蓄積部6と電位供給線8とのカップリング容量などの容量低減ができることから、電源ノイズを低減することができる。

10

(実施形態3)

上記実施形態1では、電荷増幅部11からの出力電位を電荷増幅部11の電位供給線8にフィードバックするフィードバック回路13を有する場合について説明したが、本実施形態3では、上記実施形態2の場合と同様、電荷増幅部11の電位供給線8に対して、読み出し期間以外はフィードバック回路13によるフィードバック機構を動作させない場合であって、読み出し期間以外に電位供給線8の電位を制御することにより、電荷増幅部11から選択用トランジスタ5を省く場合について説明する。

【0106】

図6は、本発明の実施形態3に係る増幅型固体撮像装置の要部構成例を示す回路図である。なお、図4では、図1の構成要素と同一の作用効果を奏する構成要素には同一の符号を付してその説明を簡略化する。

20

【0107】

図6において、本実施形態3の増幅型固体撮像装置53は、全ての画素に各々設けられた光電変換転送部10と、上下に隣接する第(m、1)行第i列目および第(m、2)行第i列目の2画素に共通して設けられた電荷増幅部11Aと、第i列に存在する全ての電荷増幅部11Aに対して共通して設けられた定電流負荷トランジスタ9からなる定電流負荷回路12と、信号線7の電位を電荷増幅部11Aの電位供給線8にフィードバックすることにより電荷増幅部11Aによって信号線7に出力された信号を電荷増幅部11Aへ帰還させるフィードバック回路13と、この電荷増幅部11Aの電位供給線8に対してフィードバック回路13の出力と電位供給端140Aとを切り替えて接続するスイッチ回路14Aとを有している。

30

【0108】

電荷増幅部11Aは、各光電変換転送部10における転送用トランジスタ2の出力側に共通して接続された信号電荷蓄積部6にその入力端が接続されると共に、その出力端子が信号線7に接続され、電荷排出および電源線が電位供給線8に接続されている。この電荷増幅部11Aは、信号電荷増幅のための増幅用トランジスタ3と、電荷排出のためのリセットトランジスタ4とを有しており、ここでは、画素を選択するための選択用トランジスタ5は設けられていない。

【0109】

スイッチ回路14Aは、共通の駆動パルスVdによって制御される2つの切り替え用トランジスタ141、142に加えて、切り替え用トランジスタ144を切り替え用トランジスタ141と並列に有している。

40

【0110】

切り替え用トランジスタ144は、Nチャネル型MOSトランジスタからなり、そのゲートにはインバータ143を介して駆動パルスVdを反転させた逆相の駆動パルスが供給される。この切り替え用トランジスタ144、141によってCMOS型スイッチ回路が構成されて、電位供給端140Aと電荷増幅部11Aの電位供給線8との間に接続されている。さらに、電位供給端140Aは、図示しない電位制御機構を有しており、上記実施形態1、2のような一定電位(電源電位Vdd)ではなく、可変直流電位Vodとなっ

50

ている。

【0111】

上記構成により、以下に、本実施形態3の増幅型固体撮像装置53の動作について、図7を用いて詳細に説明する。

【0112】

図7は、本実施形態3の増幅型固体撮像装置53における電位供給端の可変直流電位 V_{od} と、各駆動パルス $R(m)$ 、 $T(m, 1)$ 、 $T(m, 2)$ および V_d の信号波形と、第 m 行第 i 列の電荷蓄積部 (i, m) 6の電位、第 i 列の電位供給線8の電位 $V_D(i)$ および第 i 列の信号線7の電位 $V_{sig}(i)$ を示すタイミング図である。なお、図7では、 m 行目が選択行である場合を示している。

10

【0113】

図7に示すように、まず、期間 T_1 では、 m 行目の電荷増幅部11Aにおけるリセットトランジスタ4のゲートに印加される駆動パルス $R(m)$ がローレベルからハイレベルになって、リセットトランジスタ4がオン状態となる。また、スイッチ回路14Aに入力される駆動パルス V_d がローレベルであるため、電位供給線8と電荷蓄積部6は電位供給端140Aに接続される。このとき、この電位供給端140Aの電位 V_{od} は電源電位 V_{dd} となっているため、リセットトランジスタ4を通して電位供給線8の電位 $V_D(i)$ と電荷蓄積部6の電位は電源電位 V_{dd} となる。また、増幅用トランジスタ3と定電流負荷トランジスタ9によってドレイン接地型のソースフォロワ回路が構成され、増幅用トランジスタ3からの信号が信号線7に出力される。その後、リセットトランジスタ4のゲートに印加される駆動パルス $R(m)$ はローレベルに戻されるが、上記状態は維持される。

20

【0114】

次に、期間 T_2 では、スイッチ回路14Aに入力される駆動パルス V_d がハイレベルになり、フィードバック回路13からの出力端 V_{out} が電位供給線8に接続されて、電位供給線8の電位 $V_D(i)$ が、上記実施形態2の場合と同様に下がる。この期間 T_2 において得られる信号線7の電位 $V_{sig}(i)$ が、第 $(m, 1)$ 行第 i 列の画素の基準電位である。

【0115】

さらに、期間 T_3 では、上記実施形態1の場合と同様に、駆動パルス $T(m, 1)$ がハイレベルとなり、 $(m, 1)$ 行目の転送トランジスタ2がオン状態になるため、その転送トランジスタ2を通して、 $(m, 1)$ 行目のフォトダイオード1に蓄積された信号電荷が、信号電荷蓄積部6に読み出される。

30

【0116】

フォトダイオード1に蓄積された信号電荷が、信号電荷蓄積部6に完全に読み出された後、次の期間 T_4 では、駆動パルス $T(m, 1)$ がローレベルとなって、転送トランジスタ2がオフ状態になる。このため、上記信号電荷蓄積部6では、期間 T_2 での電位から信号電荷の転送分に応じて変化した電位が保持され、その保持された信号レベル(電位)が増幅用トランジスタ3と定電流負荷トランジスタ9とによって構成されるソースフォロワ回路で増幅されて、増幅用トランジスタ3から信号線7に出力される。この期間 T_4 において得られる信号線7の電位 $V_{sig}(i)$ が、第 $(m, 1)$ 行第 i 列の画素の信号となる。

40

【0117】

この期間 T_4 において、図6に示すフィードバック回路13では、上記実施形態1の場合と同様に、信号電荷の転送による信号線7の電位変化分 $\times G$ だけ電位供給線8の電位も変化し、信号電荷蓄積部6と電位供給線8のカップリング容量 $CFD - V_{DD}$ が見掛け上、 $(1 - G) = 0.1$ 倍に低減されたことになり、電荷電圧変換効率の向上につながることになる。

【0118】

その後、期間 T_5 では、駆動パルス V_d がローレベルに下がることにより、スイッチ

50

回路 14A が動作して、電位供給線 8 の電位 $V D(i)$ が電位供給端 140A に接続される。電位供給端 140A の電位 $V o d$ をローレベルに下げながら、リセットトランジスタ 4 のゲートに印加される駆動パルス $R(m)$ をハイレベル、ローレベルと変化させることによって、信号電荷蓄積部 6 の電位が一定電位（この場合には接地電位）にリセットされ、リセットトランジスタ 4 を通して電位供給線 8 および信号電荷蓄積部 6 とともに、初期状態に戻される。

【0119】

以上の動作により、期間 T_2 における信号線 7 の電位と、期間 T_4 における信号線 7 の電位との差信号を後段の CDS （相関 2 重サンプリング）回路や差動アンプ回路、またはクランプ回路などによって処理すれば、 $(m, 1)$ 行目の画素に入射された光により発生した信号電荷による実効的な信号成分が読み出される。

10

【0120】

この 1 水平期間後、上記期間 $T_1 \sim T_5$ と同様の駆動動作を繰り返して行い、そのときに駆動パルス $T(m, 1)$ の代わりに駆動パルス $T(m, 2)$ をハイレベルにすることによって、同様に、 $(m, 2)$ 行目の画素に入射された光により発生した信号電荷による信号を読み出して信号成分を得ることができる。

【0121】

以上は m 行目が選択行である場合の動作を説明したものである。次に、非選択行である n 行目（ n は自然数）の動作について、図 8 を用いて詳細に説明する。

【0122】

図 8 は、本実施形態 3 の増幅型固体撮像装置 53 における電位供給端 140A の電位 $V o d$ と、 n 行目の各駆動パルス $R(n)$ 、 $T(n, 1)$ 、 $T(n, 2)$ および $V d$ の各信号波形と、第 n 行第 i 列の電荷蓄積部 (i, n) 6 の電位、第 i 列の電位供給線 8 の電位 $V D(i)$ および第 i 列の信号線 7 の電位 $V s i g(i)$ を示すタイミング図である。

20

【0123】

図 8 に示すように、非選択行である n 行目では、駆動パルス $R(n)$ 、 $T(n, 1)$ および $T(n, 2)$ が全てローレベルであるため、信号電荷蓄積部 6 は初期状態を維持している。このとき、信号電荷蓄積部 6 は接地レベルであるため、増幅用トランジスタ 3 は常にオフ状態であり、非選択行である n 行目の画素から信号が出力されることはない。

30

よって、本実施形態 3 の増幅型固体撮像装置 53 では、上記実施形態 1, 2 のような、行を選択するための選択用トランジスタ 5 が不要になる。

【0124】

以上により、本実施形態 3 の増幅型固体撮像装置 53 によれば、信号線 7 の電位変化に応じて電荷増幅部 11A の電位供給線 8 も電位が変化するようにしたため、信号電荷蓄積部 6 と電位供給線 8 とのカップリング容量が見掛け上、低減される。この結果、信号電荷蓄積部 6 に寄生する容量が減少して、信号電荷 $Q s i g$ が電圧信号 $V s i g$ に変換される際の電荷電圧変換効率を大きくできて、固体撮像装置の高感度化を達成することができる。特に、画素の小型化に伴って、共通の信号電荷蓄積部 6 に接続される光電変換転送部 10 の数が多くなるほど、上記カップリング容量の低減効果が増大するため、画素を

40

小型化させたとに関わらず、高感度化を実現することができる。

【0125】

また、上記画素の光電変換素子として、埋め込み型のフォトダイオード 1 を用いることにより、フォトダイオード 1 からの信号電荷を完全に転送させることが可能となり、より低ノイズ化された、より高画質な画像を得ることができる。

【0126】

さらに、電荷増幅部 11A の電位供給線 8 に対して、電位供給端 140A とフィードバック回路 13 の出力端 $V o u t$ とを切り替えて接続するスイッチ回路 14A をさらに設けて、電位制御機構によって電位供給端 140A の電位を制御し、電位供給線 8 の電位を制御することにより、電荷蓄積部 6 の電位を接地電位に保持して、電荷増幅部 11A の動作

50

を停止させることができる。これにより、従来の増幅型固体撮像装置において画素を選択するために必要とされていた選択用トランジスタ5が不要となり、その分の面積をフォトダイオード1に割り当てることができるため、増幅型固体撮像装置53の高感度化を達成することができる。

(実施形態4)

上記実施形態1では、電荷増幅部11からの出力電位を電荷増幅部11の電位供給線8にフィードバックするフィードバック回路13を有する場合について説明したが、本実施形態4では、上記実施形態3の場合と同様、電荷増幅部11の電位供給線8に対して、読み出し期間以外はフィードバック回路13によるフィードバック機構を動作させない場合であって、読み出し期間以外に電位供給線8の電位を制御することにより、電荷増幅部11から選択用トランジスタ5を省く場合について説明する。

10

【0127】

図9は、本発明の実施形態4に係る増幅型固体撮像装置54の要部構成例を示す回路図である。なお、図9では、図1の構成要素と同一の作用効果を奏する構成要素には同一の符号を付してその説明を簡略化する。

【0128】

図9において、本実施形態4の増幅型固体撮像装置54は、全ての画素に各々設けられた光電変換転送部10と、上下に隣接する第(m、1)行第i列目および第(m、2)行第i列目の2画素に共通して設けられた電荷増幅部11Bと、第i列に存在する全ての電荷増幅部11Bに対して共通して設けられた定電流負荷トランジスタ9からなる定電流負荷回路12と、信号線7の電位を電荷増幅部11Bの電位供給線8にフィードバックすることにより電荷増幅部11Bによって出力された信号を電荷増幅部11Bへ帰還するフィードバック回路13と、信号線7に対して一定電位(図9ではV_{dd})と定電流負荷回路9とを切り替えて接続するスイッチ回路15とを有している。なお、ここでは、上記実施形態2のように、電荷増幅部11Bの電位供給線8に対して、フィードバック回路13の出力端V_{out}と電位供給端140Bとを切り替えて接続するスイッチ回路14は設けられていない。

20

【0129】

電荷増幅部11Bは、光電変換転送部10における転送用トランジスタ2の出力側に共通して接続された信号電荷蓄積部6にその入力端が接続されると共に、その出力端が信号線7に直接接続されており、電源線が電位供給線8に接続されている。この電荷増幅部11Bは、信号電荷増幅のための増幅用トランジスタ3と、電荷排出のためのリセットトランジスタ4とを有し、上記実施形態3の場合と同様に、画素を選択するための選択用トランジスタ5は設けられていない。リセットトランジスタ4は、信号電荷蓄積部6にソースが接続され、ドレインが、信号線7に接続されると共に増幅用トランジスタ3を介して電位供給線8に接続されている。

30

【0130】

スイッチ回路15は、共通の駆動パルスV_dによって制御される2つの切り替え用トランジスタ151、152を有している。切り替え用トランジスタ151は、Nチャンネル型MOSトランジスタからなり、そのゲートにはスイッチ回路駆動信号線24から駆動パルスV_dが供給され、信号線7と定電流負荷回路12との間に接続されている。また、切り替え用トランジスタ152は、Pチャンネル型MOSトランジスタからなり、そのゲートにはスイッチ回路駆動信号線24から駆動パルスV_dが供給され、信号線7と一定電位V_{dd}の間に接続されている。

40

【0131】

上記構成により、以下に、本実施形態4の増幅型固体撮像装置54の動作について、図10を用いて詳細に説明する。

【0132】

図10は、本実施形態4の増幅型固体撮像装置54における各駆動パルスR(m)、T(m、1)、T(m、2)およびV_dの各信号波形と、第m行第i列の電荷蓄積

50

部 (i, m) 6 の電位、第 i 列の電位供給線 8 の電位 $V D (i)$ および第 i 列の信号線 7 の電位 $V s i g (i)$ を示すタイミング図である。なお、図 10 では、 m 行目が選択行の場合を示している。

【 0 1 3 3 】

図 10 に示すように、まず、期間 $T 1$ では、スイッチ回路 15 に入力される駆動パルス $V d$ がローレベルであるため、信号線 7 に電源電位 $V d d$ が接続され、信号線 7 の電位 $V s i g (i)$ は電源電位 $V d d$ となる。リセットトランジスタ 4 のゲートに印加される駆動パルス $R (m)$ がハイレベルからローレベルになってリセットトランジスタ 4 がオフ状態となるが、電荷蓄積部 6 は電源電位 $V d d$ に保持されている。また、フィードバック回路 13 の入力端の電位が $V d d$ であるため、トランジスタ 131 がオフ状態となり、電位供給線 8 の電位 $V D (i)$ も $V d d$ レベルとなっている。

10

【 0 1 3 4 】

次に、期間 $T 2$ では、スイッチ回路 15 に入力される駆動パルス $V d$ がハイレベルになり、信号線 7 が共通の定電流負荷トランジスタ 9 に接続されて、増幅用トランジスタ 3 と定電流負荷トランジスタ 9 とによってドレイン接地型のソースフォロワ回路が構成され、増幅用トランジスタ 3 から信号線 7 に出力される。また、フィードバック回路 13 の出力端 $V o u t$ は電位供給線 8 に接続されているため、電位供給線 8 の電位 $V D (i)$ は、上記実施形態 2 の場合と同様に下がる。この期間 $T 2$ において得られる信号線 7 の電位 $V s i g (i)$ が、第 ($m, 1$) 行第 i 列の画素の基準電位である。

【 0 1 3 5 】

さらに、期間 $T 3$ では、上記実施形態 2 の場合と同様に、駆動パルス $T (m, 1)$ がハイレベルとなり、($m, 1$) 行目の転送トランジスタ 2 がオン状態になるため、その転送トランジスタ 2 を通して、($m, 1$) 行目のフォトダイオード 1 に蓄積された信号電荷が、信号電荷蓄積部 6 に読み出される。

20

【 0 1 3 6 】

フォトダイオード 1 に蓄積された信号電荷が、信号電荷蓄積部 6 に完全に読み出された後、次の期間 $T 4$ では、駆動パルス $T (m, 1)$ がローレベルとなって、転送トランジスタ 2 がオフ状態になる。このため、信号電荷蓄積部 6 では、期間 $T 2$ での電位から信号電荷の転送分に応じて変化した電位が保持され、その保持された信号レベル (電位) が増幅用トランジスタ 3 と定電流負荷トランジスタ 9 とによって構成されるソースフォロワ回路で増幅されて、増幅用トランジスタ 3 からの信号が信号線 7 に出力される。この期間 $T 4$ において得られる信号線 7 の電位 $V s i g (i)$ が、第 ($m, 1$) 行第 i 列の画素の信号となる。

30

【 0 1 3 7 】

この期間 $T 4$ において、図 9 に示すフィードバック回路 13 では、上記実施形態 2 の場合と同様に、信号電荷の転送による信号線 7 の電位変化分 $\times G$ だけ電位供給線 8 の電位も変化し、信号電荷蓄積部 6 と電位供給線 8 のカップリング容量 $C F D - V D D$ が見掛け上、 $(1 - G) = 0 . 1$ 倍に低減されたこととなり、電荷電圧変換効率の向上につながることになる。

【 0 1 3 8 】

その後、期間 $T 5$ では、駆動パルス $V d$ がローレベルに下がることにより、信号線 7 に電源電位 $V d d$ が接続される。さらに、リセットトランジスタ 4 のゲートに印加される駆動パルス $R (m)$ がローレベルからハイレベルに変化することにより、リセットトランジスタ 4 がオン状態となって信号電荷蓄積部 6 が電源電位 $V d d$ でリセットされて初期状態に戻される。

40

【 0 1 3 9 】

以上の動作により、期間 $T 2$ における信号線 7 の電位と、期間 $T 4$ における信号線 7 の電位との差信号を後段の $C D S$ (相関 2 重サンプリング) 回路や差動アンプ回路、またはクランプ回路などによって処理すれば、($m, 1$) 行目の画素に入射された光により発生した信号電荷による実効的な信号成分が読み出される。

50

【0140】

1 水平期間後、上記期間 $T_1 \sim T_5$ と同様の駆動動作を繰り返して行い、そのときに駆動パルス $T(m, 1)$ の代わりに駆動パルス $T(m, 2)$ をハイレベルにすることによって、同様に、 $(m, 2)$ 行目の画素に入射された光により発生した信号電荷による信号を読み出して信号成分を得ることができる。

【0141】

以上は m 行目が選択行である場合の動作について説明したものである。次に、非選択行である n 行目 (n は自然数) の動作について、図 11 を用いて詳細に説明する。

【0142】

図 11 は、本実施形態 4 の増幅型固体撮像装置 54 における n 行目の各駆動パルス $R(n)$ 、 $T(n, 1)$ 、 $T(n, 2)$ および V_d の各信号波形と、第 n 行第 i 列の電荷蓄積部 (i, n) の電位、第 i 列の電位供給線 8 の電位 $V_D(i)$ および第 i 列の信号線 7 の電位 $V_{sig}(i)$ を示すタイミング図である。

10

【0143】

図 11 に示すように、非選択行である n 行目では、駆動パルス $R(n)$ が常にハイレベルで、 $T(n, 1)$ および $T(n, 2)$ はローレベルであるため、信号線 7 と信号電荷蓄積部 6 とが接続されている。このとき、増幅用トランジスタ 3 のゲートとソース間の電位が同じになるため、増幅用トランジスタ 3 は常にオフ状態であり、非選択行である n 行目の画素から信号が出力されることはない。よって、本実施形態 4 の増幅型固体撮像装置 54 では、上記実施形態 1、2 のような、行を選択するための選択用トランジスタ 5

20

【0144】

以上により、本実施形態 4 の増幅型固体撮像装置 54 によれば、信号線 7 の電位変化に応じて電荷増幅部 11B の電位供給線 8 も電位が変化するため、信号電荷蓄積部 6 と電位供給線 8 とのカップリング容量が見掛け上、低減される。その結果、信号電荷蓄積部 6 に寄生する容量が減少して、信号電荷 Q_{sig} が電圧信号 V_{sig} に変換される際の電荷電圧変換効率を大きくして、固体撮像装置の高感度化を達成することができる。特に、画素の小型化に伴って、共通の信号電荷蓄積部 6 に接続される光電変換転送部 10 の数が多くなるほど、上記カップリング容量の低減効果が増大するため、画素を小型化させたにも関わらず、高感度化を実現することができる。

30

【0145】

また、上記画素の光電変換素子として、埋め込み型のフォトダイオード 1 を用いることにより、フォトダイオード 1 からの信号電荷を完全に転送させることが可能となり、より低ノイズ化された、より高画質な画像を得ることができる。

【0146】

さらに、信号線 7 に対して、一定電位 (電源電位 V_{dd}) と定電流負荷回路 12 とを切り替えて接続するスイッチ回路 15 をさらに設けて、電荷増幅部 11B の入力部と出力部とを短絡させることによって、電荷増幅部 11B の動作を停止させることができる。これにより、従来の増幅型固体撮像装置において画素を選択するために必要とされていた選択用トランジスタ 5 が不要となり、その分の面積をフォトダイオード 1 に割り当てることができるため、増幅型固体撮像装置 54 の高感度化を達成することができる。

40

【0147】

さらに、外来のノイズや容量部分などによって、電源電位が変化する場合があるが、この場合にも、信号電荷蓄積部 6 と電位供給線 8 とのカップリング容量が低減できることから、電源ノイズを低減することができる。

【0148】

したがって、上記実施形態 1 ~ 4 によれば、複数のフォトダイオード 1 から、信号電荷が転送トランジスタ 2 を通して共通の信号電荷蓄積部 6 に転送される。信号電荷蓄積部 6 を入力部とするソースフォロワ型の電荷増幅部 11 (または 11A または 11B) の出力は信号線 7 に接続されている。フィードバック回路 13 は入力部が信号線 7 に接続され、

50

出力部はソースフォロワ型の電荷増幅部 1 1 (または 1 1 A または 1 1 B) の電位供給線 8 に接続されており、信号線 7 から電位供給線 8 へ電位がフィードバックされる。これによって、信号線 7 の電位変化が電荷増幅部 1 1 (または 1 1 A または 1 1 B) の電位供給線 8 にフィードバックされて電位供給線 8 の電位も変化するため、信号電荷蓄積部 6 を複数の画素で共通化して画素サイズを小型化すると共に、電荷電圧変換率を高くして高画質の画像を得ることができる。

【 0 1 4 9 】

また、上記実施形態 1 ~ 4 では、(m , 1) 行と (m , 2) 行の 2 画素で電荷増幅部 1 1 (または 1 1 A または 1 1 B) と電荷増幅部 6 を共通にして設けたが、3 行以上 (例えば 4 画素、6 画素または 8 画素など) の画素で 1 1 (または 1 1 A または 1 1 B) と電荷増幅部 6 を共通にして設けた構成についても、本発明は適用可能である。

10

【 0 1 5 0 】

さらに、上記実施形態 1 ~ 4 では、特に説明しなかったが、二つの光電変換部 (フォトダイオード 1) からの各信号電荷を順次増幅可能なように電荷増幅部 1 1 が共通に設けられた増幅型固体撮像装置において、電荷増幅部 1 1 からの出力電位を電荷増幅部 1 1 の電位供給線 8 にフィードバックするフィードバック回路 1 3 を有するように構成することにより、信号電荷蓄積部 6 を複数の画素部で共通化して画素サイズを小型化すると共に、電荷電圧変換率を高くして高画質の画像を得ることができる本発明の目的を達成することができる。また同様にして、画素部毎に、光電変換部 (フォトダイオード 1) と、この光電変換部からの信号電荷を転送するための電荷転送手段 (転送用トランジスタ 2) とを有した光電変換転送部 1 0 と、複数の画素部毎に共通して設けられ、光電変換転送部 1 0 からの各信号電荷を増幅して信号線 7 に読み出し可能とする電荷増幅部 1 1 と、信号線 7 の電位を電荷増幅部 1 1 の電位供給線 8 にフィードバックするフィードバック回路 1 3 とを備えたものであってもよい。この場合にも、画素サイズを小型化すると共に、電荷電圧変換率を高くして高画質の画像を得ることができる本発明の目的を達成することができる。つまり、このフィードバック回路 1 3 により、電荷増幅部 1 1 の出力電位変化に応じて、電荷増幅部 1 1 の電位供給線 8 も電位が変化するため、信号電荷蓄積部 6 と電位供給線 8 とのカップリング容量を見掛け上、小さくできて、電荷電圧変換効率の増大で、固体撮像装置の高感度化を達成できる。

20

【 0 1 5 1 】

さらに、上記実施形態 1 ~ 4 では、フィードバック回路 1 3 は、入力部としてのゲートに信号線 7 が接続され、出力部としてのソースに電荷増幅部 1 1 の電位供給線 8 が接続され、ドレインが接地された MOS トランジスタ 1 3 1 と、この MOS トランジスタ 1 3 1 のソースと電源電位 V_{dd} との間に接続された定電流負荷トランジスタ 1 3 2 とを有する場合について説明したが、これに限らず、フィードバック回路 1 5 は、電荷増幅部 1 1 の出力電位が入力部に入力され、電荷増幅部 1 1 の出力電位に応じた出力電位が出力部から電位供給線 8 に出力されるトランジスタ回路を有していればよい。

30

【 0 1 5 2 】

さらに、上記実施形態 3 では、図 6 において、可変直流電位 V_{od} によって電位供給線 8 の電位を電源電位 V_{dd} から接地電位に設定制御することにより、信号電荷蓄積部 6 の電位を接地電位に保持して電荷増幅部 1 1 A の出力動作が停止可能とするように構成したが、この接地電位に限らず、電荷増幅部 1 1 A が出力動作しない程度であって接地電位以外の低電位であってよい。つまり、電荷増幅部 1 1 A の増幅トランジスタ 3 が動作しない範囲の低電位 (例えば 0 . 5 V など) であっても電荷増幅部 1 1 A の選択動作が可能である。もちろん、接地電位は容易に得られる。この低電位であっても、周囲の電圧発生回路から例えば 0 . 3 V から 0 . 5 V などの電圧が容易に得られる。

40

【 0 1 5 3 】

さらに、上記実施形態 1 ~ 4 では、特に説明しなかったが、上記実施形態 1 ~ 4 の固体撮像装置 5 1 ~ 5 4 のいずれかを撮像部に用いた例えばデジタルビデオカメラ、デジタルスチルカメラなどのデジタルカメラや、画像入力カメラ、スキャナ、ファクシミリ、カメ

50

ラ付き携帯電話装置などの画像入力デバイスを有した電子情報機器や、監視カメラ、ドアホンカメラ、車載カメラ、テレビジョン電話用カメラ、携帯電話用カメラなどの電子情報機器について説明する。本発明の電子情報機器は、本発明の上記実施形態1～4の固体撮像装置51～54のいずれかを撮像部に用いて得た高品位な画像データを記録用に所定の信号処理した後にデータ記録する記録メディアなどのメモリ部と、この画像データを表示用に所定の信号処理した後に液晶表示画面などの表示画面上に表示する液晶表示装置などの表示手段と、この画像データを通信用に所定の信号処理をした後に通信処理する送受信装置などの通信手段と、この画像データを印刷（印字）して出力（プリントアウト）する画像出力手段とのうちの少なくともいずれかを有している。

【0154】

10

以上のように、本発明の好ましい実施形態1～4を用いて本発明を例示してきたが、本発明は、この実施形態1～4に限定して解釈されるべきものではない。本発明は、特許請求の範囲によってのみその範囲が解釈されるべきであることが理解される。当業者は、本発明の具体的な好ましい実施形態1～4の記載から、本発明の記載および技術常識に基づいて等価な範囲を実施することができることが理解される。本明細書において引用した特許、特許出願および文献は、その内容自体が具体的に本明細書に記載されているのと同様にその内容が本明細書に対する参考として援用されるべきであることが理解される。

【産業上の利用可能性】

【0155】

20

本発明は、光電変換部からの信号電荷を増幅する電荷増幅部が設けられたAPS型イメージセンサなどの増幅型固体撮像装置および、この増幅型固体撮像装置を、画像入力デバイスとして撮像部に用いた例えばデジタルビデオカメラおよびデジタルスチルカメラなどのデジタルカメラや、画像入力カメラ、スキャナ、ファクシミリ、カメラ付き携帯電話装置などの電子情報機器の分野において、信号線の電位変化を電荷増幅部の電位供給線にフィードバックして電位供給線の電位を変化させるため、信号電荷蓄積部を複数の画素部で共通化して画素サイズを小型化すると共に、電荷電圧変換率を高くし、かつ電源電位が変化したときの耐ノイズ性を向上できて、高画質の画像を得ることができる。これによって、小型化、高性能化されたイメージセンサを形成するため、本発明の増幅型固体撮像装置は極めて有用である。

【図面の簡単な説明】

30

【0156】

【図1】本発明の実施形態1に係る増幅型固体撮像装置の要部構成例を示す回路図である。

【図2】図1の増幅型固体撮像装置における各駆動パルス $S(m)$ 、 $R(m)$ 、 $T(m, 1)$ 、 $T(m, 2)$ の各信号波形と、第 m 行第 i 列の電荷蓄積部 (i, m) の電位、第 i 列の電位供給線の電位 $V_D(i)$ および第 i 列の信号線の電位 $V_{sig}(i)$ を示すタイミング図である。

【図3】図1の増幅型固体撮像装置におけるフィードバック回路部分を模式的に示す回路図である。

【図4】本発明の実施形態2に係る増幅型固体撮像装置の要部構成例を示す回路図である。

40

【図5】図4の増幅型固体撮像装置における各駆動パルス $S(m)$ 、 $R(m)$ 、 $T(m, 1)$ 、 $T(m, 2)$ および V_d の各信号波形と、第 m 行第 i 列の電荷蓄積部 (i, m) の電位、第 i 列の電位供給線の電位 $V_D(i)$ および第 i 列の信号線の電位 $V_{sig}(i)$ を示すタイミング図である。

【図6】本発明の実施形態3に係る増幅型固体撮像装置の要部構成例を示す回路図である。

【図7】図6の増幅型固体撮像装置において、 m 行目が選択行である場合について、電位供給線の電位 V_{od} と、各駆動パルス $R(m)$ 、 $T(m, 1)$ 、 $T(m, 2)$ および V_d の各信号波形と、第 m 行第 i 列の電荷蓄積部 (i, m) の電位、第 i 列の電位供

50

給線の電位 $V D (i)$ および第 i 列の信号線の電位 $V s i g (i)$ を示すタイミング図である。

【図 8】図 6 の増幅型固体撮像装置において、非選択行である n 行目の画素について、電位供給端の電位 $V o d$ と、各駆動パルス $R (n)$ 、 $T (n, 1)$ 、 $T (n, 2)$ および $V d$ の各信号波形と、第 n 行第 i 列の電荷蓄積部 (i, n) の電位、第 i 列の電位供給線の電位 $V D (i)$ および第 i 列の信号線の電位 $V s i g (i)$ を示すタイミング図である。

【図 9】本発明の実施形態 4 に係る増幅型固体撮像装置の要部構成を示す回路図である。

【図 10】図 9 の増幅型固体撮像装置において、 m 行目が選択行である場合について、各駆動パルス $R (m)$ 、 $T (m, 1)$ 、 $T (m, 2)$ および $V d$ の各信号波形と、第 m 行第 i 列の電荷蓄積部 (i, m) の電位、第 i 列の電位供給線の電位 $V D (i)$ および第 i 列の信号線の電位 $V s i g (i)$ を示すタイミング図である。

10

【図 11】図 9 の増幅型固体撮像装置において、非選択行である n 行目の画素について、各駆動パルス $R (n)$ 、 $T (n, 1)$ 、 $T (n, 2)$ および $V d$ の各信号波形と、第 n 行第 i 列の電荷蓄積部 (i, n) の電位、第 i 列の電位供給線の電位 $V D (i)$ および第 i 列の信号線の電位 $V s i g (i)$ を示すタイミング図である。

【図 12】特許文献 1 に開示されている従来の増幅型固体撮像装置の要部構成例を示す回路図である。

【図 13】図 12 の従来の増幅型固体撮像装置の各駆動パルス $S (m)$ 、 $R (m)$ 、 $T (m, 1)$ および $T (m, 2)$ の各信号波形をそれぞれ示すと共に、電荷蓄積部および信号線の各電位をそれぞれ示すタイミング図である。

20

【符号の説明】

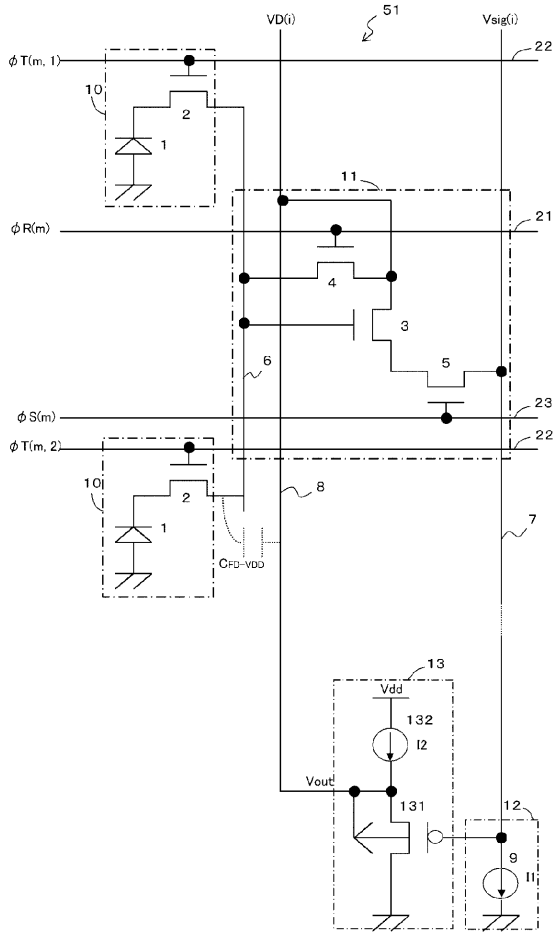
【 0 1 5 7 】

- 1 フォトダイオード
- 2 転送用トランジスタ
- 3 増幅用トランジスタ
- 4 リセットトランジスタ
- 5 選択用トランジスタ
- 6 信号電荷蓄積部
- 7 信号線
- 8 電位供給線
- 9 定電流負荷トランジスタ
- 10 光電変換転送部
- 11, 11 A, 11 B 電荷増幅部
- 12 定電流負荷回路
- 13 フィードバック回路
- 14, 14 A 電位供給線用スイッチ回路
- 15 信号線用スイッチ回路
- 21 リセットトランジスタ駆動信号線
- 22 転送トランジスタ駆動信号線
- 23 選択トランジスタ駆動信号線
- 24 スイッチ回路駆動信号線
- 51 ~ 54 増幅型固体撮像装置

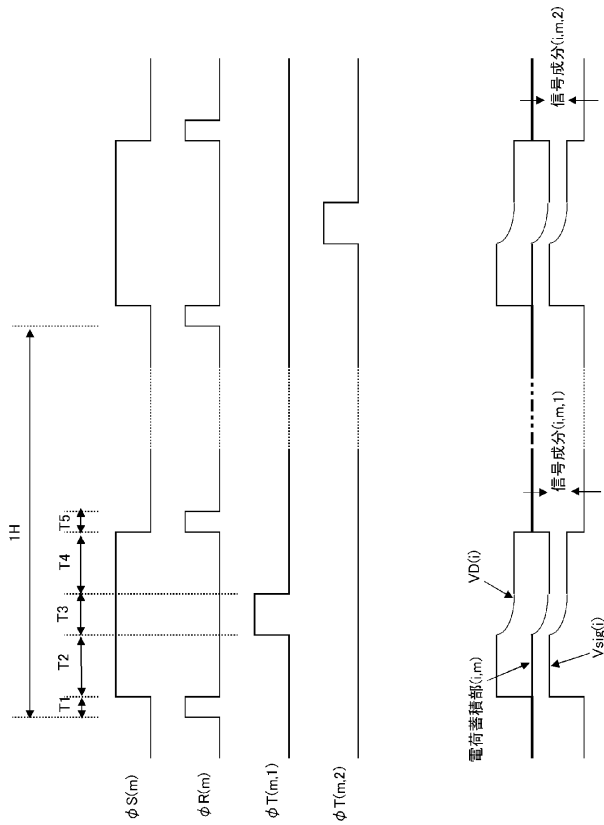
30

40

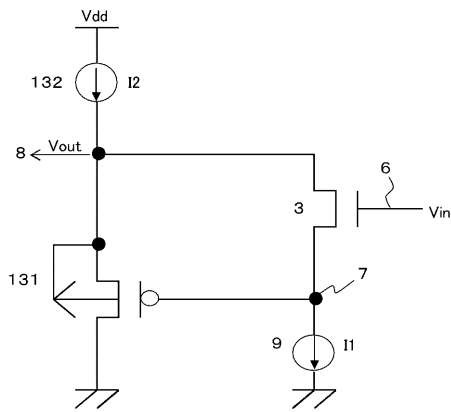
【図1】



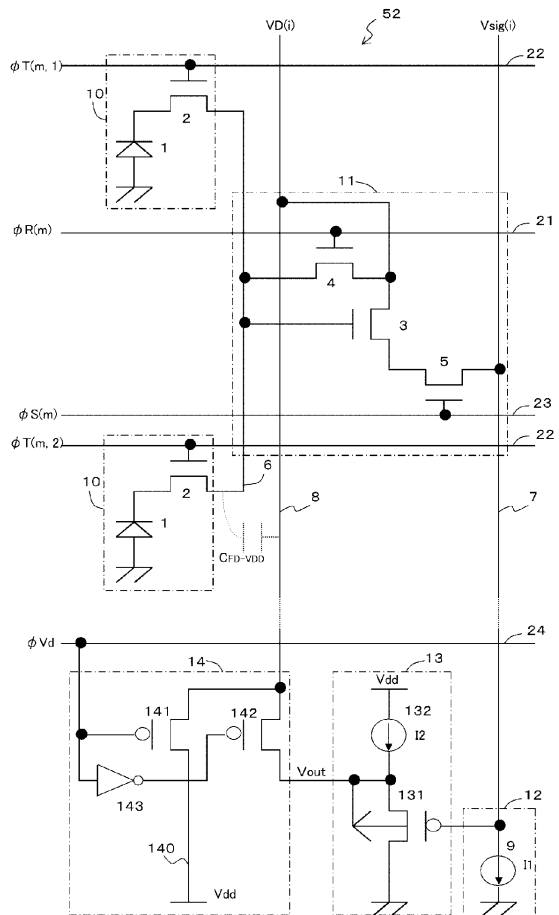
【図2】



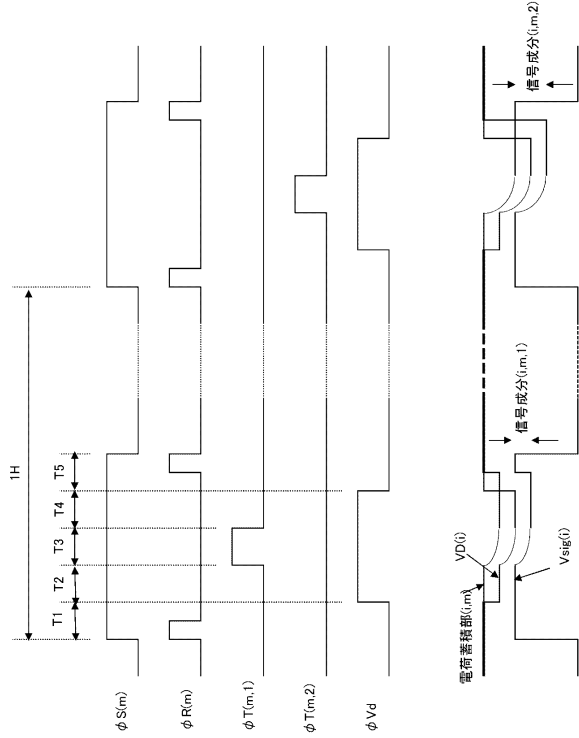
【図3】



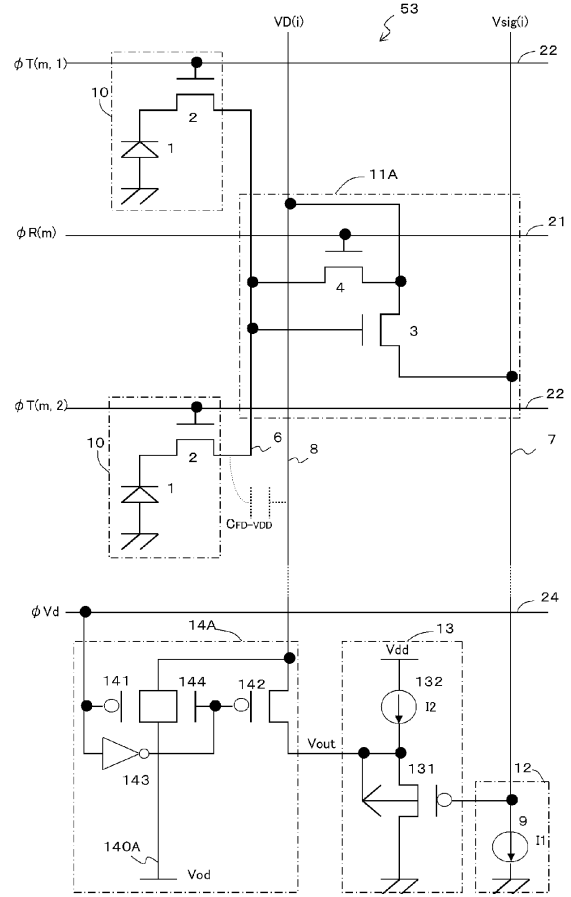
【図4】



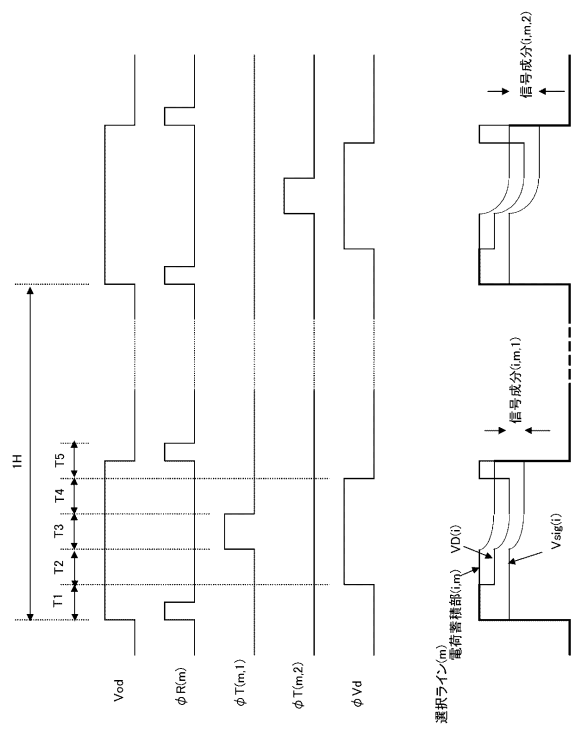
【図5】



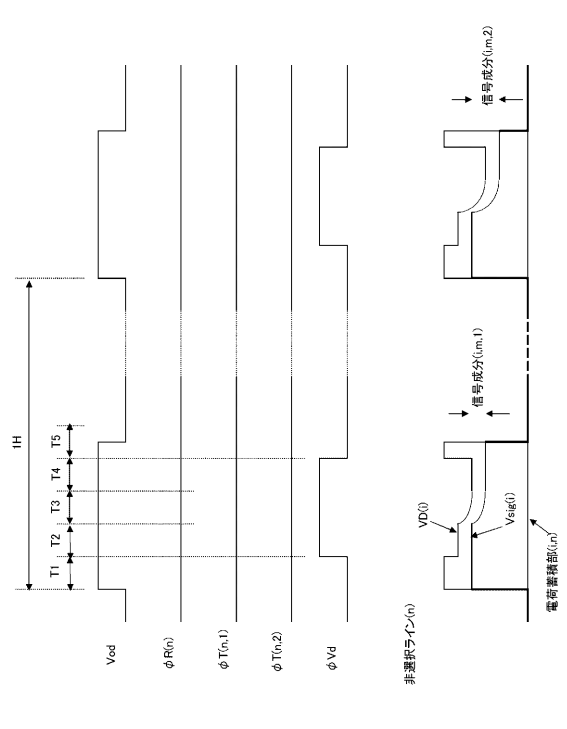
【図6】



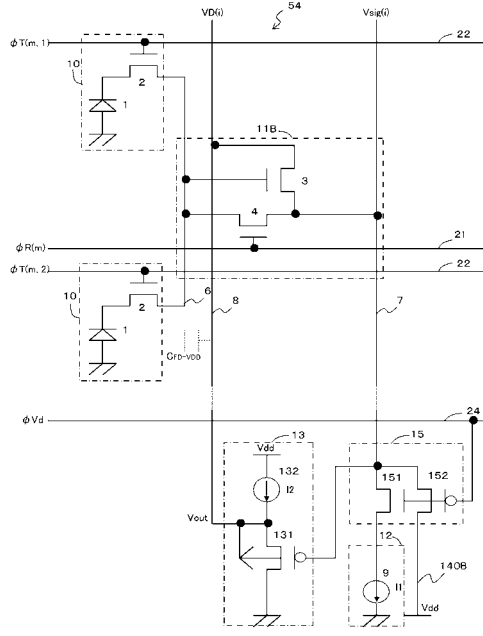
【図7】



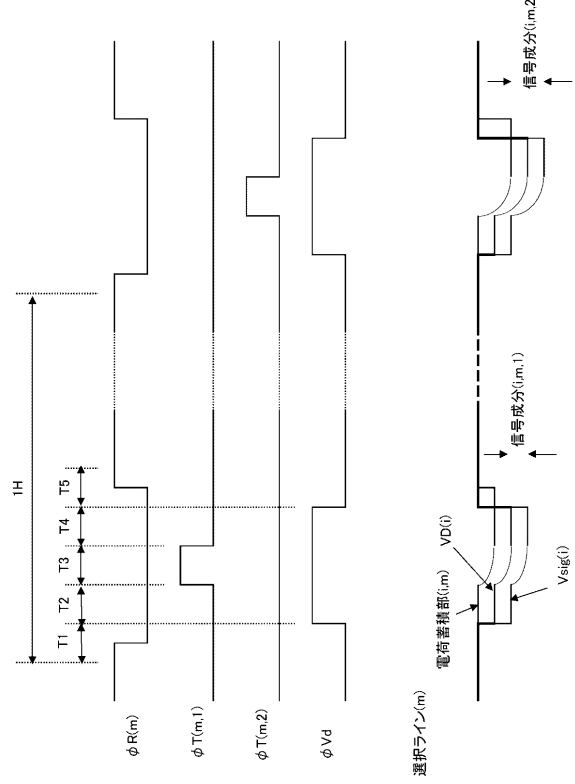
【図8】



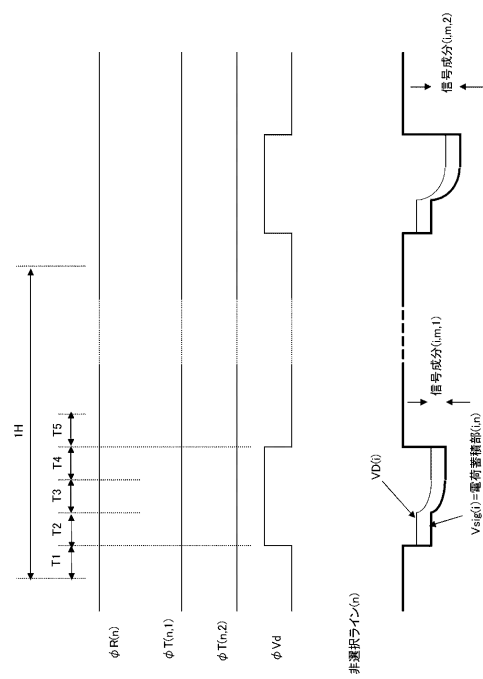
【図 9】



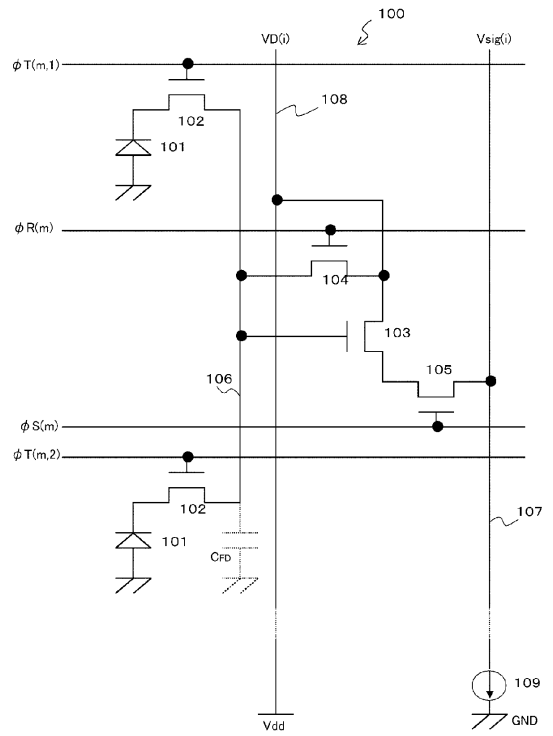
【図 10】



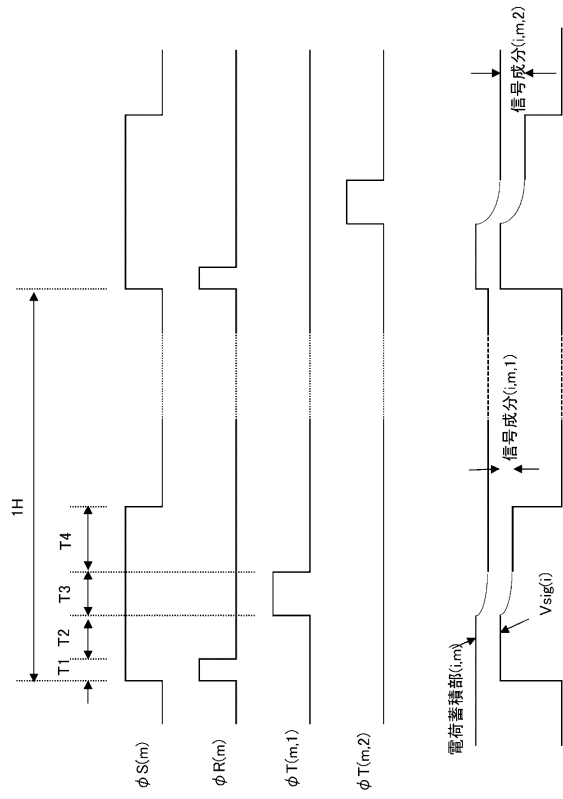
【図 11】



【図 12】



【図 13】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 27/146 (2006.01) H 0 1 L 27/14 A

(56)参考文献 特開2006-074009(JP,A)
特開2006-060294(JP,A)
特開2000-152086(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 4 N 5 / 3 3 5
H 0 1 L 2 7 / 1 4 6