



(12) 发明专利

(10) 授权公告号 CN 102375274 B

(45) 授权公告日 2016. 01. 27

(21) 申请号 201110236906. X

US 2004125296 A1, 2004. 07. 01,

(22) 申请日 2011. 08. 17

CN 101802693 A, 2010. 08. 11,

(30) 优先权数据

审查员 桑青

2010-187176 2010. 08. 24 JP

(73) 专利权人 株式会社日本显示器

地址 日本东京

(72) 发明人 野口幸治 坂井荣治 池田雅延

石崎刚司

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/133(2006. 01)

G02F 1/139(2006. 01)

(56) 对比文件

JP 特开 2001-311951 A, 2001. 11. 09,

CN 101556783 A, 2009. 10. 14,

US 2010195037 A1, 2010. 08. 05,

权利要求书2页 说明书9页 附图21页

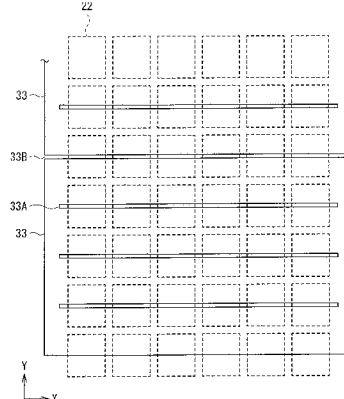
(54) 发明名称

显示装置

(57) 摘要

本发明公开了一种显示装置,其包括:多个驱动电极,沿第一方向延伸,并且在第二方向上并排布置,其间具有电极间狭缝;以及多个像素电极,在第一方向和第二方向上以矩阵形式布置。每个驱动电极均具有一个以上的电极内狭缝,并且像素电极的中央位于电极间狭缝或电极内狭缝中。

(一个像素或一个子像素)



1. 一种显示装置,包括:

多个驱动电极,以大于有效显示区域的长度的长度沿第一方向延伸,并且在第二方向上并排布置,其间具有电极间狭缝,每个所述驱动电极均被提供有驱动信号;以及

多个像素电极,面向所述驱动电极,在所述第一方向和所述第二方向上以矩阵形式布置,每个所述像素电极均被提供有图像信号,

其中,所述电极间狭缝穿过每个所述像素电极的中央区域延伸,

每个所述驱动电极在第二方向上的宽度相当于两个以上的所述像素电极在第二方向上的尺寸,并且每个所述驱动电极均具有至少在所述有效显示区域内沿第一方向延伸的一个或多个电极内狭缝,以及

每个所述电极内狭缝和所述电极间狭缝均穿过属于所述第一方向上的像素线的像素电极的中央区域延伸。

2. 根据权利要求 1 所述的显示装置,还包括:

栅驱动器,使所述第一方向上的所述像素线中的所述像素电极被提供有扫描信号;以及

驱动电极驱动器,使所述驱动电极被提供有所述驱动信号,其中,

当来自所述栅驱动器的所述扫描信号被施加至位于与所述电极间狭缝相对应的区域中的第一像素线时,所述驱动电极驱动器将所述驱动信号施加至彼此相邻且其间具有所述电极间狭缝的一对驱动电极,

而当所述扫描信号被施加至位于除对应于所述电极间狭缝的区域以外的区域中的第二像素线时,所述驱动电极驱动器将所述驱动信号施加至对应于所述第二像素线的单个驱动电极。

3. 根据权利要求 1 所述的显示装置,其中,每个所述电极内狭缝均被构造为在所述第一方向上的所述像素电极之间的区域中不连续。

4. 根据权利要求 1 所述的显示装置,其中,在每个所述驱动电极中设置有第二电极内狭缝,并且所述第二电极内狭缝设置在每个所述像素电极的中央处以沿所述第二方向延伸。

5. 根据权利要求 1 所述的显示装置,还包括:

像素基板,具有所述像素电极、图像信号配线以及驱动信号配线,所述图像信号配线为所述像素电极提供所述图像信号,并且所述驱动信号配线为所述驱动电极提供所述驱动信号;

对向基板,面向所述像素基板而布置并且具有所述驱动电极;以及

接触部,设置在所述像素基板与所述对向基板之间的位置处并在所述有效显示区域的外部,所述接触部使所述驱动电极与所述驱动信号配线导通。

6. 根据权利要求 1 所述的显示装置,其中,每个所述驱动电极均具有两个以上电极内狭缝,以及

第一间隔和第二间隔中的一个或两个具有约 500 微米以下的尺寸,所述第一间隔表示相邻的所述电极内狭缝之间在所述第二方向上的距离,所述第二间隔表示彼此相邻的所述电极内狭缝和所述电极间狭缝之间在所述第二方向上的距离。

7. 根据权利要求 6 所述的显示装置,其中,所述第一间隔和所述第二间隔中的一个或

两个具有约 300 微米以下的尺寸。

8. 根据权利要求 1 所述的显示装置,还包括布置在所述驱动电极和所述像素电极之间的垂直配向模式的液晶层。

9. 一种显示装置,包括:

多个驱动电极,以大于有效显示区域的长度的长度沿第一方向延伸,并且在第二方向上并排布置,其间具有电极间狭缝,每个所述驱动电极均被提供有驱动信号;以及

多个像素电极,面向所述驱动电极,在所述第一方向和所述第二方向上以矩阵形式布置,每个所述像素电极均被提供有图像信号,

其中,所述电极间狭缝穿过每个所述像素电极的中央区域延伸,

其中,每个所述驱动电极在所述第二方向上的宽度相当于每个所述像素电极在所述第二方向上的尺寸,并且所述电极间狭缝穿过属于所述第一方向上的像素线的每个所述像素电极的中央区域延伸,

所述显示装置,还包括:

栅驱动器,使所述第一方向上的所述像素线中的所述像素电极被提供有扫描信号;以及

驱动电极驱动器,使所述驱动电极被提供有所述驱动信号,

其中,所述多个驱动电极中的每一个均具有一个或多个电极内狭缝,以及所述像素电极的中央位于所述电极间狭缝或所述电极内狭缝中,

其中,当来自所述栅驱动器的所述扫描信号被施加至位于与所述电极间狭缝相对应的区域中的像素线时,所述驱动电极驱动器将所述驱动信号施加至与所述电极间狭缝相邻的一对驱动电极。

10. 一种显示装置,包括:

多个驱动电极,沿第一方向延伸,并在第二方向上并排布置,其间具有电极间狭缝;以及

多个像素电极,在所述第一方向上和所述第二方向上以矩阵形式布置,

其中,每个所述驱动电极均具有一个或多个电极内狭缝,并且所述像素电极的中央位于所述电极间狭缝或所述电极内狭缝中。

11. 根据权利要求 10 所述的显示装置,还包括:

栅驱动器,使所述像素电极被提供有扫描信号;以及

驱动电极驱动器,使所述驱动电极被提供有驱动信号,其中,

当来自所述栅驱动器的所述扫描信号被施加至位于与所述电极间狭缝相对应的区域中的像素线时,所述驱动电极驱动器将所述驱动信号施加至与所述电极间狭缝相邻的一对驱动电极。

显示装置

技术领域

[0001] 本发明涉及一种适用于垂直配向 (VA) 模式尤其是多域垂直配向 (MVA) 模式的液晶显示器的显示装置。

背景技术

[0002] 近年来,已在使用一种利用垂直配向型液晶的垂直配向 (VA) 模式的液晶显示器。例如,日本未审查专利申请公开第 2008-129193 号公开了一种具有以下构造的 VA 模式的液晶显示器,其中,像素电极和驱动电极(公共电极)彼此相对地布置,同时在其间具有 VA 液晶,并且为像素电极和驱动电极设置狭缝。在像素电极和驱动电极中,狭缝被设置在像素单元中。例如,设置在驱动电极中的狭缝在一平面内沿水平方向非连续地形成,并且在该平面内不沿水平方向延伸。

发明内容

[0003] 可以考虑驱动电极的一种构造,其利用沿水平方向延伸并在垂直方向上分开的多个驱动电极。然而,在利用上述分开的多个驱动电极的构造中的相邻驱动电极之间,在水平方向上产生了狭缝状间隙。因此,由于形成狭缝状间隙的部分与形成驱动电极的部分之间的结构差而使液晶分子的定向状态受到干扰。结果,对应于狭缝状间隙的部分可能被视为条纹状显示缺陷。

[0004] 期望提供一种显示装置,其能够执行适于 VA 模式液晶显示器的有效定向控制,并且能够抑制 VA 模式液晶显示器中的显示质量的劣化。

[0005] 根据本技术实施方式的显示装置包括:多个驱动电极,以大于有效显示区域的长度的长度沿第一方向延伸,并且在第二方向上并排布置且其间具有电极间狭缝,每个驱动电极均被提供有驱动信号;以及多个像素电极,面向驱动电极,在第一方向和第二方向上以矩阵形式布置,每个像素电极均被提供有图像信号。电极间狭缝穿过每个所述像素电极的中央区域进行延伸。

[0006] 根据本技术另一实施方式的显示装置包括:多个驱动电极,沿第一方向延伸,并在第二方向上并排布置,其间具有电极间狭缝;以及多个像素电极,在第一方向和第二方向上以矩阵形式布置。每个驱动电极均具有一个或多个电极内狭缝,并且像素电极的中央位于电极间狭缝或电极内狭缝中。

[0007] 在根据本技术实施方式的显示装置中,电极间狭缝穿过每个像素电极的中央区域进行延伸(像素电极的中央位于电极间狭缝或电极内狭缝中)。因此,与在相邻的像素电极之间布置狭缝的实例相比较,适于垂直配向模式的液晶显示器的有效定向控制是可行的。

[0008] 有利地,每个驱动电极具有对应于两个以上的像素电极在第二方向上的尺寸的第二方向上的宽度,并且其具有至少在有效显示区域内沿第一方向延伸的一个或多个电极内狭缝,每个电极内狭缝和电极间狭缝穿过属于第一方向上的像素线的像素电极的中央区域进行延伸。

[0009] 在该实施方式中,每个驱动电极均具有至少在有效显示区域内沿第一方向延伸的电极内狭缝,对应于电极内狭缝的电极间狭缝形成在两个相邻的驱动电极之间。因此,减小了形成驱动电极的部分与两个相邻的驱动电极间部分之间的结构差异。

[0010] 根据本技术实施方式的显示装置,每个电极内狭缝和电极间狭缝均穿过像素电极的中心区域进行延伸。因此,与在相邻的像素电极之间布置狭缝的实例相比较,可以进行适于垂直配向模式的液晶显示器的有效定向控制。

[0011] 此外,每个驱动电极均具有至少在有效显示区域内沿第一方向延伸的一个或多个电极内狭缝,在该实施方式中,每个驱动电极在第二方向上的宽度对应于两个以上像素电极在第二方向上的尺寸。这使得能够减小形成驱动电极的部分与两个相邻的驱动电极间的部分之间的结构差异。因此,当将该显示装置应用于垂直配向模式的液晶显示器时,可以在整个显示区域使液晶分子的定向状态均匀化。因此,能够抑制 VA 模式液晶显示器中的显示质量的劣化。

[0012] 应当理解的是,前文的总体描述和下文的详细描述均为示例性的,并且旨在提供如权利要求所述的技术的进一步解释。

附图说明

[0013] 附图用于提供对本发明的进一步理解,并且其结合在本说明书中并构成该说明书的一部分。附图示出了实施方式,并且与说明书一起用于解释该技术的原理。

[0014] 图 1 是示出了根据该技术第一实施方式的显示装置的示例性构造的截面图。

[0015] 图 2 是示出了图 1 所示的显示装置中的驱动电路的示例性构造的框图。

[0016] 图 3 是示出了图 1 所示的显示装置中的驱动电极的示例性构造的平面图。

[0017] 图 4 的部分 A 是示出了图 1 所示的显示装置中的驱动电极和像素基板的连接结构的平面图,图 4 的部分 B 是示出了驱动电极和像素基板的连接部分的相关部分的截面图。

[0018] 图 5 是示出了图 1 所示的显示装置中的驱动电极和像素电极之间的对应关系的实施例的平面图。

[0019] 图 6 是示出了图 1 所示的显示装置中的驱动电极的示例性构造的透视图。

[0020] 图 7A 是示出了在图 1 所示的显示装置中的像素电极和驱动电极之间不存在电势差的状态下、液晶分子的定向状态的相关部分的截面图。图 7B 是示出了在图 1 所示的显示装置中的像素电极和驱动电极之间存在电势差的状态下、液晶分子的定向状态的相关部分的截面图。

[0021] 图 8 是示出了在图 7B 所示的状态下产生的、像素电极和驱动电极之间的电力线的实例的相关部分的截面图。

[0022] 图 9 是示出了人类视见度因数 (human luminosity factor) 的特性图。

[0023] 图 10 是示出了图 1 所示的显示装置中的驱动电极的具体设计实例的平面图。

[0024] 图 11 说明了具体实例的测量环境。

[0025] 图 12 说明了当在图 1 所示的显示装置中改变驱动电极的狭缝的间距时、关于狭缝识别的测量结果。

[0026] 图 13 是用于说明将信号施加在驱动电极和像素电极之间的定时的平面图。

[0027] 图 14 为时序图,其中,(A) 和 (B) 均示出了在图 13 所示的构造中的驱动电极的驱

动定时, (C) 至 (E) 均示出了像素电极的扫描定时。

[0028] 图 15 是示出了根据本技术第二实施方式的显示装置中的驱动电极的构造的平面图。

[0029] 图 16 为时序图, 其中, (A) 至 (C) 均示出了图 15 所示的构造中的驱动电极的驱动定时, 并且 (D) 至 (E) 均示出了像素电极的扫描定时。

[0030] 图 17 是示出了根据本技术第三实施方式的显示装置中的驱动电极的构造的平面图。

[0031] 图 18 是示出了根据本技术第四实施方式的显示装置中的驱动电极的构造的平面图。

[0032] 图 19 是示出了根据第四实施方式的显示装置中的像素电极和驱动电极的子像素单元的构造的平面图。

[0033] 图 20 是示出了图 19 所示的驱动电极和像素电极的相关部分的放大平面图。

[0034] 图 21 是示出了根据本技术第五实施方式的显示装置中的驱动电极和像素电极的构造的平面图。

[0035] 图 22 是示出了图 21 所示的驱动电极和像素电极的相关部分的放大平面图。

[0036] 图 23 是示出了根据比较例的显示装置中的驱动电极的示例性构造的平面图。

[0037] 图 24A 是示出了当在根据图 23 所示的比较例的构造中的像素电极与驱动电极之间不存在电势差的状态下、液晶分子的定向状态的相关部分的截面图, 图 24B 是示出了当在根据图 23 所示比较例的构造中的像素电极与驱动电极之间存在电势差的状态下、液晶分子的定向状态的相关部分的截面图。

具体实施方式

[0038] 在下文中, 将参考附图来详细描述本技术的一些实施方式。

[0039] (第一实施方式)

[0040] (示例性整体构造)

[0041] 图 1 示出了根据本技术第一实施方式的显示装置的相关部分的示例性截面构造。图 2 示出了根据第一实施方式的显示装置的驱动电路的示例性构造。参考图 1, 该显示装置设置有像素基板 2、面向像素基板 2 而布置的对向基板 3 以及插在像素基板 2 和对向基板 3 之间的液晶层 6。如图 2 所示, 该显示装置还设置有驱动电极驱动器 43、栅驱动器 45 和源驱动器 46。

[0042] 像素基板 2 包括用作电路板的 TFT(薄膜晶体管) 基板 21 以及在 TFT 基板 21 上在第一方向(水平方向)和第二方向(垂直方向)上以矩阵布置的多个像素电极 22。尽管没有示出, 但 TFT 基板 21 由用于各像素的 TFT、将图像信号施加至各像素电极 22 的诸如源极线的配线(图像信号配线)、用于驱动各 TFT 的栅极线以及用于向下文所述的驱动电极 33 提供驱动信号的驱动信号配线形成。

[0043] 对向基板 3 包括玻璃基板 31、形成在玻璃基板 31 的第一表面上的滤色片 32 以及形成在滤色片 32 上的驱动电极(公共电极)33。玻璃基板 31 的第二表面被设置有偏光板 35。滤色片 32 具有例如周期地排列红色(R)、绿色(G)和蓝色(B)这三种颜色的滤色片层的构造。这里, 尽管颜色的数量和颜色的种类在此处没有限制, 但 R、G、B 三种颜色一组被

分配给每个显示像素。驱动电极 33 通过接触导电柱 7 耦接至 TFT 基板 21。可以具有 AC 矩形波的驱动信号 V_{com} 通过接触导电柱 7 而从 TFT 基板 21 被施加至驱动电极 33。该驱动信号 V_{com} 与施加至像素电极 22 的像素电压一起定义了每个像素的显示电压 (display voltage), 并且其也可以被称作公共驱动信号。

[0044] 源驱动器 46 通过未示出的源极线而将图像信号提供给每个像素电极 22。栅驱动器 45 通过未示出的栅极线而将扫描信号施加至像素电极 22, 即, 每次通过未示出的栅极线而施加至在第一方向上的像素线 (一条水平像素线)。与栅驱动器 45 施加扫描信号的定时相同步, 驱动电极驱动器 43 将驱动信号 V_{com} 施加至驱动电极 33。下文将详细描述由栅驱动器 45 施加扫描信号的定时和由驱动电极驱动器 43 施加驱动信号 V_{com} 的定时之间的关系。

[0045] 液晶层 6 根据电场的状态来调节通过其中的光。该液晶层 6 为垂直配向 (VA) 模式的液晶层。图 7A、图 7B 示出了 VA 模式的液晶层 6 的构造, 其中, 图 7A 示出了在像素电极 22 和驱动电极 33 之间不存在电势差的状态下、液晶分子 61 的定向状态, 这相当于黑色显示状态。图 7B 示出了在像素电极 22 和驱动电极 33 之间存在电势差的状态下、液晶分子 61 的定向状态, 这相当于白色显示状态或中间状态 (半色调显示)。图 8 示出了在图 7B 所示的施加电压的状态下电场 (电力线) E 的状态。

[0046] 应当注意, 图 7A 和图 7B 示出了双域配向 VA 模式的实例。该双域配向 VA 模式具有一个像素 (单个像素) 或一个子像素 (单个子像素) 被分成两个区域的构造, 所以如图 7B 和图 8 所示, 其操作为使得液晶分子 61 的定向状态在两个区域之间彼此不同。

[0047] 配向膜分别被布置在液晶层 6 和像素基板 2 之间以及液晶层 6 和对向基板 3 之间, 且光入射侧偏光板被布置在像素基板 2 的下方, 在附图中省略了对其的说明。

[0048] 图 6 是示出了在对向基板 3 中的驱动电极 33 的示例性构造的透视图。每个驱动电极 33 均为沿第一方向 (水平方向) 延伸并且在第二方向 (垂直方向) 上并排布置的带状电极。每个驱动电极 33 均由驱动电极驱动器 43 顺次地提供驱动信号 V_{com} , 并由此基于以时分方式所执行的序列扫描来驱动。

[0049] 驱动电极 33 的详细示例性构造

[0050] 图 3 和图 5 均示出了多个驱动电极 33 的详细示例性构造。应当注意, 尽管为了便于理解电极构造, 图 5 中水平方向上的长度和垂直方向上的长度的比与图 3 中的这个比相比较有所改变, 但图 5 等效于对图 3 中部分放大的构造的说明。此外, 在图 5 中, 像素电极 22 的尺寸相当于单个像素或单个子像素的尺寸。单个驱动电极 33 的宽度 $W1$ 的尺寸相当于两个以上的像素电极 22 (图 5 中的四个像素电极 22) 在第二方向 (垂直方向) 上的尺寸。每个驱动电极 33 均有被设置为在第一方向 (水平方向) 上连续延伸的电极内狭缝 33A。对应于电极内狭缝 33A 的电极间狭缝 33B 形成在相邻的两个驱动电极 33 之间。每个驱动电极 33 的长度均大于有效显示区域在第一方向上的长度。电极内狭缝 33A 至少被设置在图 3 所示的有效显示区域内。

[0051] 每个驱动电极 33 通过接触导电柱 7 而连接至形成在 TFT 基板 21 上的驱动信号配线。图 4 示出了利用接触导电柱 7 (接触部) 的示例性连接结构。接触导电柱 7 设置在有效显示区域的外部。图 4 的部分 (A) 示出了接触导电柱 7 被设置在电极内狭缝 33A (设置在有效显示区域内) 的更外侧并且位于各驱动电极 33 的两侧的位置处的实例。如图 4 的

部分 (B) 所示,该接触导电柱 7 具有柱状部分 7A 以及覆盖柱状部分 7A 的导电膜 7B。可选地,可以采用一种通过使用各向异性导电膜 (ACF) 实现导电的构造,来代替利用图 4 的部分 (B) 所示的接触导电柱 7 的构造。该各向异性导电膜是通过将热固性树脂与细金属颗粒相混合并将由此得到的生成物形成膜来获得的。当各向异性导电膜被夹置在两个组件之间并且在施加热量的同时而受压时,散布在膜中的金属颗粒互相接触,由此形成了导电路径。金属颗粒可以以给定量混合在用于粘合两个玻璃基板的密封剂内,从而能够仅在垂直方向上形成导电而在水平方向上不形成导电。该方法对在垂直方向上形成导电并且不会增加工艺步骤是极为有效的。

[0052] 每个驱动电极 33 均具有一个或多个电极内狭缝 33A。图 3 和图 5 均示出了每个驱动电极 33 都包括三个电极内狭缝 33A 的实施例,尽管该数量并不限于此。相邻的电极内狭缝 33A (当驱动电极 33 具有两个以上电极内狭缝 33A 时) 之间在第二方向上的间隔以及彼此相邻的电极内狭缝 33A 和电极间狭缝 33B 之间在第二方向上的间隔均被设定为具有对应于各单个像素电极 22 的尺寸。此外,如图 5 所述,电极内狭缝 33A 和电极间狭缝 33B 针对多个驱动电极 33 均被构造为位于像素电极 22 的中央。换言之,电极内狭缝 33A 或电极间狭缝 33B 针对第一方向上的每一像素线 (每条水平像素线) 而位于每个像素电极 22 的中央。即,每个电极内狭缝 33A 和电极间狭缝 33B 穿过属于第一方向上的像素线的像素电极 22 的中央区域而延伸。

[0053] 现在参考图 9 和图 10,将描述驱动电极 33 的具体设计实例。图 9 示出了人类视见度因数 (空间频率特性)。当诸如电极内狭缝 33A 和电极间狭缝 33B 的宽度的尺寸过度增大时,由于横向电场引起缺陷的影响,液晶分子的定向状态在像素间的部分和像素的中心部分之间存在明显不同。当这变得突出时,在黑色显示时从具有缺陷的部分就会发生光泄漏,从而使对比度明显降低。例如,电极内狭缝 33A 的宽度 W_2 和电极间狭缝 33B 的宽度 W_3 均可以基于像素间的典型宽度 (诸如约 10 微米以下) 来进行设定,尽管在一个实施方式中这两个宽度均小于像素间的宽度是优选的。此外,在一个实施方式中,当考虑到人类视见度因数时,下面的设计例关于每个元件均是优选的,其中,狭缝间隔 (狭缝节距) W_4 为彼此相邻的电极内狭缝 33A 和电极间狭缝 33B 之间的间隔。

[0054] 驱动电极 33 的宽度 W_1 : 约 2mm 至 10mm (优选地,为 3mm 至 7mm)

[0055] 电极内狭缝 33A 的宽度 W_2 : 10 微米以下 (优选地,为 $3\ \mu\text{m}$ 至 $6\ \mu\text{m}$)

[0056] 电极间狭缝 33B 的宽度 W_3 : 10 微米以下 (优选地,为 $3\ \mu\text{m}$ 至 $6\ \mu\text{m}$)

[0057] 狭缝间隔 (狭缝节距) W_4 : 500 微米以下 (像素节距的整倍数)

[0058] 图 12 描述了当驱动电极 33 的狭缝节距在根据第一实施方式的显示装置中发生变化时、关于条纹状 (狭缝状) 显示缺陷识别的测量结果。图 11 描述了其测量环境。如图 11 所示,例如,通过 $300\text{cd}/\text{m}^2$ 的表面亮度、离显示装置约 20 厘米的距离,而针对显示装置的典型视觉环境来执行该测量。参考图 12,当狭缝节距 W_4 为 600 微米以上时就观察到条纹状显示缺陷。当狭缝节距 W_4 为 500 微米和 400 微米时就几乎观察不到条纹状显示缺陷,但在 20 厘米以下的距离中则能观测到条纹状显示缺陷。当狭缝节距 W_4 为 300 微米以下时,则完全观测不到条纹状显示缺陷。

[0059] 因此,狭缝节距 W_4 为 500 微米以下是优选的,并且更优选地为 300 微米以下。

[0060] (驱动控制的示例性操作)

[0061] 根据第一实施方式的显示装置,图 2 中所示的源驱动器 46 为每个像素电极 22 提供图像信号。栅驱动器 45 为每个像素电极 22 提供用于选择进行显示的水平像素线的扫描信号(栅极信号)。驱动电极驱动器 43 将驱动信号 V_{com} 施加至每个驱动电极 33。图像的显示是通过以上信号的组合来进行的。

[0062] 在根据第一实施方式的显示装置中,每个驱动电极 33 对应于多条水平像素线。因此,单个驱动电极 33 同时驱动多条水平像素线。另一方面,栅驱动器 45 每次为一条水平像素线施加扫描信号。因此,针对根据第一实施方式的显示操作来执行基于一条水平像素线所执行的显示操作。

[0063] 作为一个实施例,将描述当驱动电极 33 和像素电极 22 具有如图 13 所示的构造时,驱动信号 V_{com} 和扫描信号的信号施加定时。图 13 示出了五个电极内狭缝 33A 设置在单个驱动电极 33 的实施例。另外,电极间狭缝 33B 形成在第 N 驱动电极 33 和第 $(N+1)$ 驱动电极 33 之间。对应于从第 N 驱动电极 33 中的顶部开始算起的第一至第五电极内狭缝 33A 的水平像素线分别被定义为第 n 水平像素线至第 $(n+4)$ 水平像素线。此外,对应于第 N 驱动电极 33 和第 $(N+1)$ 驱动电极 33 之间的电极间狭缝 33B 的水平像素线被定义为第 $(n+5)$ 水平像素线。栅驱动器 45 为第 n 水平像素线、第 $(n+1)$ 水平像素线、第 $(n+2)$ 水平像素线等顺次地施加扫描信号。

[0064] 参考图 14, (A) 和 (B) 分别示出了施加至如图 13 所示的第 N 驱动电极 33 和第 $(N+1)$ 驱动电极 33 的驱动信号 V_{com} 的定时的实例。在图 14 中, (C) 至 (E) 分别示出了施加至第 n 水平像素线、第 $(n+1)$ 水平像素线、第 $(n+5)$ 水平像素线的扫描信号的定时的实例。

[0065] 在根据第一实施方式的显示装置中,当扫描信号施加至没有对应于电极间狭缝 33B 的区域中的像素线时(即,当扫描信号施加至对应于电极内狭缝 33A 的像素线时),可以只将驱动信号 V_{com} 施加至对应于施加扫描信号的像素线的单个驱动电极 33。在图 13 所示的实施例中,如图 14 的 (A)、(C) 和 (D) 所示,当扫描信号被施加至第 n 至第 $(n+4)$ 水平像素线时,驱动信号 V_{com} 仅被施加至第 N 驱动电极 33。另一方面,当扫描信号被施加至位于与电极间狭缝 33B 相对应的区域中的像素线时,驱动信号 V_{com} 被施加至(例如,同时)与该电极间狭缝 33B 相邻的两个(一对)驱动电极 33。在如图 13 所示的实施例中,如图 14 中的 (A)、(B) 和 (E) 所示,当扫描信号被施加至第 $(n+5)$ 水平像素线时,驱动信号 V_{com} 被施加至(例如,同时)第 N 驱动电极 33 和第 $(N+1)$ 驱动电极 33。

[0066] (效果)

[0067] 根据如上所述的显示装置,每个驱动电极 33 具有至少在有效显示区域内沿第一方向延伸的一个或多个电极内狭缝 33A,并且对应于电极内狭缝 33A 的电极间狭缝 33B 形成在两个相邻的驱动电极 33 之间。这能够减小形成驱动电极 33 的部分与两个相邻驱动电极 33 间的部分之间的结构差异。因此,当将显示装置应用于 VA 模式的液晶显示器时,可以在整个显示区域内使液晶分子 61 的定向状态均匀化。因此,也能够抑制 VA 模式液晶显示器中的显示质量劣化。此外,每个电极内狭缝 33A 和电极间狭缝 33B 穿过像素电极 22 的中央区域进行延伸。因此,与在两个相邻的像素电极 22 之间布置狭缝的实施例相比较,可以执行适于 VA 模式液晶显示器的定向控制。

[0068] 现在参考根据图 23 至图 24B 所示的比较例的构造。如图 23 所示,该比较例具有电极内狭缝 33A 和电极间狭缝 33B 均位于相邻的两个像素电极 22 之间的构造。图 24A 和

图 24B 示出了当液晶层 6 基于双域配向 VA 模式驱动并且当采用图 23 中所示的电极构造时、液晶分子 61 的定向状态。图 24A 示出了当在像素电极 22 和驱动电极 33 之间不存在电势差的状态下、液晶分子 61 的定向状态,这对应于黑色显示状态。图 24B 示出了当在像素电极 22 和驱动电极 33 之间存在电势差的状态下、液晶分子 61 的定向状态,这对应于白色显示状态或中间状态(半色调显示)。图 24B 还示出了在施加电压的状态下的电场(电力线)E 的状态。图 23 所示的构造建立了一个结构,其中,如图 24A 和图 24B 所示,像素电极 22 的狭缝的位置和驱动电极 33 的狭缝的位置相对于彼此而垂直对称。因此,液晶分子 61 的定向在如图 24B 所示施加电压时未被限定,从而导致了诸如定向缺陷和响应速度降低的缺点。相反,第一实施方式具有电极内狭缝 33A 和电极间狭缝 33B 均位于像素电极 22 的中央的构造,即,每个电极内狭缝 33A 和电极间狭缝 33B 穿过像素电极 22 的中央区域进行延伸。因此,第一实施方式能够避免诸如定向缺陷的不利,并且有效地操作或定向液晶分子 61。

[0069] (第二实施方式)

[0070] 下文中,将描述根据本技术第二实施方式的显示装置。应当注意,与如上所述根据第一实施方式的显示装置的元件相同或相似的元件均由相同的参考标号来表示,并且将不再进行详细描述。

[0071] 图 15 示出了根据第二实施方式的显示装置中的驱动电极 33 的构造。第二实施方式具有在其中未设置电极内狭缝 33A 的构造,并且电极间狭缝 33B 针对在第一方向(水平方向)上的每条像素线均位于像素电极 22 的中央中,即,电极间狭缝 33B 穿过每个像素电极 22 的中央区域进行延伸。每个驱动电极 33 在第二方向(垂直方向)上的宽度具有对应于单个像素电极 22 在第二方向上的宽度的尺寸。

[0072] 作为一个实施例,将描述当驱动电极 33 和像素电极 22 具有如图 15 所示的构造时、驱动信号 V_{com} 和扫描信号的信号施加定时。在图 15 所示的实施例中,对应于第 N 驱动电极 33 和第 (N+1) 驱动电极 33 之间的电极间狭缝 33B 的水平像素线被定义为第 n 水平像素线,并且对应于第 (N+1) 驱动电极 33 和第 (N+2) 驱动电极 33 之间的电极间狭缝 33B 的水平像素线被定义为第 (n+1) 水平像素线。栅驱动器 45 为第 n 水平像素线、第 (n+1) 水平像素线、第 (n+2) 水平像素线顺次地施加扫描信号。

[0073] 参考图 16, (A)、(B) 和 (C) 分别示出了施加至如图 15 所示的第 N 驱动电极 33、第 (N+1) 驱动电极 33 和第 (N+2) 驱动电极 33 的驱动信号 V_{com} 的定时的实例。在图 16 中, (D) 和 (E) 分别示出了施加至第 n 水平像素线和第 (n+1) 水平像素线的扫描信号的定时的实例。

[0074] 在根据第二实施方式的显示装置中,当扫描信号从栅驱动器 45 被施加至位于与单个电极间狭缝 33B 相对应的区域中的像素线时,如图 2 所示的驱动电极驱动器 43 将驱动信号 V_{com} 施加至(例如,同时)与该单个电极间狭缝 33B 相邻的两个(一对)驱动电极 33。在图 15 所示的实施例中,如图 16 的 (A)、(B) 和 (D) 所示,当扫描信号被施加至第 n 水平像素线时,驱动信号 V_{com} 被施加至(例如,同时)第 N 驱动电极 33 和第 (N+1) 驱动电极 33。同样地,如图 16 的 (B)、(C) 和 (E) 所示,当扫描信号被施加至第 (n+1) 水平像素线时,驱动信号 V_{com} 被施加至(例如,同时)第 (N+1) 驱动电极 33 和第 (N+2) 驱动电极 33。

[0075] (第三实施方式)

[0076] 下文中,将描述根据本技术第三实施方式的显示装置。应当注意,与如上所述的根据第一实施方式或第二实施方式的显示装置中的元件相同或相似的元件均由相同的参考标号来表示,并且将不再进行详细描述。

[0077] 就电极内狭缝 33A 的构造(狭缝形状)而言,根据第三实施方式的显示装置部分地不同于图 5 中所示的根据以上第一实施方式的显示装置中的驱动电极 33 的构造。图 17 示出了根据第三实施方式的驱动电极 33 的构造。在上述第一实施方式中,电极内狭缝 33A 被设置为沿第一方向(水平方向)连续地延伸。相反,在该实施方式中,如图 17 所示,电极内狭缝 33A 在第一方向上是不连续的,并且部分地形成不连续区域 33C,以间断地提供狭缝。不连续区域 33C 沿第一方向在两个像素电极 22 之间的位置处形成,即,每个电极内狭缝 33A 均被构造为沿第一方向在两个像素电极 22 之间的区域中不连续。与提供连续电极内狭缝 33A 的情况相比,提供不连续区域 33C 能够降低驱动电极 33 的电阻。

[0078] (第四实施方式)

[0079] 下文中,将描述根据本技术第四实施方式的显示装置。应当注意,与如上所述的根据第一实施方式至第三实施方式的显示装置中的元件相同或相似的元件均由相同的参考标号来表示,并且将不再进行详细描述。

[0080] 如上所述的第一实施方式采用了双域配向 VA 模式,而第四实施方式采用了四域配向的 VA 模式。该四域配向 VA 模式具有单个像素或单个子像素被分成四个区域的构造,其操作为使得液晶分子的定向状态在四个区域中彼此不相同。

[0081] 图 18 示意性地示出了根据第四实施方式的像素电极 22 的构造和驱动电极 33 的构造。图 19 示出了其详细的构造,图 20 示出了图 19 中所示的构造经放大的一部分。图 19 和图 20 针对驱动电极 33 的构造仅示出了狭缝部分(电极内狭缝 33A 和电极间狭缝 33B)的构造。另外,在图 19 和图 20 中还示出了每个像素电极 22 被设置在子像素单元中的构造。

[0082] 在第四实施方式中,如图 18 至图 20 所示,电极内狭缝 33A 不仅在第一方向(水平方向)上而且在第二方向(垂直方向)上设置在像素电极 22 的中央部分处。因此,电极内狭缝 33A 在单个像素电极 22(子像素)的中央部分中呈交叉状。根据如上所述的第四实施方式的装置能够有效地操作或配向四域中的液晶分子 61。

[0083] (第五实施方式)

[0084] 下文中,将描述根据本技术第五实施方式的显示装置。应当注意,与如上所述的根据第一实施方式至第四实施方式的显示装置的元件相同或相似的元件均由相同的参考标号来表示,并且将不再进行详细描述。

[0085] 第五实施方式采用了如上所述的第四实施方式中那样的四域配向 VA 模式。

[0086] 图 21 示出了根据第五实施方式的像素电极 22 的构造和驱动电极 33 的构造。图 21 示出了其详细的构造,图 22 示出了图 21 中所示的构造经放大的一部分。图 21 和图 22 针对驱动电极 33 的构造仅示出了狭缝部分(电极内狭缝 33A 和电极间狭缝 33B)的构造。此外,在图 21 和图 22 中还示出了每个像素电极 22 被设置在子像素单元中的构造。

[0087] 如以上参考图 19 和图 20 所描述的第四实施方式那样,在第五实施方式中,电极内狭缝 33A 不仅在第一方向(水平方向)上而且在第二方向(垂直方向)上设置在像素电极 22 的中央部分中。因此,电极内狭缝 33A 在单个像素电极 22(子像素)的中央部分中呈交叉状。根据如上所述的第五实施方式的配置能够有效地操作或定向四域中的液晶分子 61。

[0088] 此外,在第五实施方式中,如图 22 所示,微细的像素电极狭缝 22B 被设置在像素电极 22 中。提供微细的像素电极狭缝 22B 能够更精确地在理想定向中执行对液晶分子 61 的定向控制。

[0089] 本发明包含于 2010 年 8 月 24 日向日本专利局提交的日本优先专利申请 JP 2010-187176 所涉及的主题,其全部内容结合于此作为参考。

[0090] 尽管已经根据示例性实施方式描述了本技术,但其并不限于此。应该理解,在不背离如权利要求所限定的技术的范围的前提下,本领域技术人员可以在所述实施方式中进行各种改变。权利要求中的限制主要基于权利要求中所使用的语言来理解,并且不限于本说明书中所描述的实例,或者在该申请的中间程序期间,这些实例应被理解为非排他性的。例如,在该发明中,术语“优选地”、“优选的”等均不是排他的,而是意指“优选地”但不限于此。术语第一、第二等不代表任何顺序或重要性,而术语第一、第二等仅用来区分一个元件与另一个元件。另外,不管这些元件或组件是否在所附权利要求中明确引用,本发明中的元件或组件不是旨在奉献于公众。

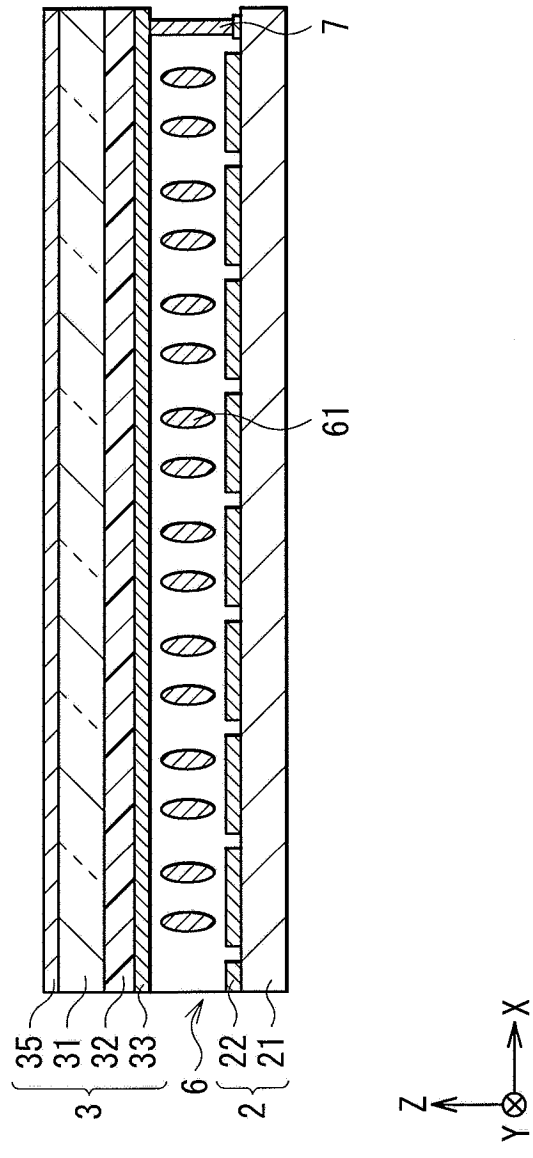


图 1

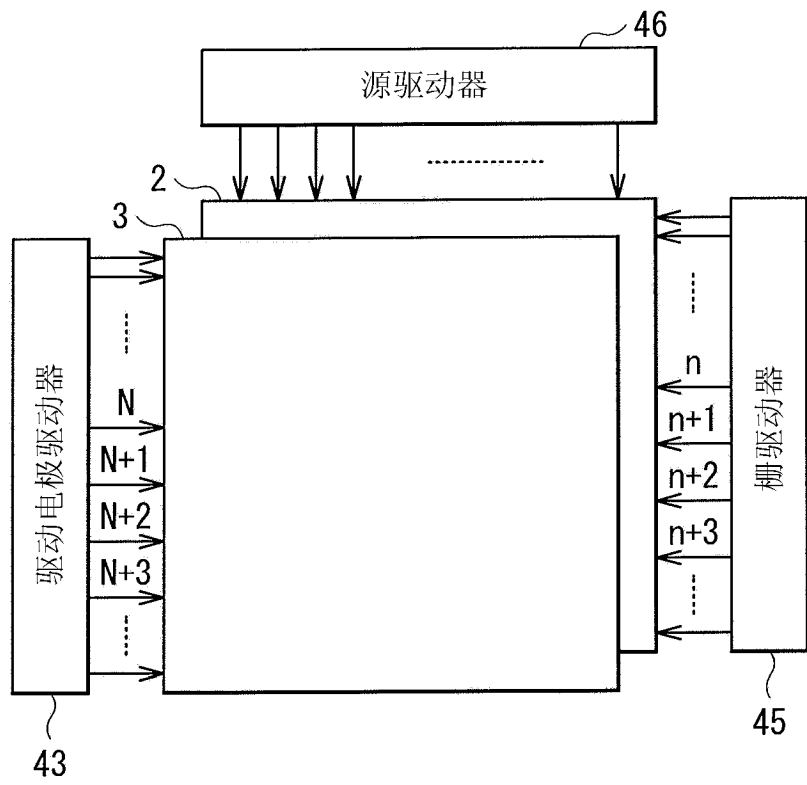


图 2

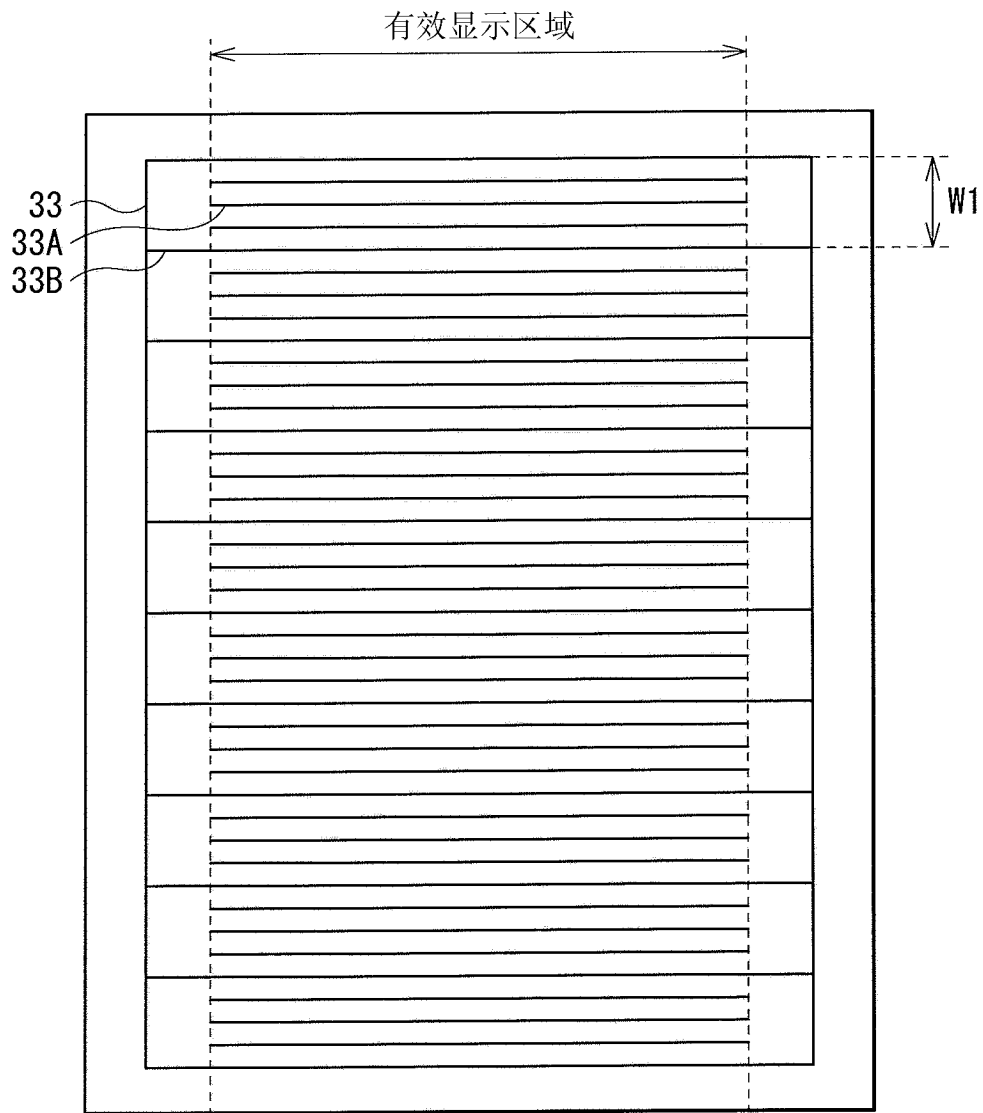


图 3

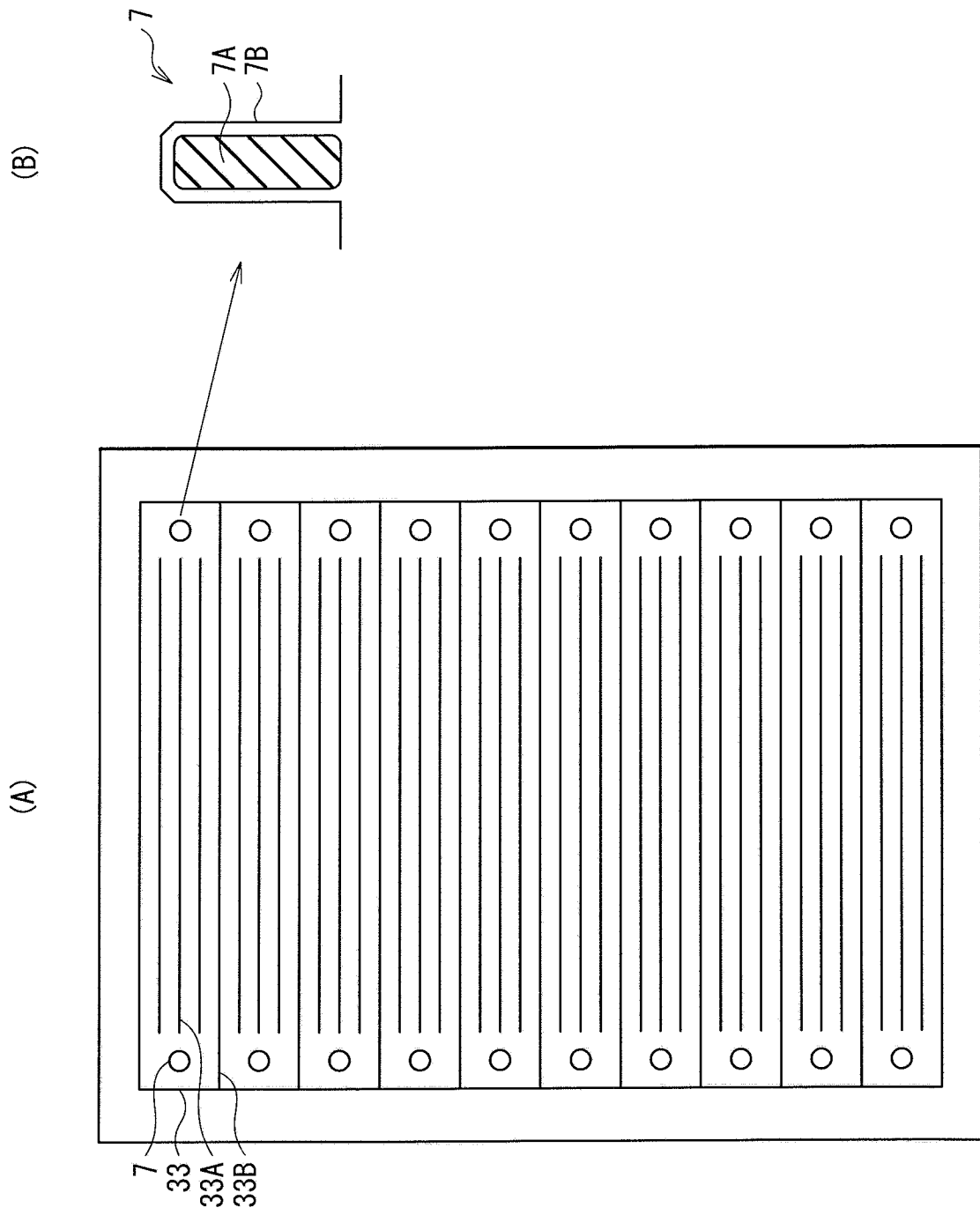


图 4

(一个像素或一个子像素)

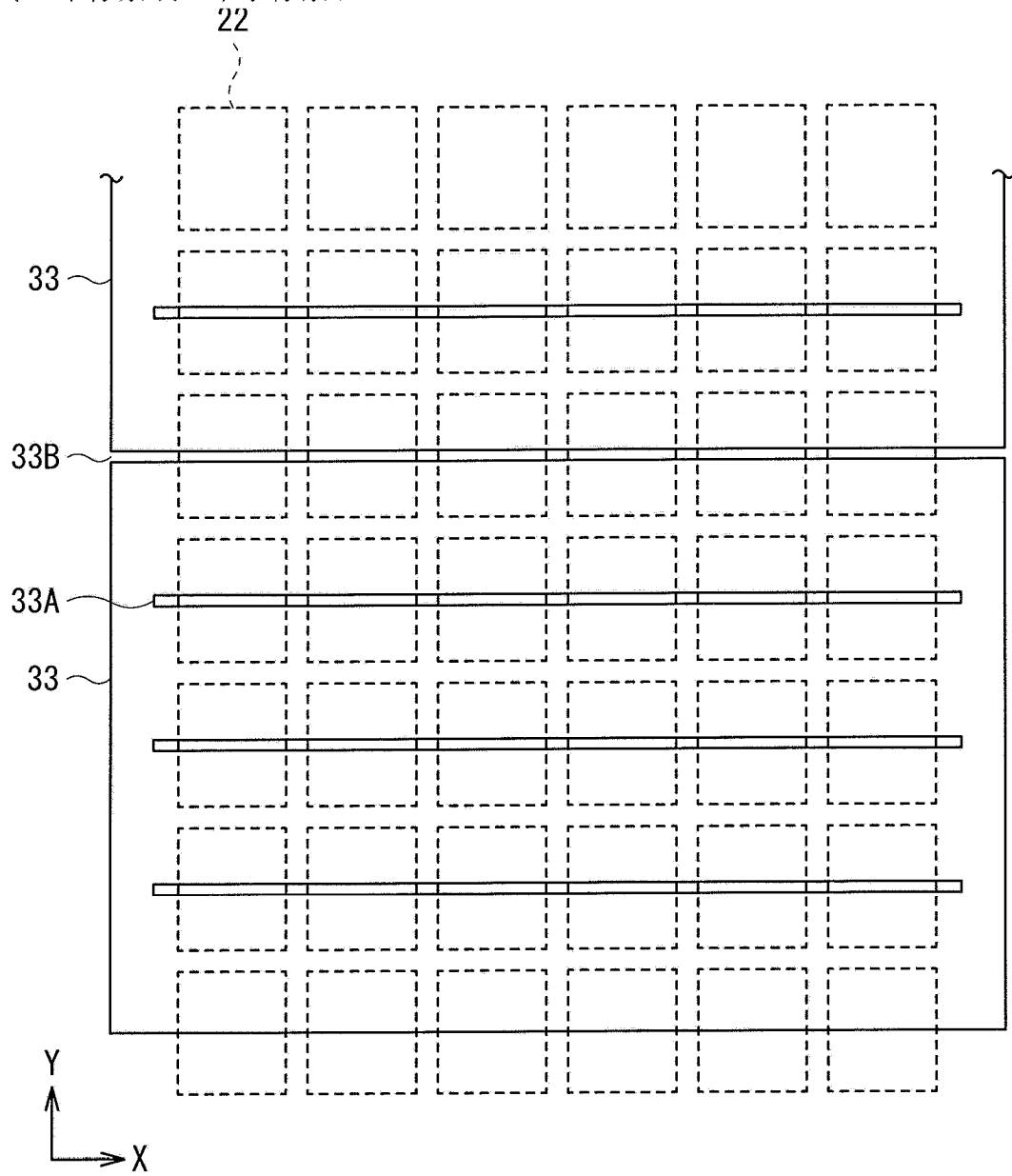


图 5

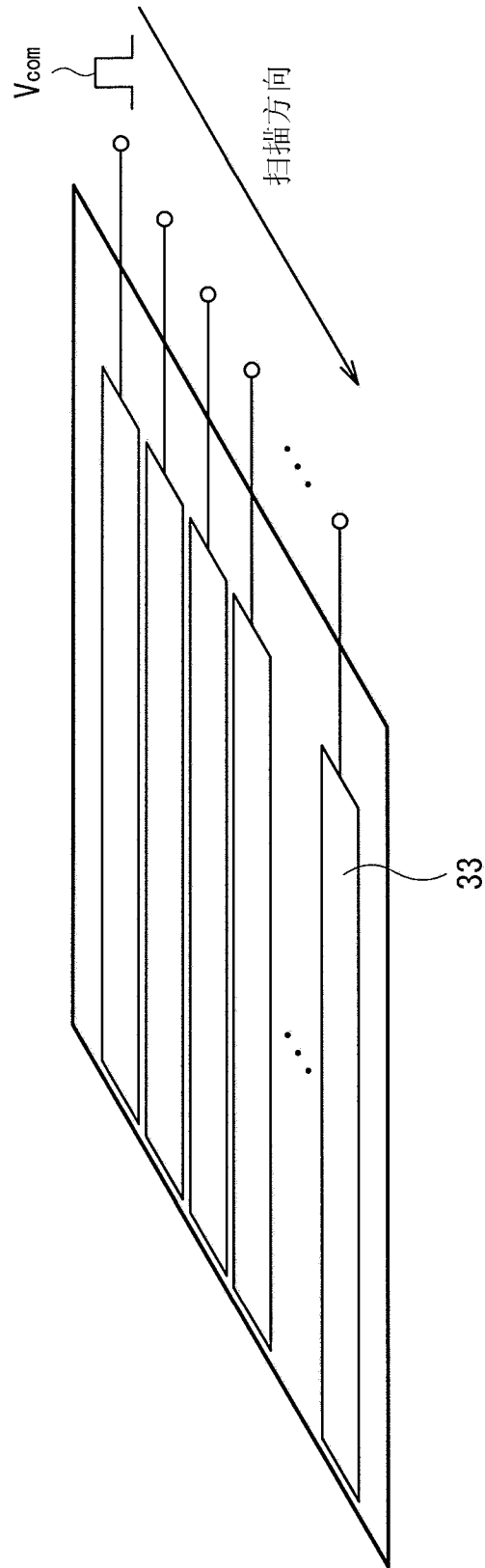


图 6

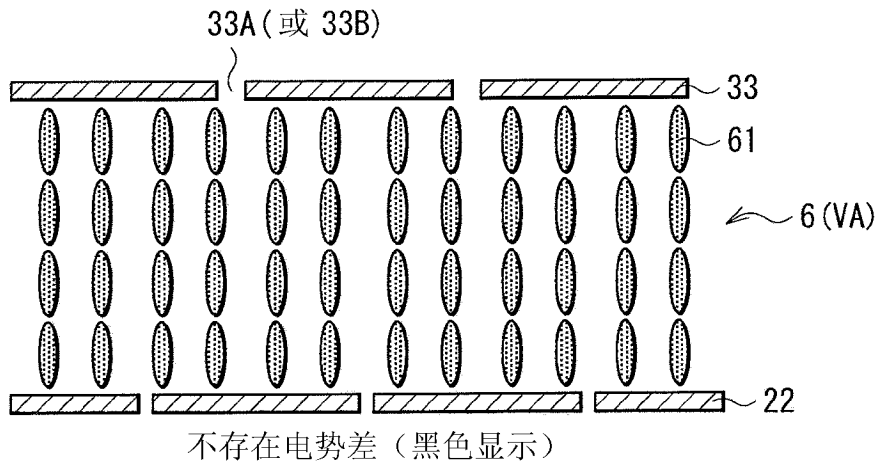


图 7A

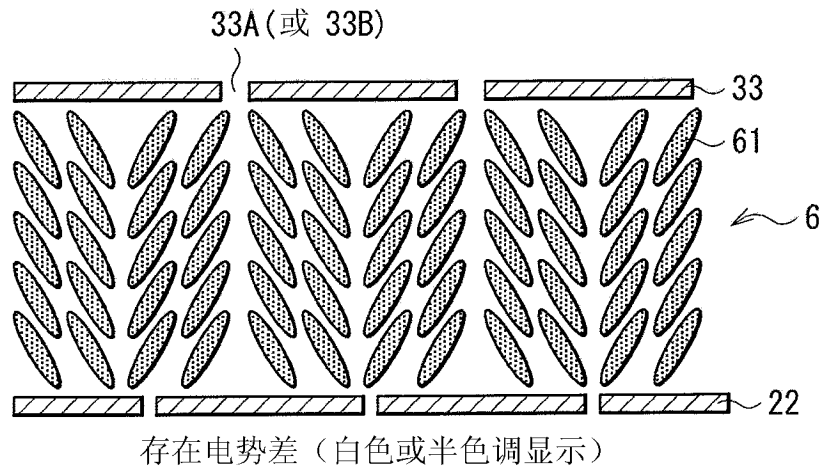


图 7B

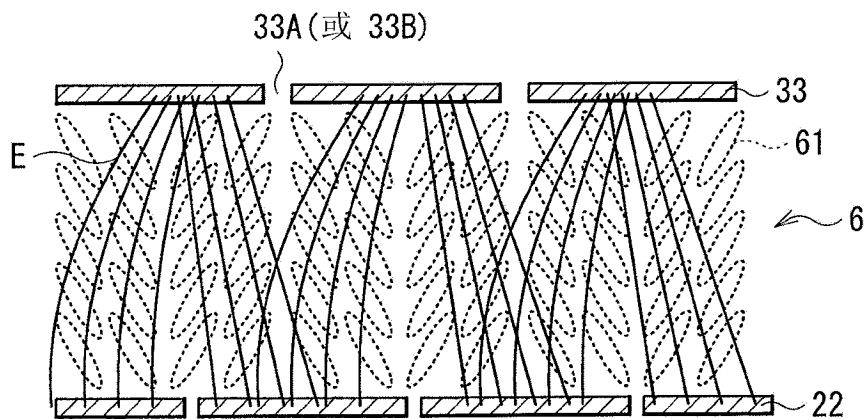


图 8

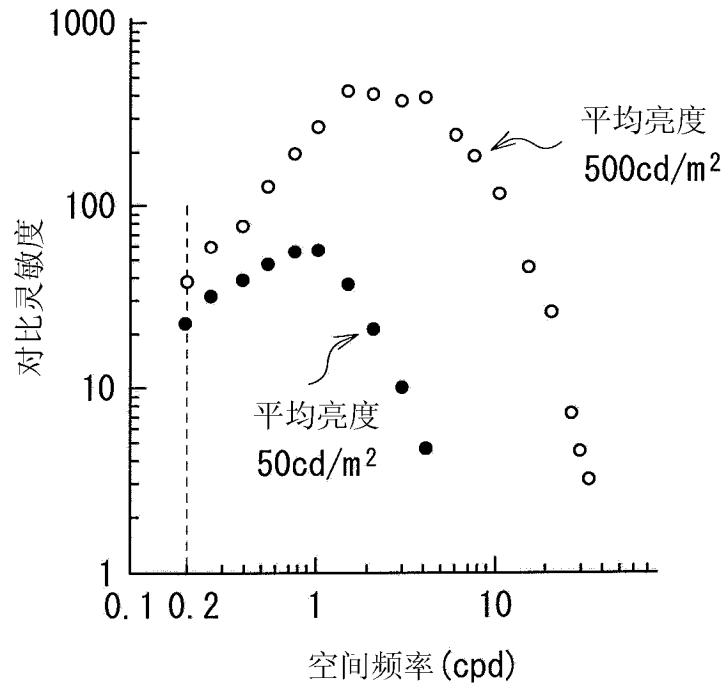


图 9

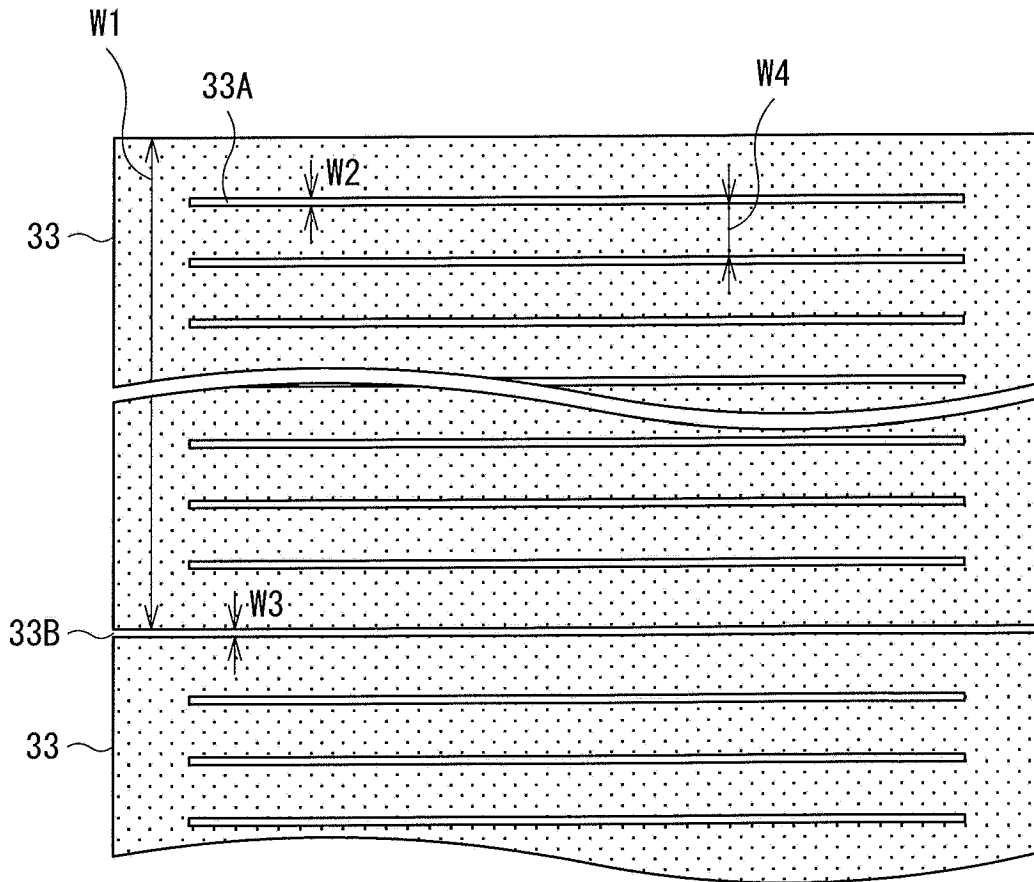
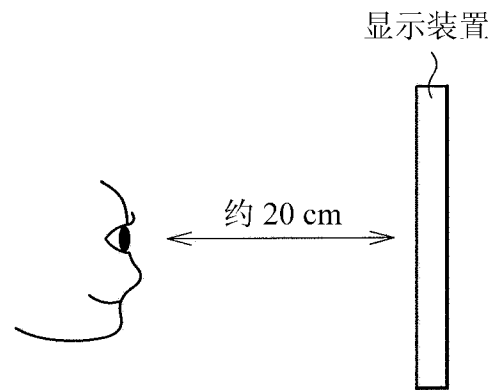


图 10



表面亮度: $300\text{cd}/\text{m}^2$

图 11

狭缝节距 (μm)	条纹识别	备注
1000	×	可明显识别
900	×	可明显识别
800	×	可明显识别
700	×	可明显识别
600	×	可明显识别
500	△	在 20cm 以下可识别
400	△	在 20cm 以下可识别
300	○	不可识别
200	○	不可识别
100	○	不可识别
50	○	不可识别

图 12

(一个像素或一个子像素)

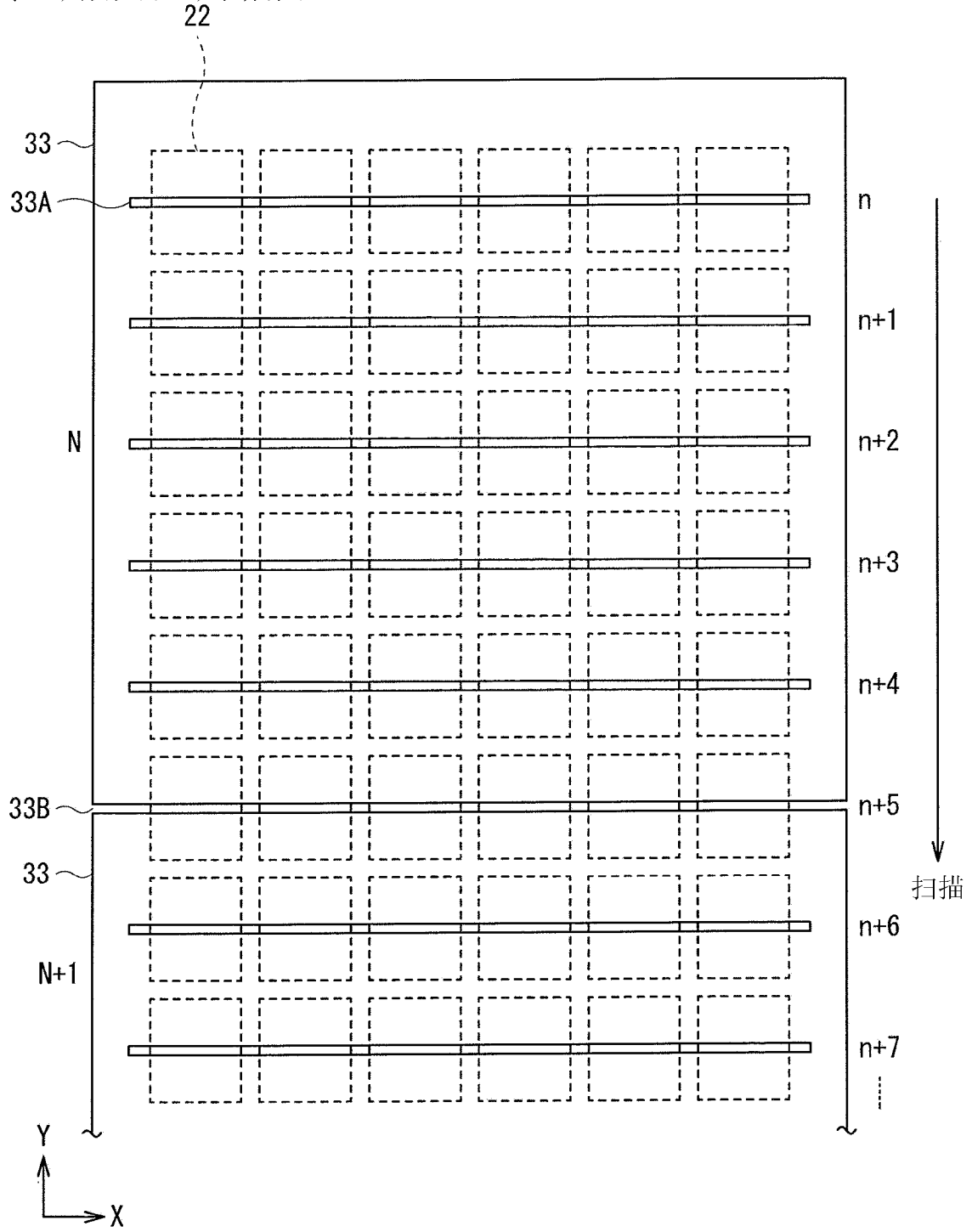


图 13

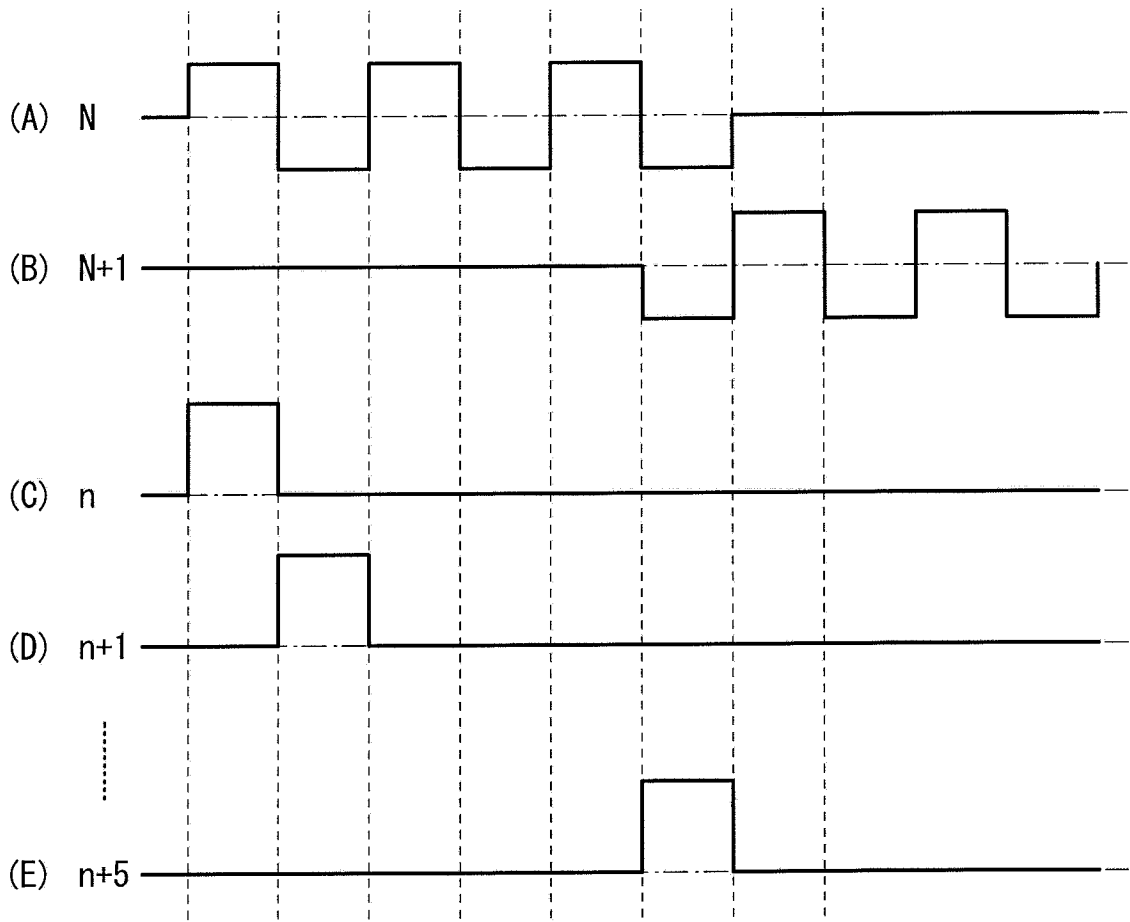


图 14

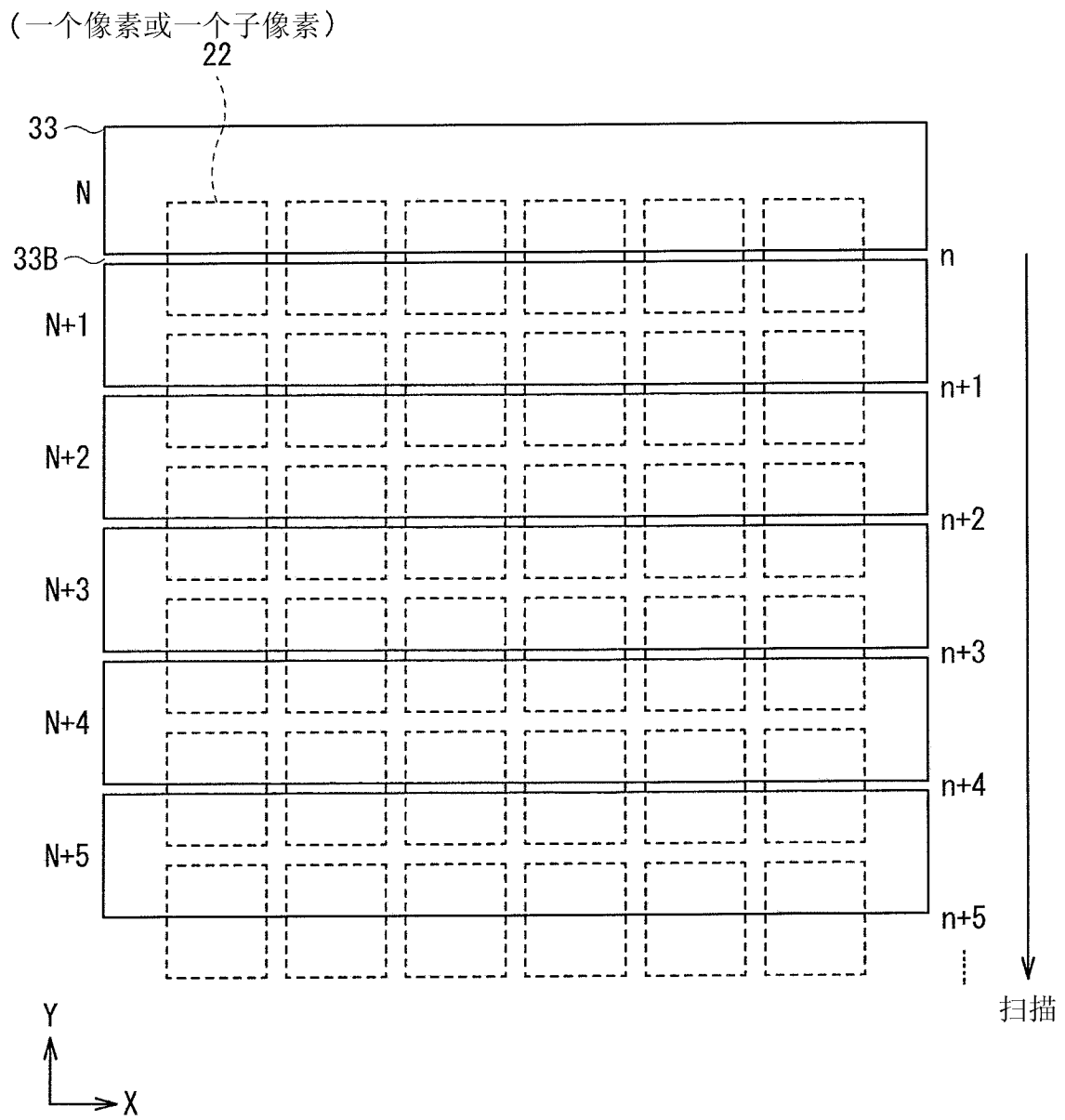


图 15

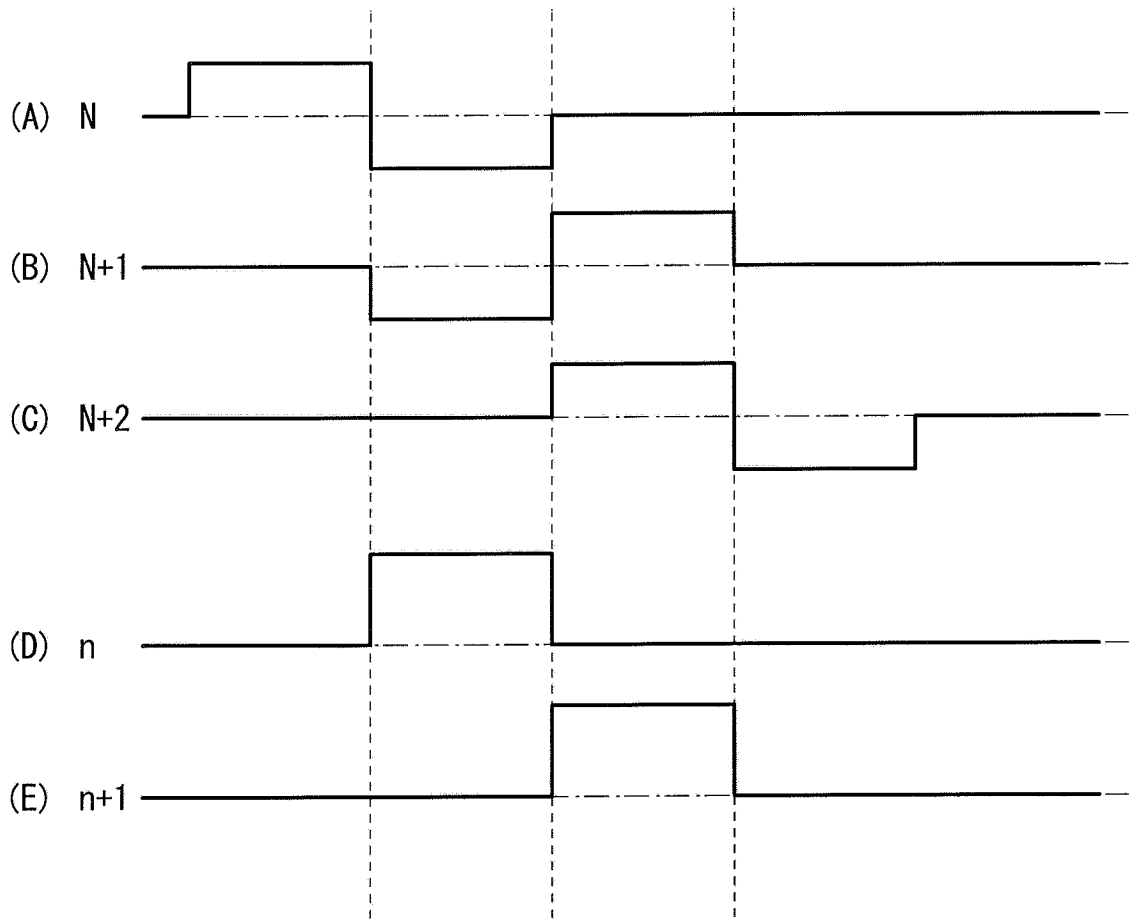


图 16

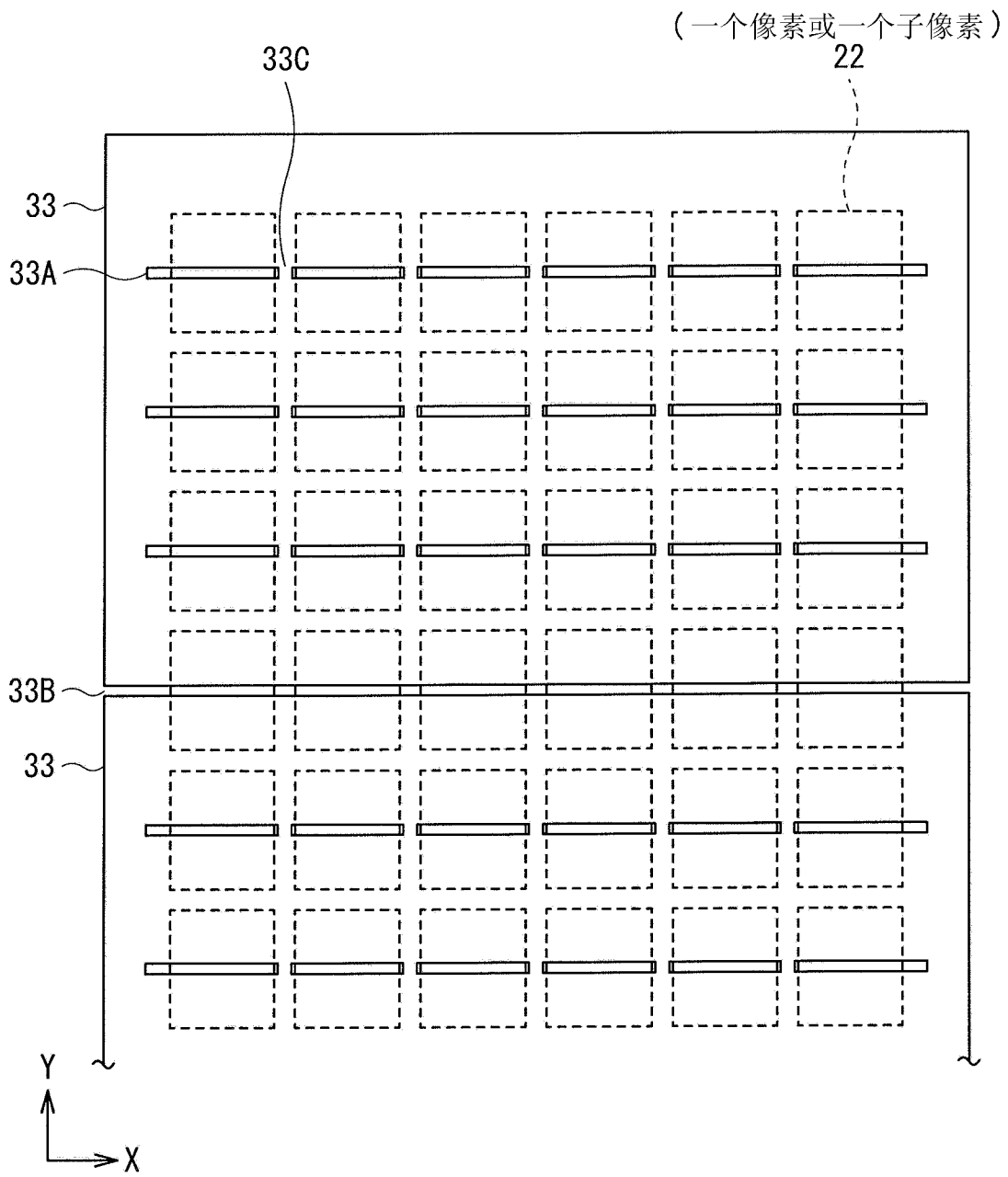


图 17

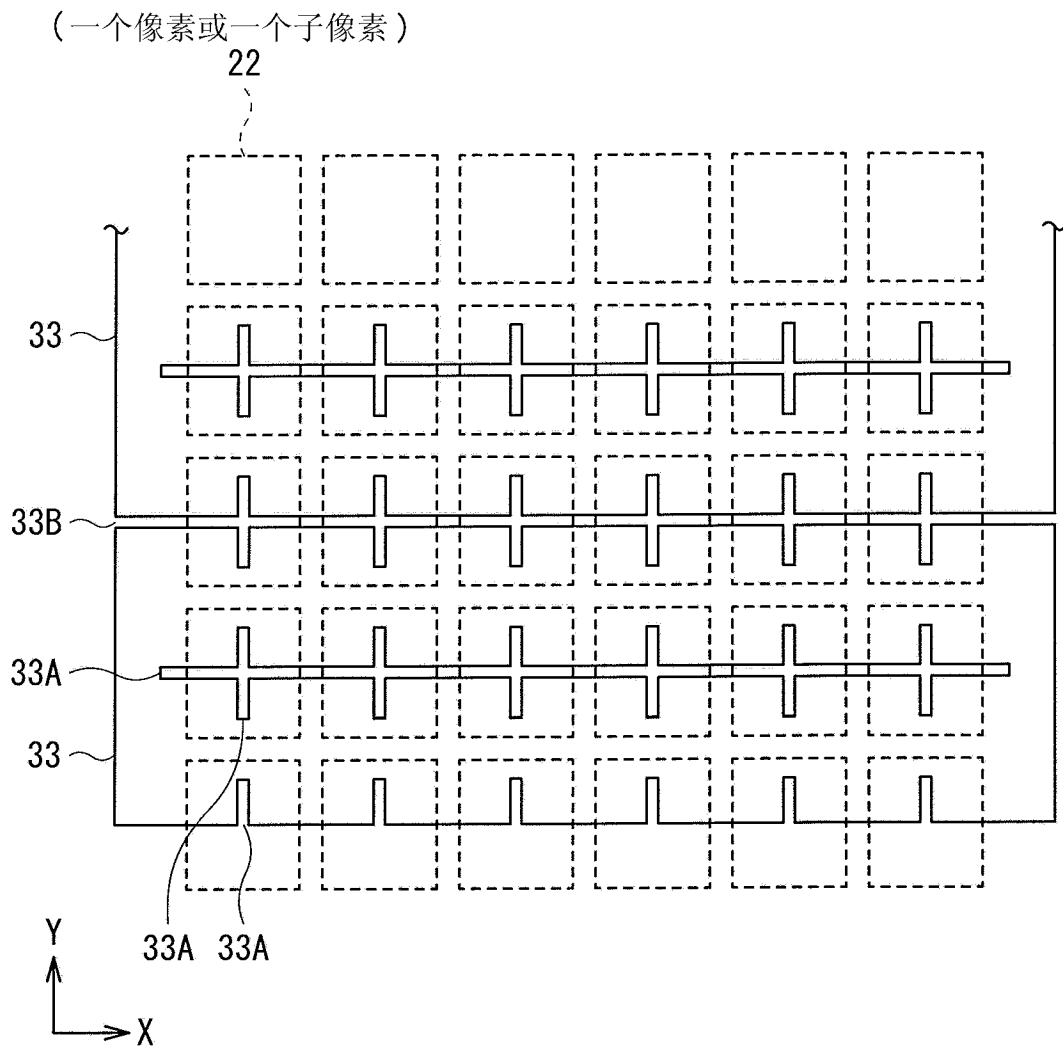


图 18

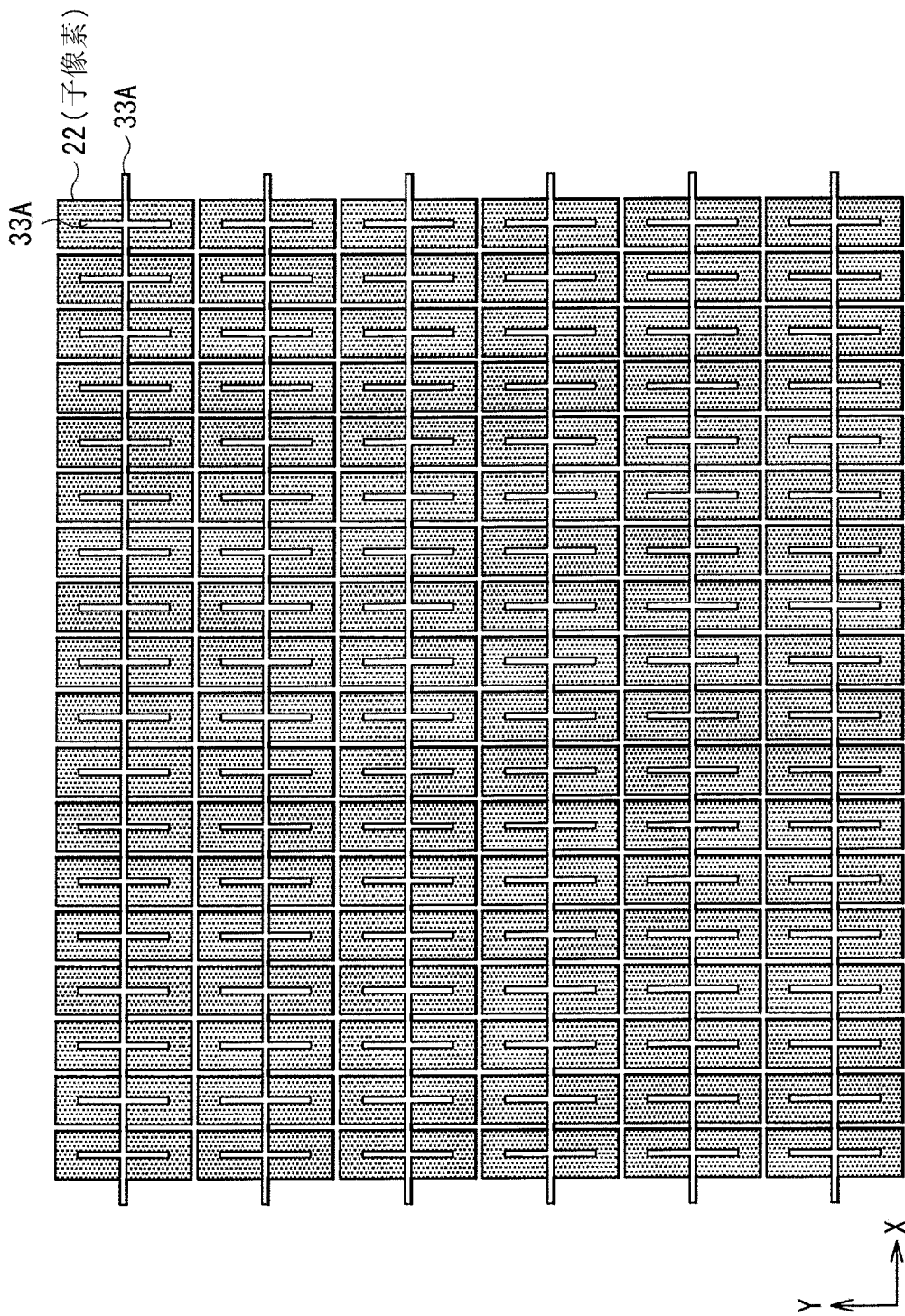


图 19

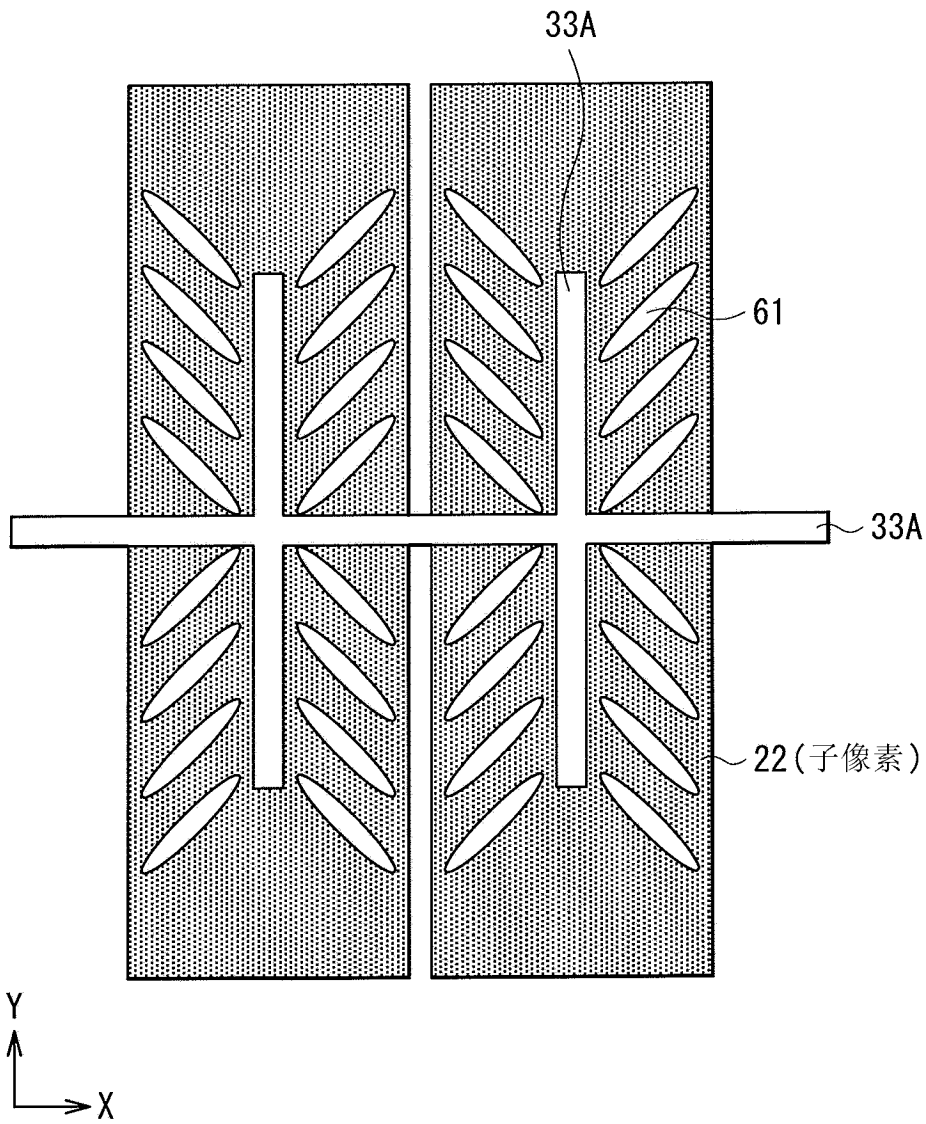


图 20

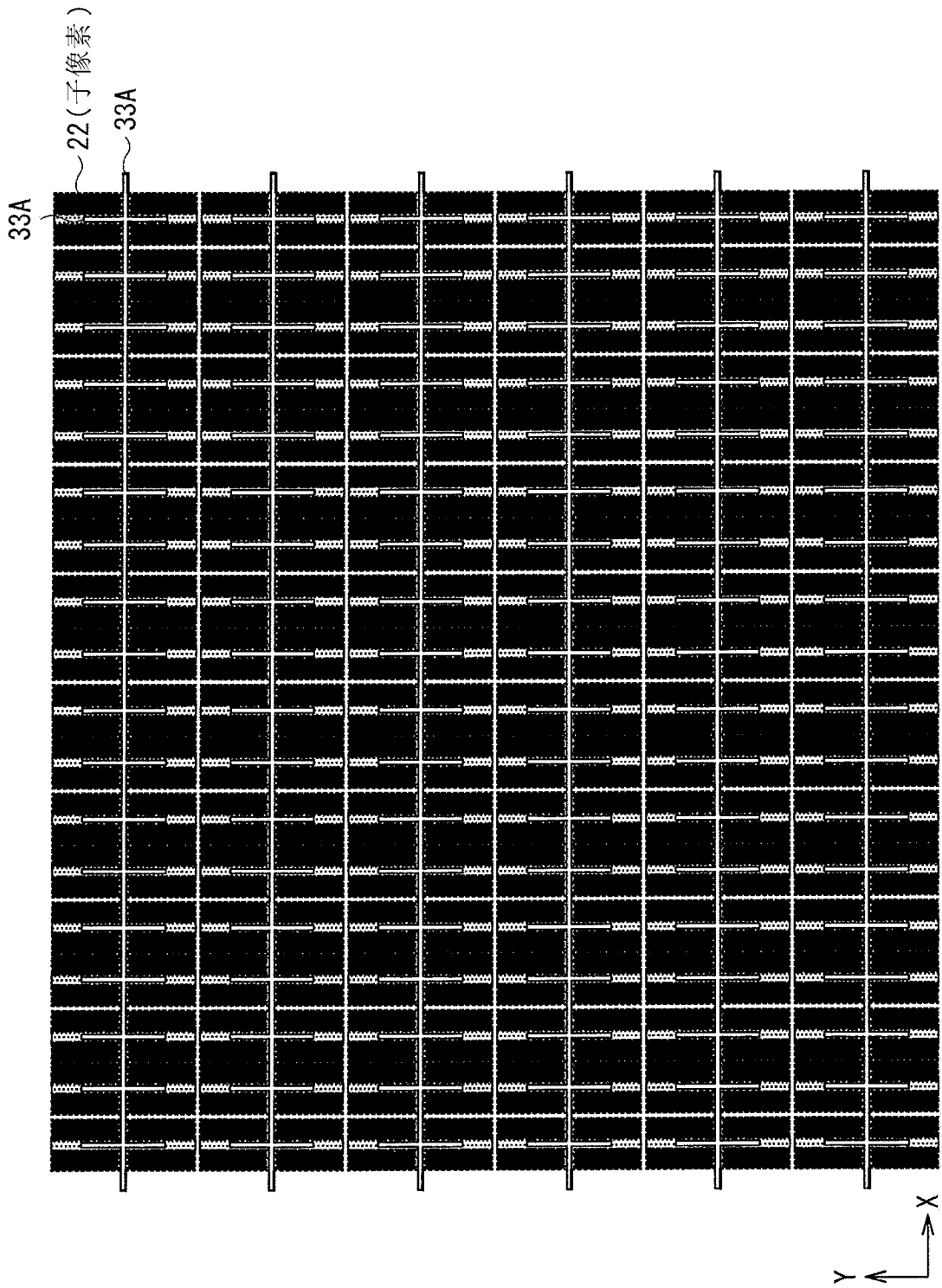


图 21

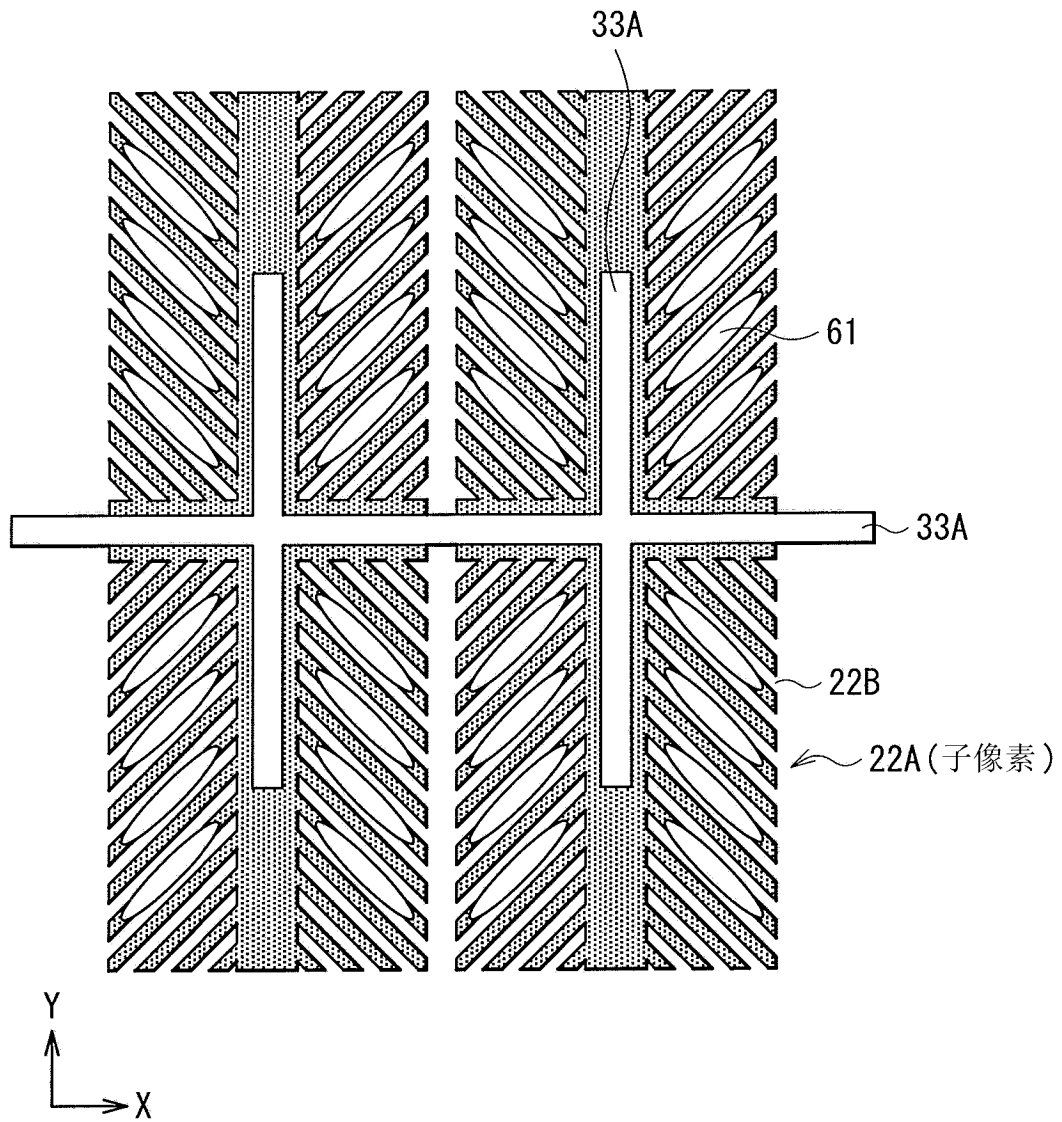


图 22

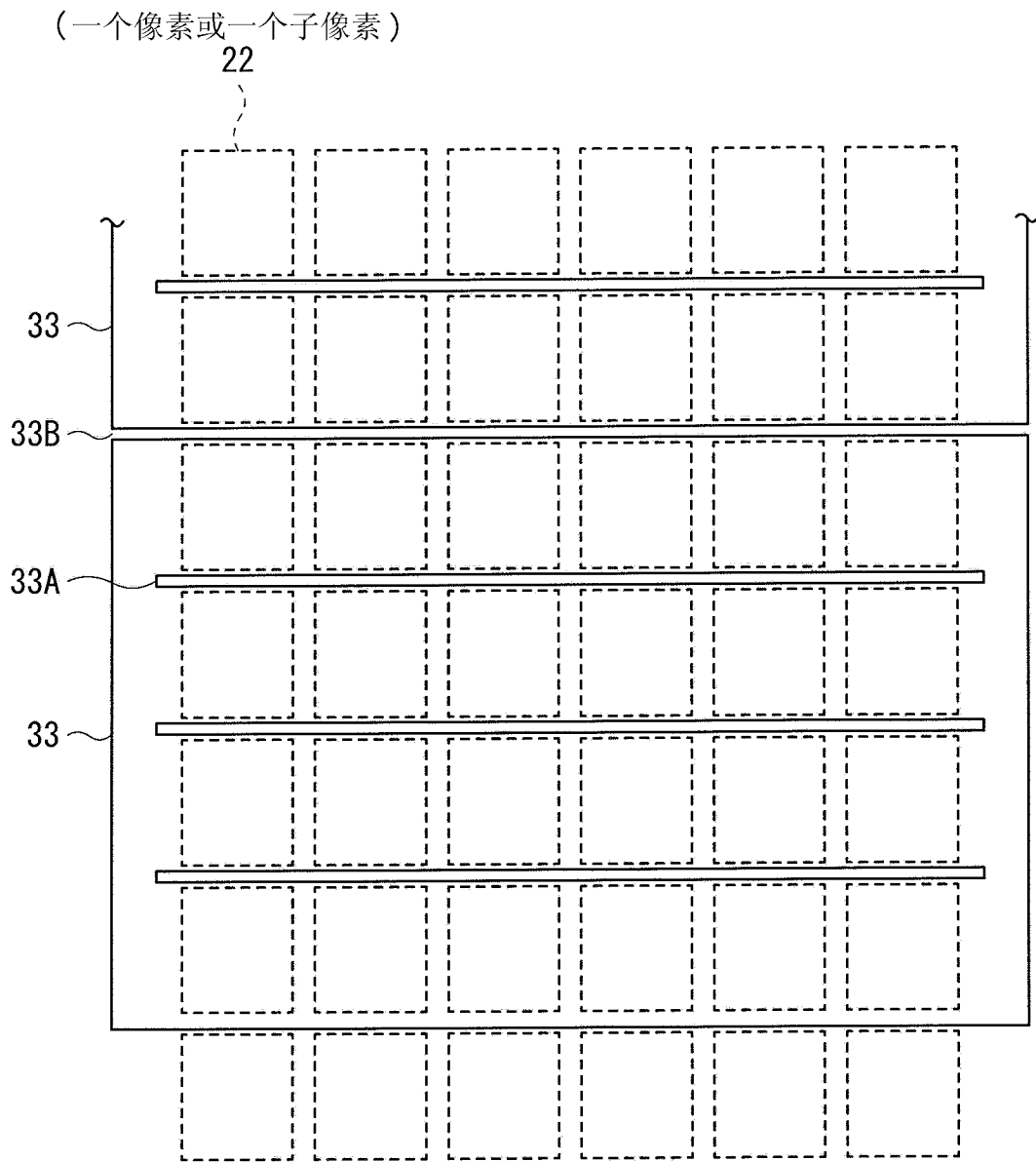


图 23

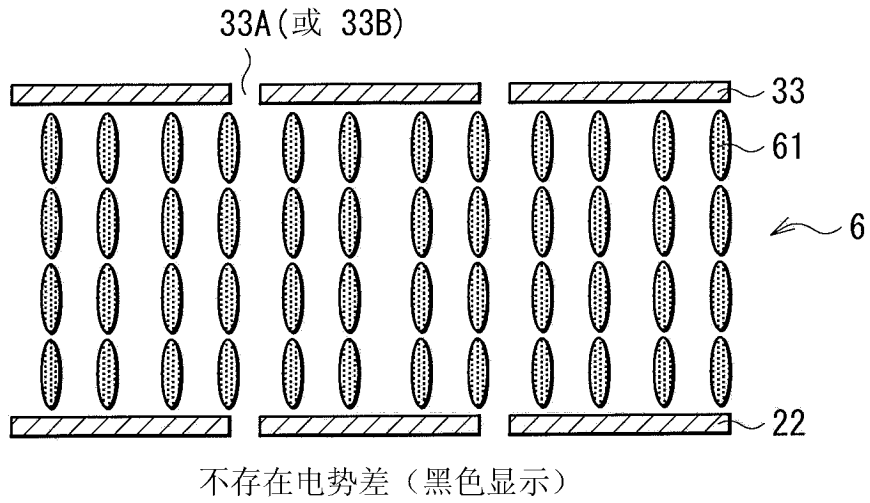


图 24A

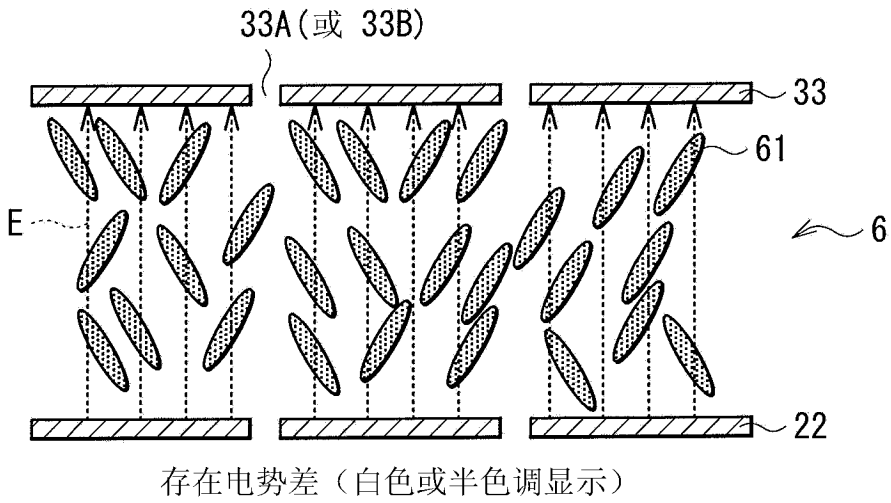


图 24B