

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年9月28日(28.09.2017)



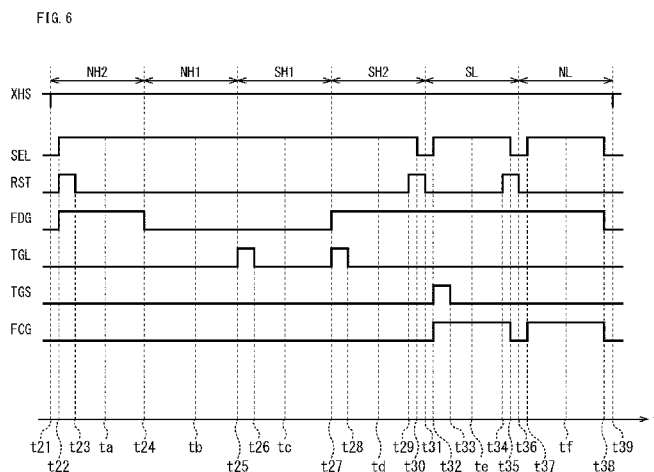
(10) 国際公開番号
WO 2017/163890 A1

- (51) 国際特許分類:
H04N 5/355 (2011.01) H04N 5/374 (2011.01)
H01L 27/146 (2006.01)
- (21) 国際出願番号: PCT/JP2017/009366
- (22) 国際出願日: 2017年3月9日(09.03.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-058434 2016年3月23日(23.03.2016) JP
- (71) 出願人: ソニー株式会社(SONY CORPORATION)
[JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).
- (72) 発明者: 坂野 頼人(SAKANO Yorito); 〒1080075
東京都港区港南1丁目7番1号 ソニー株式会
社内 Tokyo (JP). 鳥居 元展(TORII Motonobu); 〒
2430021 神奈川県厚木市岡田四丁目16番1号
ソニーL S I デザイン株式会社内 Kanagawa (JP).
- (74) 代理人: 西川 孝, 外(NISHIKAWA Takashi et al.);
〒1600023 東京都新宿区西新宿7丁目5番25
号 西新宿木村屋ビルディング9階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG,
ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL,
IN, IR, IS, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC,
LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW,
MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG,
PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG,
SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユー
ラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,
MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM,
ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: SOLID STATE IMAGING APPARATUS, METHOD FOR DRIVING SOLID STATE IMAGING APPARATUS, AND ELECTRONIC DEVICE

(54) 発明の名称: 固体撮像装置、固体撮像装置の駆動方法、及び、電子機器



(57) Abstract: The present invention pertains to a solid state imaging apparatus that is capable of expanding the dynamic range of the solid state imaging apparatus while suppressing the deterioration of image quality, a method for driving the solid state imaging apparatus, and an electronic device. The solid state imaging apparatus executes control to read: a first data signal in a state in which a first charge generated by a first photoelectric conversion unit is stored in a first charge voltage conversion unit; a second data signal in a state in which the first charge is stored in a region in which the potentials of the first charge voltage conversion unit and a second charge voltage conversion unit are coupled; and a third data signal based on a second charge generated by a second photoelectric conversion unit. The present invention can be applied to, for example, a solid state imaging apparatus.

(57) 要約:

[続葉有]



WO 2017/163890 A1



本技術は、画質の劣化を抑制しつつ、固体撮像装置のダイナミックレンジを拡大することができるようにする固体撮像装置、固体撮像装置の駆動方法、及び、電子機器に関する。固体撮像装置は、第1の光電変換部が生成した第1の電荷を第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する。本技術は、例えば、固体撮像装置に適用できる。

明 細 書

発明の名称：

固体撮像装置、固体撮像装置の駆動方法、及び、電子機器

技術分野

[0001] 本技術は、固体撮像装置、固体撮像装置の駆動方法、及び、電子機器に関し、特に、ダイナミックレンジを拡大できるようにした固体撮像装置、固体撮像装置の駆動方法、及び、電子機器に関する。

背景技術

[0002] 従来、様々な方式の固体撮像装置のダイナミックレンジ拡大技術が存在する。

[0003] 例えば、異なる感度で時分割に撮影し、時分割に撮影した複数の画像を合成する時分割方式が知られている。

[0004] また、例えば、感度が異なる受光素子を設け、感度が異なる受光素子でそれぞれ撮影した複数の画像を合成することによりダイナミックレンジを拡大する空間分割方式が知られている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0005] 特許文献1：特開2006-253876号公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、時分割方式や空間分割方式では、分割数を増やすことによりダイナミックレンジを拡大することができる一方、分割数が増えると、アーチファクトの発生や解像度の低下等による画質の劣化が発生する。

[0007] そこで、本技術は、画質の劣化を抑制しつつ、固体撮像装置のダイナミックレンジを拡大できるようにするものである。

課題を解決するための手段

- [0008] 本技術の第1の側面の固体撮像装置は、複数の単位画素が配置されている画素アレイ部と、前記単位画素の動作を制御する駆動部とを備え、前記単位画素は、第1の光電変換部と、前記第1の光電変換部より感度が低い第2の光電変換部と、前記第2の光電変換部が生成した電荷を蓄積する電荷蓄積部と、第1の電荷電圧変換部と、第2の電荷電圧変換部と、前記第1の光電変換部から前記第1の電荷電圧変換部に電荷を転送する第1の転送ゲート部と、前記第2の電荷電圧変換部と前記電荷蓄積部のポテンシャルを結合する第2の転送ゲート部と、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合する第3の転送ゲート部とを備え、前記駆動部は、前記第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する。
- [0009] 前記駆動部には、前記第1の電荷電圧変換部をリセットした状態における第1のリセット信号、並びに、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域をリセットした状態における第2のリセット信号を読み出すように制御させることができる。
- [0010] 前記駆動部には、前記第1の電荷電圧変換部、前記第2の電荷電圧変換部、及び、前記電荷蓄積部のポテンシャルを結合した領域に前記第2の電荷を蓄積した状態において前記第3のデータ信号を読み出すとともに、前記第1の電荷電圧変換部、前記第2の電荷電圧変換部、及び、前記電荷蓄積部のポテンシャルを結合した領域をリセットした状態における第3のリセット信号を読み出すように制御させることができる。
- [0011] 前記第1のデータ信号と前記第1のリセット信号との差分である第1の差分信号、前記第2のデータ信号と前記第2のリセット信号との差分である第2の差分信号、及び、前記第3のデータ信号と前記第3のリセット信号との差分である第3の差分信号を生成する信号処理部をさらに設けることができ

る。

- [0012] 前記信号処理部には、前記第1の差分信号の値が所定の第1の閾値以下の場合、前記第1の差分信号を前記単位画素の画素信号に用い、前記第1の差分信号の値が前記第1の閾値を超え、前記第2の差分信号の値が所定の第2の閾値以下の場合、前記第2の差分信号を前記単位画素の画素信号に用い、前記第2の差分信号の値が前記第2の閾値を超える場合、前記第3の差分信号を前記単位画素の画素信号に用いさせることができる。
- [0013] 前記信号処理部には、前記第1の差分信号、前記第2の差分信号、及び、前記第3の差分信号のうち少なくとも1つの値に基づいて設定した合成比率で前記第1の差分信号、前記第2の差分信号、及び、前記第3の差分信号を合成することにより、前記単位画素の画素信号を生成させることができる。
- [0014] 前記駆動部には、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域をリセットした状態において、前記第2のリセット信号を読み出し、次に、前記第3の転送ゲート部を非導通状態にした状態において、前記第1のリセット信号を読み出し、次に、前記第1の転送ゲート部を導通状態にし、前記第1の電荷を前記第1の電荷電圧変換部に転送した状態において、前記第1のデータ信号を読み出し、次に、前記第3の転送ゲート部を導通状態にした状態において、前記第2のデータ信号を読み出すように制御させることができる。
- [0015] 前記駆動部には、前記第1の電荷電圧変換部、前記第2の電荷電圧変換部、及び、前記電荷蓄積部のポテンシャルを結合した領域に前記第2の電荷を蓄積した状態において前記第3のデータ信号を読み出すように制御させることができる。
- [0016] 前記単位画素は、前記第2の光電変換部から前記電荷蓄積部に電荷を転送する第4の転送ゲート部と、前記第4の転送ゲート部のゲート電極の下部に形成され、前記第2の光電変換部から溢れた電荷を前記電荷蓄積部に転送するオーバーフローパスとをさらに設けることができる。
- [0017] 前記第2の光電変換部と前記電荷蓄積部とを転送ゲート部を介さずに接続

させることができる。

[0018] 前記電荷蓄積部の対向電極を可変電圧電源に接続させ、前記駆動部には、前記電荷蓄積部に電荷を蓄積する期間において、前記電荷蓄積部に蓄積された電荷に基づく信号を読み出す期間より、前記電荷蓄積部の対向電極に印加される電圧を低くさせることができる。

[0019] 所定の電圧の電源と前記第2の電荷電圧変換部との間に接続されているリセットゲート部をさらに設けることができる。

[0020] 本技術の第2の側面の固体撮像装置の駆動方法は、複数の単位画素が配置されている画素アレイ部と、前記単位画素の動作を制御する駆動部とを備え、前記単位画素は、第1の光電変換部と、前記第1の光電変換部より感度が低い第2の光電変換部と、前記第2の光電変換部が生成した電荷を蓄積する電荷蓄積部と、第1の電荷電圧変換部と、第2の電荷電圧変換部と、前記第1の光電変換部から前記第1の電荷電圧変換部に電荷を転送する第1の転送ゲート部と、前記第2の電荷電圧変換部と前記電荷蓄積部のポテンシャルを結合する第2の転送ゲート部と、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合する第3の転送ゲート部とを備える固体撮像装置が、前記第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する。

[0021] 本技術の第3の側面の電子機器は、複数の単位画素が配置されている画素アレイ部と、前記単位画素の動作を制御する駆動部とを備え、前記単位画素は、第1の光電変換部と、前記第1の光電変換部より感度が低い第2の光電変換部と、前記第2の光電変換部が生成した電荷を蓄積する電荷蓄積部と、第1の電荷電圧変換部と、第2の電荷電圧変換部と、前記第1の光電変換部から前記第1の電荷電圧変換部に電荷を転送する第1の転送ゲート部と、前

記第2の電荷電圧変換部と前記電荷蓄積部のポテンシャルを結合する第2の転送ゲート部と、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合する第3の転送ゲート部とを備え、前記第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する固体撮像装置と、前記固体撮像装置からの信号を処理する信号処理装置とを備える。

[0022] 本技術の第1の側面乃至第3の側面においては、第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号が読み出される。

発明の効果

[0023] 本技術の第1の側面乃至第3の側面によれば、画質の劣化を抑制しつつ、固体撮像装置のダイナミックレンジを拡大することができる。

図面の簡単な説明

[0024] [図1]本技術が適用されるCMOSイメージセンサの構成の概略を示すシステム構成図である。

[図2]本技術が適用されるCMOSイメージセンサの他のシステム構成を示すシステム構成図（その1）である。

[図3]本技術が適用されるCMOSイメージセンサの他のシステム構成を示すシステム構成図（その2）である。

[図4]本技術の第1の実施の形態における単位画素の構成例を示す回路図である。

[図5]図4の単位画素の露光開始時の第1の動作例を説明するためのタイミン

グチャートである。

[図6]図4の単位画素の読み出し時の第1の動作例を説明するためのタイミンググチャートである。

[図7]図4の単位画素の露光開始時の第2の動作例を説明するためのタイミンググチャートである。

[図8]図4の単位画素の読み出し時の第2の動作例を説明するためのタイミンググチャートである。

[図9]本技術の第2の実施の形態における単位画素の構成例を示す回路図である。

[図10]図9の単位画素の露光開始時の動作例を説明するためのタイミンググチャートである。

[図11]図9の単位画素の読み出し時の動作例を説明するためのタイミンググチャートである。

[図12]本技術の第3の実施の形態における単位画素の構成例を示す回路図である。

[図13]図12の単位画素の露光開始時の動作例を説明するためのタイミンググチャートである。

[図14]図12の単位画素の読み出し時の動作例を説明するためのタイミンググチャートである。

[図15]本技術の第4の実施の形態における単位画素の構成例を示す回路図である。

[図16]図15の単位画素の露光開始時の動作例を説明するためのタイミンググチャートである。

[図17]図15の単位画素の読み出し時の動作例を説明するためのタイミンググチャートである。

[図18]信号処理の説明に供する入射光量－出力の特性図である。

[図19]固体撮像装置の使用例を示す図である。

[図20]電子機器の構成例を示すブロック図である。

[図21]車両制御システムの概略的な構成の一例を示すブロック図である。

[図22]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0025] 以下、発明を実施するための形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。なお、説明は以下の順序で行う。

1. 本技術が適用される固体撮像装置
2. 第1の実施の形態
3. 第2の実施の形態（第1の実施の形態から第4転送ゲート部を削除した例）
4. 第3の実施の形態（電荷蓄積部の対向電極に印加する電圧を可変にした例）
5. 第4の実施の形態（第3の実施の形態から第4転送ゲート部を削除した例）
6. ノイズ除去処理及び演算処理に関する説明
7. 変形例
8. 固体撮像装置の使用例

[0026] <1. 本技術が適用される固体撮像装置>

{1-1. 基本的なシステム構成}

図1は、本技術が適用される固体撮像装置、例えばX-Yアドレス方式固体撮像装置の一種であるCMOSイメージセンサの構成の概略を示すシステム構成図である。ここで、CMOSイメージセンサとは、CMOSプロセスを応用して、又は、部分的に使用して作成されたイメージセンサである。

[0027] 本適用例に係るCMOSイメージセンサ10は、図示せぬ半導体基板（チップ）上に形成された画素アレイ部11と、当該画素アレイ部11と同じ半導体基板上に集積された周辺回路部とを有する構成となっている。周辺回路部は、例えば、垂直駆動部12、カラム処理部13、水平駆動部14及びシステム制御部15から構成されている。

[0028] CMOSイメージセンサ10は更に、信号処理部18及びデータ格納部1

9を備えている。信号処理部18及びデータ格納部19については、本CMOSイメージセンサ10と同じ基板上に搭載しても構わないし、本CMOSイメージセンサ10とは別の基板上に配置するようにしても構わない。また、信号処理部18及びデータ格納部19の各処理については、本CMOSイメージセンサ10とは別の基板に設けられる外部信号処理部、例えば、DSP (Digital Signal Processor) 回路やソフトウェアによる処理でも構わない。

[0029] 画素アレイ部11は、受光した光量に応じた電荷を生成しかつ蓄積する光電変換部を有する単位画素（以下、単に「画素」と記述する場合もある）が行方向及び列方向に、すなわち、行列状に2次元配置された構成となっている。ここで、行方向とは画素行の画素の配列方向（すなわち、水平方向）を言い、列方向とは画素列の画素の配列方向（すなわち、垂直方向）を言う。単位画素の具体的な回路構成や画素構造の詳細については後述する。

[0030] 画素アレイ部11において、行列状の画素配列に対して、画素行ごとに画素駆動線16が行方向に沿って配線され、画素列ごとに垂直信号線17が列方向に沿って配線されている。画素駆動線16は、画素から信号を読み出す際の駆動を行うための駆動信号を伝送する。図1では、画素駆動線16について1本の配線として示しているが、1本に限られるものではない。画素駆動線16の一端は、垂直駆動部12の各行に対応した出力端に接続されている。

[0031] 垂直駆動部12は、シフトレジスタやアドレスデコーダなどによって構成され、画素アレイ部11の各画素を全画素同時あるいは行単位等で駆動する。すなわち、垂直駆動部12は、当該垂直駆動部12を制御するシステム制御部15と共に、画素アレイ部11の各画素の動作を制御する駆動部を構成している。この垂直駆動部12はその具体的な構成については図示を省略するが、一般的に、読出し走査系と掃出し走査系の2つの走査系を有する構成となっている。

[0032] 読出し走査系は、単位画素から信号を読み出すために、画素アレイ部11

の単位画素を行単位で順に選択走査する。単位画素から読み出される信号はアナログ信号である。掃出し走査系は、読出し走査系によって読出し走査が行われる読出し行に対して、その読出し走査よりも露光時間分だけ先行して掃出し走査を行う。

[0033] この掃出し走査系による掃出し走査により、読出し行の単位画素の光電変換部から不要な電荷が掃き出されることによって当該光電変換部がリセットされる。そして、この掃出し走査系による不要電荷の掃き出す（リセットする）ことにより、所謂電子シャッタ動作が行われる。ここで、電子シャッタ動作とは、光電変換部の電荷を捨てて、新たに露光を開始する（電荷の蓄積を開始する）動作のことを言う。

[0034] 読出し走査系による読出し動作によって読み出される信号は、その直前の読出し動作又は電子シャッタ動作以降に受光した光量に対応するものである。そして、直前の読出し動作による読出しタイミング又は電子シャッタ動作による掃出しタイミングから、今回の読出し動作による読出しタイミングまでの期間が、単位画素における電荷の露光期間となる。

[0035] 垂直駆動部 1 2 によって選択走査された画素行の各単位画素から出力される信号は、画素列ごとに垂直信号線 1 7 の各々を通してカラム処理部 1 3 に入力される。カラム処理部 1 3 は、画素アレイ部 1 1 の画素列ごとに、選択行の各画素から垂直信号線 1 7 を通して出力される信号に対して所定の信号処理を行うとともに、信号処理後の画素信号を一時的に保持する。

[0036] 具体的には、カラム処理部 1 3 は、信号処理として少なくとも、ノイズ除去処理、例えば C D S (Correlated Double Sampling ; 相関二重サンプリング) 処理や、D D S (Double Data Sampling) 処理を行う。例えば、C D S 処理により、リセットノイズや画素内の増幅トランジスタの閾値ばらつき等の画素固有の固定パターンノイズが除去される。カラム処理部 1 3 にノイズ除去処理以外に、例えば、A D (アナログーデジタル) 変換機能を持たせ、アナログの画素信号をデジタル信号に変換して出力することも可能である。

[0037] 水平駆動部 1 4 は、シフトレジスタやアドレスデコーダなどによって構成

され、カラム処理部 13 の画素列に対応する単位回路を順番に選択する。この水平駆動部 14 による選択走査により、カラム処理部 13 において単位回路ごとに信号処理された画素信号が順番に出力される。

[0038] システム制御部 15 は、各種のタイミング信号を生成するタイミングジェネレータなどによって構成され、当該タイミングジェネレータで生成された各種のタイミングを基に、垂直駆動部 12、カラム処理部 13、及び、水平駆動部 14 などの駆動制御を行う。

[0039] 信号処理部 18 は、少なくとも演算処理機能を有し、カラム処理部 13 から出力される画素信号に対して演算処理等の種々の信号処理を行う。データ格納部 19 は、信号処理部 18 での信号処理に当たって、その処理に必要なデータを一時的に格納する。

[0040] {1-2. 他のシステム構成}

本技術が適用される CMOS イメージセンサ 10 としては、上述したシステム構成のものに限られるものではない。他のシステム構成として、以下のようなシステム構成のものを挙げるができる。

[0041] 例えば、図 2 に示すように、データ格納部 19 をカラム処理部 13 の後段に配置し、カラム処理部 13 から出力される画素信号を、データ格納部 19 を経由して信号処理部 18 に供給するシステム構成の CMOS イメージセンサ 10A を挙げるができる。

[0042] 更には、図 3 に示すように、画素アレイ部 11 の列ごとあるいは複数の列ごとに AD 変換する AD 変換機能をカラム処理部 13 に持たせるとともに、当該カラム処理部 13 に対してデータ格納部 19 及び信号処理部 18 を並列的に設けるシステム構成の CMOS イメージセンサ 10B を挙げるができる。

[0043] <2. 第 1 の実施の形態>

次に、図 4 乃至図 7 を参照して、本技術の第 1 の実施の形態について説明する。

[0044] {単位画素 100A の回路構成}

図4は、図1乃至図3の画素アレイ部11に配置される単位画素100Aの構成例を示す回路図である。

- [0045] 単位画素100Aは、第1光電変換部101a、第2光電変換部101b、第1転送ゲート部102a乃至第4転送ゲート部102d、リセットゲート部103、電荷蓄積部104、第1FD（フローティングディフュージョン）部105a、第2FD（フローティングディフュージョン）部105b、増幅トランジスタ106、及び、選択トランジスタ107を含むように構成される。
- [0046] また、単位画素100Aに対して、図1乃至図3の画素駆動線16として、複数の駆動線が、例えば画素行毎に配線される。そして、図1乃至図3の垂直駆動部12から複数の駆動線を介して、各種の駆動信号TGL、FCG、FDG、TGS、RST、SELが供給される。これらの駆動信号は、単位画素100Aの各トランジスタがNMOSトランジスタなので、高レベル（例えば、電源電圧VDD）の状態がアクティブ状態となり、低レベルの状態（例えば、負電位）が非アクティブ状態となるパルス信号である。
- [0047] 第1光電変換部101aは、例えば、PN接合のフォトダイオードからなる。第1光電変換部101aは、受光した光量に応じた電荷を生成し、蓄積する。
- [0048] 第2光電変換部101bは、第1光電変換部101aと同様に、例えば、PN接合のフォトダイオードからなる。第2光電変換部101bは、受光した光量に応じた電荷を生成し、蓄積する。
- [0049] 第1光電変換部101aと第2光電変換部101bを比較すると、第1光電変換部101aの方が受光面の面積が広く、感度が高く、第2光電変換部101bの方が受光面の面積が狭く、感度が低い。
- [0050] 第1転送ゲート部102aは、第1光電変換部101aと第1FD部105aとの間に接続されている。第1転送ゲート部102aのゲート電極には、駆動信号TGLが印加される。駆動信号TGLがアクティブ状態になると、第1転送ゲート部102aが導通状態になり、第1光電変換部101aに

蓄積されている電荷が、第1転送ゲート部102aを介して第1FD部105aに転送される。

[0051] 第2転送ゲート部102bは、電荷蓄積部104と第2FD部105bとの間に接続されている。第2転送ゲート部102bのゲート電極には、駆動信号FCGが印加される。駆動信号FCGがアクティブ状態になると、第2転送ゲート部102bが導通状態になり、電荷蓄積部104と第2FD部105bのポテンシャルが結合する。

[0052] 第3転送ゲート部102cは、第1FD部105aと第2FD部105bとの間に接続されている。第3転送ゲート部102cのゲート電極には、駆動信号FDGが印加される。駆動信号FDGがアクティブ状態になると、第3転送ゲート部102cが導通状態になり、第1FD部105aと第2FD部105bとのポテンシャルが結合する。

[0053] 第4転送ゲート部102dは、第2光電変換部101bと電荷蓄積部104との間に接続されている。第4転送ゲート部102dのゲート電極には、駆動信号TGSが印加される。駆動信号TGSがアクティブ状態になると、第4転送ゲート部102dが導通状態になり、第2光電変換部101bに蓄積されている電荷が、第4転送ゲート部102dを介して、電荷蓄積部104に転送される。

[0054] また、第4転送ゲート部102dのゲート電極の下部は、ポテンシャルが若干深くなっており、第2光電変換部101bの飽和電荷量を超え、第2光電変換部101bから溢れた電荷を電荷蓄積部104に転送するオーバーフローパスが形成されている。なお、以下、第4転送ゲート部102dのゲート電極の下部に形成されているオーバーフローパスを、単に第4転送ゲート部102dのオーバーフローパスと称する。

[0055] リセットゲート部103は、電源電圧VDDを供給する電源VDDと第2FD部105bとの間に接続されている。リセットゲート部103のゲート電極には、駆動信号RSTが印加される。駆動信号RSTがアクティブ状態になると、リセットゲート部103が導通状態になる。これにより、例えば

、第1FD部105aと第2FD部105bのポテンシャルが結合した領域、又は、電荷蓄積部104、第1FD部105a、及び、第2FD部105bのポテンシャルが結合した領域の電位が、電源電圧VDDのレベルにリセットされる。

[0056] 電荷蓄積部104は、例えば、キャパシタからなり、電荷蓄積部104の対向電極は、電源VDDの間に接続されている。電荷蓄積部104は、第2光電変換部101bから転送される電荷を蓄積する。

[0057] 第1FD部105a及び第2FD部105bは、電荷を電圧信号に電荷電圧変換して出力する。

[0058] 増幅トランジスタ106は、ゲート電極が第1FD部105aに接続され、ドレイン電極が電源VDDに接続されており、第1FD部105aに保持されている電荷を読み出す読出し回路、所謂ソースフォロフ回路の入力部となる。すなわち、増幅トランジスタ106は、ソース電極が選択トランジスタ107を介して垂直信号線17に接続されることにより、当該垂直信号線17の一端に接続される定電流源108とソースフォロフ回路を構成する。

[0059] 選択トランジスタ107は、増幅トランジスタ106のソース電極と垂直信号線17との間に接続されている。選択トランジスタ107のゲート電極には、駆動信号SELが印加される。駆動信号SELがアクティブ状態になると、選択トランジスタ107が導通状態になり、単位画素100Aが選択状態となる。これにより、増幅トランジスタ106から出力される画素信号が、選択トランジスタ107を介して、垂直信号線17に出力される。

[0060] なお、以下、各駆動信号がアクティブ状態になることを、各駆動信号がオンするともいい、各駆動信号が非アクティブ状態になることを、各駆動信号がオフするともいう。また、以下、各ゲート部又は各トランジスタが導通状態になることを、各ゲート部又は各トランジスタがオンするともいい、各ゲート部又は各トランジスタが非導通状態になることを、各ゲート部又は各トランジスタがオフするともいう。

[0061] {単位画素100Aの動作}

次に、図5乃至図8のタイミングチャートを参照して、単位画素100Aの動作について説明する。

[0062] (単位画素100Aの露光開始時の第1の動作例)

まず、図5のタイミングチャートを参照して、単位画素100Aの露光開始時の第1の動作例について説明する。この処理は、例えば、画素アレイ部11の画素行毎、又は、複数の画素行毎に、所定の走査順で行われる。なお、図5には、水平同期信号XHS、駆動信号SEL、RST、FDG、TGL、TGS、FCGのタイミングチャートが示されている。

[0063] まず、時刻t1において、水平同期信号XHSが入力され、単位画素100Aの露光処理が開始する。

[0064] 次に、時刻t2において、駆動信号RST、FDGがオンし、リセットゲート部103、第3転送ゲート部102cがオンする。これにより、第1FD部105aと第2FD部105bのポテンシャルが結合され、結合した領域の電位が、電源電圧VDDのレベルにリセットされる。

[0065] 次に、時刻t3において、駆動信号TGLがオンし、第1転送ゲート部102aがオンする。これにより、第1光電変換部101aに蓄積されている電荷が、第1転送ゲート部102aを介して、第1FD部105aと第2FD部105bのポテンシャルが結合した領域に転送され、第1光電変換部101aがリセットされる。

[0066] 次に、時刻t4において、駆動信号TGLがオフし、第1転送ゲート部102aがオフする。これにより、第1光電変換部101aへの電荷の蓄積が開始され、露光期間が開始する。

[0067] 次に、時刻t5において、駆動信号TGS、FCGがオンし、第4転送ゲート部102d、第2転送ゲート部102bがオンする。これにより、電荷蓄積部104、第1FD部105a、及び、第2FD部105bのポテンシャルが結合する。また、第2光電変換部101bに蓄積されている電荷が、第4転送ゲート部102dを介して結合した領域に転送され、第2光電変換部101b及び電荷蓄積部104がリセットされる。

[0068] 次に、時刻 t 6 において、駆動信号 TGS がオフし、第 4 転送ゲート部 102d がオフする。これにより、第 2 光電変換部 101b への電荷の蓄積が開始される。

[0069] 次に、時刻 t 7 において、駆動信号 FCG がオフし、第 2 転送ゲート部 102b がオフする。これにより、電荷蓄積部 104 が、第 2 光電変換部 101b から溢れ、第 4 転送ゲート部 102d のオーバーフローパスを介して転送されてくる電荷の蓄積を開始する。

[0070] 次に、時刻 t 8 において、駆動信号 RST、FDG がオフし、リセットゲート部 103、第 3 転送ゲート部 102c がオフする。

[0071] そして、時刻 t 9 において、水平同期信号 XHS が入力される。

[0072] (単位画素 100A の読み出し時の第 1 の動作例)

次に、図 6 のタイミングチャートを参照して、単位画素 100A の画素信号の読み出し時の第 1 の動作例について説明する。この処理は、例えば、画素アレイ部 11 の画素行毎、又は、複数の画素行毎に、図 5 の処理が行われてから所定の時間後に所定の走査順で行われる。なお、図 6 には、水平同期信号 XHS、駆動信号 SEL、RST、FDG、TGL、TGS、FCG のタイミングチャートが示されている。

[0073] まず、時刻 t 21 において、水平同期信号 XHS が入力され、単位画素 100A の読み出し期間が開始する。

[0074] 次に、時刻 t 22 において、駆動信号 SEL、RST、FDG がオンし、選択トランジスタ 107、リセットゲート部 103、第 3 転送ゲート部 102c がオンする。これにより、単位画素 100A が選択状態になる。また、第 1 FD 部 105a と第 2 FD 部 105b のポテンシャルが結合され、結合した領域の電位が、電源電圧 VDD のレベルにリセットされる。

[0075] 次に、時刻 t 23 において、駆動信号 RST がオフし、リセットゲート部 103 がオフする。

[0076] 次に、時刻 t 23 と時刻 t 24 の間の時刻 t a において、第 1 FD 部 105a と第 2 FD 部 105b のポテンシャルが結合した領域の電位に基づく信

号NH2が、増幅トランジスタ106及び選択トランジスタ107を介して垂直信号線17に出力される。信号NH2は、第1FD部105aと第2FD部105bのポテンシャルを結合した領域のリセットした状態における電位に基づく信号となる。

[0077] なお、以下、信号NH2のことを、高感度リセット信号NH2とも称する。

[0078] 次に、時刻t24において、駆動信号FDGがオフし、第3転送ゲート部102cがオフする。これにより、第1FD部105aと第2FD部105bのポテンシャルの結合が解消される。

[0079] 次に、時刻t24と時刻t25の間の時刻tbにおいて、第1FD部105aの電位に基づく信号NH1が、増幅トランジスタ106及び選択トランジスタ107を介して垂直信号線17に出力される。信号NH1は、第1FD部105aのリセットした状態における電位に基づく信号となる。

[0080] なお、以下、信号NH1のことを、高感度リセット信号NH1とも称する。

[0081] 次に、時刻t25において、駆動信号TGLがオンし、第1転送ゲート部102aがオンする。これにより、露光期間中に第1光電変換部101aで生成され、蓄積された電荷が、第1転送ゲート部102aを介して第1FD部105aに転送される。

[0082] この時刻t25において、画素信号の読み出しが開始され、露光期間が終了する。

[0083] 次に、時刻t26において、駆動信号TGLがオフし、第1転送ゲート部102aがオフする。これにより、第1光電変換部101aから第1FD部105aへの電荷の転送が停止する。

[0084] 次に、時刻t26と時刻t27の間の時刻tcにおいて、第1FD部105aの電位に基づく信号SH1が、増幅トランジスタ106及び選択トランジスタ107を介して垂直信号線17に出力される。信号SH1は、露光期間中に第1光電変換部101aで生成され、蓄積された電荷が第1FD部1

05 aに蓄積された状態における第1FD部105 aの電位に基づく信号となる。

[0085] なお、以下、信号SH1のことを、高感度データ信号SH1とも称する。

[0086] 次に、時刻t27において、駆動信号FDG、TGLがオンし、第3転送ゲート部102 c、第1転送ゲート部102 aがオンする。これにより、第1FD部105 aと第2FD部105 bのポテンシャルが結合し、時刻t25から時刻t26の間に転送しきれずに第1光電変換部101 aに残っている電荷が、第1転送ゲート部102 aを介して、結合した領域に転送される。なお、高感度データ信号SH1の読み出し時には、取り扱う電荷量に対して電荷電圧変換する容量が小さいため、第1光電変換部101 aに電荷が残っていても問題にはならない。第1光電変換部101 aに残った電荷は、高感度データ信号SH2の読み出し時に電荷転送できればよく、第1光電変換部101 aに電荷を毀損することはない。

[0087] 次に、時刻t28において、駆動信号TGLがオフし、第1転送ゲート部102 aがオフする。これにより、第1光電変換部101 aから第1FD部105 aと第2FD部105 bのポテンシャルが結合した領域への電荷の転送が停止する。

[0088] 次に、時刻t28と時刻t29の間の時刻tdにおいて、第1FD部105 aと第2FD部105 bのポテンシャルを結合した領域の電位に基づく信号SH2が、増幅トランジスタ106及び選択トランジスタ107を介して垂直信号線17に出力される。信号SH2は、露光期間中に第1光電変換部101 aで生成され、蓄積された電荷が、第1FD部105 aと第2FD部105 bのポテンシャルを結合した領域に蓄積された状態における結合した領域の電位に基づく信号となる。従って、信号SH2の読み出し時に電荷電圧変換する容量は、第1FD部105 aと第2FD部105 bを合わせた容量となり、時刻tcにおける高感度データ信号SH1の読み出し時より大きくなる。

[0089] なお、以下、信号SH2のことを、高感度データ信号SH2とも称する。

- [0090] 次に、時刻 t_{29} において、駆動信号 RST がオンし、リセットゲート部 103 がオンする。これにより、第 1 FD 部 105 a と第 2 FD 部 105 b のポテンシャルを結合した領域の電位が、電源電圧 VDD のレベルにリセットされる。
- [0091] 次に、時刻 t_{30} において、駆動信号 SEL がオフし、選択トランジスタ 107 がオフする。これにより、単位画素 100 A が非選択状態になる。
- [0092] 次に、時刻 t_{31} において、駆動信号 RST がオフし、リセットゲート部 103 がオフする。
- [0093] 次に、時刻 t_{32} において、駆動信号 SEL、TGS、FCG がオンし、選択トランジスタ 107、第 4 転送ゲート部 102 d、第 2 転送ゲート部 102 b がオンする。これにより、単位画素 100 A が選択状態になる。また、電荷蓄積部 104、第 1 FD 部 105 a、及び、第 2 FD 部 105 b のポテンシャルが結合するとともに、第 2 光電変換部 101 b に蓄積されている電荷が、結合した領域に転送される。これにより、露光期間中に第 2 光電変換部 101 b 及び電荷蓄積部 104 に蓄積された電荷が、結合した領域に蓄積される。
- [0094] 次に、時刻 t_{33} において、駆動信号 TGS がオフし、第 4 転送ゲート部 102 d がオフする。これにより、第 2 光電変換部 101 b からの電荷の転送が停止する。
- [0095] 次に、時刻 t_{33} と時刻 t_{34} の間の時刻 t_e において、電荷蓄積部 104、第 1 FD 部 105 a、及び、第 2 FD 部 105 b のポテンシャルが結合した領域の電位に基づく信号 SL が、増幅トランジスタ 106 及び選択トランジスタ 107 を介して垂直信号線 17 に出力される。信号 SL は、露光期間中に第 2 光電変換部 101 b で生成され、第 2 光電変換部 101 b 及び電荷蓄積部 104 に蓄積された電荷が、電荷蓄積部 104、第 1 FD 部 105 a、及び、第 2 FD 部 105 b のポテンシャルが結合した領域に蓄積された状態における結合した領域の電位に基づく信号となる。従って、信号 SL の読み出し時に電荷電圧変換する容量は、電荷蓄積部 104、第 1 FD 部 10

5 a、及び、第2FD部105 bを合わせた容量となる。この容量は、時刻 t cにおける高感度データ信号SH1の読み出し時、及び、時刻 t dにおける高感度データ信号SH2の読み出し時より大きくなる。

[0096] なお、以下、信号SLのことを、低感度データ信号SLとも称する。

[0097] 次に、時刻 t 34において、駆動信号RSTがオンし、リセットゲート部103がオンする。これにより、電荷蓄積部104、第1FD部105 a、及び、第2FD部105 bのポテンシャルが結合した領域がリセットされる。

[0098] 次に、時刻 t 35において、駆動信号SEL、FCGがオフし、選択トランジスタ107、第2転送ゲート部102 bがオフする。これにより、単位画素100 Aが非選択状態になる。また、電荷蓄積部104のポテンシャルが、第1FD部105 a及び第2FD部105 bのポテンシャルから切り離される。

[0099] 次に、時刻 t 36において、駆動信号RSTがオフし、リセットゲート部103がオフする。

[0100] 次に、時刻 t 37において、駆動信号SEL、FCGがオンし、選択トランジスタ107、第2転送ゲート部102 bがオンする。これにより、単位画素100 Aが選択状態になる。また、電荷蓄積部104のポテンシャルが、第1FD部105 a及び第2FD部105 bのポテンシャルと結合する。

[0101] 次に、時刻 t 37と時刻 t 38の間の時刻 t fにおいて、電荷蓄積部104、第1FD部105 a、及び、第2FD部105 bのポテンシャルが結合した領域の電位に基づく信号NLが、増幅トランジスタ106及び選択トランジスタ107を介して垂直信号線17に出力される。この信号NLは、電荷蓄積部104、第1FD部105 a、及び、第2FD部105 bのポテンシャルが結合した領域のリセットされた状態における電位に基づく信号となる。

[0102] なお、以下、信号NLのことを、低感度リセット信号NLとも称する。

[0103] 次に、時刻 t 38において、駆動信号SEL、FDG、FCGがオフし、

選択トランジスタ107、第3転送ゲート部102c、第2転送ゲート部102bがオフする。これにより、単位画素100Aが非選択状態になる。また、電荷蓄積部104、第1FD部105a、及び、第2FD部105bのポテンシャルの結合が解消される。

[0104] 次に、時刻t39において、水平同期信号XHSが入力され、単位画素100Aの画素信号の読み出し期間が終了する。

[0105] (単位画素100Aの露光開始時の第2の動作例)

次に、図7のタイミングチャートを参照して、単位画素100Aの画素信号の露光開始時の第2の動作例について説明する。

[0106] 図7のタイミングチャートを図5のタイミングチャートと比較すると、駆動信号RSTの動作タイミングのみが異なる。具体的には、図7のタイミングチャートでは、駆動信号RSTは、オフすることなく、オンした状態が維持される。

[0107] (単位画素100Aの読み出し時の第2の動作例)

次に、図8のタイミングチャートを参照して、単位画素100Aの画素信号の読み出し時の第2の動作例について説明する。この処理は、例えば、画素アレイ部11の画素行毎、又は、複数の画素行毎に、図7の処理が行われてから所定の時間後に所定の走査順で行われる。

[0108] 図8のタイミングチャートを図6のタイミングチャートと比較すると、駆動信号RSTの動作タイミングのみが異なる。具体的には、図7を参照して上述したように、駆動信号RSTは、露光開始時にオンした状態が維持されるため、図6の例のように、時刻t22においてオンする必要はない。また、駆動信号RSTは、時刻t34においてオンされた後、そのままオンした状態が維持される。

[0109] <3. 第2の実施の形態>

次に、図9乃至図11を参照して、本技術の第2の実施の形態について説明する。

[0110] {単位画素100Bの回路構成}

図9は、図4の単位画素100Aの変形例である単位画素100Bの構成例を示す回路図である。なお、図中、図4と対応する部分には、同じ符号を付してあり、その説明は適宜省略する。

[0111] 単位画素100Bを図4の単位画素100Aと比較すると、第4転送ゲート部102dが削除されている点異なる。すなわち、第2光電変換部101bが、第4転送ゲート部102dを介さずに、電荷蓄積部104に直接接続されている。

[0112] {単位画素100Bの動作}

次に、図10及び図11のタイミングチャートを参照して、単位画素100Bの動作について説明する。

[0113] (単位画素100Bの露光開始時の動作例)

まず、図10のタイミングチャートを参照して、単位画素100Bの露光開始時の動作例について説明する。この処理は、例えば、画素アレイ部11の画素行毎、又は、複数の画素行毎に、所定の走査順で行われる。なお、図10には、水平同期信号XHS、駆動信号SEL、RST、FDG、TGL、FCGのタイミングチャートが示されている。

[0114] 時刻t1乃至時刻t4において、図5の時刻t1乃至t4と同様の動作が行われる。

[0115] 次に、時刻t5において、駆動信号FCGがオンし、第2転送ゲート部102bがオンする。これにより、電荷蓄積部104、第1FD部105a、及び、第2FD部105bのポテンシャルが結合する。また、電荷蓄積部104に蓄積されている電荷が、第4転送ゲート部102dを介して結合した領域に転送され、第2光電変換部101b及び電荷蓄積部104がリセットされる。

[0116] 次に、時刻t6において、駆動信号FCGがオフし、第2転送ゲート部102bがオフする。これにより、電荷蓄積部104は、第2光電変換部101bから転送された電荷の蓄積を開始する。

[0117] その後、時刻t7及び時刻t8において、図5の時刻t8及び時刻t9と

同様の動作が行われる。

[0118] (単位画素100Bの読み出し時の動作例)

次に、図11のタイミングチャートを参照して、単位画素100Bの画素信号の読み出し時の動作例について説明する。この処理は、例えば、画素アレイ部11の画素行毎、又は、複数の画素行毎に、図10の処理が行われてから所定の時間後に所定の走査順で行われる。なお、図11には、水平同期信号XHS、駆動信号SEL、RST、FDG、TGL、FCGのタイミングチャートが示されている。

[0119] 時刻t21乃至時刻t31において、図6の時刻t21乃至時刻t31と同様の動作が行われる。

[0120] 時刻t32において、駆動信号SEL、FCGがオンし、選択トランジスタ107、第2転送ゲート部102bがオンする。これにより、単位画素100Aが選択状態になる。また、電荷蓄積部104、第1FD部105a、及び、第2FD部105bのポテンシャルが結合するとともに、露光期間中に第2光電変換部101bで生成され、電荷蓄積部104に蓄積された電荷が、結合した領域に蓄積される。

[0121] その後、時刻te乃至時刻t38において、図6の時刻te乃至時刻t39と同様の動作が行われた後、単位画素100Bの画素信号の読み出し期間が終了する。

[0122] 単位画素100Bでは、第4転送ゲート部102dが削除されるので、単位画素100Bを構成する各素子の配置の面積効率が向上する。例えば、第1光電変換部101aの受光面の面積を拡大し、第1光電変換部101aの感度を向上させることが可能である。

[0123] なお、図10及び図11のタイミングチャートにおいて、駆動信号RSTの動作タイミングを、上述した図7及び図8の例と同様にすることが可能である。

[0124] <4. 第3の実施の形態>

次に、図12乃至図14を参照して、本技術の第3の実施の形態について

説明する。

[0125] {単位画素100Cの回路構成}

図12は、図1乃至図3の画素アレイ部11に配置される単位画素100Cの構成例を示す回路図である。なお、図中、図4と対応する部分には、同じ符号を付してあり、その説明は適宜省略する。

[0126] 単位画素100Cを図4の単位画素100Aと比較すると、電荷蓄積部104の対向電極の接続位置が異なる。すなわち、単位画素100Cにおいて、電荷蓄積部104の対向電極が可変電圧電源FCVDDに接続されている点が異なる。可変電圧電源FCVDDの電源電圧FCVDDは、例えば、Highレベルの電圧FCH、又は、Lowレベルの電圧FCLに設定される。例えば、電圧FCHは、電源電圧VDDとほぼ同じレベルに設定され、電圧FCLは、所定の中間電位に設定される。

[0127] {単位画素100Cの動作例}

次に、図13及び図14のタイミングチャートを参照して、単位画素100Cの動作について説明する。

[0128] (単位画素100Cの露光開始時の動作例)

まず、図13のタイミングチャートを参照して、単位画素100Cの露光開始時の動作例について説明する。この処理は、例えば、画素アレイ部11の画素行毎、又は、複数の画素行毎に、所定の走査順で行われる。なお、図13には、水平同期信号XHS、駆動信号SEL、RST、FDG、TGL、TGS、FCG、電源電圧FCVDDのタイミングチャートが示されている。

[0129] 図13のタイミングチャートを、図5のタイミングチャートと比較すると、電源電圧FCVDDの動作タイミングのみが異なる。

[0130] 具体的には、時刻t2において、電源電圧FCVDDが、電圧FCLから電圧FCHに設定された後、電圧FCHに設定された状態が維持され、時刻t8において、電源電圧FCVDDが、電圧FCHから電圧FCLに設定される。

[0131] (単位画素100Cの読み出し時の動作例)

次に、図14のタイミングチャートを参照して、単位画素100Cの画素信号の読み出し時の動作例について説明する。この処理は、例えば、画素アレイ部11の画素行毎、又は、複数の画素行毎に、図13の処理が行われてから所定の時間後に所定の走査順で行われる。なお、図14には、水平同期信号XHS、駆動信号SEL、RST、FDG、TGL、TGS、FCG、電源電圧FCVDDのタイミングチャートが示されている。

[0132] 図14のタイミングチャートを、図6のタイミングチャートと比較すると、電源電圧FCVDDの動作タイミングのみが異なる。

[0133] 具体的には、時刻t22において、電源電圧FCVDDが、電圧FCLから電圧FCHに設定された後、電圧FCHに設定された状態が維持され、時刻t38において、電源電圧FCVDDが、電圧FCHから電圧FCLに設定される。

[0134] このように、単位画素100Cでは、露光開始時及び読み出し時にのみ電源電圧FCVDDが電圧FCHに設定され、露光が開始されてから読み出しが開始されるまでの電荷蓄積部104に電荷が蓄積される期間中には、電源電圧FCVDDは電圧FCLに設定される。これにより、電荷蓄積部104に電荷が蓄積される期間中に電荷蓄積部104に印加される電界が緩和され、電荷蓄積部104に発生する暗電流が抑制される。

[0135] なお、図13及び図14のタイミングチャートにおいて、駆動信号RSTの動作タイミングを、上述した図7及び図8の例と同様にすることが可能である。

[0136] <5. 第4の実施の形態>

次に、図15乃至図17を参照して、本技術の第4の実施の形態について説明する。

[0137] {単位画素100Dの回路構成}

図15は、図1乃至図3の画素アレイ部11に配置される単位画素100Dの構成例を示す回路図である。なお、図中、図12と対応する部分には、

同じ符号を付してあり、その説明は適宜省略する。

[0138] 単位画素100Dを図12の単位画素100Cと比較すると、第4転送ゲート部102dが削除されている点異なる。すなわち、第2光電変換部101bが、第4転送ゲート部102dを介さずに、電荷蓄積部104に直接接続されている。また、単位画素100Dは、図9の単位画素100Bと比較して、電荷蓄積部104の対向電極が可変電圧電源FCVDDに接続されている点異なる。

[0139] {単位画素100Dの動作例}

次に、図16及び図17のタイミングチャートを参照して、単位画素100Dの動作について説明する。

[0140] (単位画素100Dの露光開始時の動作例)

まず、図16のタイミングチャートを参照して、単位画素100Dの露光開始時の動作例について説明する。この処理は、例えば、画素アレイ部11の画素行毎、又は、複数の画素行毎に、所定の走査順で行われる。なお、図16には、水平同期信号XHS、駆動信号SEL、RST、FDG、TGL、FCG、電源電圧FCVDDのタイミングチャートが示されている。

[0141] 図16のタイミングチャートを、図10のタイミングチャートと比較すると、電源電圧FCVDDの動作タイミングのみ異なる。

[0142] 具体的には、時刻t2において、電源電圧FCVDDが、電圧FCLから電圧FCHに設定された後、電圧FCHに設定された状態が維持され、時刻t7において、電源電圧FCVDDが、電圧FCHから電圧FCLに設定される。

[0143] (単位画素100Dの読み出し時の動作例)

次に、図17のタイミングチャートを参照して、単位画素100Dの画素信号の読み出し時の動作例について説明する。この処理は、例えば、画素アレイ部11の画素行毎、又は、複数の画素行毎に、図16の処理が行われてから所定の時間後に所定の走査順で行われる。なお、図17には、水平同期信号XHS、駆動信号SEL、RST、FDG、TGL、FCG、電源電圧

FCVDDのタイミングチャートが示されている。

[0144] 図17のタイミングチャートを、図11のタイミングチャートと比較すると、電源電圧FCVDDの動作タイミングのみが異なる。

[0145] 具体的には、時刻t22において、電源電圧FCVDDが、電圧FCLから電圧FCHに設定された後、電圧FCHに設定された状態が維持され、時刻t37において、電源電圧FCVDDが、電圧FCHから電圧FCLに設定される。

[0146] このように、単位画素100Dにおいても、単位画素100Cと同様に、露光が開始されてから読み出しが開始されるまでの電荷蓄積部104に電荷が蓄積される期間中に、電源電圧FCVDDが電圧FCLに設定される。これにより、電荷蓄積部104に電荷が蓄積される期間中に電荷蓄積部104に印加される電界が緩和され、電荷蓄積部104に発生する暗電流が抑制される。

[0147] なお、図16及び図17のタイミングチャートにおいて、駆動信号RSTの動作タイミングを、上述した図7及び図8の例と同様にすることが可能である。

[0148] <6. ノイズ除去処理及び演算処理に関する説明>

上述した単位画素100A乃至100Dからは、高感度リセット信号NH2、高感度リセット信号NH1、高感度データ信号SH1、高感度データ信号SH2、低感度データ信号SL、低感度リセット信号NLの順に、垂直信号線17に対して信号が出力される。そして、後段の信号処理部、例えば、図1乃至図3に示すカラム処理部13や信号処理部18において、それらの信号に対して所定のノイズ除去処理及び信号処理が行われる。以下、後段のカラム処理部13におけるノイズ除去処理及び信号処理部18における演算処理の例について説明する。

[0149] {ノイズ除去処理}

最初に、カラム処理部13によるノイズ除去処理について説明する。

[0150] (ノイズ除去処理の処理例1)

まず、ノイズ除去処理の処理例 1 について説明する。

[0151] 例えば、カラム処理部 13 は、高感度データ信号 S_{H1} と高感度リセット信号 N_{H1} との差分をとることにより、高感度差分信号 S_{NH1} を生成する。従って、高感度差分信号 $S_{NH1} = \text{高感度データ信号 } S_{H1} - \text{高感度リセット信号 } N_{H1}$ となる。

[0152] また、カラム処理部 13 は、高感度データ信号 S_{H2} と高感度リセット信号 N_{H2} との差分をとることにより、高感度差分信号 S_{NH2} を生成する。従って、高感度差分信号 $S_{NH2} = \text{高感度データ信号 } S_{H2} - \text{高感度リセット信号 } N_{H2}$ となる。

[0153] さらに、カラム処理部 13 は、低感度データ信号 S_L と低感度リセット信号 N_L との差分をとることにより、低感度差分信号 S_{NL} を生成する。従って、低感度差分信号 $S_{NL} = \text{低感度データ信号 } S_L - \text{低感度リセット信号 } N_L$ となる。

[0154] このように、処理例 1 では、低感度の信号 S_L 、 N_L に対しては、画素内の増幅トランジスタの閾値ばらつき等の画素固有の固定パターンノイズは除去されるもののリセットノイズは除去されない $DD S$ 処理が行われる。高感度の信号 S_{H1} 、 S_{H2} 、 N_{H1} 、 N_{H2} については、リセットノイズや画素内の増幅トランジスタの閾値ばらつき等の画素固有の固定パターンノイズが除去される $CD S$ 処理が行われる。

[0155] また、処理例 1 では、フレームメモリを用いる必要がない演算処理であることから、回路構成の簡略化、及び、低コスト化が図れる利点がある。

[0156] (ノイズ除去処理の処理例 2)

次に、ノイズ除去処理の処理例 2 について説明する。

[0157] 処理例 2 では、前のフレームの情報を用いるために、記憶手段、例えば、フレームメモリが必要になる。従って、処理例 2 の演算処理は、例えば、信号処理部 18 において、データ格納部 19 を記憶手段として用いたり、外部の DSP 回路において、フレームメモリを用いたりして行うことになる。

[0158] 具体的には、まず、カラム処理部 13 は、低感度データ信号 S_L と、前フ

レームにおける低感度リセット信号NL Aとの差分をとることにより、低感度差分信号SNLを生成する。従って、低感度差分信号SNL = 低感度データ信号SL - 低感度リセット信号NL Aとなる。

[0159] 次に、カラム処理部13は、高感度データ信号SH1と高感度リセット信号NH1との差分をとることにより、高感度差分信号SNH1を生成する。従って、高感度差分信号SNH1 = 高感度データ信号SH1 - 高感度リセット信号NH1となる。

[0160] また、カラム処理部13は、高感度データ信号SH2と高感度リセット信号NH2との差分をとることにより、高感度差分信号SNH2を生成する。従って、高感度差分信号SNH2 = 高感度データ信号SH2 - 高感度リセット信号NH2となる。

[0161] このように、処理例2では、低感度の信号SL、NLについても、リセットノイズや画素内の増幅トランジスタの閾値ばらつき等の画素固有の固定パターンノイズが除去されるCDS処理が行われる。これにより、フレームメモリ等の記憶手段が必要になるものの、処理例1に比べてリセットノイズを大幅に抑制できる利点がある。

[0162] {画素信号の演算処理}

次に、上述した第1乃至第3の実施の形態における信号処理部18の画素信号の演算処理について説明する。

[0163] (画素信号の演算処理の処理例1)

まず、画素信号の演算処理の処理例1について説明する。

[0164] 例えば、信号処理部18は、高感度差分信号SNH2が所定の範囲内となったときに、高感度差分信号SNH2と高感度差分信号SNH1の比を画素毎、複数画素毎、色毎、共有画素単位内の特定画素毎、もしくは全画素一律にゲインとして算出してゲインテーブルを生成する。そして、信号処理部18は、高感度差分信号SNH2と当該ゲインテーブルの積を高感度差分信号SNH2の補正值として算出する。

[0165] ここで、ゲインをG1、高感度差分信号SNH2の補正值(以下、補正高

感度差分信号と称する)を $SNH2'$ とすると、ゲイン G 及び補正高感度差分信号 $SNH2'$ は、次式(1)、(2)に基づいて求めることができる。

$$[0166] \quad G1 = SNH1 / SNH2 = (Cfd1 + Cfd2) / Cfd1 \quad \dots$$

$$(1)$$

$$SNH2' = G1 \times SNH2 \quad \dots (2)$$

[0167] ここで、 $Cfd1$ は第1FD部105aの容量値、 $Cfd2$ は第2FD部105bの容量値である。従って、ゲイン $G1$ は、高感度データ信号 $SH2$ 及び高感度リセット信号 $NH2$ の読み出し時と、高感度データ信号 $SH1$ 及び高感度リセット信号 $NH1$ の読み出し時における電荷電圧変換の容量比と等価である。

[0168] 次に、信号処理部18は、低感度差分信号 SNL が所定の範囲内となったときに、低感度差分信号 SNL と高感度差分信号 $SNH1$ の比を画素毎、複数画素毎、色毎、共有画素単位内の特定画素毎、もしくは全画素一律にゲインとして算出してゲインテーブルを生成する。そして、信号処理部18は、低感度差分信号 SNL と当該ゲインテーブルの積を低感度差分信号 SNL の補正值として算出する。

[0169] ここで、ゲインを $G2$ 、低感度差分信号 SNL の補正值(以下、補正低感度差分信号と称する)を SNL' とすると、ゲイン G 及び補正低感度差分信号 SNL' は、次式(3)、(4)に基づいて求めることができる。

$$[0170] \quad G2 = SNH1 / SNL = (Cfd1 + Cfd2 + Cfc) / Cfd1$$

$$\dots (3)$$

$$SNL' = G2 \times SNL \quad \dots (4)$$

[0171] ここで、 Cfc は電荷蓄積部104の容量値である。従って、ゲイン $G2$ は、低感度データ信号 SL 及び低感度リセット信号 NL の読み出し時と、高感度データ信号 $SH1$ 及び高感度リセット信号 $NH1$ の読み出し時における電荷電圧変換の容量比と等価である。

[0172] 次に、信号処理部18は、予め設定された所定の閾値 $Vt1$ 及び $Vt2$ を用いる。閾値 $Vt1$ は、光応答特性において、高感度差分信号 $SNH1$ が飽

和前かつ光応答特性がリニアな領域において予め設定される。閾値 V_{t2} は、光応答特性において、高感度差分信号 S_{NH2} が飽和前かつ光応答特性がリニアな領域において予め設定される。

[0173] そして、信号処理部 18 は、高感度差分信号 S_{NH1} が所定の閾値 V_{t1} を超えない場合、当該高感度差分信号 S_{NH1} を処理対象画素の画素信号 S_N として出力する。すなわち、 $S_{NH1} \leq V_{t1}$ の場合、画素信号 $S_N =$ 高感度差分信号 S_{NH1} となる。

[0174] 一方、信号処理部 18 は、高感度差分信号 S_{NH1} が所定の閾値 V_{t1} を超え、高感度差分信号 S_{NH2} が所定の閾値 V_{t2} を超えない場合、補正高感度差分信号 S_{NH2}' を処理対象画素の画素信号 S_N として出力する。すなわち、 $V_{t1} < S_{NH1}$ かつ $S_{NH2} \leq V_{t2}$ の場合、画素信号 $S_N =$ 補正高感度差分信号 S_{NH2}' となる。

[0175] また、信号処理部 18 は、高感度差分信号 S_{NH2} が所定の閾値 V_{t2} を超える場合、補正低感度差分信号 S_{NL}' を処理対象画素の画素信号 S_N として出力する。すなわち、 $V_{t2} < S_{NH2}$ の場合、画素信号 $S_N =$ 補正低感度差分信号 S_{NL}' となる。

[0176] 図 18 は、高感度差分信号 S_{NH2} を使用しない場合と使用した場合の画素信号 S_N の切り替えの様子を示すグラフである。図 18 の A は、高感度差分信号 S_{NH2} を使用しない場合のグラフであり、図 18 の B は、高感度差分信号 S_{NH2} を使用する場合のグラフである。

[0177] 高感度差分信号 S_{NH2} を使用しない場合、高感度差分信号 S_{NH1} が閾値 V_{t1} を超えたとき、画素信号 S_N が低感度差分信号 S_{NL} (より正確には、補正低感度差分信号 S_{NL}') に切り替えられる。しかし、切り替え時の光量に対する低感度差分信号 S_{NL} の値が小さいため、 S_N 比が大幅に低下し、画質が劣化する。

[0178] 一方、高感度差分信号 S_{NH2} を使用する場合、高感度差分信号 S_{NH1} が閾値 V_{t1} を超えたとき、画素信号 S_N が高感度差分信号 S_{NH2} (より正確には、補正高感度差分信号 S_{NH2}') に切り替えられる。ここで、切

り替え時の光量に対する高感度差分信号 S_{NH2} の値は、同じ光量に対する低感度差分信号 S_{NL} の値より大きく、 S/N 比の低下が抑制され、画質が良好に保たれる。また、高感度差分信号 S_{NH2} が閾値 V_{t2} を超えたとき、画素信号 S_N が低感度差分信号 S_{NL} （より正確には、補正低感度差分信号 S_{NL}' ）に切り替えられる。ここで、切り替え時の光量に対する低感度差分信号 S_{NL} の値は、高感度差分信号 S_{NH2} を用いない場合の切り替え時の光量に対する低感度差分信号 S_{NL} の値より大きく、 S/N 比の低下が抑制され、画質が良好に保たれる。

[0179]（画素信号の演算処理の処理例 2）

次に、画素信号の演算処理の処理例 2 について説明する。

[0180] 具体的には、信号処理部 18 は、高感度差分信号 S_{NH1} が所定の範囲内において、補正高感度差分信号 S_{NH2}' 、及び、高感度差分信号 S_{NH1} を予め設定された比率において合成し、画素信号 S_N として出力する。また、信号処理部 18 は、高感度差分信号 S_{NH2} が所定の範囲内において、補正低感度差分信号 S_{NL}' 、及び、補正高感度差分信号 S_{NH2}' を予め設定された比率において合成し、画素信号 S_N として出力する。

[0181] 例えば、信号処理部 18 は、上述した閾値 V_{t1} を基準として、高感度差分信号 S_{NH1} がその前後の範囲内において、次式 (5) 乃至 (11) のように、段階的に、補正高感度差分信号 S_{NH2}' 、及び、高感度差分信号 S_{NH1} の合成比率を変化させる。また、例えば、信号処理部 18 は、閾値 V_{t2} を基準として、高感度差分信号 S_{NH2} がその前後の範囲内において、次式 (11) 乃至 (17) のように、段階的に、補正低感度差分信号 S_{NL}' 、及び、補正高感度差分信号 S_{NH2}' の合成比率を変化させる。

[0182] $S_{NH1} < V_{t1} \times 0.90$ の場合

$$S_N = S_{NH1} \quad \dots (5)$$

[0183] $V_{t1} \times 0.90 \leq S_{NH1} < V_{t1} \times 0.94$ の場合

$$S_N = 0.9 \times S_{NH1} + 0.1 \times S_{NH2}' \quad \dots (6)$$

[0184] $V_{t1} \times 0.94 \leq S_{NH1} < V_{t1} \times 0.98$ の場合

$$SN = 0.7 \times SNH1 + 0.3 \times SNH2' \quad \dots (7)$$

[0185] $V_{t1} \times 0.98 \leq SNH1 < V_{t1} \times 1.02$ の場合

$$SN = 0.5 \times SNH1 + 0.5 \times SNH2' \quad \dots (8)$$

[0186] $V_{t1} \times 1.02 \leq SNH1 < V_{t1} \times 1.06$ の場合

$$SN = 0.3 \times SNH1 + 0.7 \times SNH2' \quad \dots (9)$$

[0187] $V_{t1} \times 1.06 \leq SNH1 < V_{t1} \times 1.10$ の場合

$$SN = 0.1 \times SNH1 + 0.9 \times SNH2' \quad \dots (10)$$

[0188] $V_{t1} \times 1.10 \leq SNH1$ かつ $SNH2 < V_{t2} \times 0.90$ の場合

$$SN = SNH2' \quad \dots (11)$$

[0189] $V_{t2} \times 0.90 \leq SNH2 < V_{t2} \times 0.94$ の場合

$$SN = 0.9 \times SNH2' + 0.1 \times SNL' \quad \dots (12)$$

[0190] $V_{t2} \times 0.94 \leq SNH2 < V_{t2} \times 0.98$ の場合

$$SN = 0.7 \times SNH2' + 0.3 \times SNL' \quad \dots (13)$$

[0191] $V_{t2} \times 0.98 \leq SNH2 < V_{t2} \times 1.02$ の場合

$$SN = 0.5 \times SNH2' + 0.5 \times SNL' \quad \dots (14)$$

[0192] $V_{t2} \times 1.02 \leq SNH2 < V_{t2} \times 1.06$ の場合

$$SN = 0.3 \times SNH2' + 0.7 \times SNL' \quad \dots (15)$$

[0193] $V_{t2} \times 1.06 \leq SNH2 < V_{t2} \times 1.10$ の場合

$$SN = 0.1 \times SNH2' + 0.9 \times SNL' \quad \dots (16)$$

[0194] $V_{t2} \times 1.10 \leq SNH2$ の場合

$$SN = SNL' \quad \dots (17)$$

[0195] なお、式(11)乃至(17)において、高感度差分信号 $SNH1$ に対する重みが0に設定され、式(5)及び式(17)において、補正高感度差分信号 $SNH2'$ に対する重みが0に設定され、式(5)及び式(11)において、補正低感度差分信号 SNL' に対する重みが0に設定されていると捉えれば、各式において、高感度差分信号 $SNH1$ 、補正高感度差分信号 $SNH2'$ 、及び、補正低感度差分信号 SNL' の3つの信号を設定された比率で合成し、画素信号 SN として出力していると捉えることができる。

- [0196] 以上のような演算処理を行うことにより、低照度時の信号から中照度時の信号、及び、中照度時の信号から高照度時の信号へより滑らかに切り替えることが出来る。
- [0197] また、CMOSイメージセンサ10、10A及び10Bでは、低感度の第2光電変換部101bに対して電荷蓄積部104を設けることにより、低感度データ信号SLが飽和するレベルを引き上げることができる。これにより、ダイナミックレンジの最小値を保持したまま、ダイナミックレンジの最大値を大きくすることができ、ダイナミックレンジを拡大することができる。
- [0198] 例えば、車載向けのイメージセンサにおいて、LED光源のように点滅する被写体を、点滅するタイミングによって撮像できないLEDフリッカという現象が発生する場合がある。このLEDフリッカは、例えば、従来のイメージセンサのダイナミックレンジが低く、被写体毎に露光時間を調整する必要があるために生じる。
- [0199] すなわち、従来のイメージセンサは、様々な照度の被写体に対応するため、低照度の被写体に対しては露光時間を長く、高照度の被写体に対しては露光時間を短くしている。これにより、低いダイナミックレンジでも様々な照度の被写体に対応することが可能になる。一方、露光時間に関わらず読み出し速度は一定であるため、読み出し時間よりも短い単位で露光時間を設定する場合、露光時間以外に光電変換部に入射した光は、光電変換されて電荷になるものの、読み出されることなく破棄される。
- [0200] 一方、CMOSイメージセンサ10、10A及び10Bでは、上述したようにダイナミックレンジを拡大することができ、露光時間を長く設定することができるため、LEDフリッカの発生を抑制することができる。
- [0201] また、CMOSイメージセンサ10、10A及び10Bでは、上述したように時分割方式や空間分割方式で分割数を増やした場合に発生するアーチファクトの発生や解像度の低下を防止することができる。
- [0202] さらに、上述したように、高感度の第1光電変換部101aに対する信号の読み出しを電荷電圧変換容量を切り替えて2度行い、2種類の高感度の信

号を用いることにより、信号の切り替え時のSN比の低下を抑制することができる。

[0203] なお、以上の説明では、高感度差分信号SNH1及び高感度差分信号SNH2に対して異なる閾値を用いる例を示したが、同じ閾値を用いるようにしてもよい。また、例えば、低感度差分信号SNLを閾値と比較することにより、信号の切り替えを行うようにしてもよい。

[0204] <7. 変形例>

以上の説明では、1画素内に感度が異なる2つの光電変換部を設ける例を示したが、1画素内に3つ以上の光電変換部を設けることも可能である。この場合、感度が最も高い光電変換部に電荷蓄積部を設けず、少なくとも感度が最も低い光電変換部に電荷蓄積部を設けるようにすればよい。また、少なくとも感度が最も高い光電変換部に対する信号の読み出しを、電荷電圧変換容量を切り替えて2度行うようにすればよい。さらに、この条件を満たしていれば、感度が同じ光電変換部を2つ以上設けることも可能である。

[0205] また、例えば、同じ光電変換部に対する信号の読み出しを、3以上の異なる電荷電圧変換容量で行うようにしてもよい。

[0206] さらに、図6、図8、図11、図14、及び、図17のタイミングチャートにおいて、高感度リセット信号NH2、高感度リセット信号NH1、高感度データ信号SH1、及び、高感度データ信号SH2の読み出しと、低感度データ信号SL及び低感度リセット信号NLの読み出しの順序を逆にすることも可能である。

[0207] また、上記実施形態では、単位画素が行列状に配置されてなるCMOSイメージセンサに適用した場合を例に挙げて説明したが、本技術はCMOSイメージセンサへの適用に限られるものではない。すなわち、本技術は、単位画素が行列状に2次元配置されてなるX-Yアドレス方式の固体撮像装置全般に対して適用可能である。

[0208] さらに、本技術は、可視光の入射光量の分布を検知して画像として撮像する固体撮像装置への適用に限らず、赤外線やX線、あるいは粒子等の入射量

の分布を画像として撮像する固体撮像装置全般に対して適用可能である。

[0209] なお、固体撮像装置はワンチップとして形成された形態であってもよいし、撮像部と、信号処理部又は光学系とがまとめてパッケージングされた撮像機能を有するモジュール状の形態であってもよい。

[0210] < 8. 固体撮像装置の使用例 >

図 19 は、上述の固体撮像装置の使用例を示す図である。

[0211] 上述した固体撮像装置は、例えば、以下のように、可視光や、赤外光、紫外光、X線等の光をセンシングする様々なケースに使用することができる。

[0212] ・デジタルカメラや、カメラ機能付きの携帯機器等の、鑑賞の用に供される画像を撮影する装置

・自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置

・ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、TVや、冷蔵庫、エアコンディショナ等の家電に供される装置

・内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置

・防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置

・肌を撮影する肌測定器や、頭皮を撮影するマイクロスコープ等の、美容の用に供され装置

・スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、スポーツの用に供される装置

・畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置

[0213] {撮像装置}

図 20 は、本技術を適用した電子機器の一例である撮像装置（カメラ装置）400の構成例を示すブロック図である。

- [0214] 図20に示すように、撮像装置400は、レンズ群401などを含む光学系、撮像素子402、カメラ信号処理部であるDSP回路403、フレームメモリ404、表示装置405、記録装置406、操作系407、及び、電源系408等を有している。そして、DSP回路403、フレームメモリ404、表示装置405、記録装置406、操作系407、及び、電源系408がバスライン409を介して相互に接続された構成となっている。
- [0215] レンズ群401は、被写体からの入射光（像光）を取り込んで撮像素子402の撮像面上に結像する。撮像素子402は、レンズ群401によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。
- [0216] 表示装置405は、液晶表示装置や有機EL（electro luminescence）表示装置等のパネル型表示装置から成り、撮像素子402で撮像された動画又は静止画を表示する。記録装置406は、撮像素子402で撮像された動画又は静止画を、メモリカードやビデオテープやDVD（Digital Versatile Disk）等の記録媒体に記録する。
- [0217] 操作系407は、ユーザによる操作の下に、本撮像装置400が持つ様々な機能について操作指令を発する。電源系408は、DSP回路403、フレームメモリ404、表示装置405、記録装置406、及び、操作系407の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。
- [0218] このような撮像装置400は、ビデオカメラやデジタルスチルカメラ、更には、スマートフォン、携帯電話機等のモバイル機器向けカメラモジュールに適用される。そして、この撮像装置400において、撮像素子402として、上述した各実施形態に係る固体撮像装置を用いることができる。これにより、撮像装置400の画質を向上させることができる。
- [0219] {移動体への応用例}
- また、例えば、本開示に係る技術（本技術）は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装

置として実現されてもよい。

[0220] 図21は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0221] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図21に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F (interface) 12053が図示されている。

[0222] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0223] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0224] 車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット1203

0には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0225] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0226] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0227] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0228] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御すること

により、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0229] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0230] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図21の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0231] 図22は、撮像部12031の設置位置の例を示す図である。

[0232] 図22では、車両12100は、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0233] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検

出に用いられる。

- [0234] なお、図22には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。
- [0235] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。
- [0236] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的変化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。
- [0237] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュー

タ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0238] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0239] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部12031に適用され得る。具体的には、例えば、図1乃至図3のCMOSイメージセンサ10乃至CMOSイメージセンサ10Bは、撮像部12031に適用することができる。撮像部12031に本開示に係る技術を適用することにより、例えば、撮像部12031のダイナミックレンジを拡大することができる。その結果、例えば、LEDフリッカの発生、アーチファクトの発生、解像度の低下等を抑制することができる。

[0240] なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0241] また、例えば、本技術は以下のような構成も取ることができる。

[0242] (1)

複数の単位画素が配置されている画素アレイ部と、

前記単位画素の動作を制御する駆動部と

を備え、

前記単位画素は、

第1の光電変換部と、

前記第1の光電変換部より感度が低い第2の光電変換部と、

前記第2の光電変換部が生成した電荷を蓄積する電荷蓄積部と、

第1の電荷電圧変換部と、

第2の電荷電圧変換部と、

前記第1の光電変換部から前記第1の電荷電圧変換部に電荷を転送する

第1の転送ゲート部と、

前記第2の電荷電圧変換部と前記電荷蓄積部のポテンシャルを結合する

第2の転送ゲート部と、

前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合する第3の転送ゲート部と

を備え、

前記駆動部は、前記第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する

固体撮像装置。

(2)

前記駆動部は、前記第 1 の電荷電圧変換部をリセットした状態における第 1 のリセット信号、並びに、前記第 1 の電荷電圧変換部と前記第 2 の電荷電圧変換部のポテンシャルを結合した領域をリセットした状態における第 2 のリセット信号を読み出すように制御する

前記（1）に記載の固体撮像装置。

（3）

前記駆動部は、前記第 1 の電荷電圧変換部、前記第 2 の電荷電圧変換部、及び、前記電荷蓄積部のポテンシャルを結合した領域に前記第 2 の電荷を蓄積した状態において前記第 3 のデータ信号を読み出すとともに、前記第 1 の電荷電圧変換部、前記第 2 の電荷電圧変換部、及び、前記電荷蓄積部のポテンシャルを結合した領域をリセットした状態における第 3 のリセット信号を読み出すように制御する

前記（2）に記載の固体撮像装置。

（4）

前記第 1 のデータ信号と前記第 1 のリセット信号との差分である第 1 の差分信号、前記第 2 のデータ信号と前記第 2 のリセット信号との差分である第 2 の差分信号、及び、前記第 3 のデータ信号と前記第 3 のリセット信号との差分である第 3 の差分信号を生成する信号処理部を

さらに備える前記（3）に記載の固体撮像装置。

（5）

前記信号処理部は、前記第 1 の差分信号の値が所定の第 1 の閾値以下の場合、前記第 1 の差分信号を前記単位画素の画素信号に用い、前記第 1 の差分信号の値が前記第 1 の閾値を超え、前記第 2 の差分信号の値が所定の第 2 の閾値以下の場合、前記第 2 の差分信号を前記単位画素の画素信号に用い、前記第 2 の差分信号の値が前記第 2 の閾値を超える場合、前記第 3 の差分信号を前記単位画素の画素信号に用いる

前記（4）に記載の固体撮像装置。

（6）

前記信号処理部は、前記第1の差分信号、前記第2の差分信号、及び、前記第3の差分信号のうち少なくとも1つの値に基づいて設定した合成比率で前記第1の差分信号、前記第2の差分信号、及び、前記第3の差分信号を合成することにより、前記単位画素の画素信号を生成する

前記(4)に記載の固体撮像装置。

(7)

前記駆動部は、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域をリセットした状態において、前記第2のリセット信号を読み出し、次に、前記第3の転送ゲート部を非導通状態にした状態において、前記第1のリセット信号を読み出し、次に、前記第1の転送ゲート部を導通状態にし、前記第1の電荷を前記第1の電荷電圧変換部に転送した状態において、前記第1のデータ信号を読み出し、次に、前記第3の転送ゲート部を導通状態にした状態において、前記第2のデータ信号を読み出すように制御する

前記(2)乃至(6)のいずれかに記載の固体撮像装置。

(8)

前記駆動部は、前記第1の電荷電圧変換部、前記第2の電荷電圧変換部、及び、前記電荷蓄積部のポテンシャルを結合した領域に前記第2の電荷を蓄積した状態において前記第3のデータ信号を読み出すように制御する

前記(1)又は(2)に記載の固体撮像装置。

(9)

前記単位画素は、

前記第2の光電変換部から前記電荷蓄積部に電荷を転送する第4の転送ゲート部と、

前記第4の転送ゲート部のゲート電極の下部に形成され、前記第2の光電変換部から溢れた電荷を前記電荷蓄積部に転送するオーバーフローパスとをさらに備える前記(1)乃至(8)のいずれかに記載の固体撮像装置。

(10)

前記第2の光電変換部と前記電荷蓄積部とが転送ゲート部を介さずに接続されている

前記(1)乃至(8)のいずれかに固体撮像装置。

(11)

前記電荷蓄積部の対向電極を可変電圧電源に接続し、

前記駆動部は、前記電荷蓄積部に電荷を蓄積する期間において、前記電荷蓄積部に蓄積された電荷に基づく信号を読み出す期間より、前記電荷蓄積部の対向電極に印加される電圧を低くする

前記(1)乃至(10)のいずれかに記載の固体撮像装置。

(12)

所定の電圧の電源と前記第2の電荷電圧変換部との間に接続されているリセットゲート部を

さらに備える前記(1)乃至(11)のいずれかに記載の固体撮像装置。

(13)

複数の単位画素が配置されている画素アレイ部と、

前記単位画素の動作を制御する駆動部と

を備え、

前記単位画素は、

第1の光電変換部と、

前記第1の光電変換部より感度が低い第2の光電変換部と、

前記第2の光電変換部が生成した電荷を蓄積する電荷蓄積部と、

第1の電荷電圧変換部と、

第2の電荷電圧変換部と、

前記第1の光電変換部から前記第1の電荷電圧変換部に電荷を転送する第1の転送ゲート部と、

前記第2の電荷電圧変換部と前記電荷蓄積部のポテンシャルを結合する第2の転送ゲート部と、

前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャル

を結合する第3の転送ゲート部と

を備える固体撮像装置が、

前記第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する固体撮像装置の駆動方法。

(14)

複数の単位画素が配置されている画素アレイ部と、

前記単位画素の動作を制御する駆動部と

を備え、

前記単位画素は、

第1の光電変換部と、

前記第1の光電変換部より感度が低い第2の光電変換部と、

前記第2の光電変換部が生成した電荷を蓄積する電荷蓄積部と、

第1の電荷電圧変換部と、

第2の電荷電圧変換部と、

前記第1の光電変換部から前記第1の電荷電圧変換部に電荷を転送する第1の転送ゲート部と、

前記第2の電荷電圧変換部と前記電荷蓄積部のポテンシャルを結合する第2の転送ゲート部と、

前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合する第3の転送ゲート部と

を備え、

前記第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を

蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する固体撮像装置と、

前記固体撮像装置からの信号を処理する信号処理装置と
を備える電子機器。

符号の説明

[0243] 10, 10A, 10B CMOSイメージセンサ, 11 画素アレイ部, 12 垂直駆動部, 13 カラム処理部, 14 水平駆動部, 15 システム制御部, 16 画素駆動線, 17 垂直信号線, 18 信号処理部, 19 データ格納部, 100A乃至100D 単位画素, 101a 第1光電変換部, 101b 第2光電変換部, 102a乃至102d 第1乃至第4転送ゲート部, 103 リセットゲート部, 104 電荷蓄積部, 105a 第1FD部, 105b 第2FD部, 106 増幅トランジスタ, 107 選択トランジスタ, 400 撮像装置, 402 撮像素子, 403 DSP回路

請求の範囲

[請求項1]

複数の単位画素が配置されている画素アレイ部と、
前記単位画素の動作を制御する駆動部と
を備え、
前記単位画素は、
第1の光電変換部と、
前記第1の光電変換部より感度が低い第2の光電変換部と、
前記第2の光電変換部が生成した電荷を蓄積する電荷蓄積部と、
第1の電荷電圧変換部と、
第2の電荷電圧変換部と、
前記第1の光電変換部から前記第1の電荷電圧変換部に電荷を転送する第1の転送ゲート部と、
前記第2の電荷電圧変換部と前記電荷蓄積部のポテンシャルを結合する第2の転送ゲート部と、
前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合する第3の転送ゲート部と
を備え、
前記駆動部は、前記第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する
固体撮像装置。

[請求項2]

前記駆動部は、前記第1の電荷電圧変換部をリセットした状態における第1のリセット信号、並びに、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域をリセットした状態における第2のリセット信号を読み出すように制御する

請求項 1 に記載の固体撮像装置。

[請求項3] 前記駆動部は、前記第 1 の電荷電圧変換部、前記第 2 の電荷電圧変換部、及び、前記電荷蓄積部のポテンシャルを結合した領域に前記第 2 の電荷を蓄積した状態において前記第 3 のデータ信号を読み出すとともに、前記第 1 の電荷電圧変換部、前記第 2 の電荷電圧変換部、及び、前記電荷蓄積部のポテンシャルを結合した領域をリセットした状態における第 3 のリセット信号を読み出すように制御する

請求項 2 に記載の固体撮像装置。

[請求項4] 前記第 1 のデータ信号と前記第 1 のリセット信号との差分である第 1 の差分信号、前記第 2 のデータ信号と前記第 2 のリセット信号との差分である第 2 の差分信号、及び、前記第 3 のデータ信号と前記第 3 のリセット信号との差分である第 3 の差分信号を生成する信号処理部を

さらに備える請求項 3 に記載の固体撮像装置。

[請求項5] 前記信号処理部は、前記第 1 の差分信号の値が所定の第 1 の閾値以下の場合、前記第 1 の差分信号を前記単位画素の画素信号に用い、前記第 1 の差分信号の値が前記第 1 の閾値を超え、前記第 2 の差分信号の値が所定の第 2 の閾値以下の場合、前記第 2 の差分信号を前記単位画素の画素信号に用い、前記第 2 の差分信号の値が前記第 2 の閾値を超える場合、前記第 3 の差分信号を前記単位画素の画素信号に用いる

請求項 4 に記載の固体撮像装置。

[請求項6] 前記信号処理部は、前記第 1 の差分信号、前記第 2 の差分信号、及び、前記第 3 の差分信号のうち少なくとも 1 つの値に基づいて設定した合成比率で前記第 1 の差分信号、前記第 2 の差分信号、及び、前記第 3 の差分信号を合成することにより、前記単位画素の画素信号を生成する

請求項 4 に記載の固体撮像装置。

[請求項7] 前記駆動部は、前記第 1 の電荷電圧変換部と前記第 2 の電荷電圧変

換部のポテンシャルを結合した領域をリセットした状態において、前記第2のリセット信号を読み出し、次に、前記第3の転送ゲート部を非導通状態にした状態において、前記第1のリセット信号を読み出し、次に、前記第1の転送ゲート部を導通状態にし、前記第1の電荷を前記第1の電荷電圧変換部に転送した状態において、前記第1のデータ信号を読み出し、次に、前記第3の転送ゲート部を導通状態にした状態において、前記第2のデータ信号を読み出すように制御する

請求項2に記載の固体撮像装置。

[請求項8] 前記駆動部は、前記第1の電荷電圧変換部、前記第2の電荷電圧変換部、及び、前記電荷蓄積部のポテンシャルを結合した領域に前記第2の電荷を蓄積した状態において前記第3のデータ信号を読み出すように制御する

請求項1に記載の固体撮像装置。

[請求項9] 前記単位画素は、

前記第2の光電変換部から前記電荷蓄積部に電荷を転送する第4の転送ゲート部と、

前記第4の転送ゲート部のゲート電極の下部に形成され、前記第2の光電変換部から溢れた電荷を前記電荷蓄積部に転送するオーバーフローパスと

をさらに備える請求項1に記載の固体撮像装置。

[請求項10] 前記第2の光電変換部と前記電荷蓄積部とが転送ゲート部を介さずに接続されている

請求項1に記載の固体撮像装置。

[請求項11] 前記電荷蓄積部の対向電極を可変電圧電源に接続し、

前記駆動部は、前記電荷蓄積部に電荷を蓄積する期間において、前記電荷蓄積部に蓄積された電荷に基づく信号を読み出す期間より、前記電荷蓄積部の対向電極に印加される電圧を低くする

請求項1に記載の固体撮像装置。

- [請求項12] 所定の電圧の電源と前記第2の電荷電圧変換部との間に接続されているリセットゲート部を
さらに備える請求項1に記載の固体撮像装置。
- [請求項13] 複数の単位画素が配置されている画素アレイ部と、
前記単位画素の動作を制御する駆動部と
を備え、
前記単位画素は、
第1の光電変換部と、
前記第1の光電変換部より感度が低い第2の光電変換部と、
前記第2の光電変換部が生成した電荷を蓄積する電荷蓄積部と、
第1の電荷電圧変換部と、
第2の電荷電圧変換部と、
前記第1の光電変換部から前記第1の電荷電圧変換部に電荷を転送する第1の転送ゲート部と、
前記第2の電荷電圧変換部と前記電荷蓄積部のポテンシャルを結合する第2の転送ゲート部と、
前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合する第3の転送ゲート部と
を備える固体撮像装置が、
前記第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する
固体撮像装置の駆動方法。
- [請求項14] 複数の単位画素が配置されている画素アレイ部と、
前記単位画素の動作を制御する駆動部と

を備え、

前記単位画素は、

第1の光電変換部と、

前記第1の光電変換部より感度が低い第2の光電変換部と、

前記第2の光電変換部が生成した電荷を蓄積する電荷蓄積部と、

第1の電荷電圧変換部と、

第2の電荷電圧変換部と、

前記第1の光電変換部から前記第1の電荷電圧変換部に電荷を転送する第1の転送ゲート部と、

前記第2の電荷電圧変換部と前記電荷蓄積部のポテンシャルを結合する第2の転送ゲート部と、

前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合する第3の転送ゲート部と

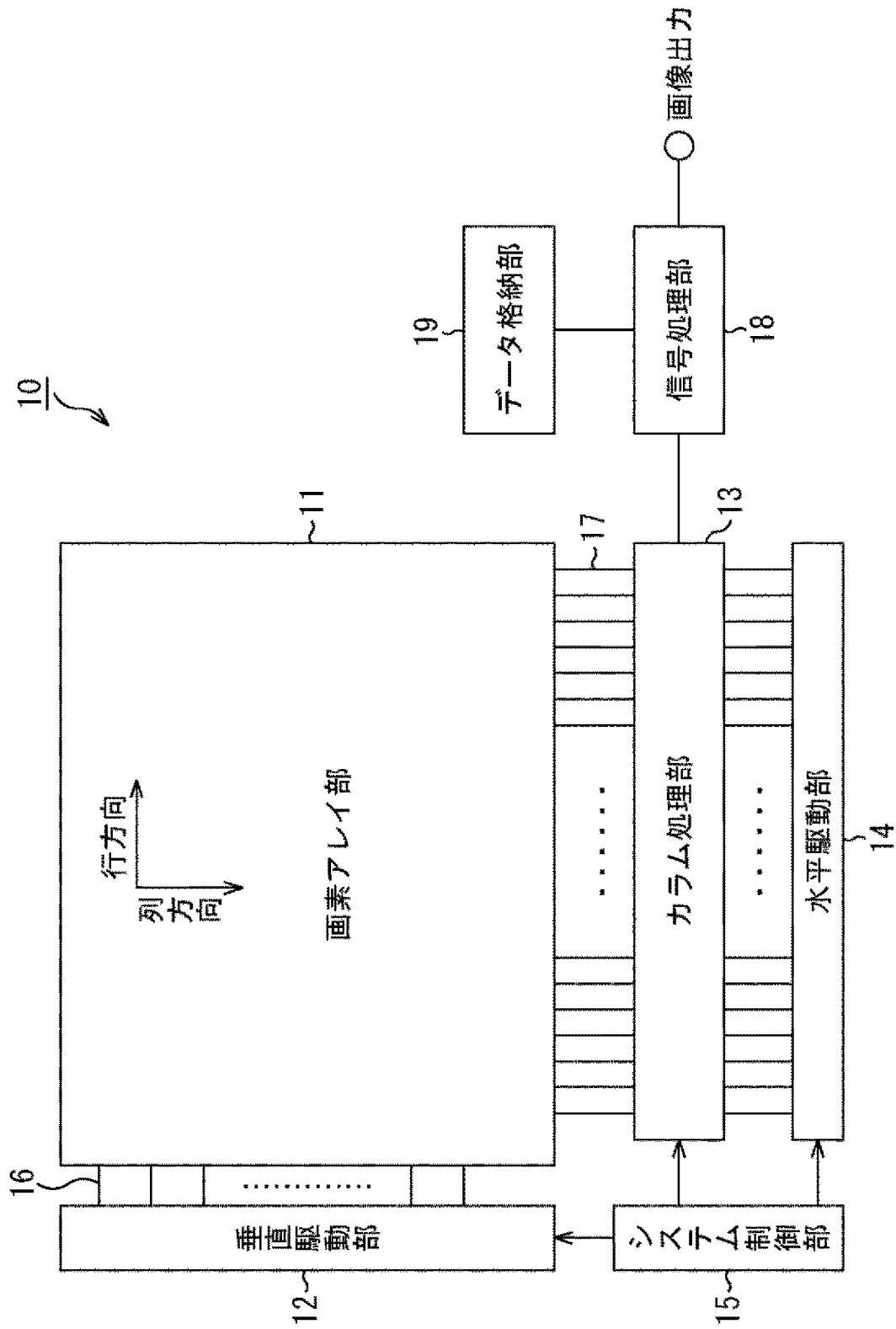
を備え、

前記第1の光電変換部が生成した第1の電荷を前記第1の電荷電圧変換部に蓄積した状態における第1のデータ信号、前記第1の電荷電圧変換部と前記第2の電荷電圧変換部のポテンシャルを結合した領域に前記第1の電荷を蓄積した状態における第2のデータ信号、並びに、前記第2の光電変換部が生成した第2の電荷に基づく第3のデータ信号を読み出すように制御する固体撮像装置と、

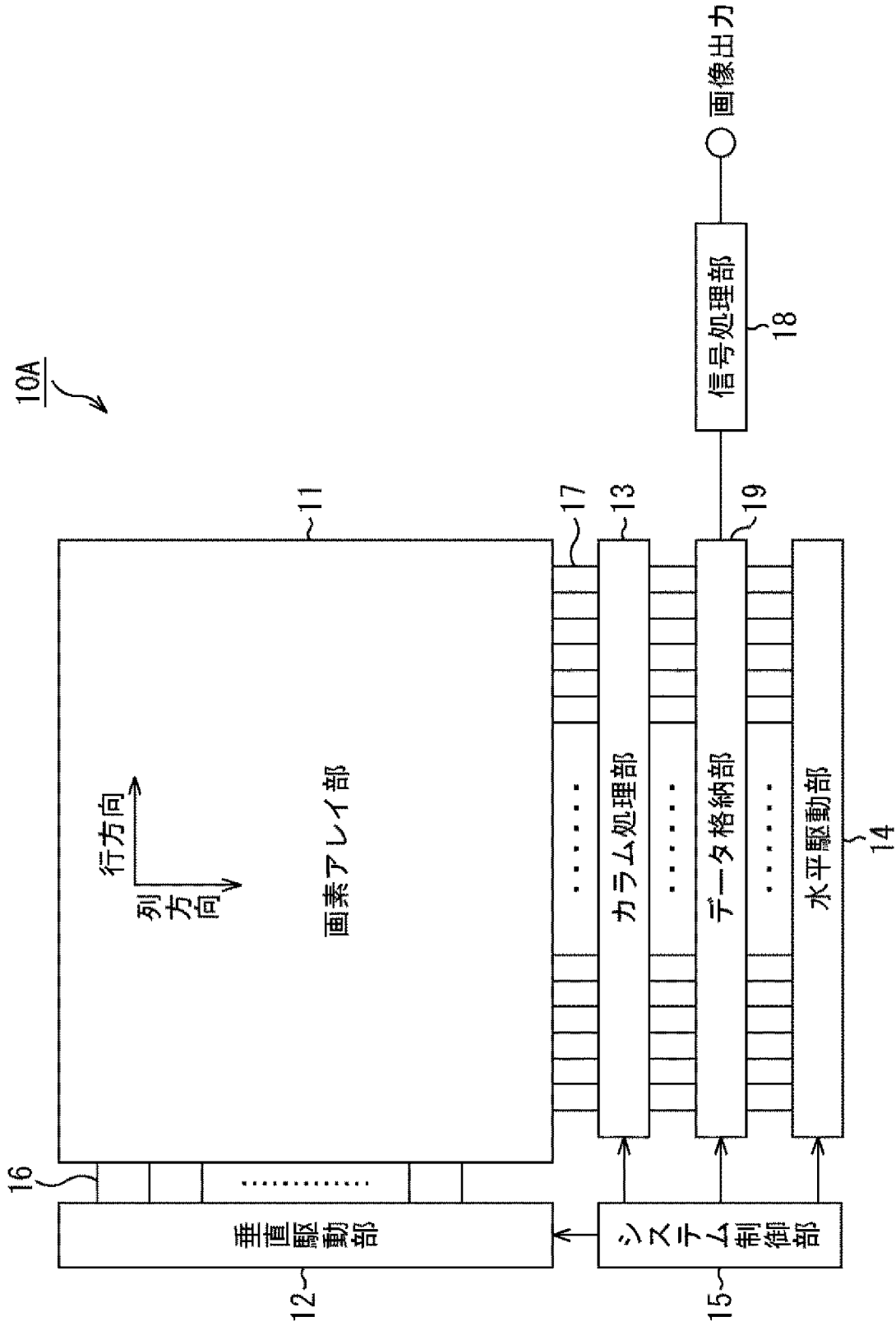
前記固体撮像装置からの信号を処理する信号処理装置と

を備える電子機器。

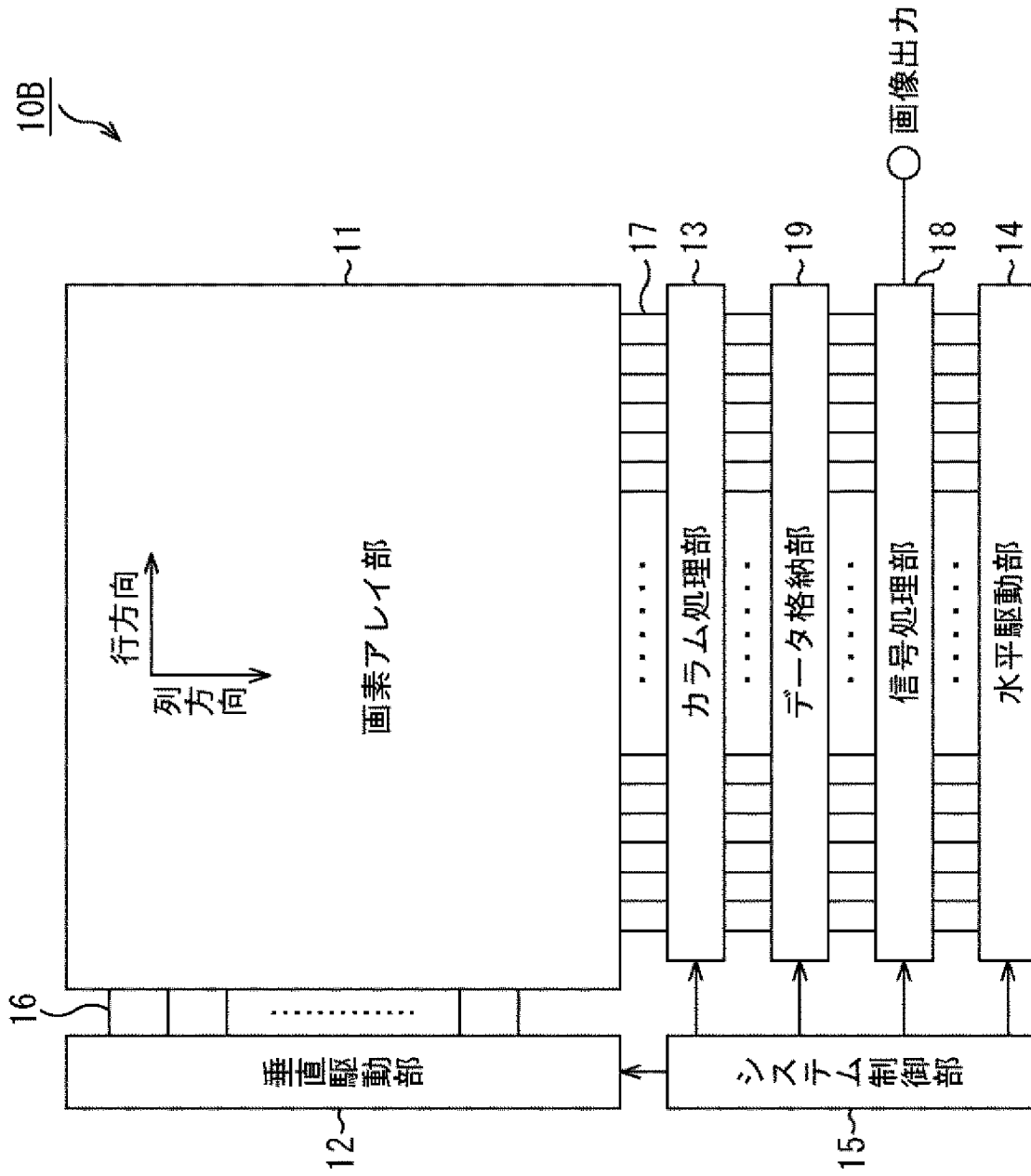
[図1]
FIG. 1

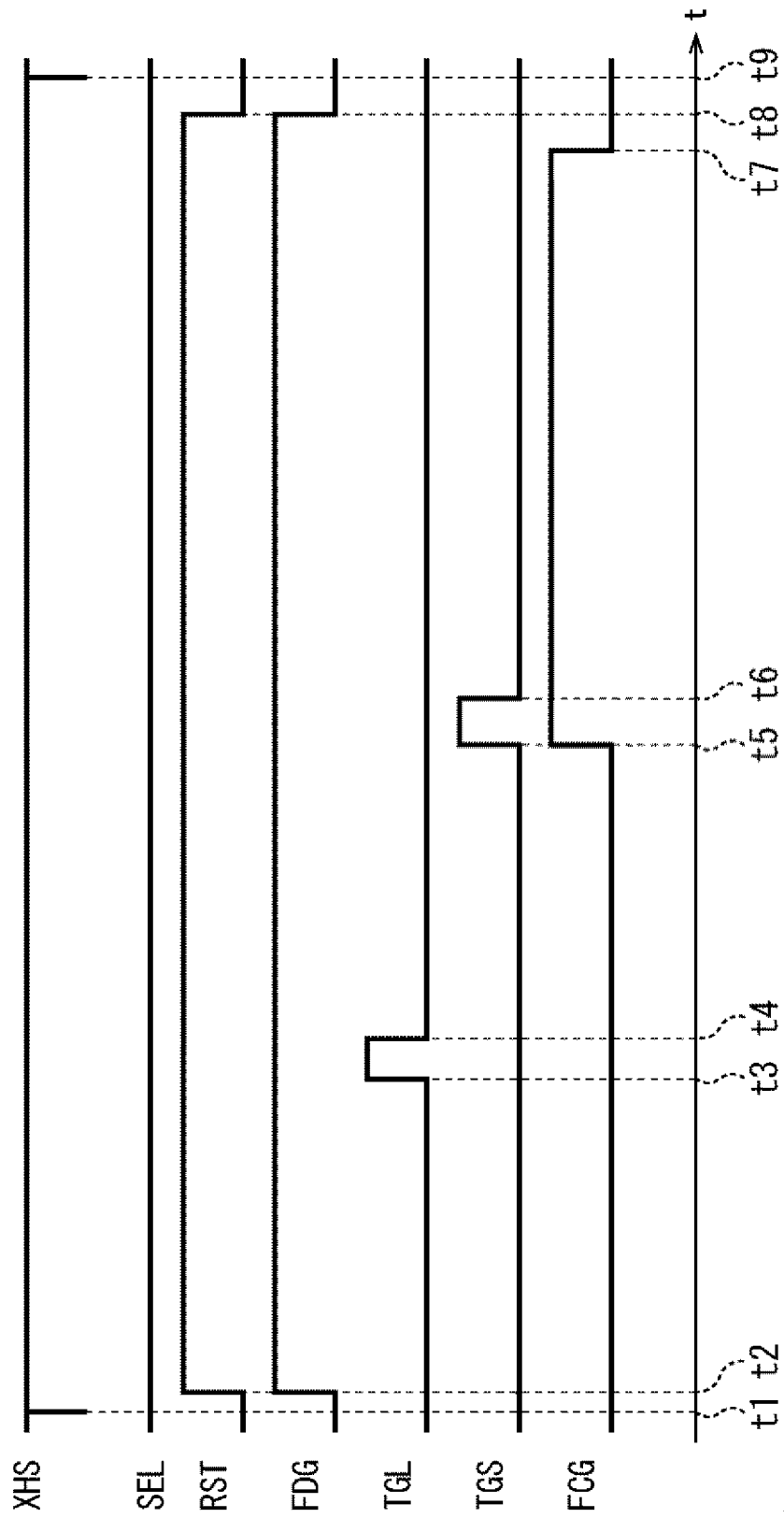


[図2]
FIG. 2

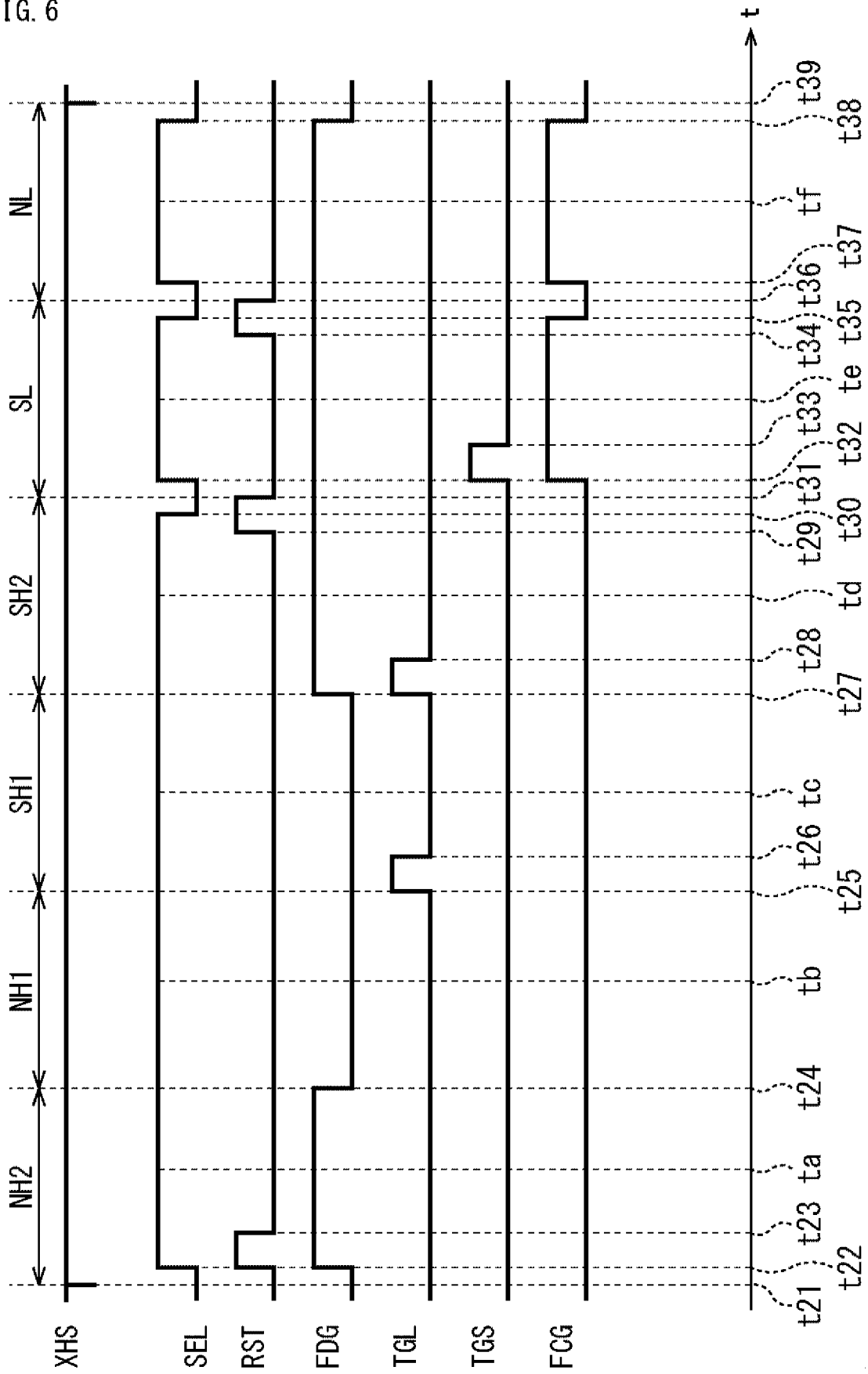


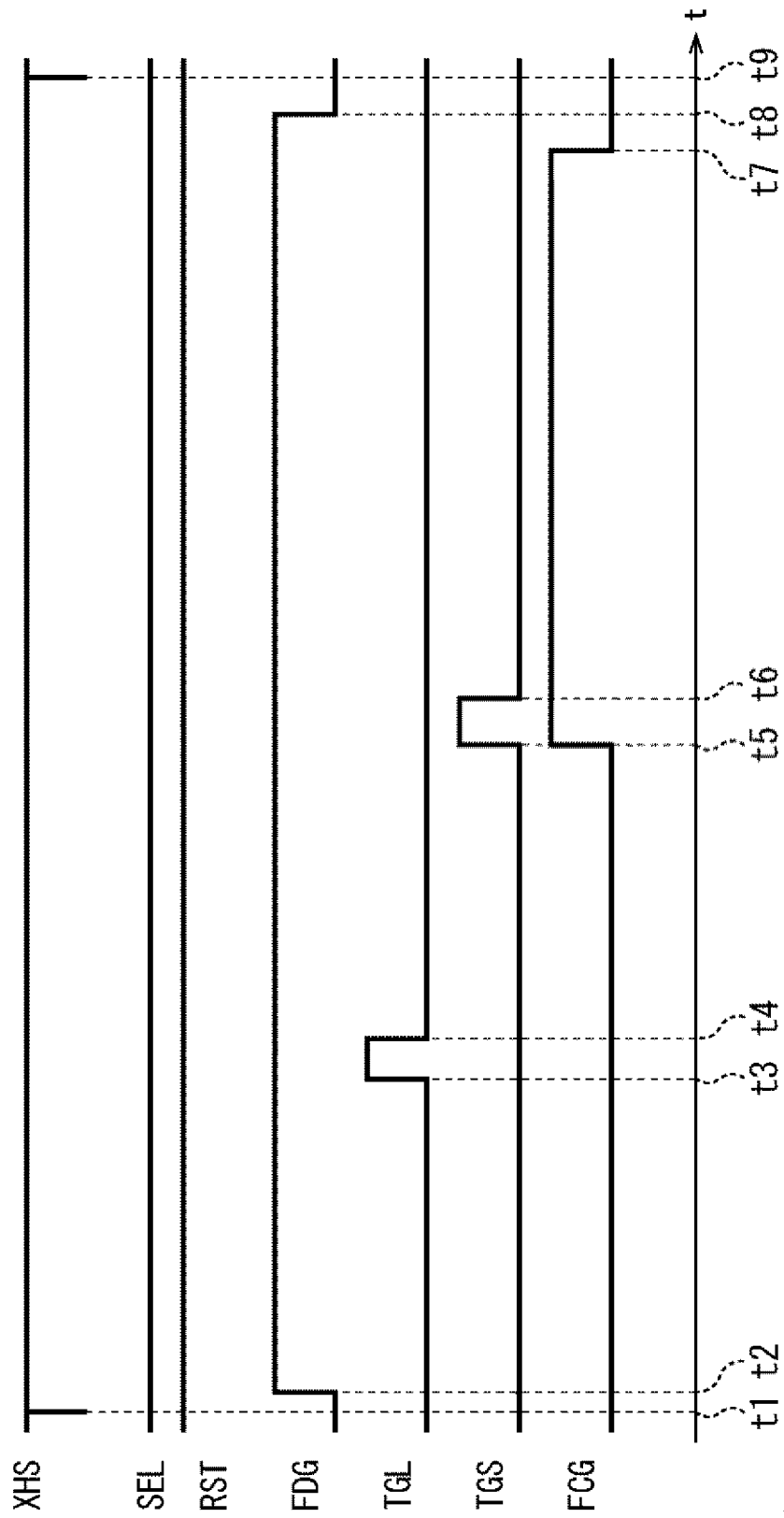
[図3]
FIG. 3



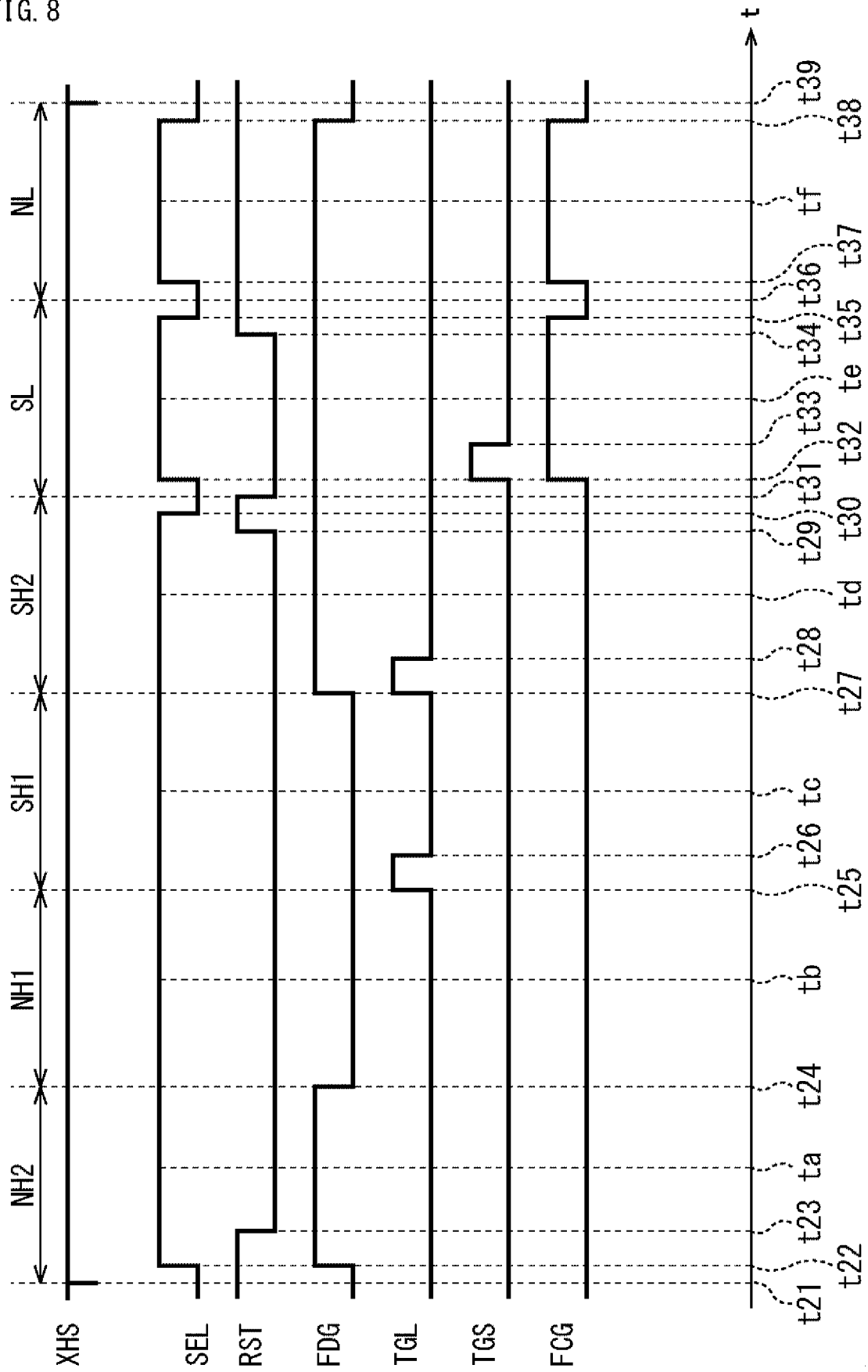
[図5]
FIG. 5

[図6]
FIG. 6

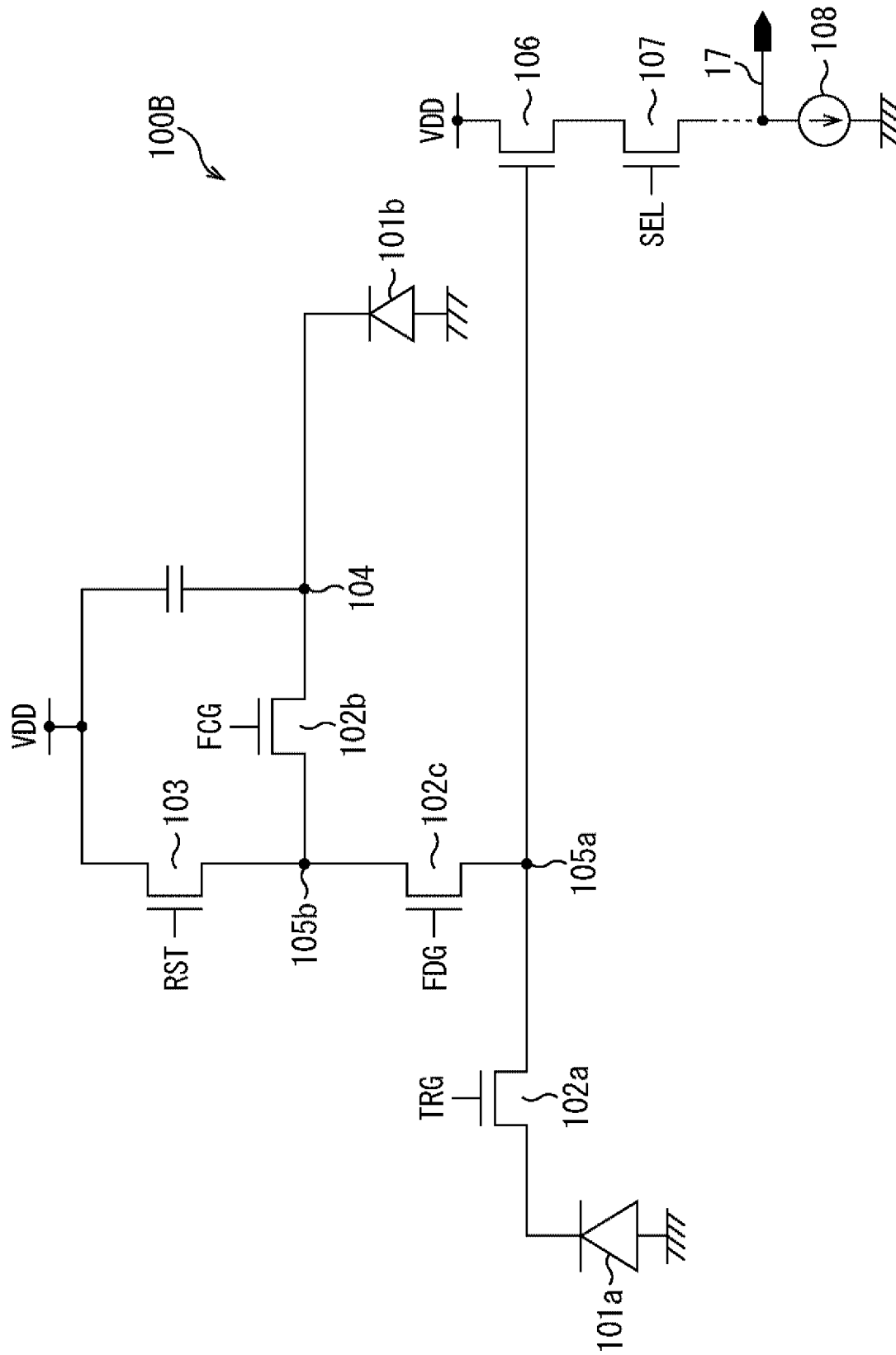


[図7]
FIG. 7

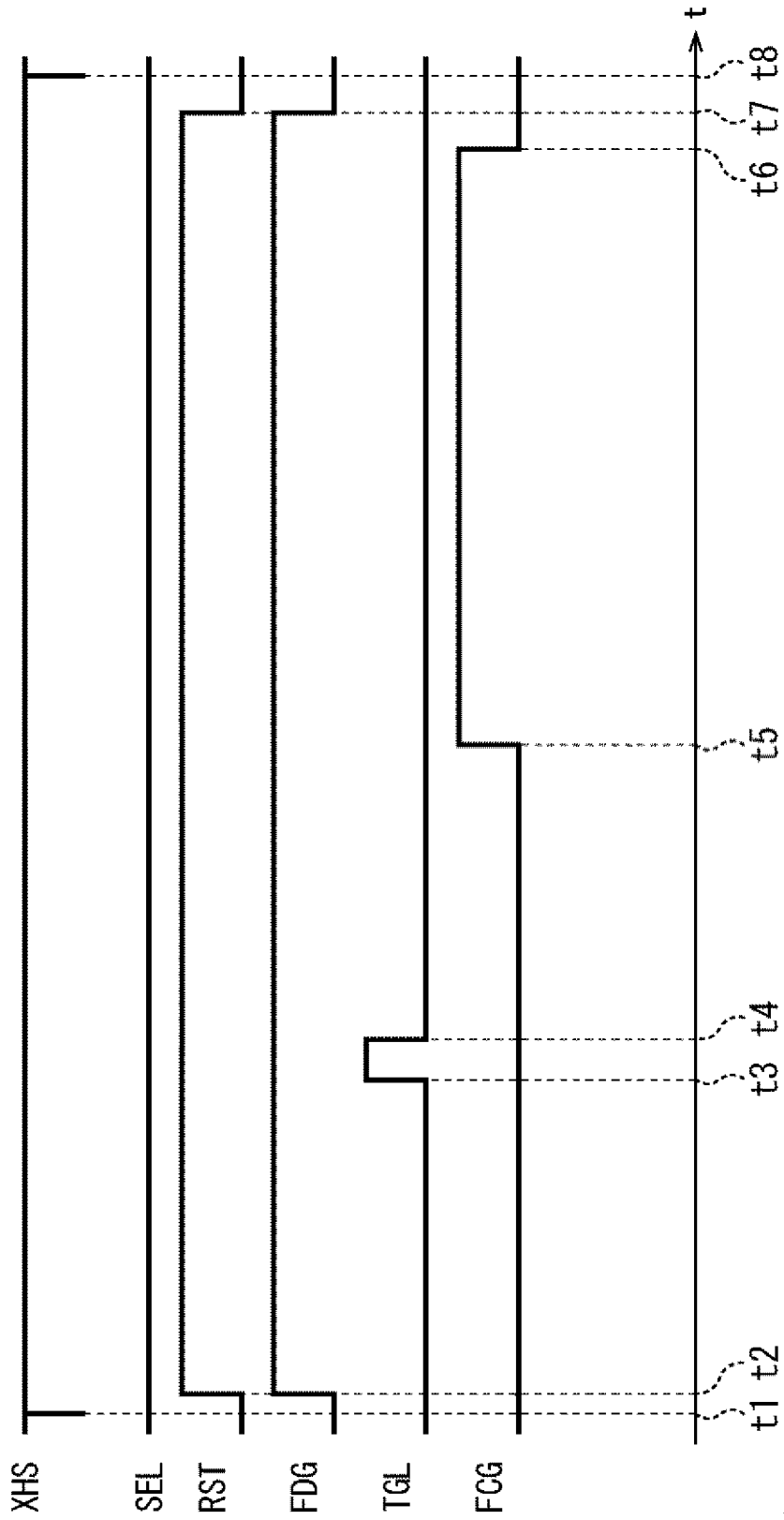
[図8]
FIG. 8



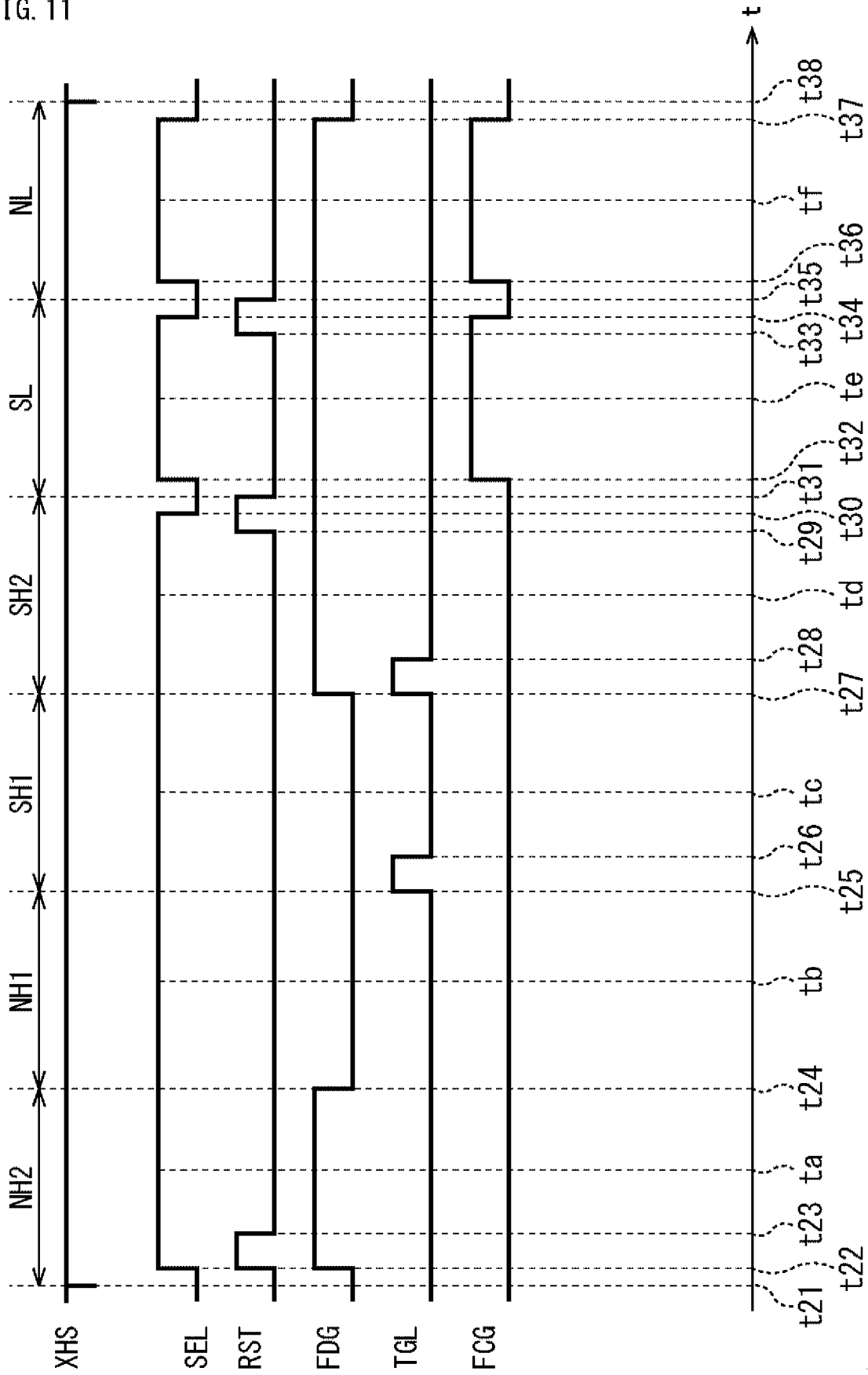
[図9]
FIG. 9



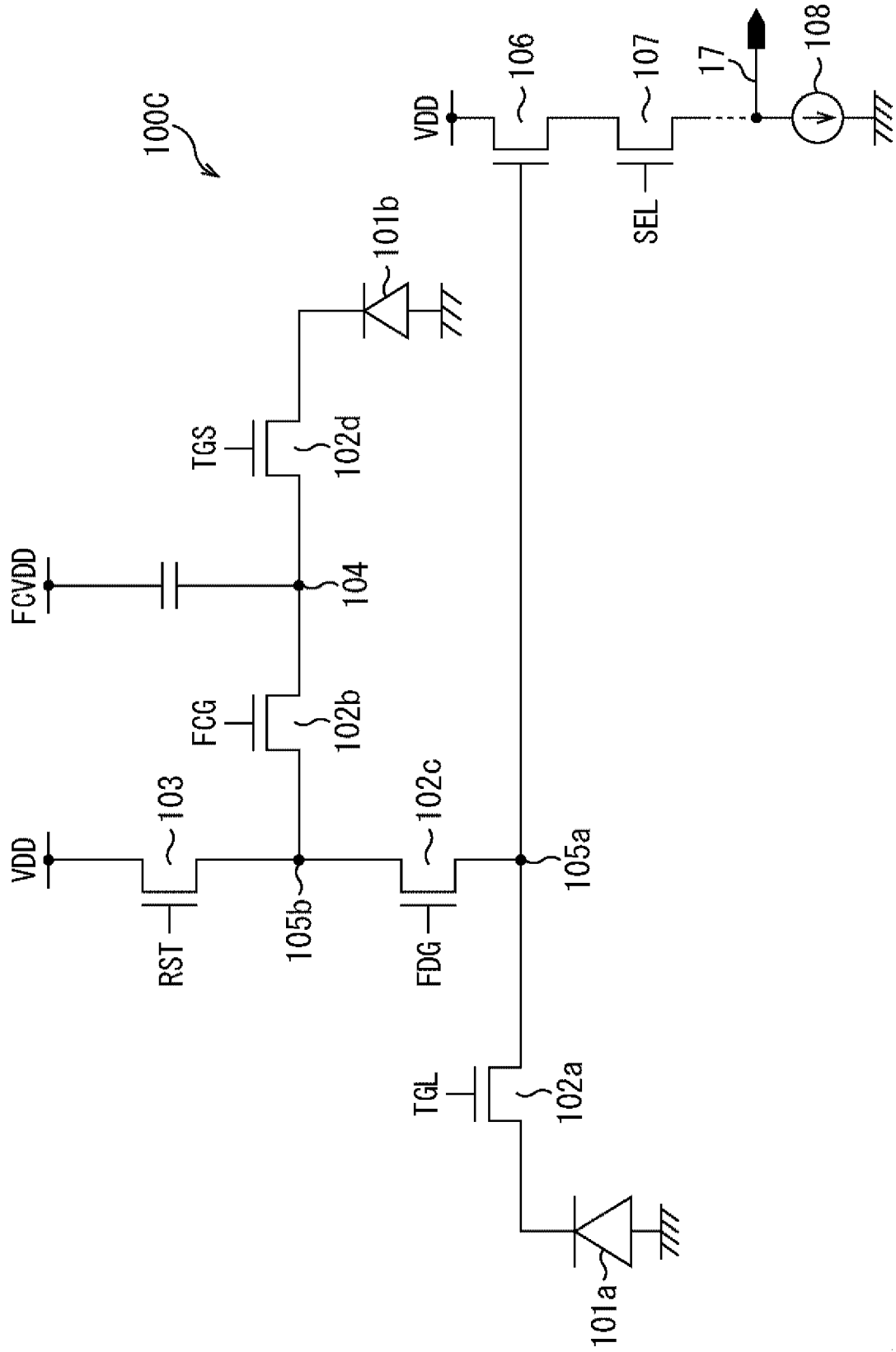
[図10]
FIG. 10




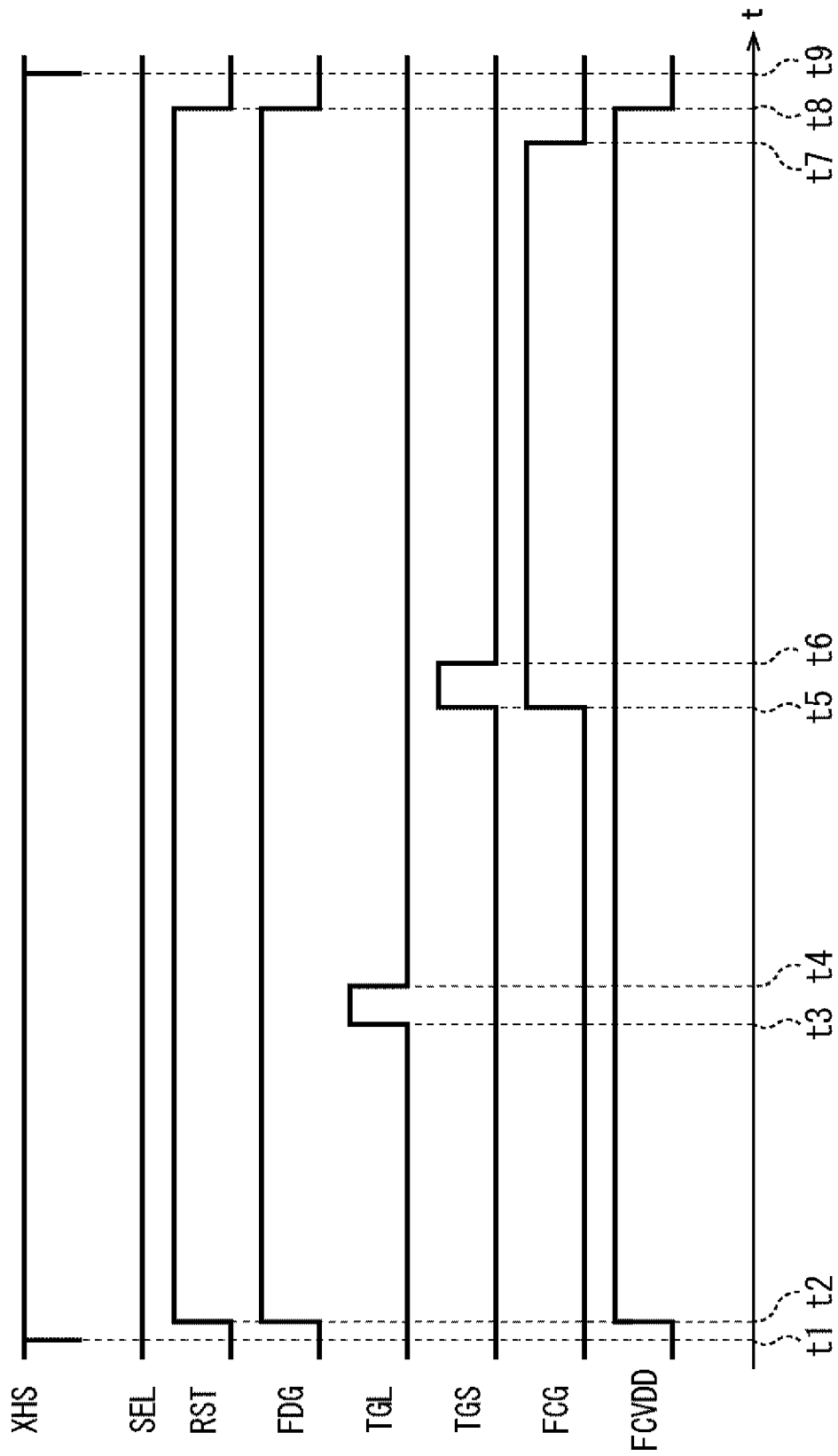
[図11]
FIG. 11




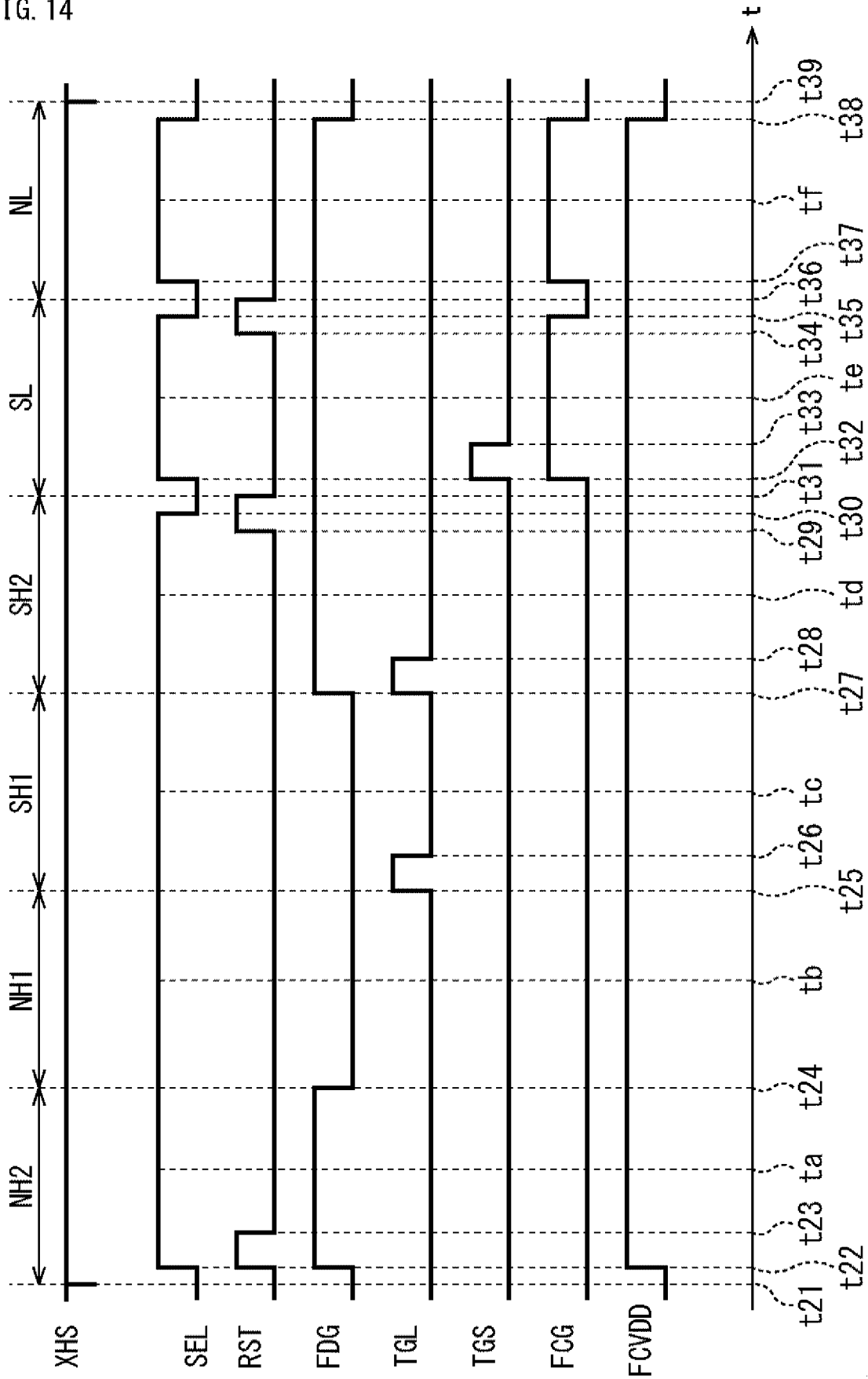
[図12]
FIG. 12



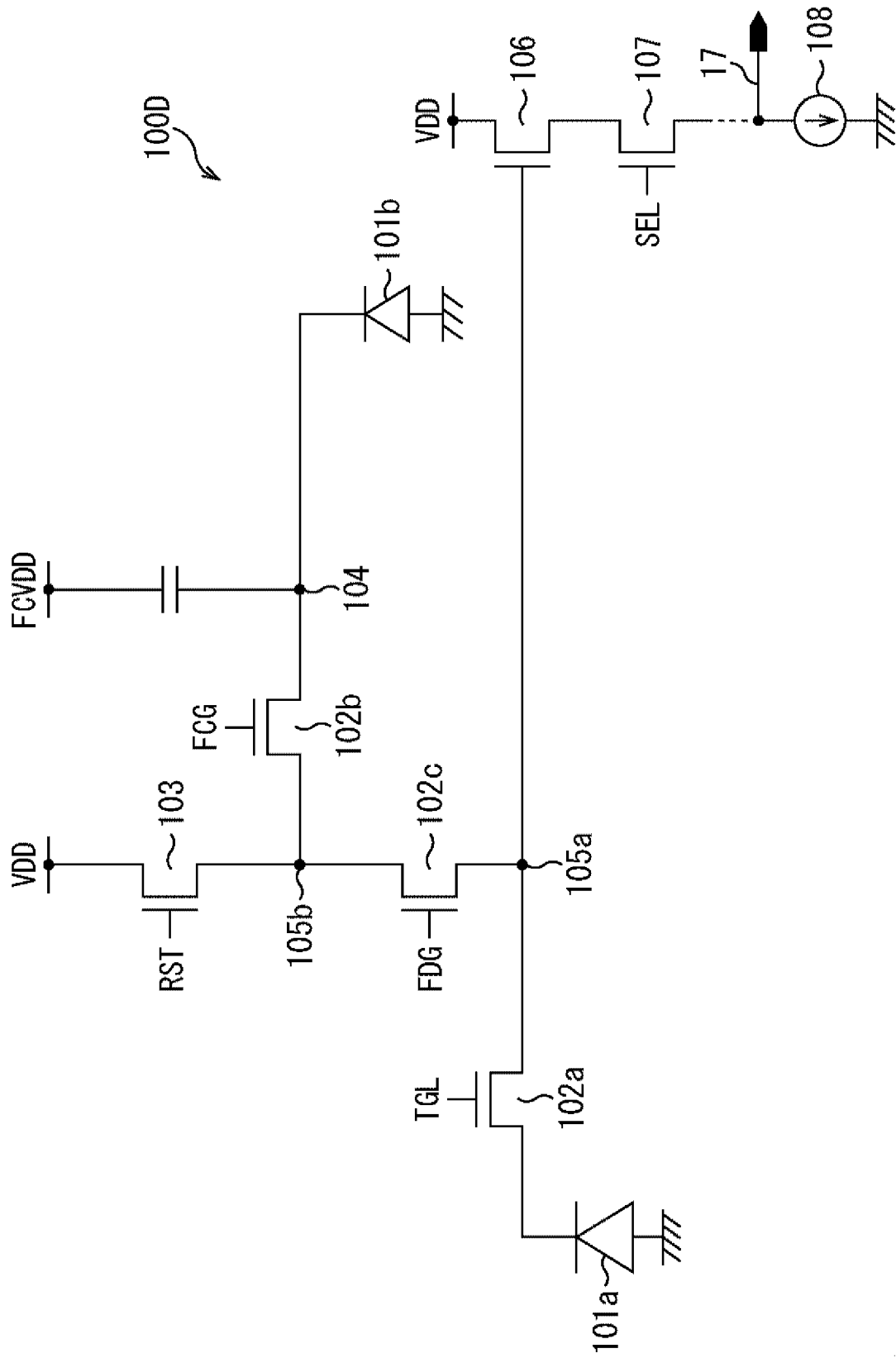
[]13]
FIG. 13



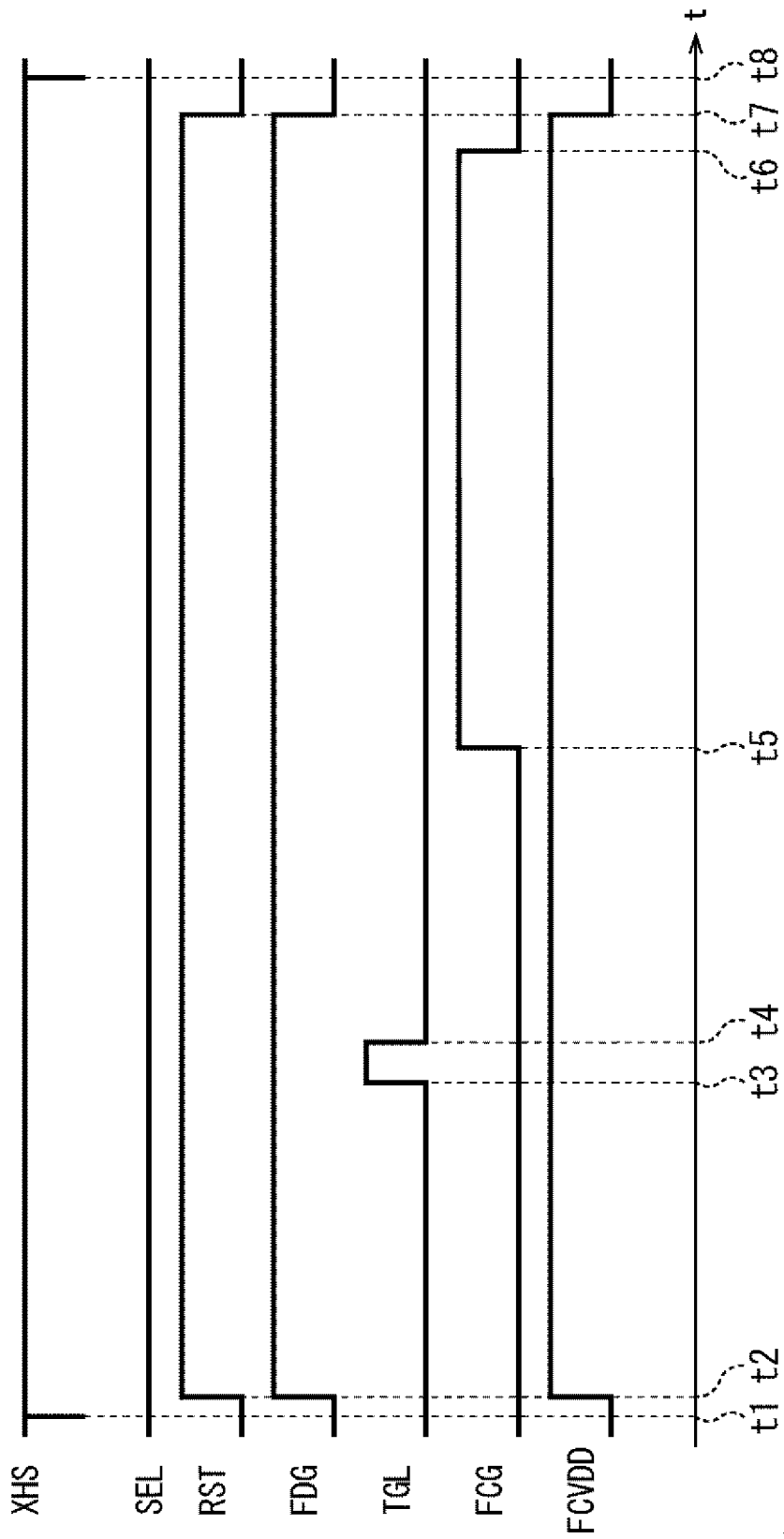
[]14]
FIG. 14




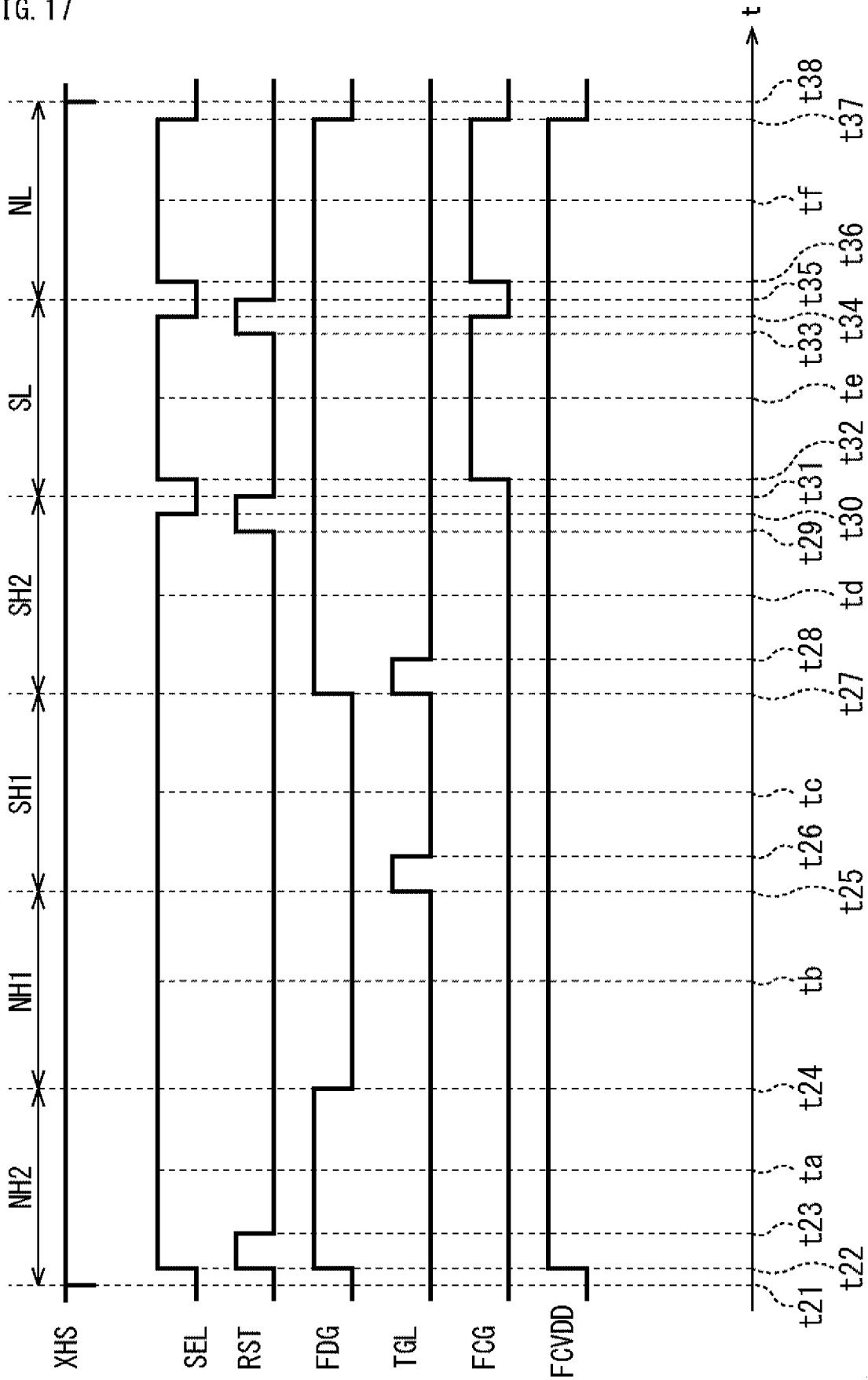
[図15]
FIG. 15

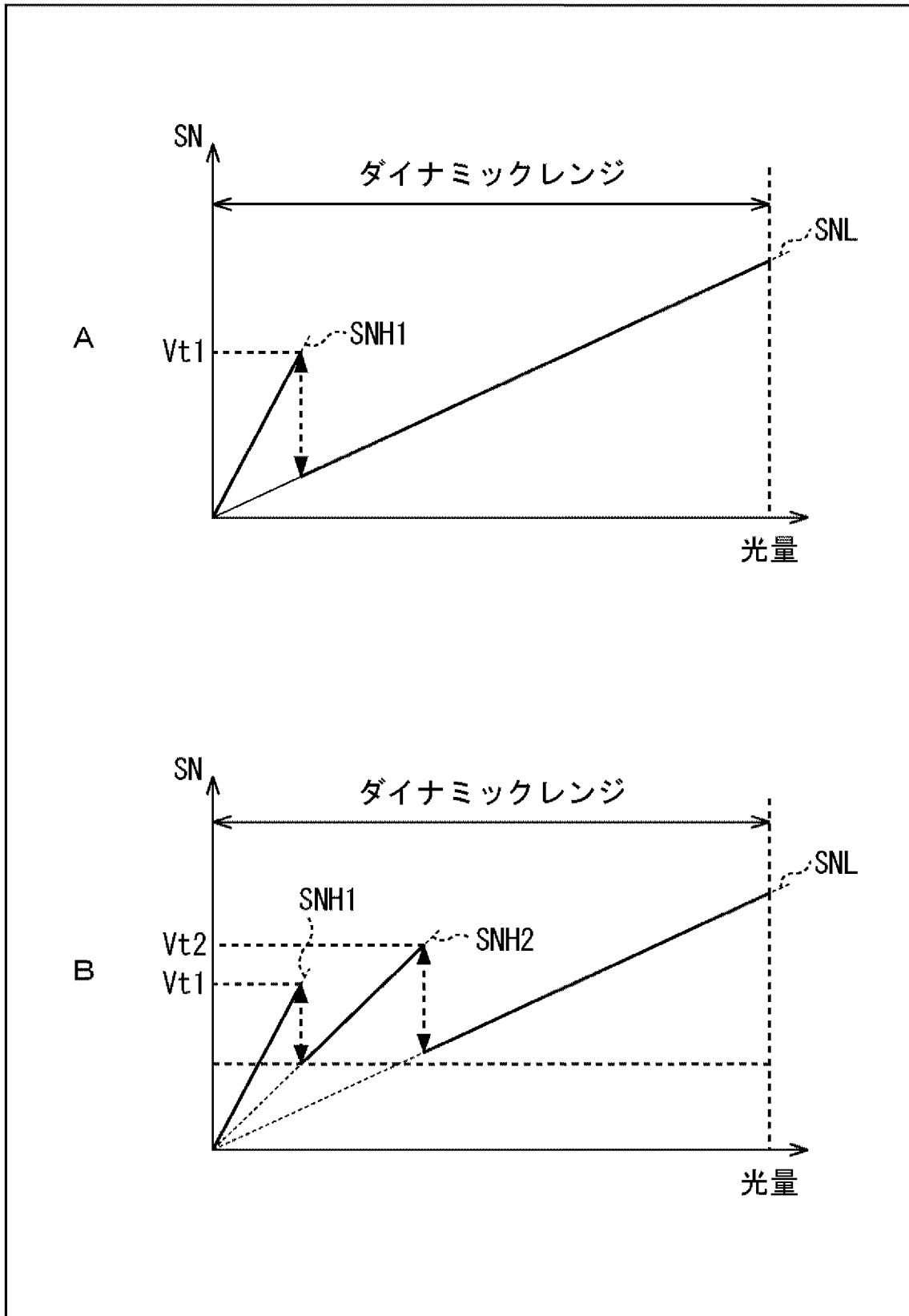


[図16]
FIG. 16

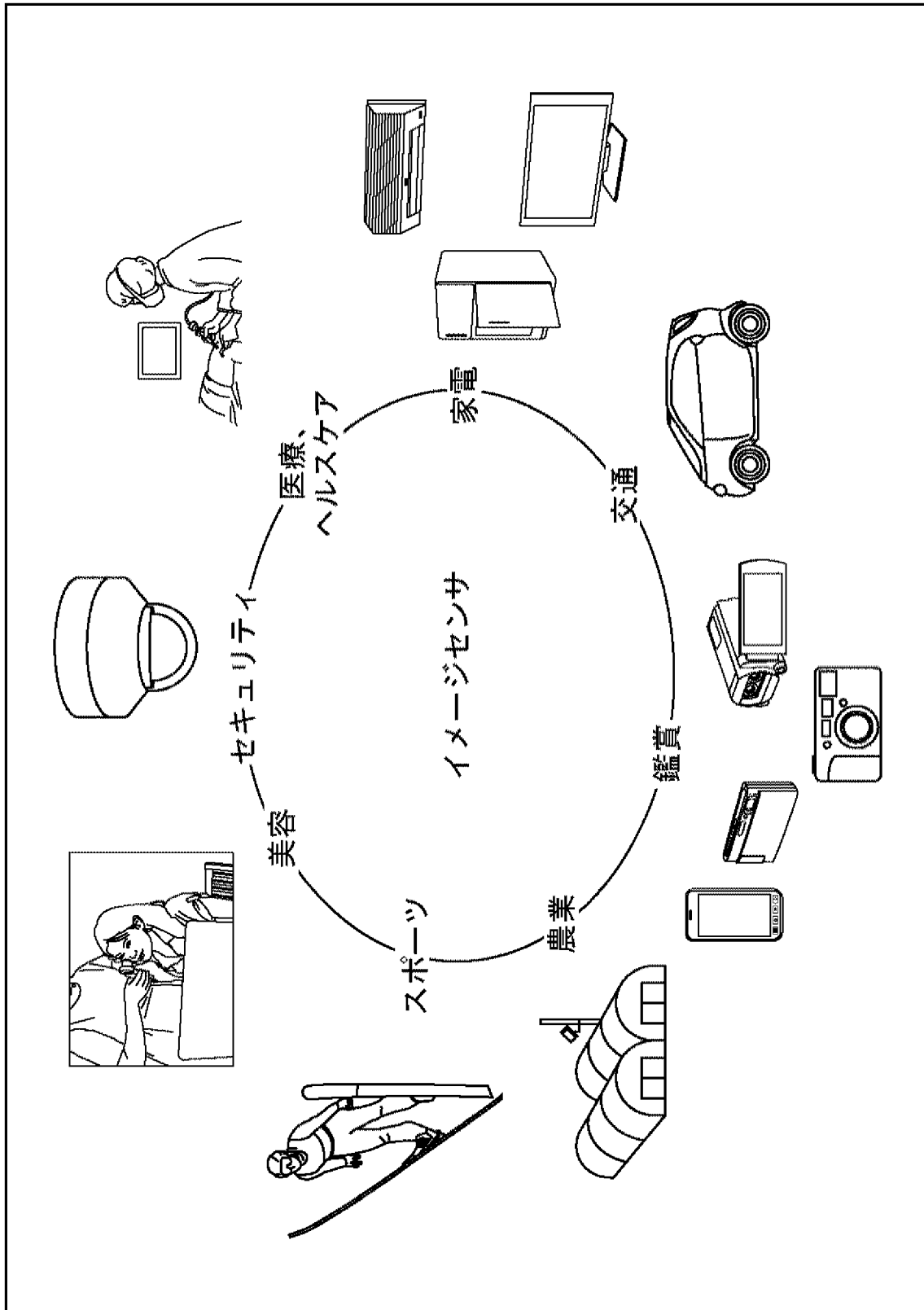


[]17]
FIG. 17

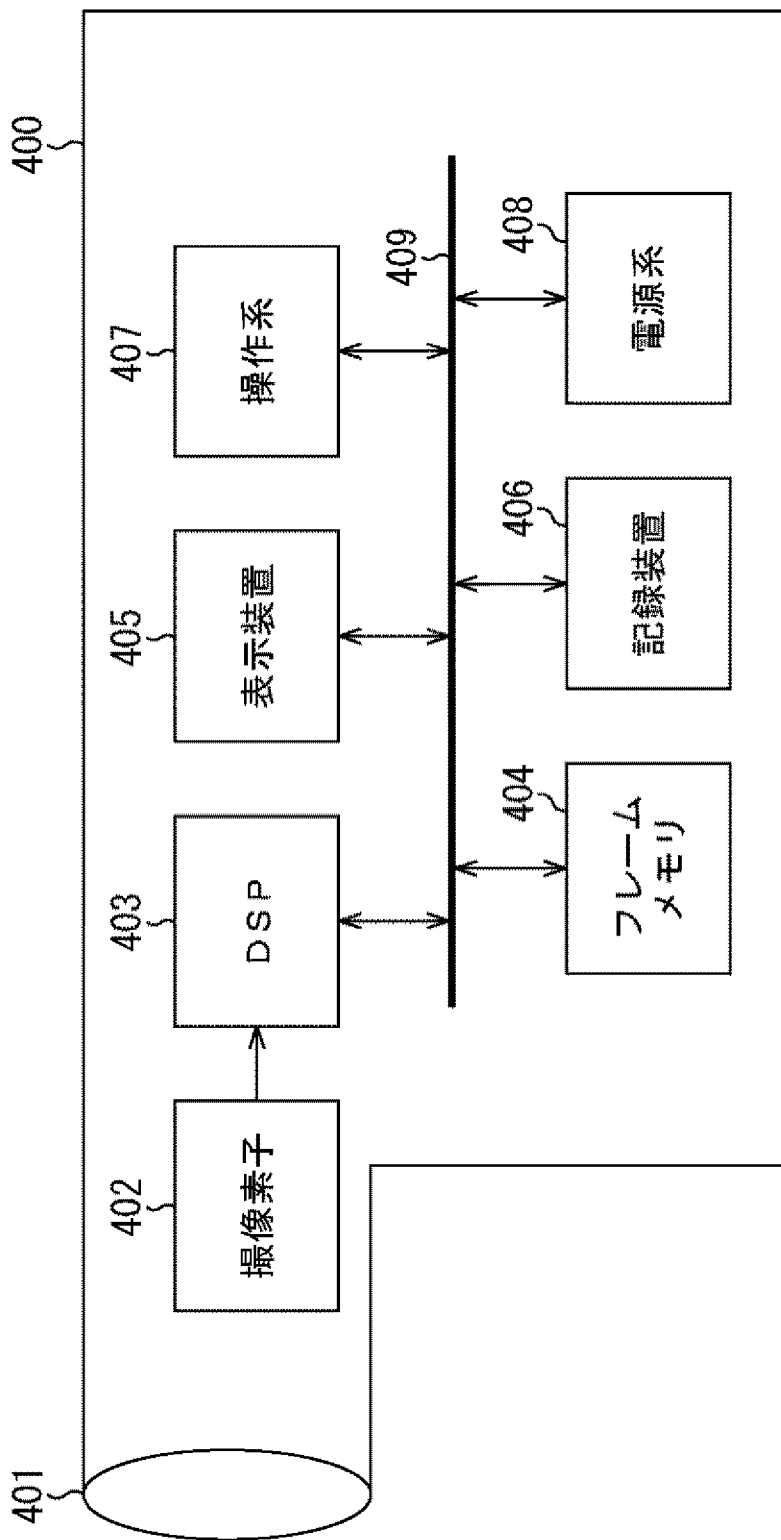


[図18]
FIG. 18

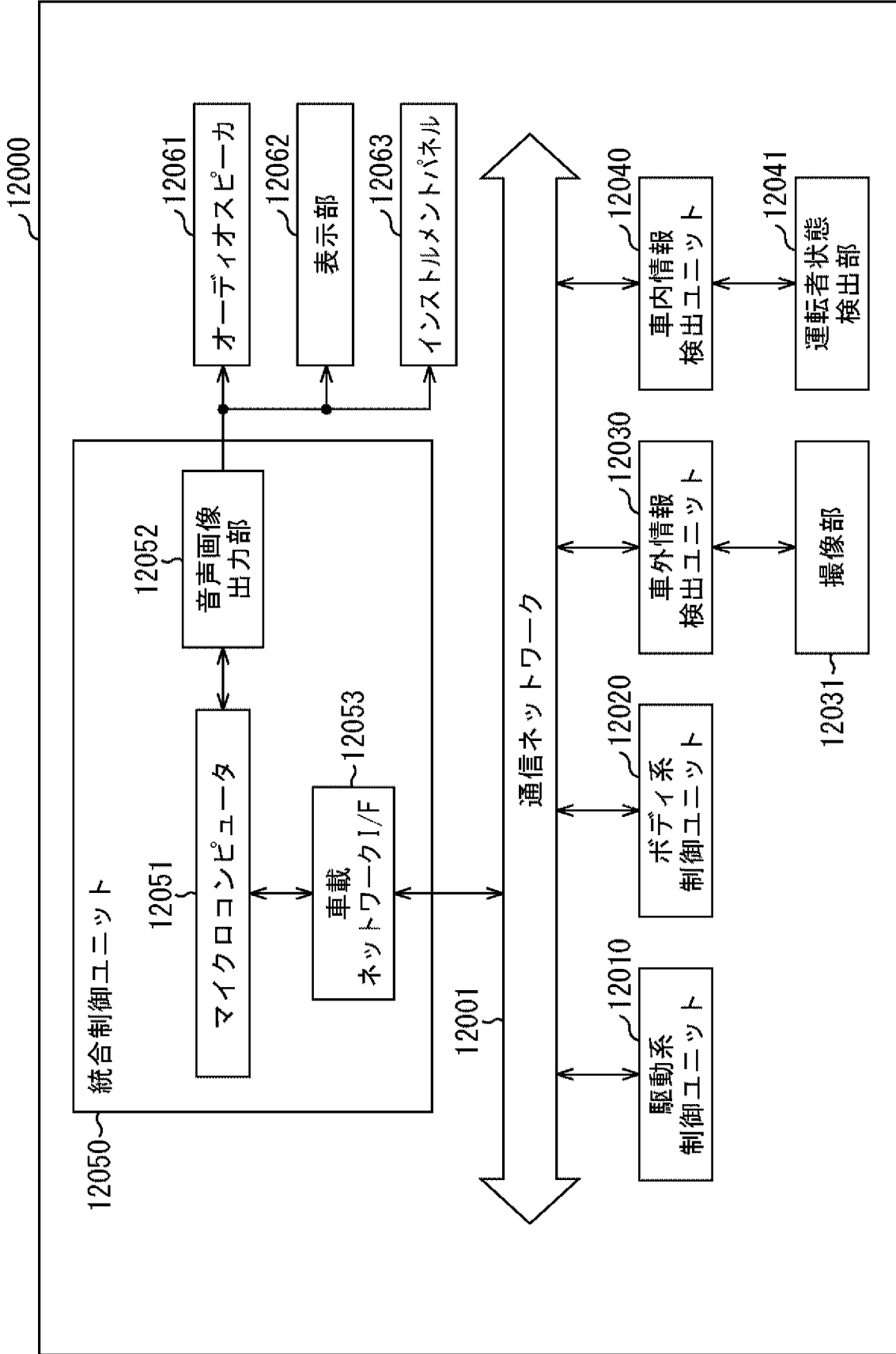
[図19]
FIG. 19



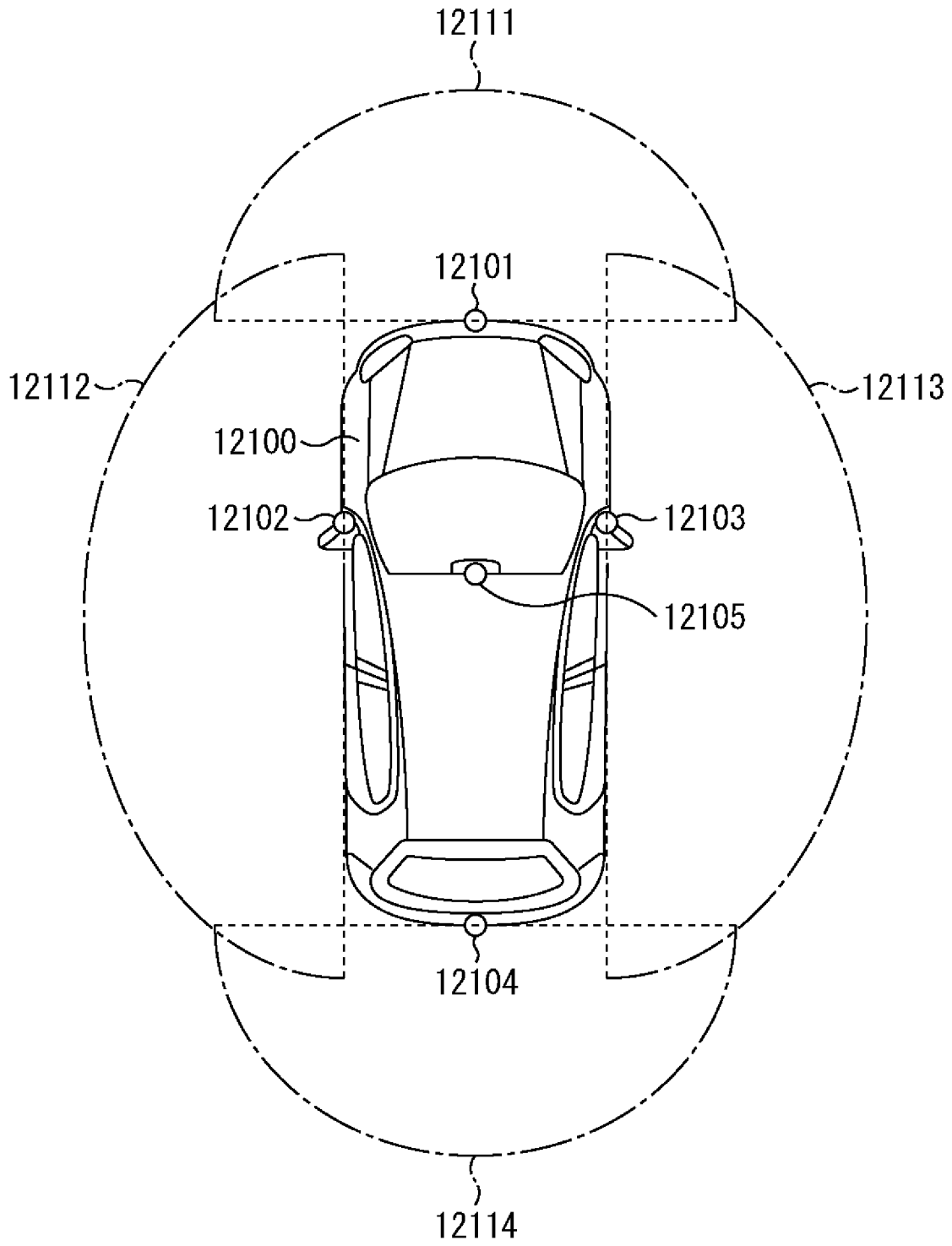
[図20]
FIG. 20



[図21]



[図22]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/009366

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/355(2011.01)i, H01L27/146(2006.01)i, H04N5/374(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/355, H01L27/146, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2013/0256510 A1 (OMNIVISION TECHNOLOGIES, INC.), 03 October 2013 (03.10.2013), paragraphs [0028] to [0038]; fig. 4, 5 & CN 103369266 A	1-14
A	JP 2014-112760 A (Sony Corp.), 19 June 2014 (19.06.2014), entire text; all drawings & US 2014/0151532 A1 & CN 103856728 A	1-14
A	JP 2010-283573 A (Nikon Corp.), 16 December 2010 (16.12.2010), entire text; all drawings & US 2010/0328479 A1	1-14

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
16 May 2017 (16.05.17)

Date of mailing of the international search report
30 May 2017 (30.05.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））
 Int.Cl. H04N5/355(2011.01)i, H01L27/146(2006.01)i, H04N5/374(2011.01)i

B. 調査を行った分野
 調査を行った最小限資料（国際特許分類（IPC））
 Int.Cl. H04N5/355, H01L27/146, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 2013/0256510 A1 (OMNIVISION TECHNOLOGIES, INC.) 2013.10.03, 段落 [0028] - [0038], 第4,5図 & CN 103369266 A	1-14
A	JP 2014-112760 A (ソニー株式会社) 2014.06.19, 全文, 全図 & US 2014/0151532 A1 & CN 103856728 A	1-14
A	JP 2010-283573 A (株式会社ニコン) 2010.12.16, 全文, 全図 & US 2010/0328479 A1	1-14

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日
 16.05.2017

国際調査報告の発送日
 30.05.2017

国際調査機関の名称及びあて先
 日本国特許庁（ISA/J P）
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）	5V	9185
鈴木 明		
電話番号 03-3581-1101 内線	3571	