

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年1月22日 (22.01.2009)

PCT

(10) 国際公開番号
WO 2009/011167 A1

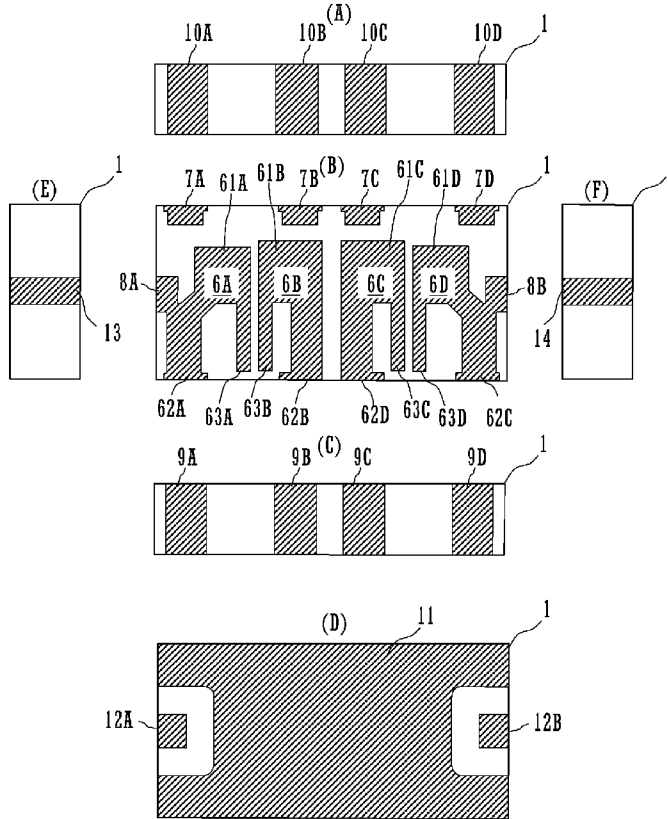
- (51) 国際特許分類:
H01P 1/203 (2006.01) H01P 7/08 (2006.01)
H01P 1/205 (2006.01)
- (21) 国際出願番号: PCT/JP2008/059428
- (22) 国際出願日: 2008年5月22日 (22.05.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2007-185703 2007年7月17日 (17.07.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 中村聡一 (NAKAMURA, Soichi) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 広嶋基晴 (HIROSHIMA, Motoharu) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 小森久夫 (KOMORI, Hisao); 〒5400011 大阪府大阪市中央区農人橋1丁目4番34号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM,

[続葉有]

(54) Title: MICROSTRIP LINE FILTER

(54) 発明の名称: マイクロストリップラインフィルタ

【図2】



(57) Abstract: A microstrip line filter which can enhance capacitive coupling between resonators, while suppressing scaling down of the electrode. A microstrip line filter (100) comprises major surface lines (6A-6D), a ground electrode (11) and I/O electrodes (12A, 12B). The major surface lines (6A, 6B) are coupled capacitively. The major surface lines (6B, 6C) are coupled inductively. The major surface lines (6C, 6D) are coupled capacitively. The major surface lines (6A-6D) have open end side electrodes (61A-61D), short circuit side electrodes (62A-62D), and open end electrodes (63A-63D). The open end electrodes (63A, 63B) are arranged close to each other and the short circuit side electrodes (62A, 62B) are spaced apart from each other. The open end electrodes (63C, 63D) are arranged close to each other and the short circuit side electrodes (62C, 62D) are spaced apart from each other.

(57) 要約: 共振器間の容量性結合を強めることができ、電極の微細化を抑制したマイクロストリップラインフィルタの提供を図る。マイクロストリップラインフィルタ(100)は、主面線路(6A~6D)と接地電極(11)と入出力電極(12A, 12B)とを備え

る。主面線路(6A)と主面線路(6B)との間は容量性結合する。主面線路(6B)と主面線路(6C)との間は誘導性結合する。主面線路(6C)と主面

[続葉有]

WO 2009/011167 A1



KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA,
MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE,
SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE,
SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可
能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,
SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

添付公開書類:
— 国際調査報告書

線路 (6 D) との間は容量性結合する。主面線路 (6 A ~ 6 D) は、開放端側電極 (6 1 A ~ 6 1 D) と短絡端側電極 (6 2 A ~ 6 2 D) と先端開放電極 (6 3 A ~ 6 3 D) とを備える。先端開放電極 (6 3 A) と先端開放電極 (6 3 B) とが近接し、短絡端側電極 (6 2 A) と短絡端側電極 (6 2 B) とが離間する。また、先端開放電極 (6 3 C) と先端開放電極 (6 3 D) とが近接し、短絡端側電極 (6 2 C) と短絡端側電極 (6 2 D) とが離間する。

明 細 書

マイクロストリップラインフィルタ

技術分野

[0001] この発明は、誘電体基板にストリップラインを設けたマイクロストリップラインフィルタに関する。

背景技術

[0002] 1/4波長共振器を構成するストリップラインの開放端を一方向に向けて配し、隣接する共振器間を互いに結合させたコムライン型のマイクロストリップラインフィルタが普及している。コムライン型のマイクロストリップラインフィルタでは、共振線路の開放端側電極の線路幅と短絡端側電極の線路幅とを異ならせステップ構造とすることがあった。また、ステップ構造を採用したマイクロストリップラインフィルタでは、開放端側電極に凹部を設けて、開放端側電極の凹部の底から接地電極まで短絡端側電極を延設することがあった(例えば、特許文献1参照。)

特許文献1:特開平8-111602号公報

発明の開示

発明が解決しようとする課題

[0003] 極めて高い周波数領域に広帯域の周波数特性を必要とする無線LAN通信では、マイクロストリップラインフィルタの帯域低域側に深い減衰極を必要とする場合がある。広帯域の周波数特性を実現する場合には、マイクロストリップラインフィルタとしてインターディジタル型のものが用いられていた。インターディジタル型のマイクロストリップラインフィルタとは、ストリップラインの開放端方向を交互に異ならせた構成のものであり、共振器対の結合が極めて強いという特徴がある。

[0004] 一方、従来のコムライン型のマイクロストリップラインフィルタは、共振器対の結合をインターディジタル型のものほど大きくできず、広帯域のフィルタを実現することが困難であった。しかしながら、コムライン型のマイクロストリップラインフィルタでは、複数の減衰極について設定自由度が高く、この特徴を無線LAN通信に利用することが望まれていた。

[0005] また、無線LAN通信用のマイクロストリップラインフィルタのように、対象とする周波数領域が極めて高い場合、微細な電極パターンが必要となる。しかしながら、製造工程上の制約のため、電極パターンの微細度には限界がある。そのため、無線LAN通信用のマイクロストリップラインフィルタでは、電極パターンを複雑化することが困難である。例えば、ステップ構造のストリップラインの開放端側電極に凹部を設けて、開放端側電極の凹部の底から接地電極まで短絡端側電極を延設する複雑な電極パターンは、無線LAN通信用のマイクロストリップラインフィルタでは採用することができなかった。

[0006] そこで本発明は、電極パターンの微細度を緩和したまま、広い通過帯域を備え、かつ、帯域低域側の減衰極を深く立ち下げたコムライン型のマイクロストリップラインフィルタを提供することを目的とする。

課題を解決するための手段

[0007] この発明のマイクロストリップラインフィルタは、接地電極と複数の共振線路と入出力電極とを備える。接地電極は、矩形平板状の誘電体基板の下面に設けられる。複数の共振線路は接地電極および誘電体基板とともに複数の共振器を構成する。入出力電極は、複数の共振線路のいずれかが構成する共振器に結合する。

[0008] いずれかの共振線路は、対をなす共振線路とともに、容量性結合する共振器対を構成する。この共振線路は、開放端側電極と先端開放電極と短絡端側電極とを備える。開放端側電極は自共振線路の開放端を含む電極である。この開放端側電極は、対をなす共振線路の側端に並行する。先端開放電極は、開放端側電極と異なる線路幅で開放端側電極の短絡端側の端部から延設され、開放端側電極とともに対をなす共振線路の側端に並行する電極である。この先端開放電極は、先端が開放される。短絡端側電極は、開放端側電極と異なる線路幅で開放端側電極の短絡端側の端部から接地電極まで延設された電極である。この短絡端側電極は先端開放電極から離間する方向に線路幅の中心がずれる。

[0009] この構成により、開放端側電極および先端開放電極が、対をなす共振線路に並行する。これにより、この共振線路の開放端側に極めて強い相互容量が生じる。また、対をなす共振線路と短絡端電極との間が離間し、かつ、その間に先端開放電極が介

在する。これにより、この共振線路の短絡端側相互容量は、開放端側相互容量に比べて著しく小さなものになる。したがって、この共振線路の構成する共振器対は、従来のコムライン結合するマイクロストリップラインフィルタに比べて極めて強く容量性結合し、マイクロストリップラインフィルタの帯域低域側の減衰極を深く立ち下げる。

[0010] また、短絡端側電極の幅方向の中心位置が偏心するので、先端開放電極の線路幅を大きく確保することが容易になり、電極形状の微細度を緩和できる。また、先端開放電極によって付加される相互容量の分だけ、対をなす共振線路との間隔を離すことが可能になり、線路間の電極非形成部の微細度を緩和できる。

[0011] この発明のマイクロストリップラインフィルタでは、いずれかの共振線路は、開放端側電極と先端開放電極と短絡端側電極とを備える。この共振線路は、先端開放電極側に隣接する共振線路とともに容量性結合する共振器対を構成する。また、この共振線路は、短絡端側電極側に隣接する共振線路とともに誘導性結合する共振器対を構成する。

[0012] このような構成により、この共振線路は、先端開放電極側に隣接する一方の共振線路との間で容量性結合し、短絡端側電極側に隣接する他方の共振線路との間で、誘導性結合を得ることが可能になる。したがって、マイクロストリップラインフィルタの帯域の高域側及び低域側に所望の減衰極を生じさせられる。また、短絡端側電極の幅方向の中心位置が偏心するので、先端開放電極の線路幅を確保することが容易になる。また、先端開放電極によって負荷される相互容量の分だけ、共振器対を構成する共振線路間の間隔を離すことが可能になる。

[0013] 誘導性結合する共振器対を構成する共振線路それぞれに浮遊容量を付与する、複数の先端容量電極を備えてもよい。

[0014] 先端容量電極によって誘導性結合する共振器対を構成する共振線路には、先端容量が付与される。この先端容量は、共振線路に浮遊容量として作用し、これらの共振線路の構成する共振器間結合が誘導性にバイアスされる。

[0015] 容量性結合する共振器対を構成する共振線路それぞれに、開放端側電極と先端開放電極と短絡端側電極とを備えてもよく、その場合、それぞれの先端開放電極同士を対向させると好適である。これにより相互容量が強まり、これらの共振線路の構

成する共振器間の結合が容量性にバイアスされる。

- [0016] 短絡端側電極を、誘電体基板の上面から側面にかけて形成してもよい。これにより、側面電極が伝送線路の一部として機能するため、同一の共振周波数のままフィルタを小型化できる。
- [0017] 短絡端側電極の片側の、先端開放電極の線路幅とこの先端開放電極から短絡端側電極までの間隙寸法とを合計した値が、開放端側電極の線路幅から短絡端側電極の線路幅を減じた値の1/2倍より大きくしてもよい。例えば、上述した特許文献1に記載されたマイクロストリップラインフィルタでは、ステップ部分の片側の幅は、開放端側電極の線路幅から短絡端側電極の線路幅を減じた値の1/2倍の寸法であった。この従来の場合よりも、本構成では、先端開放電極の線路幅とこの先端開放電極から短絡端側電極までの間隙寸法とを合計した値を大きく設定することが可能になる。したがって本構成では電極パターンの微細度を緩和できる。
- [0018] 短絡端側電極の片側の、前記先端開放電極の線路幅とこの先端開放電極から前記短絡端側電極までの間隙寸法とを合計した値が、前記開放端側電極の線路幅の1/2倍の値より大きくしてもよい。これにより、電極パターンの微細度が極めて緩和されたものになる。

発明の効果

- [0019] この発明によれば、コムライン型のマイクロストリップラインフィルタにおいて、広帯域の周波数特性を実現し、かつ減衰極を任意に設定でき、従来のコムライン結合するマイクロストリップラインフィルタに比べて、より深く帯域低域側の減衰極を立ち下げることが可能になる。また、電極パターンの微細度を緩和でき、製造工程における良品率を高めることが可能になる。

図面の簡単な説明

- [0020] [図1]マイクロストリップラインフィルタの一例を示す斜視図である。
[図2]同マイクロストリップラインフィルタの展開図である。
[図3]シミュレーションによるマイクロストリップラインフィルタの周波数特性を示すグラフである。

符号の説明

- [0021] 1…誘電体基板
2…ガラス層
6…主面線路
7…先端容量電極
8…引出電極
11…接地電極
12…入出力電極
9, 10, 13, 14…側面電極
61…開放端側電極
62…短絡端側電極
63…先端開放電極
100…マイクロストリップラインフィルタ

発明を実施するための最良の形態

- [0022] 以下、マイクロストリップラインフィルタの構成例を説明する。
- [0023] ここで示すマイクロストリップラインフィルタは帯域通過型のフィルタである。このフィルタは、5GHz帯の無線LAN設備に利用される。
- [0024] 図1(A)は、マイクロストリップラインフィルタの斜視図である。同図(B)はマイクロストリップラインフィルタの透過斜視図である。
- [0025] マイクロストリップラインフィルタ100は、誘電体基板1とガラス層2とを備える。基板1は酸化チタン等からなる比誘電率が約111の小型直方体状のセラミック焼結基板である。なお、基板1の組成および寸法は周波数特性などを考慮して適宜設定するとよい。
- [0026] 基板1の上面には電極パターンが形成されている。基板1の上面側には、上面電極パターンの機械的保護および電気絶縁のための保護層として、ガラス層2を15 μ m以上の厚みで積層する。このガラス層2は、結晶性SiO₂または硼珪酸ガラス等の絶縁体からなる。ガラス層2は、ガラスペーストの印刷と焼成とにより形成している。なお、ガラスペーストとして感光性ガラスペーストを用いてもよい。また、透光性のあるガラスペーストと遮光性のあるガラスペーストとを積層するようにしてガラス層2を形成して

もよい。このようなガラス層2によって、上面電極パターンを機械的に保護するとともに耐候性を向上させることができる。

[0027] なお、ガラス層2のさらに上面側にも電極を形成することも可能である。その場合、ガラス層2の上面電極が誘電体基板1上の上面電極パターンに短絡することを、ガラス層2によって防止することができる。なお、ガラス層2のパターンおよび寸法は、誘電体基板1とガラス層2との密着度や耐環境性、周波数特性などを考慮して適宜設定すればよい。

[0028] 図2は、誘電体基板1の展開図であり、同図(A)は正面図、同図(B)は上面図、同図(C)は背面図、同図(D)は下面図、同図(E)は左側面図、同図(F)は右側面図である。

[0029] 同図(B)に示す誘電体基板1の上面には、主面線路6A～6Dと先端容量電極7A～7Dと引出電極8A, 8Bとからなる上面電極パターンを形成している。上面電極パターンは厚み約6 μ m以上の銀電極で形成している。上面電極パターンは、母基板に感光性銀ペーストを塗布し、フォトリソグラフィプロセスによりパターン形成し、焼成してなる。

[0030] 同図(A)に示す誘電体基板1の正面には、側面電極10A～10Dからなる側面電極パターンを形成している。また、同図(C)に示す誘電体基板1の背面には、側面電極9A～9Dからなる側面電極パターンを形成している。これらの側面電極パターンは厚み約12 μ m以上の銀電極である。これら正面および背面の側面電極パターンは互いに相似する形状である。これは、正面の側面電極パターンと背面の側面電極パターンとの印刷工程を略同一にするためである。このような形状を採用することで、印刷工程ではこれらの側面電極パターンの正面および背面の向きや、上面および下面の向きを整列させる必要が無くなる。これらの側面電極パターンは、誘電体基板1の正面および背面に、スクリーンマスクまたはメタルマスクを用いて非感光性の銀ペーストを塗布し、焼成してなる。

[0031] 同図(D)に示す誘電体基板1の下面は、このマイクロストリップラインフィルタの実装面であり、接地電極11と入出力電極12A, 12Bからなる下面電極パターンを形成している。入出力電極12A, 12Bは、接地電極11から分離して形成している。入出力

電極12A, 12Bは、このマイクロストリップラインフィルタ100を実装基板に実装する際に、高周波信号入出力端子に接続される。接地電極11は共振器のグランド面であり、実装基板の接地電極に接続される。下面電極パターンは厚み約 $12\mu\text{m}$ の銀電極である。下面電極パターンは、誘電体基板1の下面に、スクリーンマスクまたはメタルマスクを用いて非感光性の銀ペーストを塗布し、焼成してなる。

[0032] 同図(E)に示す誘電体基板1の左側面には、側面電極13からなる側面電極パターンを形成している。また、同図(F)に示す誘電体基板1の右側面には、側面電極14からなる側面電極パターンを形成している。これらの側面電極パターンは厚み約 $12\mu\text{m}$ 以上の銀電極である。これら正面および背面の側面電極パターンは互いに相似する形状である。これは、左側面の側面電極パターンと右側面の側面電極パターンとの印刷工程を略同一にするためである。このような形状を採用することで、印刷工程ではこれらの側面電極パターンの左側面および右側面の向きや、上面および下面の向きを整列させる必要が無くなる。これらの側面電極パターンは、誘電体基板1の左側面および右側面に、スクリーンマスクまたはメタルマスクを用いて非感光性の銀ペーストを塗布し、焼成してなる。

[0033] さて、同図(B)に示す上面電極パターンにおいて、主面線路6A~6Dは誘電体基板1の背面と上面との境界から、誘電体基板1の正面方向に延設されている。したがって、これらは、互いにコムライン結合する4段の $1/4$ 波長共振器を構成する。

[0034] 引出電極8Aは、誘電体基板1の左側面側から背面側にかけて屈曲する形状である。引出電極8Aは、誘電体基板1の背面側で、主面線路6Aに連続する。引出電極8Aは、誘電体基板1の左側面および上面の境界で側面電極13に連続する。なお、側面電極13は、誘電体基板1の左側面における上面側で引出電極8Aに連続し、下面側で入出力電極12Aに連続する。これにより引出電極8Aは、入出力電極12Aを主面線路6Aの構成する共振器にタップ結合させる。

[0035] 主面線路6Aは、開放端側電極61Aと短絡端側電極62Aと先端開放電極63Aとを備えている。開放端側電極61Aは、誘電体基板1の正面側が開放され、背面側および左側面側の角で短絡端側電極62Aに連続し、背面側および右側面側の角で先端開放電極63Aに連続する長方形の電極である。先端開放電極63Aは、開放端

側電極61Aの背面側の端辺から、誘電体基板1の背面側に延設されていて、先端開放電極63Aの背面側の端部は開放されている。短絡端側電極62Aは、正面側で開放端側電極61Aに連続し、中央付近が引出電極8Aに接続され、誘電体基板1の背面と上面との境界で側面電極9Aに連続する。短絡端側電極62Aは、開放端側電極61Aよりも線路幅が細く、これにより主面線路6Aはステップ構造となる。なお、側面電極9Aは、上面側で短絡端側電極62Aに連続し、下面側の誘電体基板1の正面と下面との境界で接地電極11に連続する。これにより主面線路6Aは、誘電体基板1を介して接地電極11に対向し、側面電極9Aを介して接地電極11に導通する。したがって、主面線路6Aは入力段(または出力段)の1/4波長共振器を構成する。

[0036] 主面線路6Bは、開放端側電極61Bと短絡端側電極62Bと先端開放電極63Bとを備えている。開放端側電極61Bは長方形の電極であり、誘電体基板1の正面側が開放され、背面側の端部における右側面側で短絡端側電極62Bに連続し、背面側の端部における左側面側で先端開放電極63Bに連続する。先端開放電極63Bは、開放端側電極61Bの背面側の端辺から、誘電体基板1の背面側に延設されていて、先端開放電極63Bの背面側の端部は開放されている。短絡端側電極62Bは、正面側で開放端側電極61Bに連続し、誘電体基板1の背面と上面との境界で側面電極9Bに連続する。短絡端側電極62Bは、開放端側電極61Bよりも線路幅が細く、これにより主面線路6Bはステップ構造となる。なお、側面電極9Bは、上面側で短絡端側電極62Bに連続し、下面側の誘電体基板1の正面と下面との境界で接地電極11に連続する。これにより主面線路6Bは、誘電体基板1を介して接地電極11に対向し、側面電極9Bを介して接地電極11に導通する。したがって、主面線路6Bは2段目の1/4波長共振器を構成する。

[0037] 主面線路6Aの開放端側電極61Aおよび先端開放電極63Aと、主面線路6Bの開放端側電極61Bおよび先端開放電極63Bとは、それぞれ並行し、所定の間隔の電極非形成部を介して互いに対向する。これにより、主面線路6Aの構成する共振器と、主面線路6Bの構成する共振器との間には開放端側に大きな相互容量が付与される。また、主面線路6Aの短絡端側電極62Aと、主面線路6Bの短絡端側電極62Bとは、互いの中に、先端開放電極63Aおよび先端開放電極63Bが介在する。これによ

り、主面線路6Aの構成する共振器は、主面線路6Bの構成する共振器との間には短絡端側にはほとんど相互容量が付与されない。したがって、これらの共振器間は容量性結合する。この容量性結合によってマイクロストリップラインフィルタ100の帯域低域側に減衰極が立ち下がることになる。

[0038] 主面線路6Cは、開放端側電極61Cと短絡端側電極62Cと先端開放電極63Cとを備えている。主面線路6Cは主面線路6Bと相似する形状であり、右側面側および左側面側の向きが逆になっている。なお、短絡端側電極62Cは、誘電体基板1の背面と上面との境界で側面電極9Cに連続する。側面電極9Cは、上面側で短絡端側電極62Cに連続し、下面側の誘電体基板1の正面と下面との境界で接地電極11に連続する。主面線路6Cは3段目の1/4波長共振器を構成する。

[0039] 主面線路6Bの開放端側電極61Bおよび短絡端側電極62Bと、主面線路6Cの開放端側電極61Cおよび短絡端側電極62Cとは、それぞれ並行し、所定の間隔の電極非形成部を介して互いに対向する。これにより、主面線路6Bの構成する共振器と、主面線路6Cの構成する共振器との間には開放端側から短絡端側にかけて一様に相互容量が付与される。なお、開放端側電極61B, 61Cは、正面側の端部が後述する先端容量電極7B, 7Cに対向する。先端容量電極7B, 7Cは、側面電極10B, 10Cを介して接地電極11に連続する。したがって開放端側電極61B, 61Cには先端容量が付加される。これらの先端容量は共振器における浮遊容量として作用し、これらの共振器間は誘導性結合する。この誘導性結合によってマイクロストリップラインフィルタ100の帯域高域側に減衰極が立ち下がることになる。

[0040] 主面線路6Dは、開放端側電極61Dと短絡端側電極62Dと先端開放電極63Dとを備えている。主面線路6Dは主面線路6Aと相似する形状であり、右側面側および左側面側の向きが逆になっている。なお、短絡端側電極62Dは、中央付近が引出電極8Bに接続され、誘電体基板1の背面と上面との境界で側面電極9Dに連続する。また、側面電極9Dは、上面側で短絡端側電極62Dに連続し、下面側の誘電体基板1の正面と下面との境界で接地電極11に連続する。したがって、主面線路6Dは出力段(または入力段)の1/4波長共振器を構成する。この主面線路6Dと、上記主面線路6Cとは容量性結合する共振器対を構成する。この容量性結合によってマイクロス

トリップラインフィルタ100の帯域低域側には2つ目の減衰極が立ち下がることになる。

- [0041] 引出電極8Bは、引出電極8Aと相似する形状であり、右側面側および左側面側の向きが逆になっている。引出電極8Bは、誘電体基板1の背面側で、主面線路6Dに連続する。引出電極8Bは、誘電体基板1の右側面および上面の境界で側面電極14に連続する。なお、側面電極14は、誘電体基板1の右側面における上面側で引出電極8Bに連続し、下面側で入出力電極12Bに連続する。これにより引出電極8Bは、入出力電極12Bを主面線路6Dの構成する共振器にタップ結合させる。
- [0042] 先端容量電極7A～7Dは、互いに相似する形状であり、誘電体基板1の正面と上面との境界で側面電極10A～10Dに連続し、背面側の先端を開放している。先端容量電極7A～7Dは、それぞれ主面線路6A～6Dの開放端から一定間隔だけ離している。これにより、先端容量電極7A～7Dは先端容量を主面線路6A～6Dに付与する。先端容量の大きさは、先端容量電極7A～7Dと主面線路6A～6Dとの間の間隔寸法と対向長さにより定まり、これらの調整によって周波数特性の調整が可能となる。
- [0043] 先端容量電極7B, 7Cは、先端部の全体が主面線路6B, 6Cに対向する。したがって、先端容量電極7B, 7Cによって主面線路6B, 6Cに付与される先端容量は極めて大きく、主面線路6B, 6C間の結合が誘導性にバイアスされる。
- [0044] 一方、先端容量電極7A, 7Dの図中左右方向の中心は、主面線路6A, 6Dの図中左右方向の中心から大きくずれていて、先端容量電極7A, 7Dの先端部の一部のみが主面線路6A, 6Dに対向する。したがって、先端容量電極7A, 7Dによって主面線路6A, 6Dに付与される先端容量は極めて小さく、主面線路6A, 6B間の開放端側の相互容量および主面線路6C, 6D間の開放端側の相互容量によって、主面線路6A, 6B間の結合および主面線路6C, 6D間の結合は容量性にバイアスされたままになる。
- [0045] なお、先端容量電極7A, 7Dおよび側面電極10A, 10Dは必ずしも設ける必要は無い。しかし、側面電極パターンを相似形にするために側面電極10A, 10Dを設ける場合には、先端容量電極7A, 7Dを設けたほうが好適である。例えば、先端容量電

極7A, 7Dを設けずに側面電極10A, 10Dのみを設けた場合には、側面電極10A, 10Dによって主面線路6A, 6Dに先端容量が付与されることになる。この先端容量は誘電体基板のカット誤差等によってばらつきが生じ易く、マイクロストリップラインフィルタ100の周波数特性の安定性に影響を及ぼす危険性がある。一方、先端容量電極7A, 7Dを設けた場合には、誘電体基板のカット誤差があっても、先端容量電極7A, 7Dによって主面線路6A, 6Dに付与される先端容量は安定し、マイクロストリップラインフィルタ100の周波数特性の安定性に寄与する。

[0046] 以上に示した構造によって、マイクロストリップラインフィルタ100は4段の共振器を備えるフィルタを構成する。具体的には、入出力電極12Aは、主面線路6Aの構成する共振器にタップ結合する。主面線路6Aの構成する共振器は、主面線路6Bの構成する共振器と容量性結合する。主面線路6Bの構成する共振器は、主面線路6Cの構成する共振器と誘導性結合する。主面線路6Cの構成する共振器は、主面線路6Dの構成する共振器と容量性結合する。入出力電極12Bは、主面線路6Dの構成する共振器にタップ結合する。

[0047] 隣り合う共振器間の容量性結合を考える場合、共振器間の中央に電気壁が存在するような奇(odd)モードと、共振器間の中央に磁気壁が存在するような偶(even)モードとの、共振周波数の差を考える必要がある。主面線路6A~6Dをステップ構造とすることにより、各主面線路における奇(odd)モードの共振周波数よりも、偶(even)モードの共振周波数が低くなる。このことにより、奇(odd)モードの共振周波数よりも、偶(even)モードの共振周波数が大きくなり、より強い容量性結合が得られる。

[0048] そして、各主面線路6A~6Dの先端開放電極63A~63Dによっても、共振器間の容量性結合が強められる。先端開放電極63A, 63Bを設けたことにより、奇(odd)モードの共振器長は極めて長くなり、奇(odd)モードの共振周波数は著しく低くなる。一方、偶(even)モードの共振器長も若干長くなるが、その伸長の程度は小さく、偶(even)モードの共振周波数は微小にしか低くならない。したがって、奇(odd)モードの共振周波数よりも、偶(even)モードの共振周波数が大きくなり、より強い容量性結合が得られる。

[0049] また、各主面線路6A~6Dにおける開放端側電極61A~61Dの背面側の端部に

、それぞれ一つの短絡端側電極62A～62Dと一つの先端開放電極63A～63Dとを連続させているので、それぞれの線路幅を開放端側電極61A～61Dの線路幅の半分より若干細い程度で形成でき、上面電極パターンの微細度を緩和できる。

[0050] 例えば、上述した特許文献1に記載されたマイクロストリップラインフィルタでは、ステップ部分の片側の幅は、開放端側の線路幅と短絡端側の線路幅の差分の半分の寸法であった。

[0051] しかしながら本構成では、ステップ部分の片側の幅である、短絡端側電極62Aと先端開放電極63Aとの間の間隙寸法と先端開放電極63Aの線路幅とを加えた値を、開放端側電極61Aの線路幅から短絡端側電極62Aの線路幅を減じたものの半分より大きく形成する事が可能になる。さらには、開放端側電極61Aの線路幅の1/2倍より大きく形成する事さえ可能になる。したがって、上面電極パターンの微細度を緩和できる。

[0052] なお、誘電体基板1の上面に設けた上面電極パターンは、その形状精度によってマイクロストリップラインフィルタの周波数特性に大きな影響を及ぼすため、ここでは、フォトリソグラフィプロセスによりできるかぎり電極精度を改善して形成している。

[0053] また、側面電極パターンの電極厚みを上面電極パターンの電極厚みよりは厚いものにしていて、一般に電流集中が生じる接地端側の部位での電流を分散させ、導体ロスを低減させている。この構成によって、このマイクロストリップラインフィルタは挿入損失が小さい素子になっている。

[0054] 次に、マイクロストリップラインフィルタの周波数特性をシミュレーションにより確認した例を示す。

[0055] 図3(A)は、シミュレーションに用いたマイクロストリップラインフィルタ101の各部寸法を説明する図である。なお、同図において、上述のマイクロストリップラインフィルタ100の同様な構成には同一の符号を付している。また同図中に示す寸法は単位が μm (マイクロメートル)である。同図(B)は、シミュレーションによって得られたマイクロストリップラインフィルタ101の周波数特性を示すグラフである。同グラフ中に示す破線はマイクロストリップラインフィルタ101のS11特性を示す。図中に示す実線は、マイクロストリップラインフィルタ101のS21特性を示す。

- [0056] マイクロストリップラインフィルタ101のS21特性に注目すると、マイクロストリップラインフィルタ101は約5100MHz～約5900MHzにわたって挿入損失が約-2dBの通過帯域を実現している。また、通過帯域の低域側である約4200MHz～約4800MHz付近に2つの減衰極が位置し、4600GHz以下での減衰量が約-40dB以下になっている。
- [0057] 本構成では、先端開放電極63A, 63Bによって、主面線路6A, 6Bの共振器対の容量性結合が強められ、先端開放電極63C, 63Dによって、主面線路6C, 6Dの共振器対の容量性結合が強められている。したがって、通過帯域の低域側の2つの減衰極は、減衰量が約-40dB以下と深く立ち下がっている。また、主面線路6B, 6Cの共振器対が誘導性結合することにより、通過帯域の高域側が比較的急峻に立ち下がっている。
- [0058] なお、上記した構成例での主面線路や側面電極の配置位置や形状は製品仕様に応じたものであり、製品仕様に応じたどのような配置位置や形状であっても良い。本発明は上記構成以外であっても適用でき、多様なフィルタ素子のパターン形状に採用できる。また、このフィルタ素子に、他の構成(高周波回路)をさらに配しても良い。

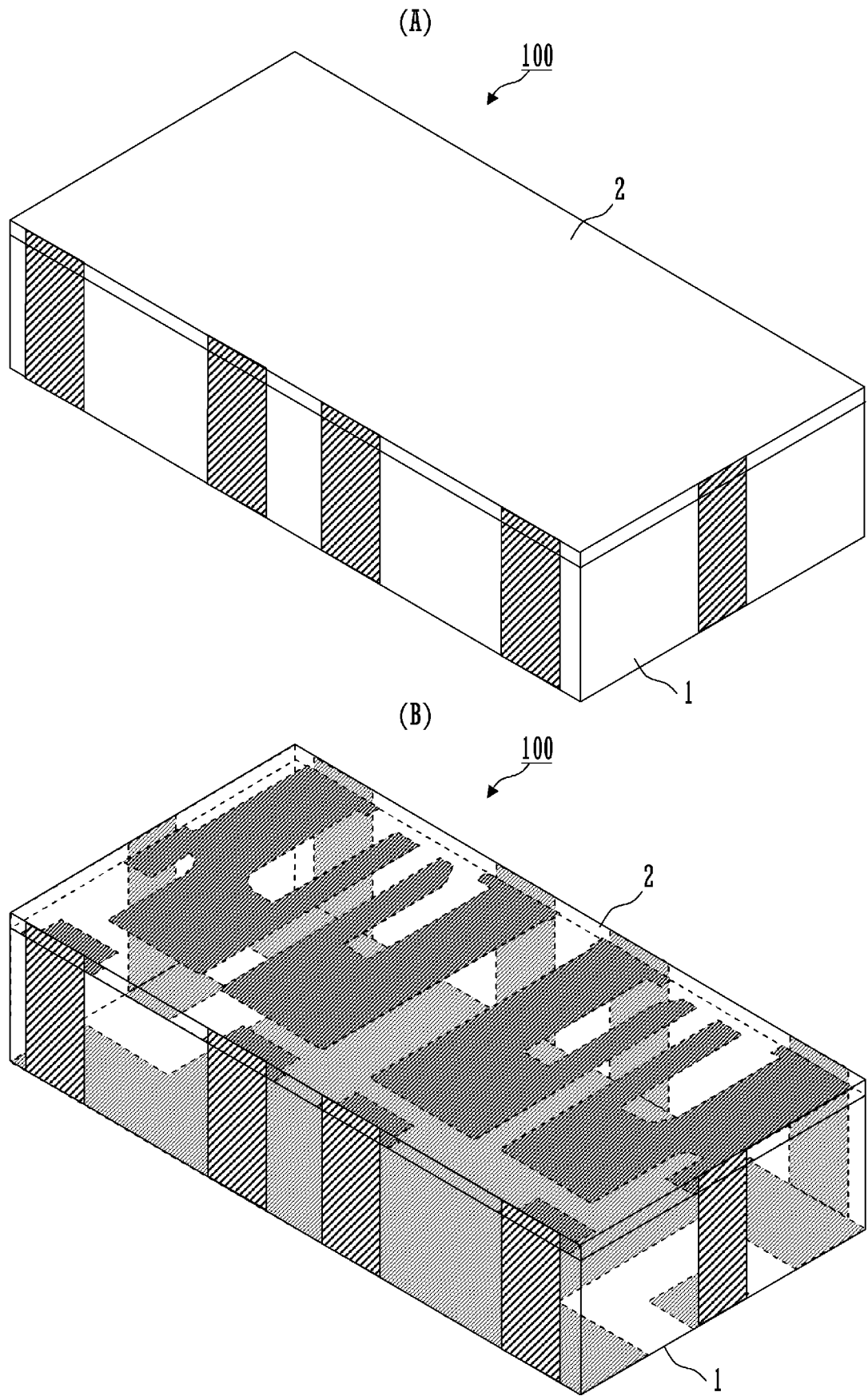
請求の範囲

- [1] 矩形平板状の誘電体基板の下面に設けた接地電極と、前記接地電極および前記誘電体基板とともに複数の共振器を構成する複数の共振線路と、前記複数の共振線路のいずれかが構成する共振器に結合する入出力電極と、を備えるマイクロストリップラインフィルタにおいて、
- いずれかの共振線路は、
- 対をなす共振線路とともに、容量性結合する共振器対を構成し、
- 自共振線路の開放端を含み、かつ、前記対をなす共振線路の側端に並行する開放端側電極と、前記開放端側電極と異なる線路幅で前記開放端側電極の短絡端側の端部から延設されて、前記開放端側電極とともに前記対をなす共振線路の側端に並行し、かつ、先端が開放された先端開放電極と、前記開放端側電極と異なる線路幅で前記開放端側電極の短絡端側の端部から前記接地電極まで延設され、かつ、前記先端開放電極から離間する方向に線路幅の中心がずれた短絡端側電極と、を備える、
- マイクロストリップラインフィルタ。
- [2] 矩形平板状の誘電体基板の下面に設けた接地電極と、前記接地電極および前記誘電体基板とともに複数の共振器を構成する複数の共振線路と、前記複数の共振線路のいずれかが構成する共振器に結合する入出力電極と、を備えるマイクロストリップラインフィルタにおいて、
- いずれかの共振線路は、
- 自共振線路の開放端を含み、かつ、隣接する両側の共振線路それぞれの側端に並行する開放端側電極と、前記開放端側電極と異なる線路幅で前記開放端側電極の短絡端側の端部から延設されて、隣接する共振線路の側端に並行し、かつ、先端が開放された先端開放電極と、前記先端開放電極から離間する方向に線路幅の中心がずれ、かつ、前記開放端側電極と異なる線路幅で前記開放端側電極の短絡端側の端部から前記接地電極まで延設されて、隣接する共振線路の側端に並行する短絡端側電極と、を備え、
- かつ、前記両側の共振線路のうち前記先端開放電極側に隣接する共振線路とともに

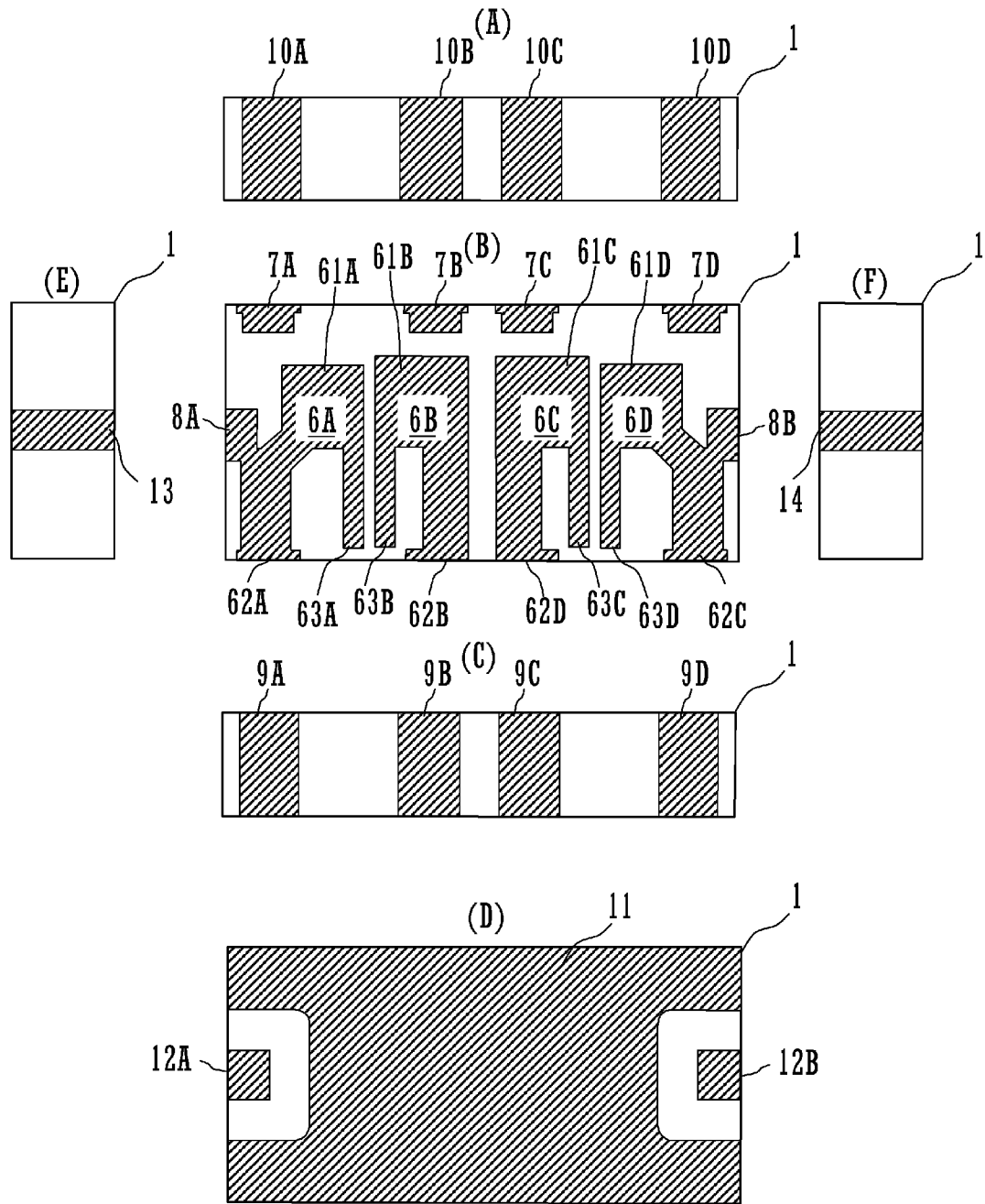
に容量性結合する共振器対を構成し、前記短絡端側電極側に隣接する共振線路とともに誘導性結合する共振器対を構成する、
マイクロストリップラインフィルタ。

- [3] 前記誘導性結合する共振器対を構成する共振線路それぞれに浮遊容量を付与する、複数の先端容量電極を備える請求項2に記載のマイクロストリップラインフィルタ。
- [4] 前記容量性結合する共振器対を構成する共振線路それぞれに、前記開放端側電極と前記先端開放電極と前記短絡端側電極とを備え、それぞれの前記先端開放電極同士を対向させた請求項1～3のいずれかに記載のマイクロストリップラインフィルタ。
- [5] 前記短絡端側電極を、前記誘電体基板の上面から側面にかけて形成した請求項1～4のいずれかに記載のマイクロストリップラインフィルタ。
- [6] 前記短絡端側電極の片側の、前記先端開放電極の線路幅とこの先端開放電極から前記短絡端側電極までの間隙寸法とを合計した値が、前記開放端側電極の線路幅から前記短絡端側電極の線路幅を減じた値の1/2倍より大きい請求項1～5のいずれかに記載のマイクロストリップラインフィルタ。
- [7] 前記短絡端側電極の片側の、前記先端開放電極の線路幅とこの先端開放電極から前記短絡端側電極までの間隙寸法とを合計した値が、前記開放端側電極の線路幅の1/2倍の値より大きい請求項6に記載のマイクロストリップラインフィルタ。

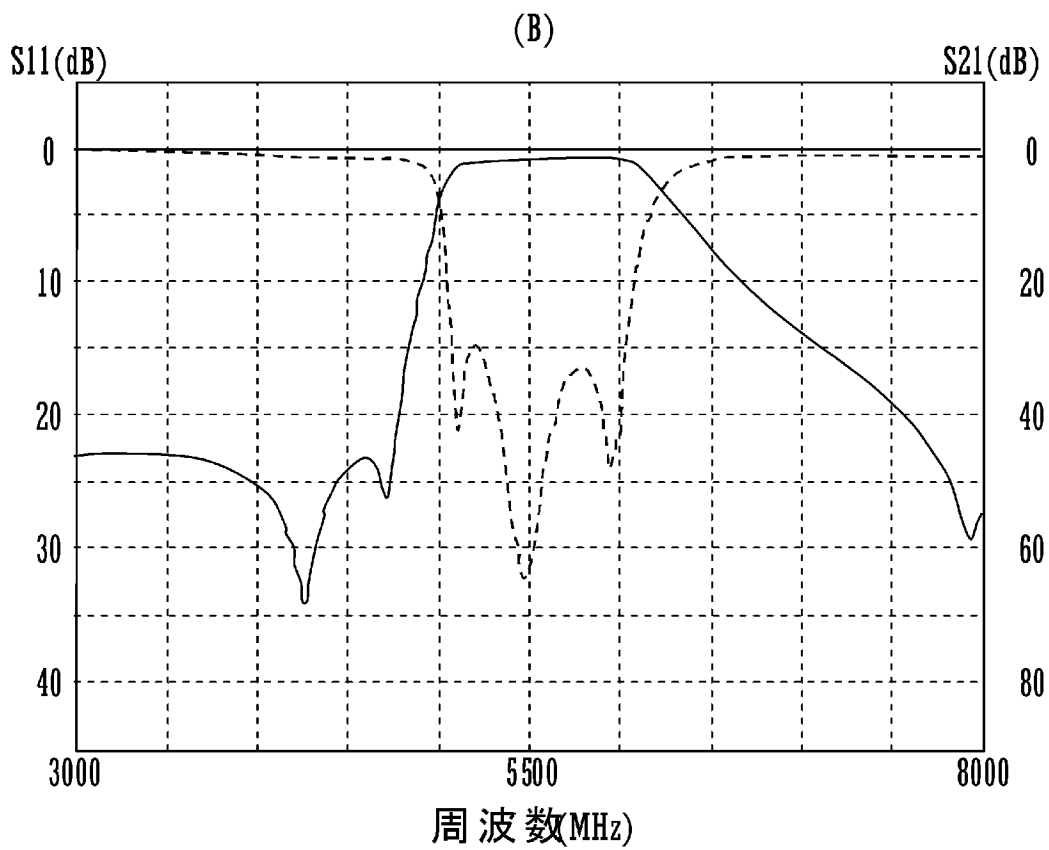
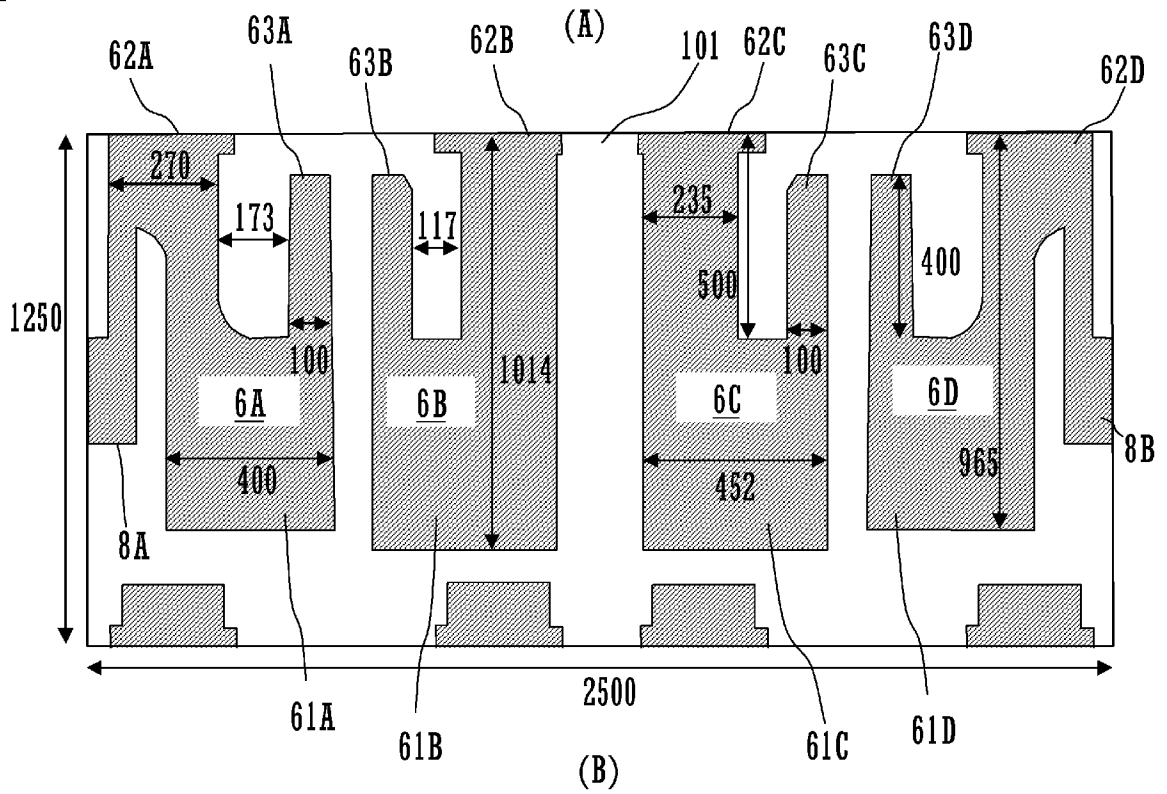
[図1]



[図2]



[図3]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/059428

A. CLASSIFICATION OF SUBJECT MATTER
H01P1/203(2006.01)i, H01P1/205(2006.01)i, H01P7/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01P1/203, H01P1/205, H01P7/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-44708 A (Murata Mfg. Co., Ltd.), 16 February, 2001 (16.02.01), Par. Nos. [0037] to [0039]; Fig. 5 & US 6525625 B1 & DE 10036977 A & KR 10-2001-0021163 A	1-7
Y	JP 9-8504 A (TDK Corp.), 10 January, 1997 (10.01.97), Par. No. [0020]; Fig. 4 (Family: none)	1-7
Y	JP 7-66605 A (Murata Mfg. Co., Ltd.), 10 March, 1995 (10.03.95), Fig. 21 (Family: none)	3

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 08 August, 2008 (08.08.08)	Date of mailing of the international search report 19 August, 2008 (19.08.08)
-----------------------------------------------------------------------------------------	----------------------------------------------------------------------------------

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H01P1/203(2006.01)i, H01P1/205(2006.01)i, H01P7/08(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H01P1/203, H01P1/205, H01P7/08

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2008年
 日本国実用新案登録公報 1996-2008年
 日本国登録実用新案公報 1994-2008年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-44708 A (株式会社村田製作所) 2001.02.16, 段落[0037]-[0039], 図5 & US 6525625 B1 & DE 10036977 A & KR 10-2001-0021163 A	1-7
Y	JP 9-8504 A (ティーディーケー株式会社) 1997.01.10, 段落[0020], 図4 (ファミリーなし)	1-7
Y	JP 7-66605 A (株式会社村田製作所) 1995.03.10, 図21 (ファミリーなし)	3

☐ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。

<p>* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願</p>	<p>の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献</p>
---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

国際調査を完了した日 08.08.2008	国際調査報告の発送日 19.08.2008
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 麻生 哲朗 電話番号 03-3581-1101 内線 3568

5 T 2953