

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/66

G01N 23/225



[12] 发明专利说明书

[21] ZL 专利号 01136425.4

[45] 授权公告日 2005 年 3 月 16 日

[11] 授权公告号 CN 1193419C

[22] 申请日 2001.10.16 [21] 申请号 01136425.4

[30] 优先权

[32] 2000.11.23 [33] KR [31] 70009/2000

[71] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 金亮亨 姜孝千 金德容

审查员 闫立刚

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

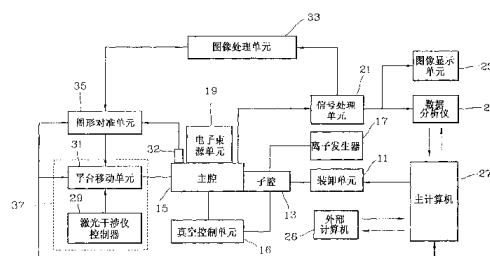
代理人 谢丽娜 谷惠敏

权利要求书 8 页 说明书 18 页 附图 7 页

[54] 发明名称 用于检测半导体器件中的缺陷的装置及使用该装置的方法

[57] 摘要

本发明提供了用于检测半导体器件中的缺陷的方法和装置。所述半导体器件包含多个导电焊盘，例如可以形成在用于绝缘导电焊盘和导电焊盘之间的导线的绝缘层之间。在一些导电焊盘中、例如在导电焊盘的表面上积聚电子和/或空穴。积聚电子和/或空穴之后，基于从上述这些导电焊盘发射的次级电子，检测与一个导电焊盘相联系的差别。基于检测的差别确定缺陷的存在。



ISSN 1008-4274

1. 一种用于检测半导体器件中缺陷的方法，所述半导体器件包含多个导电焊盘，该方法包括：

5 在多个待测导电焊盘中积聚电子；

 电子积聚在多个待测导电焊盘中之后，基于从上述这些导电焊盘发射的次级电子，检测第一差别，所述第一差别为在上述这些导电焊盘之间的次级电子发射系数的差值；

 在多个待测导电焊盘中积聚空穴；

10 空穴积聚在多个待测导电焊盘中之后，基于从上述这些导电焊盘发射的次级电子，检测第二差别，所述第二差别为在上述这些导电焊盘之间的次级电子发射系数的差值；和

 基于第一差别和第二差别，确定在多个导电焊盘之一中是否存在缺陷。

15

2. 权利要求 1 的方法，其中所述检测步骤还包括给多个待测导电焊盘施加初级电子束。

20 3. 权利要求 1 的方法，其中所述积聚电子的步骤包括在多个待测导电焊盘的表面上积聚电子，以及其中所述积聚空穴的步骤包括在多个待测导电焊盘的表面上积聚空穴。

25 4. 权利要求 1 的方法，其中在所述积聚电子的步骤中，通过将高能初级电子束施加到多个待测导电焊盘，来积聚电子，在所述积聚空穴的步骤中，通过将低能初级电子束施加到多个待测导电焊盘，来积聚空穴。

5. 权利要求 4 的方法，其中所述检测步骤还包括给多个待测导电焊盘施加初级电子束。

6. 权利要求 1 的方法，其中所述积聚电子的步骤还包括利用离子发生器积聚电子，其中所述积聚空穴的步骤还包括利用离子发生器积聚空穴。

5 7. 权利要求 1 的方法，其中检测第一差别的步骤还包括检测与一个导电焊盘相联系的第一电压差别的步骤，其中检测第二差别的步骤还包括检测与该导电焊盘相联系的第二电压差别的步骤。

10 8. 权利要求 7 的方法，其中检测第一差别的步骤还包括基于检测到的第一电压差别，将与一个导电焊盘相联系的图像确定为亮图像或暗图像的步骤，其中检测第二差别的步骤还包括基于检测到的第二电压差别，将与该导电焊盘相联系的图像确定为亮图像或暗图像的步骤。

15 9. 权利要求 8 的方法，其中基于第一差别和第二差别确定在导电焊盘之一中是否存在缺陷的步骤还包括至少下列一个步骤：

 当一个导电焊盘与第一暗图像和第二亮图像相联系时，确定在该导电焊盘中存在由结泄露源引起的电缺陷；

20 当一个导电焊盘与第一亮图像和第二暗图像相联系时，确定在该导电焊盘中存在由该导电焊盘和半导体器件的半导体衬底之间的未蚀刻接触部分引起的电缺陷；

 当一个导电焊盘与第一亮图像和第二亮图像相联系时，确定在该导电焊盘中存在由该导电焊盘和半导体器件的相邻导线之间的短路引起的电缺陷；和

25 当一个导电焊盘与第一暗图像和第二暗图像相联系时，确定在该导电焊盘中存在物理缺陷。

30 10. 权利要求 7 的方法，其中与一个导电焊盘相联系的第一电压差别的确定步骤还包括基于标准值确定第一电压差别的步骤，其中检测与一个导电焊盘相联系的第二电压差别的步骤还包括基于标准值确

定第二电压差别的步骤。

5 11. 权利要求 7 的方法，其中确定与一个导电焊盘相联系的第一电压差别的步骤还包括基于从该导电焊盘发射的次级电子和从多个导电焊盘中的至少另一个发射的次级电子相比较，确定第一电压差别的步骤，其中与一个导电焊盘相联系的第二电压差别的检测步骤还包括基于从一个导电焊盘发射的次级电子和从多个导电焊盘的至少另一个发射的次级电子相比较，确定第二电压差别的步骤。

10 12. 权利要求 1 的方法，其中检测第一差别的步骤先于检测第二差别的步骤。

15 13. 权利要求 1 的方法，其中检测第二差别的步骤先于检测第一差别的步骤。

14. 权利要求 1 的方法，其中在多个待测导电焊盘中积聚电子的步骤还包括选择在半导体器件的表面和半导体器件的背面之间产生电压差，以便在多个待测导电焊盘中积聚电子。

20 15. 权利要求 14 的方法，其中在多个待测导电焊盘中积聚空穴的步骤还包括选择在半导体器件的表面和半导体器件的背面之间产生电压差，以便在上述这些导电焊盘中积聚空穴。

25 16. 权利要求 15 的方法，其中通过调整给多个待测导电焊盘施加的初级电子束能量，产生电压差。

17. 一种用于检测包含多个导电焊盘的半导体器件中的缺陷的装置，该装置包括：

30 用于在多个待测导电焊盘中积聚电子的装置；
电子积聚在多个待测导电焊盘中之后，基于从上述这些导电焊盘

发射的次级电子，检测第一差别的装置，所述第一差别为上述这些导电焊盘之间的次级电子发射系数的差值；

用于在多个待测导电焊盘中积聚空穴的装置；

5 空穴积聚在多个待测导电焊盘中之后，基于从上述这些导电焊盘发射的次级电子，检测第二差别的装置，所述第二差别为上述这些导电焊盘之间的次级电子发射系数的差值；

基于第一差别和第二差别，检测在导电焊盘之一中是否存在缺陷的装置。

10 18. 权利要求 17 的装置，其中用于检测第一差别的装置还包括检测第一电压差别的装置，和将与一个导电焊盘相联系的图像确定为亮图像或暗图像的装置，和其中用于检测第二差别的装置还包括检测第二电压差别的装置，和将与一个导电焊盘相联系的图像确定为亮图像或暗图像的装置，以及其中基于第一差别和第二差别，用于确定缺陷

15 是否存在于导电焊盘之一中的装置还包括至少下列一个装置：

当一个导电焊盘与第一暗图像和第二亮图像相联系时，确定在该导电焊盘中存在由结泄露源导致的电缺陷的装置；

20 当一个导电焊盘与第一亮图像和第二暗图像相联系时，确定在该导电焊盘中存在由该导电焊盘和半导体器件的半导体衬底之间的未蚀刻接触部分导致的电缺陷的装置；

当一个导电焊盘与第一亮图像和第二亮图像相联系时，确定在该导电焊盘中存在由该导电焊盘和半导体器件的相邻导线之间的短路导致的电缺陷的装置；和

25 当一个导电焊盘与第一暗图像和第二暗图像相联系时，确定在该导电焊盘中存在物理缺陷的装置。

19. 一种用于检测包含多个导电焊盘的半导体器件中的缺陷的装置，该装置包括：

30 电子束源，用于给半导体器件施加具有第一态、第二态和第三态的初级电子束，所述第一态导致在多个待测导电焊盘中积聚电子，所

述第二态导致在多个待测导电焊盘中积聚空穴，当施加到半导体器件上的初级电子束为第三态时，能够检测到从多个待测导电焊盘发射的次级电子；和

5 数据分析仪，用于在电子积聚在多个待测导电焊盘中之后，基于从上述这些导电焊盘发射的次级电子，检测第一差别，所述第一差别为上述这些导电焊盘之间的次级电子发射系数的差值，和在空穴积聚在多个待测导电焊盘中之后，基于从上述这些导电焊盘发射的次级电子，检测第二差别，所述第二差别为上述这些导电焊盘之间的次级电子发射系数的差值，以及基于第一差别和第二差别，确定在导电焊盘之一中是否存在缺陷。

10

20. 权利要求 19 的装置，还包括平台控制单元，用于检测半导体器件上已经确定存在的缺陷的位置。

15 21. 一种用于检测半导体器件中电缺陷的装置，包括：
在其中装载半导体衬底的子腔；
离子发生器，能够用空穴（阳离子）或电子（阴离子）掺杂半导体衬底的表面；
与子腔相连的主腔，包含装载半导体衬底的平台；
20 电子束源单元，能够给放置在主腔中的半导体衬底施加初级电子束，以检测电缺陷；
信号处理单元，能够检测电信号，然后放大电信号，所述电信号是在施加初级电子束之后，由从半导体衬底释放的次级电子的电压差别而得到的；
25 数据分析仪，能够分析由信号处理单元处理的电信号，确定电缺陷是否已经出现，然后统计处理该电信号；
主计算机，能够输出从外部计算机接收的、关于半导体器件上物理缺陷位置的数据，并且控制所有的部件；
平台控制单元，能够识别从主计算机接收的、半导体器件上物理
30 缺陷的位置；

图像处理单元，能够将由信号处理单元处理的电信号转换为图像，并将此图像处理电信号反馈给主计算机，接着是关于电缺陷归类的流程。

5 22. 权利要求 21 的用于检测半导体器件中的电缺陷的装置，其中平台控制单元包含平台移动单元和激光干涉器控制器，所述平台移动单元能够在主腔中移动平台，所述激光干涉器控制器连接到平台移动单元。

10 23. 权利要求 21 的用于检测半导体器件中的电缺陷的装置，其中信号处理单元与图像显示单元相接，所述图像显示单元可以通过图像处理使由信号处理单元处理的电信号显示为图像。

 24. 一种用于检测半导体器件中的电缺陷的方法，包括步骤：
15 准备半导体器件，所述半导体器件包含半导体衬底上的多个导线、用于绝缘导线的绝缘层以及在每个绝缘层之间的导电焊盘；
 在导电焊盘的表面上积聚电子或空穴；
 给导电焊盘施加初级电子束；
 通过检测导电焊盘之间的电压差别确定电缺陷，所述电压差别是在施加初级电子束之后，由从导电焊盘释放的次级电子而导致的。
20

 25. 权利要求 24 的用于检测半导体器件中的电缺陷的方法，其中利用离子发生器进行在导电焊盘的表面上积聚电子或空穴的步骤。

25 26. 权利要求 24 的用于检测半导体器件中的电缺陷的方法，其中通过调整初级电子束的能量，进行在导电焊盘的表面上积聚电子或空穴的步骤。

30 27. 权利要求 24 的用于检测半导体器件中的电缺陷的方法，其中通过将电压差别转换为亮图像或暗图像，进行确定电缺陷的步骤。

28. 一种用于检测半导体器件中的电缺陷的方法，包括步骤：

准备半导体器件，所述半导体器件包含半导体衬底上的多个导线、用于绝缘导线的绝缘层以及在每个绝缘层之间的导电焊盘；

5 在导电焊盘的表面上积聚电子；

在给积聚有电子的导电焊盘施加初级电子束之后，第一次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；

确定缺陷图像是否是暗图像；

10 如果第一次检测的缺陷图像是暗图像，在导电焊盘的表面上积聚空穴；

在给积聚有空穴的导电焊盘施加初级电子束之后，第二次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；

15 确定第二次检测的缺陷图像是暗图像的导电焊盘具有物理缺陷，其缺陷图像不是暗图像的导电焊盘具有由结泄露源导致的电缺陷；

如果第一次检测的缺陷图像不是暗图像，在导电焊盘的表面上积聚空穴；

20 在给积聚有空穴的导电焊盘施加初级电子束之后，第三次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；

确定第三次检测的图像是暗图像的导电焊盘具有由未蚀刻接触部分导致的电缺陷，其缺陷图像不是暗图像的导电焊盘具有由导电焊盘和导线之间的短路引起的电缺陷。

25

29. 权利要求 28 的用于检测半导体器件中的电缺陷的方法，其中通过调整初级电子束的能量，进行在导电焊盘的表面上积聚电子或空穴的步骤。

30 30. 一种用于检测半导体器件中电缺陷的方法，包括步骤：

准备半导体器件，所述半导体器件包含半导体衬底上的多个导线、用于绝缘导线的绝缘层以及在每个绝缘层之间的导电焊盘；

在导电焊盘的表面上积聚空穴；

5 在给积聚有空穴的导电焊盘施加初级电子束之后，第一次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；

确定缺陷图像是否是暗图像；

如果第一次检测的缺陷图像是暗图像，在导电焊盘的表面上积聚电子；

10 在给积聚有电子的导电焊盘施加初级电子束之后，第二次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；

15 确定第二次检测的缺陷图像是暗图像的导电焊盘具有物理缺陷，其缺陷图像不是暗图像的导电焊盘具有由未蚀刻接触部分导致的电缺陷；

如果第一次检测的缺陷图像不是暗图像，在导电焊盘的表面上积聚电子；

20 在给积聚有电子的导电焊盘施加初级电子束之后，第三次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；

确定第三次检测的图像是暗图像的导电焊盘具有由结泄露源导致的电缺陷，其缺陷图像不是暗图像的导电焊盘具有由导电焊盘和导线之间的短路引起的电缺陷。

25 31. 权利要求 30 的用于检测半导体器件中的电缺陷的方法，其中利用离子发生器，进行在导电焊盘的表面上积聚电子或空穴的步骤。

用于检测半导体器件中的缺陷的装置及使用该装置的方法

5 发明领域

本发明涉及用于检测半导体器件中的缺陷的装置，更具体地说，涉及检测半导体器件中的电缺陷的装置及使用该装置的方法。

发明背景

10 在半导体器件的制造过程中，可能出现各种缺陷。这些缺陷可能引起半导体器件的故障和失效。在器件制造过程中产生的缺陷通常可以分为两类，包含物理缺陷（例如粒子）和电缺陷，物理缺陷引起半导体衬底表面上的物理异常，电缺陷不与物理缺陷同时出现，但可导致半导体器件的电失效。物理缺陷通常可以通过传统的图像观察设备
15 来检出。然而电缺陷一般不能通过普通的表面检查设备来检出。

已知利用电子束检验装置，沿着形成的栅极的层叠结构的壁，测试延伸到隔离层之间的半导体掺杂区的接触空穴。利用电子束检验装置，在线监视形成在半导体衬底中的接触空穴是处于开的状态，还是
20 处于不开的状态。如果在接触空穴中有未蚀刻材料层（例如，氧化物或氮化物层），初级电子不能正常流动到硅衬底，使得电子积聚在未蚀刻材料层的表面上。然后，可能从硅衬底的表面发射大量的次级电子。随着次级电子发射系数的不同，对于发射大量次级电子的部分，即与不存在未蚀刻材料层的部分相比较，存在未蚀刻材料层的部分，
25 可以显示更亮（白）或更暗（黑）的图像。然而，这种方法不能够稳定地检测出所有的未蚀刻情况，并且进一步在将材料淀积到接触空穴中之前完成。

因此，希望提供改进的方法和装置，用于在半导体器件制造过程中
30 检测电缺陷。

发明综述

根据本发明的各种实施例，提供了用于检测半导体器件中的缺陷的方法，所述半导体器件包含多个导电焊盘。该方法包括：在多个待测导电焊盘中积聚电子；电子积聚在多个待测导电焊盘之后，基于从上述这些导电焊盘发射的次级电子，检测第一差别，所述第一差别为在上述这些导电焊盘之间的次级电子发射系数的差值；在多个待测导电焊盘中积聚空穴；空穴积聚在多个待测导电焊盘之后，基于从上述这些导电焊盘发射的次级电子，检测第二差别，所述第二差别为在上述这些导电焊盘之间的次级电子发射系数的差值；和基于第一差别和第二差别，确定在多个导电焊盘之一中是否存在缺陷。

根据本发明的各种实施例，提供了用于检测半导体器件中的缺陷的装置，所述半导体器件包含多个导电焊盘。该装置包括：用于在多个待测导电焊盘中积聚电子的装置；电子积聚在多个待测导电焊盘之后，基于从上述这些导电焊盘发射的次级电子，检测第一差别的装置，所述第一差别为上述这些导电焊盘之间的次级电子发射系数的差值；用于在多个待测导电焊盘中积聚空穴的装置；空穴积聚在多个待测导电焊盘之后，基于从上述这些导电焊盘发射的次级电子，检测第二差别的装置，所述第二差别为上述这些导电焊盘之间的次级电子发射系数的差值；基于第一差别和第二差别，检测在导电焊盘之一中是否存在缺陷的装置。

在本发明的另一个实施例中，检测操作包含给多个待测导电焊盘施加初级电子束。在多个待测导电焊盘的表面处积聚电子和空穴。通过将施加给多个待测导电焊盘的初级电子束的能量至调节第一水平，可以积聚电子，通过将施加给多个待测导电焊盘的初级电子束的能量调节至第二水平，可以积聚空穴。也可以利用离子发生器积聚电子和/或空穴。

在本发明的另一个实施例中，检测与一个导电焊盘相联系的第一电压差别和与该导电焊盘相联系的第二电压差别。检测操作可以进一步包含基于检测到的第一电压差别，将第一亮图像或者第一暗图像与该导电焊盘相联系，基于检测的第二电压差别，将第二亮图像或者第二暗图像与该导电焊盘相联系。可以基于标准值确定电压差别。还可以是，基于从一个导电焊盘发射的次级电子和多个导电焊盘中至少另一个导电焊盘发射的次级电子相比，确定电压差别。

在本发明的其它的实施例中，确定缺陷是否存在可以包含：当一个导电焊盘与第一暗图像或第二亮图像相联系时，确定由结漏源引起的电缺陷存在于该导电焊盘中。当一个导电焊盘与第一亮图像和第二暗图像相联系时，还可以确定存在于该导电焊盘中的电缺陷是由该导电焊盘和半导体衬底之间的未蚀刻接触部分引起的。当一个导电焊盘与第一亮图像和第二亮图像相联系时，可以进一步确定存在于该导电焊盘中的电缺陷是由该导电焊盘与半导体器件的相邻导线之间的短路引起的。当一个导电焊盘与第一暗图像和第二暗图像相联系时，也可以确定存在于该导电焊盘中的物理缺陷。

在本发明的再一个实施例中，通过选择在半导体器件的表面和半导体器件的背面之间产生电压差，以便在多个待测导电焊盘中积聚电子。可以通过选择在半导体器件的表面和半导体器件的背面之间产生电压差，以便在多个待测导电焊盘中积聚空穴。可以通过调整施加给多个待测导电焊盘的初级电子束的能量，可以产生电压差。

在本发明的再一个实施例中，提供了一种用于检测包含多个导电焊盘的半导体器件中的缺陷的装置。该装置包含电子束源，用于给半导体器件施加具有第一态、第二态和第三态的初级电子束，所述第一态使电子积聚在多个待测导电焊盘中，所述第二态使空穴积聚在多个待测导电焊盘中，所述第三态允许检测从多个待测导电焊盘发射的次级电子。该装置还包含数据分析仪，用于在多个待测导电焊盘中积聚

电子之后，基于从上述这些导电焊盘发射的次级电子，检测上述这些导电焊盘之间的第一差别；在多个待测导电焊盘中积聚空穴之后，基于从上述这些导电焊盘发射的次级电子，检测上述这些导电焊盘之间的第二差别。基于第一差别和第二差别，该数据分析仪还用于确定在导电焊盘之一中是否存在缺陷。该装置还可以包含平台控制单元，用来检测半导体器件上已经被确定存在的缺陷的位置。

本发明还提供了一种用于检测半导体器件中电缺陷的装置，包括：在其中装载半导体衬底的子腔；离子发生器，能够用空穴（阳离子）或电子（阴离子）掺杂半导体衬底的表面；与子腔相连的主腔，包含装载半导体衬底的平台；电子束源单元，能够给放置在主腔中的半导体衬底施加初级电子束，以检测电缺陷；信号处理单元，能够检测电信号，然后放大电信号，所述电信号是在施加初级电子束之后，由从半导体衬底释放的次级电子的电压差别而得到的；数据分析仪，能够分析由信号处理单元处理的电信号，确定电缺陷是否已经出现，然后统计处理该电信号；主计算机，能够输出从外部计算机接收的、关于半导体器件上物理缺陷位置的数据，并且控制所有的部件；平台控制单元，能够识别从主计算机接收的、半导体器件上物理缺陷的位置；图像处理单元，能够将由信号处理单元处理的电信号转换为图像，并将此图像处理电信号反馈给主计算机，接着是关于电缺陷归类的流程。

本发明还提供了一种用于检测半导体器件中的电缺陷的方法，包括步骤：准备半导体器件，所述半导体器件包含半导体衬底上的多个导线、用于绝缘导线的绝缘层以及在每个绝缘层之间的导电焊盘；在导电焊盘的表面上积聚电子或空穴；给导电焊盘施加初级电子束；通过检测导电焊盘之间的电压差别确定电缺陷，所述电压差别是在施加初级电子束之后，由从导电焊盘释放的次级电子而导致的。

本发明还提供了一种用于检测半导体器件中的电缺陷的方法，包

括步骤：准备半导体器件，所述半导体器件包含半导体衬底上的多个导线、用于绝缘导线的绝缘层以及在每个绝缘层之间的导电焊盘；在导电焊盘的表面上积聚电子；在给积聚有电子的导电焊盘施加初级电子束之后，第一次检测从导电焊盘之间的电压差别得到的缺陷图像，

5 所述电压差别是由从导电焊盘释放的次级电子而导致的；确定缺陷图像是否是暗图像；如果第一次检测的缺陷图像是暗图像，在导电焊盘的表面上积聚空穴；在给积聚有空穴的导电焊盘施加初级电子束之后，第二次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；确定第二次检测的缺陷图像是暗图像的导电焊盘具有物理缺陷，其缺陷图像不是暗图像的导电焊盘具有由结泄露源导致的电缺陷；如果第一次检测的缺陷图像不是暗图像，在导电焊盘的表面上积聚空穴；在给积聚有空穴的导电焊盘施加初级电子束之后，第三次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；

10 确定第三次检测的图像是暗图像的导电焊盘具有由未蚀刻接触部分导致的电缺陷，其缺陷图像不是暗图像的导电焊盘具有由导电焊盘和导线之间的短路引起的电缺陷。

15

本发明还提供了 一种用于检测半导体器件中电缺陷的方法，包括步骤：准备半导体器件，所述半导体器件包含半导体衬底上的多个导线、用于绝缘导线的绝缘层以及在每个绝缘层之间的导电焊盘；在导电焊盘的表面上积聚空穴；在给积聚有空穴的导电焊盘施加初级电子束之后，第一次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；确定缺陷图像是否是暗图像；如果第一次检测的缺陷图像是暗图像，在导电焊盘的表面上积聚电子；在给积聚有电子的导电焊盘施加初级电子束之后，第二次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；确定第二次检测的缺陷图像是暗图像的导电焊盘具有物理缺陷，其缺陷图像不是暗图像的导电焊盘具有由未蚀刻接触部分导致的电缺陷；如果第一次检测的

20

25

30

缺陷图像不是暗图像，在导电焊盘的表面上积聚电子；在给积聚有电子的导电焊盘施加初级电子束之后，第三次检测从导电焊盘之间的电压差别得到的缺陷图像，所述电压差别是由从导电焊盘释放的次级电子而导致的；确定第三次检测的图像是暗图像的导电焊盘具有由结泄露源导致的电缺陷，其缺陷图像不是暗图像的导电焊盘具有由导电焊盘和导线之间的短路引起的电缺陷。

附图的简要说明

图 1 是方框图，说明根据本发明实施例用于检测半导体器件中的缺陷的装置。

图 2 是曲线图，说明根据本发明的实施例，次级电子的产生量与半导体衬底表面和其背侧之间的电压差之间的关系曲线。

图 3A 是示意图，根据本发明的实施例，在导电焊盘中累积电子之后，利用两个导电焊盘说明缺陷图像，其中一个导电焊盘包含未蚀刻接触部分。

图 3B 是示意图，根据本发明的实施例，在导电焊盘中累积空穴之后，利用两个导电焊盘说明缺陷图像，其中一个导电焊盘包含未蚀刻接触部分。

图 4A 是示意图，根据本发明的实施例，在导电焊盘中累积电子之后，利用两个导电焊盘说明缺陷图像，其中一个导电焊盘包含结泄露源。

图 4B 是示意图，根据本发明的实施例，在导电焊盘中累积空穴之后，利用两个导电焊盘说明缺陷图像，其中一个导电焊盘包含结泄露源。

图 5A 是示意图，根据本发明的实施例，在导电焊盘中累积电子之后，利用两个导电焊盘说明缺陷图像，其中一个导电焊盘包含与相邻导线的短路。

图 5B 是示意图，根据本发明的实施例，在导电焊盘中累积空穴之后，利用两个导电焊盘说明缺陷图像，其中一个导电焊盘包含与相邻导线的短路。

图 6 是流程图，根据本发明的实施例，说明用于检测半导体器件中的电缺陷的操作。

图 7 是流程图，根据本发明的另一个实施例，说明用于检测半导体器件中的电缺陷的操作。

5

最佳实施例的描述

下文将参考附图更全面地描述本发明，其中示出了本发明的最佳实施例。然而，本发明可以以不同的方式来实施，不应认为是对这里所列举的实施例的限制。更确切地说，提供的这些实施例使得本公开更充分更全面，并且对本领域技术人员来说这些实施例将全面传达本发明的范围。全文中相同的标号指的是相同的部件，信号线和其上的信号可以通过相同的参考标号来表示。

10

现在参考图 1，将进一步描述根据本发明实施例用于检测半导体器件中的电缺陷的装置。图 1 所示的装置包含子腔 13，构成子腔 13 以便容纳用于形成半导体器件的半导体衬底（半导体晶片）。所示的装置还包含装卸单元（handler unit）11，可以用来装载半导体衬底；主腔 15，可以包含：一个平台，在平台中装载半导体衬底。图中示出了与主腔 15 和子腔 13 连接的真空控制单元 16。此真空控制单元 16 可以用来控制腔室的真空状态。可以用图形对准单元 35 来识别装载在主腔 15 中的半导体衬底上的图形图像，例如，用如显微镜的光学装置。图形对准单元 35 可以进一步构造为通过保存在存储器中的原始图像粗略地设定与识别的图像对准。

15

20

注意上面参考装置描述了本发明，所述装置既可以检测缺陷也可以形成半导体器件。然而，应理解本发明并不限于此，各个实施例中的装置不需要包含图 1 所示的所有方框。

25

为了检测半导体衬底上的电缺陷，所述半导体衬底放在主腔 15 中，图 1 所示的装置还包含与主腔 15 连接的电子束源单元 19。此电

30

子束源单元 19 的构造是发射初级电子束。发射的初级电子束可以具有引起半导体衬底中的电子累积的第一态、引起空穴的累积的第二态和检测从半导体衬底发射的次级电子的第三态。信号处理单元 21 的结构是在施加初级电子束之后，用来检测由从半导体衬底释放的次级电子的电压差别产生的电信号并放大检测的电信号。

还示出了与子腔 13 耦合的离子发生器 17，其构造是当衬底位于子腔 13 中时，用来在半导体衬底表面上掺杂正空穴（阳离子）和/或电子（阴离子）。与电子束源单元 19 类似，此离子发生器 17 也可以用来检测半导体衬底中的电缺陷，以便这些缺陷可以例如按照缺陷的类型分类。

图 1 所示的装置还包括与信号处理单元 21 连接的图像显示单元 23，其构造成例如利用图像处理技术产生由信号处理单元 21 处理的电信号的可视图像。构成与信号处理单元 21 连接的数据分析仪 25 以便分析由信号处理单元 21 处理的电信号，确定电缺陷是否已经出现，然后进一步处理电信号，例如统计。

为了基于例如从外部计算机 26 接收的数据，识别半导体衬底上缺陷例如物理缺陷的位置，图 1 所示的装置还包含主计算机 27，其构造成输出关于半导体衬底上的缺陷位置的数据并控制平台控制单元 37，所述数据可以从外部计算机 26 接收，平台控制单元 37 包含激光干涉仪控制器 29 和平台移动单元 31。

注意，在识别物理缺陷的位置之前，为了精确地对准半导体衬底，可以设定对准标记的基准（参考）点。为了基于保存在主计算机 27 中的对准标记在半导体衬底上设定对准标记，可以相互比较两个标记，然后利用平台控制单元 37 调节半导体衬底。

图 1 所示的装置还包含图像处理单元 33，其构成为处理从主计

5 计算机 27 接收的物理缺陷位置数据，并向平台控制单元 37 反馈图像处理数据。图像处理单元 33 的结构还能够进一步处理由信号处理单元 21 处理的电信号，将它们转换成亮图像或暗图像，并将亮图像或暗图像反馈给主计算机 27。这种处理可以部分基于由主计算机 27 保存的电缺陷分类流程图。

10 当图 1 所示的装置包含一些用于检测半导体器件中的缺陷的控制器型部件时，应理解为与本发明有关的操作系统并不限于图 1 所示的特定的部件组。例如，处理单元 21、数据分析仪 25 和主计算机 27 可以结合在一个组中或所描述的其它权能组中。

15 通过背景来进一步描述本发明，现在将参考图 2 进一步描述次级电子发射系数。下面将描述从不同的衬底如氧化物层和硅释放的次级电子的系数。图 2 是说明次级电子发射系数随着半导体衬底的表面（上侧）和背面之间的电压差而变化的曲线图。在图 2 中，X 轴代表半导体衬底的表面和背面之间的电压差，所述电压可以由给衬底施加的初级电子束来产生。Y 轴代表次级电子发射系数，它是从半导体衬底释放的次级电子与例如由初级电子束导入的电子之比。具体来说，对于硅来说的次级电子发射系数和对于氧化物层来说的次级电子发射系数
20 分别由图 2 中的 SE_{Si} 和 SE_{Ox} 来表示。

25 参考图 2，如果次级电子发射系数不超过 1，则从半导体晶片表面释放的电子数比给该表面施加的电子数少。因此，在半导体衬底的表面上、例如在形成在半导体衬底中的导电焊盘的表面处累积电子。相反，如果次级电子发射系数超过 1，从半导体晶片的表面释放的电子数比施加给该表面的电子数多。因此，在半导体衬底的表面上、例如在形成在半导体衬底中的导电焊盘的表面处累积空穴。换句话说，当在次级电子发射系数少于 1 的电压差范围内工作时，可以积聚过量的电子。当在次级电子发射系数大于 1 的电压差范围内工作时，可以
30 积聚过量的空穴。

根据本发明，可以采用半导体衬底的表面上电子或空穴的积聚来检测电缺陷和/或给电缺陷分类，例如，利用图 1 的用于检测半导体器件中的电缺陷的装置。利用图 1 的用于检测半导体器件中的电缺陷的装置 5 的离子发生器 17 和/或电子束源单元 19，可以在半导体器件的表面上积聚电子或空穴。在图 2 中，只显示了对于硅的次级电子发射系数的分布和对于氧化物层的次级电子发射系数的分布。然而，应当理解本发明还可以应用到具有离子或电子发生区和空穴发生区的其它材料。

10

参考图 3-5 示意性地示出的例子，现在将进一步描述根据本发明的实施例关于检测不同类型的缺陷的操作。如下面将要描述的，所示的电缺陷起因类型包含出现在未蚀刻接触部分中的电阻缺陷、由结泄露源引起的泄漏缺陷和导电焊盘和导线之间的短路。

15

如图 3-5 所示，半导体器件包含多个栅图形，每个栅图形都是通过顺序累积栅绝缘层（未示出）和导电层 108 及顶绝缘层 110 而形成的，导线 108 由多晶硅层 104 和硅化物层 106 例如硅化钨层构成，其可以起栅极的作用。还在半导体器件中形成了覆盖每个栅图形的隔离层 112。在隔离层 112 之间，形成了与杂质区 116 例如源和漏区电连接的导电焊盘 114。每个导电焊盘 114 由已掺杂了杂质的多晶硅层、钨层、铝层或铜层形成。采用栅极作为导线 108 的例子的同时，它们还可以是位线。此外，为了简化对本发明的说明，在描述和说明半导体器件的具体结构和材料的同时，应当理解本发明并不仅限于此具体结构和/或材料。

25

图 3A 和 3B 是利用两个导电焊盘说明缺陷图像（检测次级电子发射得到的亮或暗图像）的示意图，其中一个导电焊盘包含未蚀刻接触部分。这里采用的术语“未蚀刻部分”指的是导电焊盘和半导体衬底之间的未蚀刻绝缘材料的区域，作为制造过程中不充分蚀刻的结果

30

可能留下未蚀刻的绝缘材料。在仅说明两个导电焊盘来简化说明本发明的同时，应当理解一般可以有大量的导电焊盘存在于根据本发明的实施例受测试的半导体器件中。

5 图 3A 显示了对于导电焊盘 114a 和 114b，利用高能初级束，通过增加半导体衬底 100 的表面和背面之间的电压差，次级电子发射系数（即参考图 2，已经使其小于 1）在可能积聚电子的区中的缺陷图像，所述电子是将作为次级电子被释放的电子。在这种情况下，从导电焊盘释放的次级电子数比施加给导电焊盘的次级电子数少，结果，
10 电子积聚在导电焊盘 114a 和 114b 的表面。注意，这里所用的“积聚”电子（或空穴，即区中减少的电子数）指的是能够增加电子（或空穴）数来改变次级电子发射水平，并且应当理解为：对于导电焊盘的材料来说，一个导电焊盘中的“积聚”水平可以是正常的电子水平，只要在另一个导电焊盘中存在可检测的电子数差，以便提供如这里要进一步描述的
15 可检测电压差别即可。

 如图 3A 所示，与具有开口接触部分的另一个导电焊盘 114b 相比，更多的电子积聚在具有未蚀刻接触部分 150 的导电焊盘 114b 中。与导电焊盘 114a 相比，未蚀刻接触部分减少了从导电焊盘 114b 移动到
20 半导体衬底 100 的电子数，由未蚀刻接触部分导致电子积聚水平差。

 利用图 1 的电缺陷检测装置，可以向包含两个导电焊盘 114a 和 114b 的半导体衬底 100 的表面施加初级电子束，以便提供跨越衬底 100 的、所需要的电压差。根据本发明的实施例，一般还可以用由实验确定的不同的功率水平来施加初级电子束，测量次级电子以提供电压差别
25 读数，用于根据本发明检测缺陷。遗留在未蚀刻接触部分 150 中的许多电子给未蚀刻接触部分提供了比开口接触部分更大的排斥力。因此，具有未蚀刻接触部分 150 的导电焊盘 114b 释放比具有开口部分的导电焊盘 114a 更多的次级电子。结果，导电焊盘 114b 可以与基于
30 检测到的次级电子发射水平的亮图像相联系。

图 3B 显示了利用低能初级束积聚空穴，通过降低半导体衬底 100 表面和背面之间的电压差，导电焊盘中的次级电子发射系数在可以积聚空穴的区中（即，参考图 2，已经使其大于 1）的缺陷图像。在这种情况下，从导电焊盘释放的次级电子数比施加给导电焊盘的次级电子数多，结果，在导电焊盘 114c 和 114d 的表面上积聚了空穴（h）。如图 3B 所示，与具有开口接触部分的另一个导电焊盘 114c 相比，在具有未蚀刻接触部分的导电焊盘 114d 中留下了更多的空穴。与开口部分相比，未蚀刻接触部分阻止了更多的空穴移向半导体衬底 100，由未蚀刻接触部分导致了空穴积聚的不同。

如参考图 3A 所描述的，可以给包含两个导电焊盘 114c 和 114d 的半导体衬底 100 的表面施加初级电子束，例如利用图 1 的电缺陷检测装置，来检测导电焊盘 114c 和 114d 的次级电子发射水平。导电焊盘 114c 和 114d 表面上遗留的空穴对于次级电子来说起陷阱的作用，否则这些次级电子将被释放。由于导电焊盘 114c 和 114d 中积聚的空穴的数量的不同，具有未蚀刻接触部分 150 的导电焊盘 114d 比具有开口接触部分的导电焊盘 114c 释放更少的次级电子。结果，具有未蚀刻接触部分 150 的导电焊盘 114d 可以与基于检测的次级电子发射水平的暗图像相联系。

图 4A 和 4B 是示意图，显示了两个导电焊盘的缺陷图像，其中一个导电焊盘包含结泄露源。更具体地说，图 4A 显示了通过增加衬底 100 的表面和背面之间的电压差，使次级电子发射系数小于 1 的缺陷图像。在这种条件下，如参考图 3A 所描述的，电子积聚在导电焊盘 114e 和 114f 的表面上。然而，对于具有泄露源部分 160 的导电焊盘 114f 来说，由于遗留在导电焊盘 114f 中的一些电子泄露到泄露源部分 160，因此，与导电焊盘 114e 相比，积聚了更少的电子（e）。

如上所述，可以给包含导电焊盘 114e 和 114f 的半导体衬底 100

的表面施加初级电子束，例如利用电缺陷检测装置，来检测导电焊盘 114e 和 114f 的次级电子发射水平。如果半导体衬底 100 是 P 型的，具有 N 型结区，如图 4A 所示，由于通过泄露源部分 160 泄露电子，减少了从具有泄露源部分 160 的导电焊盘 114f 释放的次级电子数。结果，导电焊盘 114f 可以与基于检测的次级电子发射水平的暗图像相联系。

如果半导体衬底 100 是 N 型的，具有 P 型结区，此衬底可以变为反偏衬底，不会改变每个导电焊盘 114e 和 114f 的表面电荷。结果，具有泄露部分 160 的导电焊盘 114f 和另一个导电焊盘 114g 的图像可能彼此没有差别。

图 4B 显示了使次级电子发射系数大于 1 处的缺陷图像以及在导电焊盘 114g 和 114h 表面上积聚的空穴 (h)。然后将初级电子束施加给包含导电焊盘 114g 和 114h 的半导体衬底的表面，例如，利用图 1 所示的电缺陷检测装置，来检测导电焊盘 114g 和 114h 的次级电子发射系数。

如果，如图 4B 所示，半导体衬底 100 是 P 型的，具有 N 型结区，此衬底可以变为反偏置衬底，不会改变每个导电焊盘 114g 和 114h 的表面电荷。结果，具有泄露源部分 160 的导电焊盘 114h 和另一个导电焊盘 114g 的缺陷图像可能彼此没有区别。另一方面，如果半导体衬底是 N 型的，具有 P 型结区，衬底 100 变为正向偏置。据此，基于通过泄露源部分 160 的空穴泄露，具有泄露源部分 160 的导电焊盘 114h 可以与亮图像相联系，与导电焊盘 114g 相比，允许从导电焊盘 114h 发射的次级电子发射水平更高。

图 5A 和 5B 是示意图，显示了利用图 1 的检测装置，两个导电焊盘的缺陷图像，一个导电焊盘包含导电焊盘和导线之间的短路。图 5A 显示了使次级电子发射系数小于 1 处的缺陷图像，电子 (e) 积聚

在导电焊盘 114i 和 114j 的表面上。如上所述，然后将初级电子束施加给包含导电焊盘 114i 和 114j 的半导体衬底 100 的表面，例如，利用图 1 的电缺陷检测装置，来检测次级电子的发射水平。

5 如果在导电焊盘 114j 和具有电子的导线 108 之间存在短路，例如，如图 5A 所示，在硅化物层 106 存在的地方，电子不能泄露到导线 108，结果许多电子留在导电焊盘 114j 的表面处。因此，当施加初级电子束以检测次级电子发射水平时，从导电焊盘 114j 释放的次级电子量更高，并且可以与亮图像相联系。

10

 图 5B 显示了使次级电子发射系数小于 1 的缺陷图像，在导电焊盘 114k 和 114l 的表面上积聚了空穴 (h)。如上所述，然后给包含导电焊盘 114k 和 114l 的半导体衬底的表面施加初级电子束，以检测次级电子发射水平。由于导电焊盘 114l 与具有电子的导线 108 短路，例如
15 如图 5B 所示的硅化物层 106，空穴 (h) 泄露到导线 108，使得与另一个导电焊盘 114k 相比，留在导电焊盘 114l 表面上的空穴更少。因此，从导电焊盘 114l 释放的次级电子量相对增加，以便导电焊盘 114l 可以与亮图像相联系。

20 如图 3-5 所示，可以通过检测由从导电焊盘表面释放的次级电子引起的电压差别、并且将此电压差别转换为与导电焊盘相联系的亮图像或暗图像，来检测半导体器件中的电缺陷。在图 3 至 5 中，互相比
25 较导电焊盘，以确定与导电焊盘相联系的图像是暗的还是亮的。然而，应当理解确定导电焊盘应与亮图像还是与暗图像相联系还可以基于预先确定的标准电压，例如，通过实验而得到的标准电压。

 此外，通过调整初级电子束的能量，以在导电焊盘 114a 到 114l 表面上积聚的电子和/或空穴为基础描述了图 3 至 5。然而，也可以利用离子发生器例如图 1 的离子发生器 17 直接掺杂导电焊盘。

图中已经示出的不同电缺陷类型包含电阻型缺陷未蚀刻部分、如通过导电焊盘 114j 和导线 108 之间的短路来说明的漏电缺陷。当在导电焊盘 114b 和 114j 的表面上积聚电子时，这些具体的缺陷可以导致检测到的缺陷图像呈同样的亮水平。然而，希望能够将出现的电缺陷的种类分类和识别。希望这种分类和识别能提高制造工艺，通过制造工艺中正确的操作来减少或避免各种缺陷的出现。

现在将参考图 6 和 7 所示本发明的实施例流程图，描述检测缺陷的各种方法，这些方法是为了进一步给缺陷的类型分类。图 6 和图 7 的描述是参考图 3-5 所示的半导体器件来进行的，所述半导体器件包含半导体衬底 100、多个导线 108、绝缘层 110 和 112 以及形成在每个绝缘层之间的导电焊盘 114a-114l。

图 6 是流程图，显示了例如利用图 1 所示的用于检测半导体器件中的电缺陷的装置，来检测和分类半导体器件中的电缺陷的方法的例子。

通过使次级电子发射系数小于 1，例如通过使初级电子束的能量高，电子积聚在导电焊盘的表面，开始方框 201 的操作。在检测水平给导电焊盘施加初级电子束，检测从导电焊盘表面释放的次级电子（方框 203）。这样，可以检测到第一电压差别，从第一电压差别得到第一缺陷图像（方框 203），确定第一缺陷图像是暗图像还是亮图像（方框 205）。

如果第一缺陷图像是暗图像（方框 205），通过调整使初级电子束的能量为低水平，空穴积聚在导电焊盘的表面（方框 207）。给导电焊盘施加初级电子束，检测从导电焊盘表面释放的次级电子（方框 209）。这样，可以检测到导电焊盘之间的第二电压差别，从第二电压差别得到第二缺陷图像（方框 209）。确定第二缺陷图像是暗图像还是亮图像（方框 211）。

5 如果第二缺陷图像是暗图像（方框 209），初级电子束的能量具有最低值（方框 213），确定具有暗缺陷图像的导电焊盘具有物理缺陷（方框 215）。然而，如图 6 所示的实施例，如果缺陷图像是暗图像，但初级电子束的能量不是最低值，操作返回方框 207，继续如上所述的操作，但逐步逼近减小初级束的能量水平，直到初级束达到最低值。如果第二缺陷图像不是暗图像（方框 211），该导电焊盘被归类为具有由结漏源引起的缺陷图像（方框 217）。

10 如果第一缺陷图像不是暗图像（方框 205），降低初级电子束的能量，空穴积聚在导电焊盘的表面（方框 307）。在测试水平给导电焊盘施加初级电子束，检测从导电焊盘的表面释放的次级电子（方框 309）。据此，可以检测导电焊盘之间的电压差别，从此电压差别得到第二缺陷图像（这里此图像也可以称为第三检测的缺陷图像）（方框 309）。确定第二缺陷图像是否是暗图像（方框 311）。如果第二缺陷图像是暗图像（方框 311），确定导电焊盘具有由未蚀刻接触部分引起的电缺陷（方框 317）。如果第二缺陷图像不是暗图像（方框 311），确定初级电子束的能量是否具有最低值（方框 313）。如果初级电子束的能量具有最低值（方框 313），将不具有暗图像的导电焊盘归类为具有由接触部分和导线之间的短路引起的电缺陷（方框 315）。如果初级束的能量值仍然在最低水平，操作返回方框 307，重复上述操作（一次或多次），逐渐减小初级束的能量水平，直到得到最低值。

25 总结图 6 所示的缺陷检测和分类操作，当在电子积聚在半导体器件的导电焊盘的表面上之后，利用检测电缺陷的装置，检测半导体器件中的电缺陷时，具有暗图像的导电焊盘可以表示物理缺陷或由结泄露导致的电缺陷存在于半导体器件中。在表面上积聚空穴后，具有结泄露的导电焊盘的缺陷图像是相反的，而具有物理缺陷的导电焊盘的缺陷图像不是相反的。

当电子积聚在导电焊盘的表面上，导电焊盘具有不是暗的缺陷图像时，这表示可能存在由接触部分和导线之间的短路或未蚀刻接触部分引起的电缺陷。空穴积聚在表面上后，具有未蚀刻接触部分的导电焊盘的缺陷图像是相反的，而包含接触部分和线之间的短路的导电焊盘的缺陷图像不是相反的。

图 7 是流程图，显示了根据本发明，例如利用图 1 所示的检测电缺陷的装置，检测和归类半导体的电缺陷的操作的实施例。总的来说，图 7 与图 6 所示的操作的差别在于空穴积聚条件先于电子积聚条件。还将参考其中采用离子发生器 17 的实施例来描述图 7，在参考图 1 的具体装置描述操作的同时，应当理解本发明并不限于此。

利用离子发生器 17，通过在半导体器件的导电焊盘的表面积聚空穴开始的操作，所述半导体器件装载在图 1 的子腔 13 中（方框 401）。将半导体器件装入主腔 15 中（方框 403），在测试水平给积聚有空穴的导电焊盘施加初级电子束，检测从导电焊盘的表面释放的次级电子（方框 404）。据此，可以得到导电焊盘之间的电压差别，从此电压差别得到第一缺陷图像（方框 404）。确定第一缺陷图像是否是暗图像（方框 405）。

如果第一缺陷图像是暗图像（方框 405），从主腔 15 卸载该半导体器件，并装载到子腔 13 中（方框 407）。利用离子发生器 17 在该半导体器件的导电焊盘的表面上积聚电子（方框 409）。在测试水平给积聚有电子的导电焊盘施加初级电子束，检测从导电焊盘的表面释放的次级电子（方框 410）。据此，可以得到导电焊盘之间的电压差别，从该电压差别得到第二缺陷图像（方框 410）。判断第二缺陷图像是否是暗的（方框 411）。如果第二缺陷图像是暗的（方框 411），具有暗缺陷图像的导电焊盘被归类为具有物理缺陷（方框 413）。如果第二缺陷图像不是暗图像（方框 411），该导电焊盘被归类为具有

由未蚀刻接触部分引起的电缺陷（方框 415）。

5 如果第一缺陷图像不是暗图像（方框 405），该半导体器件也从主腔 15 卸载，并装载到子腔 13 中（方框 507）。利用离子发生器 17 在半导体器件的导电焊盘的表面上积聚电子（方框 509）。给积聚有电子的导电焊盘施加初级电子束，检测从导电焊盘表面释放的次级电子（方框 510）。据此，可以得到每个导电焊盘之间的电压差别，从此电压差别得到第二缺陷图像（这里也称为第三检测缺陷图像）（方框 510）。确定此第二缺陷图像是否是暗图像（方框 511）。如果第二缺陷图像是暗图像（方框 511），具有此暗图像的导电焊盘被归类为具有由结泄露源引起的电缺陷（方框 513）。如果第二缺陷图像不是暗的（方框 511），该导电焊盘被归类为具有由接触部分和导线之间的短路引起的电缺陷（方框 515）。

15 总结参考图 7 所描述的操作，在空穴积聚在半导体器件的导电焊盘的表面上之后，当检测半导体器件中的电缺陷时，显示暗缺陷图像的导电焊盘表示在半导体器件中存在物理缺陷或由未蚀刻接触部分引起的电缺陷。电子积聚在表面上之后，具有未蚀刻接触部分的导电焊盘的缺陷图像是相反的，而具有物理缺陷的导电焊盘的缺陷图像不是相反的。空穴积聚在导电焊盘的表面上之后，当导电焊盘不具有暗图像（亮图像）时，这表示存在由结泄露或接触部分和导线之间的短路引起的电缺陷。然而，电子积聚在表面上之后，包含接触部分和导线之间短路的导电焊盘的缺陷图像不是相反的，而具有结泄露源的导电焊盘的缺陷图像是相反的。

25

在附图和说明中，已经公开了本发明的典型的、说明性的实施例，尽管采用了具体的术语，它们只是用在一般和描述的意义，不是为了限定。在下面的权利要求中提出了本发明的范围。

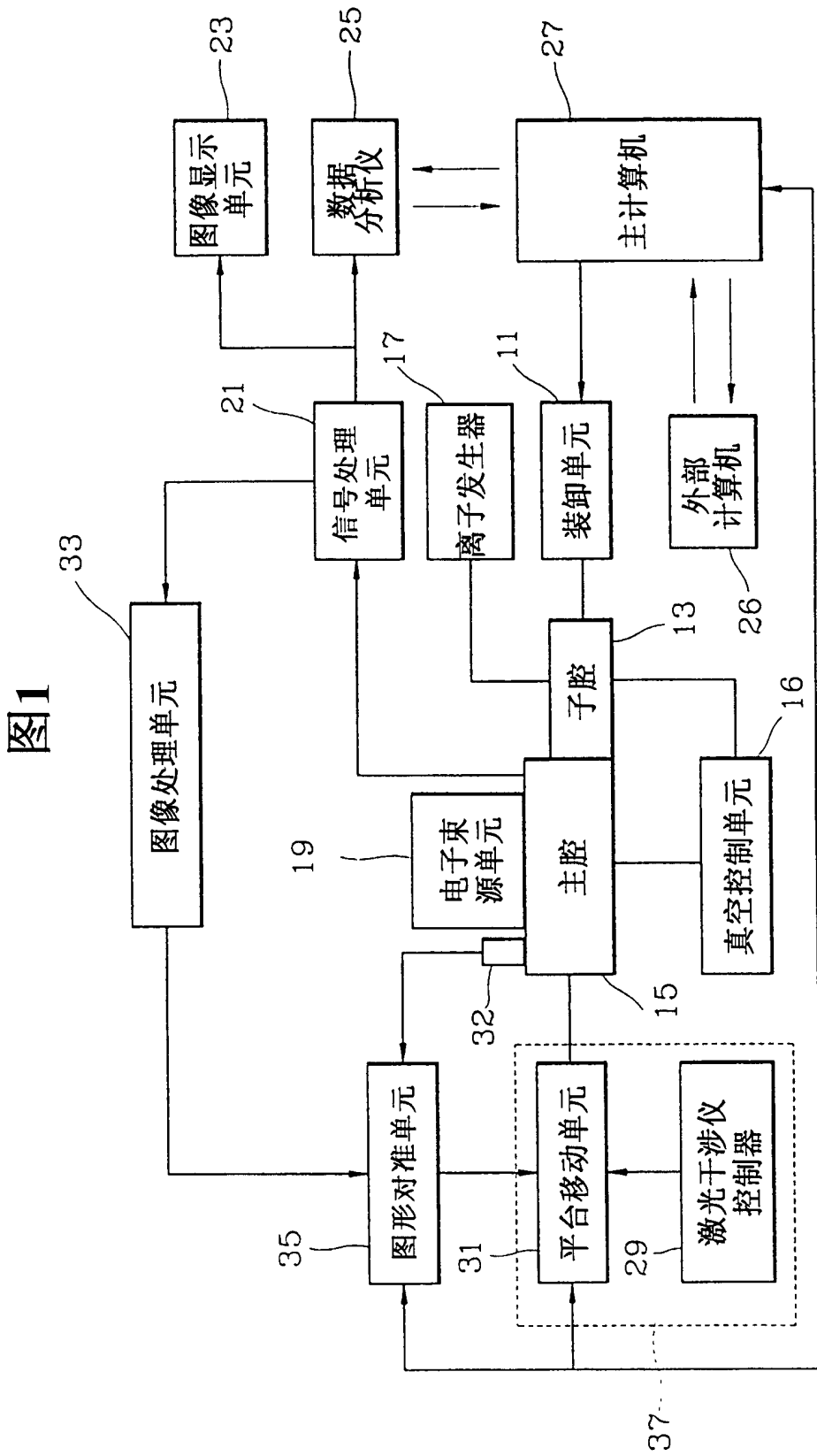


图2

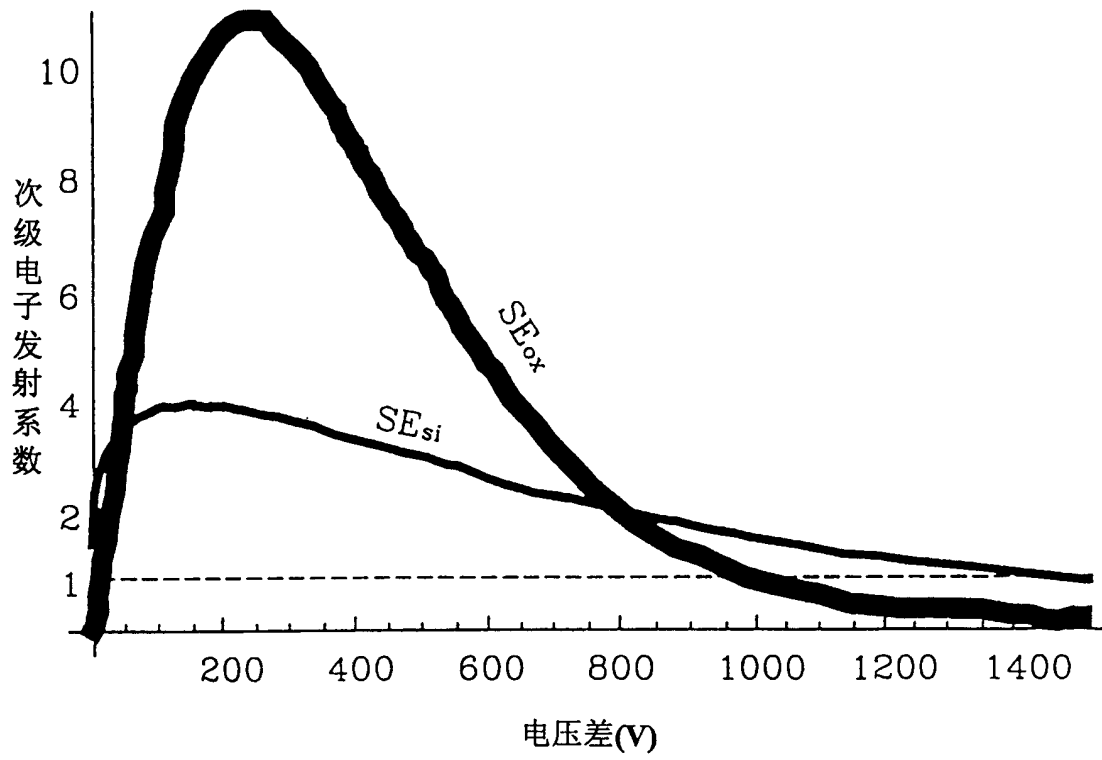


图3A

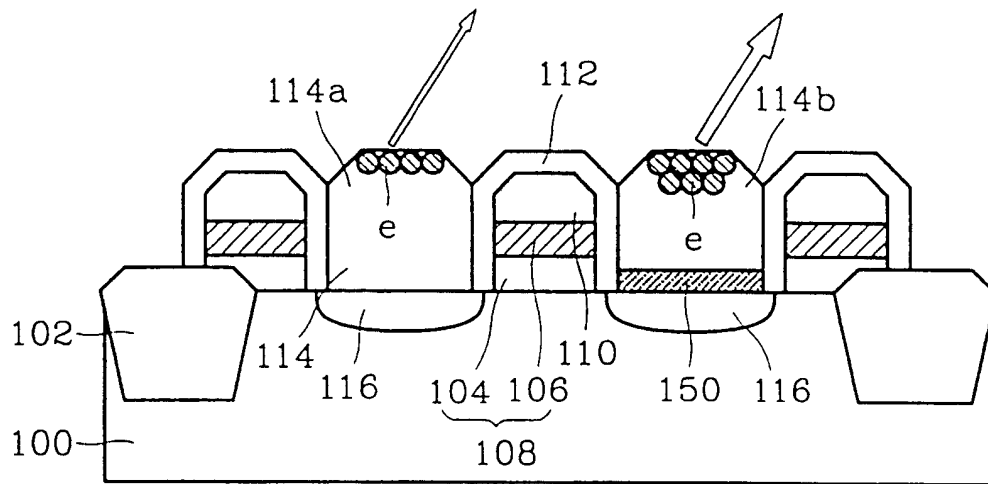


图3B

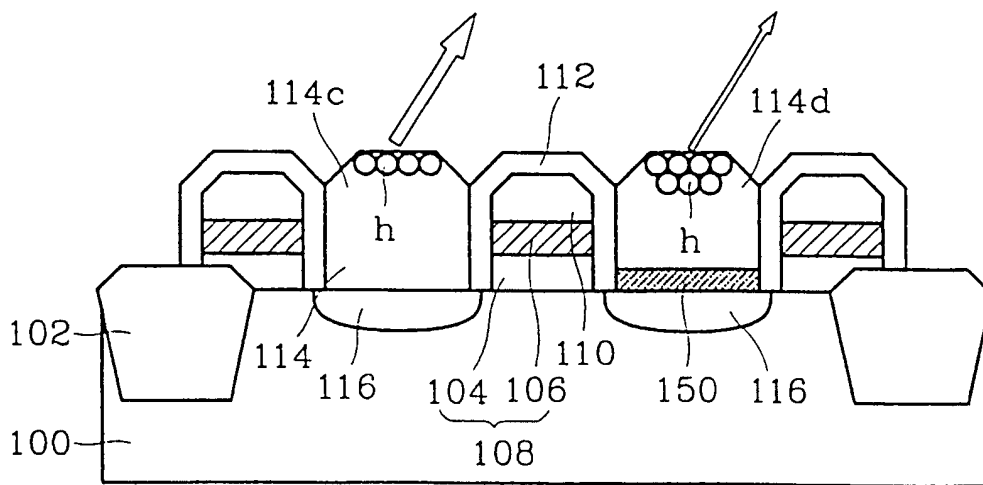


图4A

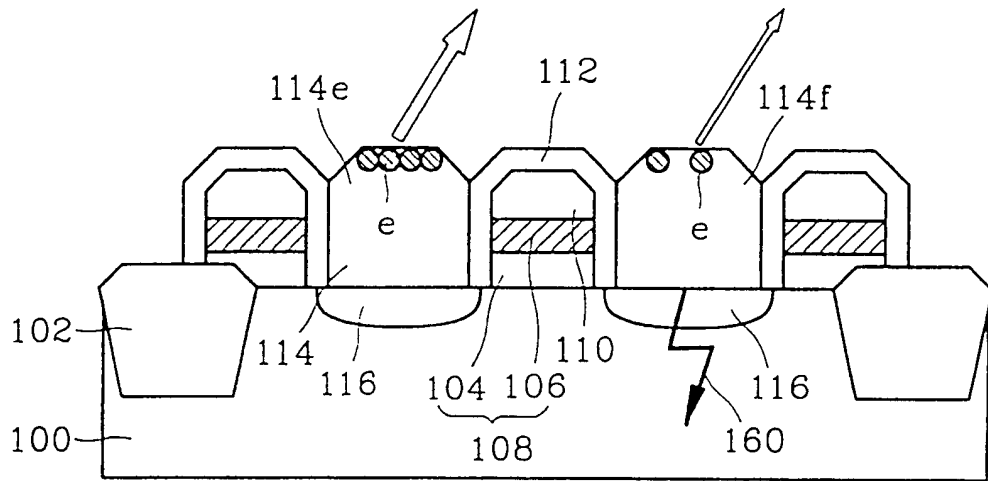


图4B

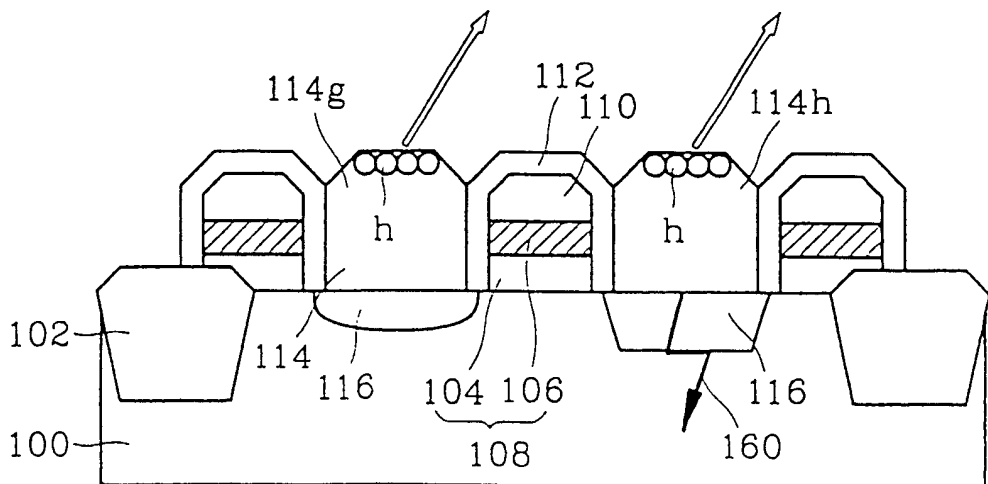


图5A

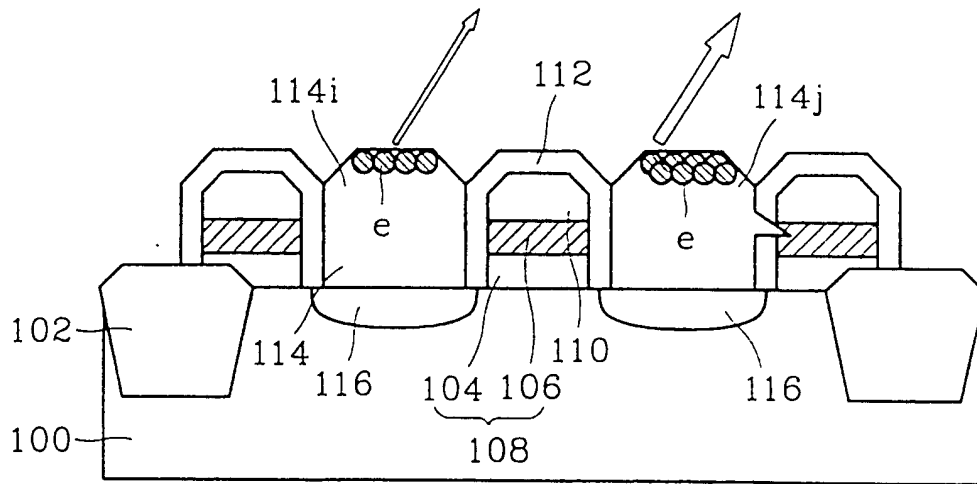


图5B

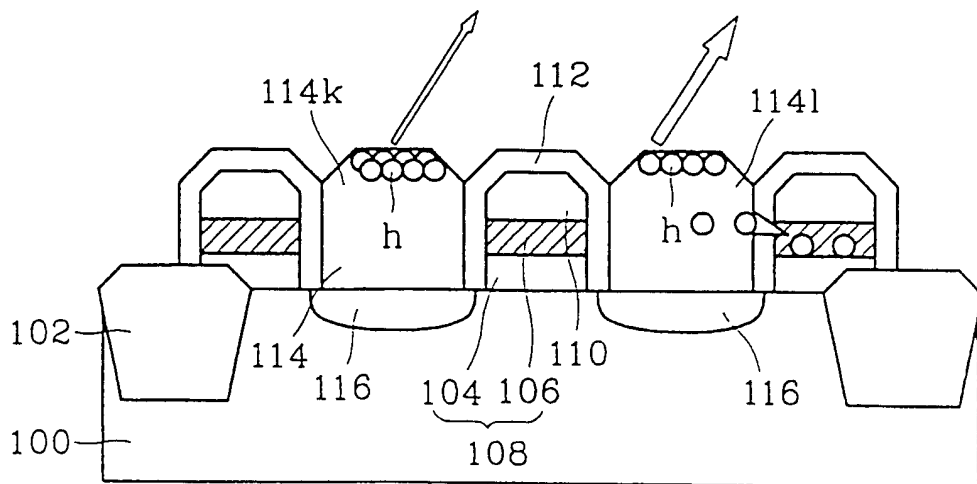


图6

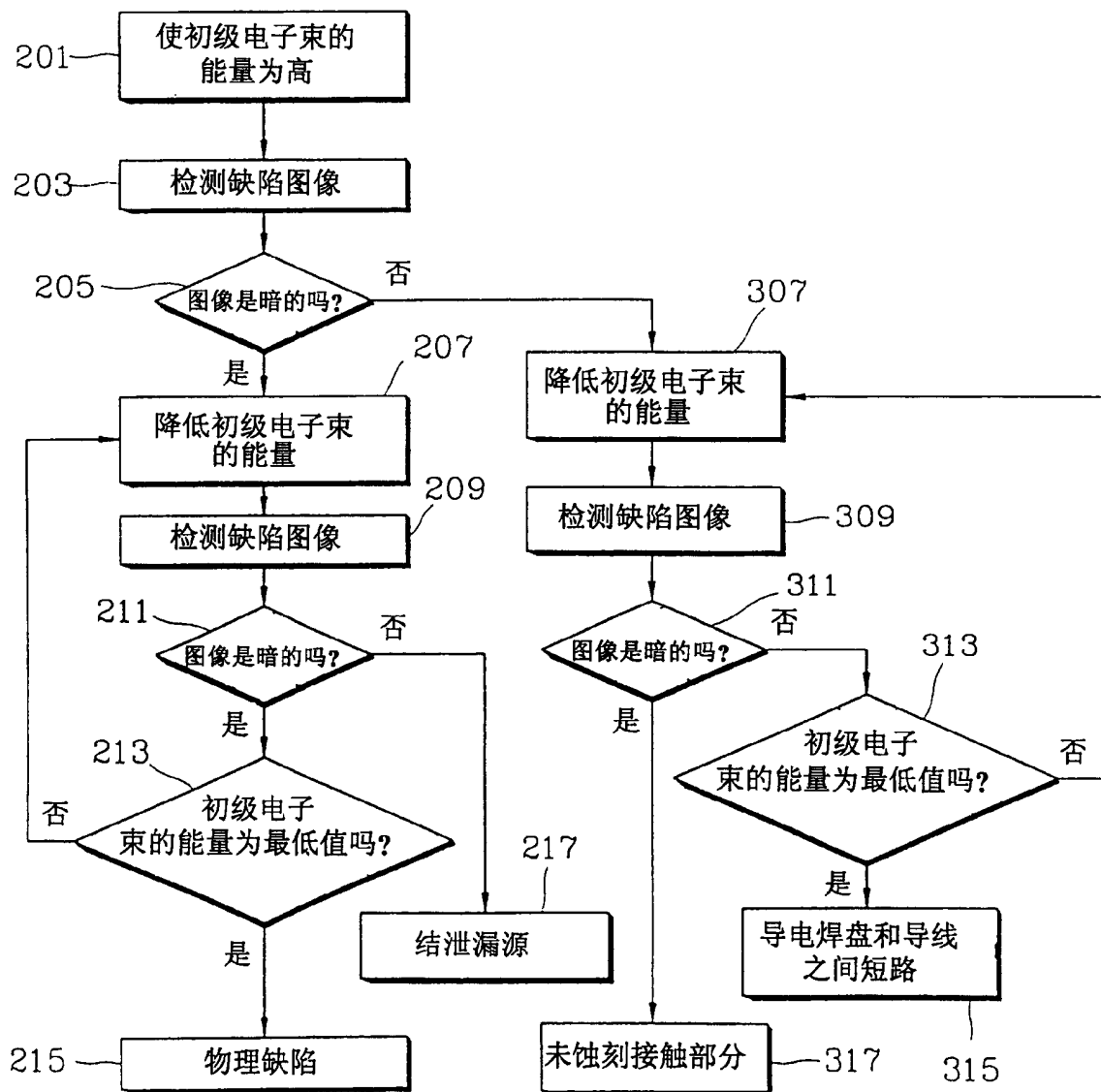


图7

