

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-144814

(P2005-144814A)

(43) 公開日 平成17年6月9日(2005.6.9)

(51) Int. Cl.⁷

B 4 1 J 29/38

G 0 3 G 21/00

H 0 4 N 1/00

F I

B 4 1 J 29/38

G 0 3 G 21/00 3 9 8

H 0 4 N 1/00

テーマコード (参考)

2 C 0 6 1

2 H 0 2 7

5 C 0 6 2

審査請求 有 請求項の数 5 O L (全 19 頁)

(21) 出願番号 特願2003-384126 (P2003-384126)
 (22) 出願日 平成15年11月13日(2003.11.13)

(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 100080034
 弁理士 原 謙三
 (74) 代理人 100113701
 弁理士 木島 隆一
 (74) 代理人 100116241
 弁理士 金子 一郎
 (74) 代理人 100084548
 弁理士 小森 久夫
 (74) 代理人 100120330
 弁理士 小澤 壯夫

最終頁に続く

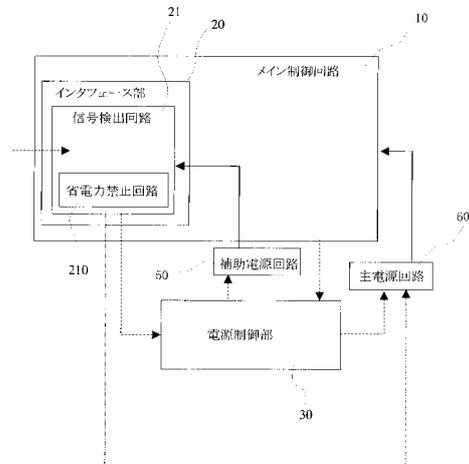
(54) 【発明の名称】 画像形成装置

(57) 【要約】

【課題】ソフトウェアに依存することなくハードウェアを用いて適正な省電力状態移行動作を実現する画像形成装置を提供する。

【解決手段】MFP 100に、メイン制御部10、メイン制御部10に入力される外部信号の有無を検出する信号検出回路31~35を有し、外部との通信を制御するインタフェース部30、主電源回路50、電源制御回路60を設ける。さらに、信号検出回路31~35に省電力禁止回路210を設ける。省電力禁止回路210は、信号検出回路31~35に外部信号が入力されている間には、省電力動作要求を無効化する省電力禁止信号を電源制御回路60または前記主電源回路10に出力する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

装置本体の動作状態の制御を行うとともに、通常動作状態から省電力動作状態に移行するときに省電力要求を出力するメイン制御部と、

前記メイン制御部に入力される外部信号の有無を検出する信号検出回路を有し、外部との通信を制御するインタフェース部と、

通常動作状態時にのみ前記メイン制御部に電力を供給する主電源回路と、

前記メイン制御部からの省電力要求に基づいて前記主電源回路を省電力動作状態に移行させる電源制御回路と、

前記信号検出回路に前記外部信号が入力されている間には、前記省電力動作要求を無効化する省電力禁止信号を前記電源制御回路または前記主電源回路に出力する省電力禁止回路と、

を備えたことを特徴とする画像形成装置。

10

【請求項 2】

前記メイン制御部は、前記電源制御回路に前記省電力禁止信号が入力されているときには、出力中または出力準備中の省電力要求を取り下げまたは保留することを特徴とする請求項 1 に記載の画像形成装置。

【請求項 3】

前記電源制御回路は、前記省電力禁止信号を受けて、省電力動作状態から通常動作状態に復帰させる起動要求信号を前記主電源回路に出力することを特徴とする請求項 1 または 2 に記載の画像形成装置。

20

【請求項 4】

前記省電力禁止回路は、前記信号検出回路が外部信号を検出したときには、ただちに前記省電力禁止信号を出力することを特徴とする請求項 1 ~ 3 のいずれかに記載の画像形成装置。

【請求項 5】

前記省電力禁止回路は、前記インタフェース部を介する通信が実行された後、所定時間が経過したときに前記省電力禁止信号の出力を解除することを特徴とする請求項 1 ~ 4 のいずれかに記載の画像形成装置。

【発明の詳細な説明】

30

【技術分野】

【0001】

この発明は、入力された画像データに基づいて画像形成処理を行う画像形成装置に関し、特に電源装置に特徴を有する画像形成装置に関する。

【背景技術】

【0002】

プリンタや複写機等の画像形成装置において、省電力化を図るために待機時の消費電力をいかに低く抑えるかということが着目されている。このため、画像形成装置の中には、待機時に主電源回路から電力の供給を行わないことで省電力化を図る電源装置が採用されることがあった。

40

【0003】

ところが、待機時においても、外部から入力される信号に反応して、通常の動作状態に復帰することが必要となる場合がある。例えば、ファクシミリ機能を有する複写機においては、外部から電話線を介して入力される F A X データ等を適正に受信できる態勢を常時整えておく必要がある。また、プリンタ等の場合は、パーソナルコンピュータ等から入力される画像データを検出することにより即座に通常の動作状態に復帰し、入力された画像データに基づいて画像形成処理を行う必要がある。

【0004】

そこで、従来技術の中には、省電力モードを有し、かつ、省電力モードから通常モードに適正に復帰することが可能なコンピュータシステムおよび省電力制御方法がある（例え

50

ば、特許文献1参照。)この特許文献1に記載のコンピュータシステムおよび省電力制御方法では、OS等のソフトウェアによってシステムのデータ通信の状態を検出し、データ通信用モード時にシステムが省電力モードに移行することがないように制御するソフトウェアに関する技術が開示されている。

【特許文献1】特開2000-32081号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上述の特許文献1に記載の発明を含む従来技術では、専らOS等のソフトウェアによって省電力モードへの移行を禁止しているため、このソフトウェアを構成するプログラムの誤動作によって影響を受け易く、動作の安定性が十分でない場合がある。

10

【0006】

また、ソフトウェアを構成するプログラムをCPUに実行させる時間を要するため、処理速度が低下する虞もある。

【0007】

この発明の目的は、ソフトウェアに依存することなくハードウェアを用いて適正な省電力状態移行動作を実現する画像形成装置を提供することである。

【課題を解決するための手段】

【0008】

この発明は以下の構成を備えている。

20

【0009】

(1)装置本体の動作状態の制御を行うとともに、通常動作状態から省電力動作状態に移行するときに省電力要求を出力するメイン制御部と、

前記メイン制御部に入力される外部信号の有無を検出する信号検出回路を有し、外部との通信を制御するインタフェース部と、

通常動作状態時にのみ前記メイン制御部に電力を供給する主電源回路と、

前記メイン制御部からの省電力要求に基づいて前記主電源回路を省電力動作状態に移行させる電源制御回路と、

前記信号検出回路に前記外部信号が入力されている間には、前記省電力動作要求を無効化する省電力禁止信号を前記電源制御回路または前記主電源回路に出力する省電力禁止回路と、

30

を備えたことを特徴とする。

【0010】

この構成においては、信号検出回路を介する通信がされている場合に、メイン制御部から電源制御回路に対して出力される省電力要求が省電力禁止回路によって無効化される。ここで、無効化とは、メイン制御部が出力した省電力要求によって主電源回路および補助電力回路が省電力状態に移行しないことをいう。

【0011】

(2)前記メイン制御部は、前記電源制御回路に前記省電力禁止信号が入力されているときには、出力中または出力準備中の省電力要求を取り下げまたは保留することを特徴とする。

40

【0012】

この構成においては、メイン制御部は、省電力禁止回路によって省電力要求の無効化がされている場合には、省電力要求の出力を行わない。この場合、メイン制御部は、出力中または出力待機状態の省電力要求を取り下げたり、再度出力されるときまで出力を保留する。

【0013】

(3)前記電源制御回路は、前記省電力禁止信号を受けて、省電力動作状態から通常動作状態に復帰させる起動要求信号を前記主電源回路に出力することを特徴とする。

【0014】

50

この構成においては、電源制御回路は省電力禁止信号を受けると、起動要求信号を主電源回路に対して出力する。ここで、起動要求信号は、主電源回路を通常動作状態にするため信号であり、この起動要求信号が主電源回路に供給されている限り主電源回路が省電力動作状態に移行することがない。

【0015】

(4) 前記省電力禁止回路は、前記信号検出回路が外部信号を検出したときには、ただちに前記省電力禁止信号を出力することを特徴とする。

【0016】

この構成においては、信号検出回路が外部信号を検出したときには、その信号の内容を解析することなく、ただちに省電力禁止回路が省電力禁止信号を出力する。

10

【0017】

(5) 前記省電力禁止回路は、前記インタフェース部を介する通信が実行された後、所定時間が経過したときに前記省電力禁止信号の出力を解除することを特徴とする。

【0018】

この構成においては、省電力禁止回路は、インタフェース部を介する通信が実行された後の少なくとも所定時間は前記省電力禁止信号を継続して出力し、所定時間が経過したときに省電力禁止信号の出力を解除する。

【発明の効果】

【0019】

この発明によれば、以下の効果を奏することができる。

20

【0020】

(1) 装置本体と外部機器とが通信中にもかかわらず、意図せずに装置本体が省電力動作状態に移行することを防止できる。また、信号の検出や省電力動作要求の無効化を実際の回路を用いてハードウェアによって構成したことにより、ソフトウェアを用いて制御する場合に比較して、省電力動作要求の無効化処理の確実性および迅速性を向上させることが可能になる。

【0021】

(2) メイン制御部側において無駄な信号の出力をすることを防止できる。また、省電力禁止回路側において、省電力禁止信号を継続して出力することを不要にできる。

【0022】

(3) 電源制御回路と主電源回路との間に新たな信号線を設けたり、主電源回路に新たな入力端子を設ける必要がないため、装置の構成を簡略化することが可能になる。

30

【0023】

(4) 検出した外部信号の内容を解析している最中に、装置本体が省電力動作状態に移行するという不具合を防止することが可能になる。

【0024】

(5) ジョブ開始コマンドを含まないデータの受信を行う場合に、ジョブの終了が特定できなくても、好適なタイミングで省電力禁止信号を停止させることができる。このため、半永久的に省電力禁止信号が出力されるという不具合が生じることを防止できる。

【発明を実施するための最良の形態】

40

【0025】

以下、図を用いて本発明の画像形成装置の実施形態として、ファクシミリ機能、スキャナ機能、プリンタ機能、コピー機能を有するマルチファンクションプリンタ(以下、MFPという。)を説明する。

【0026】

図1は、本発明の概要を示すブロック図である。本発明の画像形成装置は、メイン制御回路10、主電源回路60、補助電源回路50、主電源制御部30、およびインタフェース部20を備えている。

【0027】

メイン制御回路10は、装置本体の動作状態を通常動作状態または省電力動作状態のい

50

ずれかに設定する。また、メイン制御回路 10 は、画像形成装置の各部の動作を統括的に制御する。主電源回路 60 は、通常動作時にメイン制御回路 10 を含む画像形成装置の各部に電力を供給する。補助電源回路 50 は、省電力動作時においてメイン制御回路 10 に電力を供給する。

【0028】

主電源制御部 30 は、主電源回路 60 の停止や起動を制御する回路群で構成されており、外部信号の有無を検出する回路を備えている。主電源制御部 30 は、メイン制御回路 10 からの省電力要求に基づいて主電源回路 60 を停止させる。一方で、主電源制御部 30 は、外部信号の入力に基づいて主電源回路 60 を起動させる。

【0029】

インタフェース部 20 は、外部信号の有無を検出する外部信号検出回路 21 を備えている。外部信号検出回路 21 は、本発明の特徴部である省電力禁止回路 210 を備えている。省電力禁止回路 210 は、信号検出回路 21 が信号を検出しているときに MFP が省電力動作状態に移行することを防止するための回路である。

10

【0030】

メイン制御回路 10 は、省電力モードに移行するときには、主電源制御部 30 に対して省電力要求を行う。主電源制御部 30 では、省電力要求に応じて主電源回路 60 の動作を停止させ MFP を省電力状態に移行させる。一方、省電力状態のときに、主電源制御部 30 が外部信号を検出すると、主電源制御部 30 は主電源回路 60 を再起動して、MFP を通常動作状態に復帰させる。

20

【0031】

本発明は、インタフェース部 20 を介する通信が実行されている際に、MFP が省電力動作状態に移行することを防止する点に特徴を有している。特に、本発明では、ハードウェアによって通信中における省電力状態への移行を禁止することを特徴としている。

【0032】

具体的には、信号検出回路 21 が信号を検出しているときに、省電力禁止回路 210 は省電力禁止信号を出力する。この省電力禁止信号は、図中二点鎖線で示すように省電力禁止回路 210 から直接的に主電源回路 60 に供給される場合と、図中破線で示すように省電力禁止回路 210 から電源制御部 30 を経由して間接的に主電源回路 60 に供給される場合と、がある。

30

【0033】

省電力禁止信号が直接的に主電源回路 60 に供給される場合、主電源回路 60 を起動させる信号を省電力禁止信号として用いると良い。一方、省電力禁止信号が間接的に主電源回路 60 に供給される場合、省電力禁止信号の入力に応じて電源制御部 30 が主電源回路に起動信号を出力するように構成すると良い。以上が本発明の動作の概要であるが、以下、さらに詳細に本発明の実施形態を説明する。

【0034】

図 2 は、第 1 の実施形態として、MFP 100 を含む通信システムの概略構成を示している。同図に示すように、本実施形態では、電源装置 1、外部機器 200 (200A ~ 200D)、および MFP 100 によって通信システムが構成されている。

40

【0035】

MFP 100 は、メイン制御回路 10、電源装置 1、操作パネル 40、および不揮発性メモリ 11 を含んでいる。そして、電源装置 1 は、主電源制御部 30、補助電源回路 50、および主電源回路 60 を備えている。

【0036】

メイン制御回路 10 は、MFP 100 の主制御部を構成し、MFP 100 と外部機器 200 (200A ~ 200D) の間における通信を行うインタフェース部 20 を備えている。また、メイン制御回路 10 は、主電源回路 50 を停止させるときに、電源制御部 30 に対してローレベルの PS バー信号を出力する。

【0037】

50

インタフェース部 20 は、FAX ボード 21、LAN ボード 22、プリンタボード 23、および USB ボード 24 を有している。FAX ボード 21 は、公衆回線を介して入出力される FAX データの通信に用いられる。LAN ボード 22 は、イーサネット（登録商標）等を介するローカルエリアでのデータの通信に用いられる。プリンタボード 23 は、IEEE 1284 インタフェースを介する外部のパーソナルコンピュータとの通信に用いられる。USB ボード 24 は、USB インタフェースを介するデジタルカメラや画像ストレージ装置等の USB デバイスとの通信に用いられる。

【0038】

主電源制御部 30 は、図示しない電力検出回路、リング検出回路 31、LAN 信号検出回路 32、1284 信号検出回路 33、USB 信号検出回路 34、パネル信号検出回路 35、および主電源起動回路 36 を備えている。

10

【0039】

リング検出回路 31 は、公衆回線を介して入力される FAX の受信の有無を検出する。LAN 信号検出回路 32 は、イーサネット（登録商標）等を介してのローカルエリア内で通信されるデータの输入の有無を検出する。1284 信号検出回路 33 は、IEEE 1284 インタフェースを介して外部機器 200C から入力される信号の有無を検出する。USB 信号検出回路 24 は、USB インタフェースを介して外部機器 200D から入力される信号の有無を検出する。パネル信号検出回路 35 は、操作パネル SW40 のスイッチがユーザによりオンされたか否かを検出する。主電源起動回路 36 は、上述のそれぞれの検出回路（31～35、37）からの信号に基づいて主電源回路 60 を起動させる。

20

【0040】

操作パネル SW40 は、ユーザからのコマンド等を受け付ける操作部に設けられるスイッチである。本実施形態では、省電力動作状態の MFP 100 をユーザの意思により通常動作状態に復帰させる際に操作パネル SW40 が使用される。

【0041】

補助電源回路 50 は、主電源回路 60 による電力の供給が停止している省電力動作状態において、リング検出回路 31、LAN 信号検出回路 32、1284 信号検出回路 33、USB 信号検出回路 34、パネル信号検出回路 35、および主電源起動回路 36 に電力を供給する役割を果たす。なお、本実施形態では、リング検出回路 31、LAN 信号検出回路 32、1284 信号検出回路 33、USB 信号検出回路 34、およびパネル信号検出回路 35 のそれぞれが本発明の信号検出回路を構成する。

30

【0042】

主電源回路 60 は、メイン制御回路 10 を含む MFP 100 の各部に対して、所定の電力を供給する役割を果たす。ここで、MFP 100 において、ユーザからのコマンドがなく、処理すべきコマンドが存在しない状態が所定の時間以上継続すると、メイン制御回路 10 は、コマンド待機時の消費電力を軽減するために省電力動作状態に移行させる。この省電力動作状態において、次にコマンドの输入等がされるまで、主電源回路 60 から MFP 100 の各部に対する電力供給はされない。

【0043】

そして、本発明の起動信号となる次のコマンド输入を検出することにより、電源装置 1 は通常動作状態に復帰し、再びメイン制御回路 10 を含む MFP 100 の各部に対して主電源回路 50 から電力の供給が開始される。

40

【0044】

図 3 は、電源装置 1 の主要部の構成を示している。同図に示すように、電源装置 1 は商用電源 70 から所定の電力の供給を受ける。このとき、主電源回路 60 と補助電源回路 50 とは並列的に配置されており、それぞれ商用電源 70 に接続されている。また、商用電源 70 と主電源回路 60 との間、および商用電源 70 と補助電源回路 50 との間には、それぞれ整流・平滑動作を行う平滑回路 71 が配置されている。さらに、商用電源 70 と主電源回路 60 との中間に、メインスイッチ 72、トライアック 73、ノーマル・オープンのリレー接点 74 が配置されている。主電源回路 60 には主電源回路 60 をオンにする口

50

ーレベルの信号（M P S - O N 信号）および主電源回路 6 0 をオフするハイレベルの信号（M P S - O F F 信号）の入力を受け付ける M P S 信号入力端子 7 6 が設けられている。さらに、リレー接点 7 4 の開放 / 閉成を制御するリレーコイル 7 5 が、補助電源回路 5 0 に接続されている。

【 0 0 4 5 】

同図に示す構成において、メインスイッチ 7 2 がオンされると M F P 1 0 0 の起動が開始されるが、M F P 1 0 0 の起動時にはトライアック 7 3 は導通しておらず、リレー接点 7 4 が開放状態になっている。このため、起動時には、商用電源 7 0 から補助電源回路 5 0 にのみ電力が供給され、補助電源回路 5 0 が動作を開始する。そして、補助電源回路 5 0 からの電流がリレーコイル 7 5 に流れることにより、リレー接点 7 4 が閉成状態になり、主電源回路 6 0 が動作を開始する。この主電源回路 6 0 の動作開始により、トライアック 7 3 が導通し、商用電源 7 0 と主電源回路 6 0 との接続状態が維持され、電源装置 1 が通常動作状態となる。

10

【 0 0 4 6 】

図 4 は、主電源回路 6 0 の要部の構成を示している。主電源回路 6 0 における M P S 信号入力端子 7 6 には、主電源制御部 3 0 によって生成される M P S - O N 信号または M P S - O F F 信号が入力される。M P S - O N 信号（ローレベル）が M P S 信号入力端子 7 6 に入力されると、オープンコレクタのインバータ 6 1 の出力段がハイインピーダンス状態となり、スイッチングトランジスタ 6 2 のゲートの強制接地が解除される。このため、スイッチングトランスからスイッチングトランジスタ 6 2 のゲートに入力される帰還信号が有効となりスイッチング発振が行われ、主電源回路 6 0 が動作する。一方で、M P S - O F F 信号（ハイレベル）が M P S 信号入力端子 7 6 に入力されるとスイッチングトランジスタ 6 2 が強制接地することにより主電源回路 6 0 の動作が停止する。

20

【 0 0 4 7 】

例えば、通常動作状態時において、M P S 信号入力端子 7 6 に M P S - O F F の信号が入力されると、主電源回路 6 0 はその動作を停止し、省電力動作状態へと移行する。通常、M F P において所定の設定時間以上にわたってコマンド等の入力されない状態が継続した場合には、メイン制御回路 1 0 から主電源制御部 3 0 に P S バー信号が出力され、有効な P S バー信号を受け付けた主電源起動回路 3 6 が M P S - O F F 信号を M P S 信号入力端子 7 6 に入力させる。

30

【 0 0 4 8 】

一方、省電力動作状態時において、主電源回路 5 0 の M P S 信号入力端子 7 6 に M P S - O N 信号が入力されると、主電源回路 5 0 が動作を開始して電源装置 1 が通常動作状態に復帰する。

【 0 0 4 9 】

図 5 は、本発明の信号検出回路および主電源起動回路 3 6 の構成を示している。図 5 (a) は、公衆回線を介して入力される F A X の信号を起動信号として検出し、主電源回路 6 0 を動作させる回路を示している。また、図 5 (b) は、I E E E 1 2 8 4 インタフェースまたは U S B インタフェースを介して外部機器 2 0 0 から入力される信号を起動信号として検出し、主電源回路 6 0 を動作させる回路を示している。なお、図 5 (b) では U S B インタフェースの電源ラインから復帰手段へ電力を供給する構成の一例が示されている。

40

【 0 0 5 0 】

まず、主電源回路 6 0 を動作させるためには、M P S 信号入力端子 7 6 に M P S - O N 信号を入力する必要があるが、フォトカップラ 3 8 のフォトトランジスタ 3 8 b が導通していない状態では、図 4 に示すオープンコレクタのインバータ 6 1 の入力側のプルアップ抵抗の作用により、M P S 信号入力端子 7 6 に M P S - O F F 信号が入力された状態と同様になっている。

【 0 0 5 1 】

ここで、電源装置 1 が通常動作状態においては、トランジスタ 4 2 のベース電位が補助

50

電源回路50の電位 V_{SUB} が入力されるため、トランジスタ42は導通している。トランジスタ42が導通すると、図5における接点Aの電位がローレベルとなることから、フォトダイオード38aの電流が遮断され、フォトトランジスタ38bが導通する。フォトトランジスタ38bが導通すると、MPS信号入力端子76にMPS-ON信号が入力し、スイッチングトランジスタ62にハイレベルの信号が入力されるための強制接地が解除されるため主電源回路60が動作する。

【0052】

省電力動作状態になると、ローレベルのPSバー信号が入力されることにより、トランジスタ42が導通しなくなる。トランジスタ42が導通しなくなると、接点Aの電位がハイレベルになる。これにより、トランジスタ38bが導通しなくなりMPS信号入力端子76へのMPS-ON信号が入力されなくなる。このため、インバータ61の出力段がローレベルとなり、スイッチングトランジスタ62のゲートを強制接地することにより主電源回路60の動作が停止する。

10

【0053】

この省電力動作状態において図5(a)に示すように、公衆回線から所定のFAXのトーンリング信号の入力がされると、フォトカプラ37のフォトダイオード37aがこの信号を検出してフォトトランジスタ37bを導通させる。これにより、接点Aの電位がローレベルになりオープンコレクタのバッファ41がオンし、フォトカプラ38の出力トランジスタ38bが導通する。これにより、上述と同様にMPS信号入力端子76にMPS-ON信号が入力するため、主電源回路60の動作が再開して省電力状態から通常動作状態へと復帰する。

20

【0054】

図5(b)では、図5(a)のFAXのトーンリング信号の代わりにIEEE1284信号またはUSB信号を起動信号として検出する構成を示しているが、省電力状態から通常動作状態への復帰方法は図5(a)の場合と同様である。

【0055】

図5(b)の構成において特徴的なことは、USBインタフェースの電源ラインVPからの電力が、起動信号を検出し、主電源回路60を起動する際の動作において用いられていることである。

【0056】

同図に示すように、STROBバーとオープンコレクタのラインバッファ43の出力とが接点BにおいてワイヤードORされてオープンコレクタのインバータ44に入力され、フォトカプラ39の出力トランジスタ39bが導通する。このとき、フォトカプラ39の出力トランジスタ39bと、フォトカプラ38の出力トランジスタ38bと、はワイヤードORされており、フォトカプラ39の出力トランジスタ39bが導通すると、上述のトランジスタ38bが導通したときと同様に再びMPS信号入力端子76にMPS-ON信号が入力する。このため、主電源回路60の動作が再開して省電力状態から通常動作状態へと復帰する。ここではUSBインタフェースの電源ラインVPからの電力がUSB信号の検出およびフォトカプラ39の動作の制御等に用いられている。なお、USBインタフェースの電源ラインVP以外でも電源ラインを有するインタフェースから適宜電力の供給を行うようにしてもよい。さらに、インタフェースの機能を損ねることなく、さらに多くの電源ラインから電力を供給が可能な場合には、補助電源回路50によって電力が賄われる他の回路に対しても、インタフェースの電源ラインから電力の供給を行うようにすることもできる。

30

40

【0057】

図6は、要求されるデバイスIDの識別して起動する例を示している。図6(a)は、IEEE1284におけるID識別を示しており、図6(b)は、イーサネット(登録商標)等におけるID識別を示している。

【0058】

これらの図に示すように、IEEE1284およびイーサネット(登録商標)等におい

50

てはデバイスIDと入力データの一致のみを検出し電源を起動する機能に限定することにより起動回路が簡素化されている。

【0059】

また、リング検出回路21、LAN信号検出回路22、1284検出回路23、USB信号検出回路24には、図6(a)に示すような上述の省電力禁止回路210が設けられている。

【0060】

省電力禁止回路210は、RSフリップフロップ211、単安定マルチバイブレータ(以下、MMVという。)212、およびAND回路213を備えている。

【0061】

RSフリップフロップ211は、R入力(リセット)、S入力(セット)、Q出力、およびQバー出力の各端子を備えている。R入力(リセット)は、MMV212のQ出力に接続される。S入力(セット)は、デバイスIDの識別する一致回路の出力側に接続されている。Q出力は、MMV212のB入力に接続されている。なお、RSフリップフロップ211のQ出力は、トリガとしてMMV212のB入力に供給される。

10

【0062】

MMV212は、A入力、B入力、Q出力、およびQバー出力の各端子を備えている。A入力では、入力される信号がハイからローに立ち下がる時にMMV212がワンショット出力を行う。一方、B入力では、入力される信号がローからハイに立ち上がる時にMMV212がワンショット出力を行う。Q出力からは、ワンショット時にハイレベルの信号が出力される。Qバー出力は、AND回路213の入力側に接続されており、ワンショット時にローレベルの信号を出力する。

20

【0063】

AND回路213は、2つの入力端子と1つの出力端子を備えている。上述のように、入力端子の一方は、MMV212のQバー出力に接続されている。また、入力端子の他方は、1284検出回路23に備えられたデコーダに接続されている。なお、デコーダは、1284検出回路23に入力される制御信号を解析する。

【0064】

図6(a)を用いて省電力禁止回路210の動作を説明する。まず、デコーダに外部から制御信号が入力されると、デバイスIDが一致するか否かが一致回路によって行われ、一致する場合には一致回路からハイレベルの検出信号が出力される。

30

【0065】

この検出信号は、RSフリップフロップ211のS入力に供給される。RSフリップフロップ211のS入力に検出信号が入力すると、RSフリップフロップ211のQ出力からハイレベルの信号が出力される。これにより、MMV212は、Q出力からハイレベルの信号を出力し、Qバー出力からローレベルの信号を出力する。なお、本実施形態では、MMV212のワンショット出力時間が約5秒に設定されている。ただし、ワンショット出力時間はこれに限定されることはなく、MFP100の使用状態等に応じた最適な値を設定すると良い。

【0066】

ワンショット出力時において、AND回路213にはQバー出力からローレベルの信号が入力される。一方、Q出力から出力されたハイレベルの信号は、RSフリップフロップ211のR入力に入力され、RSフリップフロップ211は、次の起動要求のためにリセットされる。

40

【0067】

さらに、AND回路213は、2つ入力端子の両方にハイレベルが入力された場合のみハイレベルの信号を出力する。本実施形態では、AND回路213から出力される信号MPS-ON信号として主電源回路60に供給される。このため、AND回路213からローレベルの信号が出力される限り、主電源回路60が省電力動作状態に移行することがない。

50

【0068】

図6(a)の構成では、制御信号が入力されたことによりデコーダからローレベルのJ O Bバーが出力されるか、または、MMV212からワンショット出力がされている限り、AND回路213からハイレベルの信号が出力されることはない。

【0069】

このため、1284検出回路23に信号が入力された後の少なくとも5秒間は、主電源回路60が省電力動作状態に移行することがない。一方で、1284検出回路23に対する信号の入力が終了してから5秒以上たつと、AND回路213の2つの入力端子にはハイレベルの信号が入力されるため、AND回路213からハイレベルの信号の出力がされる。このため、通信が完了してから長時間の間、通常動作状態で放置されることがなく、省電力化を図ることが可能になる。

10

【0070】

図7は、補助電源回路50の電力管理の方法についての回路構成の例を示す図である。同図に示すように、補助電源回路50は、所定のインターバルで入力される信号に応じてフォトカプラ77が補助電源回路50のオン/オフの切換を行う。したがって、省電力動作状態が長時間継続する場合であっても、補助電源回路50には所定のインターバルで商用電源からの電力の供給がされることになる。

【0071】

このため、省電力動作状態が長時間継続した後に起動信号が入力されたときに、通常動作状態に復帰すべきであるにもかかわらず補助電源回路50が電力不足が原因で主電源回路60の起動を正常に行うことができなくなることを防止できる。

20

【0072】

図8は、図7と同様に補助電源回路50の電力管理の方法についての回路構成の例を示す図である。ここでは、同図に示すように電源電圧監視回路78により補助電源回路50の電力値を監視しつつ、補助電源回路50の電力値が所定の値未満になったことを電源電圧監視回路78が検出すると、フォトカプラ76に向かって信号が出力され、補助電源回路50の充電が行われる。

【0073】

なお、ここでは、商用電源70から補助電源回路50に対して電力の供給が行われる構成にしているが、MFP100に接続されるUSBデバイス等から電源ラインを備えるインターフェースを介して電力が供給される構成にすることも可能である。また、上述のように補助電源回路50に間欠的に電力が供給される構成においては、補助電源回路50の容量等にかかわらず省電力動作状態が長時間継続する場合にも対応することが可能となる。

30

【0074】

図9は、第2の実施形態におけるMFP100の構成を示している。ここでは、起動信号の検出のみに用いるトーンリング検出回路31、LAN信号検出回路32、1284信号検出回路33、およびUSB信号検出回路34を別途設けておらず、それぞれFAXボード21、LANボード22、プリンタボード23、およびUSBボード24に予め配置されているリング検出回路31、LAN信号検出回路32、1284信号検出回路33、およびUSB信号検出回路34を起動信号の検出に使用している。

40

【0075】

ここで、リング検出回路31、LAN信号検出回路32、1284信号検出回路33、およびUSB信号検出回路34にのみ補助電源回路50から電力が供給されている。なお、本実施形態では、例えばリング検出回路31とFAXボード21のリング検出回路31以外の部分とはスイッチ等により電氣的に切断されており、FAXボード21のリング検出回路31以外の部分へは、主電源回路60が動作した後に主電源回路60から電力が供給される。これにより、新たに追加される部品の数を減少させることができる。

【0076】

また、MFP100および外部機器200(200A~200D)で構成される通信システムにおいては、外部機器200(200A~200D)からMFP100へ同一のデ

50

ータについて複数回の送信が行われる。これは、MFP100は省電力状態時に、最初に入力される信号を通常動作状態に復帰するための起動信号としてのみ用いるからである。つまり、最初の信号はMFP100を通常動作状態に復帰させるために使用し、2回目以降の信号を通信データとして認識する。このため、通常動作状態に復帰への所要時間を考慮すると、MFP100から信号を受信した旨の応答があるまでは、外部機器200(200A~200D)はMFP100に対して同一データを繰り返し送信する。

【0077】

これにともなって、外部機器200(200A~200D)の方でも、同一のデータにつき所定の回数だけ送信した後でないと、通信エラーとして判断しない。これにより、MFP100の特性に適合した円滑な通信をすることが可能になる。

10

【0078】

なお、上述の実施形態において本発明の通信システムに有線によるインタフェースのみを用いているが、特にインタフェースが有線のものに限定されることはなく、ブルートゥース等の無線のインタフェースを用いることも可能である。

【0079】

また、起動信号として認識されるものは、インタフェースを介する外部機器200(200A~200D)からの信号や、操作パネルSW40からの信号のみならず、ビデオディスクやメモリスティック等の記録媒体が電源装置1が適用されるプリンタあるいはパーソナルコンピュータ等のデバイスに挿入された旨の信号を起動信号として認識するような構成にすることも可能である。

20

【0080】

図10は、第3の実施形態における電源装置1の構成を示している。第3の実施形態における電源装置1の構成は基本的に第2の実施形態における電源装置の構成と同様である。

【0081】

第1の実施形態および第2の実施形態において、メイン制御回路10の管理下にある省電力要求(PSバー)と、インタフェース部20を介してランダムに入力される信号(起動要求)とのタイミングの差によってはMFP100が誤動作を起こす虞がある。特に、通常動作状態であるべきときに誤動作のために省電力状態に移行してしまうと、主電源回路60が停止した状態でデータ送受信等の処理が実行されることになり、この処理が実行不可能となるという問題が生じる。第3の実施形態では、このような誤動作の発生を適正に防止するための構成を採り入れている。

30

【0082】

本実施形態では、メイン制御回路10から主電源制御部30に対して出力される省電力要求(PSバー)を4ビットの省電力PS4バーに変更する。PS4バーが所定の省電力要求パターンに合致すると主電力制御部30で省電力要求のためにローレベルのPSバー信号を生成する。これに対して、PS4バーが所定の省電力要求パターンに合致しない場合には、主電力制御部36でハイレベルのPSバー信号を生成する。

【0083】

図11は、ノーマルクローズ(N.C.)のリレー接点81を介して電話回線に外部電話80を追加したFAXボード21の構成を示している。本実施形態における電源装置1において、省電力要求および起動要求に係る信号のエッジを検出して判断すると要求信号にノイズが重畳した場合に信号の誤検出をすることがある。このような不具合を回避するために起動要求、または停止要求が所定時間連続して維持されたことが確認できた場合のみ省電力要求または起動要求が有効であると判断する。

40

【0084】

図12は、第3の実施形態における起動要求時の主電源制御部30の動作手順を示すフローチャートである。ここでは、まず、起動要求が維持されている時間をカウントするための変数(カウント値n)をクリアする(S1)。続いて、起動要求がされるまで待機する(S2)。

50

【 0 0 8 5 】

S 2 の待機ステップにおいて起動要求がされると、維持時間のカウンタ値 n が 9 に達しているか否かを判断する (S 3)。なお、本実施形態では、1 . 2 5 m s 間隔でカウンタが行われている。

【 0 0 8 6 】

S 3 の判断ステップにおいて、まだカウンタ値 n が 9 に達していない場合には、カウンタ値 n を 1 カウンタ分インクリメントする (S 4)。続いて、1 . 2 5 m s 待機し (S 5)、1 . 2 5 m s 経過した後に再度起動要求がされているか否かを判断する (S 2)。

【 0 0 8 7 】

S 3 の判断ステップにおいて、既にカウンタ値 n が 9 に達している場合には、電源装置 1 が省電力状態であるか否かを判断する (S 6)。このとき、既に省電力要求が解除され電源装置 1 が通常動作状態である場合には、そのまま起動処理を終了する。一方で、S 6 の判断ステップにおいて、主電源回路 6 0 が停止状態のときは主電源制御回路 3 6 からローレベルの起動信号 (M P S - O N 信号) を出力する (S 7)。 10

【 0 0 8 8 】

続いて、主電源制御部 3 0 は、電力検出回路を用いて、主電源回路 6 0 からメイン制御回路 1 0 へ 3 . 5 V 以上の電圧が供給されているか否かを検出する。主電源制御部 3 0 は、主電源回路 6 0 の出力電圧が 3 . 5 V 以上のときには、ハイレベルの V c k 信号をメイン制御回路 1 0 に対して出力する。一方、主電源制御部 3 0 は、主電源回路 6 0 の出力電圧が 3 . 5 V 未満のときには、ローレベルの V c k 信号をメイン制御回路 1 0 に対して出力する。なお、しきい値は、3 . 5 V に限定されることはなく、使用状況に応じて増減させることができる。 20

【 0 0 8 9 】

メイン制御回路 1 0 では、再起動時に V c k 信号がハイレベルであるか否かを判断する (S 8)。このとき、V c k 信号がハイレベルである場合には、初期化処理 (イニシャライズ処理) を実行することなく、主電源制御回路 3 6 の起動パルス出力を停止し (S 1 1)、起動要求処理を終了する。

【 0 0 9 0 】

一方で、V c k 信号がハイレベルでない場合には、主電源の立ち上がりを待つため 5 0 m s 待機する (S 9)。続いて、主電源の立ち上がりを確認したら、立ち上がりによりメイン制御回路 1 0 が省電力要求パターンと合致しない P S 4 バーを出力して省電力要求を解除する。これにより、主電源回路 3 0 の内部では、ハイレベルの P S バーが生成され主電源回路 6 0 が動作する。 30

【 0 0 9 1 】

このとき、初期化処理 (イニシャライズ処理、S 1 0) を実行した後に、主電源制御回路 3 6 の起動パルス出力を停止し (S 1 1)、起動要求処理を終了する。

【 0 0 9 2 】

図 1 3 は、通常動作状態に復帰時における主電源制御部 3 0 の動作手順を示すフローチャートである。主電源回路 6 0 により給電される制御回路 1 0 は、有効な起動要求がされるまで待機している (S 1 0 1)。 40

【 0 0 9 3 】

S 1 0 1 の待機ステップにおいて、有効な起動要求がされると、省電力要求が解除されているか否かを判断する (S 1 0 3)。この、S 1 0 3 のステップでは、ハイレベルの P S バーが生成されているか否かを確認する。

【 0 0 9 4 】

S 1 0 3 の判断ステップで、ハイレベルの P S バーが生成されている場合には、主電源回路 6 0 が既にオン状態であるため、そのまま要求された処理を実行する (S 1 1 0)。その後、S 1 0 1 のステップに移行する。

【 0 0 9 5 】

一方、S 1 0 3 の判断ステップでハイレベルの P S バーが生成されていない場合には、 50

メイン制御回路 10 は V_{ck}信号がハイレベルであるか否かを判断する (S 104)。

【0096】

S 104 の判断ステップで、V_{ck}信号がハイレベルである場合には、メイン制御回路 10 は省電力要求を停止するためにハイレベルの P S 4 バーを主電源制御部 30 に出力する (S 106)。このとき、メイン制御回路 10 が省電力要求パターンと合致しない P S 4 バーを出力することにより、主電源制御部 30 から主電源回路 50 に M P S - O N が出力されるようにしている。続いて、メイン制御回路 10 は、初期化処理 (イニシャライズ処理) を実行することなく、主電源制御回路 36 の起動パルス出力を停止し、起動要求に係る処理を実行する (S 110)。その後、S 101 のステップに移行する。

【0097】

一方で、S 104 の判断ステップで、V_{ck}信号がハイレベルでない場合には、まず、ハイレベルの P S 4 バーを主電源制御部 30 に出力し、省電力要求を停止させる (S 105)。続いて、主電源の立ち上がりを待つため 50 m s 待機した後 (108)、初期化処理 (イニシャライズ処理) を開始する (S 109)。続いて、メイン制御回路 10 は、起動要求に係る処理を実行し (S 110)、S 101 のステップに移行する。

【0098】

S 101 の待機ステップにおいて、有効な起動要求がされない場合には、メイン制御回路 10 は、所定時間経過したか否かを判断する (S 102)。S 102 のステップで、所定時間が経過していない場合には、S 101 のステップに移行する。

【0099】

これに対して、S 102 のステップで所定時間が経過しているときには、メイン制御回路 10 は、インタフェース部 20 を省電力動作状態に設定し、インタフェース部 20 の動作を停止させる (S 107)。

【0100】

続いて、メイン制御回路 10 は、主電源制御部 30 に対して省電力要求を行う (S 111)。そして、メイン制御回路 10 は、省電力要求を行った直後に不揮発性メモリ 11 にデータを退避させる (S 112)。なお、本実施形態では、不揮発性のメモリに退避されるデータは、F A X モードやプリンタモード等の設定状態に関するデータである。このデータの退避が完了すると、メイン制御回路 10 は処理を終了する。

【0101】

図 14 は、通常動作状態において省電力要求が発生したときのメイン制御回路 10 および主電源制御部 30 の動作手順を示すフローチャートである。省電力要求がされるまでの間、主電源制御部 30 はカウント値 m をゼロにクリアする (S 201)。続いて、主電源制御部 30 は省電力要求がされるまで待機する (S 202)。この S 202 の待機ステップでは、予め設定された省電力要求パターンと合致した P S 4 バーが主電源制御部 30 に入力されるのを待っている。

【0102】

S 202 の待機ステップにおいて、有効な省電力要求 P S 4 バーがされた場合には、主電源制御部 30 は省電力要求がされた後に有効起動要求がされることがあるか否かを検出する (S 203)。

【0103】

S 203 の検出ステップにおいて有効起動要求がされない場合には、カウント値 m が 9 に達しているか否かを判断し (S 204)、まだカウント値 m が 9 に達していない場合にはカウント値 m をインクリメントし (S 205)、1.25 m s 待機して (S 206)、省電力要求が継続しているか否かを判断する (S 202)。すなわち、S 204 S 205 S 206 S 202 および S 201 のステップにおいて、省電力要求の維持時間が 10 m s に達する前に制御回路 10 から省電力要求が解除される等、入力されている 4 ビットの P S 4 バー信号が省電力要求パターンと合致しなくなることがないかを確認している。

【0104】

10

20

30

40

50

S 2 0 4 の判断ステップにおいて、既にカウント値 m が 9 に達している場合には、まず起動要求を保留する (S 2 1 2)。続いて、主電源回路 6 0 を停止するため、ローレベルの M P S - O N をハイレベルの M P S - O F F に変える (S 2 1 5)。続いて、主電源回路 6 0 が完全に立ち下がるまで待機することなく次の S 2 1 6 のステップに移る。なお、本実施形態では、主電源が立ち下がるまでに約 1 0 0 m s 必要とされる。そして、S 2 1 2 のステップ起動要求が保留された後に有効な起動要求がされていた場合には、起動要求の保留を解除して保留した起動要求を再開し (S 2 1 6)、その後処理を停止する。

【 0 1 0 5 】

省電力要求がされた後における有効起動要求を検出する上述の S 2 0 3 のステップにおいて、有効起動要求がされた場合には、不用意に省電力状態になることを防止するために、省電力要求の受け付けを禁止する (S 2 0 7)。 10

【 0 1 0 6 】

続いて、メイン制御回路 1 0 は、V c k 信号がハイレベルであるか否かを判断する (S 2 0 8)。この S 2 0 8 のステップで、V c k 信号がハイレベルである場合には、初期化处理 (イニシャライズ処理) を実行することなく、ただちに起動要求に係る処理を実行し、起動要求に係わるデータ処理が完了するのを待つ (S 2 1 1)。

【 0 1 0 7 】

これに対し、S 2 0 8 のステップで、V c k 信号がハイレベルでない場合には、まず、主電源の立ち上がりを待つために 5 0 m s 待機する (S 2 0 9)。続いて、初期化处理 (イニシャライズ処理、S 2 1 0) を実行した後に、起動要求に係る処理を実行し、起動要求に係わるデータ処理が完了するのを待つ (S 2 1 1)。 20

【 0 1 0 8 】

続いて、省電力要求を発したメイン制御回路 1 0 側で、この省電力要求が解除されるまで待機する (S 2 1 3)。

【 0 1 0 9 】

そして、制御回路 1 0 側で省電力要求を解除したことを確認した後に、S 2 9 のステップで行った「省電力要求受付禁止」を解除して、省電力要求を受け付け可能な状態にする (S 2 1 4)。

【 図面の簡単な説明 】

【 0 1 1 0 】

【 図 1 】 本発明の概略を示すブロック図である。
 【 図 2 】 第 1 の実施形態における電源回路および通信システムの構成を示す図である。
 【 図 3 】 本発明の電源回路の構成を示す図である。
 【 図 4 】 主電源回路の要部の構成を示す図である。
 【 図 5 】 主電源制御部の要部の構成を示す図である。
 【 図 6 】 要求されるデバイス I D を識別して起動する例を示す図である。
 【 図 7 】 本発明の電源回路の構成のバリエーションを示す図である。
 【 図 8 】 本発明の電源回路の構成のバリエーションを示す図である。
 【 図 9 】 第 2 の実施形態における電源回路および通信システムの構成を示す図である。
 【 図 1 0 】 第 3 の実施形態における電源回路および通信システムの構成を示す図である。 40
 【 図 1 1 】 第 3 の実施形態における F A X ボードの構成を示す図である。
 【 図 1 2 】 通常動作状態への復帰時における主電源制御部の動作手順を示すフローチャートである。
 【 図 1 3 】 通常動作状態への復帰時におけるメイン制御回路の動作手順を示すフローチャートである。
 【 図 1 4 】 省電力動作状態への移行時における主電源制御部およびメイン制御回路の動作手順を示すフローチャートである。

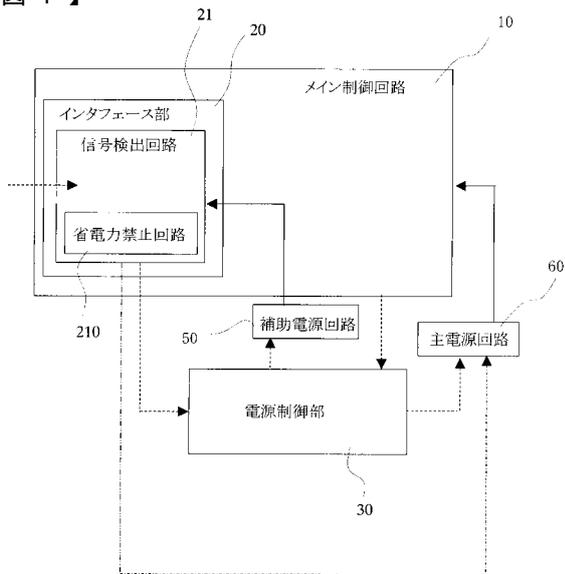
【 符号の説明 】

【 0 1 1 1 】

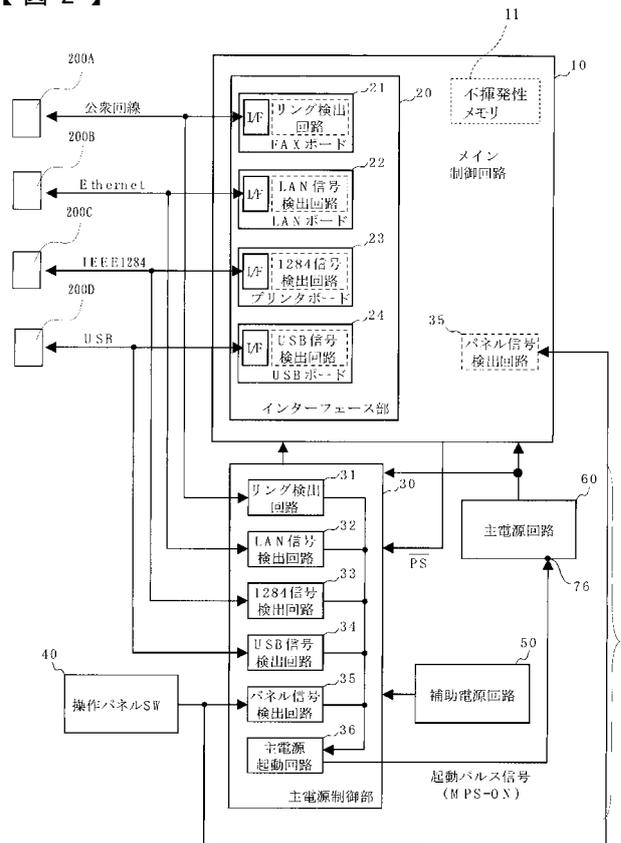
1 - 電源装置

- 10 - メイン制御回路
- 20 - インタフェース部
- 30 - 主電源制御部
- 40 - 操作パネルSW
- 50 - 補助電源回路
- 60 - 主電源回路
- 200 (200A ~ 200D) - 外部機器

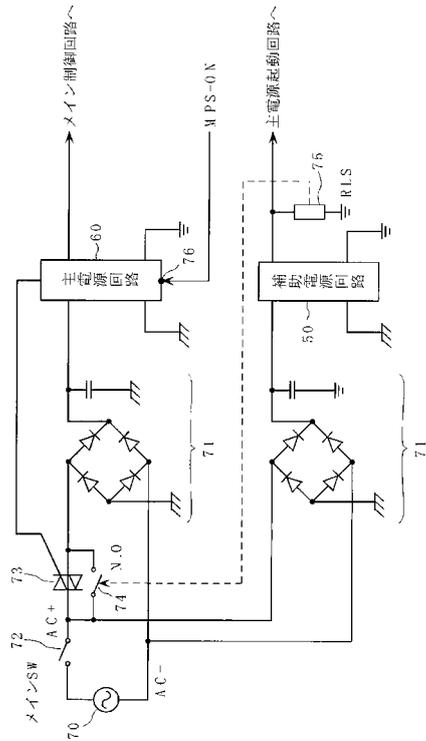
【図1】



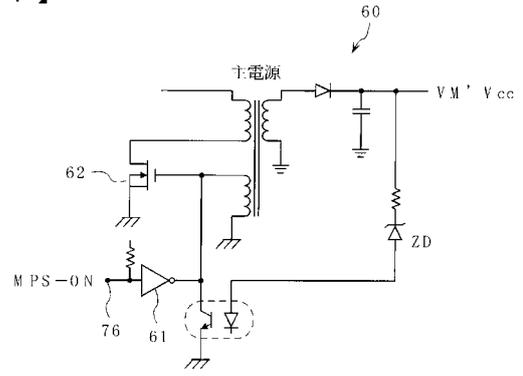
【図2】



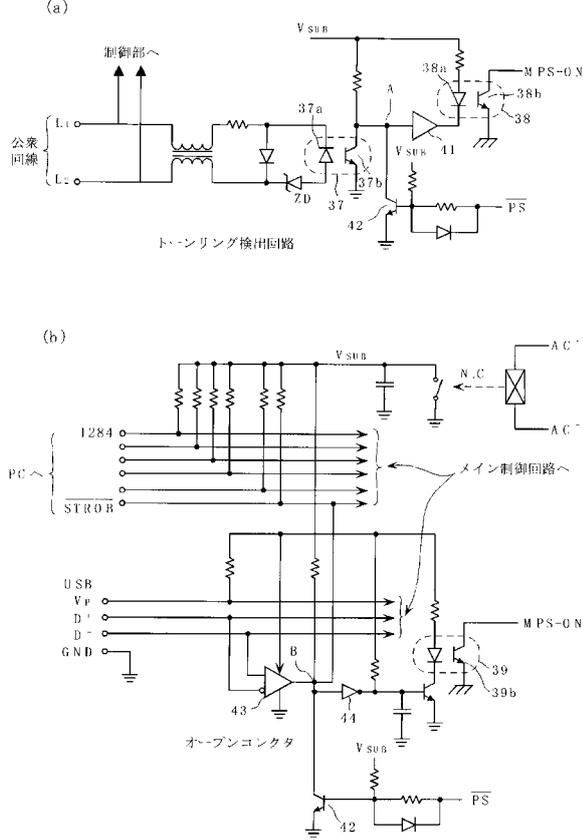
【 図 3 】



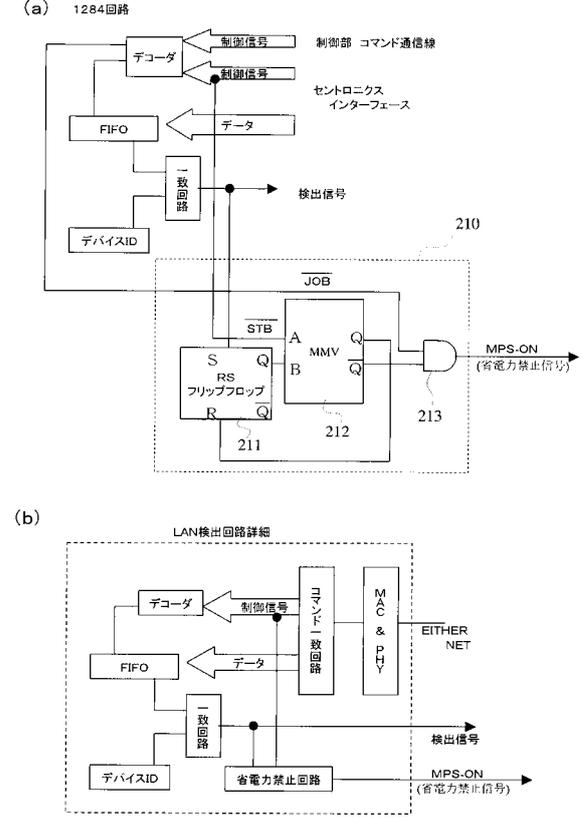
【 図 4 】



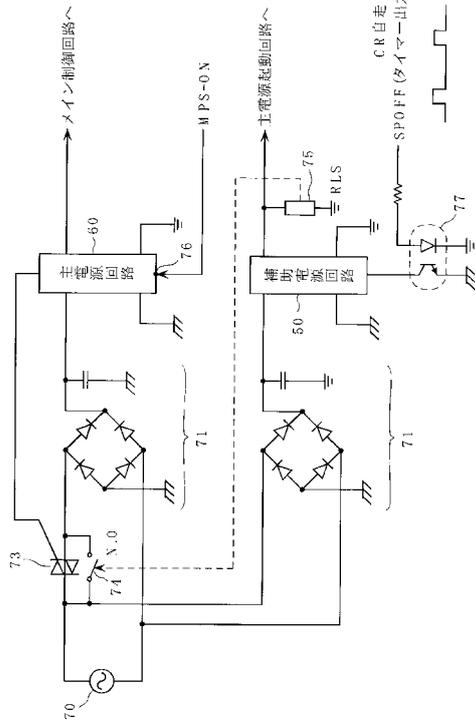
【 図 5 】



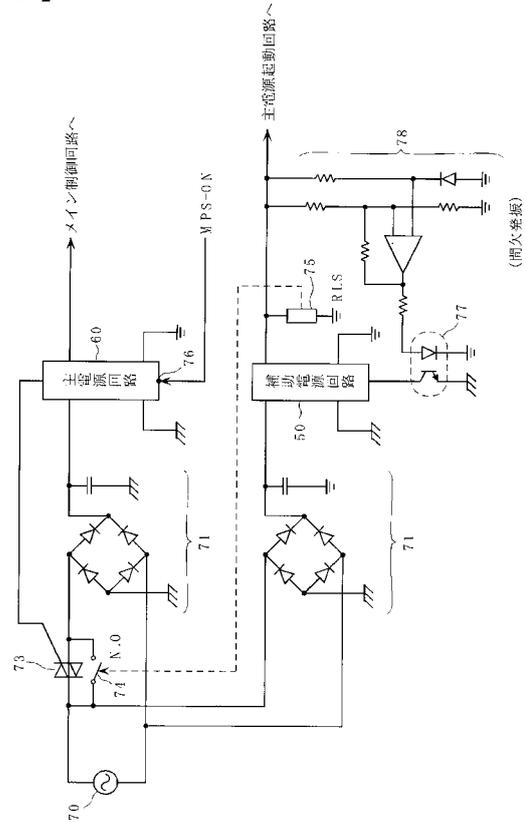
【 図 6 】



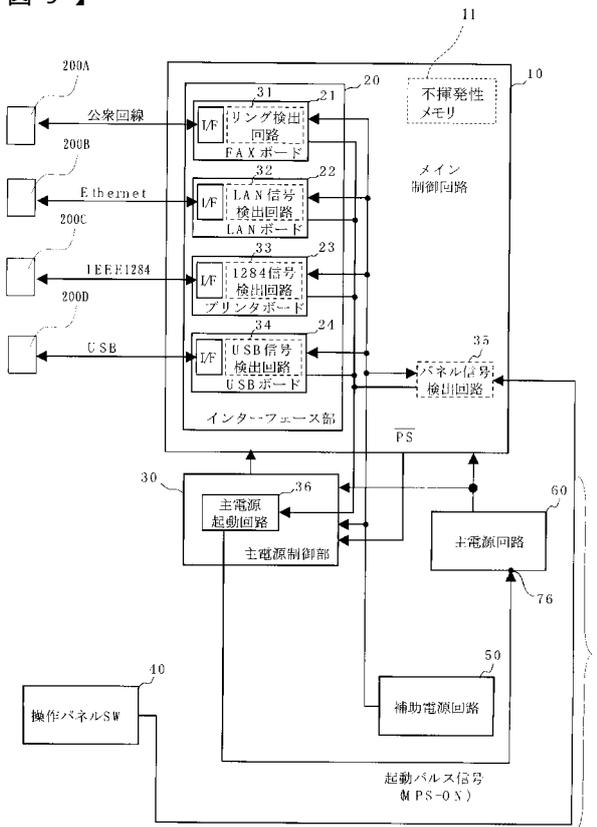
【図7】



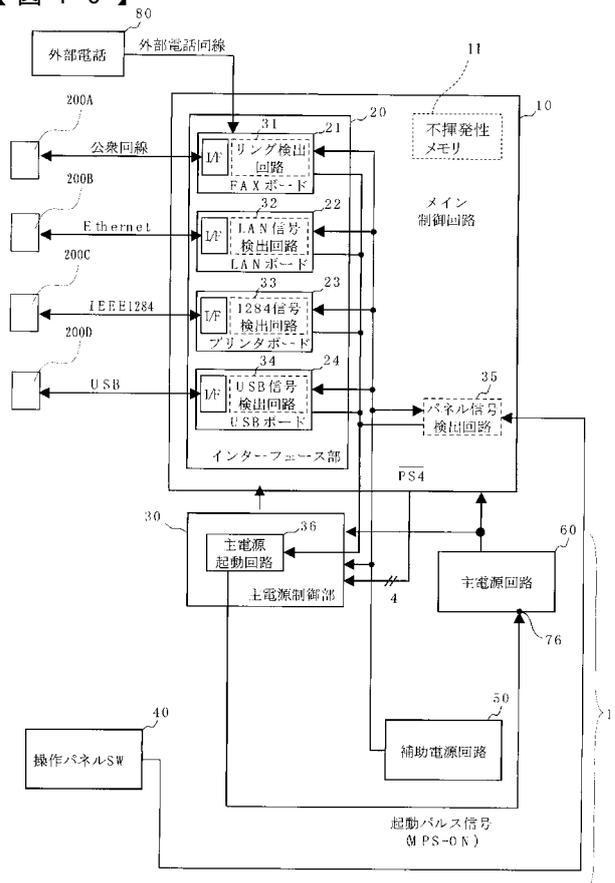
【図8】



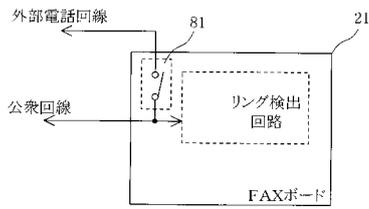
【図9】



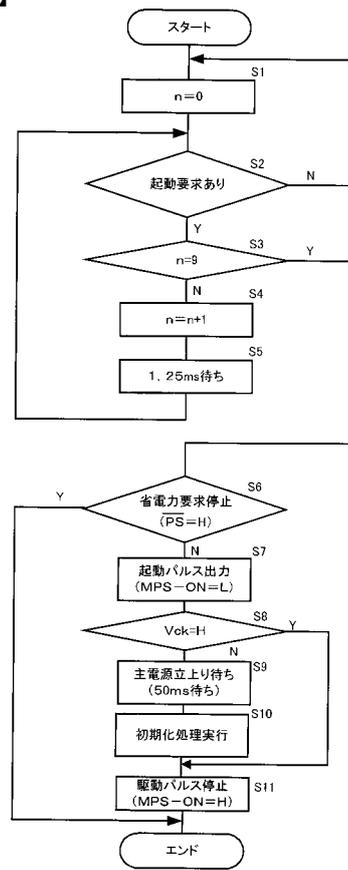
【図10】



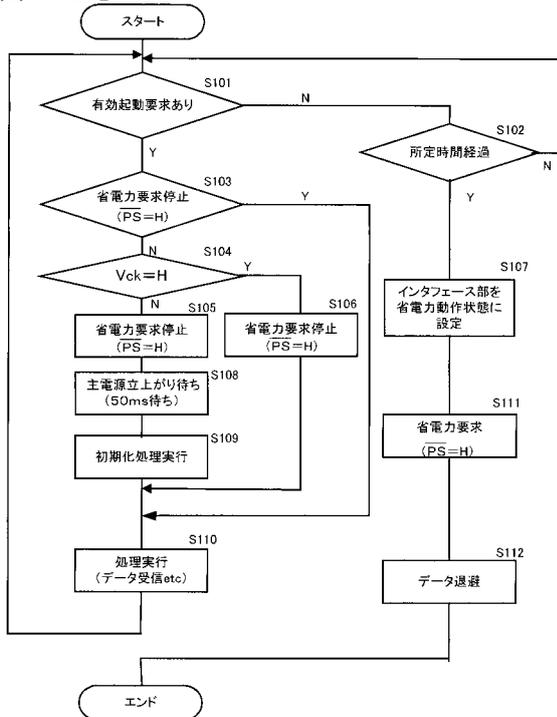
【図11】



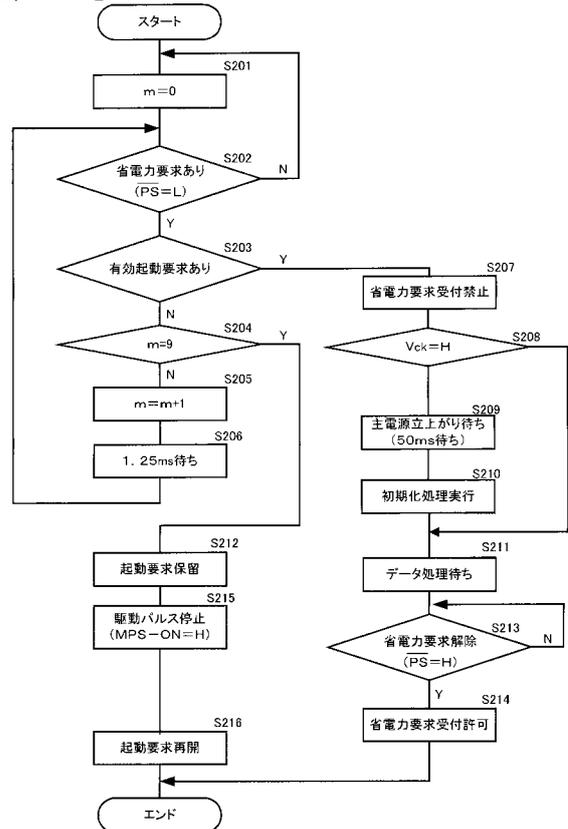
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 河上 正明
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 辻井 利典
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 岡田 三樹也
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 板井 力
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

Fターム(参考) 2C061 AP01 AP03 AP04 AP07 HH11 HK01 HK19 HT03 HT07 HT09
2H027 DA40 EF16 EJ08 EJ15 ZA01 ZA07
5C062 AA02 AA05 AB38 AB46 AB49 AE14 AE16 BA00