

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3700785号
(P3700785)

(45) 発行日 平成17年9月28日(2005.9.28)

(24) 登録日 平成17年7月22日(2005.7.22)

(51) Int. Cl.⁷

H02M 3/28

F I

H02M 3/28

W

H02M 3/28

K

請求項の数 3 (全 11 頁)

<p>(21) 出願番号 特願2002-351078 (P2002-351078)</p> <p>(22) 出願日 平成14年12月3日(2002.12.3)</p> <p>(65) 公開番号 特開2004-187397 (P2004-187397A)</p> <p>(43) 公開日 平成16年7月2日(2004.7.2)</p> <p>審査請求日 平成16年4月14日(2004.4.14)</p>	<p>(73) 特許権者 000103976 オリジン電気株式会社 東京都豊島区高田1丁目18番1号</p> <p>(72) 発明者 渡辺 清美 東京都豊島区高田1丁目18番1号 オリジン電気株式会社 内</p> <p>(72) 発明者 戸巻 照夫 東京都豊島区高田1丁目18番1号 オリジン電気株式会社 株式会社内</p> <p>審査官 川端 修</p>
---	--

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項1】

直流入力電源の出力端子間に接続された互いに直列の第1、第2の入力コンデンサと、これら各入力コンデンサの両端に入力端子がそれぞれ接続された第1、第2のインバータと該第1、第2のインバータに1次巻線が接続され、この1次巻線と電磁的に結合された2次巻線とを有する第1、第2のトランスとからなる第1、第2のインバータ回路と、前記各2次巻線の交流電圧を直流に変換する第1、第2の整流回路とを備え、これら各整流回路の直流出力を合成してなる電力変換装置において、

前記整流回路の合成された直流出力電力、出力電圧、出力電流のいずれかの検出値に相当する信号と予め決められた基準値とから第1の誤差信号 e 1 を出力する第1の誤差増幅器と、

前記第1、第2の入力コンデンサの電圧を比較して第2の誤差信号 e 2 を出力する第2の誤差増幅器と、

前記第1の誤差信号 e 1 から前記第2の誤差信号 e 2 を減算した信号に基づき前記第1のインバータの出力の制御を行う第1の制御回路と、

前記第1の誤差信号 e 1 に前記第2の誤差信号 e 2 を加算した信号に基づき前記第2のインバータの出力の制御を行う第2の制御回路とを備え、

前記第2の誤差増幅器は、スイッチングレギュレータと、前記スイッチングレギュレータにおいて前記第1、第2の入力コンデンサの電圧を比較して得た差分信号を出力側と絶縁分離して出力する信号の絶縁分離回路と、前記絶縁分離回路からの信号を直流に変換する

10

20

フィルタ回路とを有し、

前記第 1 の制御回路は、前記第 1 の誤差信号 e 1 から前記第 2 の誤差信号 e 2 を減算して第 1 の補正誤差信号 e A を出力する減算器と、その補正誤差信号 e A と三角波信号とを比較してパルス幅変調信号を発生する第 1 の P W M コンパレータと、前記パルス幅変調信号を前記第 1 のインバータに分配する信号分配器とからなり、

前記第 2 の制御回路は、前記第 1 の誤差信号 e 1 に前記第 2 の誤差信号 e 2 を加算して補正誤差信号 e B を出力する加算器と、その補正誤差信号 e B と三角波信号とを比較してパルス幅変調信号を発生する第 2 の P W M コンパレータと、前記パルス幅変調信号を前記第 2 のインバータに分配する信号分配器とからなることを特徴とする電力変換装置。

【請求項 2】

直流入力電源の出力端子間に接続された互いに直列の第 1、第 2 の入力コンデンサと、これら各入力コンデンサの両端に端子がそれぞれ接続された第 1、第 2 のインバータと該第 1、第 2 のインバータに 1 次巻線が接続され、この 1 次巻線と電磁的に結合された 2 次巻線とを有する第 1、第 2 のトランスとからなる第 1、第 2 のインバータ回路と、前記各 2 次巻線の交流電圧を直流に変換する第 1、第 2 の整流回路とを備え、これら各整流回路の直流出力を合成してなる電力変換装置において、

前記整流回路の合成された直流出力電力、出力電圧、出力電流のいずれかの検出値に相当する信号と予め決められた基準値とから第 1 の誤差信号 e 1 を出力する第 1 の誤差増幅器と、

前記第 1、第 2 の入力コンデンサの電圧を比較して第 2 の誤差信号 e 2 を出力する第 2 の誤差増幅器と、

前記第 1 の誤差信号 e 1 から前記第 2 の誤差信号 e 2 を減算した信号に基づき前記第 1 のインバータの出力の制御を行う第 1 の制御回路と、

前記第 1 の誤差信号 e 1 に前記第 2 の誤差信号 e 2 を加算した信号に基づき前記第 2 のインバータの出力の制御を行う第 2 の制御回路とを備え、

前記第 2 の誤差増幅器は、スイッチングレギュレータと、前記スイッチングレギュレータにおいて前記第 1、第 2 の入力コンデンサの電圧を比較して得た差分信号を出力側と絶縁分離して出力する信号の絶縁分離回路と、前記絶縁分離回路からの信号を直流に変換するフィルタ回路とを有し、

前記第 1 の制御回路は、前記第 1 の誤差信号 e 1 から前記第 2 の誤差信号 e 2 を減算して補正誤差信号 e A を出力する減算器と、その補正誤差信号 e A の大きさに対応する周波数の周波数信号を発生する第 1 の電圧制御発振器と、その周波数信号を前記第 1 のインバータに分配する信号分配器とからなり、

前記第 2 の制御回路は前記第 1 の誤差信号 e 1 に前記第 2 の誤差信号 e 2 を加算して補正誤差信号 e B を出力する加算器と、その補正誤差信号 e B の大きさに対応する周波数の周波数信号を発生する第 2 の電圧制御発振器と、その周波数信号を前記第 2 のインバータに分配する信号分配器とからなることを特徴とする電力変換装置。

【請求項 3】

請求項 1 又は請求項 2 において、

前記第 1 の誤差信号 e 1 の極性を反転して信号 - e 1 を出力する第 1 の極性反転増幅器と、前記第 2 の誤差信号 e 2 の極性を反転して信号 - e 2 を出力する第 2 の極性反転増幅器と、第 1 の誤差信号 e 1 の極性の反転された信号 - e 1 と第 2 の誤差信号 e 2 の極性の反転された信号 - e 2 とを反転し、加算する第 1 の反転加算回路と、前記信号 - e 1 と第 2 の誤差信号 e 2 とを反転し、加算する第 2 の反転加算回路との組み合わせによる回路で、補正誤差信号 e A 及び補正誤差信号 e B を形成することを特徴とする電力変換装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、直流スパッタ装置に使用されるスパッタ電源など、特に A C 4 0 0 V ~ 4 8 0 V の商用高電圧交流電源系の電力変換を行うのに適した電源装置に関する。

10

20

30

40

50

【 0 0 0 2 】

【 従来 の 技 術 】

直流スパッタ装置は、真空チャンバー内にアルゴンガスなどの不活性ガスを導入すると共に、ターゲット電極に数100Vの負極性電圧を印加し、プラズマ放電を発生させることによって不活性ガスを正イオン化する。そして、これは前記正イオンを加速してターゲット表面に衝突させることによりターゲット材料を蒸発させ、この蒸気を半導体表面、光ディスクなどの基板の上に沈着させてターゲット材料の薄膜を形成する薄膜形成装置として用いられる。真空または絶縁ガス中において、比較的低い電圧でプラズマ放電を発生させるスパッタ電源装置の定格電力は、数kW～数10kWと広範囲である。

【 0 0 0 3 】

このようなスパッタ電源装置は、図示しないが、一般に商用交流電圧を直流に変換する整流回路とその直流出力電圧を高周波交流電圧に変換する単一のインバータ回路を備える。そのインバータ回路には高周波交流電圧を昇圧するトランスが含まれており、そのトランスの2次巻線間の交流高電圧は整流回路によって直流に変換され、所定の直流高電圧を得る。(例えば、下記特許文献1がある。)

【 0 0 0 4 】

図3は紫外線照射機構におけるディスク基板受台の従来のセンタリング手段1及びその関連部分を示す図である。その(A)はセンタリング部材2の上面図を示し、その(B)はディスク基板受台4にセンタリング手段1が装着され、更にディスク基板Dが載置された図を示し、その(C)、(D)、(E)はそれらの組み立て図を示す。従来のセンタリング手段は大きく分けて図3に示すように、ディスク基板Dの中央孔に対し挿脱し易くするために上側の径が下側よりも幾分小さくなっている円筒状の形状であって、上面、つまりディスク基板受台の平面と平行な断面が円形であるセンタリング部材2とこれに係合する固定用部材3とからなる。

【 0 0 0 5 】

ここで、前述のようなスパッタ電源のAC入力電圧は、AC200V～220Vが一般的であるが、大容量のスパッタ用直流電源ではAC入力電圧がAC400V～480Vであり、ここでは高電圧商用交流電源電圧という。AC200V～220Vでは、前記整流回路の整流出力電圧が300V程度なので、インバータ回路のスイッチング半導体素子として安価、低オン抵抗、低耐圧、例えば500V耐圧のFETが使用される。しかし、入力電圧がAC400V～480Vの高電圧商用交流電源電圧の場合には、前記整流回路の整流出力電圧は変動分を考慮して最大でほぼ620V～744Vの直流高電圧になるので、インバータ回路のスイッチング半導体素子の耐圧は少なくとも1000V程度は必要となり、1000V以上の耐圧のFET、又はIGBTが必要となる。

【 0 0 0 6 】

【 発 明 が 解 決 し よ う と す る 課 題 】

以上述べたように、入力電圧がAC400V～480Vの400V系商用高電圧交流電源の場合には、1000V以上の耐圧のFET又はIGBTが使用されるが、一般に高耐圧のFETはオン抵抗が高く、電力損失が大きくなる。また、IGBTは高耐圧、大電流のものが容易に入手できるが、スイッチング速度が遅く、高周波化が困難である。このため、電力変換装置が大型化すること、リップル電圧を低減し難いことなどの問題点がある。

【 0 0 0 7 】

したがって本発明は、低耐圧のスイッチング半導体素子、特にFETを使用してAC400V系の商用高電圧交流電源電圧の電力変換にも適用できるものであり、入力直流電源に跨って2個の入力コンデンサを直列接続すると共に、低耐圧のFETにより構成された2個のインバータを前記入力コンデンサの両端にそれぞれ接続し、かつ各インバータの入力電圧が入力直流電源電圧のほぼ1/2となるように、各インバータに供給される制御信号を変調することにより、電圧平衡をとり、前記入力直流電源電圧よりも低い耐圧以下でFETのようなスイッチング半導体素子を使用するものである。

【 0 0 0 8 】

この課題を解決するために、本発明に係る請求項 1 の発明では、直流入力電源の出力端子間に接続された互いに直列の第 1、第 2 の入力コンデンサと、これら各入力コンデンサの両端に入力端子がそれぞれ接続された第 1、第 2 のインバータと該第 1、第 2 のインバータに 1 次巻線が接続され、この 1 次巻線と電磁的に結合された 2 次巻線とを有する第 1、第 2 のトランスとからなる第 1、第 2 のインバータ回路と、前記各 2 次巻線の交流電圧を直流に変換する第 1、第 2 の整流回路とを備え、これら各整流回路の直流出力を合成してなる電力変換装置において、前記整流回路の合成された直流出力電力、出力電圧、出力電流のいずれかの検出値に相当する信号と予め決められた基準値とから第 1 の誤差信号 e 1 を出力する第 1 の誤差増幅器と、前記第 1、第 2 の入力コンデンサの電圧を比較して第 2 の誤差信号 e 2 を出力する第 2 の誤差増幅器と、前記第 1 の誤差信号 e 1 から前記第 2 の誤差信号 e 2 を減算した信号に基づき前記第 1 のインバータの出力の制御を行う第 1 の制御回路と、前記第 1 の誤差信号 e 1 に前記第 2 の誤差信号 e 2 を加算した信号に基づき前記第 2 のインバータの出力の制御を行う第 2 の制御回路とを備え、前記第 2 の誤差増幅器は、スイッチングレギュレータと、前記スイッチングレギュレータにおいて前記第 1、第 2 の入力コンデンサの電圧を比較して得た差分信号を出力側と絶縁分離して出力する信号の絶縁分離回路と、前記絶縁分離回路からの信号を直流に変換するフィルタ回路とを有し

10

前記第 1 の制御回路は、前記第 1 の誤差信号 e 1 から前記第 2 の誤差信号 e 2 を減算して第 1 の補正誤差信号 e A を出力する減算器と、その補正誤差信号 e A と三角波信号とを比較してパルス幅変調信号を発生する第 1 の PWM コンパレータと、前記パルス幅変調信号を前記第 1 のインバータに分配する信号分配器とからなり、前記第 2 の制御回路は、前記第 1 の誤差信号 e 1 に前記第 2 の誤差信号 e 2 を加算して補正誤差信号 e B を出力する加算器と、その補正誤差信号 e B と三角波信号とを比較してパルス幅変調信号を発生する第 2 の PWM コンパレータと、前記パルス幅変調信号を前記第 2 のインバータに分配する信号分配器とからなることを特徴とする電力変換装置を提案するものである。

20

【 0 0 0 9 】

また、請求項 2 の発明では、直流入力電源の出力端子間に接続された互いに直列の第 1、第 2 の入力コンデンサと、これら各入力コンデンサの両端に入力端子がそれぞれ接続された第 1、第 2 のインバータと該第 1、第 2 のインバータに 1 次巻線が接続され、この 1 次巻線と電磁的に結合された 2 次巻線とを有する第 1、第 2 のトランスとからなる第 1、第 2 のインバータ回路と、前記各 2 次巻線の交流電圧を直流に変換する第 1、第 2 の整流回路とを備え、これら各整流回路の直流出力を合成してなる電力変換装置において、前記整流回路の合成された直流出力電力、出力電圧、出力電流のいずれかの検出値に相当する信号と予め決められた基準値とから第 1 の誤差信号 e 1 を出力する第 1 の誤差増幅器と、前記第 1、第 2 の入力コンデンサの電圧を比較して第 2 の誤差信号 e 2 を出力する第 2 の誤差増幅器と、前記第 1 の誤差信号 e 1 から前記第 2 の誤差信号 e 2 を減算した信号に基づき前記第 1 のインバータの出力の制御を行う第 1 の制御回路と、前記第 1 の誤差信号 e 1 に前記第 2 の誤差信号 e 2 を加算した信号に基づき前記第 2 のインバータの出力の制御を行う第 2 の制御回路とを備え、前記第 2 の誤差増幅器は、スイッチングレギュレータと、前記スイッチングレギュレータにおいて前記第 1、第 2 の入力コンデンサの電圧を比較して得た差分信号を出力側と絶縁分離して出力する信号の絶縁分離回路と、前記絶縁分離回路からの信号を直流に変換するフィルタ回路とを有し、前記第 1 の制御回路は、前記第 1 の誤差信号 e 1 から前記第 2 の誤差信号 e 2 を減算して補正誤差信号 e A を出力する減算器と、その補正誤差信号 e A の大きさに対応する周波数の周波数信号を発生する第 1 の電圧制御発振器と、その周波数信号を前記第 1 のインバータに分配する信号分配器とからなり、前記第 2 の制御回路は前記第 1 の誤差信号 e 1 に前記第 2 の誤差信号 e 2 を加算して補正誤差信号 e B を出力する加算器と、その補正誤差信号 e B の大きさに対応する周波数の周波数信号を発生する第 2 の電圧制御発振器と、その周波数信号を前記第 2 のインバータに分配する信号分配器とからなることを特徴とする電力変換装置を提案するものである。

30

40

50

【 0 0 1 0 】

また、請求項 3 の発明では、請求項 1 又は請求項 2 において、前記第 1 の誤差信号 e_1 の極性を反転して信号 $-e_1$ を出力する第 1 の極性反転増幅器と、前記第 2 の誤差信号 e_2 の極性を反転して信号 $-e_2$ を出力する第 2 の極性反転増幅器と、第 1 の誤差信号 e_1 の極性の反転された信号 $-e_1$ と第 2 の誤差信号 e_2 の極性の反転された信号 $-e_2$ とを反転し、加算する第 1 の反転加算回路と、前記信号 $-e_1$ と第 2 の誤差信号 e_2 とを反転し、加算する第 2 の反転加算回路との組み合わせによる回路で、補正誤差信号 e_A 及び補正誤差信号 e_B を形成することを特徴とする電力変換装置を提供するものである。

【 0 0 1 6 】

【 発明の実施の形態 】

以下、図面により本発明の一実施例について説明する。図 1 は、本発明によるスパッタ電源装置の回路を示す。1 は三相 AC 400 V の商用高電圧交流電源を整流する三相整流器であり、整流電圧は入力電源電圧変動を考慮すると最大 620 V となる。整流電圧を平滑する電解コンデンサは、通常の電解コンデンサは 450 V 程度であるため、400 V の電解コンデンサ 2 A、2 B を 2 個直列接続している。以下、コンデンサ 2 A に接続される回路を A 系回路、入力コンデンサ 2 B に接続される回路を B 系回路と称する。A 系回路、B 系回路は同一構成なので、B 系回路の部品には、A 系回路の相当する部品と同一の符号に B を付ける。以下、A 系回路について説明する。3 A は入力コンデンサ 2 A に接続された電圧型のパルス幅制御 (PWM) ブリッジインバータであり、直流電源電圧を高周波交流に変換する。インバータ 3 A は、安価な 500 V 程度の耐圧をもつ 4 個の FET 4 A ~ 7 A からなる。IGBT の場合には、逆並列ダイオードが必要である。8 A はインバータ 3 A の交流出力に接続された電流制限インダクタンス、9 A はインバータ 3 A の出力高周波電圧を適当な電圧に変換するとともに、商用電源系と負荷装置系を絶縁分離するトランスである。これらで A 系回路のインバータ回路は構成される。10 A はトランス 9 A の 2 次巻線 11 A に接続されたブリッジ整流回路である。A 系、B 系回路の出力であるブリッジ整流回路 10 A、10 B の出力は同一のフィルタコンデンサ 12 に接続され、スパッタ装置負荷 13 に直流電力が供給される。

【 0 0 1 7 】

直流出力電圧は電圧検出回路 14 により接続され、出力電流は電流検出回路 15 により検出されて乗算器 16 で乗算され、電力信号として検出される。この検出電力に相当する電圧は、第 1 誤差増幅器 17 により設定基準電力に相当する基準電圧値 V_r と比較され、第 1 の誤差増幅器 17 は第 1 の誤差信号 e_1 を発生する。従来の制御であれば、この誤差信号は、直接コンパレータで三角波と比較されて PWM 信号を発生し、その PWM 信号で FET のオン信号とするが、本発明では、つぎの構成となる。

【 0 0 1 8 】

入力コンデンサ 2 A、2 B の両端電圧 V_1 と中点電圧 V_2 が、1 : 2 の割合で検出抵抗 20、21 で検出される。例えば、両端電圧 V_1 は、600 V のとき 5 V で検出され、中点電圧 V_2 は 300 V のとき 5 V となる比率で検出される。そして、それら二つの検出電圧は第 2 の誤差増幅器 22 で比較され、第 2 の誤差信号 e_2 を発生する。この結果、第 2 の誤差信号 e_2 は、A 系の回路のコンデンサ 2 A の電圧が B 系回路のコンデンサ 2 B に比べて相対的に高いときには +5 V になり、低いときに -5 V の電圧となるよう変化し、平衡しているときは、その中間の値、つまりほぼゼロとなる。

実際のスパッタ電源では、商用電源系と直流出力系、すなわち負荷装置系の絶縁分離が必要なために、この第 2 の誤差増幅器の入力信号側、または出力信号側に信号絶縁分離手段、たとえばフォトカプラ、絶縁アンプなどが必要であるが、ここでは、動作原理説明のため省略した。

【 0 0 1 9 】

第 1 の誤差信号 e_1 と第 2 の誤差信号 e_2 は減算器 23 と加算器 24 とに加えられ、減算器 23 では第 1 の誤差信号 e_1 から第 2 の誤差信号 e_2 が減算され、A 系回路の補正誤差信号 e_A となる。加算器 24 では第 1 の誤差信号 e_1 と第 2 の誤差信号 e_2 とが加算されて

10

20

30

40

50

B系回路の補正誤差信号 e_B となる。A系回路の補正誤差信号 e_A は、PWMコンパレータ 25A でその反転端子に与えられる三角波と比較されて PWM 信号を発生する。B系回路の補正誤差信号 e_B は、PWMコンパレータ 25B でその反転端子に与えられる三角波と比較されて PWM 信号を発生する。この三角波は同一の三角波発生器から発生され、その周波数はインバータ回路の変換周波数の 2 倍である。なぜならば、後述するように、信号分配器 26A、26B により、各インバータにおいて 2 相に分配されて三角波の周波数の $1/2$ になるからである。PWMコンパレータ 25A の PWM 信号は、信号分配器 26A によりインバータ 3A の 2 対の FET に交互に分配される。同様に、PWMコンパレータ 25B の PWM 信号は、信号分配器 26B によりインバータ 3B の 2 対の FET に交互に分配される。

10

【0020】

次に動作について説明する。電力変換回路そのものは慣用技術であり、動作については良く知られているので、省略する。2つの系、A系とB系の電力変換回路は、スイッチング半導体素子である FET やトランスなどの部品特性差異があるので、双方のインバータに同一の PWM 信号を与えても、変換電力に差異が生じ、入力コンデンサ 2A、2B から取り出す電力が異なってしまう。この結果として入力コンデンサ 2A、2B の電圧は必ず不平衡となり、不平衡が大きくなり過ぎると、入力コンデンサ 2A、2B の電圧が FET 4A - 7A の耐圧を越え、FET を破壊する。

【0021】

本発明では、第2の誤差信号 e_2 で補正された第1の誤差信号 e_1 を利用してパルス幅制御を行うことにより、入力コンデンサの電圧が相対的に高い系の PWM 信号を広げて電流を多く取り出すことにより入力コンデンサの電圧を下げ、同時に、入力コンデンサの電圧が相対的に低い系の電力変化印回路の PWM 信号を狭めて、電流を少なく取り出すことにより入力コンデンサの電圧を上昇させる。第2の誤差信号 e_2 は、A系回路の入力コンデンサ 2A の電圧が、B系回路の入力コンデンサ 2B の電圧よりも高いときに、正極性電圧を発生するので、この信号を第1の誤差信号 e_1 に加算して、 $(e_1 + e_2)$ なる補正誤差信号 e_A を PWMコンパレータ 25A などからなる A系回路の PWM 回路に送る。PWMコンパレータ 25A は補正誤差信号 e_A が三角波より高いとき Hレベルのパルスを発生するので、 $(e_1 + e_2)$ なる補正誤差信号 e_A は PWM 信号のパルス幅を広げる。同時に、第2の誤差信号 e_2 を第1の誤差信号 e_1 から減算して、 $(e_1 - e_2)$ なる補正誤差信号 e_B を B系回路の PWM 回路に送り、PWM 信号のパルス幅を狭める。

20

30

【0022】

この結果、PWM 信号のパルス幅を広げた A系の電力変換回路では入力コンデンサ 2A から取り出される電力の量は多くなるので、入力コンデンサ 2A の電圧が低下し、PWM 信号のパルス幅を狭めた B系の入力コンデンサ 2B から取り出される電力は少ないので、入力コンデンサ 2B の電圧は上昇する。逆に A系の電力変換回路における入力コンデンサ 2A の電圧が、B系の電力変換回路における入力コンデンサ 2B の電圧よりも低いときには、第2の誤差増幅器 22 は負極性の第2の誤差信号 e_2 を発生し、逆の補正動作を行う。このようなパルス幅の補正動作を繰り返すことにより、A、B系の電力変換回路における入力コンデンサ 2A、2B の電圧が平衡し、一方のインバータの FET のみに過電圧がかかることが無く、インバータの FET の耐圧を超えることがないので、直流入力電圧よりも低い耐圧のスイッチング半導体素子を用いても過電圧によって破壊されることがない。

40

【0023】

図2により、インバータを周波数制御する別の実施例について簡単に説明する。周波数制御の場合には、図1に示した PWMコンパレータ 25A、25B それぞれに代えて電圧制御発振器 27A、27B を用いる。電圧制御発振器 (VCO) は入力電圧信号の大きさに対応して変化する周波数の出力電圧信号を発生するものであり、したがって、電圧制御発振器 27A、27B は補正誤差信号 e_A 及び補正誤差信号 e_B の大きさに応じた周波数の制御信号を発生する。入力コンデンサの電圧が相対的に高い系の電力変換回路の制御信号の周波数を高くして、電流を多く取り出すことにより入力コンデンサの電圧を下げ、同時

50

に、入力コンデンサの電圧が相対的に低い系の電力変換回路の制御信号の周波数を低くして、電流を少なく取り出すことにより入力コンデンサの電圧を上昇させて、双方の入力コンデンサの電圧の平衡化を行うのは前述実施例と同様である。このような制御信号の周波数の補正動作を繰り返すことにより、A系、B系の電力変換回路における入力コンデンサ2A、2Bの電圧が平衡し、一方のインバータのFETのみに過電圧がかかることが無く、インバータのFETの耐圧を超えることがないので、直流入力電圧よりも低い耐圧のスイッチング半導体素子を用いても過電圧によって破壊されることがない。

【0024】

図3は、本発明に係る電力変換回路に用いられる第2の誤差信号回路の具体的な例を示す。入力コンデンサ2A、2Bの電圧は、検出抵抗30、31、32、33で検出される。検出電圧は、スイッチングレギュレータIC34、例としてMB3759（富士通）内の誤差増幅器35の反転入力、非反転入力に接続される。MB3759は内部に三角波発生回路、コンパレータなどからなるPWM回路を内蔵しており、電圧検出信号をPWM信号に変換し、2個の並列接続された出力トランジスタ36、37のオープンコレクタ端子でフォトカップラ38をPWM駆動する。2個の出力トランジスタ36、37が並列接続されているので、オンデューティは0%からほぼ100%までに達する。フォトカップラ38はフォトダイオード39とフォトダイオード39からの光信号を増幅して電気信号に変換する受信側増幅器40とからなる。41はフォトダイオード39の駆動電流を制限する直列抵抗である。受信側増幅器40は、制御電源電圧が±15Vとすれば、±15Vに振れるPWM信号を出力する。このフォトカップラ回路が上述した商用電力系と直流出力系の信号の絶縁分離回路である。PWM信号は、抵抗42とコンデンサ43からなるフィルタ回路により直流に変換される。2個の逆極性接続されたゼナーダイオード44、45は信号レベルを±5Vに制限する。この信号レベルは、PWM信号のオンデューティが0%のときは-5V、オンデューティが100%のときは+5Vとなる。この信号電圧がバッファ増幅器46を通して第2の誤差信号e2となる。

【0025】

A系、B系の電力変換回路の入力コンデンサ2A、2Bの電圧の不均衡を検出する別の例を図4に示す。図4では、検出回路を誤差増幅器53と入力抵抗54、帰還抵抗55で構成し、その基準電位をコンデンサ2A、2Bの midpoint Xとしている。また、直流電源に跨って等しい抵抗51、抵抗52を2個直列接続して、その midpoint Yの電圧を誤差増幅器53に接続する。誤差増幅器53は、抵抗51、52の midpoint Yの電圧が基準電位、すなわち midpoint Xの電位と等しくなるように誤差信号e2を発生する。この信号は絶縁されてインバータの制御回路に送られる。

【0026】

図5は別の例である。直流電源に跨って等しい抵抗61、62を2個直列接続し、その midpoint Yと入力コンデンサ2A、2Bの midpoint Xとの間にホール素子を使用した電流検出器としてホールCT63を接続する。入力コンデンサの midpoint Xと抵抗の midpoint Yとの間の電圧に差があれば、電位の高い方から低い方に向かってホールCT63に電流が流れ、ホールCT63の検出電流の極性によりどちらの midpoint の電圧が高いか判別できる。誤差増幅器64は、入力抵抗65、帰還抵抗66と共にこの検出電流がゼロ、すなわち両 midpoint 電圧がバランスするように誤差信号e2を発生する。この例では、ホールCT63により商用電源系と直流電力系とが電氣的に絶縁される。

【0027】

図6は、図1における加算部、減算部を演算増幅器（オペアンプμPC451/NEC）で形成した具体例を示す。17は図1における第1の誤差増幅器に相当するものであり、誤差信号e1を出力する。その誤差信号e1が高レベルになるときこの電力変換装置の直流出力レベルを高くするよう働く。22は図1における第2の誤差増幅器に相当するものであり、誤差信号e2を出力する。その誤差信号e2は、入力コンデンサ2Aの電圧が入力コンデンサ2Bよりも高レベルになるとき高くなる。71、72は、同一の抵抗値を持つ抵抗73と74、75と76と組み合わせられてなる周知の極性反転増幅器であり、それ

10

20

30

40

50

それ誤差信号 e_1 、 e_2 を反転してなる誤差信号 $-e_1$ 、誤差信号 $-e_2$ を出力する。77、78 は、同一の抵抗値を持つ抵抗 79 と 80、81 と 82 と組み合わせられてなる周知の反転加算回路である。反転加算回路 77 は誤差信号 $-e_1$ と誤差信号 $-e_2$ とが入力され、それら誤差信号を反転し、加算して補正誤差信号 $e_A (e_1 + e_2)$ を出力する。また、反転加算回路 78 は誤差信号 $-e_1$ と誤差信号 e_2 とが入力され、それら誤差信号を反転し、加算して補正誤差信号 $e_B (e_1 - e_2)$ を出力する。これら補正誤差信号 e_A 、 e_B は、図 1 における PWM コンパレータ 25A、25B に相当する PWM コンパレータに入力され、それら PWM コンパレータは図 1 と同様に PWM 信号を信号分配器に与える。

【0028】

以上述べたように、本発明は基本的には入力直流電源に跨って 2 個の入力コンデンサを直列接続すると共に、低耐圧の FET により構成された 2 個のインバータを前記入力コンデンサの両端にそれぞれ接続し、かつ各インバータの入力電圧が入力直流電源電圧のほぼ $1/2$ となるように、各インバータに供給される制御信号を制御することにより、電圧平衡をとり、前記入力直流電源電圧よりも低い耐圧以下で FET のようなスイッチング半導体素子を使用するものである。したがって、入力直流電源に跨って n 個の入力コンデンサを直列接続すると共に、低耐圧の FET により構成された n 個のインバータを前記入力コンデンサの両端にそれぞれ接続し、かつ各インバータの入力電圧が入力直流電源電圧のほぼ $1/n$ となるように、各インバータに供給される制御信号を制御して n 個の直列接続された入力コンデンサの電圧平衡をとっても勿論良い。例えば、直流入力電源の出力端子間に接続された互いに直列の n (n は 2 以上の整数) 個の入力コンデンサと、これら各入力コンデンサの両端に入力端子が接続されたインバータとこのインバータに 1 次巻線が接続され、この 1 次巻線と電磁的に結合された 2 次巻線とを有するトランスとからなる n 個のインバータ回路と、各 2 次巻線の交流電圧を直流に変換する各整流回路とを備え、これら各整流回路の直流出力を合成してなる電力変換装置であってもよい。この場合において、 n 個のインバータ回路にそれぞれ用いられる各スイッチング半導体素子は、直流入力電源の最大出力電圧値よりも低い耐圧を持つこととし、 n 個のインバータ回路の入力電圧が前記直流入力電源の出力電圧をほぼ均等に n 分割した電圧と等しくなるように、 n 個のインバータ回路を制御して入力コンデンサの電圧平衡をとりながら運転することにより、各スイッチング半導体素子に耐圧以上の電圧が印加されないようにすることができる。

【0029】

なお、以上の実施例では負荷電圧と負荷電流を検出し、これらを乗算して出力電力を求め、その出力電圧に相当する電圧信号と基準電圧とから第 1 の誤差信号 e_1 を得たが、単に負荷電圧と負荷電流のいずれか一方の検出値に相当する電圧信号と基準電圧とから第 1 の誤差信号 e_1 を得て、定電圧制御、あるいは定電流制御を行っても良く、また二つのインバータの直流出力を並列としたが、直列にして合成しても勿論よい。

【0030】

【発明の効果】

以上述べたように、本発明によれば、400V 系などの商用高電圧交流電圧を整流した直流電圧の変動分を考慮しても、その最大値よりも耐圧の低い安価で順方向電圧降下の低い FET のようなスイッチング半導体素子を使用して電力変換装置を構成でき、高周波化、高効率化、低コスト化が可能となる。

【図面の簡単な説明】

【図 1】 本発明に係る電力変換装置の一実施例を示す図である。

【図 2】 本発明に係る電力変換装置の別の一実施例を示す図である。

【図 3】 本発明の電力変換装置に用いられる入力コンデンサ間電圧を誤差信号として検出する回路例を示す。

【図 4】 本発明の電力変換装置に用いられる入力コンデンサ間電圧を誤差信号として検出する他の回路例を示す。

【図 5】 本発明の電力変換装置に用いられる入力コンデンサ間電圧を誤差信号として検

10

20

30

40

50

出する他の回路例を示す。

【図6】 本発明の電力変換装置に用いられる補正誤差信号を得る回路例を示す。

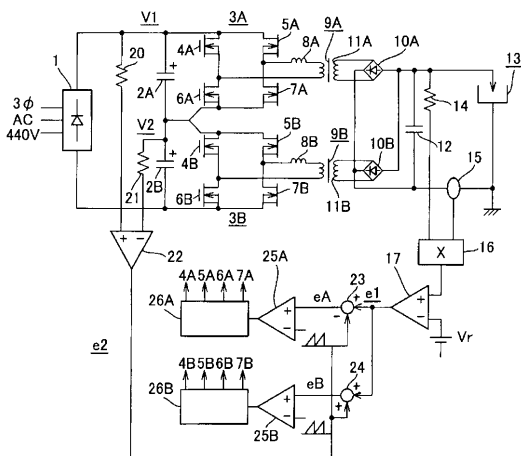
【符号の説明】

- 1・・・整流器
- 2 A、2 B・・・入力コンデンサ
- 3 A、3 B・・・それぞれ A 系、B 系の電力変換回路
- 4 A 7 A・・・スイッチング半導体素子
- 4 B 7 B・・・スイッチング半導体素子
- 8 A、8 B・・・電流制限インダクタンス
- 9 A、9 B・・・トランス
- 10 A、10 B・・・ブリッジ整流回路
- 13・・・負荷
- 14・・・出力電圧検出用の抵抗
- 15・・・出力電流検出回路
- 16・・・乗算器
- 17・・・誤差増幅器
- 23・・・減算器
- 24・・・加算器
- 25 A、25 B・・・コンパレータ
- 26 A、26 B・・・信号分配器
- 27 A、27 B・・・電圧制御発振器 (V C O)

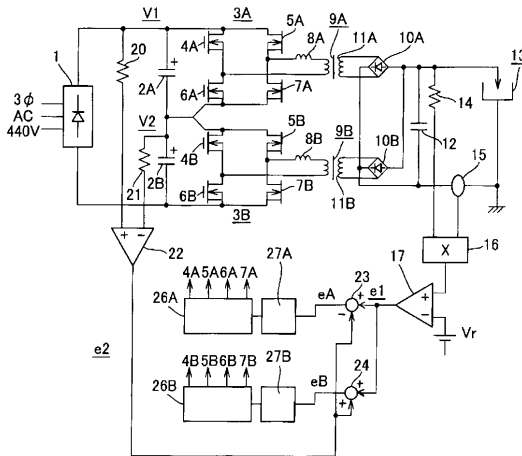
10

20

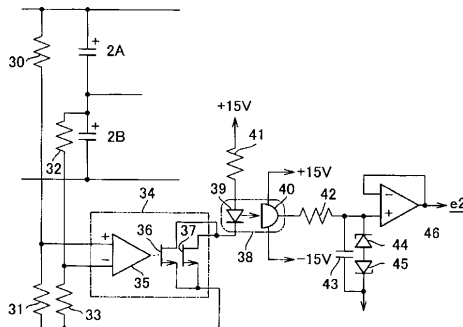
【図1】



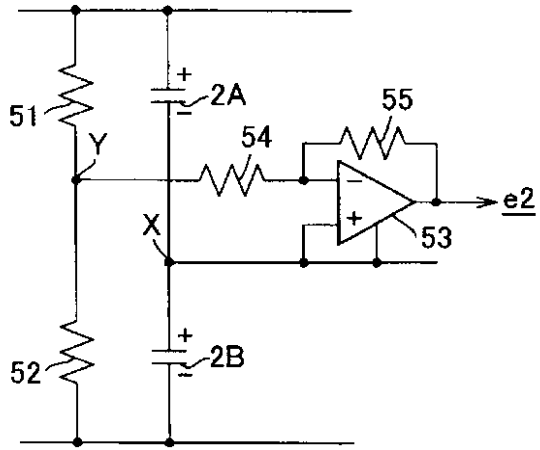
【図2】



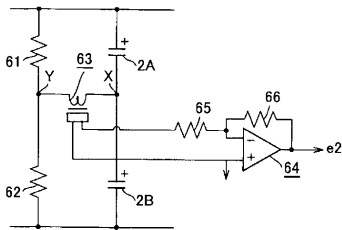
【図3】



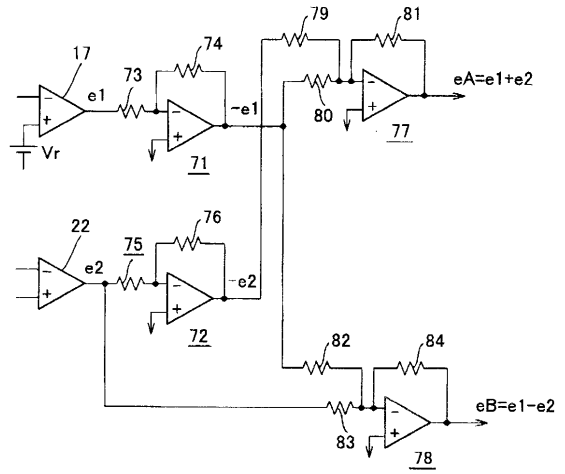
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

- (56)参考文献 特開2002-223565(JP,A)
特開2002-209382(JP,A)
特開昭61-106064(JP,A)
特開昭58-051772(JP,A)
特開平01-177871(JP,A)

- (58)調査した分野(Int.Cl.⁷, DB名)
H02M 3/28