

WO 2017/213178 A1

## (12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関

国際事務局

(43) 国際公開日

2017年12月14日(14.12.2017)



(10) 国際公開番号

WO 2017/213178 A1

(51) 国際特許分類:

*G09F 9/30* (2006.01)      *G02F 1/1368* (2006.01)  
*G02F 1/1333* (2006.01)      *H01L 29/786* (2006.01)  
*G02F 1/1345* (2006.01)      *H01L 51/50* (2006.01)

(21) 国際出願番号 :

PCT/JP2017/021159

(22) 国際出願日 :

2017年6月7日(07.06.2017)

(25) 国際出願の言語 :

日本語

(26) 国際公開の言語 :

日本語

(30) 優先権データ :

特願 2016-115582 2016年6月9日(09.06.2016) JP

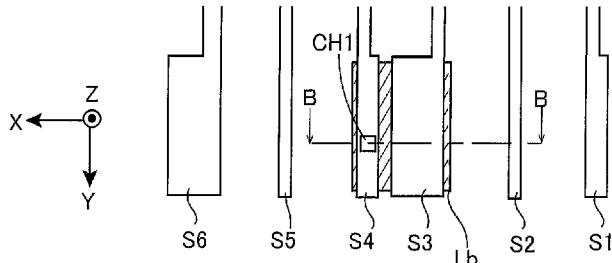
(71) 出願人: シャープ株式会社(**SHARP KABUSHIKI KAISHA**) [JP/JP]; 〒5908522 大阪府堺市堺区匠町1番地 Osaka (JP).(72) 発明者: 富永 真克(**TOMINAGA Masakatsu**). 吉田 昌弘(**YOSHIDA Masahiro**). 原 義仁(**HARA Yoshihito**).Yoshihito). 小笠原 功 (OGASAWARA Isao).  
三村 泰裕(MIMURA Yasuhiro).(74) 代理人: 川上 桂子, 外 (**KAWAKAMI Keiko** et al.); 〒5300001 大阪府大阪市北区梅田2-4-9 ブリーゼタワー12階 弁護士法人イノベンティア Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,

(54) Title: ACTIVE MATRIX SUBSTRATE, AND DISPLAY DEVICE AND TOUCH PANEL DISPLAY DEVICE COMPRISING SAME

(54) 発明の名称: アクティブマトリクス基板と、それを備えた表示装置及びタッチパネル付き表示装置

[図7A]



(57) **Abstract:** Provided are an active matrix substrate capable of reducing the difference in parasitic capacitance between lead-out lines connected to signal lines, and a display device and touch panel display device comprising same. The active matrix substrate comprises a plurality of signal lines S1-S9 arranged so as to be parallel to each other in a display region provided on the substrate, and a plurality of lead-out lines L1-L9 that are connected to the plurality of signal lines S1-S9 outside the display region. Outside the display region, the plurality of lead-out lines L1-L9 are arranged in at least three layers comprising a lowermost wiring layer formed at a position that is the closest to the substrate, an uppermost wiring layer formed at a position that is the furthest from the substrate, and an intermediate wiring layer formed between the lowermost wiring layer and the uppermost wiring layer. Capacitance is formed between a signal line S3 connected to a lead-out line L3 provided in the lowermost wiring layer and a signal line S4 connected to a lead-out line S4 provided in the uppermost wiring layer.

[続葉有]



ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,  
US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

— 国際調査報告（条約第21条(3)）

---

(57) 要約：信号線に接続された引き出し線の間の寄生容量の差を低減し得るアクティブマトリクス基板と、それを備えた表示装置及びタッチパネル付き表示装置とを提供すること。アクティブマトリクス基板は、基板上に設けられた表示領域において、互いに平行となるように配置された複数の信号線S1～S9を備え、表示領域外において複数の信号線S1～S9に接続された複数の引き出し線L1～L9を備える。複数の引き出し線L1～L9は、表示領域外において、少なくとも、基板から最も近い位置に形成された最下位配線層と、基板から最も遠い位置に形成された最上位配線層と、最下位配線層と最上位配線層との間に形成された中間配線層の3つの層に分かれて配置される。最下位配線層に設けられた引き出し線L3と接続された信号線S3と、最上位配線層に設けられた引き出し線L4と接続された信号線S4との間に容量が形成されている。

## 明細書

### 発明の名称：

アクティブマトリクス基板と、それを備えた表示装置及びタッチパネル付き表示装置

### 技術分野

[0001] 本発明は、アクティブマトリクス基板と、それを備えた表示装置及びタッチパネル付き表示装置に関する。

### 背景技術

[0002] 近年、高精細な画像を表示するために、ゲート線やデータ線の信号線の数が増え、それに伴って、これら信号線に接続され、表示領域外に引き回される引き出し線の数も増加している。国際公開第2013/021866号には、表示領域外の額縁領域を狭くするため、ゲート線やデータ線等の引き出し線を3つの配線層に分けて配置した表示装置が開示されている。特許文献1では、3つの配線のうち、ベース基板に近い配線層に設けられた引き出し線（以下、第1の引き出し線）とベース基板に遠い配線層に設けられた引き出し線（以下、第3の引き出し線）とが、絶縁層を介して重ねて配置されている。

### 発明の開示

[0003] 国際公開第2013/021866号の場合、第1の引き出し線と第3の引き出し線との間は距離が離れているため、これら引き出し線の間に形成される寄生容量は小さくなる。しかしながら、中間の配線層に設けられた引き出し線（以下、第2の引き出し線）は、絶縁層を介して第1の引き出し線と第3の引き出し線に隣接されているため、第1の引き出し線と第3の引き出し線と比べて寄生容量が大きくなる。その結果、第2の引き出し線と接続される信号線の負荷が他の引き出し線よりも大きくなり、信号遅延が生じやすくなる。

[0004] 本発明は、信号線に接続された引き出し線の間の寄生容量の差を低減し得

るアクティブマトリクス基板と、それを備えた表示装置及びタッチパネル付き表示装置とを提供することを目的とする。

- [0005] 本発明の一実施形態におけるアクティブマトリクス基板は、基板と、前記基板上に設けられた表示領域において、互いに平行となるように配置された複数の信号線と、前記基板上の表示領域外において前記複数の信号線と接続され、接続された信号線に電圧信号を供給する複数の引き出し線と、を備え、前記複数の引き出し線は、前記表示領域外において、少なくとも、前記基板から最も近い位置に形成された最下位配線層と、前記基板から最も遠い位置に形成された最上位配線層と、前記最下位配線層と前記最上位配線層との間に形成された中間配線層の3つの層に分かれて配置され、前記最下位配線層、前記中間配線層、及び前記最上位配線層に設けられた引き出し線が重なるように配置され、前記最下位配線層に設けられた引き出し線と接続された信号線と、前記最上位配線層に設けられた引き出し線と接続された信号線との間に容量が形成されている。
- [0006] 本発明によれば、信号線に接続された引き出し線の間の寄生容量の差を低減することができる。

### 図面の簡単な説明

- [0007] [図1]図1は、第1実施形態における表示装置の断面図である。
- [図2]図2は、図1に示すアクティブマトリクス基板の概略構成を示す模式図である。
- [図3]図3は、図2に示すデータ線に接続された引き出し線の一部を拡大した模式図である。
- [図4]図4は、図3に示すアクティブマトリクス基板のA-A線の概略断面図である。
- [図5]図5は、図2に示すデータ線に供給される電圧信号の極性を説明する模式図である。
- [図6]図6は、データ線の信号遅延による画素の電位低下を説明するための波形図である。

[図7A]図7Aは、第1実施形態における額縁領域に配置された構成例1のデータ線の構造を示す模式図である。

[図7B]図7Bは、図7Aに示すアクティブマトリクス基板のB-B線の概略断面図である。

[図8A]図8Aは、第1実施形態における額縁領域に配置された構成例2のデータ線の構造を示す模式図である。

[図8B]図8Bは、図8Aに示すアクティブマトリクス基板のC-C線の概略断面図である。

[図9A]図9Aは、第1実施形態における額縁領域に配置された構成例3のデータ線の構造を示す模式図である。

[図9B]図9Bは、第1実施形態における額縁領域に配置された構成例4のデータ線の構造を示す模式図である。

[図10]図10は、アクティブマトリクス基板に設けられるシール形成領域を示す模式図である。

[図11A]図11Aは、第2実施形態におけるデータ線と引き出し線の接続部分を拡大した模式図である。

[図11B]図11Bは、図11Aに示すアクティブマトリクス基板のD-D線の概略断面図である。

[図12A]図12Aは、第2実施形態における額縁領域に配置されたデータ線の構造を示す模式図である。

[図12B]図12Bは、図12Aに示すアクティブマトリクス基板のE-E線の概略断面図である。

[図13]図13は、第3実施形態における引き出し線の配置例を示す断面図である。

[図14]図14は、変形例1におけるアクティブマトリクス基板に形成されている対向電極の配置の一例を示す模式図である。

## 発明を実施するための形態

[0008] 本発明の一実施形態におけるアクティブマトリクス基板は、基板と、前記

基板上に設けられた表示領域において、互いに平行となるように配置された複数の信号線と、前記基板上の表示領域外において前記複数の信号線と接続され、接続された信号線に電圧信号を供給する複数の引き出し線と、を備え、前記複数の引き出し線は、前記表示領域外において、少なくとも、前記基板から最も近い位置に形成された最下位配線層と、前記基板から最も遠い位置に形成された最上位配線層と、前記最下位配線層と前記最上位配線層との間に形成された中間配線層の3つの層に分かれて配置され、前記最下位配線層、前記中間配線層、及び前記最上位配線層に設けられた引き出し線が重なるように配置され、前記最下位配線層に設けられた引き出し線と接続された信号線と、前記最上位配線層に設けられた引き出し線と接続された信号線との間に容量が形成されている（第1の構成）。

[0009] 第1の構成によれば、アクティブマトリクス基板は、基板上の表示領域に配置された複数の信号線と、表示領域外において複数の信号線と接続された複数の引き出し線とを備える。複数の引き出し線は、少なくとも、最下位配線層と中間配線層と最上位配線層の3つの層に分かれて配置される。最下位配線層と中間配線層と最上位配線層にそれぞれ配置された引き出し線が重なり、最下位配線層に配置された引き出し線に接続された信号線と、最上位配線層に配置された引き出し線に接続された信号線との間に容量が形成される。そのため、中間配線層に配置された引き出し線に接続された信号線の寄生容量と、最下位配線層と最上位配線層に配置された引き出し線に接続された信号線の寄生容量との差が低減される。その結果、各信号線の負荷のばらつきが小さくなり、特定の信号線の信号遅延による表示不良が軽減される。

[0010] 第1の構成において、前記容量は、前記基板に対して垂直方向に形成されてもよい（第2の構成）。

[0011] 第2の構成によれば、各信号線の間の寄生容量の差を低減しつつ、容量を形成するためのスペースの省スペース化を図ることができる。

[0012] 第2の構成において、前記最下位配線層に設けられた引き出し線と接続された信号線と、前記最上位配線層に設けられた引き出し線と接続された信号

線とに重なり、前記最下位配線層に設けられた引き出し線と接続された信号線と、前記最上位配線層に設けられた引き出し線と接続された信号線の一方の信号線と接続された金属膜を備え、前記容量は、前記金属膜を介して、前記最下位配線層に設けられた引き出し線と接続された信号線と、前記最上位配線層に設けられた引き出し線と接続された信号線との間に形成されることとしてもよい（第3の構成）。

- [0013] 第3の構成によれば、容量を形成するためのスペースの省スペース化を図ることができる。
- [0014] 第1の構成において、前記容量は、前記基板に対して水平方向に形成されてもよい（第4の構成）。
- [0015] 第4の構成によれば、容量を形成するための工程を増やすことなく、各信号線の間の寄生容量の差を低減することができる。
- [0016] 第4の構成において、前記最下位配線層に設けられた引き出し線と接続された信号線と、前記最上位配線層に設けられた引き出し線と接続された信号線とが、前記中間配線層に設けられた引き出し線よりも近接して設けられていることとしてもよい（第5の構成）。
- [0017] 第5の構成によれば、最下位配線層と最上位配線層に配置された各引き出し線と接続された信号線の間を近接して配置するため、これら信号線の間の容量を形成するために新たな工程を必要としない。
- [0018] 第2から第5のいずれかの構成において、さらに、前記表示領域外においてシール部材を配置するためのシール形成領域を有し、前記容量は、前記表示領域外において、前記シール形成領域を除いた領域に形成されることとしてもよい（第6の構成）。
- [0019] 第6の構成によれば、シール部材を硬化させるための光を照射するための領域を確保することができる。
- [0020] 第1から第6のいずれかの構成において、前記電圧信号は、前記表示領域に表示する画像データに応じた電圧信号であり、前記中間配線層に設けられた引き出し線と接続された信号線は、前記基板の水平方向において当該信号

線に隣接して配置され、前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線と接続された信号線に供給される電圧信号と反対の極性の電圧信号が供給され、前記容量は、互いに極性が異なる電圧信号が供給され、前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線と接続された信号線の間に形成されることとしてもよい（第7の構成）。

[0021] 第7の構成によれば、中間配線層に配置された引き出し線と接続された信号線は、隣接する信号線であって、最下位配線層と最上位配線層とに配置された引き出し線と接続された信号線と逆極性の電圧信号が供給される。最下位配線層と最上位配線層に配置された引き出し線に接続され、互いに極性が異なる電圧信号が供給される信号線の間に容量が形成される。そのため、同極性の電圧信号が供給され、最下位配線層と最上位配線層に配置された引き出し線に接続された信号線の間に容量を形成する場合と比べて容量を大きくすることができ、各信号線の間の寄生容量の差をより低減することができる。

[0022] 本発明の一実施形態におけるアクティブマトリクス基板は、基板と、前記基板上に設けられた表示領域において、互いに平行となるように配置された複数の信号線と、前記基板上の表示領域外において前記複数の信号線と接続され、接続された信号線に電圧信号を供給する複数の引き出し線と、を備え、前記複数の引き出し線は、前記表示領域外において、少なくとも、前記基板から最も近い位置に形成された最下位配線層と、前記基板から最も遠い位置に形成された最上位配線層と、前記最下位配線層と前記最上位配線層との間に形成された中間配線層の3つの層に分かれて配置され、前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線が重なり、前記中間配線層に設けられた引き出し線が、前記最下位配線層と前記最上位配線層に設けられた各引き出し線と重ならない位置に設けられる（第8の構成）。

[0023] 第8の構成によれば、アクティブマトリクス基板は、基板上の表示領域に配置された複数の信号線と、表示領域外において複数の信号線と接続された複数の引き出し線とを備える。複数の引き出し線は、少なくとも、最下位配

線層と中間配線層と最上位配線層の3つの層に分かれて配置される。下位配線層と最上位配線層に設けられた各引き出し線が重なり、中間配線層に配置された引き出し線が、最下位配線層と最上位配線層に設けられた各引き出し線と重ならない。そのため、最下位配線層と中間配線層と最上位配線層にそれぞれ配置された引き出し線が重なっている場合と比べ、各引き出し線の間の寄生容量の差が低減される。その結果、各信号線の負荷のばらつきが小さくなり、特定の信号線の信号遅延による表示不良が軽減される。

- [0024] 第8の構成において、さらに、前記表示領域外においてシール部材を配置するためのシール形成領域を有し、前記表示領域外であって、前記シール形成領域を除いた領域において、前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線が重なり、前記中間配線層に設けられた引き出し線が、前記最下位配線層と前記最上位配線層に設けられた各引き出し線と重ならない位置に設けられることとしてもよい（第9の構成）。
- [0025] 第9の構成によれば、シール部材を硬化させるための光を照射するための領域を確保することができる。
- [0026] 第8又は9の構成において、前記電圧信号は、前記表示領域に表示する画像データに応じた電圧信号であり、前記中間配線層に設けられた引き出し線と接続された信号線は、前記基板の水平方向において当該信号線に隣接して配置され、前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線と接続された信号線に供給される電圧信号と反対の極性の電圧信号が供給されることとしてもよい（第10の構成）。
- [0027] 第10の構成によれば、中間配線層に配置された引き出し線と接続された信号線は、隣接する信号線であって、最下位配線層と最上位配線層とに配置された引き出し線と接続された信号線と逆極性の電圧信号が供給される。最下位配線層及び最上位配線層にそれぞれ配置された引き出し線は同極性の電圧信号が供給されるため、これら引き出し線の間における容量結合は小さい。また、中間配線層に配置された引き出し線は、最下位配線層及び最上位配線層にそれぞれ配置された引き出し線と重ならないため、互いに逆極性の電

圧信号が供給されても寄生容量を抑制することができる。

- [0028] 本発明の一実施形態における表示装置は、第1から第10のいずれかの構成のアクティブマトリクス基板と、前記アクティブマトリクス基板と対向して配置され、カラーフィルタを有する対向基板と、前記アクティブマトリクス基板と前記対向基板との間に配置された液晶層と、を備える（第11の構成）。
- [0029] 第11の構成によれば、各信号線の負荷のばらつきが小さくなり、特定の信号線の信号遅延による表示不良が軽減される。
- [0030] 本発明の一実施形態における表示装置は、第1から第6、第8、及び第9のいずれかの構成のアクティブマトリクス基板と、前記アクティブマトリクス基板と対向して配置された対向基板と、前記アクティブマトリクス基板と前記対向基板との間に配置された発光層と、を備える（第12の構成）
- [0031] 第12の構成によれば、各信号線の負荷のばらつきが小さくなり、特定の信号線の信号遅延による表示不良が軽減される。
- [0032] 本発明の一実施形態におけるタッチパネル付き表示装置は、第1から第10のいずれかの構成のアクティブマトリクス基板を備え、前記アクティブマトリクス基板は、さらに、複数の画素電極と、前記複数の画素電極に対向して配置された複数の対向電極と、前記複数の対向電極のそれぞれと接続され、タッチ位置を検出するための電圧信号が供給される複数の対向電極信号線と、を備える（第13の構成）。
- [0033] 第13の構成によれば、アクティブマトリクス基板における各信号線の負荷のばらつきが小さくなり、特定の信号線の信号遅延による表示不良が軽減される。
- [0034] [第1実施形態]

以下、図面を参照し、本発明の実施の形態を詳しく説明する。図中同一または相当部分には同一符号を付してその説明は繰り返さない。なお、説明を分かりやすくするために、以下で参照する図面においては、構成が簡略化または模式化して示されたり、一部の構成部材が省略されたりしている。また

、各図に示された構成部材間の寸法比は、必ずしも実際の寸法比を示すものではない。

- [0035] 図1は、本実施形態の表示装置が備える表示パネルの概略構成図である。本実施形態における表示パネル1は、アクティブマトリクス基板10と、対向基板11と、アクティブマトリクス基板10と対向基板11との間に挟持された液晶層12とを備える。なお、表示装置は、アクティブマトリクス基板10の背面側にバックライト(図示略)を備える。
- [0036] 図2は、アクティブマトリクス基板10の概略構成図である。アクティブマトリクス基板10は、複数のゲート線Gと複数のデータ線Sとを有する。アクティブマトリクス基板10は、ゲート線Gとデータ線Sとで区画された複数の画素を有し、複数の画素が形成された領域は、アクティブマトリクス基板10の表示領域R0となる。
- [0037] 各画素には、画素電極と、スイッチング素子とが配置されている。スイッチング素子は、例えば、薄膜トランジスタが用いられ、薄膜トランジスタのゲート電極、ソース電極、及びドレイン電極はそれぞれ、ゲート線G、データ線S、及び画素電極に接続されている。
- [0038] アクティブマトリクス基板10は、表示領域R0の外側の領域(額縁領域)に、ソースドライバ20とゲートドライバ30とを有する。ソースドライバ20は、各データ線Sと接続され、各データ線Sに画像データに応じた電圧信号を供給する。ゲートドライバ30は、各ゲート線Gと接続され、各ゲート線Gに電圧信号を順次供給してゲート線Gを走査する。
- [0039] 対向基板11は、例えば、赤(R)、緑(G)、青(B)の3色のカラーフィルタ(図示略)と、共通電極(図示略)とを備える。共通電極は、例えば、画素電極と対向するように表示領域R0の全体にわたって設けられる。
- [0040] 3色のカラーフィルタは、画素電極に対応して設けられ、画素電極は、RGBのいずれか一色のサブ画素として機能する。サブ画素は、画素電極、共通電極、画素電極と共通電極との間の液晶層12によって液晶容量が形成される。

- [0041] 図2に示すように、データ線Sは、ソースドライバ20が設けられた額縁領域に設けられた引き出し線Lと接続されている。引き出し線Lは、ソースドライバ20と接続され、ソースドライバ20から供給される電圧信号を、接続されたデータ線Sに供給する。
- [0042] 図3は、図2に示す一部のデータ線Sと接続された引き出し線Lの一部を拡大した模式図である。図3に示す一部の引き出し線Lに接続されているデータ線Sをデータ線S1～S9とする。図3において、データ線S1～S9の上に記載の文字R, G, Bは、データ線S1～S9に対応するサブ画素の色を示している。また、図4は、図3に示すA-A線の断面を表す模式図である。
- [0043] 図3に示すように、データ線S1～S9はそれぞれ、L1～L9で示す引き出し線と接続されている。引き出し線L1、L4、L7は、データ線S1、S4、S7を額縁領域まで引き回すことによって構成され、データ線S1、S4、S7と同層に形成されている。引き出し線L1、L4、L7の線幅は例えば4μmであり、引き出し線L1とL4との距離、引き出し線L4とL7との距離は例えば3μmである。
- [0044] 引き出し線L2、L5、L8は、データ線S2、S5、S8よりも下層に設けられており、コンタクト部CHaにおいて、データ線S2、S5、S8とそれぞれ接続されている。引き出し線L2、L5、L8は、導電性を有する金属膜で構成されている。引き出し線L2、L5、L8は、例えばゲート線Gと同層に形成されている。引き出し線L2、L5、L8の線幅は例えば4μmであり、引き出し線L2とL5との距離、引き出し線L5とL8との距離は例えば3μmである。
- [0045] 引き出し線L3、L6、L9は、引き出し線L2、L5、L8よりも下層に設けられており、コンタクト部CHbにおいて、データ線S3、S6、S9とそれぞれ接続されている。引き出し線L3、L6、L9は、導電性を有する金属膜で構成されている。引き出し線L3、L6、L9の線幅は例えば4μmであり、引き出し線L3とL6との距離、引き出し線L6とL9との

距離は例えば3 μmである。

[0046] より具体的には、図4に示すように、引き出し線L3、L6、L9は、ベース基板110の上に形成されている。引き出し線L3、L6、L9を覆うように第1絶縁膜111が形成され、引き出し線L2、L5、L8は、第1絶縁膜111を介して、引き出し線L3、L6、L9と重なるように形成されている。引き出し線L2、L5、L8を覆うように第2絶縁膜112が形成され、第2絶縁膜112を介して、引き出し線L1、L4、L7は、引き出し線L2、L5、L8と重なるように形成されている。そして、引き出し線L1、L4、L7を覆うように第3絶縁膜113が形成されている。つまり、3本ずつの引き出し線Lは、それぞれ3つの配線層に分けて配置され、第1絶縁膜111と第2絶縁膜112とを介して重なっている。第1絶縁膜111と第2絶縁膜112として、例えば、膜厚が200nm～800nmの窒化ケイ素(SiNx)や二酸化ケイ素(SiO<sub>2</sub>)などを用いることができる。

[0047] 以下、引き出し線Lを、ベース基板110から近い順に、第1の引き出し線、第2の引き出し線、第3の引き出し線とする。つまり、この例では、引き出し線L3、L6、L9は第1の引き出し線、引き出し線L2、L5、L8は第2の引き出し線、引き出し線L1、L4、L7は第3の引き出し線である。

[0048] このように、3本の引き出し線Lを額縁領域において重ねて配置するとき、あるデータ線Sに対応する引き出し線と、あるデータ線Sに隣接する2本のデータ線Sにそれぞれ対応する引き出し線との間には寄生容量が生じる。すなわち、第2の引き出し線は、第1の引き出し線及び第3の引き出し線との間に寄生容量(C12+C23)を有する。一方、第1の引き出し線は、第2の引き出し線との間の寄生容量(C12)と、隣接する列の第3の引き出し線との間の寄生容量(C13)を有する。同様に、第3の引き出し線は、第2の引き出し線との間の寄生容量(C23)と、隣接する列の第1の引き出し線との間の寄生容量(C13)を有する。寄生容量C13は、寄生容

量C<sub>12</sub>及びC<sub>23</sub>よりも小さい。ここで、ある第2の引き出し線は、隣接する他の第2の引き出し線との間にも寄生容量が形成される。しかし、例えば、第1絶縁膜111と第2絶縁膜112の膜厚が200nm～800nmであり、隣接する第2の引き出し線の間の距離が3μmであれば、第2の引き出し線の間の容量は、寄生容量C<sub>12</sub>及びC<sub>23</sub>よりも十分小さい。また、第1の引き出し線の間の容量や、第3の引き出し線の間の容量も、寄生容量C<sub>12</sub>及びC<sub>23</sub>よりも十分小さい。

[0049] つまり、第2の引き出し線に接続されたデータ線Sは、第2の引き出し線の寄生容量(C<sub>12</sub>+C<sub>23</sub>)の影響を受ける。その寄生容量は、第1、第3の引き出し線に接続されたデータ線Sに影響する寄生容量、すなわち、第1、第3の引き出し線の寄生容量(C<sub>12</sub>+C<sub>13</sub>、又はC<sub>23</sub>+C<sub>13</sub>)よりも大きい。その結果、第2の引き出し線に接続されたデータ線Sは、第1、第3の引き出し線に接続されたデータ線Sよりも負荷が大きくなるため、第2の引き出し線に接続されたデータ線Sに対応する画素の電位が低下し、隣接画素との間で輝度差が生じる。このような表示不良は、列反転駆動、ドット反転駆動、及びZ反転駆動の場合に現れやすい。以下、この場合における画素の電位変化について説明する。

[0050] 図5は、一のフレームにおいて、隣接するデータ線Sに対して逆極性のデータ信号が供給されている状態を示す模式図である。図6は、第1の引き出し線と第3の引き出し線に接続されたデータ線Sに対応する画素と、第2の引き出し線に接続されたデータ線に対応する画素の電圧波形とを表す波形図である。なお、図6において、波形W<sub>g</sub>はゲート線Gの電圧波形、波形W<sub>c</sub>は共通電極の電圧波形を表している。また、波形W<sub>s a</sub>は第1、第3の引き出し線に接続されたデータ線Sの電圧波形、波形W<sub>p a</sub>は、これらデータ線Sに対応する画素の電圧波形を表している。また、波形W<sub>s b</sub>は第2の引き出し線に接続されたデータ線Sの電圧波形、波形W<sub>p b</sub>は、このデータ線Sに対応する画素の電圧波形を表している。

[0051] 上記したように、第1、第3の引き出し線よりも第2の引き出し線の寄生

容量が大きい。そのため、図6に示すように、波形W<sub>s</sub> bは、波形W<sub>s</sub> aに比べて波形が鈍り、波形W<sub>p</sub> bは、波形W<sub>p</sub> aに比べて画素の電位が△Vだけ低下している。

[0052] つまり、第2の引き出し線L<sub>2</sub>、L<sub>5</sub>、L<sub>8</sub>（図4参照）に接続されたデータ線S<sub>2</sub>、S<sub>5</sub>、S<sub>8</sub>は、第2の引き出し線の寄生容量によって、第1、第3の引き出し線に接続されたデータ線S<sub>1</sub>、S<sub>3</sub>、S<sub>4</sub>、S<sub>6</sub>、S<sub>7</sub>、S<sub>9</sub>よりも信号が遅延する。そのため、データ線S<sub>2</sub>、S<sub>5</sub>、S<sub>8</sub>に対応する画素の電位は、データ線S<sub>1</sub>、S<sub>3</sub>、S<sub>4</sub>、S<sub>6</sub>、S<sub>7</sub>、S<sub>9</sub>に対応する画素よりも低下し、データ線S<sub>2</sub>、S<sub>5</sub>、S<sub>8</sub>に対応する画素と、データ線S<sub>1</sub>、S<sub>3</sub>、S<sub>4</sub>、S<sub>6</sub>、S<sub>7</sub>、S<sub>9</sub>に対応する画素との間で輝度差が生じる。

[0053] 上記現象は、第2の引き出し線の寄生容量と、第1、第3の引き出し線の寄生容量とに差があることによって生じる。そのため、本実施形態では、第1の引き出し線と第3の引き出し線にそれぞれ接続され、供給されるデータ信号の極性が互いに異なるデータ線の間に容量を形成することにより、第2の引き出し線の寄生容量と、第1、第3の引き出し線の寄生容量との差を低減する。以下、その構成例1～4を説明する。

[0054] （構成例1）

図7Aは、図2に示すアクティブマトリクス基板10において、ソースドライバ20と反対側の額縁領域R2に設けられたデータ線の一部（S1～S6）を拡大した模式図である。また、図7Bは、図7AにおけるB-B線の概略断面を表している。

[0055] 図7Bに示すように、ベース基板110の上には、第1絶縁膜111が形成され、第1絶縁膜111の上には、第2の引き出し線と同じ材料からなる金属膜L<sub>a</sub>が形成されている。そして、第1絶縁膜111、金属膜L<sub>a</sub>を覆うように第2絶縁膜112が形成され、第2絶縁膜112の上には、データ線S<sub>2</sub>～S<sub>4</sub>が形成されている。データ線S<sub>3</sub>と金属膜L<sub>a</sub>とは第2絶縁膜112を介して重なり、データ線S<sub>4</sub>は、第2絶縁膜112に設けられたコ

ンタクトホールCH1を介して金属膜L<sub>a</sub>と接続されている。

- [0056] 図5に示したように、第1の引き出し線L<sub>3</sub>と接続されたデータ線S<sub>3</sub>と、第3の引き出し線L<sub>4</sub>と接続されたデータ線S<sub>4</sub>は互いに逆極性のデータ信号が供給される。したがって、図7A及び7Bの構成により、金属膜L<sub>a</sub>を介してデータ線S<sub>4</sub>とデータ線S<sub>3</sub>との間に容量C<sub>a</sub>が形成される。言い換えれば、ベース基板110に対して垂直な方向に、データ線S<sub>4</sub>とS<sub>3</sub>との間に容量C<sub>a</sub>が形成される。
- [0057] これにより、データ線S<sub>3</sub>は、第1の引き出し線L<sub>3</sub>の寄生容量(C<sub>12</sub>+C<sub>13</sub>)に加え、データ線S<sub>4</sub>との間の寄生容量C<sub>a</sub>の影響を受ける。同様に、データ線S<sub>4</sub>は、第3の引き出し線L<sub>4</sub>の寄生容量(C<sub>23</sub>+C<sub>13</sub>)に加え、データ線S<sub>3</sub>との間の寄生容量C<sub>a</sub>の影響を受ける。その結果、第2の引き出し線L<sub>2</sub>に接続されたデータ線S<sub>2</sub>の寄生容量と、第1の引き出し線L<sub>3</sub>に接続されたデータ線S<sub>3</sub>の寄生容量の差が小さくなり、これらデータ線に対応する画素間の輝度差が小さくなる。
- [0058] なお、容量を形成する2本のデータ線は、第1、第3の引き出し線とそれぞれ接続され、互いに逆極性のデータ信号が供給される2本のデータ線である。つまり、図4、5の例では、データ線S<sub>3</sub>とS<sub>4</sub>との間、及びデータ線S<sub>6</sub>とS<sub>7</sub>との間に容量を形成するようにする。データ線S<sub>1</sub>とS<sub>3</sub>は、第3、第1の引き出し線L<sub>3</sub>、L<sub>1</sub>にそれぞれ接続されるが、これらデータ線には同極性のデータ信号が供給される。同極性のデータ信号が供給される2本のデータ線の間の容量結合は、逆極性のデータ信号が供給されるデータ線S<sub>3</sub>とS<sub>4</sub>との間の容量結合よりも小さい。そのため、列反転駆動、ドット反転駆動、及びZ反転駆動の場合には、第1、第3の引き出し線とそれぞれ接続され、互いに逆極性のデータ信号が供給される2本のデータ線の間に容量を形成することが望ましい。
- [0059] (構成例2)

図8Aは、図7Aと同様、額縁領域R<sub>2</sub>に設けられたデータ線S<sub>1</sub>～S<sub>6</sub>を例示した図である。また、図8Bは、図8AにおけるC-C線の概略断面

を表している。なお、図8 A及び8 Bにおいて、上記構成例1と同じ構成には構成例1と同じ符号を付している。以下、構成例1と異なる構成について主に説明する。

[0060] 図8 Bに示すように、この例では、ベース基板110の上に、第1の引き出し線と同じ材料からなる金属膜L bが形成され、金属膜L bを覆うように第1絶縁膜111が形成されている。データ線S 3は、金属膜L bと重なり、第1絶縁膜111と第2絶縁膜112とを貫通するコンタクトホールCH 2において金属膜L bと接続されている。また、構成例1と同様、第1絶縁膜111の上に金属膜L aが形成され、金属膜L aとデータ線S 3とが重なり、コンタクトホールCH 1を介してデータ線S 4と金属膜L aとが接続されている。これにより、データ線S 3と金属膜L aとの間に容量C aが形成されるとともに、金属膜L aと金属膜L bとの間に容量C bが形成される。すなわち、金属膜L aと金属膜L bとを介して、データ線S 4とS 3の間に容量C aと容量C bとが形成される。このように構成することにより、大きな領域を要することなく、構成例1と比べてデータ線S 3とS 4との間により大きい容量を形成することができる。

[0061] (構成例3)

図9 Aは、構成例1と同様、額縁領域R 2に設けられたデータ線S 1～S 6を例示した図である。図9 Aに示すように、データ線S 3とS 4の間隔が、データ線S 3とS 2の間、及びデータ線S 4とS 5の間よりも狭くなるよう、データ線S 3とS 4が屈曲されている。

[0062] このように構成することで、データ線S 3とS 4の間で容量結合が生じる。つまり、この例では、ベース基板110に対して水平な方向に、データ線S 3とS 4の間に容量が形成される。その結果、第2の引き出し線に接続されたデータ線S 2の寄生容量と、第1、第3の引き出し線に接続されたデータ線S 4とS 3の寄生容量との差を小さくすることができる。なお、容量を形成するデータ線Sは、データ線S 3とS 4に限らない。第1、第3の引き出し線に接続され、互いに逆極性の電圧信号が供給されるデータ線Sは上記

と同様に構成される。

[0063] (構成例4)

図9Bは、構成例1と同様、額縁領域R2においてデータ線S3とS4の間に容量を形成する構成例であるが、容量を形成するデータ線の形状が構成例3と異なる。図9Bに示すように、本構成例では、データ線S3とS4は額縁領域において歫形状を有し、歫部分が入れ子となるように配置されている。なお、容量を形成するデータ線Sは、データ線S3とS4に限らない。第1、第3の引き出し線に接続され、互いに逆極性の電圧信号が供給されるデータ線Sは上記と同様に構成される。

[0064] このように構成することで、データ線S3とS4の間に、ベース基板110に水平な方向に容量が形成される。その結果、第2の引き出し線に接続されたデータ線S2の寄生容量と、第1、第3の引き出し線に接続されたデータ線S4とS3の寄生容量との差を小さくすることができる。

[0065] なお、構成例1から4に記載の構成は、レイアウトの観点からは、引き出し線が配置されておらず、設計自由度の高いソースドライバ20と反対側の額縁領域R2に設けることが好ましい。一方、データ線の電圧波形の鈍り方の差を抑制する観点からは、データ線の寄生容量の差が生じる部分に近い領域、すなわち、ソースドライバ20側の額縁領域に設けることが好ましい。また、構成例1から4に記載の構成は、アクティブマトリクス基板10と、対向基板11とを貼り合わせるためのシール部材が設けられたシール形成領域に設けないことが好ましい。シール形成領域は、例えば、図10に示すように、表示領域R0の外側の額縁領域において、ゲート線Gとデータ線Sとを囲う破線領域RCに設けられる。シール部材として、光硬化樹脂や光・熱硬化併用型樹脂を使用する場合、シール形成部に構成例3や構成例4の構成を配置すると、シール部材を硬化させるための光（例えば紫外線）を照射するための領域を十分に確保できない場合があるためである。

[0066] [第2実施形態]

上述した第1実施形態では、3本ずつの引き出し線しが3つの層に分かれ

て配置されている例を説明したが、本実施形態では、4本ずつの引き出し線Lが4つの層に分かれて配置される例について説明する。

- [0067] 図11Aは、図2に示す一部のデータ線Sと接続された引き出し線Lの一部を拡大した模式図である。また、図11Bは、図11Aに示すD-D線の概略断面を表している。なお、図11A、11Bにおいて、第1実施形態と同様の構成には第1実施形態と同じ符号を付している。
- [0068] 図11Aには、第1実施形態と同様、データ線S1～S9に接続された引き出し線L1～L9が例示されているが、引き出し線の接続方法が第1実施形態と異なる。以下、第1実施形態と異なる構成について説明する。
- [0069] 引き出し線L2、L6は、データ線S2、S6を額縁領域まで引き回すことによって構成され、データ線Sと同層に形成されている。この例において、引き出し線L2、L6は、第3の引き出し線である。
- [0070] 引き出し線L3、L7は、第3の引き出し線よりも下層に設けられており、コンタクト部CHaにおいて、データ線S3、S7とそれぞれ接続されている。この例において、引き出し線L3、L7は、第2の引き出し線である。
- [0071] 引き出し線L4、L8は、第2の引き出し線よりも下層に設けられており、コンタクト部CHbにおいて、データ線S4、S8とそれぞれ接続されている。この例において、引き出し線L4、L8は、第1の引き出し線である。
- [0072] また、引き出し線L1、L5は、第3絶縁膜113の上に配置され、コンタクト部CHcにおいて、データ線S1、S5とそれぞれ接続されている。以下、引き出し線L1、L5を第4の引き出し線とする。つまり、第4の引き出し線L1、L5は、データ線Sよりも上層に設けられている。そして、第4の引き出し線L1、L5を覆うように第4絶縁膜114が形成されている。
- [0073] このように、本実施形態では、引き出し線L1～L4と、引き出し線L5～L8の4本ずつの引き出し線が重ねて配置されている。この場合、例えば

、第2、第3の引き出し線L2、L3は、第1、第4の引き出し線L1、L4の間に配置されているため、第1、第4の引き出し線L1、L4よりも他の引き出し線との間に生じる寄生容量が大きい。そのため、本実施形態では、第2、第3の引き出し線と接続されたデータ線Sの寄生容量と、第1、第4の引き出し線と接続されたデータ線Sとの寄生容量の差を軽減するため、第1、第4の引き出し線と接続されたデータ線Sの間に容量を形成する。

[0074] 図12Aは、額縁領域R2に設けられたデータ線S2～S6を拡大した模式図である。また、図12Bは、図12AにおけるE-E線の概略断面を表している。

[0075] 図12Bに示すように、ベース基板110の上には、第1絶縁膜111が形成され、第1絶縁膜111の上には、第2絶縁膜112が形成されている。そして、第2絶縁膜112の上には、データ線S2～S5が形成され、データ線S2～S5を覆うように第3絶縁膜113が形成されている。第3絶縁膜113の上には第4の引き出し線と同じ材料からなる金属膜Lcが形成され、金属膜Lcを覆うように、第3絶縁膜113の上には第4絶縁膜114が形成されている。データ線S4と金属膜Lcとは第3絶縁膜113を介して重なり、データ線S5は、第3絶縁膜113に設けられたコンタクトホールCH3を介して金属膜Lcと接続されている。

[0076] これにより、金属膜Lcを介して、データ線S4とS5の間に容量Ccが形成される。したがって、データ線S4の寄生容量は、第1の引き出し線L4と第2の引き出し線L3との間の寄生容量と、容量Ccとを加えたものとなる。また、データ線S5の寄生容量は、第4の引き出し線L4と第3の引き出し線L6との間の寄生容量と、容量Ccとを加えたものとなる。そのため、第2、第3の引き出し線に接続されたデータ線の寄生容量と、第1、第4の引き出し線に接続されたデータ線の寄生容量との差が小さくなる。その結果、各データ線Sの負荷のばらつきが低減され、画素間に生じる輝度差が軽減される。

[0077] [第3実施形態]

上述した第1及び第2実施形態では、ベース基板110から最も遠い最上位層に配置される引き出し線と、ベース基板110から最も近い最下位層に配置される引き出し線との間に容量を形成する構造により、データ線の寄生容量のばらつきを軽減する例を説明した。本実施形態では、第1実施形態の構造とは異なる構造によってデータ線の寄生容量のばらつきを軽減する例を説明する。

[0078] 図13は、引き出し線Lが3つの層に分かれて配置される例を示す断面図である。図13において、第1実施形態と同様の構成には第1実施形態と同じ符号を付している。

[0079] 図13に示すように、データ線S1～S9と接続される引き出し線L1～L9は、第1実施形態と同様、3つの層に分かれて配置されているが、第2の引き出し線L2、L5、L8のX軸方向の位置が、第1、第3の引き出し線L1、L3、L4、L6、L7、L9の位置とずれている。すなわち、第2の引き出し線L2、L5、L8は、第1、第3の引き出し線L1、L3、L4、L6、L7、L9と重ならない点で第1実施形態と異なる。

[0080] 図5に示したように、第2の引き出し線L2、L5、L8に接続されるデータ線S2、S5、S8は、隣接するデータ線と逆極性の電圧信号が供給される。言い換えれば、データ線S2に隣接するデータ線S1とS3、データ線S5に隣接するデータ線S4とS6、データ線S8に隣接するデータ線S7とS9の各2本のデータ線は同極性の電圧信号が供給される。そのため、第1実施形態の図4に示すように、3本の引き出し線を重ねて配置する場合には、中間に配置される第2の引き出し線に接続されるデータ線は、第1、第3の引き出し線に接続されるデータ線よりも寄生容量による負荷が大きい。

[0081] 一方、本実施形態では、図13に示すように、第1の引き出し線L3、L6、L9と、第3の引き出し線L1、L4、L7とが重なり、第2の引き出し線L2、L5、L8は、これら第1、第3の引き出し線と重ならない。そのため、第1実施形態と比べ、第2の引き出し線と、第1及び第3の引き出

し線との間で形成される容量は小さい。また、第1の引き出し線に接続されるデータ線と第3の引き出し線に接続されるデータ線とは同極性の電圧信号が供給され、第1の引き出し線と第3の引き出し線は第1絶縁膜111と第2絶縁膜112の2つの絶縁膜を隔てて配置されるため、第1と第3の引き出し線の間の容量結合は少ない。したがって、第1、第2、第3の引き出し線が重ねて配置される場合と比べ、引き出し線の間の寄生容量の差が低減され、画素の輝度差を低減することができる。

- [0082] なお、本実施形態において、第1の引き出し線と第3の引き出し線が重なり、第2の引き出し線が第1、第3の引き出し線とが重ならない構成は、上述した第1実施形態と同様の理由から、シール形成領域RC（図10参照）を除いた表示領域外に形成されていることが好ましい。
- [0083] 以上、本発明に係る表示装置の一例について説明したが、本発明に係る表示装置は、上述した実施形態の構成に限定されず、様々な変形構成とすることができます。以下、その変形例について説明する。

[0084] [変形例1]

上述した実施形態におけるアクティブマトリクス基板は、タッチパネル付き表示装置に適用されてもよい。この場合、タッチパネル付き表示装置は、アクティブマトリクス基板に、タッチ位置を検出するために必要な素子が設けられ、画像表示機能とタッチ位置検出機能とを有するものとしてもよい。本変形例では、液晶分子の駆動方式が横電界駆動方式であり、横電界駆動方式を実現するため、電界を形成するための画素電極及び対向電極（共通電極）がアクティブマトリクス基板に形成されている例を説明する。

- [0085] 図14は、本変形例におけるアクティブマトリクス基板10Aに形成されている対向電極の配置の一例を示す模式図である。なお、この図では、便宜上、データ線Sとゲート線Gの図示は省略しているが、上述した実施形態と同様、アクティブマトリクス基板10Aには、データ線S、ゲート線G、画素電極、及びスイッチング素子が配置されている。対向電極51は、画素電極と重なるようにアクティブマトリクス基板10Aの液晶層側に形成されて

いる。対向電極51は矩形形状であり、アクティブマトリクス基板10A上に、マトリクス状に複数配置されている。

- [0086] アクティブマトリクス基板10Aには、さらに、コントローラ40が設けられている。コントローラ40は、画像を表示するための制御を行うとともに、タッチ位置を検出するための制御を行う。
- [0087] コントローラ40と、各対向電極51との間は、Y軸方向に延びる信号線(対向電極用信号線)52によって接続されている。すなわち、対向電極51の数と同じ数の信号線52がアクティブマトリクス基板10A上に形成されている。
- [0088] 対向電極51は、画素電極と対になって、画像表示制御の際に用いられるとともに、タッチ位置検出制御の際にも用いられる。
- [0089] 対向電極51は、隣接する対向電極51等との間に寄生容量が形成されているが、人の指等が表示面に触れると、人の指等との間で容量が形成されるため、静電容量が増加する。タッチ位置検出制御の際、コントローラ40は、信号線52を介して、タッチ位置を検出するためのタッチ駆動信号を対向電極51に供給し、信号線52を介してタッチ検出信号を受信する。これにより、対向電極51の位置における静電容量の変化を検出して、タッチ位置を検出する。すなわち、信号線52は、タッチ駆動信号及びタッチ検出信号の送受信用の線として機能する。
- [0090] このようなインセル型タッチパネル付き表示装置の場合、タッチ位置の検出精度を向上させるため、画像表示制御期間よりもタッチ位置検出制御期間を長くする場合がある。この場合、各画素に画像データを書き込む期間が短くなるため、データ線の信号遅延の差が表示に影響しやすい。本変形例では、各データ線の寄生容量の差が低減されているため、特定のデータ線に信号遅延は生じにくく、表示不良を抑制することができる。
- [0091] なお、この信号線52とコントローラ40とを接続するための引き出し線の構造として、上述した第3実施形態の引き出し線の構造を適用してもよい。各信号線52に同じ極性のタッチ駆動信号やタッチ検出信号が供給される

としても、複数の信号線 52 の引き出し線が重ねて配置されることで、引き出し線の間に寄生容量が生じる。そのため、このように構成することで、寄生容量を低減することができる。

[0092] [変形例 2]

上述した第 1～第 3 実施形態におけるアクティブマトリクス基板は、有機 E L (Electro Luminescence) 表示装置に適用されてもよい。この場合、アクティブマトリクス基板における各データ線（発光期間中に、O L E D 層に供給する電流を制御する T F T を含む回路へデータ信号を書き込む配線）に同じ極性の電圧信号が供給されるとしても、複数のデータ線の引き出し線が重ねて配置されることで、引き出し線の間に寄生容量が生じる。そのため、このように構成することで、寄生容量を低減することができる。

## 請求の範囲

- [請求項1] 基板と、  
前記基板上に設けられた表示領域において、互いに平行となるよう  
に配置された複数の信号線と、  
前記基板上の表示領域外において前記複数の信号線と接続され、接  
続された信号線に電圧信号を供給する複数の引き出し線と、を備え、  
前記複数の引き出し線は、前記表示領域外において、少なくとも、  
前記基板から最も近い位置に形成された最下位配線層と、前記基板か  
ら最も遠い位置に形成された最上位配線層と、前記最下位配線層と前  
記最上位配線層との間に形成された中間配線層の3つの層に分かれて  
配置され、  
前記最下位配線層、前記中間配線層、及び前記最上位配線層に設け  
られた引き出し線が重なるように配置され、前記最下位配線層に設け  
られた引き出し線と接続された信号線と、前記最上位配線層に設けら  
れた引き出し線と接続された信号線との間に容量が形成されている、  
アクティブマトリクス基板。
- [請求項2] 前記容量は、前記基板に対して垂直方向に形成される、請求項1に  
記載のアクティブマトリクス基板。
- [請求項3] 前記最下位配線層に設けられた引き出し線と接続された信号線と、  
前記最上位配線層に設けられた引き出し線と接続された信号線とに重  
なり、前記最下位配線層に設けられた引き出し線と接続された信号線  
と、前記最上位配線層に設けられた引き出し線と接続された信号線の  
一方の信号線と接続された金属膜を備え、  
前記容量は、前記金属膜を介して、前記最下位配線層に設けられた  
引き出し線と接続された信号線と、前記最上位配線層に設けられた引  
き出し線と接続された信号線との間に形成される、請求項2に記載の  
アクティブマトリクス基板。
- [請求項4] 前記容量は、前記基板に対して水平方向に形成される、請求項1に

記載のアクティブマトリクス基板。

[請求項5]

前記最下位配線層に設けられた引き出し線と接続された信号線と、前記最上位配線層に設けられた引き出し線と接続された信号線とが、前記中間配線層に設けられた引き出し線よりも近接して設けられており、請求項4に記載のアクティブマトリクス基板。

[請求項6]

さらに、前記表示領域外においてシール部材を配置するためのシール形成領域を有し、

前記容量は、前記表示領域外において、前記シール形成領域を除いた領域に形成される、請求項2から5のいずれか一項に記載のアクティブマトリクス基板。

[請求項7]

前記電圧信号は、前記表示領域に表示する画像データに応じた電圧信号であり、

前記中間配線層に設けられた引き出し線と接続された信号線は、前記基板の水平方向において当該信号線に隣接して配置され、前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線と接続された信号線に供給される電圧信号と反対の極性の電圧信号が供給され、

前記容量は、互いに極性が異なる電圧信号が供給され、前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線と接続された信号線の間に形成される、請求項1から6のいずれか一項に記載のアクティブマトリクス基板。

[請求項8]

基板と、

前記基板上に設けられた表示領域において、互いに平行となるように配置された複数の信号線と、

前記基板上の表示領域外において前記複数の信号線と接続され、接続された信号線に電圧信号を供給する複数の引き出し線と、を備え、

前記複数の引き出し線は、前記表示領域外において、少なくとも、前記基板から最も近い位置に形成された最下位配線層と、前記基板か

ら最も遠い位置に形成された最上位配線層と、前記最下位配線層と前記最上位配線層との間に形成された中間配線層の3つの層に分かれて配置され、

前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線が重なり、前記中間配線層に設けられた引き出し線が、前記最下位配線層と前記最上位配線層に設けられた各引き出し線と重ならない位置に設けられる、アクティブマトリクス基板。

[請求項9]

さらに、前記表示領域外においてシール部材を配置するためのシール形成領域を有し、前記表示領域外であって、前記シール形成領域を除いた領域において、前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線が重なり、前記中間配線層に設けられた引き出し線が、前記最下位配線層と前記最上位配線層に設けられた各引き出し線と重ならない位置に設けられる、請求項8に記載のアクティブマトリクス基板。

[請求項10]

前記電圧信号は、前記表示領域に表示する画像データに応じた電圧信号であり、

前記中間配線層に設けられた引き出し線と接続された信号線は、前記基板の水平方向において当該信号線に隣接して配置され、前記最下位配線層と前記最上位配線層にそれぞれ設けられた引き出し線と接続された信号線に供給される電圧信号と反対の極性の電圧信号が供給される、請求項8又は9に記載のアクティブマトリクス基板。

[請求項11]

請求項1から10のいずれか一項に記載のアクティブマトリクス基板と、

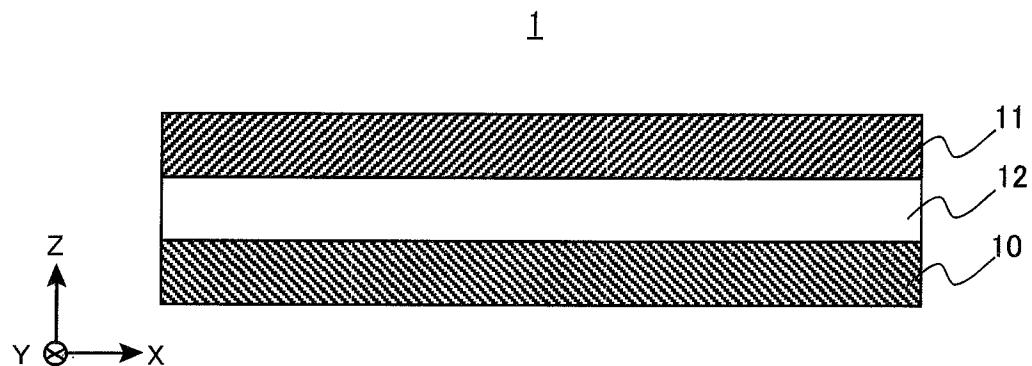
前記アクティブマトリクス基板と対向して配置され、カラーフィルタを有する対向基板と、

前記アクティブマトリクス基板と前記対向基板との間に配置された液晶層と、

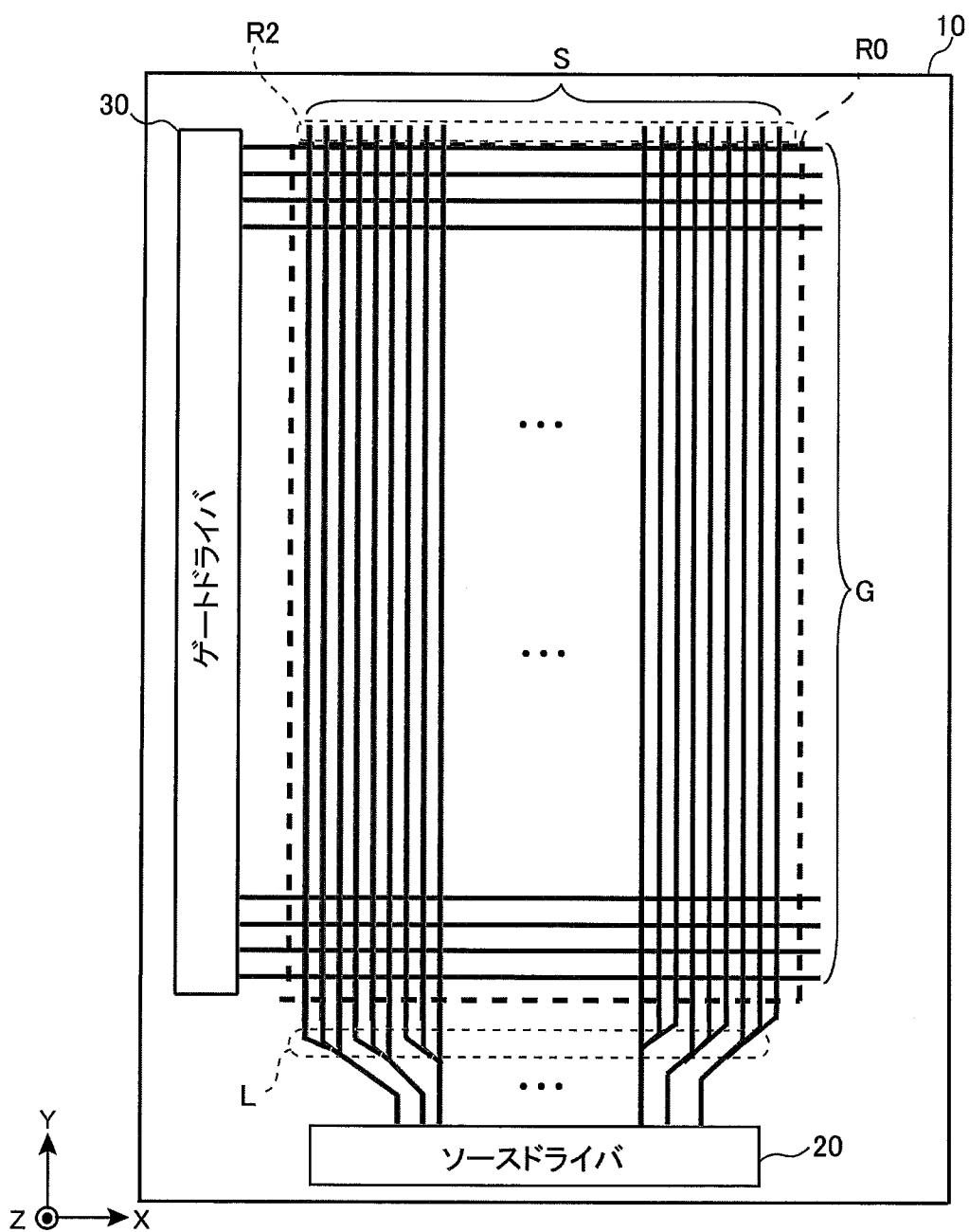
を備える表示装置。

- [請求項12] 請求項1から6、8、及び9のいずれか一項に記載のアクティブマトリクス基板と、  
前記アクティブマトリクス基板と対向して配置された対向基板と、  
前記アクティブマトリクス基板と前記対向基板との間に配置された  
発光層と、  
を備える表示装置。
- [請求項13] 請求項1から10のいずれか一項に記載のアクティブマトリクス基  
板を備え、  
前記アクティブマトリクス基板は、さらに、  
複数の画素電極と、  
前記複数の画素電極に対向して配置された複数の対向電極と、  
前記複数の対向電極のそれぞれと接続され、タッチ位置を検出する  
ための電圧信号が供給される複数の対向電極信号線と、  
を備えるタッチパネル付き表示装置。

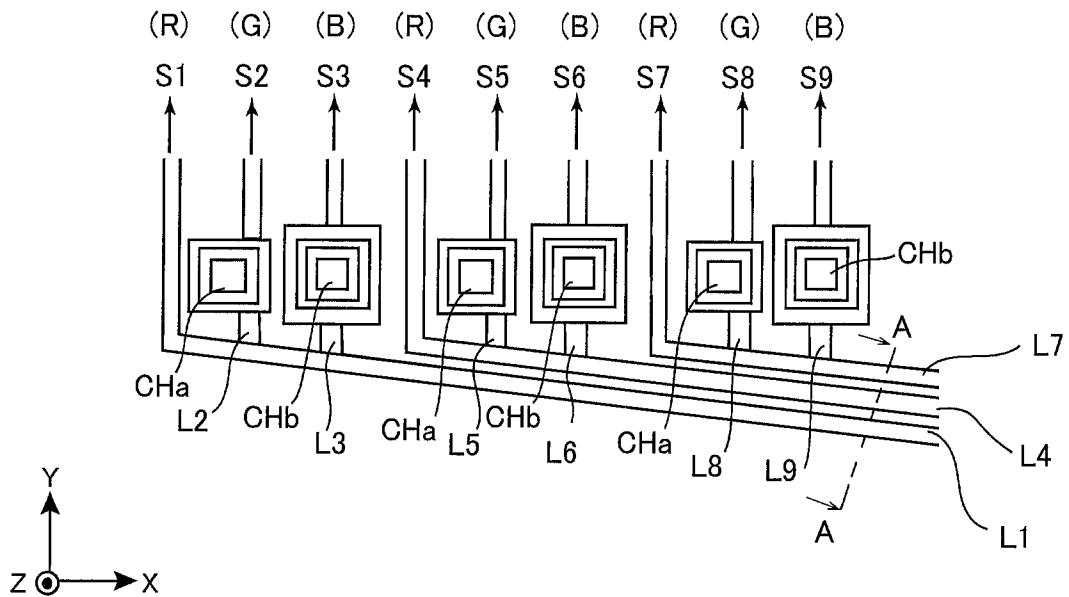
[図1]



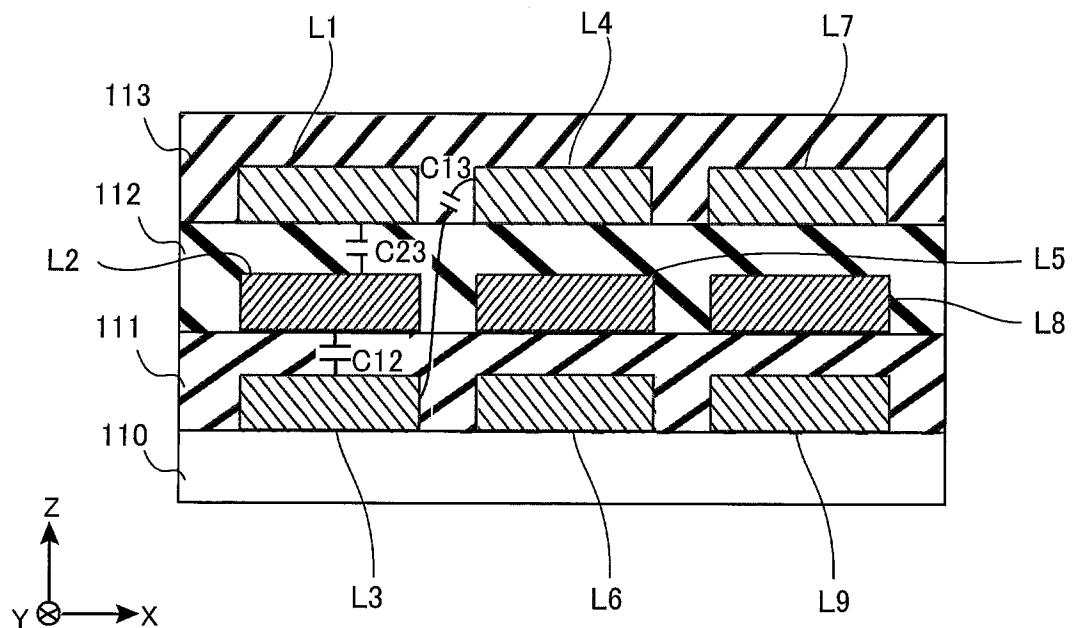
[図2]



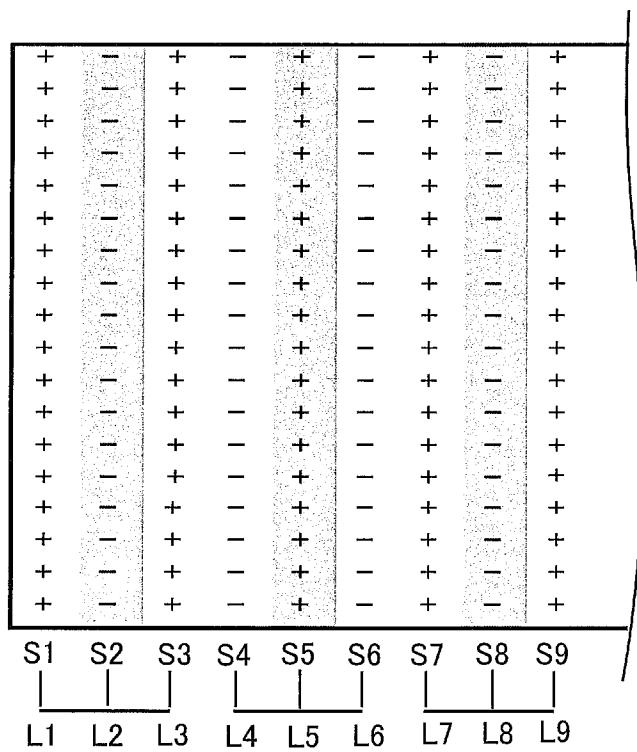
[図3]



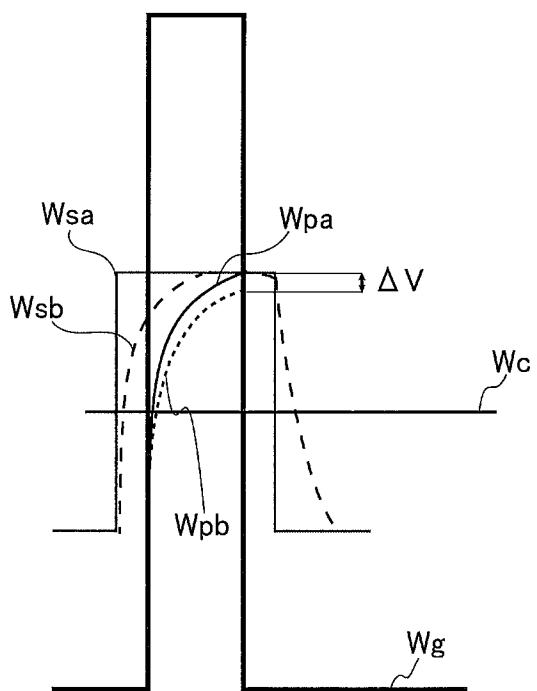
[図4]



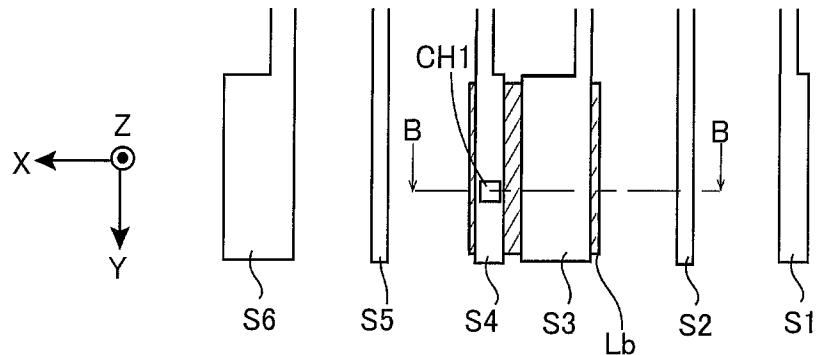
[図5]



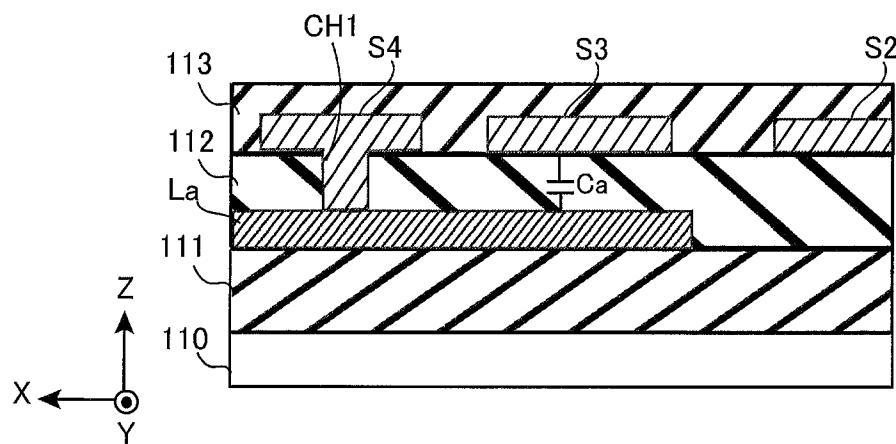
[図6]



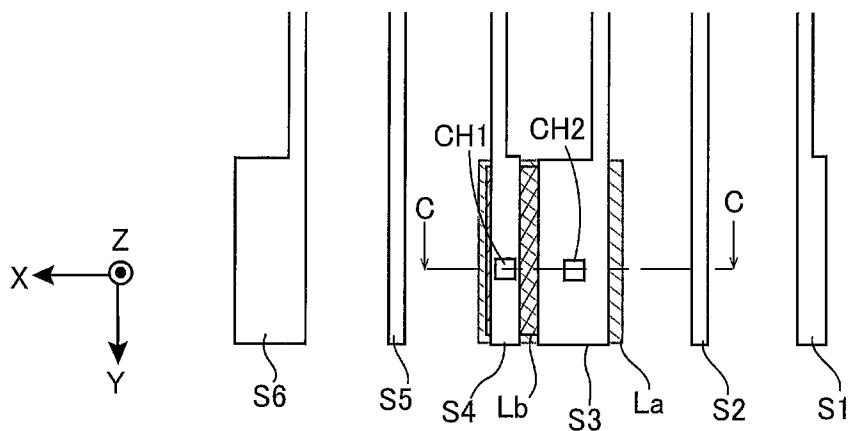
[図7A]



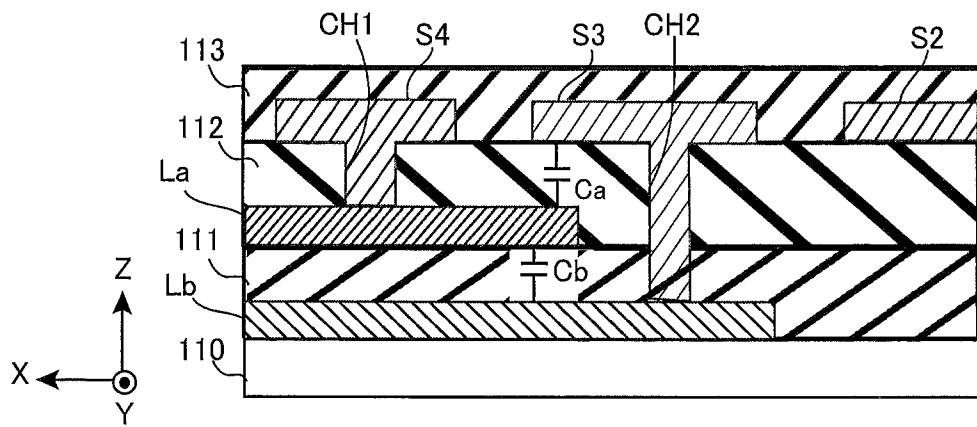
[図7B]



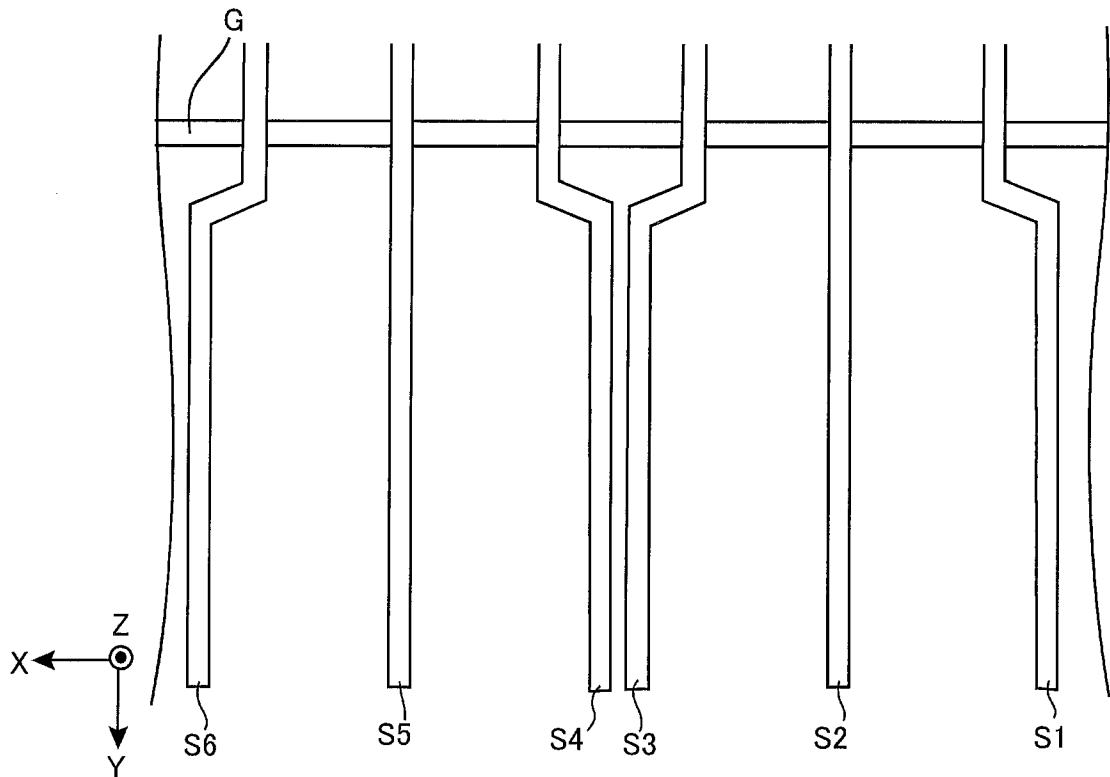
[図8A]



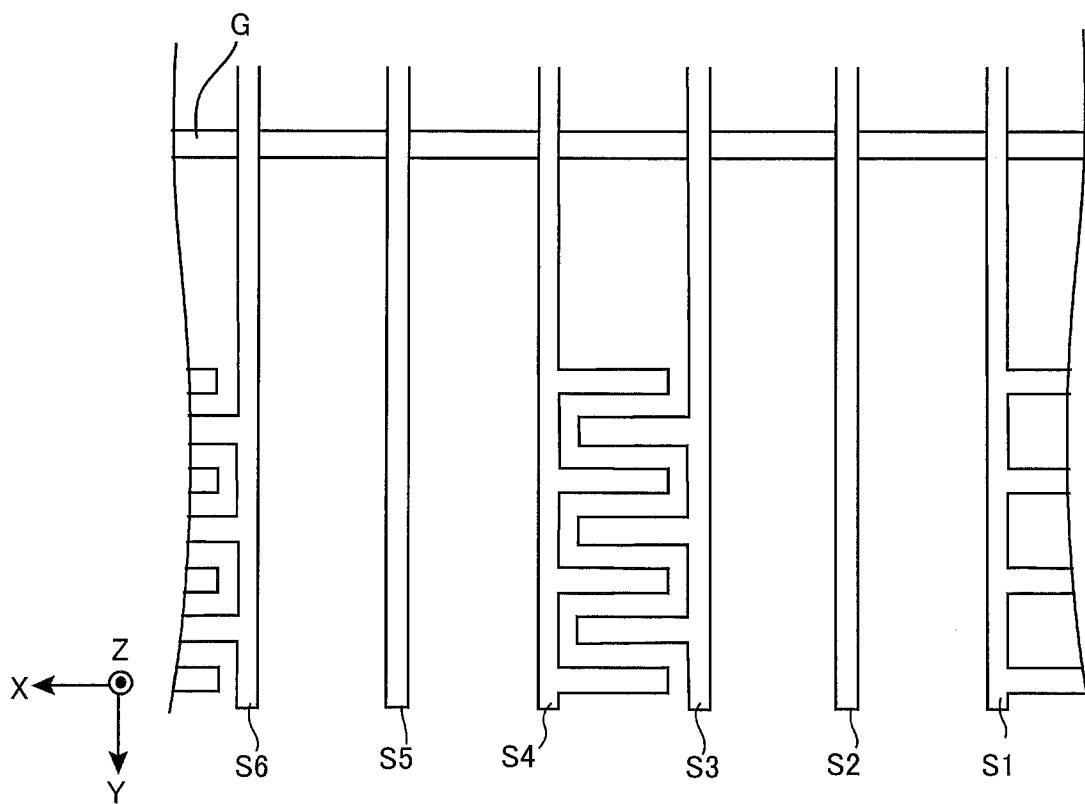
[図8B]



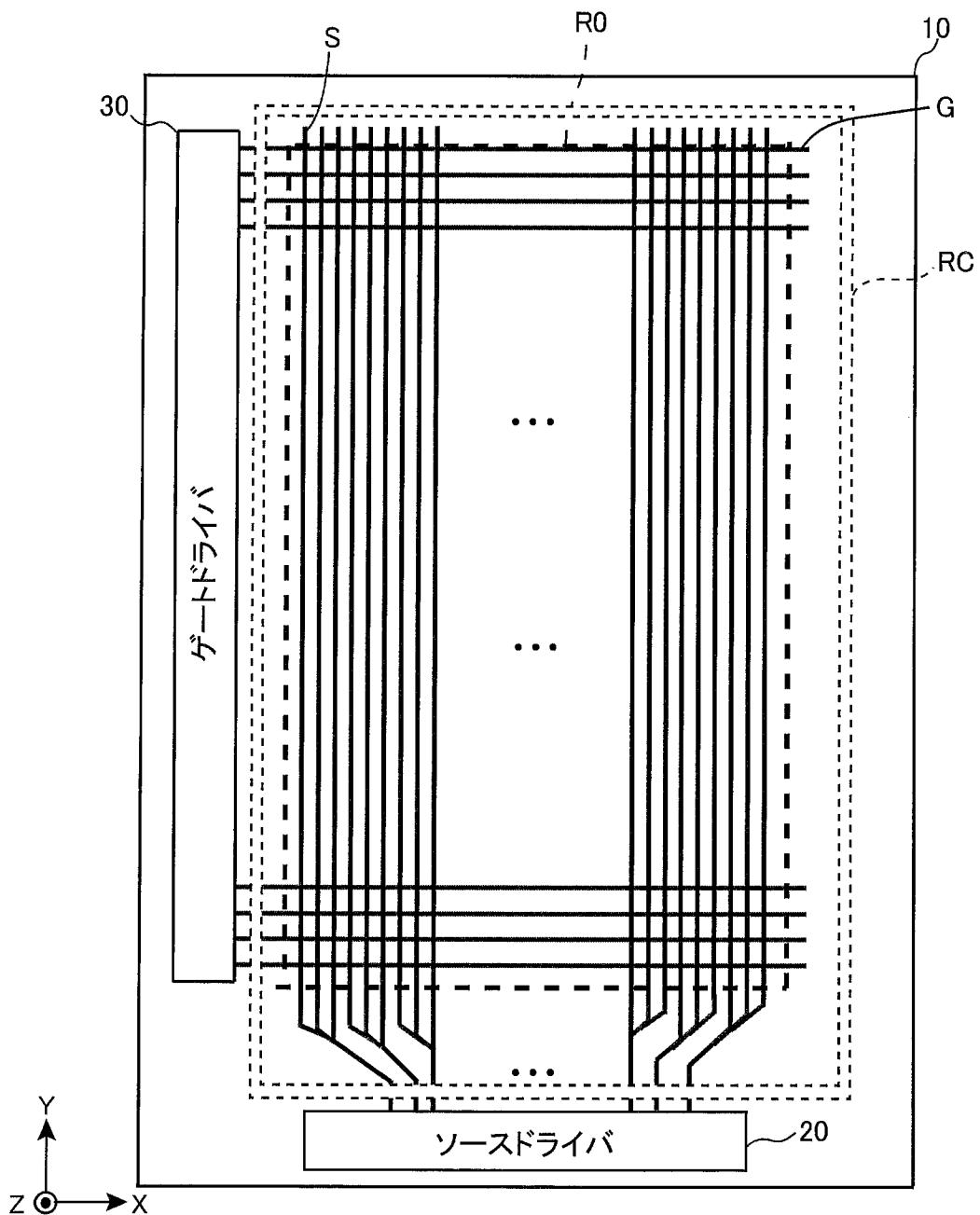
[図9A]



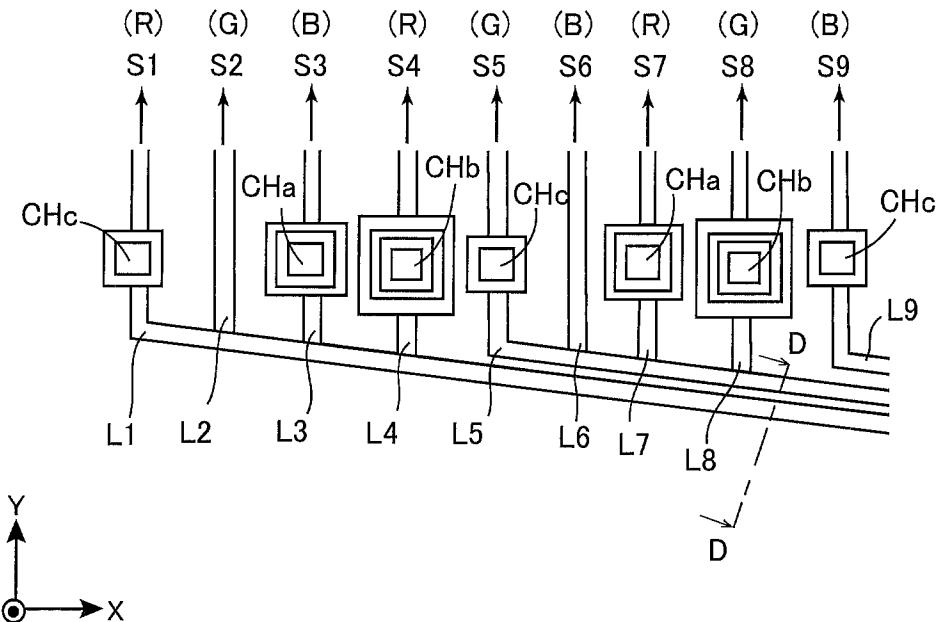
[図9B]



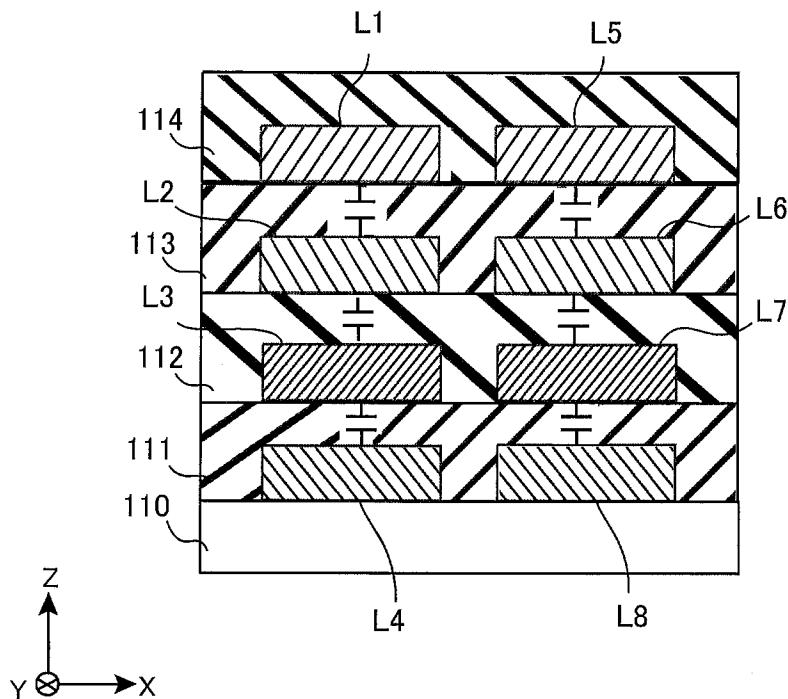
[図10]



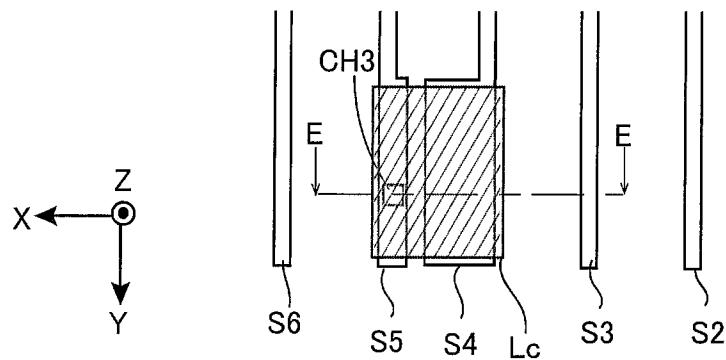
[図11A]



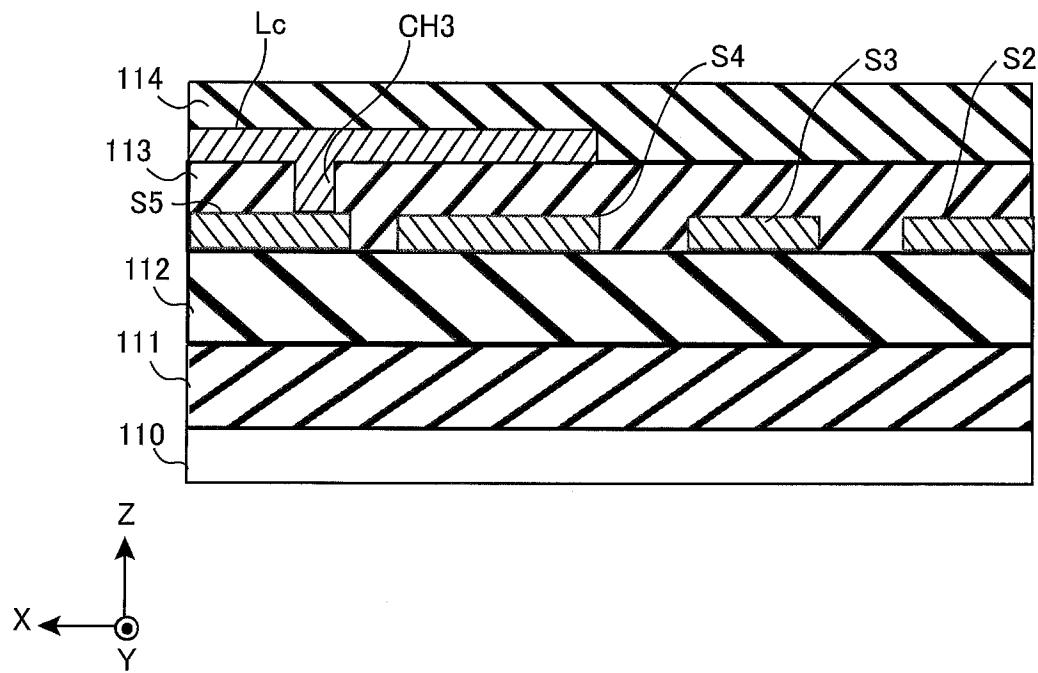
[図11B]



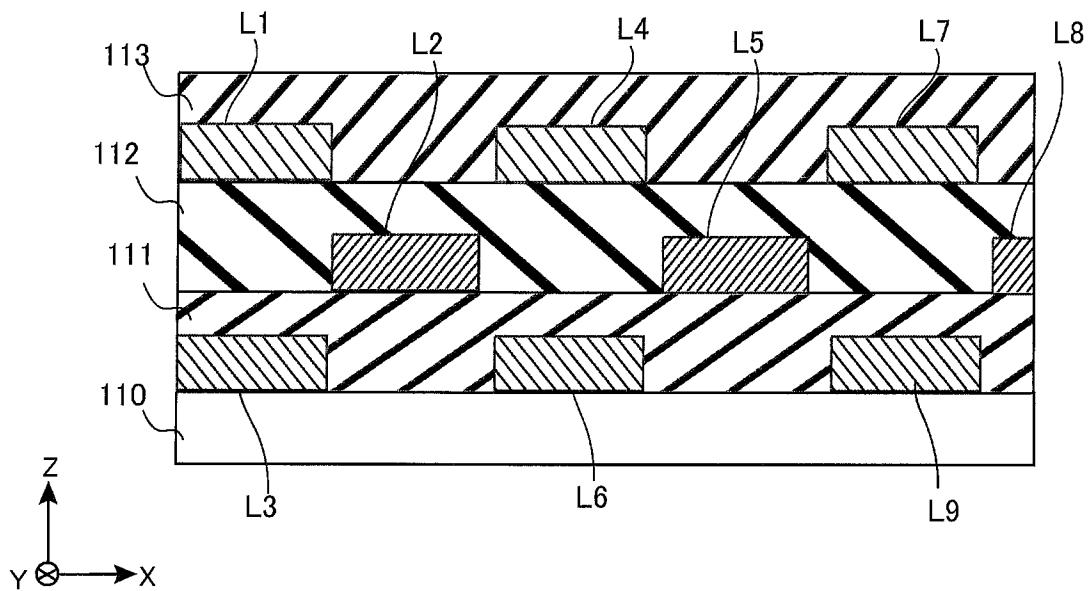
[図12A]



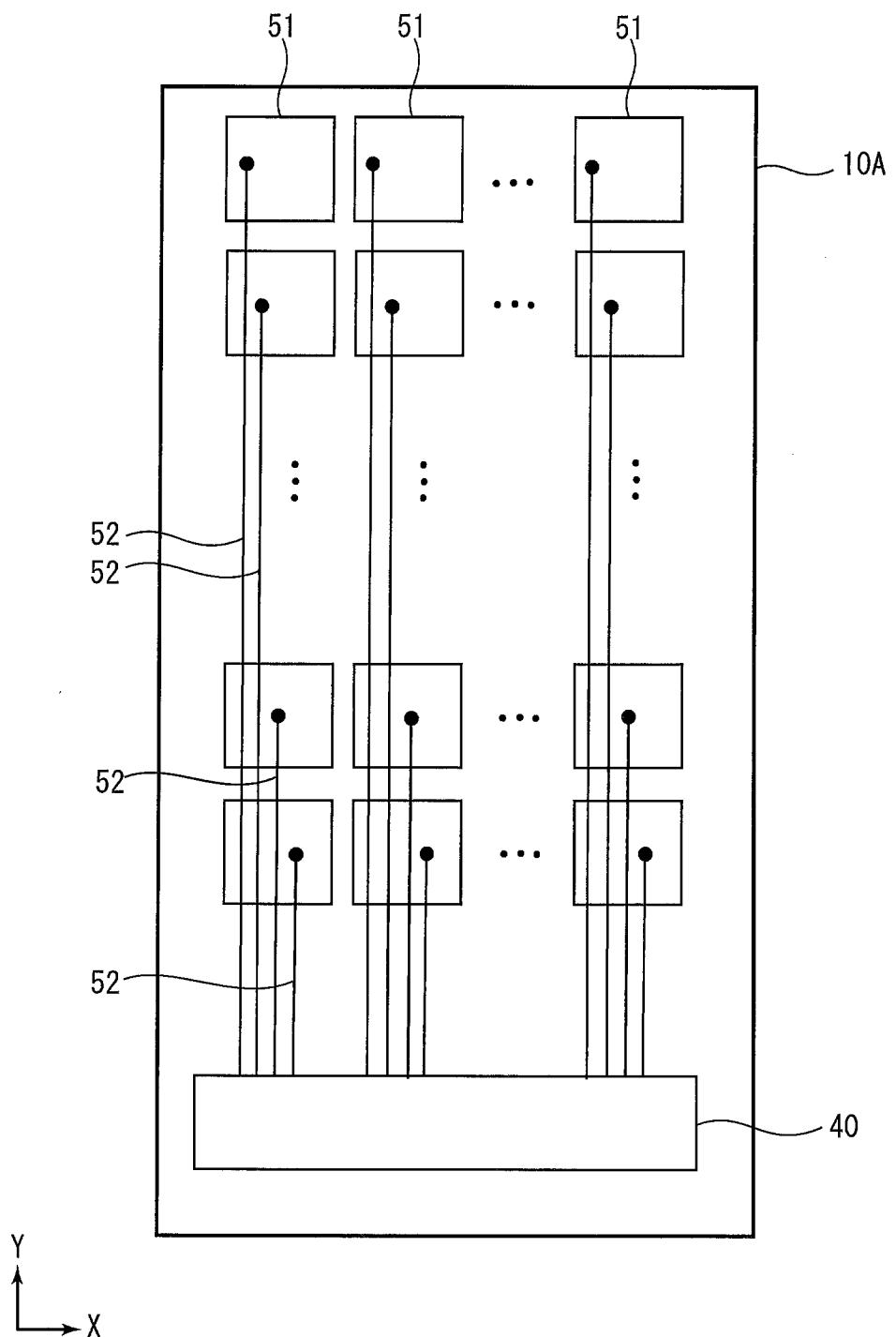
[図12B]



[図13]



[図14]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/021159

### A. CLASSIFICATION OF SUBJECT MATTER

*G09F9/30(2006.01)i, G02F1/1333(2006.01)i, G02F1/1345(2006.01)i, G02F1/1368(2006.01)i, H01L29/786(2006.01)i, H01L51/50(2006.01)i*

According to International Patent Classification (IPC) or to both national classification and IPC

### B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

*G09F9/00-9/46, G02F1/13-1/141, H01L27/32, H01L29/786, H01L51/50, H05B33/00-33/28*

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

<i>Jitsuyo Shinan Koho</i>	<i>1922-1996</i>	<i>Jitsuyo Shinan Toroku Koho</i>	<i>1996-2017</i>
<i>Kokai Jitsuyo Shinan Koho</i>	<i>1971-2017</i>	<i>Toroku Jitsuyo Shinan Koho</i>	<i>1994-2017</i>

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

### C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	<i>WO 2013/021866 A1 (Sharp Corp.), 14 February 2013 (14.02.2013), paragraphs [0024] to [0093]; fig. 1 to 11 &amp; US 2014/0176886 A1 paragraphs [0047] to [0117]; fig. 1 to 11 &amp; CN 103718231 A</i>	8-9, 11-12
Y	<i>JP 2012-32799 A (Semiconductor Energy Laboratory Co., Ltd.), 16 February 2012 (16.02.2012), paragraphs [0040] to [0057]; fig. 2, 4 &amp; US 2012/0001881 A1 paragraphs [0058] to [0075]; fig. 2A to 2B, 4 &amp; WO 2012/002040 A1 &amp; TW 201203220 A &amp; KR 10-2013-0082150 A</i>	10, 13 1-7

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
22 August 2017 (22.08.17)

Date of mailing of the international search report  
29 August 2017 (29.08.17)

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer  
Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2017/021159

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-122752 A (LG Display Co., Ltd.), 20 June 2013 (20.06.2013), paragraphs [0024] to [0048]; fig. 1 to 5 & US 2013/0147724 A1 paragraphs [0037] to [0058]; fig. 1 to 5 & EP 2602697 A2 & KR 10-2013-0065564 A & CN 103164076 A	13
A	JP 2006-220832 A (Casio Computer Co., Ltd.), 24 August 2006 (24.08.2006), entire text; all drawings (Family: none)	1-13
A	JP 2015-4910 A (Seiko Epson Corp.), 08 January 2015 (08.01.2015), entire text; all drawings (Family: none)	1-13
A	JP 2007-41346 A (Seiko Epson Corp.), 15 February 2007 (15.02.2007), entire text; all drawings (Family: none)	1-13
A	JP 10-268348 A (Sharp Corp.), 09 October 1998 (09.10.1998), entire text; all drawings (Family: none)	1-13
A	US 2014/0168591 A1 (LG Display Co., Ltd.), 19 June 2014 (19.06.2014), entire text; all drawings & CN 103869561 A & KR 10-1400112 B1	1-13

## A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G09F9/30(2006.01)i, G02F1/1333(2006.01)i, G02F1/1345(2006.01)i, G02F1/1368(2006.01)i, H01L29/786(2006.01)i, H01L51/50(2006.01)i

## B. 調査を行った分野

## 調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G09F9/00-9/46, G02F1/13-1/141, H01L27/32, H01L29/786, H01L51/50, H05B33/00-33/28

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

## 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

引用文献の カテゴリーエ	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2013/021866 A1 (シャープ株式会社) 2013.02.14,	8-9, 11-12
Y	段落[0024]-[0093], 図1-11	10, 13
A	& US 2014/0176886 A1, 段落[0047]-[0117], 図1-11 & CN 103718231 A	1-7
Y	JP 2012-32799 A (株式会社半導体エネルギー研究所) 2012.02.16, 段落[0040]-[0057], 図2, 4 & US 2012/0001881 A1, 段落[0058]-[0075], 図2A-2B, 4 & WO 2012/002040 A1 & TW 201203220 A & KR 10-2013-0082150 A	10

□ C欄の続きにも文献が列挙されている。

□ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

## 国際調査を完了した日

22. 08. 2017

## 国際調査報告の発送日

29. 08. 2017

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

21	4403
----	------

田辺 正樹

電話番号 03-3581-1101 内線 3273

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-122752 A (エルジー ディスプレイ カンパニー リミテッド) 2013. 06. 20, 段落[0024]-[0048], 図 1-5 & US 2013/0147724 A1, 段落[0037]-[0058], 図 1-5 & EP 2602697 A2 & KR 10-2013-0065564 A & CN 103164076 A	13
A	JP 2006-220832 A (カシオ計算機株式会社) 2006. 08. 24, 全文, 全図 (ファミリーなし)	1-13
A	JP 2015-4910 A (セイコーエプソン株式会社) 2015. 01. 08, 全文, 全図 (ファミリーなし)	1-13
A	JP 2007-41346 A (セイコーエプソン株式会社) 2007. 02. 15, 全文, 全図 (ファミリーなし)	1-13
A	JP 10-268348 A (シャープ株式会社) 1998. 10. 09, 全文, 全図 (ファミリーなし)	1-13
A	US 2014/0168591 A1 (LG DISPLAY CO., LTD.) 2014. 06. 19, 全文, 全図 & CN 103869561 A & KR 10-1400112 B1	1-13