

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-66308

(P2011-66308A)

(43) 公開日 平成23年3月31日(2011.3.31)

(51) Int.Cl.

H01G 4/30 (2006.01)  
H01G 4/12 (2006.01)

F 1

H01G 4/30 301B  
H01G 4/12 352  
H01G 4/12 349  
H01G 4/12 364  
H01G 4/30 311D

テーマコード(参考)

5E001  
5E082

審査請求 有 請求項の数 10 O L (全 14 頁) 最終頁に続く

(21) 出願番号  
(22) 出願日特願2009-217360 (P2009-217360)  
平成21年9月18日 (2009.9.18)(71) 出願人 000003067  
TDK株式会社  
東京都中央区日本橋一丁目13番1号  
(74) 代理人 100097180  
弁理士 前田 均  
(74) 代理人 100110917  
弁理士 鈴木 亨  
(72) 発明者 岡田 浩一  
東京都中央区日本橋一丁目13番1号 T  
DK株式会社内  
(72) 発明者 井口 俊宏  
東京都中央区日本橋一丁目13番1号 T  
DK株式会社内  
F ターム(参考) 5E001 AB03 AF06 AH06 AJ02 AJ03

最終頁に続く

(54) 【発明の名称】セラミック電子部品およびその製造方法

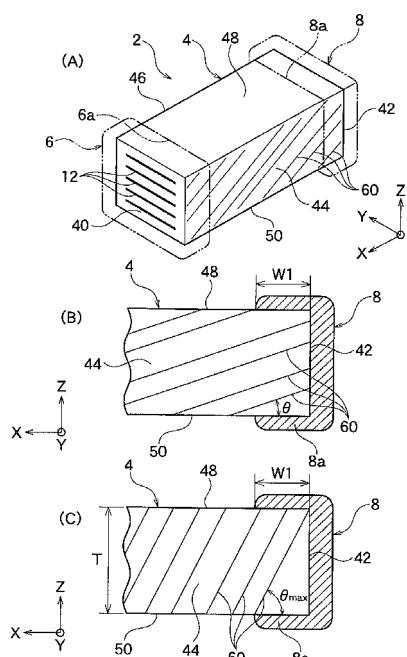
## (57) 【要約】

【課題】電気特性の劣化を生じさせることなく、しかも素子本体の破損も防止し、端子電極と素子本体との接合強度を向上させたセラミック電子部品を簡単な方法で提供すること。

【解決手段】相互に対向する端面40, 42と、端面40, 42に略垂直で相互に対向する第1側面44, 46と、端面40, 42および第1側面44, 46に略垂直で相互に対向する第2側面48, 50と、を持つ略直方体形状の素子本体4を有する積層セラミックコンデンサ2である。素子本体4の端面40, 42から第1側面および第2側面の端面近くを覆うように、一対の端子電極6, 8が形成してある。一対の第1側面44, 46には、第2側面48, 50に対して90度未満の所定角度を持って延在する複数の第1溝60が、端子電極6, 8と第1側面44, 46との接続部に入り込むように形成されている。

【選択図】図6

図6



**【特許請求の範囲】****【請求項 1】**

相互に対向する端面と、前記端面に略垂直で相互に対向する第1側面と、前記端面および前記第1側面に略垂直で相互に対向する第2側面と、を持つ略直方体形状の素子本体と、

前記素子本体の端面から前記第1側面および第2側面の端面近くを覆うように、前記端面上にそれぞれ形成してある一対の端子電極と、を有するセラミック電子部品であって、一対の前記第1側面には、前記第2側面に対して90度未満の所定角度を持って延在する複数の第1溝が、前記端子電極と前記第1側面との接続部に入り込むように形成されているセラミック電子部品。

10

**【請求項 2】**

前記端面には、それぞれ第2溝が形成しており、前記第2溝の深さは、前記第1溝の深さよりも小さい請求項1に記載のセラミック電子部品。

**【請求項 3】**

前記第2溝の深さが $2\text{ }\mu\text{m}$ 未満である請求項2に記載のセラミック電子部品。

**【請求項 4】**

前記第1溝の深さが $2\sim10\text{ }\mu\text{m}$ である請求項1または2に記載のセラミック電子部品。

**【請求項 5】**

前記第1溝は、それぞれの第1側面に、3つ以上形成してある請求項1~4のいずれかに記載のセラミック電子部品。

20

**【請求項 6】**

前記第1溝の前記所定角度は、10度以上である請求項1~5のいずれかに記載のセラミック電子部品。

**【請求項 7】**

一対の前記第2側面には溝が形成されておらず、一対の前記第2側面の内の一つが実装面となる請求項1~6のいずれかに記載のセラミック電子部品。

**【請求項 8】**

内部電極パターン層と共に、グリーンシートを積層して積層体を形成する工程と、前記積層体を行列状に切断して略直方体形状のグリーンチップを形成する工程と、前記グリーンチップを焼成して素子本体を得る工程と、前記素子本体の対向する一対の端面に、それぞれ端子電極を形成する工程とを有し、前記端子電極を形成する前に、前記素子本体における前記端面に略直交するように対向する二つの第1側面には、残りの二つの第2側面に対して90度未満の所定角度を持って延在する複数の第1溝が形成されていることを特徴とするセラミック電子部品の製造方法。

30

**【請求項 9】**

前記第1溝は、前記積層体を行列状に切断して略直方体形状のグリーンチップを形成する際に同時に形成される請求項8に記載のセラミック電子部品の製造方法。

**【請求項 10】**

前記第1溝は、前記積層体を、回転式切断刃により切断して略直方体形状のグリーンチップを形成する際に同時に形成される請求項8に記載のセラミック電子部品の製造方法。

40

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、積層セラミックコンデンサなどのセラミック電子部品の構造と、その製造方法に関する。

**【背景技術】****【0002】**

積層セラミックコンデンサなどのセラミック電子部品では、素子本体の内部に、内部電極層とセラミック層とが交互に積層しており、内部電極層が露出する素子本体の両端面に

50

それぞれ端子電極が形成してある。素子本体の端面と端子電極との接合強度を上げるために、素子本体の端面に溝を形成することが提案されている（特許文献1）。

【0003】

しかしながら、素子本体の焼結前に、素子本体の端面に溝を形成すると、素子本体を焼成後にアニールする際に、端面に引き出された内部電極が酸化するために、tan $\theta$ が上昇するなど、電気特性の劣化が生じるなどの不具合がある。

【0004】

また、素子本体の焼結後に、機械加工やレーザ加工などで溝を形成することは、焼結後には素子本体は脆くなっていることから、素子本体が破損するおそれがあったり、工程が煩雑になり好ましくない。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2000-277381号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明は、このような実状に鑑みてなされ、その目的は、電気特性の劣化を生じさせることなく、しかも素子本体の破損も防止し、端子電極と素子本体との接合強度を向上させたセラミック電子部品を簡便な方法で提供することである。

【課題を解決するための手段】

【0007】

上記目的を達成するために、本発明に係るセラミック電子部品は、相互に対向する端面と、前記端面に略垂直で相互に対向する第1側面と、前記端面および前記第1側面に略垂直で相互に対向する第2側面と、を持つ略直方体形状の素子本体と、前記素子本体の端面から前記第1側面および第2側面の端面近くを覆うように、前記端面にそれぞれ形成してある一対の端子電極と、を有するセラミック電子部品であって、一対の前記第1側面には、前記第2側面に対して90度未満の所定角度を持って延在する複数の第1溝が、前記端子電極と前記第1側面との接続部に入り込むように形成されている。

【0008】

本発明に係るセラミック電子部品では、各端子電極が、素子本体の端面から第1側面および第2側面の端面近くを覆っている。しかも、第2側面に対して90度未満の所定角度を持って延在する複数の第1溝が、前記端子電極と前記第1側面との接続部に入り込むように形成されている。そのため、端子電極は、素子本体の端面に対して強固に接合される。

【0009】

しかも、第1溝は、第2側面に対して90度未満の所定角度を持って延在するために、製造過程において、端子電極と素子本体との接合界面に入り込んだ気泡が、第1溝を通して抜けやすく、部品の実装時に爆ぜ（ハゼ）の原因となるおそれが少ない。

【0010】

なお、第2側面に対して90度の角度の第1溝では、端子電極と素子本体との接合界面に入り込んだ気泡は、第1溝を通して抜け難い。また、第2側面に対して平行な第1溝では、端子電極と素子本体との接合界面に入り込んだ気泡は、第1溝を通して抜け易いが、端子電極と素子本体との接合強度が弱くなる傾向にある。

【0011】

好ましくは、前記端面には、それぞれ第2溝が形成しており、前記第2溝の深さは、前記第1溝の深さよりも小さい。あるいは、前記端面には、溝は積極的には形成しないことが好ましい。たとえば素子本体の焼結前に、素子本体の端面に溝を形成すると、素子本体を焼成後にアニールする際に、端面に引き出された内部電極が酸化するために、tan $\theta$

10

20

30

40

50

が上昇するなど、電気特性の劣化が生じるおそれがある。そのため、素子本体の端面には、できる限り、第2溝は形成しないことが好ましく、形成したとしても、第2溝の深さは、第1溝の深さよりも小さいことが好ましい。好ましくは第2溝の深さが2μm未満である。

【0012】

好ましくは、第1溝の深さが2~10μmである。このような溝深さである場合に、素子本体と端子電極との接合強度が向上する。

【0013】

好ましくは、前記第1溝は、それぞれの第1側面に、3つ以上形成してある。端子電極と第1側面との間の接合界面に存在する第1溝の数を多くすることで、素子本体と端子電極との接合強度が向上する。  
10

【0014】

好ましくは、前記第1溝の前記所定角度は、10度以上である。このような範囲の場合に、素子本体と端子電極との接合強度が向上すると共に、実装時の爆ぜなどを防止することができる。

【0015】

好ましくは、一対の前記第2側面には前記第1溝および/または第2溝などの溝が形成されておらず平坦であり、一対の前記第2側面の内の一つが実装面となる。実装面に溝が形成されていないことから、実装時にハンダ成分のマイグレーションが生じるおそれが少なく、素子本体の実装面で短絡不良が生じるおそれが少ない。なお、実装面に溝が形成されていると、実装時において、溝にハンダのフラックスが入り込み、洗浄によっても除去することが難しい。フラックスが残存していると、ハンダ成分のマイグレーションを引き起こすおそれがある。  
20

【0016】

また、一対の第2側面の内、実装面と反対面にも、溝が形成されておらず平坦で平滑であることから、実装時の吸着ノズルにより良好に吸着可能であり、実装作業の自動化が容易である。実装面と反対面に溝が形成されると、溝を通して空気が流通し、吸着ノズルによる吸着が不完全に成りやすく、実装ミスが生じやすくなる傾向にある。

【0017】

本発明に係るセラミック電子部品の製造方法は、  
内部電極パターン層と共に、グリーンシートを積層して積層体を形成する工程と、  
前記積層体を行列状に切断して略直方体形状のグリーンチップを形成する工程と、  
前記グリーンチップを焼成して素子本体を得る工程と、  
前記素子本体の対向する一対の端面に、それぞれ端子電極を形成する工程とを有し、  
前記端子電極を形成する前に、前記素子本体における前記端面に略直交するように対向する二つの第1側面には、残りの二つの第2側面に対して90度未満の所定角度を持って延在する複数の第1溝が形成されていることを特徴とする。  
30

【0018】

この製造方法によれば、本発明に係るセラミック電子部品を容易に製造することができる。  
40

【0019】

好ましくは、前記第1溝は、前記積層体を行列状に切断して略直方体形状のグリーンチップを形成する際に同時に形成される。その場合には、第1溝を形成するための特別な工程を必要とすることなく、第1溝を形成することができる。なお、素子本体の焼結後に、機械加工やレーザ加工などで溝を形成することは、焼結後には素子本体は脆くなっていることから、素子本体が破損するおそれがあると共に、工程が煩雑になり好ましくない。

【0020】

好ましくは、前記第1溝は、前記積層体を、回転式切断刃により切断して略直方体形状のグリーンチップを形成する際に同時に形成される。回転式切断刃を用いることで、所定角度の第1溝を容易に形成することができる。また、第1方向の切断に用いる回転式切削  
50

刃の回転速度などの諸条件を、第1方向と垂直な第2方向の切断に用いる回転式切断刃の諸条件に比較して異ならせててもよい。そのような手段を採用することにより、素子本体の第1側面には第1溝を形成すると共に、端面には第2溝を形成したり、あるいは端面には溝を全く形成しないようにすることも可能である。

#### 【0021】

たとえば切断刃の厚みが薄いほど、切断時の切断面（第1側面または端面となる部分）に形成される溝の深さが深くなり、回転速度が速いほど、溝の深さが深くなる傾向にある。また、切断速度を変化させることで、切断面に形成される溝の数を変化させることができる。あるいは、回転式切断刃の外径を変化させることで、溝の角度を変化させることができる。また、切断刃の刃先角度や形状を変化させることでも、溝の深さを調節することができる。

10

#### 【図面の簡単な説明】

#### 【0022】

【図1】図1は本発明の一実施形態に係る積層セラミックコンデンサの概略断面図である。

【図2】図2は図1に示す積層セラミックコンデンサを製造する過程で得られるグリーン積層体の斜視図である。

#### 【図3】図3は図2に示すグリーン積層体の要部断面図である。

#### 【図4】図4は切断工程を示す斜視図である。

#### 【図5】図5は研磨工程を示す概略図である。

20

【図6】図6(A)は図1に示す積層セラミックコンデンサの概略斜視図、図6(B)および図6(C)は端子電極と溝との関係を示す一部断面側面図である。

【図7】図7(A)および図7(B)は本発明の比較例に係る積層セラミックコンデンサにおいて、端子電極と溝との関係を示す一部断面側面図である。

#### 【発明を実施するための形態】

#### 【0023】

以下、本発明を、図面に示す実施形態に基づき説明する。

まず、本発明の実施形態に係るセラミック電子部品の一実施形態として、積層セラミックコンデンサの全体構成について説明する。

#### 【0024】

30

図1に示すように、本実施形態に係る積層セラミックコンデンサ2は、素子本体4と、第1端子電極6と第2端子電極8とを有する。素子本体4は、第1内部電極層12および第2内部電極層13を有し、第1内側誘電体層10および第2内側誘電体層11の間に、これらの内部電極層12, 13が交互に積層してある。

#### 【0025】

素子本体4は、その積層方向の両端面に、外側誘電体層14を有する。交互に積層される一方の第1内部電極層12は、素子本体4の第1端部の外側に形成してある第1端子電極6の内側に対して電気的に接続してある。また、交互に積層される他方の第2内部電極層13は、素子本体4の第2端部の外側に形成してある第2端子電極8の内側に対して電気的に接続してある。

40

#### 【0026】

第1および第2内側誘電体層10, 11および外側誘電体層14の材質は、特に限定されず、たとえばチタン酸カルシウム、チタン酸ストロンチウムおよび/またはチタン酸バリウムなどの誘電体材料で構成される。各内側誘電体層10, 11の厚みは、特に限定されないが、 $1 \mu\text{m} \sim$  数十 $\mu\text{m}$ のものが一般的である。また、外側誘電体層14からなる外層部の厚みは、特に限定されないが、好ましくは $10 \sim 200 \mu\text{m}$ の範囲である。

#### 【0027】

端子電極6および8の材質も特に限定されないが、通常、Ni, Pd, Ag, Au, Cu, Pt, Rh, Ru, Ir等の少なくとも1種、又はそれらの合金を用いることができる。通常は、Cu, Cu合金、Ni又はNi合金等や、Ag, Ag-Pd合金等が使用さ

50

れる。端子電極 6 および 8 の厚みも特に限定されないが、通常 10 ~ 50 μm 程度である。

#### 【0028】

積層セラミックコンデンサ 2 の形状やサイズは、目的や用途に応じて適宜決定すればよい。積層セラミックコンデンサ 2 が直方体形状の場合は、通常、縦 (0.2 ~ 5.7 mm) × 横 (0.1 ~ 5.0 mm) × 厚み (0.1 ~ 3.2 mm) 程度である。

#### 【0029】

本実施形態では、図 6 (A) に示すように、素子本体 4 は、略直方体形状であり、X 軸方向に相互に対向する端面 40, 42 と、これらの端面 40, 42 に略垂直で Y 軸方向に相互に対向する第 1 側面 44, 46 と、端面 40, 42 および第 1 側面 44, 46 に略垂直で Z 軸方向に相互に対向する第 2 側面 48, 50 を有する。第 1 端子電極 6 および第 2 端子電極 8 は、それぞれ素子本体 4 の端面 40, 42 から第 1 側面 44, 46 および第 2 側面 48, 50 の端面 40, 42 近くを覆うように、端面 40, 42 にそれぞれ形成してある。

10

#### 【0030】

各端子電極 6 および 8 は、素子本体 4 の端面 40, 42 から第 1 側面 44, 46 および第 2 側面 48, 50 の端面 40, 42 近くを覆う電極回り込み部 6a, 8a を有する。図 6 (B) および図 6 (C) に示すように、電極回り込み部 6a, 8a の X 軸方向の幅 W1 は、素子本体 4 の X 軸方向の幅 W0 (図示省略) によっても異なるが、好ましくは 30 ~ 500 μm である。

20

#### 【0031】

それぞれの第 1 側面 44 および 46 には、第 2 側面 48 および 50 に対して 90 度未満の所定角度  $\theta$  を持つ延在する複数の第 1 溝 60 が、端子電極 6, 8 と第 1 側面 44, 46 との間の接続部に入り込むように形成してある。所定角度  $\theta$  は、10 度以上、好ましくは 12 度以上、さらに好ましくは 15 度以上である。所定角度  $\theta$  の最大値  $\theta_{max}$  は、90 度未満であり、好ましくは、図 6 (C) に示すように、 $\tan \theta_{max}$  が T / W1 以下となるように決定される。

#### 【0032】

所定角度  $\theta$  の最小値を 10 度以上とするのは、所定角度  $\theta$  が 10 度未満では、図 7 (A) に示すように、第 1 溝 60 が、第 2 側面 48, 50 に対して平行に近くなり、端子電極 6, 8 と素子本体 4 との接合強度が弱くなる傾向にある。また、所定角度  $\theta$  が最大値  $\theta_{max}$  以下であることが好ましいのは、最大値  $\theta_{max}$  よりも大きいと、図 7 (B) に示すように、端子電極 6, 8 と素子本体 4 との接合界面に入り込んだ気泡 70 は、第 1 溝 60 を通して抜け難くなる。端子電極 6, 8 と素子本体 4 との接合界面に入り込んだ気泡が抜けないと、部品の実装時に爆ぜ (ハゼ) の原因となるおそれがあり好ましくない。ここで、爆ぜ (ハゼ) とは、実装時の加熱によって端子電極に取り込まれている気体または液体が膨張し端子電極の一部がはじけ飛ぶ現象のことである。

30

#### 【0033】

各第 1 溝 60 の溝深さは、好ましくは 2 ~ 10 μm である。このような溝深さである場合に、素子本体と端子電極との接合強度が向上する。なお、溝深さが深すぎると、小型の素子本体の場合には、内部電極層 2, 13 が第 1 側面 44, 46 の表面から露出するおそれがあり好ましくない。各第 1 溝 60 の溝幅は、好ましくは 10 ~ 150 μm、さらに好ましくは 30 ~ 80 μm である。このような範囲である場合に、素子本体と端子電極との接合強度が向上する。

40

#### 【0034】

各第 1 溝 60 の相互間隔は、特に限定されないが、電極回り込み部 6a, 8a の X 軸方向の幅 W1 の範囲内に、少なくとも二つ以上、好ましくは三つ以上の第 1 溝 60 が入り込むように決定される。第 1 溝 60 の溝長さは、特に限定されず、端面 40, 42 から第 2 側面 48 または 50 にまで届く長さ、あるいは一方の第 2 側面 48 から他方の第 2 側面 50 にまで届く長さが好ましく、溝 60 の長手方向に連続していることが好ましい。ただし

50

、第1側面44, 46に形成してある全ての第1溝60が、そのような構成である必要はなく、一部または全体の第1溝60は、不連続であったり、端面40, 42および第2側面48, 50にまでは到達しない溝であっても良い。ただし、少なくとも二つ以上、好ましくは三つ以上の第1溝60は、露出する第1側面44, 46の表面から電極回り込み部6a, 8aのX軸方向の幅W1の範囲内に、第1溝60が入り込むように連続して形成されることが好ましい。

#### 【0035】

素子本体4の端面40, 42には、第1側面44, 46に形成された第1溝60と同様な溝を形成しても良いが、好ましくは、第1溝60とは異なる第2溝(図示省略)を形成する。第2溝の深さは、第1溝60の深さよりも小さい。あるいは、端面40, 42には、溝は積極的には形成しないことが好ましい。

10

#### 【0036】

たとえば素子本体4の焼結前に、素子本体4の端面40, 42に溝を形成すると、素子本体4を焼成後にアニールする際に、端面40, 42に引き出された内部電極12, 13が酸化するために、tanが上昇するなど、電気特性の劣化が生じるおそれがある。そのため、素子本体4の端面40, 42には、できる限り、第2溝は形成しないことが好ましく、形成したとしても、第2溝40, 42の深さは、第1溝60の深さよりも小さいことが好ましい。好ましくは第2溝の深さが2μm未満である。

#### 【0037】

素子本体4の第2側面48, 50には第1溝60および第2溝が形成されておらず、平坦面であることが好ましく、一対の第2側面48, 50の内の一つ(たとえば下面)が実装面となる。実装面に溝が形成されていないことから、実装時にハンダ成分のマイグレーションが生じるおそれが少なく、素子本体4の実装面で短絡不良が生じるおそれが少ない。なお、実装面に溝が形成されていると、実装時において、溝にハンダのフラックスが入り込み、洗浄によっても除去することが難しい。フラックスが残存していると、ハンダ成分のマイグレーションを引き起こすおそれがある。

20

#### 【0038】

また、本実施形態では、一対の第2側面48, 50の内、実装面と反対面(たとえば上面)にも、溝が形成されておらず平坦で平滑であることから、実装時の吸着ノズルにより良好に吸着可能であり、実装作業の自動化が容易である。実装面と反対面に溝が形成されていると、溝を通して空気が流通し、吸着ノズルによる吸着が不完全に成りやすく、実装ミスが生じやすくなる傾向にある。

30

#### 【0039】

次に、本発明の一実施形態としての積層セラミックコンデンサ2の製造方法について説明する。

#### 【0040】

まず、図2～図5に示すグリーン積層体4aを形成する。このグリーン積層体4aを形成するために、図3に示すように、第1内部電極パターン12aが形成された第1グリーンシート10aと、第2内部電極パターン13aが形成された第2グリーンシート11aとを交互に積層し、グリーン積層体4aを形成する。

40

#### 【0041】

グリーンシート10a, 11aを形成するための誘電体用ペーストは、通常、セラミック粉末と有機ビヒクルとを混練して得られた有機溶剤系ペースト、または水系ペーストで構成される。本実施形態では、これらのペーストは、有機溶剤系ペーストであることが好ましい。

#### 【0042】

なお、有機ビヒクルとは、バインダを有機溶剤中に溶解したものである。有機ビヒクルに用いるバインダは特に限定されず、エチルセルロース、ポリビニルブチラール等の通常の各種バインダから適宜選択すればよい。

#### 【0043】

50

内部電極パターン 12a, 13a を形成するための内部電極用ペーストは、各種導電性金属や合金からなる導電材、あるいは焼成後に導電材となる各種酸化物、有機金属化合物、レジネート等と、上記した有機ビヒクルとを混練して調製する。なお、内部電極用ペーストには、必要に応じて、共材としてセラミック粉末が含まれていても良い。共材は、焼成過程において導電性粉末の焼結を抑制する作用を奏する。

#### 【0044】

グリーンシート 10a, 11a は、上記の誘電体用ペーストを用いたドクターブレード法などで形成される。また、グリーンシート 10a, 11a の各表面に内部電極パターン 12a, 13a を形成するには、上記の内部電極用ペーストを用いてスクリーン印刷などを行えばよい。

10

#### 【0045】

グリーン積層体 4a における第 1 グリーンシート 10a は、最終的には図 1 に示す第 1 内側誘電体層 10 となる部分であり、第 2 グリーンシート 11a は、最終的には図 1 に示す第 2 内側誘電体層 11 となる部分である。また、第 1 内部電極パターン 12a は、最終的には図 1 に示す第 1 内部電極層 12 となる部分であり、第 2 内部電極パターン 13a は、最終的には図 1 に示す第 2 内部電極層 13 となる部分である。

#### 【0046】

図 3 では、図示の容易化のために、グリーン積層体 4a における内部電極層 12a および 13a の積層数を少なく図示してあるが、数層から数百層と自由に設定することができる。

20

#### 【0047】

なお、図 2 および図 3 に示すように、グリーン積層体 4a における積層方向 Z の両端部には、外側誘電体層 14 となるべきグリーンシート 14a が積層してある。グリーン積層体 4a における積層方向 Z の厚みは、焼成後において、図 1 に示す素子本体 4 の厚みに対応する。

#### 【0048】

図 2 および図 3 に示すように、グリーン積層体 4a において、第 1 内部電極パターン 12a と第 2 内部電極パターン 13a とは、パターン 12a, 13a の長手方向 X（以下、X 軸とも言う）に沿って、半パターンずらしてある直線の繰り返しパターンである。

30

#### 【0049】

また、パターン 12a, 13a の長手方向 X と積層方向 Z（以下、Z 軸とも言う）との双方に垂直であるグリーン積層体 4a の方向 Y（以下、Y 軸とも言う）に沿って見れば、第 1 内部電極パターン 12a と第 2 内部電極パターン 13a とは、同じピッチ長さの分離した直線パターンである。

#### 【0050】

図 2 に示すように、これらの第 1 内部電極パターン 12a および第 2 内部電極パターン 13a は、グリーン積層体 4a の Y 軸に沿って両端位置には形成されない領域が存在し、その領域が端部切り捨て部分 26 となる。

#### 【0051】

図 2 および図 3 では、グリーン積層体 4a とグリーンチップ 4b との関係を分かりやすくするために、最終的な切断予定線 30x, 30y を図示してある。なお、グリーンチップ 4b は、図 1 に示す素子本体 4 となる部分である。図 2 および図 3 に示す切断予定線 30x, 30y の通りに最終的に切断するために、この実施形態では、図 4 に示すように、グリーン積層体 4a の最外層表面に、電極ペーストによる印刷法で、切断位置マーク 30a を形成する。

40

#### 【0052】

それらの切断位置マーク 30a を複数のカメラで読み取ることにより、グリーン積層体 4a の位置合わせを行い、図 4 および図 5 に示すように、回転式切断刃 36 を用いて、切断予定線 30x, 30y に沿ってグリーン積層体 4a を行列状に切断してグリーンチップ 4b を得る。

50

**【0053】**

グリーン積層体4aの切断に際しては、図5に示すように、支持台80の上に、グリーン積層体4aを粘着シート82などで固定する。そして、支持台80をグリーン積層体4aと共に回転切断刃36の方向(X軸またはY軸)に向けて、所定の送り速度(切断速度)で移動させる。回転切断刃36は、図5において、所定の回転速度で時計回りに回転していることから、グリーン積層体4aは、支持台80の送り出し方向(X軸またはY軸)に沿って切断される。

**【0054】**

本実施形態では、X軸方向に沿って切断する際の切断条件と、Y軸方向に沿って切断する際の切断条件を変化させている。たとえばX軸方向に沿ってグリーン積層体4aを切断する際には、その切断面が、図6(A)に示す第1側面44,46となることから、第1溝60が形成されやすい条件でグリーン積層体4aを切断する。また、Y軸方向に沿ってグリーン積層体4aを切断する際には、その切断面が、図6(A)に示す端面40,42となることから、前述したように、第2溝が形成される条件、あるいは全く溝が形成されない条件でグリーン積層体4aを切断する。

10

**【0055】**

たとえば回転切断刃36の厚みが薄いほど、切断時の切断面(第1側面44,46または端面40,42となる部分)に形成される溝の深さが深くなり、回転速度が速いほど、溝の深さが深くなる傾向にある。また、切断速度を変化させることで、切断面に形成される溝の数を変化させることができる。あるいは、回転式切断刃36の外径を変化させることで、第1溝60の形成角度を変化させることができる。

20

**【0056】**

また、回転切断刃36の刃先角度や形状を変化させることでも、溝の深さを調節することができる。また、X軸方向の切断は、回転切断刃36を用いて行い、Y軸方向の切断は、レーザ光を用いても良い。レーザ光による切断によれば、その切断面には、溝は形成されにくい。

20

**【0057】**

次に、この実施形態では、切断後のグリーンチップ4bに対して、脱バインダ処理および焼成処理を施し、図6(A)に示す素子本体4を得る。脱バインダ処理および焼成処理の諸条件は特に限定されないが、焼成温度としては、たとえば1000~1400°Cである。

30

**【0058】**

その後に、素子本体4における内部電極層12,13が露出している端面40,42に端子電極6,8を、それぞれ形成する。これらの端子電極6,8は、電極ペースト膜の焼き付け処理により形成される。なお、焼き付け後に、メッキ処を行ってもよい。

**【0059】**

本実施形態に係る製造方法では、上述した積層セラミックコンデンサ2を容易に製造することができる。しかも、本実施形態では、素子本体4の第1側面44,46に形成される第1溝60は、グリーン積層体4aを行列状に切断して略直方体形状のグリーンチップ4bを形成する際に同時に形成される。したがって、本実施形態では、第1溝60を形成するための特別な工程を必要とすることなく、第1溝60を形成することができる。また本実施形態では、図5に示す回転式切断刃36を用い、切断刃36の外径、回転方向、回転速度、切断速度などを適切に調整することで、図6(B)に示すように、所定角度で、所定の溝深さ、溝幅、溝ピッチの第1溝60を容易に形成することができる。

40

**【0060】**

なお、本発明は、上述した実施形態に限定されるものではなく、本発明の範囲内で種々に改変することができる。たとえば本発明のセラミック電子部品としては、積層セラミックコンデンサに限らず、積層バリスタ、インダクタ素子、チップビーズ、チップ抵抗器、チップサーミスターなどであっても良い。

**【実施例】**

50

**【0061】**

以下、本発明を、さらに詳細な実施例に基づき説明するが、本発明は、これら実施例に限定されない。

**実施例1****【0062】**

図2～図5に示す方法で積層セラミックコンデンサ2を、サンプル数100個で製造した。図4および図5に示す回転切断刃(ブレード)36の直径を85mmとし、ブレード厚みを0.15mmとし、X軸方向の切断速度を18m／分として、グリーン積層体4aを切斷した。また、グリーン積層体4aのY軸方向の切断は、表2に示すように、回転切断刃(ブレード)36の直径を85mmとし、ブレード厚みを0.15mmとし、X軸方向の切断速度を5m／分として、グリーン積層体4aを切斷した。  
10

**【0063】**

表1に示すように、第1側面に形成された第1溝60の溝深さは、素子本体4の焼成後の状態で、平均で6.5μmであった。また、図6(B)に示すように、端子電極8における電極回り込み部8aのX軸方向の幅W1に入り込む第1溝60の数(端子にかかる溝の本数)は、平均で9本であった。また、第1溝60の角度 $\theta$ は、平均で12.6度であった。これらの値は、サンプル100個の内から、30個をランダムに取り出して平均値を求めた。

**【0064】**

100個のサンプルに関して、端子電極6または8の素子本体4からの剥離(端子剥離)を調べたところ、0個であった。端子剥離は、以下のようにして測定した。まず、形成された端子電極の両端面にリード線をはんだ付けする。次に両端面にはんだ付けされたリード線をお互いに反対方向に所定の力(10N)によって引っ張る。この引っ張り試験の結果で剥離した端子の数を数える。  
20

**【0065】**

また、表2に示すように、端面に形成された第2溝の溝深さは平均で0.59μmであり、積層セラミックコンデンサのtan $\theta$ は、最大で2.3%であった。tan $\theta$ (誘電損失)の測定は、得られたコンデンササンプルに対し、基準温度25℃でデジタルLCRメータ(HP社製 HP4284A)を用い、周波数1kHz、入力信号レベル(測定電圧)1Vrmsの条件下で行った。  
30

**実施例2～10****【0066】**

表1に示すように、回転切断刃(ブレード)36の直径、ブレード厚み、およびX軸方向の切断速度を変化させた以外は、実施例1と同様にして積層セラミックコンデンサ2を、サンプル数100個で製造した。

**【0067】**

実施例1と同様にして、第1側面に形成された第1溝60の溝深さ、端子にかかる第1溝60の本数、第1溝60の角度 $\theta$ 、および端子剥離を求めた結果を表1に示す。

**実施例20～24****【0068】**

表2に示すように、回転切断刃(ブレード)36の直径、ブレード厚み、およびY軸方向の切断速度を変化させて、グリーン積層体4aのY軸方向の切断を行った以外は、実施例1と同様にして積層セラミックコンデンサ2を、サンプル数100個で製造した。実施例1と同様にして、端面40, 42における溝深さおよびtan $\theta$ を調べた結果を表2に示す。  
40

**評価****【0069】**

表1に示すように、素子本体4からの端子電極6, 8の剥離(端子剥離)を抑制するためには、第1溝60の角度 $\theta$ は10度以上が好ましく、溝深さは、好ましくは2μm以上、さらに好ましくは2.2～9.0μm、さらに好ましくは2.2～6.1μm、端子に  
50

かかる第1溝は、3つ以上、好ましくは9つ以上が好ましいことが確認された。さらに、表2に示すように、第2溝を端面40, 42に形成する場合には、第2溝の深さは、好ましくは2μm以下、さらに好ましくは1μm以下であることが確認された。

【0070】

【表1】

表1

	第1側面						端子剥離(個)	
	切断条件			第1溝60				
	ブレード直径(mm)	ブレード厚み(mm)	速度(m/min)	溝深さ(μm)	端子にかかる溝(本)	θ(°)		
実施例1	85	0.15	18	6.5	9	12.6	0/100	
実施例2	85	0.2	10	2.2	16	13.1	0/100	
実施例3	50	0.15	18	6.1	9	20.0	0/100	
実施例4	120	0.35	36	1.6	2	8.2	7/100	
実施例5	85	0.2	5	1.2	32	15.10	4/100	
実施例6	85	0.35	5	0.7	33	14.9	6/100	
実施例7	85	0.2	36	3.8	3	12.2	2/100	
実施例8	85	0.15	36	9.0	3	12.1	2/100	
実施例9	120	0.15	18	7.0	9	8.4	3/100	
実施例10	120	0.15	10	2.8	16	9.0	1/100	

【0071】

【表2】

表2

10

20

	端面(Y軸方向切断面)				$\tan \delta$
	ブレード直径(mm)	ブレード厚み(mm)	速度(m/min)	第2溝深さ(μm)	
実施例1	85	0.15	5	0.59	2.3%max
実施例20	85	0.15	36	8.9	4.2%max
実施例21	85	0.15	18	6.57	4.6%max
実施例22	85	0.2	10	2.10	3.3%max
実施例23	120	0.15	36	9.30	4.7%max
実施例24	50	0.2	10	1.9	2.8%max

【符号の説明】

【0072】

30

2 ... 積層セラミックコンデンサ

4 ... 素子本体

4 a ... グリーン積層体

4 b ... グリーンチップ

4 0 , 4 2 ... 端面

4 4 , 4 6 ... 第1側面

4 8 , 5 0 ... 第2側面

40

6 ... 第1端子電極

8 ... 第2端子電極

1 0 ... 第1内側誘電体層

1 0 a ... 第1グリーンシート

1 1 ... 第2内側誘電体層

1 1 a ... 第2グリーンシート

1 2 ... 第1内部電極層

1 2 a ... 第1内部電極パターン

1 3 ... 第2内部電極層

1 3 a ... 第2内部電極パターン

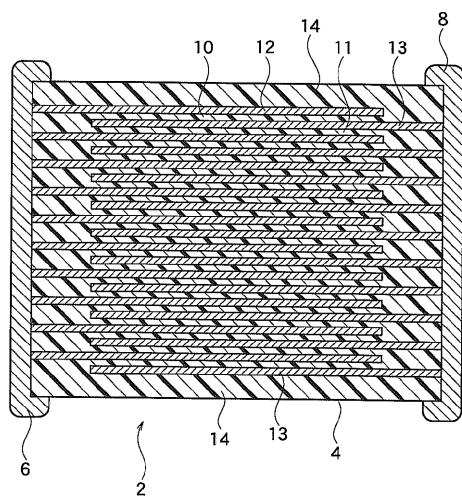
3 0 x , 3 0 y ... 切断予定線

3 6 ... 回転切断刃

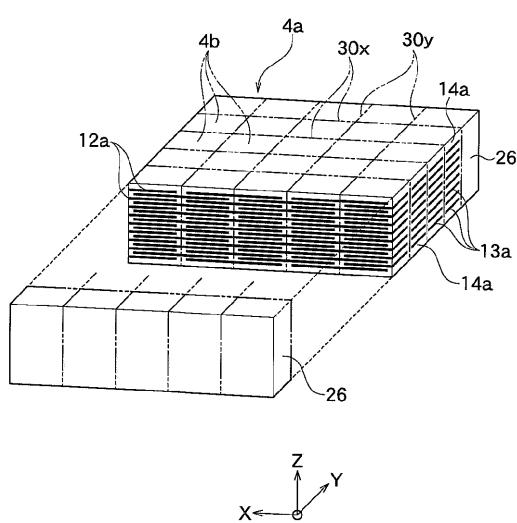
6 0 ... 第1溝

50

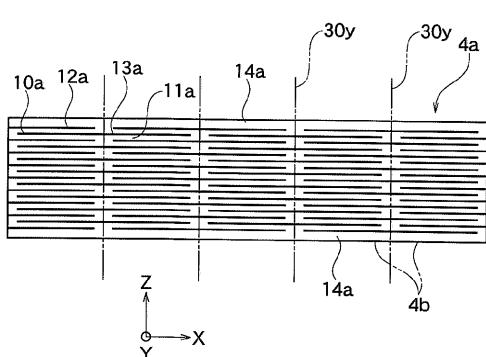
【図1】

図1

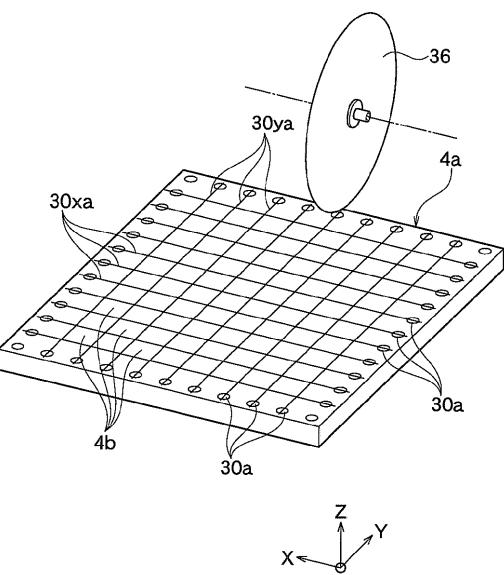
【図2】

図2

【図3】

図3

【図4】

図4

【図5】

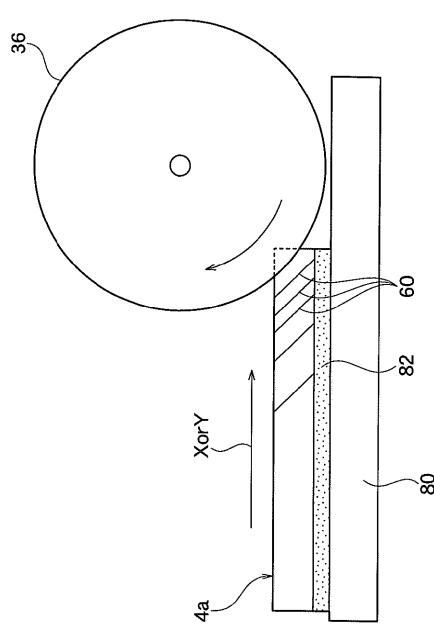


図5

【図6】

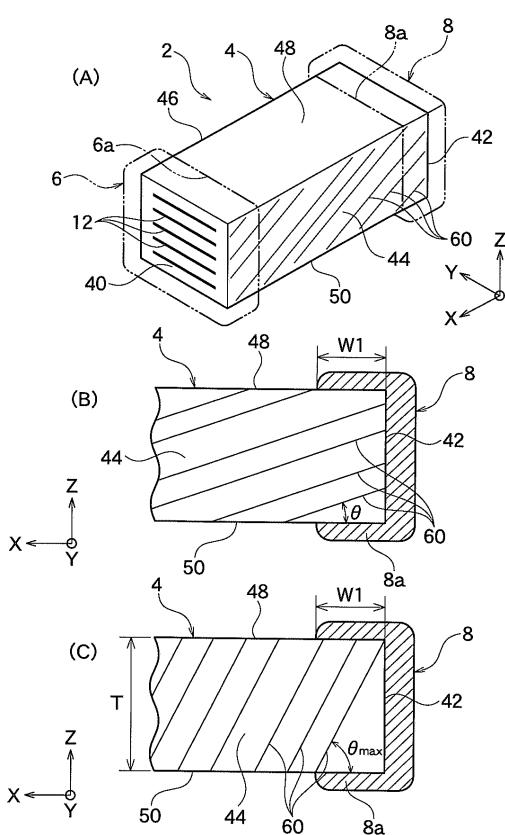
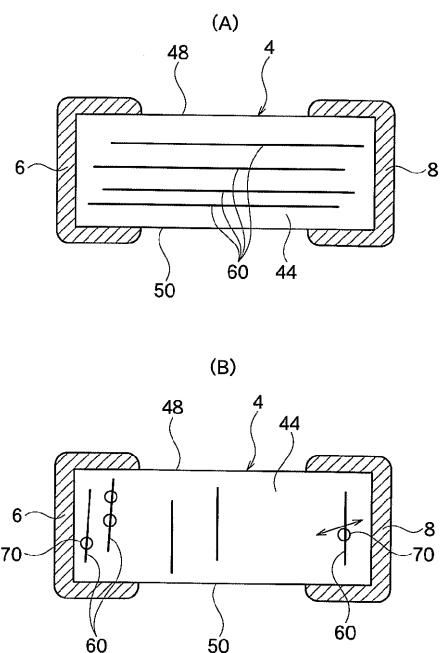


図6

【図7】

図7



---

フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
	H 01 G 4/30	3 1 1 Z
	H 01 G 4/30	3 0 1 E

F ターム(参考) 5E082 AB03 BC31 EE04 EE35 FF05 FG04 FG06 FG26 FG46 FG54  
GG10 LL01 LL02