



(12) 发明专利

(10) 授权公告号 CN 109449911 B

(45) 授权公告日 2023. 11. 28

(21) 申请号 201811605090.1
 (22) 申请日 2018.12.26
 (65) 同一申请的已公布的文献号
 申请公布号 CN 109449911 A
 (43) 申请公布日 2019.03.08
 (73) 专利权人 上海艾为电子技术股份有限公司
 地址 201199 上海市闵行区秀文路908弄2号1201室
 (72) 发明人 罗旭程 程剑涛 胡建伟 吴传奎 何永强 姜艳
 (74) 专利代理机构 北京合智同创知识产权代理有限公司 11545
 专利代理师 李杰
 (51) Int. Cl.
 H02H 9/04 (2006.01)
 H02H 11/00 (2006.01)

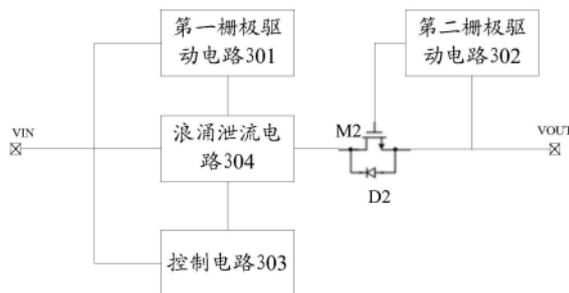
(56) 对比文件
 CN 209104803 U, 2019.07.12
 US 2012120535 A1, 2012.05.17
 US 5436786 A, 1995.07.25
 CN 203415975 U, 2014.01.29
 EP 1744457 A2, 2007.01.17
 CN 106655137 A, 2017.05.10
 WO 2013107320 A1, 2013.07.25
 CN 103023010 A, 2013.04.03
 CN 108512534 A, 2018.09.07
 CN 101483339 A, 2009.07.15
 CN 108054743 A, 2018.05.18
 CN 102593810 A, 2012.07.18
 刘伟. 双向过压保护器件的设计与实现. 中国优秀硕士学位论文电子期刊网. 2017, 全文.
 Margreta Vasileva. Research of atmospheric overvoltages with a reverse discharge. IEEE. 2016, 全文.

审查员 余细雨

权利要求书1页 说明书8页 附图2页

(54) 发明名称
 一种保护电路

(57) 摘要
 本发明提供了一种保护电路, 控制电路接收输入电压, 当输入电压小于负阈值电压时, 控制电路由其第一输出端向浪涌泄流电路输出第一控制电压, 控制浪涌泄流电路对输入电压进行泄流, 输出第一泄流电流; 当输入电压大于正阈值电压时, 控制电路由其第二输出端向浪涌泄流电路输出第二控制电压, 控制浪涌泄流电路对所述输入电压进行泄流, 输出第二泄流电流; 基于上述本发明实施例提供的电路, 能够达到保护电源后级的电子元件免受浪涌电压和反接负压危害的目的。



1. 一种保护电路,其特征在于,包括:第一栅极驱动电路、第二栅极驱动电路、晶体管M2、二极管D2、控制电路和浪涌泄流电路;

所述第一栅极驱动电路的第一端与电源输入端相连,第二端与所述浪涌泄流电路相连;

所述晶体管M2的第一端和电源输出端相连,控制端与所述第二栅极驱动电路相连,第二端与所述浪涌泄流电路相连;

所述二极管D2的阳极和所述晶体管M2的第一端相连,阴极和所述晶体管M2的第二端相连;

所述二极管D2为所述晶体管M2的寄生体二极管或普通的二极管;

所述第二栅极驱动电路的第一端与所述电源输出端相连,第二端与所述晶体管M2的控制端相连;

所述控制电路包括:

电阻R1、电阻R2、晶体管M4、二极管D4、二极管Z1、二极管Z3、稳压二极管Z2和稳压二极管Z4;

所述二极管Z1的阴极和所述稳压二极管Z2的阴极相连,阳极和所述电源输入端相连;

所述稳压二极管Z2的阳极作为所述控制电路第二输出端,通过所述电阻R1接地;

所述晶体管M4的第一端和所述电源输入端相连,第二端通过所述电阻R2与所述控制电路的第一输出端相连,控制端与所述晶体管M2的第二端相连;

所述二极管D4的阳极和所述晶体管M4的第一端相连,阴极和所述晶体管M4的第二端相连;

所述二极管Z3的阴极和所述稳压二极管Z4的阴极相连,所述二极管Z3的阳极接地;

所述稳压二极管Z4的阳极与所述控制电路的第一输出端相连;

所述控制电路,用于接收输入电压;并当所述输入电压小于预设的负阈值电压时,由其第一输出端向所述浪涌泄流电路输出第一控制电压,控制所述浪涌泄流电路依据所述第一控制电压进行泄流,输出第一泄流电流;当所述输入电压大于预设的正阈值电压时,由其第二输出端向所述浪涌泄流电路输出第二控制电压,控制所述浪涌泄流电路依据所述第二控制电压进行泄流,输出第二泄流电流。

2. 根据权利要求1所述的电路,其特征在于,所述浪涌泄流电路包括:

晶体管M1、晶体管M3、二极管D1和二极管D3;

所述晶体管M1的第一端和所述电源输入端相连,第二端分别和所述晶体管M2的第二端与所述晶体管M3的第二端相连,控制端分别与所述控制电路的第一输出端和所述第一栅极驱动电路相连;

所述二极管D1的阳极和所述晶体管M1的第一端相连,阴极和所述晶体管M1的第二端相连;

所述晶体管M3的第一端接地,控制端与所述控制电路的第二输出端相连;

所述二极管D3的阳极和所述晶体管M3的第一端相连,阴极和所述晶体管M3的第二端相连。

一种保护电路

技术领域

[0001] 本发明涉及电子技术领域,尤其涉及一种保护电路。

背景技术

[0002] 自从“电”被发现以来,就被广泛的应用在各行各业,“电”极大的改变人们的工作和生活方式。现如今,毫不夸张的说,现在人们生活的方方面面都离不开“电”,大到电脑电视,小到手机灯泡,都需要用电。

[0003] 但是电视和手机这种内含有集成度高的集成电路板中的某些元器件的工作电压有一个固定范围,一旦电压过高或者电压过低都可能损坏这个元器件,例如最常见的反接和浪涌电压,虽然浪涌电压的出现往往只是一瞬间,但是由于电压过高,因而可以轻易的损坏用电器,而反接则会导致电流流向与用电器正常工作时电流流向相反,也能够轻易的损坏用电器。

[0004] 浪涌电压和反接的出现没有办法完全避免,我们只能采取有效的方式保护一些用电器免受浪涌电压或反接的危害。浪涌电压有正负之分,但是,现有技术中,保护电路往往只能实现正浪涌保护或者负浪涌保护,不能够全面的实现浪涌保护若采用两个不同的电路来分别实现这两个功能,就会造成电路过于复杂,会造成用电器过大,并且也会造成资源的浪费。

[0005] 因此,如何在一个电路中实现反接保护和浪涌保护成为了一种不可忽视的问题。

发明内容

[0006] 有鉴于此,本发明实施例提供了一种保护电路,以实现反接保护和浪涌保护。

[0007] 为实现上述目的,本发明实施例提供如下技术方案:

[0008] 本发明公开了一种保护电路,包括:第一栅极驱动电路、第二栅极驱动电路、晶体管M2、二极管D2、控制电路和浪涌泄流电路;

[0009] 所述第一栅极驱动电路的第一端与电源输入端相连,第二端与所述浪涌泄流电路相连;

[0010] 所述晶体管M2的第一端和电源输出端相连,控制端与所述第二栅极驱动电路相连,第二端与所述浪涌泄流电路相连;

[0011] 所述二极管D2的阳极和所述晶体管M2的第一端相连,阴极和所述晶体管M2的第二端相连;

[0012] 所述第二栅极驱动电路的第一端与所述电源输出端相连,第二端与与所述晶体管M2的控制端相连;

[0013] 所述控制电路,用于接收输入电压;并当所述输入电压小于预设的负阈值电压时,由其第一输出端向所述浪涌泄流电路输出第一控制电压,控制所述浪涌泄流电路依据所述第一控制电压进行泄流,输出第一泄流电流;当所述输入电压大于预设的正阈值电压时,由其第二输出端向所述浪涌泄流电路输出第二控制值电压,控制所述浪涌泄流电路依据所述

第二控制电压进行泄流,输出第二泄流电流。

[0014] 优选的,所述浪涌泄流电路包括:

[0015] 晶体管M1、晶体管M3、二极管D1和二极管D3;

[0016] 所述晶体管M1的第一端和所述电源输入端相连,第二端分别和所述晶体管M2的第二端与所述晶体管M3的第二端相连,控制端分别与所述控制电路的第一输出端和所述第一栅极驱动电路相连;

[0017] 所述二极管D1的阳极和所述晶体管M1的第一端相连,阴极和所述晶体管M1的第二端相连;

[0018] 所述晶体管M3的第一端接地,控制端与所述控制电路的第二输出端相连;

[0019] 所述二极管D3的阳极和所述晶体管M3的第一端相连,阴极和所述晶体管M3的第二端相连。

[0020] 优选的,所述控制电路包括:

[0021] 电阻R1、电阻R2、晶体管M4、二极管D4、二极管Z1、二极管Z3、稳压二极管Z2和稳压二极管Z4;

[0022] 所述二极管Z1的阴极和所述稳压二极管Z2的阴极相连,阳极和所述电源输入端相连;

[0023] 所述稳压二极管Z2的阳极作为所述控制电路第二输出端,通过所述电阻R1接地;

[0024] 所述晶体管M4的第一端和所述电源输入端相连,第二端通过所述电阻R2与所述控制电路的第一输出端相连,控制端与所述二极管D3的阴极相连;

[0025] 所述二极管D4的阳极和所述晶体管M4的第一端相连,阴极和所述晶体管M4的第二端相连;

[0026] 所述二极管Z3的阴极和所述稳压二极管Z4的阴极相连,所述二极管Z3的阳极接地;

[0027] 所述稳压二极管Z4的阳极与所述控制电路的第一输出端相连。

[0028] 基于上述本发明实施例提供的一种保护电路,控制电路接收输入电压,当输入电压小于负阈值电压时,控制电路由其第一输出端向浪涌泄流电路输出第一控制电压,控制浪涌泄流电路对输入电压进行泄流,输出第一泄流电流;当输入电压大于正阈值电压时,控制电路由其第二输出端向浪涌泄流电路输出第二控制电压,控制浪涌泄流电路对所述输入电压进行泄流,输出第二泄流电流;当输入电压为正电压,并且小于正阈值电压时,第一栅极驱动电路向控制电路提供第一驱动电压,第二栅极驱动电路提供第二驱动电压,浪涌泄流电路依据第一驱动电压和第二驱动电压为与电源输出端相连后级电路供电。基于上述本发明实施例提供的电路,能够达到保护电源后级的电子元件免受浪涌电压和反接负压危害的目的。

附图说明

[0029] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据提供的附图获得其他的附图。

- [0030] 图1为本发明实施例提供的一种保护电路的效果图；
[0031] 图2为本发明实施例提供的一种保护电路的结构示意图；
[0032] 图3为本发明实施例提供的一种保护电路的电路图。

具体实施方式

[0033] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0034] 在本申请中,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

[0035] 目前,现有的应用于集成电路的保护电路往往只能实现反接保护或者浪涌保护,不能在同一个电路中实现反接保护和浪涌保护,若采用两个不同的电路来分别实现这两个功能,就会造成电路过于复杂,会造成用电器过大,并且也会造成资源的浪费。

[0036] 针对上述问题,本发明是实施例提供了一种保护电路,所述保护电路设置于供电电源和需要保护的电路之间;保护电路的效果,如图1所示,能够保护电源后级的电子元件免受浪涌电压及反接负压的危害,为电源后级的电子元件提供一个正常的工作范围的电压。例如保护电路设置于充电器和充电接口之间,充电器为供电电源,与电源输入端连接;充电接口及电池为充电电源,与电源输出端连接,经过本发明实施例公开的保护电路向充电接口充电,由保护电路保证充电接口的工作电压为正常的工作电压,从而起到保护充电接口和充电接口后面的电池的目的。

[0037] 下面针对保护电路结构示意图来描述本发明的具体实现。

[0038] 如图2所示,为本发明实施例提供的一种保护电路的结构示意图,包括:

[0039] 第一栅极驱动电路301、第二栅极驱动电路302、晶体管M2、二极管D2、控制电路303和浪涌泄流电路304。

[0040] 所述第一栅极驱动电路301的第一端与电源输入端相连,第二端与所述浪涌泄流电路304相连。

[0041] 需要说明的是,所述第一栅极驱动电路301用于控制所述浪涌泄流电路304中起开关作用的元器件,用于使其在输入电压属于正常工作范围时,即输入电压为正电压,并小于正阈值电压,输出第一驱动电压,控制浪涌泄流电路中对应元器件的沟道导通。现有技术中多种可以实现此功能的电路,均可作为此处的第一栅极驱动电路,无论以什么电路作为第一栅极驱动电路,只要能够实现所述第一栅极驱动电路的功能均可视为本发明的保护范围之内。

[0042] 所述晶体管M2的第一端和所述电源输出端相连,控制端与所述第二栅极驱动电路相连。

[0043] 需要说明的是,所述晶体管M2可以为MOS管,其中第一端为源极,第二端为漏极,控

制端为栅极,进一步的,所述晶体管M2可以为NMOS管。第二驱动电压大于所述晶体管M2的开启电压。

[0044] 所述二极管D2的阳极和所述晶体管M2的第一端相连,阴极和所述晶体管M2的第二端相连。

[0045] 需要说明的是,所述二极管D2可以为所述晶体管M2的寄生体二极管,也可以为普通的二极管。

[0046] 所述第二栅极驱动电路302的第一端与所述电源输出端相连,第二端与所述晶体管M2的控制端相连。

[0047] 需要说明的是,所述第二栅极驱动电路302用于控制所述晶体管M2,用于使其在输入电压属于正常工作范围时,即输入电压为正电压,并小于正阈值电压,输出第二驱动电压,晶体管M2的沟道导通。现有技术中存在多种可以实现此功能的电路,均可作为此处的第二栅极驱动电路,无论以什么电路作为第二栅极驱动电路,只要能够实现所述第二栅极驱动电路的功能均可视为本发明的保护范围之内。

[0048] 所述控制电路303,用于接收输入电压,并当所述输入电压小于预设的负阈值电压时,由其第一输出端向所述浪涌泄流电路输出第一控制电压,控制所述浪涌泄流电路依据所述第一控制电压进行泄流,输出第一泄流电流;当所述输入电压大于预设的正阈值电压时,由其第二输出端向所述浪涌泄流电路输出第二控制电压,控制所述浪涌泄流电路依据所述第二控制电压进行泄流,输出第二泄流电流。

[0049] 其中,所述负阈值电压的电压值为负值,用于判断输入电压是否为负浪涌电压;所述正阈值电压的电压值为正值,用于判断输入电压是否为正浪涌电压。

[0050] 此外,第一控制电压和第二控制电压用于控制浪涌泄流电路中的起着开关作用的元器件。

[0051] 当输入电压小于负阈值电压时,输出第一控制电压;当输入电压大于正阈值电压时,输出第二控制电压。

[0052] 需要说明的是,输入电压是指电源输入端的电势减去地面的电势所得到的电势差,电源输入端的电压大于地面的电压时,所述输入电压为正电压,当电源输入端的电压小于地面的电压时,所述输入电压为负电压。阈值电压用于确定输入电压是否为浪涌电压,可通过选用合适规格的元器件确定相应的阈值电压。

[0053] 所述浪涌泄流电路304,用于依据所述第一控制电压,对所述输入电压进行泄流,并输出第一泄流电流;以及依据所述第二控制电压,对所述输入电压进行泄流,输出第二泄流电流。

[0054] 进一步的,还用于依据所述第一驱动电压为晶体管M2的第二端供电,当晶体管M2依据第二驱动电压导通时,浪涌泄流电路304和晶体管M2对与电源输出端相连的电路供电,输出工作电流。

[0055] 其中,当浪涌泄流电路304接收到第一控制电压时,输入电压为负浪涌电压,对负浪涌电压进行泄流。

[0056] 当浪涌泄流电路304接收到第二控制电压时,输入电压为正浪涌电压,对正浪涌电压进行泄流。

[0057] 当浪涌泄流电路304接收到第一驱动电压和第二驱动电压时,输入电压为正常工

作电压,输出正常工作电流。

[0058] 本发明实施例提供一种保护电路,控制电路303接收输入电压,当输入电压小于负阈值电压时,控制电路303由其第一输出端向浪涌泄流电路304输出第一控制电压,控制浪涌泄流电路304对输入电压进行泄流,输出第一泄流电流;当输入电压大于正阈值电压时,控制电路303由其第二输出端向浪涌泄流电路304输出第二控制电压,控制浪涌泄流电路304对所述输入电压进行泄流,输出第二泄流电流;当输入电压为正电压,并且小于正阈值电压时,第一栅极驱动电路向浪涌泄流提供第一驱动电压,第二栅极驱动电路向晶体管M2提供第二驱动电压,浪涌泄流电路依据第一驱动电压以及晶体管M2依据第二驱动电压为与电源输出端相连后级电路供电。基于上述本发明实施例提供的电路,能够达到保护电源后级的电子元件免受浪涌电压和反接负压危害的目的。

[0059] 本发明实施例提供一种保护电路,如图3所示,为本发明实施例提供一种保护电路中浪涌泄流电路304的一种实施方式,所述浪涌泄流电路304包括:晶体管M1、晶体管M3、二极管D1和二极管D3。

[0060] 所述晶体管M1的第一端和所述电源输入端相连,第二端分别和所述晶体管M2的第二端与所述晶体管M3的第二端相连,控制端分别与所述控制电路的第一输出端和所述第一栅极驱动电路相连。

[0061] 需要说明的是,所述晶体管M1可以为MOS管,其中第一端为源极,第二端为漏极,控制端为栅极,进一步的,所述晶体管M1可以为NMOS管。第一驱动电压和第一控制电压大于晶体管M1的开启电压。

[0062] 所述二极管D1的阳极和所述晶体管M1的第一端相连,阴极和所述晶体管M1的第二端相连。

[0063] 需要说明的是,所述二极管D1可以为晶体管M1的寄生体二极管,也可以为普通的二极管。

[0064] 所述晶体管M3的第二端接地,控制端与所述控制电路的第二输出端相连。

[0065] 需要说明的是,所述晶体管M3可以为MOS管,其中第一端为源极,第二端为漏极,控制端为栅极,进一步的,所述晶体管M3可以为NMOS管。第二控制电压大于所述晶体管M3的开启电压。

[0066] 所述二极管D3的阳极和所述晶体管M3的第一端相连,阴极和所述晶体管M3的第二端相连。

[0067] 需要说明的是,所述二极管D3可以为所述晶体管M3的寄生体二极管,也可以为普通的二极管。

[0068] 本发明实施例提供一种保护电路,控制电路接收输入电压,当输入电压小于负阈值电压时,控制电路由其第一输出端向浪涌泄流电路输出第一控制电压,控制浪涌泄流电路对输入电压进行泄流,输出第一泄流电流;当输入电压大于正阈值电压时,控制电路由其第二输出端向浪涌泄流电路输出第二控制电压,控制浪涌泄流电路对所述输入电压进行泄流,输出第二泄流电流;当输入电压为正电压,并且小于正阈值电压时,第一栅极驱动电路向浪涌泄流电路提供第一驱动电压,第二栅极驱动电路向晶体管M2提供第二驱动电压,浪涌泄流电路依据第一驱动电压以及晶体管M2依据第二驱动电压为与电源输出端相连后级电路供电。基于上述本发明实施例提供的电路,能够达到保护电源后级的电子元件免受

浪涌电压和反接负压危害的目的。

[0069] 进一步的,当输入电压小于预设的负阈值电压时,晶体管M1的控制端接收第一控制电压,晶体管M1的沟道导通,经过晶体管M1的沟道和二极管D3将属于负浪涌电压的输入电压泄放到地面,保护电源输出端后面的电路和元器件免受负浪涌电压的危害。当输入电压大于预设的正阈值电压时,晶体管M3的控制端接收第二控制电压,晶体管M3的沟道导通,经过晶体管M3的沟道和二极管D1将属于正浪涌电压的输入电压泄放到地面。当输入电压为正电压并且小于正阈值电压时,晶体管M1接收第一驱动电压,晶体管M1的沟道导通,晶体管M2接收第二驱动电压,晶体管M2的沟道导通,输入电压经由晶体管M1的通道和M2的通道向电源输出端供电,输出工作电流。当输入电压为负电压,并大于负阈值电压时,也就是电路反接时,浪涌泄流电路没有收到控制电压和驱动电压,晶体管M2的沟道未导通,从而保护电源输出端后的电路或元器件不会受到反接负压的危害。

[0070] 本发明实施例提供的一种保护电路,如图3所示,为本发明实施例提供的一种保护电路中控制电路303的一种实施方式,所述控制电路303包括:电阻R1、电阻R2、晶体管M4、二极管D4、二极管Z1、二极管Z3、稳压二极管Z2和稳压二极管Z4。

[0071] 所述二极管Z1的阴极和所述稳压二极管Z2的阴极相连,阳极和所述电源输入端相连。

[0072] 需要说明的是,所述二极管Z1用于接收输入电压,所述二极管Z1的阳极也可以通过所述二极管D1与电源输入端相连,也就是说,所述二所述极管Z1的阳极可以与所述二极管D1的负极相连,通过所述二极管D1接收输入电压。

[0073] 所述稳压二极管Z2的阳极作为所述控制电路303第二输出端,通过所述电阻R1接地。

[0074] 需要说明的是,所述稳压二极管Z2的数量可以为一个,也可以为多个,可以通过设置所述稳压二极管Z2设置正阈值电压。所述二极管Z3的阳极为所述控制电路303的第二输出端,用于输出第二控制电压。

[0075] 所述晶体管M4的第一端和所述电源输入端相连,第二端通过所述电阻R2与所述控制电路的第一输出端相连,控制端与所述二极管D3的阴极相连。

[0076] 需要说明的是,所述晶体管M4可以为MOS管,其中,第一端为源极,第二端为漏极,控制端为栅极。进一步的,所述晶体管M4为NMOS管。

[0077] 所述二极管D4的阳极和所述晶体管M4的第一端相连,阴极和所述晶体管M4的第二端相连。

[0078] 需要说明的是,所述二极管D4可以为所述晶体管M4的寄生体二极管,也可以为普通的二极管。

[0079] 所述二极管Z3的阴极和所述稳压二极管Z4的阴极相连,所述二极管Z3的阳极接地。

[0080] 所述稳压二极管Z4的阳极与所述控制电路的第一输出端相连。

[0081] 需要说明的是,所述稳压二极管Z4的数量可以为一个,也可以为多个,可以通过设置所述稳压二极管Z4设置负阈值电压。所述稳压二极管Z4的阳极为所述控制电路303的第一输出端,用于输出第一控制电压。

[0082] 本发明实施例提供的一种保护电路,控制电路接收输入电压,当输入电压小于负

阈值电压时,控制电路由其第一输出端向浪涌泄流电路输出第一控制电压,控制浪涌泄流电路对输入电压进行泄流,输出第一泄流电流;当输入电压大于正阈值电压时,控制电路由其第二输出端向浪涌泄流电路输出第二控制电压,控制浪涌泄流电路对所述输入电压进行泄流,输出第二泄流电流;当输入电压为正电压,并且小于正阈值电压时,第一栅极驱动电路向浪涌泄流电路提供第一驱动电压,第二栅极驱动电路向晶体管M2提供第二驱动电压,浪涌泄流电路依据第一驱动电压以及晶体管M2依据第二驱动电压为与电源输出端相连后级电路供电。基于上述本发明实施例提供的电路,能够达到保护电源后级的电子元件免受浪涌电压和反接负压危害的目的。

[0083] 进一步的,当输入电压小于预设的负阈值电压时,晶体管M1的控制端接收第一控制电压,晶体管M1的沟道导通,经过晶体管M1的沟道和二极管D3将属于负浪涌电压的输入电压泄放到地面,保护电源输出端后面的电路和元器件免受负浪涌电压的危害。当输入电压大于预设的正阈值电压时,晶体管M3的控制端接收第二控制电压,晶体管M3的沟道导通,经过晶体管M3的沟道和二极管D1将属于正浪涌电压的输入电压泄放到地面。当输入电压为正电压并且小于正阈值电压时,晶体管M1接收第一驱动电压,晶体管M1的沟道导通,晶体管M2接收第二驱动电压,晶体管M2的沟道导通,输入电压经由晶体管M1的通道和M2的通道向电源输出端供电,输出工作电流。当输入电压为负电压,并大于负阈值电压时,也就是电路反接时,浪涌泄流电路没有收到控制电压和第二驱动电压,晶体管M2的沟道未导通,从而保护电源输出端后的电路或元器件不会受到反接负压的危害。

[0084] 进一步的,当输入电压小于负阈值电压时,由控制电路第一输出端向浪涌泄流电路输出第一控制电压,浪涌泄流电路依据第一控制电压对属于负浪涌电压的输入电压进行泄流,输出第一泄流电流。当输入电压大于正阈值电压时,由控制电路第二输出端向浪涌泄流电路输出第二控制电压,浪涌泄流电路依据第二控制电压对属于正浪涌电压的输入电压进行泄流,输出第二泄流电流。

[0085] 结合上述实施例公开的一种保护电路,结合图3,本发明实施例公开的一种保护电路的具体应用实例如下:

[0086] 该保护电路集成于手机充电接口处供电电源接口经过充电线路与手机电池相连接,供电电源为手机充电器。

[0087] 其中,晶体管M1、晶体管M2、晶体管M3以及晶体管M4均采用开启电压为1V的NMOS管。

[0088] 稳压二极管Z2和稳压二极管Z4均采用反向击穿电压为10V的稳压二极管,二极管Z1、二极管Z3、二极管D1、二极管D2、二极管D3以及二极管D4均采用正向导通电压为0.7V,反向击穿电压大于30V的普通二极管。

[0089] 电阻R1和电阻R2均采用阻值为100 Ω 的电阻。

[0090] 因此,电路中负阈值电压为-11.7V,正阈值电压为11.7V。

[0091] 防负浪涌原理:

[0092] 当输入电压小于-11.7V时,晶体管M4的源极电压为-11.7V,栅极电压为-0.7V,栅源电压为10V大于开启电压,晶体管M4沟道导通,此时,由二极管Z3、稳压二极管Z4、电阻R2和晶体管M4到电源输入端的电路导通形成回路,二极管Z3正向导通,稳压二极管Z4被反向击穿,稳压二极管Z4的阳极经过电阻R2以及晶体管M4的沟道电源输入端连接,此时电阻R2

两端的电压大于晶体管M1的开启电压,晶体管M1沟道导通,负浪涌电压经过晶体管M1的沟道和二极管D3泄流,输出泄流电流。

[0093] 防反接原理:

[0094] 当输入电压大于-11.7V,小于0V时,若输入电压大于-1V,则晶体管M1栅源电压未达到阈值电压,不能导通;若输入电压小于-1V,则晶体管M4导通,电阻R2和晶体管M4将晶体管M2的栅源两端短接在一起,晶体管M1栅源两端的电压小于开启电压,晶体管M1处于关闭状态。此时,由于二极管D1为反偏状态,MID不会见到负电压,因此本发明公开的保护电路的后级电路或器件也不会见到负压。

[0095] 正常工作原理:

[0096] 当输入电压大于0V,小于11.7V时,经由第一栅极驱动电路向晶体管M1提供第一驱动电压,控制晶体管M1沟道导通;经由第二栅极驱动电路向晶体管M2提供第二驱动电压,控制晶体管M2沟道导通;供电电源经过晶体管M1的沟道和晶体管M2的沟道向与电源输出端连接的电路和电池供电,正常为电池充电。

[0097] 防正浪涌原理:

[0098] 当输入电压大于11.7V,二极管Z1正向导通,稳压二极管Z2被反向击穿,供电电源经过二极管Z1、二极管Z3和电阻R1接地形成回路,此时电阻R1两端的电压大于晶体管M3的开启电压,晶体管M3沟道导通,电源输入端经过二极管D1以及晶体管M3的沟道接地,泄放正浪涌电压,输出泄流电流。

[0099] 经由上述过程可以保证后级电路不会见到负电压。从而保护后级电路不会受到浪涌电压和反接负压的危害。

[0100] 本说明书中的各个实施例均采用递进的方式描述,各个实施例之间相同相似的部分互相参见即可,每个实施例重点说明的都是与其他实施例的不同之处。尤其,对于系统或系统实施例而言,由于其基本相似于方法实施例,所以描述得比较简单,相关之处参见方法实施例的部分说明即可。以上所描述的系统及系统实施例仅仅是示意性的,其中所述作为分离部件说明的单元可以是或者也可以不是物理上分开的,作为单元显示的部件可以是或者也可以不是物理单元,即可以位于一个地方,或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部模块来实现本实施例方案的目的。本领域普通技术人员在不付出创造性劳动的情况下,即可以理解并实施。

[0101] 专业人员还可以进一步意识到,结合本文中所公开的实施例描述的各示例的单元及算法步骤,能够以电子硬件、计算机软件或者二者的结合来实现,为了清楚地说明硬件和软件的可互换性,在上述说明中已经按照功能一般性地描述了各示例的组成及步骤。这些功能究竟以硬件还是软件方式来执行,取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能,但是这种实现不应认为超出本发明的范围。

[0102] 对所公开的实施例的上述说明,使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的,本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下,在其它实施例中实现。因此,本发明将不会被限制于本文所示的这些实施例,而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

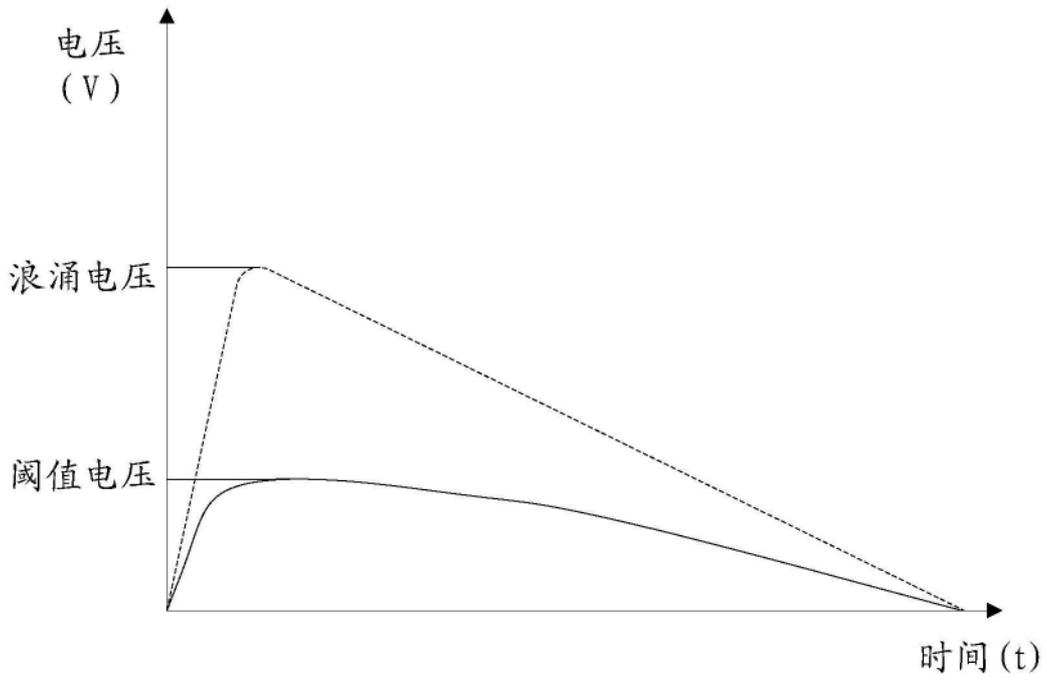


图1

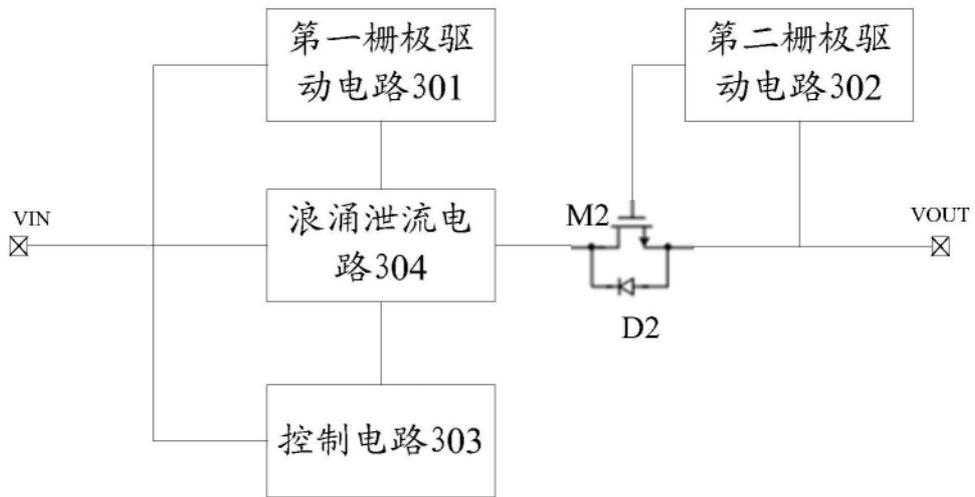


图2

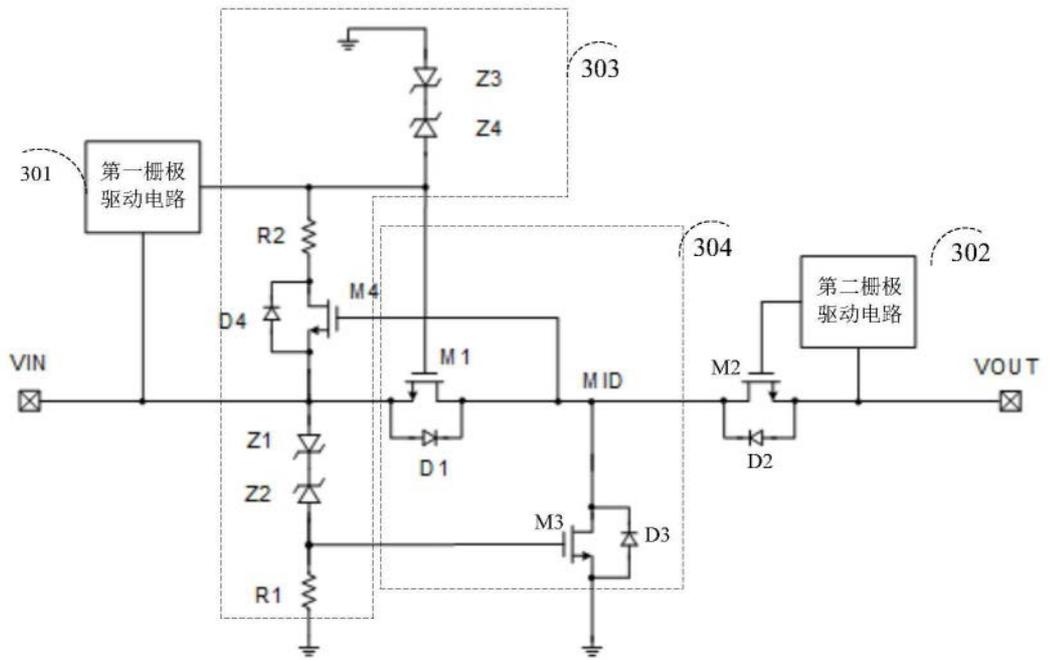


图3