

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/822 (2006.01)

H01L 21/8242 (2006.01)



# [12] 发明专利说明书

专利号 ZL 200610028769.X

[45] 授权公告日 2009年7月22日

[11] 授权公告号 CN 100517650C

[22] 申请日 2006.7.10

[21] 申请号 200610028769.X

[73] 专利权人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路18号

[72] 发明人 虞肖鹏 杨欣 张复雄 冯勇

[56] 参考文献

JP2001-223343A 2001.8.17

CN1761048A 2006.4.19

US6383863B1 2002.5.7

CN1199245A 1998.11.18

审查员 罗慧晶

[74] 专利代理机构 北京集佳知识产权代理有限公司

代理人 逯长明

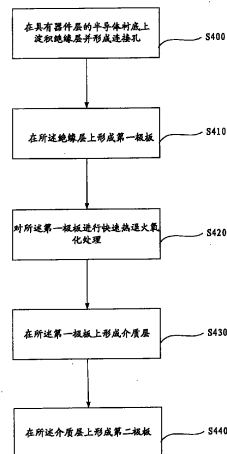
权利要求书3页 说明书9页 附图9页

[54] 发明名称

存储电容器的制造方法

[57] 摘要

一种存储电容器的制造方法，包括：在具有器件层的半导体衬底上淀积绝缘层并刻蚀形成连接孔；在所述绝缘层上形成第一极板；对所述第一极板进行快速热退火氧化处理；在所述第一极板上形成介质层；在所述介质层上形成第二极板。该方法能够提高电容器两端依次施加不同极性电压时的一致性并防止制造过程中清洗对电容极板的损伤。



- 1、一种存储电容器的制造方法，其特征在于包括：  
在具有器件层的半导体衬底上淀积绝缘层并刻蚀形成连接孔；  
在所述绝缘层上形成第一极板；  
对所述第一极板进行快速热退火氧化处理；  
在所述第一极板上形成介质层；  
在所述介质层上形成第二极板；  
其中，  
所述第一极板为掺杂的多晶硅。
- 2、如权利要求1所述的存储电容器的制造方法，其特征在于：所述器件层包括金属氧化物半导体晶体管。
- 3、如权利要求1所述的存储电容器的制造方法，其特征在于：所述第一极板通过连接孔与所述器件层电连接。
- 4、如权利要求1所述的存储电容器的制造方法，其特征在于：所述第一极板形状为平板、沟槽或其组合。
- 5、如权利要求1所述的存储电容器的制造方法，其特征在于：所述快速热退火氧化的温度为700~1000℃。
- 6、如权利要求1所述的存储电容器的制造方法，其特征在于：所述快速热退火氧化的时间为5~60s。
- 7、如权利要求1所述的存储电容器的制造方法，其特征在于：形成介质层的步骤包括：  
对所述第一极板进行表面预清洗；  
对所述第一极板进行氮化或氮化硅沉积；  
在所述第一极板上沉积介质层。
- 8、如权利要求7所述的存储电容器的制造方法，其特征在于：所述氮化硅沉积为化学气相沉积或原子层沉积。
- 9、如权利要求7所述的存储电容器的制造方法，其特征在于：所述氮化在含氮气氛中进行热退火。
- 10、如权利要求7所述的存储电容器的制造方法，其特征在于：所述介质层为氧化铝、氮化硅、氧化硅等高介电常数材料。
- 11、如权利要求1所述的存储电容器的制造方法，其特征在于：所述第

二极板为金属或半导体材料。

12、一种存储电容器的制造方法，其特征在于包括：

在具有器件层的半导体衬底上淀积绝缘层并刻蚀形成连接孔；

在所述绝缘层上形成多晶硅层；

对所述多晶硅层掺杂；

对所述多晶硅层进行快速热退火氧化处理；

在所述多晶硅层上形成介质层；

在所述介质层上形成导电层。

13、如权利要求12所述的存储电容器的制造方法，其特征在于：所述快速热退火氧化的温度为700~1000℃。

14、如权利要求12所述的存储电容器的制造方法，其特征在于：所述快速热退火氧化的时间为5~60s。

15、如权利要求12所述的存储电容器的制造方法，其特征在于：对所述多晶硅层掺杂的温度为600~800度。

16、如权利要求12所述的存储电容器的制造方法，其特征在于：对所述多晶硅层掺杂的时间为30分钟到3小时。

17、如权利要求12所述的存储电容器的制造方法，其特征在于，该方法进一步包括：对所述多晶硅层掺杂前预清洗。

18、如权利要求12所述的存储电容器的制造方法，其特征在于，该方法进一步包括：对所述快速热退火氧化处理后的多晶硅层进行表面清洗。

19、如权利要求12所述的存储电容器的制造方法，其特征在于，所述导电层的形成步骤包括：

在所述介质层上形成氮化钛(TiN)层；

在所述氮化钛层上形成多晶硅。

20、一种存储电容器的制造方法，其特征在于包括：

在具有器件层的半导体衬底上淀积绝缘层并刻蚀形成连接孔；

在所述绝缘层上形成第一多晶硅层；

对所述第一多晶硅层掺杂；

对所述第一多晶硅层进行快速热退火氧化处理；

在所述第一多晶硅层上形成介质层；

在所述介质层上形成第二多晶硅层；

对所述第二多晶硅层进行快速热退火处理。

21、如权利要求 20 所述的存储电容器的制造方法，其特征在于：所述快速热退火氧化的温度为 700~1000℃。

22、如权利要求 20 所述的存储电容器的制造方法，其特征在于：所述快速热退火氧化的时间为 5~60s。

## 存储电容器的制造方法

### 技术领域

本发明涉及半导体制造技术领域，特别涉及一种存储电容器的制造方法。

### 背景技术

动态随机存储器是一种被广泛应用于电子、通讯等领域的存储器件。一个动态存储器存储单元一般包括一个存储电容及一个MOS晶体管。其存储密度的增加需要单位面积上集成更多的存储单元以及单位存储单元存储更多的信息。单位面积上集成更多的存储单元需器件尺寸不断的减小，这有赖于光刻工艺的发展与进步，现在193nm的曝光技术已经开始应用于生产，而157nm及浸润式曝光技术也已经被研发出来；单位存储单元存储信息的数量由存储电容的容量决定，增大电容极板的表面积以及介质的介电常数可增加其存储容量。专利申请号为98118488的中国专利提出了一种存储电容器的制造方法。图1为该制造方法形成的电容器的剖面图，该方法通过增加电容器极板的面积来增加存储容量。

如图1所示，在半导体衬底100上形成浅沟槽隔离（STI）110，通过热氧化形成氧化层125，该氧化层125用作栅氧。在所述氧化层125上形成多晶硅层130并对130层进行掺杂形成栅极。在栅极两侧定义出源极120a及漏极120b，在漏极120b上形成位线145并与所述漏极120b相连。沉积介质层140，在其中形成连接孔150并填充多晶硅，在介电层140上形成如图1所示的冠状多晶硅电极155，其中所述多晶硅电极155与连接孔150中的多晶硅相连。在多晶硅电极155外表面形成一层半球颗粒多晶硅层（Hemispherical grained polysilicon, HSG）156并对其掺杂。多晶硅电极155及半球颗粒多晶硅层156形成电容的下极板，半球颗粒可增大电容器存储容量。在所述半球颗粒多晶硅层156外形成高介电常数介质层160，并在所述介质层160外形成电容的另一极板170，其材料为多晶硅。现有技术中另一极板也有采用其它金属材料例如氮化钛（TiN）的。

对于金属-介质层-半导体的结构（MIS）的电容器，若加在两个极板的电压分别为正负、负正时，由于半导体中载流子的耗尽效应，电容器所呈现的存储容量会有所不同。指标耗尽率（Depletion Ratio）=  $[(C_{high} - C_{low})/C_{high}]$

$\times 100\%$  来表征该差异, 其中  $C_{\text{high}}$  为两次不同极性连接时的电容器呈现的高电容,  $C_{\text{low}}$  为两次不同极性连接时电容器呈现的低电容。以 N 型掺杂的半导体极板为例, 对其加负偏压时得到高电容, 加正偏压时则为低电容。指标耗尽率 (Depletion Ratio) (以下简称 D/R) 越小, 则说明电容器两端依次施加不同极性电压时的一致性越好。

图 2a~2b 为现有技术 MIS 电容器剖面示意图及其工作时产生耗尽层的剖面示意图。图 2a 为 MIS 结构的电容器件, 其中, 下极板 200 为半导体材料, 为改善该半导体材料形成的下极板的电导率, 对其进行磷掺杂, 介质层 210 为高介电常数材料, 上极板 220 为金属材料。当所述电容器工作时, 如图 2b 所示, 在下极板 200 加正偏压, 上极板 220 施加负偏压, 此时, 下极板 200 半导体材料中的电子被施加在的正偏压吸引到下极板 200 的下表面, 而在下极板 200 的上表面形成一耗尽层 205, 该耗尽层 205 中几乎没有电子, 这相当于增加了中介质层 210 的厚度, 也即改变了电容器两极板的距离。而当在下极板 200 施加负偏压, 上极板 220 施加正偏压时则没有这种现象发生, 这使得先后分别在两极板施加正负、负正偏压时, 电容器呈现的存储容量有很大的不同。

采用 HSG 来取代平板多晶硅 (Flat poly) 作为 MIS 中的半导体极板虽然提高了电容器的容量, 但对 D/R 却是一个很大的挑战。通常, 基于平板多晶 (Flat Poly) 的 MIS 电容, D/R 仅为 6~7%。而同样尺寸, 同样掺杂条件下的基于 HSG 的 MIS 电容器的 D/R 却高达 20%。

### 发明内容

本发明提供一种存储电容器的制造方法。该方法能够提高电容器两端依次施加不同极性电压时的一致性, 防止制造过程中清洗过程对电容极板的损伤。

本发明提供的一种存储电容器的制造方法, 包括:

在具有器件层的半导体衬底上淀积绝缘层并刻蚀形成连接孔;

在所述绝缘层上形成第一极板;

对所述第一极板进行快速热退火氧化处理;

在所述第一极板上形成介质层;

在所述介质层上形成第二极板。

所述器件层包括金属氧化物半导体晶体管。

所述第一极板为掺杂的多晶硅。

所述第一极板通过连接孔与所述器件层电连接。

所述第一极板形状为平板、沟槽或其组合。

所述快速热退火氧化的温度为 700~1000℃。

所述快速热退火氧化的时间为 5~60s。

所述形成介质层的步骤包括：

对所述第一极板进行表面预清洗；

对所述第一极板进行氮化或氮化硅沉积；

在所述第一极板上沉积介质层。

所述氮化硅沉积为化学气相沉积或原子层沉积。

所述氮化在含氮气氛中进行热退火。

所述介质层为氧化铝、氮化硅、氧化硅等高介电常数材料。

所述第二极板为金属或半导体材料。

相应的，本发明还提供一种存储电容器的制造方法，包括：

在具有器件层的半导体衬底上淀积绝缘层并刻蚀形成连接孔；

在所述绝缘层上形成多晶硅层；

对所述多晶硅层掺杂；

对所述多晶硅层进行快速热退火氧化处理；

在所述多晶硅层上形成介质层；

在所述介质层上形成导电层。

所述快速热退火氧化的温度为 700~1000℃。

所述快速热退火氧化的时间为 5~60s。

对所述多晶硅层掺杂的温度为 600~800 度。

对所述多晶硅层掺杂的时间为 30 分钟到 3 小时。

所述方法进一步包括：对所述多晶硅层掺杂前预清洗。

所述方法进一步包括：对所述快速热退火氧化处理后的多晶硅层进行表面清洗。

所述导电层的形成步骤包括：

在所述介质层上形成氮化钛 (TiN) 层；

在所述氮化钛层上形成多晶硅。

本发明还提供一种存储电容器的制造方法，包括：

在具有器件层的半导体衬底上淀积绝缘层并刻蚀形成连接孔；

在所述绝缘层上形成第一多晶硅层；

对所述第一多晶硅层掺杂；

对所述第一多晶硅层进行快速热退火氧化处理；

在所述第一多晶硅层上形成介质层；

在所述介质层上形成第二多晶硅层；

对所述第二多晶硅层进行快速热退火处理。

所述快速热退火氧化的温度为 700~1000℃。

所述快速热退火氧化的时间为 5~60s。

与现有技术相比，本发明具有以下优点：本发明中在对作为电容极板的半球颗粒多晶硅层进行掺杂之后，引入快速热退火氧化（Rapid Thermal Oxidation, RTO）步骤。由于半球颗粒多晶硅层经过掺杂后，掺杂离子多集中在所述半球颗粒多晶硅层的表面层中，所述快速热退火氧化（RTO）的高温可使掺杂离子在热作用下向半球颗粒多晶硅层内部扩散，使得掺杂离子形成均匀分布。快速热退火氧化（RTO）的热激活（Thermal Activation）作用也使处于游离态掺杂离子向硅晶体的晶格位置移动，从而提高所述半球颗粒多晶硅层的有效掺杂浓度和电导率。

另外，在快速热退火氧化（RTO）有氧气通入，在高温下氧气与所述半球颗粒多晶硅层表面层的多晶硅发生反应在半球颗粒多晶硅层表面形成一薄层氧化硅，所述氧化硅层能够保护下步的清洗不会损伤半球颗粒多晶硅层的上表面（即介质层沉积后的 HSG - 介质层的界面），不会降低界面处的掺杂浓度。

引入快速热退火氧化（RTO）制程而形成的电容器件，其耗尽率可下降到 5~7%。这是由于上述热激活（Thermal Activation）作用提高了 HSG 极板的有效掺杂浓度，此外氧化形成的表面氧化层使得 HSG - 介质界面在经历下步的清洗之后依然保持较高的掺杂浓度，所以对 N 型（磷）掺杂的 HSG 极板加正偏压时，所形成的耗尽层宽度与应用本发明之前相比大为减小，从而减小了 D/R。



与此同时，由于 RTO 提高了 HSG 的电导率，在相同厚度条件下，引入 RTO 以后，HSG 的方块电阻也减小了 20%。

### 附图说明

图 1 为现有技术制造方法形成的存储单元剖面图；

图 2a ~ 图 2b 为现有技术电容器剖面示意图及其工作时产生耗尽层的剖面示意图；

图 3 为本发明制造方法第一实施例流程图；

图 4 ~ 图 11 为本发明制造方法第一实施例剖面图；

图 12 为本发明方法第二实施例流程图；

图 13 为本发明方法第三实施例流程图。

### 具体实施方式

下面结合附图对本发明的具体实施方式做详细的说明。

图 3 为本发明制造方法第一实施例的流程图。

如图 3 所示，提供一半导体衬底，在所述半导体衬底上形成有器件层，例如金属氧化物晶体管 (MOS)。所述金属氧化物晶体管包括源极、漏极及栅极，在源极和漏极之间形成导电沟道。在所述形成有金属氧化物晶体管的衬底上沉积绝缘层并在所述绝缘层上刻蚀形成连接孔 (S400)。

在所述绝缘层上形成电容器第一极板，例如掺杂的多晶硅 (S410)。所述第一极板通过绝缘层上的连接孔与衬底上 MOS 晶体管的源极电连接，第一极板的厚度及形状可以根据电容器件的存储容量及尺寸决定，例如其形状可以是平板，沟槽或其组合。多晶硅层还可以在其表面形成半球颗粒状以增大电容极板的表面积。

对所述多晶硅进行快速热退火氧化 (RTO) 处理 (S420)。该热氧化能够使掺入多晶硅层的杂质离子向多晶硅层内部移动，形成均匀分布；而且在所述多晶硅层表面形成一薄氧化层，该氧化层起到保护多晶硅层的作用，有助于减小形成的电容器件的耗尽率 (Depletion Ratio)。

在所述多晶硅层上形成一个介质层 (S430)。所述介质层可以是氧化铝、氮化硅、氧化硅等高介电常数材料。

在所述介质层上形成第二极板 (S440)。该第二极板可以是金属如氮化钛 (TiN)；也可以是半导体材料，例如多晶硅。

下面是本发明第一实施例的详细步骤。图 4~图 11 为本发明第一实施例的剖面图，本实施例中电容为沟槽结构。

如图 4 所示，首先提供一半导体衬底 300，在所述衬底 300 上形成有浅沟槽隔离（STI）305，在有源区上形成有 MOS 晶体管。其中，所述 MOS 晶体管包括源极 310a 和漏极 310b，衬底上形成有氧化层 320，在源极 310a 及漏极 310b 之间的氧化层 320 上形成有多晶硅层 322，在所述多晶硅层 322 上形成有金属硅化物层 324，多晶硅层 322 通过掺杂减小其电阻率。所述多晶硅层 322 及金属硅化物层 324 构成 MOS 晶体管的栅极，在栅极两侧形成有侧墙（Spacer）326 用来保护栅极及其下面的沟道。有源区上的 MOS 晶体管可以分别有各自的源极和漏极，也可由两个 MOS 晶体管共用一个漏极。本实施例中采用共用漏极 310b 的方式。

如图 5 所示，在所述形成有 MOS 晶体管的半导体衬底 300 上形成一刻蚀停止层 306，其材料为氮化硅。在所述刻蚀停止层 306 上形成第一介电层 330，其可以是 TEOS 等绝缘材料。

如图 6 所示，在所述第一介电层 330 上旋涂光致抗蚀剂（Photoresist）曝光显影形成连接孔图案，通过刻蚀形成连接孔 332，连接孔 332 位于所述源极 310a 上方；所述刻蚀停止层 306 作为刻蚀连接孔 332 的终点检测层，保护下面的源极 310a 上表面及侧墙 326 外表面在形成连接孔 332 过程中不受损伤。刻蚀连接孔 332 底部的刻蚀停止层 306 及氧化层 320 使衬底上的源极 310a 上表面露出。

如图 7 所示，在所述连接孔 332 中填充导电物质 334，例如多晶硅。

如图 8 所示，在所述第一介电层 330 上形成第二介电层 340，并通过光刻刻蚀形成沟槽 342，沟槽 342 位于所述导电物质 334 上部，并使所述导电物质 334 露出。

如图 9 所示，在所述沟槽 342 底部及侧壁通过化学气相沉积方式形成半球颗粒多晶硅层（Hemispherical grained polysilicon, HSG）344，沉积的温度为 530℃，厚度为 300 埃，通过化学机械研磨（CMP）除掉沉积过程中在第二介电层 340 上表面形成的多晶硅物质。对形成的半球颗粒多晶硅层 344 进行表面清洗，清洗时间约为 10 秒，以除去形成在半球颗粒多晶硅层 344 外表面的氧化层。然后在 600~800℃ 的温度下，对半球颗粒多晶硅层 344 进行掺杂，掺

入的物质为磷，持续时间约为 30 分钟~3 小时。掺杂可以改变半球颗粒多晶硅层 344 的电导率，从而使其有更好的导电性。所述经过掺杂的半球颗粒多晶硅层 344 作为存储电容的第一极板。本实施例中，形成半球颗粒状的多晶硅层 344，增大其表面积，有助于增加电容器的存储容量。而对半球颗粒多晶硅层 344 掺杂，可以提高其电导率，使电容极板有更好的导电性能，增加存取速度。本发明与现有技术不同的是，形成掺杂半球颗粒多晶硅层 344 后，要对其进行快速热退火氧化（Rapid Thermal Oxidation, RTO）处理，退火的过程中通入氧气，退火的温度为 700~1000℃，时间为 5~60 秒。退火过程会使积聚在半球颗粒多晶硅层 344 表面层中掺杂离子向所述半球颗粒多晶硅层 344 内部渗透，同时也会在多晶硅层表面形成一薄氧化硅层。接着，再次对所述半球颗粒多晶硅层进行表面清洗，然后在含氮气氛中进行 2 小时的退火处理或氮化硅沉积，退火温度为 650℃。沉积的方式为化学气相沉积或原子层沉积。该步骤会在上述氧化硅膜层外形成由氮化硅（ $\text{Si}_3\text{N}_4$ ）、氮氧硅化合物（ $\text{SiO}_x\text{N}_y$ ）等物质组成的膜层，由于在后述步骤形成电容器介质层时会有氧等离子体存在，所述膜层能够保护形成的半球颗粒多晶硅层 344 不受  $\text{Al}_2\text{O}_3$  原子层沉积过程中产生的臭氧的损伤，并且能够阻止介质层中的铝向半球颗粒多晶硅层 344 中扩散。

如图 10 所示，在所述半球颗粒多晶硅层 344 外形成介质层 345，介质层材料为氧化铝，厚度约为 45 埃。

如图 11 所示，在所述介质层 345 外形成一厚度为 300 埃的氮化钛（TiN）层 346，所述氮化钛层 346 即为电容器的第二极板。在所述氮化硅层 346 外形成厚度为 1000 埃的多晶硅层 348。

本发明中在对半球颗粒多晶硅层 344 进行掺杂之后，引入快速热退火氧化（RTO）步骤。由于半球颗粒多晶硅层 344 经过掺杂后，掺杂离子多集中在所述半球颗粒多晶硅层 344 的表面层中，所述快速热退火氧化（RTO）的高温可使掺杂离子在热作用下向半球颗粒多晶硅层 344 的中间及下表面移动，使得掺杂离子形成均匀分布。快速热退火氧化（RTO）的高温也使得处于游离态掺杂离子向晶格位置移动，从而有助于提高所述半球颗粒多晶硅层的有效掺杂浓度和电导率。另外，在快速热退火氧化（RTO）有氧气通入，在高温下氧气与所述半球颗粒多晶硅层 344 表面层的多晶硅发生反应在半球颗

粒多晶硅层 344 表面形成一薄层氧化硅，所述氧化硅层能够保护下步的清洗不会损伤半球颗粒多晶硅层 344 的上表面的多晶硅层。若没有该快速热退火氧化 (RTO) 步骤，掺杂离子由于大多集中在所述半球颗粒多晶硅层 344 的上表面，在后面步骤中的表面清洗过程很容易损伤该表面而使带有大量掺杂离子的表面层被清洗反应掉，降低了表面掺杂浓度。

引入快速热退火氧化 (RTO) 制程而形成的电容器件，其耗尽率 (depletion ratio) 可下降到 5~7%。这是由于快速热退火氧化 (RTO) 过程提高了 HSG 极板的有效掺杂浓度，此外氧化形成的表面氧化层使得 HSG-介质界面在经历下步的清洗之后依然保持较高的掺杂浓度，所以对 N 型 (磷) 掺杂的 HSG 极板加正偏压时，所形成的耗尽层宽度与应用本发明之前相比大为减小，从而减小了 D/R。与此同时，由于 RTO 提高了 HSG 的电导率，在相同厚度条件下，引入 RTO 以后，HSG 的方块电阻也减小了 20%。

图 12 为本发明方法第二实施例的流程图。

如图 12 所述，提供一半导体衬底，在所述半导体衬底上形成有器件层，例如金属氧化物晶体管 (MOS)。所述金属氧化物晶体管包括源极、漏极及栅极，在源极和漏极之间形成导电沟道。在所述形成有金属氧化物晶体管的衬底上沉积绝缘层并在所述绝缘层上刻蚀形成连接孔 (S500)。

在所述绝缘层上形成多晶硅层 (S510)。所述多晶硅层通过绝缘层上的连接孔与衬底上 MOS 晶体管的源极电连接，多晶硅层作为电容的下极板其形状可以根据电容器件的存储容量及尺寸决定，例如其形状可以是平板，沟槽或其组合。多晶硅层还可以在其表面形成半球颗粒状以增大电容极板的表面积。

清洗所述多晶硅层表面并对所述多晶硅层进行掺杂 (S520)，掺杂的温度为 600~800℃，时间为 30 分钟~3 小时。掺入的杂质离子刻蚀可以是磷或硼，以在多晶硅层中形成多余的电子或空穴，而增加其电导率。

对所述多晶硅进行快速热退火氧化 (RTO) 处理 (S530)。快速热退火的温度为 700~1000℃，时间为 5~60 秒。该热氧化能够使掺入多晶硅层的杂质离子向多晶硅层内部移动，形成均匀分布；而且在所述多晶硅层表面形成一薄氧化层，该氧化层起到保护多晶硅层的作用，避免随后的清洗过程导致多晶硅表面掺杂浓度的降低，有助于减小形成的电容器件的耗尽率。快速热退火氧化处理后对所述多晶硅表面进行清洗。

在所述多晶硅层上形成一介质层并在所述介质层上形成一导电层(S500)。所述介质层可以是氧化铝、氮化硅、氧化硅等高介电常数材料；所述导电层的形成步骤包括：在所述介质层上形成厚度为300埃的氮化钛(TiN)层；在所述氮化钛层上形成厚度为1000埃的多晶硅。

图13为本发明第三实施例的流程图。

如图13所示，提供一半导体衬底，在所述半导体衬底上形成有器件层，例如金属氧化物晶体管(MOS)。所述金属氧化物晶体管包括源极、漏极及栅极，在源极和漏极之间形成导电沟道。在所述形成有金属氧化物晶体管的衬底上沉积绝缘层并在所述绝缘层上刻蚀形成连接孔(S600)。

在所述绝缘层上形成第一多晶硅层(S610)。所述第一多晶硅层通过绝缘层上的连接孔与衬底上MOS晶体管的源极电连接，第一多晶硅层作为电容的下极板其形状可以根据电容器件的存储容量及尺寸决定，例如其形状可以是平板，沟槽或其组合。第一多晶硅层还可以在其表面形成半球颗粒状以增大电容极板的表面积。

对所述第一多晶硅层进行掺杂(S620)，掺杂的温度为600~800℃，时间为30分钟~3小时。掺入的杂质离子刻蚀可以是磷或硼，以在多晶硅层中形成多余的电子或空穴，而增加其电导率。

对所述第一多晶硅进行快速热退火氧化(RTO)处理(S630)。快速热退火的温度为700~1000℃，时间为5~60秒。该热氧化能够使掺入第一多晶硅层的杂质离子向第一多晶硅层内部移动，形成均匀分布；而且在所述第一多晶硅层表面形成一薄氧化层，该氧化层起到保护第一多晶硅层的作用，避免随后的清洗过程导致多晶硅表面掺杂浓度的降低，有助于减小形成的电容器件的耗尽率。

在所述第一多晶硅层上形成一介质层(S640)。所述介质层可以是氧化铝、氮化硅、氧化硅等高介电常数材料；

在所述介质层上形成第二多晶硅层(S650)。

对所述第二多晶硅层进行快速热处理(S660)。

本发明虽然以较佳实施例公开如上，但其并不是用来限定本发明，任何本领域技术人员在不脱离本发明的精神和范围内，都可以做出可能的变动和修改，因此本发明的保护范围应当以本发明权利要求所界定的范围为准。

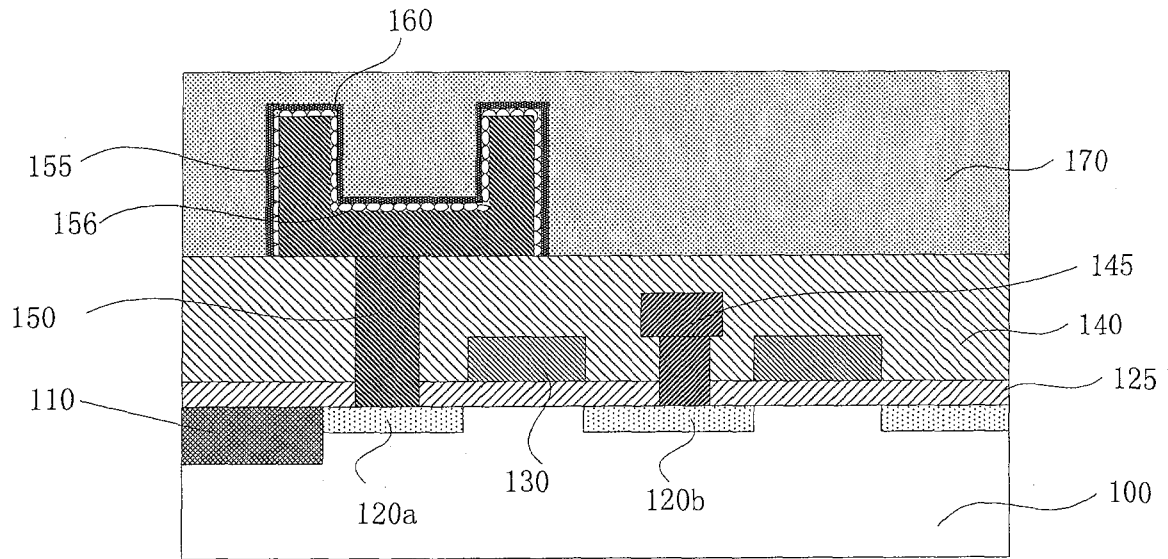


图 1

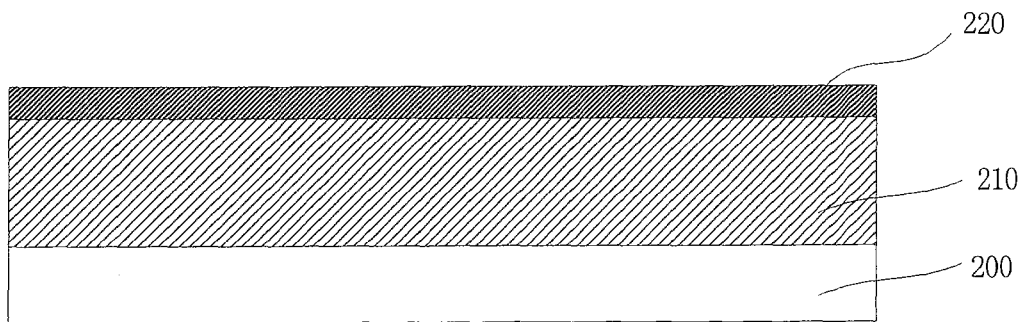


图 2A

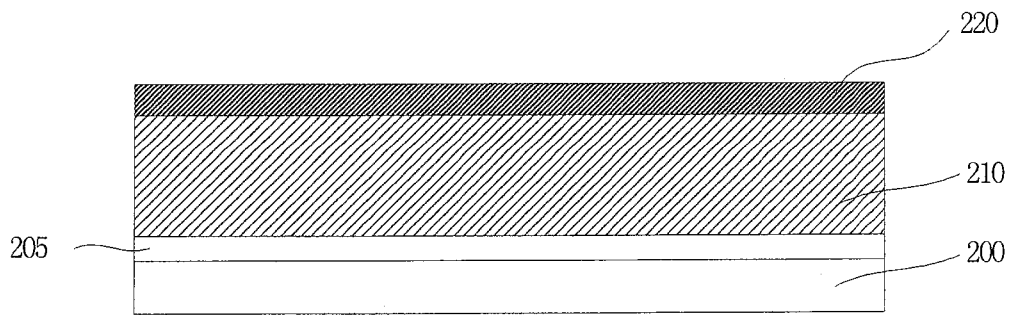


图 2B

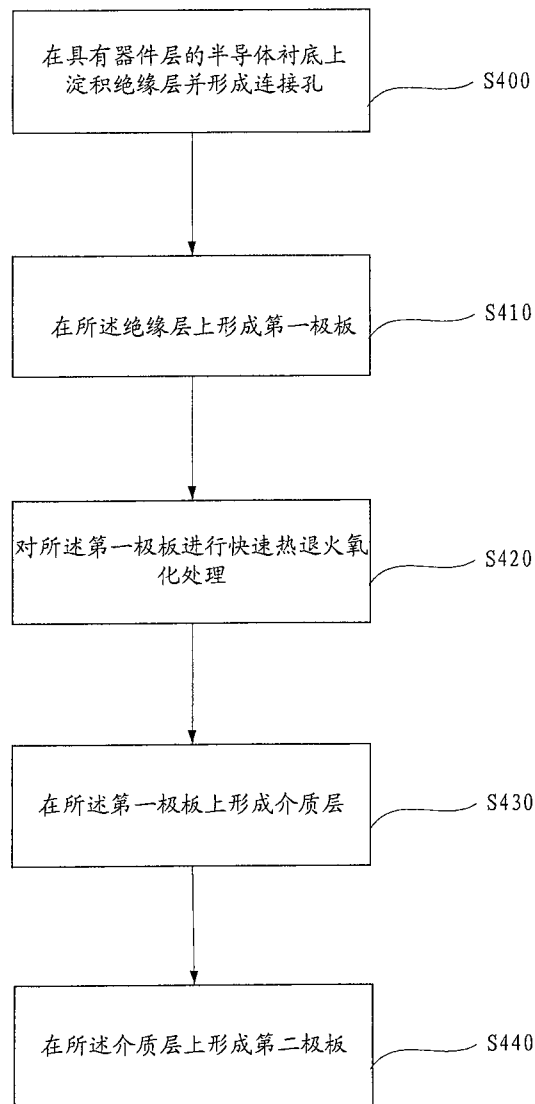


图 3



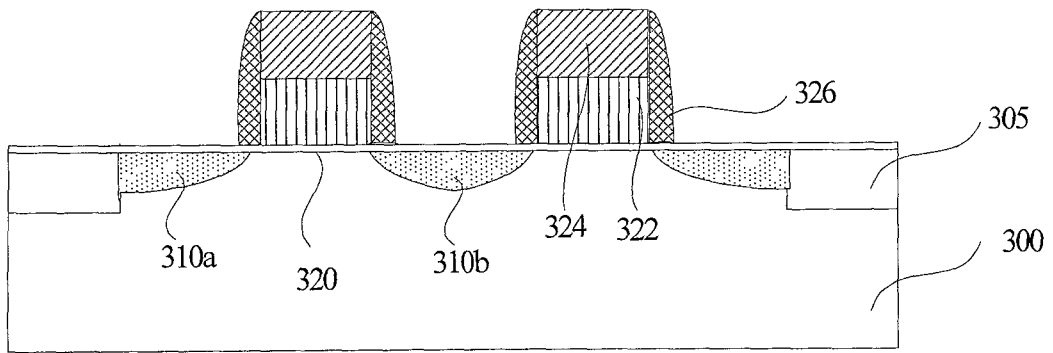


图 4

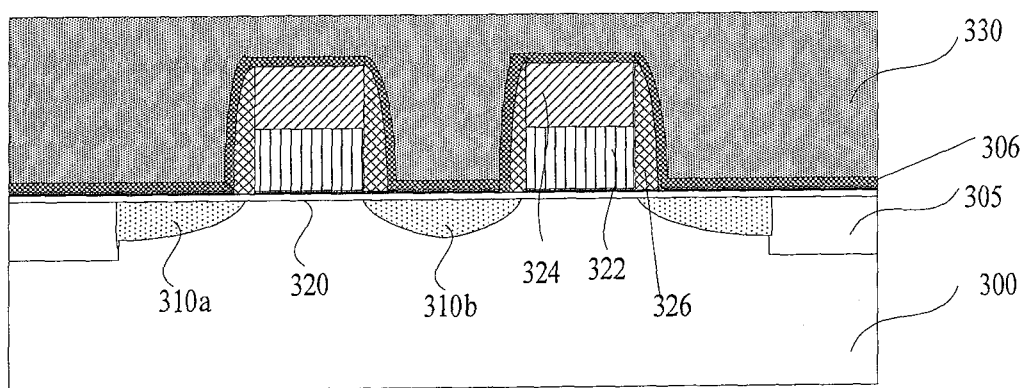


图 5

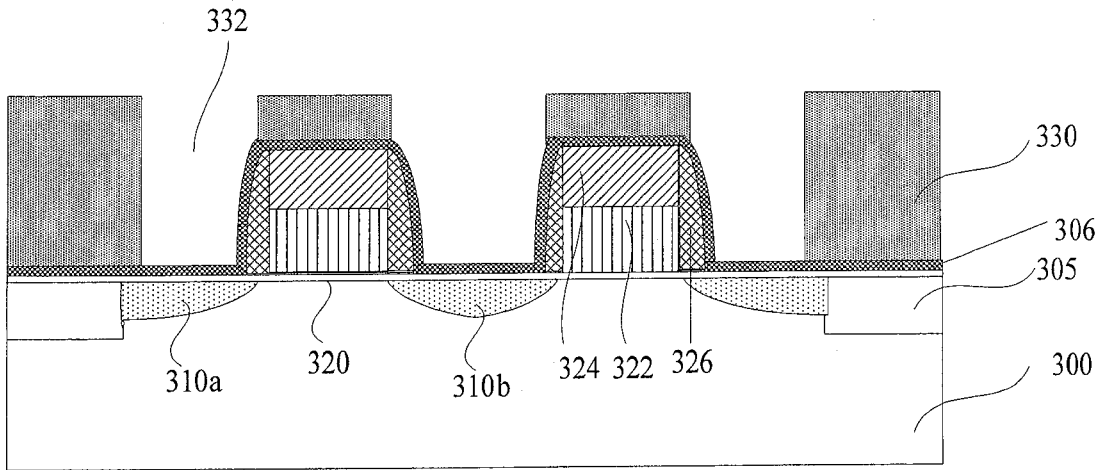


图 6

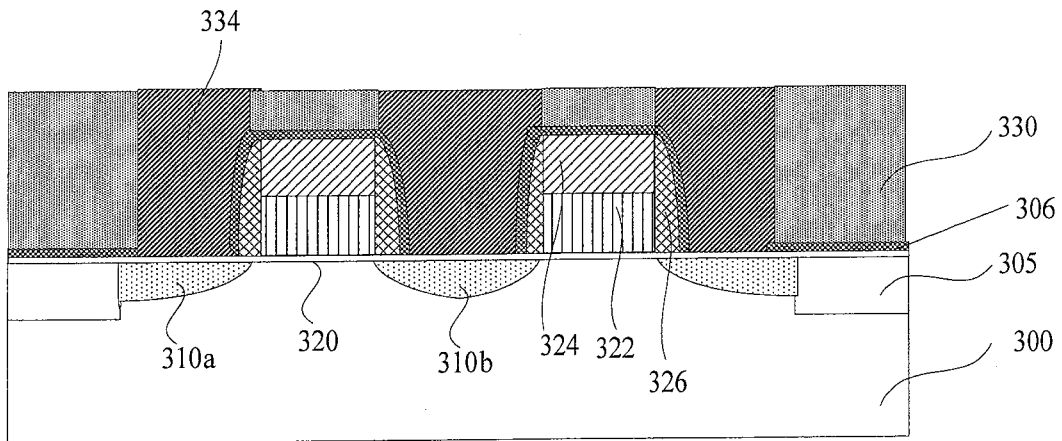


图 7

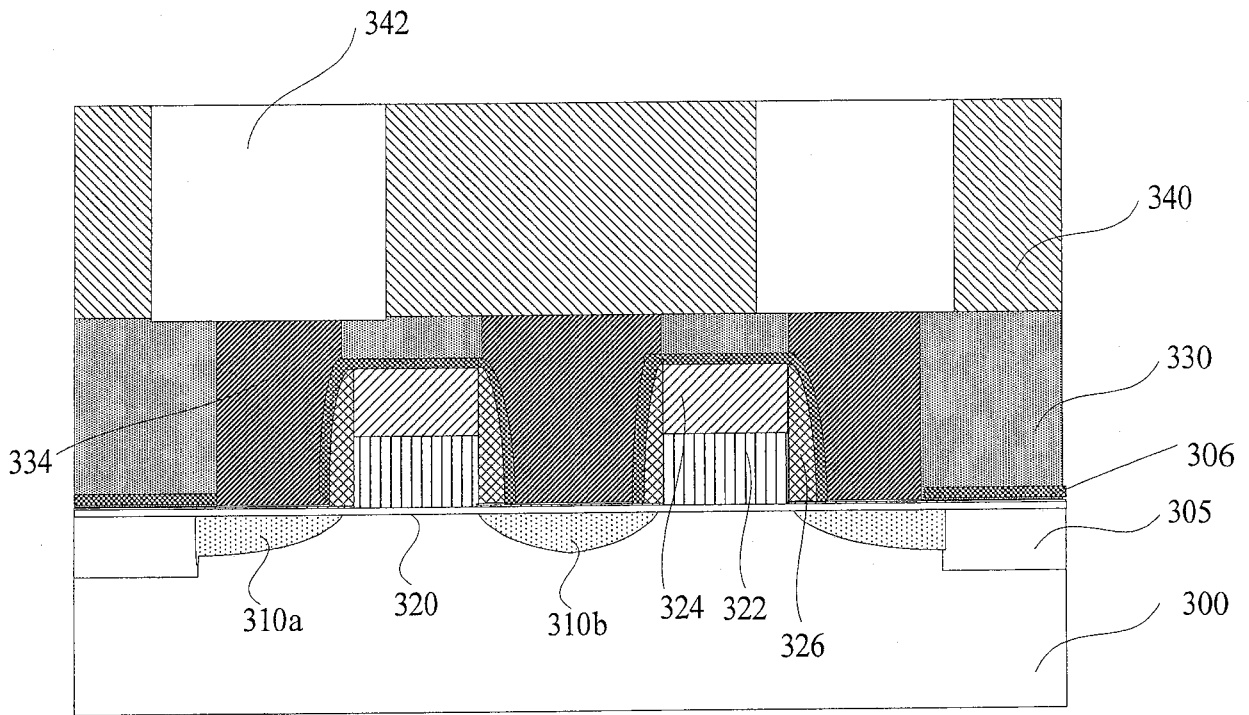


图 8

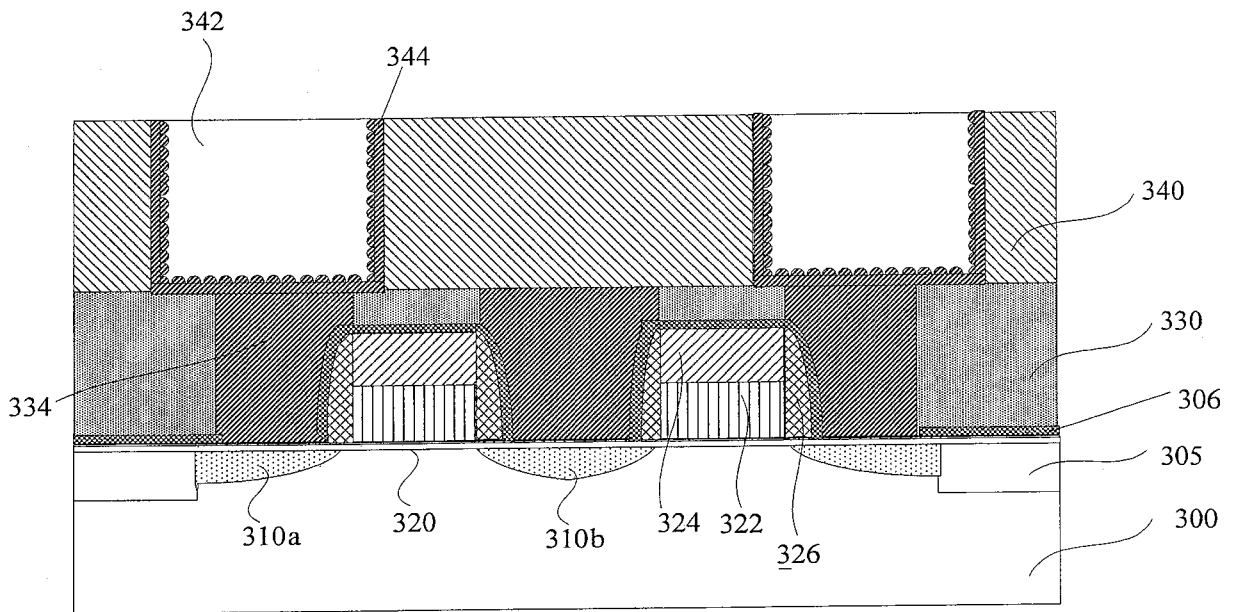


图 9

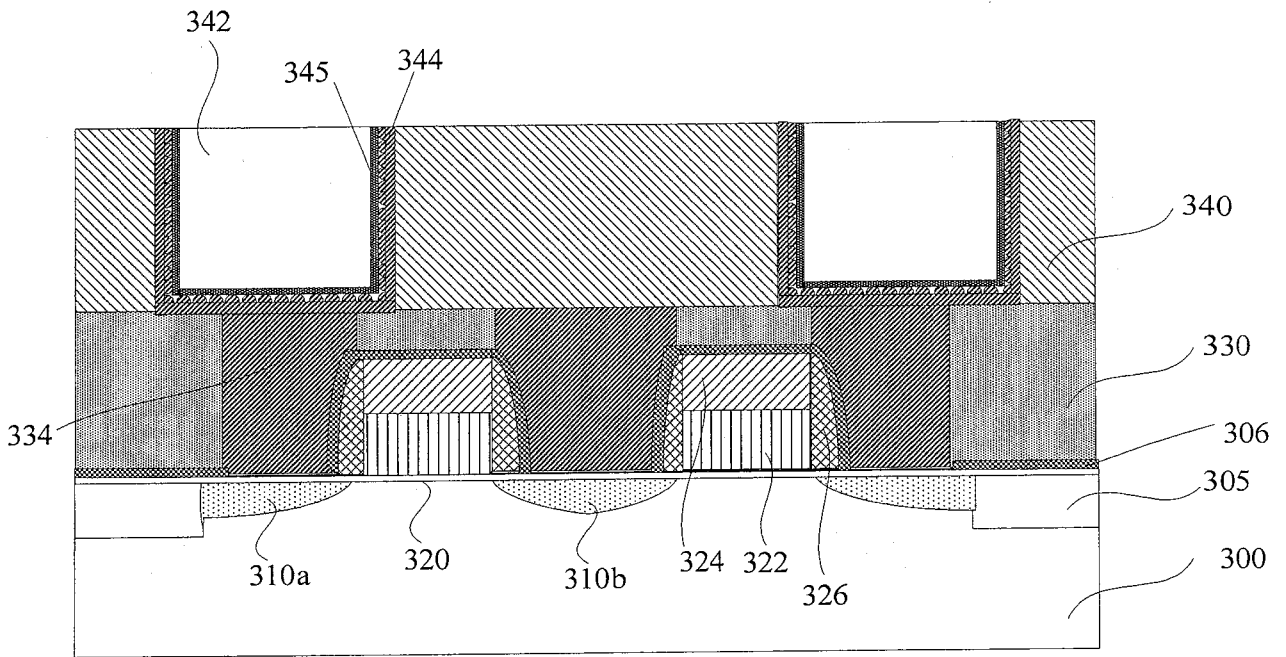


图 10

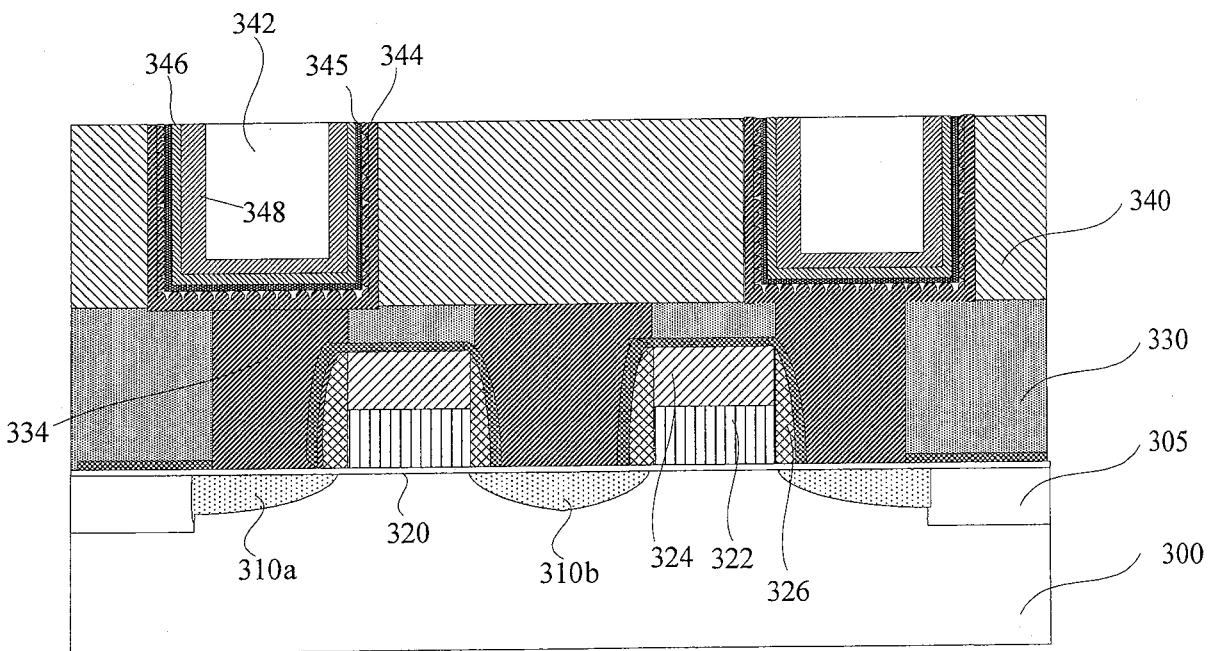


图 11

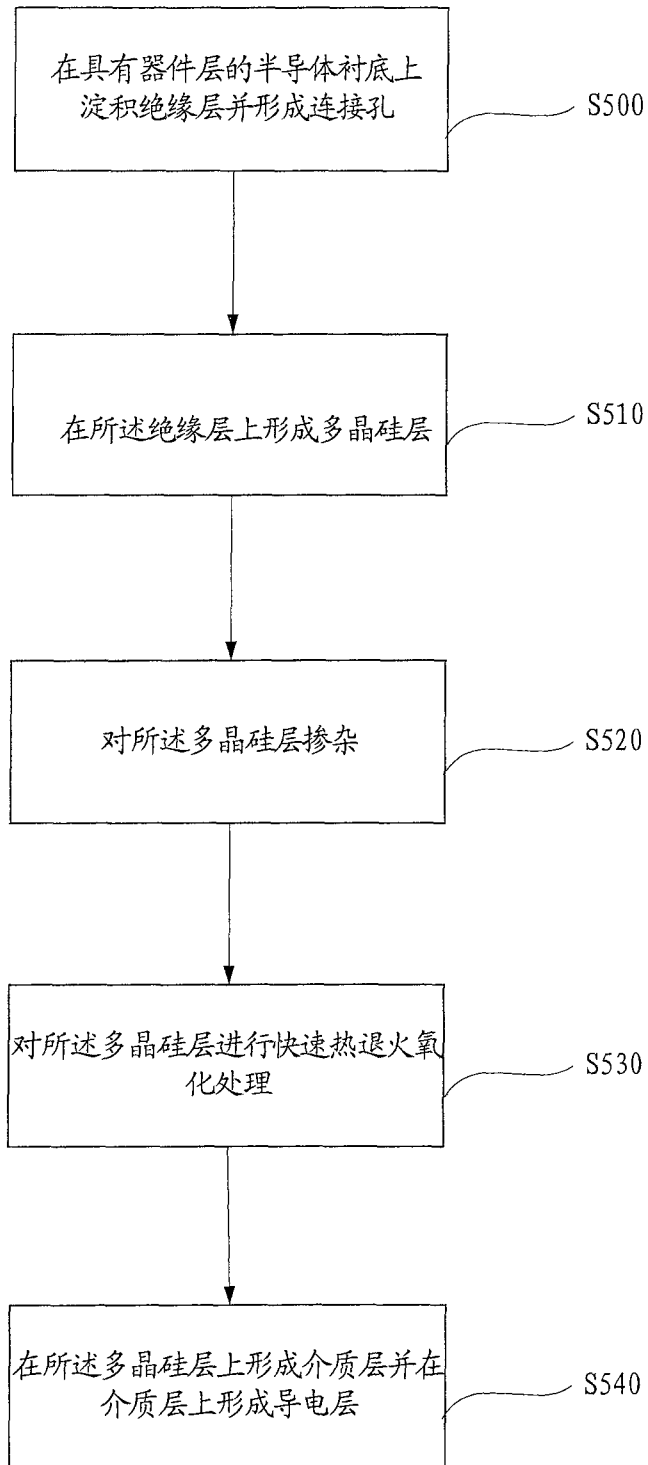


图 12

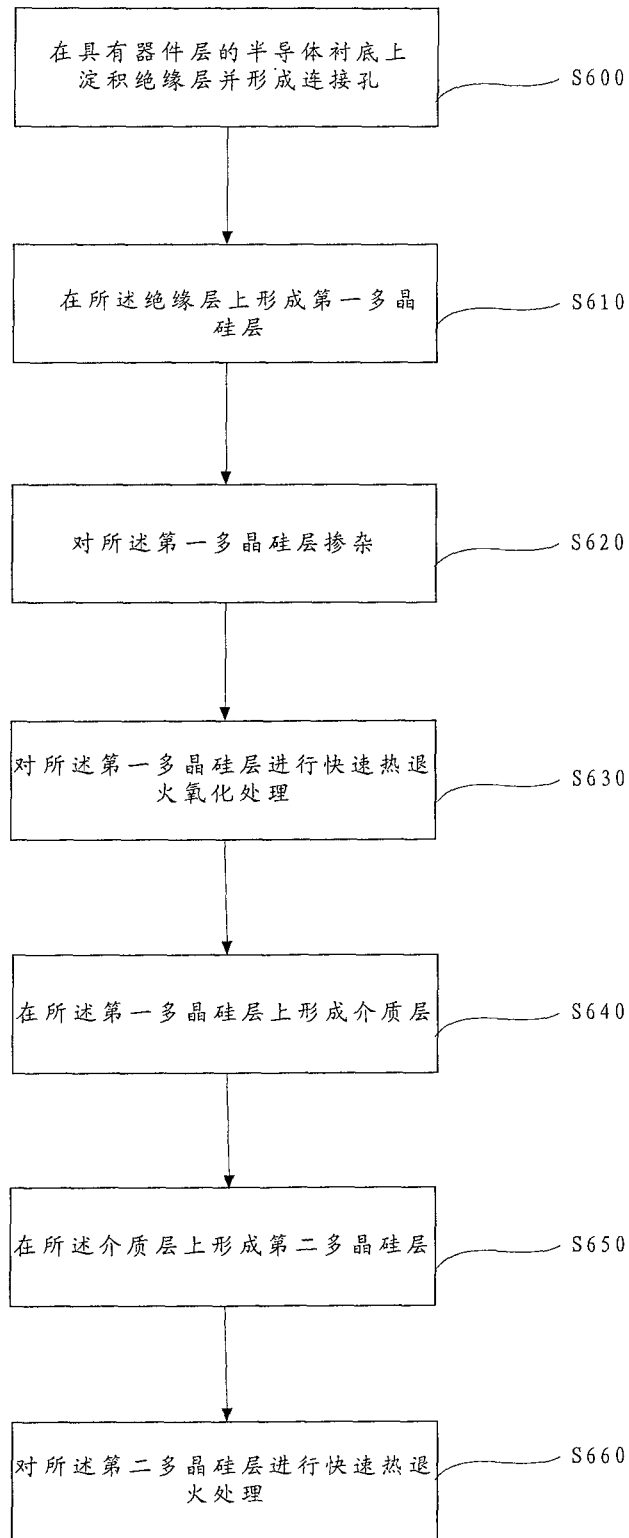


图 13