

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利说明书

专利号 ZL 00810491.3

G01R 31/02 (2006.01)

G01R 31/28 (2006.01)

H01L 21/66 (2006.01)

H05K 3/00 (2006.01)

[45] 授权公告日 2006年1月4日

[11] 授权公告号 CN 1235056C

[22] 申请日 2000.5.19 [21] 申请号 00810491.3

[86] 国际申请 PCT/JP2000/003204 2000.5.19

[87] 国际公布 WO2001/088556 日 2001.11.22

[85] 进入国家阶段日期 2002.1.17

[71] 专利权人 OHT 株式会社

地址 日本国广岛县

[72] 发明人 山冈秀嗣

审查员 宋丽敏

[74] 专利代理机构 北京纪凯知识产权代理有限公司

代理人 戈泊王刚

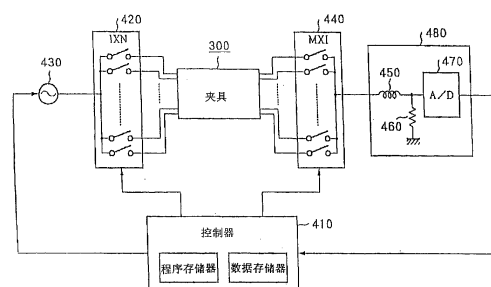
权利要求书 7 页 说明书 15 页 附图 11 页

[54] 发明名称

电路板导通检查装置、导通检查方法及导通检查用夹具

[57] 摘要

借助降低检查对象的电路阻抗而提高 SN 比的电路板导通检查装置及方法。在检查对象的基板状图形线两端子的一方，以非接触方式形成耦合电容，在该电容接续上接续电感(450)与导线。在另一方的端子，借助导线而以接触方式外加交流检查信号。如此形成电容、电感，图形线的共振电路，在阻抗下降的状态，检出输出信号。



1. 一种电路基板的导通装置，其具备有：

在具有第一端子与第二端子的基板上，设置图形线的基板，检查上述第一端子与上述第二端子之间导通状态的导通检查装置中，其特征在于：

以非接触的方式与上述的第一端子具有耦合电容而电容耦合的电容耦合装置；

与上述电容耦合装置的电容形成共振电路，而连接在上述电容耦合装置的电感性组件；

可与上述第二端子接触的探针装置；

与上述电感性组件连接的第一导线；

与上述探针装置连接的第二导线；

对上述第一导线与上述第二导线的任一端，输入含有交流成分的检查信号的信号输入装置；及

在上述第一导线与上述第二导线的任一另一端，具有检出上述检查信号输出的信号检出装置。

2. 一种电路基板的导通装置，其具备有：

具有第一端子与第二端子的基板上，设置图形线的基板，而检查上述第一端子与上述第二端子之间导通状态的导通检查装置中，其特征在于：

直接接触上述第一端子的探针装置；

与上述探针装置连接的电感性组件；

连接在上述电感性组件的第一导线；

以非接触的方式与上述第二端子具有耦合电容而电容耦合的电容耦合装置；

连接在上述电容耦合装置上的第二导线；

在上述第一导线与上述第二导线的任一端，输入包含交流成分的检查信号的信号输入装置；及

在上述第一导线与上述第二导线的任一另一端，具有检出上述检

查信号的输出的信号检出装置。

3. 一种电路基板的导通装置，其具备有：具有第一端子与第二端子的基板上，设置图形线的基板，而检查上述第一端子与上述第二端子之间导通状态的导通检查装置中，其特征在于：

以非接触方式与上述第一端子具有耦合电容而电容耦合的第一电容耦合装置；

以便与上述第一电容耦合装置的电容形成共振电路，而连接在上述第一电容耦合装置的电感性组件；

连接在上述电感性组件的第一导线；

以非接触方式与上述第二端子具有耦合电容而电容耦合的第二电容耦合装置；

在上述第一导线与上述第二导线的任一端，包含输入交流成分的检查信号的信号输入装置；及

在上述第一导线与上述第二导线的任一另一端，具有检出上述检查信号的输出的信号检出装置。

4. 一种导通检查用夹具，其在所定距离被分割开的第一端子群与第二端子群所设置的导通检查用夹具中，其特征在于：

在上述第一端子群的各个或是一个的第一端部上，连接导线，以便可以外加导通检查用的检查信号；

在上述第一端子群的各个或是一个的第一端部上，各自设置接触部，以便接触检查对象的基板；

在上述第二端子群的各个或是一个上，连接一个或是多个电感性组件；及

在上述第二端子群的各个或是一个的第二端部上，为了与上述的检查对象的基板的配线图形以非接触方式而形成耦合电容，而各自设置电极。

5. 根据权利要求1或2所述的电路基板的导通检查装置，其特征在于：上述电容耦合装置是与上述电感性组件连接的平板电极，以便

与上述第一端子之间形成电容，具有第一平板电极，该第一平板电极的一侧面向着上述第一端子而设置。

6. 根据权利要求3所述的电路基板的导通检查装置，其特征在于：上述第一耦合电容装置是与上述电感性组件连接的平板电极，以便与上述第一端子之间形成电容，具有第一平板电极，该第一平板电极的一侧面向着上述第一端子而设置。

7. 根据权利要求3所述的电路基板的导通检查装置，其特征在于：上述第二耦合电容装置是与上述电感性组件连接的平板电极，以便与上述第二端子之间形成电容，具有第二平板电极，该第二平板电极的一侧面向着上述第二端子而设置。

8. 根据权利要求1所述的电路基板的导通检查装置，其特征在于：上述探针装置是与上述第二导线连接，而在上述第二端子直接连接，并具有可取开自如的探针。

9. 根据权利要求2所述的电路基板的导通检查装置，其特征在于：上述探针装置是与上述第一导线连接，而在上述第二端子直接连接，并具有可取开自如的探针。

10. 根据权利要求1至3项中任一项所述的电路基板的导通检查装置，其特征在于：上述检查信号是交流信号。

11. 根据权利要求1至3项中任一项所述的电路基板的导通检查装置，其特征在于：上述检查信号是脉冲信号。

12. 根据权利要求1至3项中任一项所述的电路基板的导通检查装置，其特征在于：在上述的基板上铺设有多个图形线，各个图形线具有第一端子群与第二端子群，从上述第一端子群中选择进行导通检查的图形线的上述第一端子，以便将已选择的上述第一端子连接至上述的电感性组件，还具备有选择装置。

13. 根据权利要求 12 所述的电路基板的导通检查装置，其特征在于：上述的选择装置是具有多个模拟开关的多任务器电路。

14. 根据权利要求 13 所述的电路基板的导通检查装置，其特征在于：上述的多任务器还具有，对没有被选择的端子的输出予以接地的开关。

15. 根据权利要求 1 至 3 项中任一项所述的电路基板的导通检查装置，其特征在于：在上述基板上铺设有多个的图形线，各个图形线具有第一端子群与第二端子群，从上述第二端子群中选择进行导通检查的图形线的上述第二端子，以便将已选择的上述第二端子连接至上述的第二导线，还具备有选择装置。

16. 根据权利要求 15 所述的电路基板的导通检查装置，其特征在于：上述的选择装置具有多个模拟开关的多任务器电路。

17. 根据权利要求 16 所述的电路基板的导通检查装置，其特征在于：上述的多任务器还具有，对没有被选择的端子的输出予以接地的开关。

18. 一种电路基板的导通检查方法，其为：

具有第一端子与第二端子的基板上，设置图形线的基板，而检查上述第一端子与上述第二端子之间导通状态的导通检查方法中，其特征在于：

在上述第一端子上，使所定的电极接近而形成耦合电容，在上述电极上连接所定的电感性组件，上述电感性组件上连接第一导线，上述第二端子上连接第二导线，而形成上述的第一导线、电感性组件、电极、耦合电容、第一端子、图形线、第二端子、第二导线的共振电路的过程；

在上述第一导线与上述第二导线的任一端，外加包含交流成分的检查信号的外加过程；

在上述第一导线与第二导线的任一另一端，检出上述检查信号的输出的检出过程。

19. 一种电路基板的导通检查方法，其为：

具有第一端子与第二端子的基板上，设置图形线的基板，而检查上述第一与上述第二端子之间导通状态的电路基板的导通检查方法中，其特征在于：

在上述第一端子上连接感电性组件，在上述电感性组件上连接第一导线，在上述第二端子上，使所定的电极接近而形成耦合电容，在上述电极上连接第二导线，而形成由上述的第一导线、电感性组件、第一端子、图形线、第二端子、电极、耦合电容、第二导线的共振电路的过程；

在上述第一导线与上述第二导线的任一端，外加包含交流成分的检查信号的外加过程；及，

在上述第一导线与第二导线的任一另一端，检出上述检查信号的输出过程。

20. 一种电路基板的导通检查方法，其为：在具有第一端子与第二端子的基板上，设置图形线的基板，而检出上述第一与第二端子之间的电路基板的导通检查方法中，其特征在于：

在上述第一导线上连接的电感性组件，借由第一电极与第一端子以非接触方式而电容耦合，借由第二电极将第二导线与上述第二端子以非接触方式电容耦合，而形成上述的第一导线、电感性组件、第一电极、第一耦合电容、第一端子、图形线、第二端子、第二电极、第二耦合电容、第二导线的共振电路的过程；

在上述第一导线与第二导线的任一端，外加包含交流成分的检查信号的外加过程；及

在上述第一导线与第二导线的任一另一端，检出上述检查信号的输出检查。

21. 根据权利要求 18 至 20 项中任一项所述的电路基板的导通检查

方法，其特征在于：上述的检查信号是交流信号。

22. 根据权利要求 18 至 20 项中任一项所述的电路基板的导通检查方法，其特征在于：上述的检查信号是脉冲信号。

23. 根据权利要求 18 至 20 项中任一项所述的电路基板的导通检查方法，其特征在于：在上述的基板上，铺设有多个图形线，各个图形线具有第一端子群与第二端子群，从上述第一端子群中选择进行导通检查的图形线的上述第一端子，将已选择的上述第一端子连接至上述电感性组件。

24. 根据权利要求 18 至 20 项中任一项所述的电路基板的导通检查方法，其特征在于：进一步具有基准频率确定过程，上述基准频率确定过程，是在上述外加过程之前，对于所定的基准基板，一方面变更上述检查信号的频率，而一方面外加，以此确定上述基准基板的第一端子与第二端子间的图形线的共振频率的确定过程；

上述外加过程，

将此共振频率作为检查信号的频率，而在第一导线与第二导线的任一端外加者。

25. 根据权利要求 24 项所述的电路基板的导通检查方法，其特征在于：在上述确定过程中，事先基于上述电感性组件的常数确定的标准频率为中心的所定范围内，变动基准基板用的上述检查信号的频率。

26. 根据权利要求 24 项中所述的电路基板的导通检查方法，其特征在于：

在上述外加过程中，在上述确定过程所确定的频率为中心的所定范围内，变动检查对象的基板用的上述检查信号的频率。

27. 根据权利要求 1 至 3 项中任一项所述的电路基板的导通检查装置，其特征在于：还具备有检查信号的频率的变更装置。

28. 根据权利要求 1 至 3 项中任一项所述的电路基板的导通检查装置，其为，在具有第一端子与第二端子的基板上，设置图形线的基板，检查上述第一与第二端子间导通的导通检查装置中，其特征在于：

具有上述电容耦合装置的耦合电容的范围在 50fF 到 1pF 的传感器电极；

与上述传感器电极并联或串联连接的感电性组件，该感电性组件的常数在 20mH 到 25 μ H 范围内；及

上述信号输入装置可以纳入 5MHz~10MHz 范围内的基准频率而发振，并从该基准频率所定的范围内可变更的振动器。

电路板导通检查装置、导通检查方法及导通检查用夹具

5 技术领域

本发明是，例如，要检查具有微细的配线图形时，所用电路基板的导通检查装置、检查方法及检查时所使用的夹具。

背景技术

10 在检查电路板的方式中，有插销接触与非接触方式，为一般所知。

插销接触方式是，如图 1 所示，在检查对象的导体图形的两端，将插销探针，各自使其直接接触，在一端的插销探针放出电流，而在另一端的插销探针依检出的电压值，求出该导体图形的电阻值，而实
15 行两端间的导通检查。

此插销接触的方式，因使插销探针直接的接触，而具有高 SN 比的优点。

可是，反过来说，要检查精细间距的基板时，插销本身要直立很困难，又，因为要对目的图形使插销接触的决定位置也有困难。又，
20 因为要接触，而插销探针本身也难以保持初期的精确度，而也具有会发生因交换探针的运转费用的缺点。

一方面，非接触—接触并用方式是，如图 2 所示，使检查对象的导体图形的一端直接接触插销探针(或非接触通过电容耦合)，而外加包含交流成分的检查信号，在另一端，通过电容耦合而检出上述的检查
25 信号。

此非接触—接触的并用方式是，在图形线至少一端的端部，因不必要接触插销探针，所以可以将决定位置的精确度变粗，可以将插销探针对多数图形线共同化，可以削减插销探针的数量，又不必担心摩擦，因而可有效使用于图形间微细的基板。

30 但是，非接触—接触的并用方式因为耦合电容的值太小，阻抗太

高, (从数 $M\Omega$ 到数 $G\Omega$), 因此, 具有不能检出 $10\Omega - 100\Omega$ 程度的不良地方的缺点。

因而, 以往非接触—接触的方式, 虽然有许多优点, 但因为有阻抗太高的特性, 实际上, 插锁探针再怎样也不能直立, 而只能实施于非常狭隘的基板的情形, 因此, 插销探针与其夹具必须要具有高精度之点, 而成为非接触—接触并用方式的成本降低的阻碍。

发明内容

本发明的目的是, 在依非接触方式所形成的电容在基板上形成电路的振动使其共振, 借以降低该电路的阻抗, 不仅在高电阻的状态下, 在低电阻的导通状态也可检查的导通检查装置, 作此种提案。

本发明是, 在检查对象的图形的一端的端部, 使电极接近, 在此端部与电极间形成电容 C , 又, 将此电容 C 连接电感性组件 L 。在上述图形线的另一端的端部, 借由插销探针, 而外加包含交流成分的检查信号(频率 f)。

适当的调整 L , 降低共振电路的阻抗时, 例如, 下述(1)式成立时, 而调整 L 时是,

$$2f \cdot L = (1/2) f \cdot C \quad \dots\dots (1)$$

而成立, 所以变成

$$L = (1/42) \times f^2 \times C \quad \dots\dots (2)$$

换言之, 当设定(2)式的 L , 电路的阻抗会变成零, 输出电压 V 显示此时的最大值。使用作为基准的电路基板, (先确认没有断线的电路基板)而外加共振频率 f 时的输出电压 V , 使其为 V_R 时, 使用实际检查对象的电路基板时的输出电压 V_X , 预想电路会临近共振状态, 因此可预料会显示极大的值。

可以共振的使用频率 f_R 与电感组件 L 的关系是, 举例言之, 当电容耦合 C 的值是 10fF 的状况时,

如果 $f_R = 10\text{MHz}$ 则 $L = 25.3\text{kH}$, 或是

如果 $f_R = 10\text{MHz}$ 则 $L = 25\text{mH}$, 或是

如果 $f_R = 50\text{MHz}$ 则 $L = 1\text{mH}$, 或是

如果 $f_R = 100\text{MHz}$ 则 $L = 250\text{nH}$ 。

控制共振的因素有：输入的检查信号的频率 f ，耦合电容 C ，电感组件的电感 L ，例如，固定电极的大小，在测定时使接近距离呈一定的状况下，电容 C ，例如，可预想会变成大约 15fH 。此时，电感组件的值将为，

5 $250\ \mu\text{H}\sim 1\text{mH}$ 程度

而准备 $50\text{MHz}\sim 100\text{MHz}$ 程度的交流信号源，则实质上可以将阻抗成为零。

本发明的第一方面提供，在具有第一端子与第二端子的基板上，设置图形线的基板，检查上述第一端子与上述第二端子之间的导通状态
10 的导通检查装置中，其特征在于，其具备有：

以非接触方式与上述的第一端子具有耦合电容而电容耦合的电容耦合装置；

与上述电容耦合装置的电容形成共振电路，并连接在上述电容耦合装置的电感性组件；

15 可与上述第二端子接触的探针装置；

与上述电感性组件连接的第一导线；

与上述探针装置连接的第二导线；

对上述第一导线与第二导线的任一端，输入含有交流成分的检查信号的信号输入装置；及

20 在上述第一导线与第二导线的任一另一端，具有检出上述检查信号输出的信号检出装置。

电感性组件的安装位置可以有多种的变更。本发明的第二方面为具有第一端子与第二端子基板上，设置图形线的基板，而检查上述第一端子与上述第二端子之间的导通状态的导通检查装置中，其特征在
25 于，其具备有：

直接接触上述第一端子的探针装置；

与上述探针装置连接的电感性组件；

连接在上述电感性组件的第一导线；

30 以非接触的方式与上述第二端子具有耦合电容而电容耦合的电容耦合装置；

连接在上述电容耦合装置上的第二导线；

在上述第一导线与第二导线的任一端，输入包含交流成分的检查信号的信号输入装置；及

在上述第一导线与第二导线的任一另一端，具有检出上述检查信号的输出的信号检出装置。

- 5 在第一端子与第二端子的双方，也可以形成耦合电容。因此，本发明的第三方面还提供，具有第一与第二端子的基板上，设置图形线的基板，而检查上述第一与第二端子之间的导通状态的导通检查装置中，其特征在于，其具备有：

10 以非接触的方式与上述第一端子具有耦合电容而电容耦合的第一电容耦合装置；

以便与对此上述第一电容耦合装置的电容形成共振电路，而连接在上述第一电容耦合装置的电感性组件；

连接在上述电感性组件的第一导线；

15 以非接触方式与上述第二端子具有耦合电容而电容耦合的第二电容耦合装置；

在上述第一导线与第二导线的任一端，输入包含交流成分的检查信号的信号输入装置；及

在上述第一导线与第二导线的任一另一端，具有检出上述检查信号的输出的信号检出装置。

- 20 本发明的第四方面进一步提供，可由在所定距离被分割开的第一端子群与第二端子群所设置的导通检查用夹具而达成。此导通检查用夹具，其特征在于：

在上述第一端子群的各个或一个的第一端部上，可以外加导通检查用的检查信号，而连接着导线，

- 25 在上述第一端子群的各个或是一个的第二端部上，为了接触检查对象的基板，而各自设置接触部，

在上述第二端子群的各个或是一个上，连接一个或是多个电感性组件，

- 30 在上述第二端子群的各个或是一个的第二端部上，为了与上述检查对象的基板的配线图形以非接触方式形成耦合电容，而各自设置电极。

上述的课题可由本发明的第五方面提供的导通检查方法而完成。

该方法是，

具有第一与第二端子的基板上，设置图形线的基板，而检查上述第一端子与第二端子之间的导通状态的导通检查方法，其特征在于，

5 其具备有：

在上述第一端子上，使所定的电极接近而形成耦合电容，在上述电极上连接所定的电感性组件，上述电感性组件上连接第一导线，上述第二端子上连接第二导线，而形成上述的第一导线、电感性组件、电极、耦合电容、第一端子、图形线、第二端子、第二导线的共振电路的过程；

10 在上述第一导线与第一导线的任一端，外加包含交流成分的检查信号的外加过程；及

在上述第一导线与第二导线的任一另一端，检出上述检查信号的输出的检出过程。

15 此外，为了达成此目的，本发明的第六方面还提供，在具有第一与第二端子的基板上，设置图形线的基板，而检查上述第一与第二端子之间的导通状态的导通检查方法，其特征在于，其具备有：

在上述第一端子上连接电感性组件，在上述电感性组件上连接第一导线，在上述第二端子上，使所定的电极接近而形成耦合电容，在上述电极上连接第二导线，而形成由上述的第一导线、电感性组件、第一端子、图形线、第二端子、电极、耦合电容、第二导线的共振电路的过程；

20 在上述第一导线与第二导线的任一端，外加包含交流成分的检查信号的外加过程；及

25 在上述第一导线与第二导线的任一另一端，检出上述检查信号的输出的检出过程。

此外，为了达成此目的，本发明的第七方面进一步提供，在具有第一与第二端子的基板上，设置图形线的基板，而检查上述第一与第一端子之间的导通状态的导通检查方法，其特征在于，其具备有：

30 在第一导线上连接的电感性组件，借由第一电极与第一端子以非接触方式而电容耦合，借由第二电极将第二导线与上述第二端子以非

接触方式而电容耦合，而形成上述的第一导线、电感性组件、第一电极、耦合电容、第一端子、图形线、第二端子、第二电极、第二导线的共振电路的过程；

在上述第一导线与第二导线的任一端，外加包含交流成分的检查
5 信号的外加过程；及

在上述第一导线与第二导线的任一另一端，检出上述检查信号的输出过程。

如比较仅具有耦合电容的习知例与上述的构成时，没有设置电感 L 的情形，例如，耦合电容 C 为 10fF，使用的频率为 10KHz 时，电路的
10 输出阻抗是，

$$\begin{aligned} 1 / (2 f c) &= 1 / (2 \times 3.14 \times 10^3 \times 10^{-15}) \\ &= 1.6 \text{G} \Omega \end{aligned}$$

几乎不可能测定其图形的电阻值。频率 f 为 100MHz 时，阻抗是

$$\begin{aligned} 1 / (2 \times 3.14 \times 10^6 \times 10^{-15}) \\ 15 \quad \quad \quad = 15.9 \text{K} \Omega \end{aligned}$$

虽可以下降，但将频率上升为如此高的频率，以成本来看是不实际的。亦即，重要的是选择最适合的频率。

在此，特别是根据本发明的第八方面再提供的导通检查的方法，其特征在于：

20 还具有基准频率的确定过程，上述基准频率的确定过程是，在上述外加过程之前，

对于所定的基准基板一方面变更上述检查信号的频率，而一方面外加，以此确定上述基准基板的第一端子与第二端子的图形线之间的共振频率的确定过程；

25 上述的外加过程是，

将此共振频率作为检查信号的频率，而在第一导线与第二导线的任一端外加。

上述频率的变更范围必须要事先决定。特别是，根据本发明的第九方面提供的，在上述确定过程中，事先根据上述电感性组件的常数确定的标准频率作为中心的所定范围内而变动基准基板用的检查信号的
30 频率，如此为特征。

基准的基板与实在检查对象的基板会有差异，此差异可能会使检出信号产生外观不同的状况。为了补偿此误差，本发明的第十方面提供的方法是，

在上述外加过程中，在上述确定过程所决定的频率作为中心的所
5 定范围内，变动检查对象基板用的检查信号的频率。

附图说明

- 图 1 是以往例的接触式检查装置原理的构成图；
图 2 是以往例的非接触式的检查装置的原理构成图；
10 图 3 是本发明的实施方式的检查装置的原理构成图；
图 4 是本发明的其它实施方式的检查装置的原理构成图；
图 5 是本发明的再其它实施方式的检查装置的原理构成图；
图 6 是在实施例装置所使用的一例的检查对象基板的外观俯视图；
图 7 是在实施例装置所使用夹具的外观图，包含侧视图与俯视图；
15 图 8 是实施例装置的系统构成图；
图 9 是实施例装置的整体的控制顺序说明的流程图；
图 10 是实施例装置的整体的控制顺序说明的流程图；
图 11 是实施例装置中探索峰值动作说明图；
图 12 是变形例的检查装置一部构成的方块图；
20 图 13 是其它实施方式的电感组件 L 与耦合容 C 的连接关系图；
图 14 是检查对象的基板的具体例图；
图 15 是为检查图 14 的基板的传感器电极板的构成图，包含正面
图及侧剖面图。

25 具体实施方式

图 3 为显示本发明较佳的实施形态的动作原理的说明图。

100 是检查对象的电路基板，在其表面有图形线 101 的布线。

图形线 101 具有两个端部 102、106，原理上，端部 102、106 的长度与齿距均不拘。在图形 101 的端部 102，接触着插销探针 103，(原理
30 上，探针 103 在端部 102，以非接触作电容耦合也可以)而包含交流成分的检查信号被外加在此探针 103。

在图形线 101 端部 106 的旁边，配置着电极 107 在电极 107 与端部 106 之间，形成空间 105，而该空间形成电容 C。电极 107 连续地连接至电感 L，而监视此电感 L 的输出电压 V。

以检查对象的基板，将输入检查信号的频率 f，选择分布常数电路不成立的值 f_0 的情形时，降低电路阻抗的条件是，与(2)式一样

$$L=(1 / 42) \times f_0^2 \times C \dots (3)$$

而选择电感 L。

如图 3 所示，将电感 L，是设置在电极 107 侧，或是设置在插销探针 103 侧，并不重要。因而，在图 3 中，将电感 L 设置在插销探针 103 与交流电源 104 之间也可以。又，在图 3 中，将电极 107 移动到交流电源侧也可以。此样变形的实施例如图 4 所示，电极 107 被移动到交流电源侧。图 4 的例子中，电容 C 与电感 L 串联连接，因此(2)式或是(3)式成为降低阻抗的条件。

另外变形的实施例如图 5 一样，在图 3 的实施例的插销探针侧，更加设置电极 108(耦合电容 C_1)。将电极 107 的耦合电容作 C_2 时，考虑到耦合电容，将电感 L 从

$$L=(1 / 42) \times f_0^2 \times [(C_1 C_2) / (C_1 + C_2)] \dots (4)$$

中选择。因为耦合电容 $(C_1 C_2) / (C_1 + C_2)$ 比各个电容 $(C_1 C_2)$ 减少，所以图 5 的实施例与图 3 的实施例比较起来，只要使用同一电感 L 时，虽然使用频率 f 必须提高，但电极 108 侧也可以得到不须要高精确度位置决定的效果。

又，图 4 的实施例与图 5 的实施例中，将检查信号的输入侧与输出信号的监视侧，设在那一边均可随意。

[实施例]

以下对上述实施例更进一步具体化的实施例的详细说明。

此实施例是，用来检查被布线有多个微细间距图形线的电路基板的检查装置。

图 6 是，显示检查对象的电路基板 200 的一例。即是，此电路基板 200 被布线有多个图形线，要检查各个图形线的导通状态是实施例检查装置的目的。在图面上，基板 200 从左侧到右侧布线有图形线，基板的左侧相邻图形线间的间距被作成可使插销探针可以直立的程

度。又，基板 200 右侧相邻图形线的间距被作成使相邻图形线的两个电极呈互相不接触程度的间隔。

图 7 是专门用于图 6 的电路基板 200 所作成的夹具 300 之例。

使用专用的夹具是因为检查对象的基板有千差万别。即是，每个
5 基板图形线的形状与间距的间隔都不同，因此，将插销探针或电极对于各个图形线，判断其是否可以设置，对于每个基板都不同。检查信号的输入侧，如果不能设置插销探针时，则不得不使用图 5 的方式，如果对各个图形线不能设置电极时，则对多个图形线，则不得不采用设置共通电极的方式。因而，插销探针的数量或配置的位置，还有，
10 电极的数量或配置的位置也变成千差万别，因而，从操作的效率化观点而言，则使用基板的专用夹具。

参照图 7，夹具 300 是，例如，以丙烯酸板等构成本体，并配合检查对象基板 200 的形状而制成。在图 6 例子的基板 200 专用夹具 300 的本体上，设置着以弹簧附势而有多个插销探针 310(尖端呈不会伤害到
15 基板程度的尖锐化)设在夹具 300 的左侧，在右侧则是各个图形线所设的电极 350，在其所定位置上被设置。各个插销探针 310 或电极 350 与导线相连接。

图 8 是显示检查系统 400 的构成方块图。

此检查系统 400 是使用上述夹具 300 之例。控制器 410 是依照本
20 系统全体的次序与控制程序来控制。即，控制器 410 是控制包含产生检查信号的电路，一对 N 多任务器、M 对 1 多任务器、电感 450 与电阻 460 与 A / D 转换器 470、配接器 480。

图 8 显示的系统是，因为以图 6 的电路基板作为对象，多任务器
25 420 输入检查信号，而分配给 N 个模拟开关。N 个模拟开关只须要基板 200 的插销探针的数量。多任务器 440 是选择 M 个(输出插销的数量相同，一般是 $M=N$)模拟开关输出的任一个，输出到配接器 480。

配接器 480 具有，对每个检查对象的基板具有固有的电感 450 与电阻 460，因而成为可拆卸的配接器。

其次参考图 9、图 10 来说明本检查系统的控制顺序。

30 此控制顺序是从测定基准工件(确认没有断线等的不良工件)开始，测定基准工件的各个图形线的阻抗等(图 9 的控制顺序)，计测检查对象

的工件的阻抗，依被检查工件的阻抗与基准工件阻抗的比较，而实行检出(根据检出将不良基板除外)不良的地方(断线及短小等)。

在图 9 的步骤 S2 中，设定基准工件。在步骤 S4，对此基准工件设定夹具 300。依此设定，在夹具设置的多个电极会对检查对象图形线的端部作非接触接近。在步骤 S6，将计算器 N 与计算器 M 初始化为 1。

步骤 S8 是设定成从受信器 430 来的检查信号频率以基准频率 f_0 的一 10%，即是，

$$(1 - 1/10) \cdot f_0 = (9/10) \cdot f_0。$$

步骤 S10 是，设定多任务器 420 与 440，依计算器 N，M 选择的图形线外加频率 f_0 的检查信号。此时，只有计算器 N 所指定的模拟开关会开着(ON)，其它开关在接地侧被分路。又，在多任务器 440，只有计算器 M 所指定的模拟开关会开着(ON)，其它开关在接地侧被分路。因此，第 N 个模拟开关会开着(ON)，检查信号在值 N、M 所指定的图形线被外加，该线的输出信号，借由多任务器 440 的第 M 个模拟开关而输入配接器 480。

从配接器 480 所检出的图形线 NM 的输出信号 V_{NM} ，被步骤 S12 所测定，而在控制器 410 所定的内存存储。

步骤 S14 只对检查信号的频率 Δf 增加。依此增加的频率的检查信号，在步骤 S12，计测输出的电压。依此操作在步骤 S16 中，反复使频率 f 超过 $11/10 \cdot f_0$ 为止。借助重复步骤 S12 到步骤 S16 而得到多个测定值 V_{NM} ，如图 11 所示，料想有峰值的显示。在此时，将输出信号值作为 V_{RNM} (添加字 R 是表示基准)，频率作为 f_{RNM} ，而存储在内存。在步骤 S22 中，从基准信号值 V_{RNM} 探求该电流经路 NM 的阻抗 Z_{RNM} 。

依从这些步骤 S8 到步骤 S24 的反复操作，对于任意图形线 NM，可以得到，提供基准信号值 V_{RNM} 的基准频率 f_{RNM} 与该电流经路 NM 的阻抗 Z_{RNM} 的组合。这些资料作成一组，而被存储在内存，而由因子 NM 可以从内存取出。

从第一控制顺序实施对检查对象的工件的测定。即，在步骤 S30 设定检查对象工件。步骤 S32 是将夹具设定在该工件。步骤 S34 是将计算器 N、M 初始化。步骤 S36 是从上述的内存读出基准频率 f_{RNM1}

与基准阻抗 Z_{RNM} 的组合。步骤 S38 是对于对象基板的 NM 图形线外加，该基准频率 f_{RNM} 的检查信号。步骤 S49 由计测从该图形线的输出信号 V_{NM} ，而计算出电流经路 NM 的 Z_{XNM} 。步骤 S42 是将该工件的阻抗 Z_{NM} 根据

$$5 \quad Z_{NM} = |Z_{XNM} - Z_{RNM}|$$

而计算。步骤 S44 是判断，在步骤 S42 计算出的阻抗 Z_{NM} 是否有超过所定的阈值 TH_{NM} 。阻抗太大超过阈值时，判定该电流 NM 是不良品(步骤 S46)没有超过时，则判定是正常。

从步骤 S36 到步骤 S52 是实施对于全电流的经路作上述的判定。

10 基板的正常 / 不良的判定是，只要其中有一个不良的电流经路存在时(也不限于此)，则判定该基板是不良品。

(其它的实施方式)

上述的实施例，如图 3 等所示，作为电感组件的线圈(1)是，虽对着电极与电路基板之间所形成的耦合电容(C)而串联连接，但如图 13
15 一样，对着 C 并联连接 1，而测定与 C 的接地间的电压也可以。依该连接方法，可以提高共振强度，以图 8 的系统构成，实质上也可以完全一样的采用。图 9、图 10 的控制顺序。

又此时因为要提高共振强度，而要除去电流检出电阻。又，与上述的实施方式一样，使用基准基板，对于各种的经路，事先要取得相
20 关的输出电压与电阻值。

(传感器的具体例)

在图 5，图 6 所示的传感器(sensor)的形状是概念化的，通常，较佳者是，传感器电极的形状可配合对象经路的形状。在图 14 中显示检查对象的电路基板 500 的一例。

25 在图 14 中，以虚线表示的 501，是在将来的检查对象的基板中，应该实装的电子装置(LSI 等)。在该基板 500 上面，电子装置 501 的输入插销(未图标)，设置着将来应该被连接的经路图形 500a、500b、500d、500e。

30 在图 15 中，表示为了实施检查上述经路图形 500a... 等传感器装置 600。即，在图 15 中，传感器电极板本身的一个是呈切欠部的 = 形的导电板 620。导电板 620 是被接地电极板 600 所围住。又，= 形形

状的传感器电极板 620 的内部呈切欠部, 在该切欠部的内部, 同样形成接地电极板 630。=形形状的传感器电极板 620 的一个呈切欠部在 640, 而具有 C 字状的形状。切欠部 640 与接地电极板 601、630 相同, 因为要保持接地电位, 而形成电极板 610、630 的连接线路。因此, 传感器电极板 620, 被作为屏蔽(shield)的机能, 而被接地电极板 610 与 630 夹在里面。

线圈 1 如图 15 所示, 被设定在传感器 620 与输出端子线 650 之间。

上述的传感器组件(sensor assembly) 600 是, 接近设在上述检查对象电路基板 500 的图形经路 500a..... 的面侧。图 15 的例子是, 因为图形经路 500a..... 设置在基板 500 的下面, 所以传感器组件 600 接近图 15 的下面。图 15 中, 700 是传感器组件 600 的基板, 设置有传感器电极的相对侧(图 15 的例子是下侧)所设置的屏蔽板。该屏蔽板 700 具有与传感器的接地电极板 610 实质相同的大小, 如图所示, 在其一个设置有切欠部 730。该切欠部 730 实质上与传感器 620 的图形一致。即, 关于传感器电极板 620 是与传感器在同一面, 而通过接地电极板夹住才发挥屏蔽的效果, 在相对侧为了对应上述接地电极板 610、630, 而设置屏蔽板 710, 720, 对应传感器电极板 620, 未设置有屏蔽板, 而提高 S / N 比。

又, 将传感器 620 略呈为=形(或者是 C 字形形状)是因为, 如图 14 所示在检查对象基板上, 经路图形 500a.... 的多个端部形成有=形的边而排在一起。因而, 检查对象的经路图形端部的分布, 当任意挑选形状时, 则制成可配合分布形状的传感器电极板形状。例如, 多个经路图形 500a.... 的端部, 全体, 例如沿着三角形各边分布的状况下, 则将传感器电极板的形状制成具有可确保耦合电容 C 程度的幅度, 而具有沿着上述三角形各边的带形状即可。

从上述实施方式的说明可明白, 本检查系统的重点是, 使其发生共振状态, 而降下电路全体的阻抗, 以此提高输出电压的水准。为了产生共振状态, 必须要满足所定的条件, 对其条件的影响因素为,

●耦合电容 C(即, 经路图形的线幅, 传感器电极板的面积. 幅度, 图形电极之间距离)

●电感常数 L

●外加频率

等。显然，因为频率 f 可电气电子容易变更，如在上述实施方式所采用，要探求其共振点是较佳的。但是，因为耦合电容 C 的值一般较小，在共振状态虽可得高频率，但对于高共振点会使检查系统全体的动作不安定与漏信号，所以使用过度的高频率 f 是较不佳的。

又，会给予耦合电容 C 影响的检查对象基板的经路图形的线幅与长度，一般不允许作变更。因此，应被建议的系统的设计方法是，

I: 首先，检查对象基板的经路图形的线幅与长度，还有考虑到传感器电极的大小。面积，使其可以收容 $50\text{fF}\sim 1\text{pF}$ 程度的耦合电量 C ，而设计传感器电极。

II: 其次，共振频率，即，为要可收纳发信器的基本频率在 $5\text{MHz}\sim 10\text{MHz}$ 的范围内，而确定电感组件的值。根据实验，较佳的电感组件是 20mH 到 $25\mu\text{H}$ 的范围。

依以上的设计方法而设计的检查系统是，系统全体的高周波都很安定，又可以很容易的找到最佳的共振点。

(变形例)

M-1: 对于上述的实施方式的检查系统，从第一实施方式到第 3 实施方式的任一个检查原理，均可适用。

M-2: 在上述的实施例，依基准工件而探求基准频率时，以标准频率 f_0 的 $\pm 10\%$ (作为 $\pm \delta f$) 的范围而变动，检出峰值后，并不限于该变动范围 δf 。

例如，连续测定对象的检查基板如涉及多个时，而基准频率的变动幅度太大时，为了探求峰值的变动幅度 $\pm \delta f$ 必须要变大。因而，要连续的测定多个基板，或是一个基板的多个图形线而预定基准频率会有很大的不同时，必须要事先取得很大的变动幅度 $\pm \delta f$ 。但是，要取得很大的变动幅 $\pm \delta f$ ，检查时间必须要增加，而须要考虑此点才作决定。

M-3: 在上述的实施方式中，对多个电流经路(图形线)虽可各自设置电极，但本发明并不限于此。特别是，输出侧的图形的线间的间距狭小时，对着多个图形线，则必须要设置共通的电极。如此，则可减少电极的数量，而减少夹具以高精确度的决定位置的必要性。

图 12 是显示一个检查基板的全部图形线以两个电极 107a, 107b 作检查状况的构成。对着各个电极须要一个模拟开闭。

图 12 的例子是, 因为电极 107a 涵盖的图形线的基准频率与电极 107b 涵盖的图形线的基准频率不相同, 所以各自设置电感 450a、450b。
5 当预想基准频率不会有太大的不同时, 则可以减少到只有一个电感, 在一个的状况下, 与上述实施例同样, 可以将该电感与图 12 不同而移动到配接器。

M-4: 电感 L 的个数是依使用频率 f 而定。频率 f 太高时, 电感的设置位置较佳者是充分接近检查对象的基板。因而, 在该情形下将同值的多个电感必须放在多任务器 440 中, 在模拟开关的全段的各个位置。
10

M-5: 上述的实施方式与实施例中, 虽为了使共振状态出现, 而变化频率 f, 但是本发明并不限于此, 例如, 变更耦合电容 C 或电感 L 亦可。

15 例如, 要变更电感的状况时, 将多个分接的电感芯片, 直接安装在配接器 480 内, 或是多任务器 330 内, 或是电极近旁。

耦合电容 C 变更的必要性是, 例如, 电极的大小, 在分散的状况时, 对于多个图形线(多个电流经路), 可以使共振的频率成为一致。

M-6: 电感 L 的值应该按照使用的发信器频率而决定。在本发明中
20 重要的是, 在共振状态中测定阻抗, 只要可以得到共振状态的限度内, 即使变更频率 f, 或变更耦合电容 C, 或变更电感 L, 均可达成。但是, 上升频率对全部的电路基板会增加漏出电流, 而发生测定精确度下降的问题。因此, 为了不上升共振频率而得到共振状态, 应该将电感 L 的值放大。在上述的实施例中, 是将共振频率设定约 5MHz。

25 又, 因为要变更共振状态, 也可以变更耦合电容。在此状况, 因变动电极的大小而变更耦合电容 C 并不适当, 所以, 例如除了电极很大而由于电极的耦合电容也很大, 而成为共振过大的情形以外, 为了避免共振振幅而必须用衰减用的电容器 C_x 串联设在 C_0 上。

M-7: 在上述实施例中, 是将频率依步骤 S12 到步骤 S16, 在 ± 10
30 % 的范围内变更之间, 而可以发现峰值为前题。实际上, 也有未能发现峰值的状况, 因此, 以图 9 的流程图建议如次的变形。

即，一个变形例是，不是检出峰值，而赋与±10%的区间内最大值的频率视为共振点，以该频率为基准频率。

第二变形例是，峰值，即，未能发现极大值的状况时，一直到发现极大值为止，如扩大变动范围一样而变更步骤 S16。

- 5 M-8: 在上述实施例检查对象，工件的检查顺序(图 10)中，使用基准工件，而得到基准频率 f_{RNM} 。这是因为，基准工件与实际的检查工件在装置各自的夹具时，未发生位置偏差而作为前提。但是，实际上要作到完全没有位置偏差是会有困难的情形。陷入此状况时如不考虑
- 10 修正位置的偏差，由于位置的偏差而增加阻抗(表面上的增加)会有因图形线的不良而增加阻抗的错误判断的可能性。因此，建议如次变形的控制顺序。

即，对于基准工件可适用的检出峰值的顺序，对于实际工件的检查也予以适用。具体是，从步骤 S12 到步骤 S16，类似的步骤以步骤 S38(图 10)调换。此时，将步骤 S16 的 f_0 ，与在步骤 S36 读出的 f_{RNM}

15 调换。换言之，以 f_{RNM} 作为中心，在±10%(不限定±10%的值)的范围内变动，而探索使共振状态发生的峰值频率。这样的变更可对位置的偏差作可以有效应付。

M-9: 在本发明中，电感性组件，即，电感 L，实际上可以使用各种形状。但是，使用频率在比较高的状况时，要注意电感 L 的安装。

- 20 M-10: 在本发明中，电感性组件，即，电感 L，实际上可以用各种形状。但是，使用频率在比较高的状况时，要注意电感 L 的安装。图 13 是电感为线圈的状况时，该线圈的安装状态的说明。

M-11: 检查信号如具有交流成分，则不限于正弦波，例如，脉冲列，又，单发脉冲也可以。

- 25 如上所说明，根据本发明的电路基板的导通检查装置与方法，以低的频率而出现共振状态，可以降低电路的阻抗，结果，可以提高输出信号的 SN 比，而实行高精确度的导通检查。

特别是，在维持接触方式的使用下，也同时可以采用非接触方式，因而可以减少探针的数量，有助于降低成本。

- 30 又，也可以测定例如 10~100Ω 程度的低电阻值的导通状态。

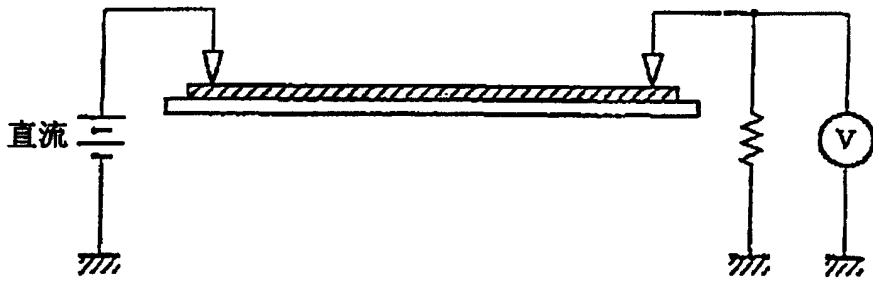


图 1

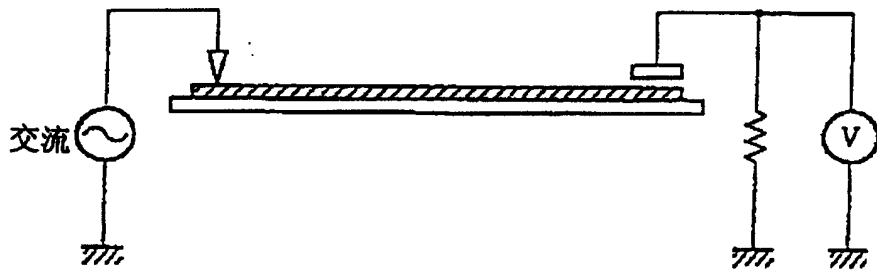


图 2

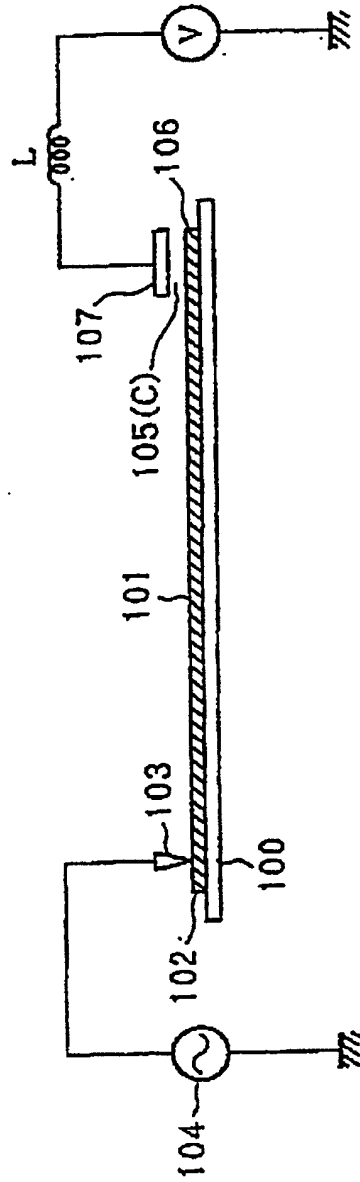


图 3

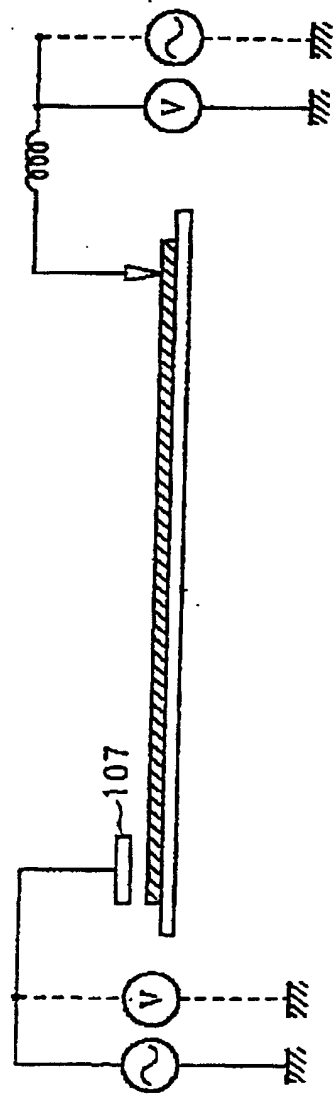


图 4

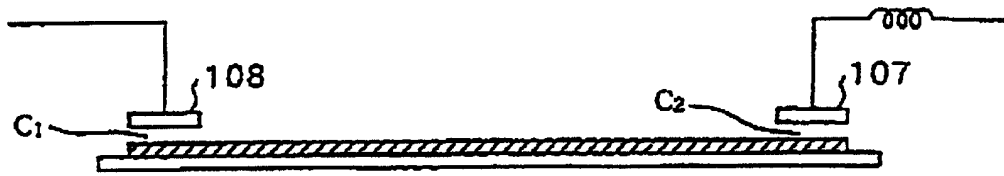


图 5

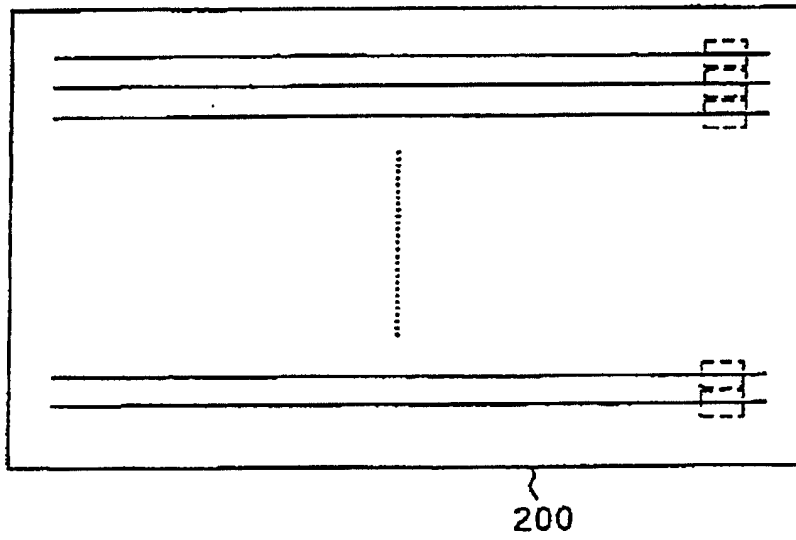


图 6

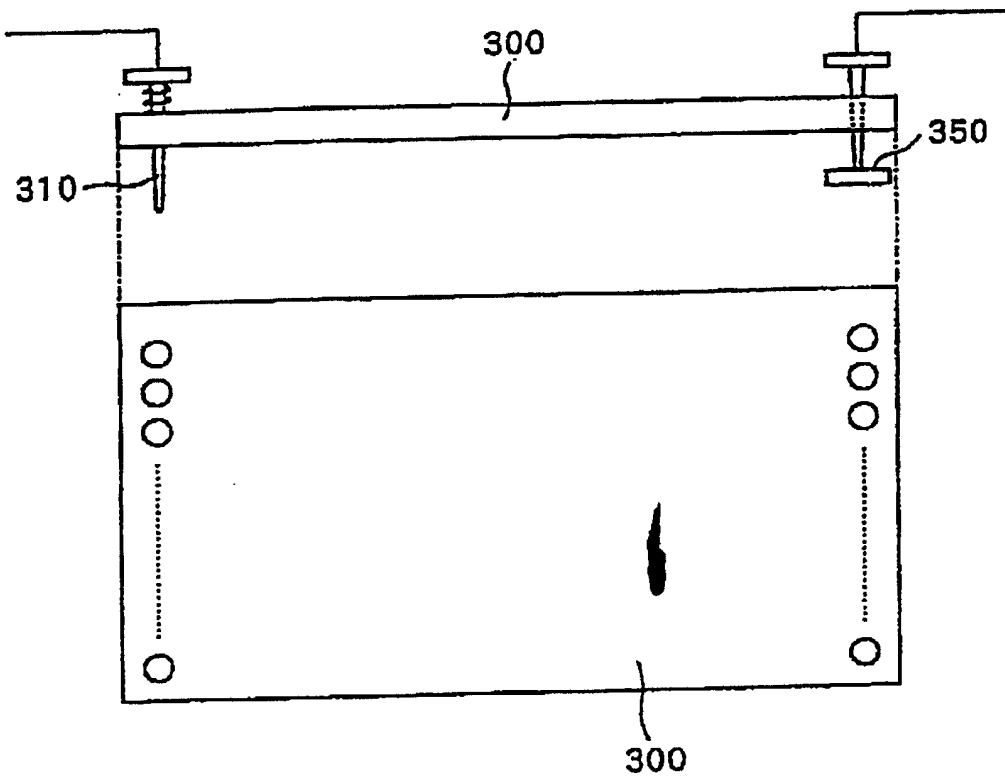


图 7

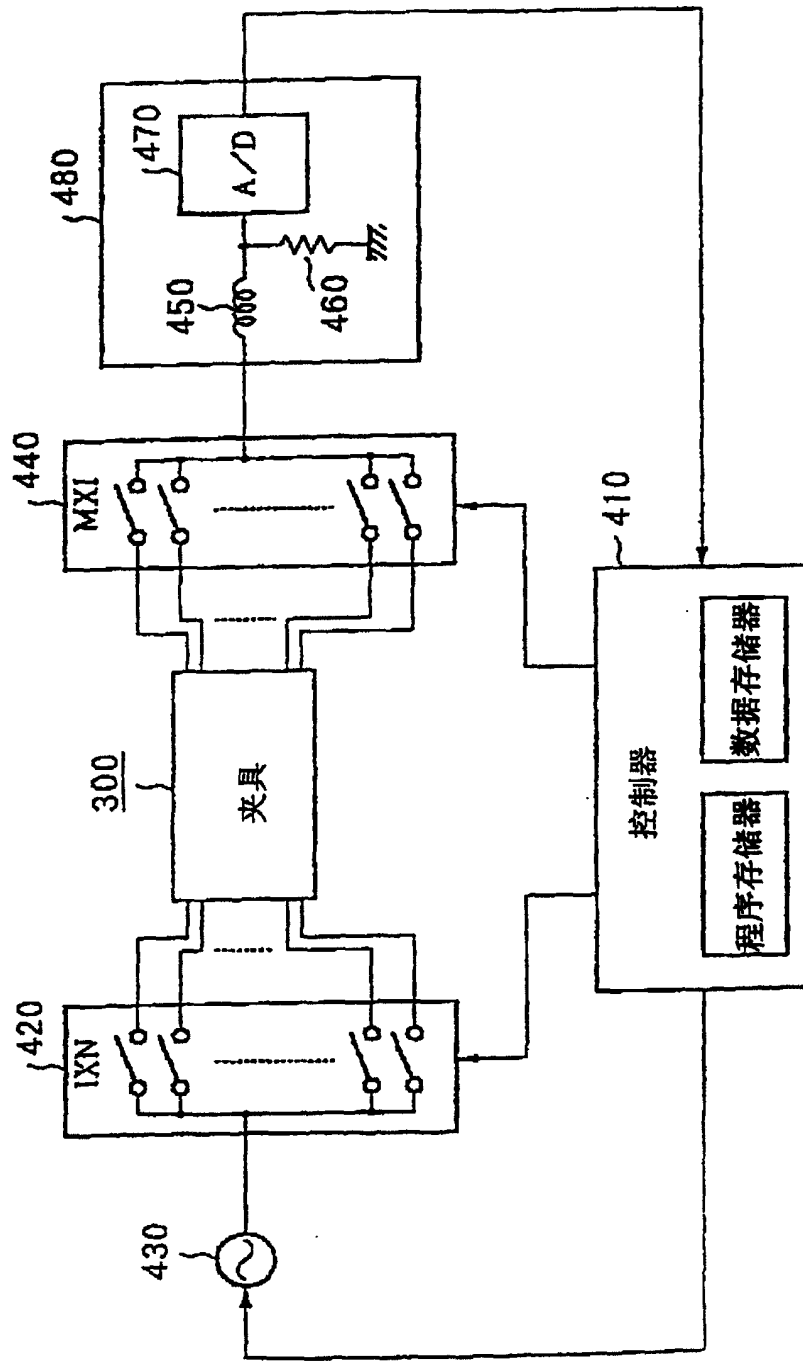


图 8

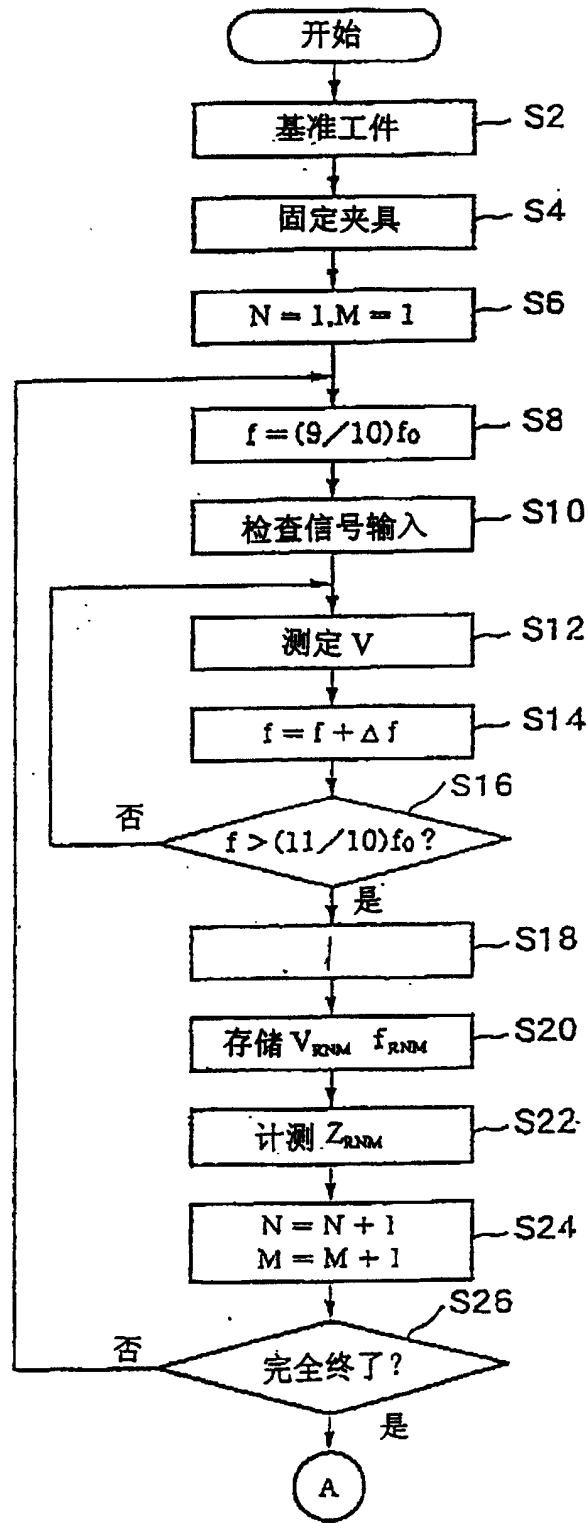


图 9

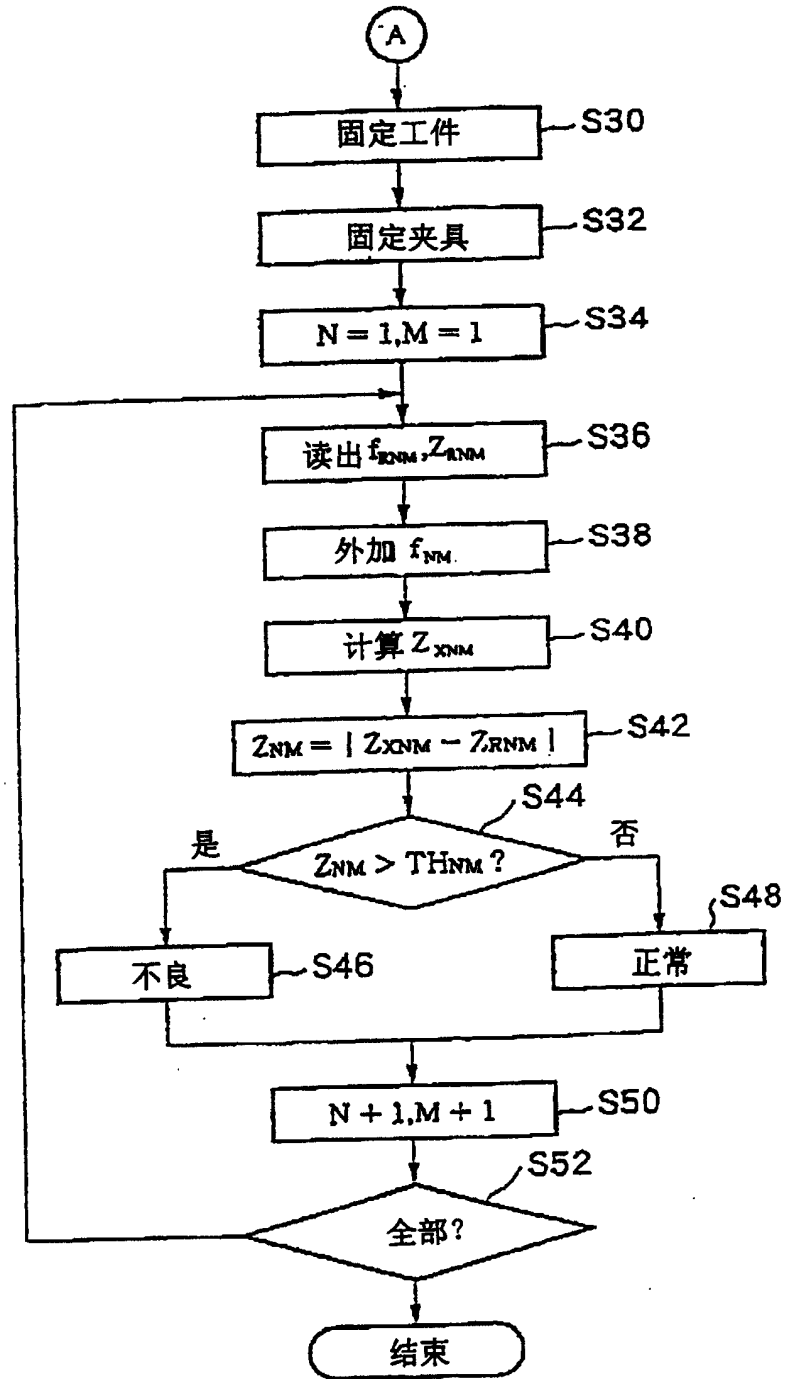


图 10

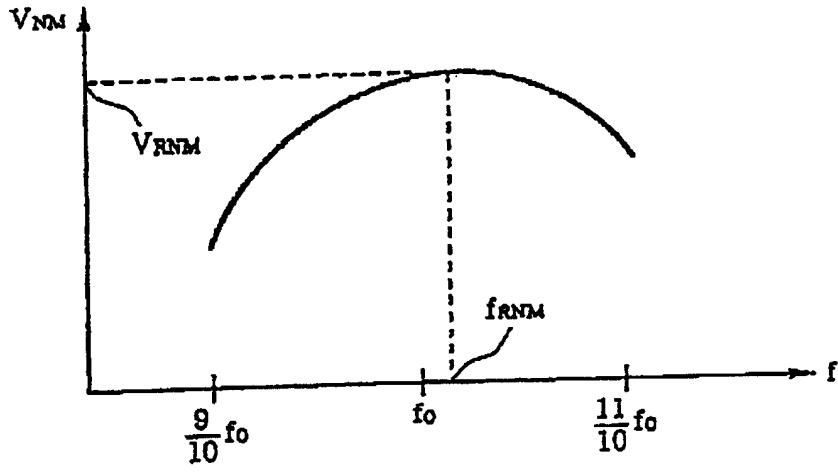


图 11

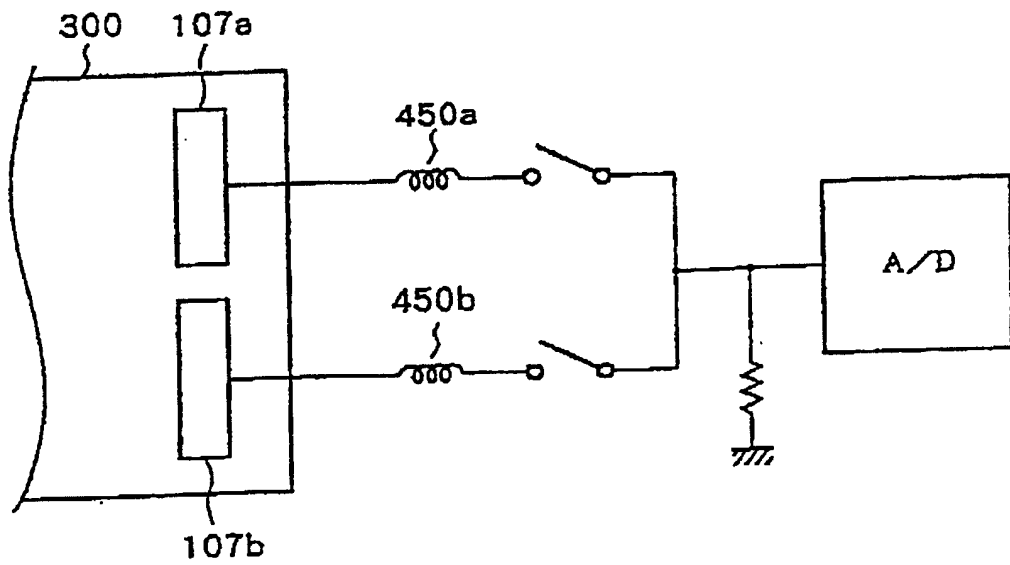


图 12

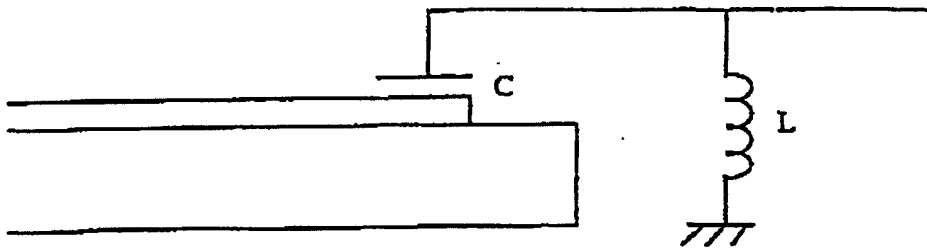


图 13

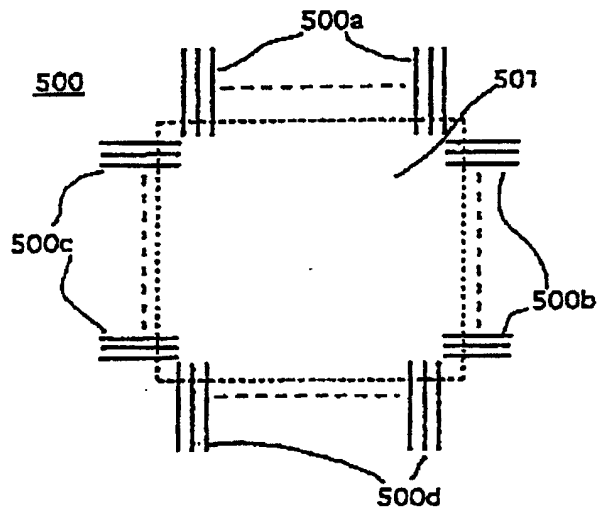


图 14

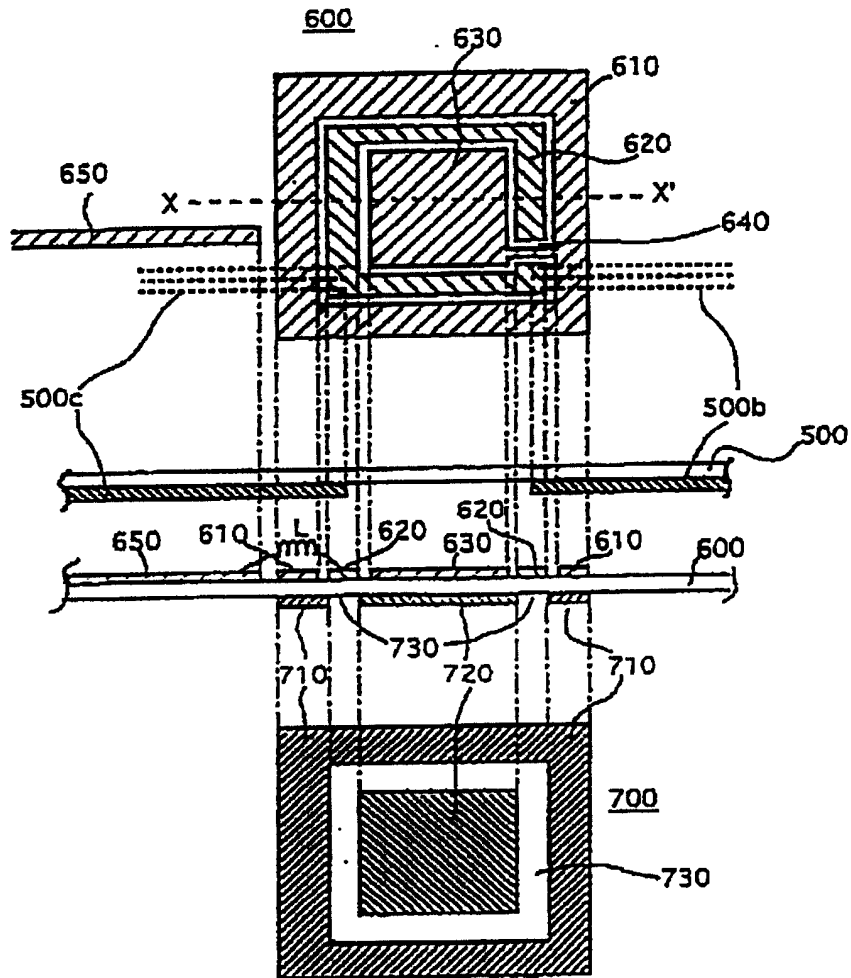


图 15