

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-186817  
(P2011-186817A)

(43) 公開日 平成23年9月22日(2011.9.22)

(51) Int.Cl.	F I	テーマコード (参考)
<b>GO6F 17/50 (2006.01)</b>	GO6F 17/50 664Z	2G132
<b>GO1R 31/28 (2006.01)</b>	GO1R 31/28 F	5B046

審査請求 未請求 請求項の数 5 O L (全 15 頁)

(21) 出願番号 特願2010-51891 (P2010-51891)  
(22) 出願日 平成22年3月9日 (2010.3.9)

(71) 出願人 000003078  
株式会社東芝  
東京都港区芝浦一丁目1番1号  
(74) 代理人 100117787  
弁理士 勝沼 宏仁  
(74) 代理人 100082991  
弁理士 佐藤 泰和  
(74) 代理人 100103263  
弁理士 川崎 康  
(74) 代理人 100107582  
弁理士 関根 毅  
(74) 代理人 100118843  
弁理士 赤岡 明  
(74) 代理人 100146123  
弁理士 木本 大介

最終頁に続く

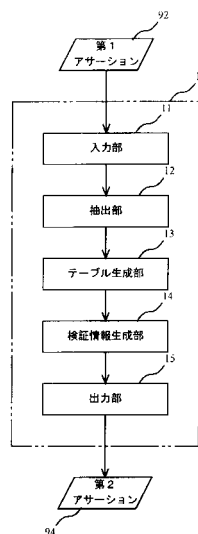
(54) 【発明の名称】 論理検証装置及び論理検証方法

(57) 【要約】 (修正有)

【課題】 論理検証結果の漏れを低減するための論理検証装置を提供する。

【解決手段】 論理検証装置 10 は、検証対象回路の策定動作の第 1 前提記述と第 1 前提に基づく策定動作の第 1 仕様記述とを含む第 1 アサーション 92 と、検証対象回路の策定動作を検証するための第 1 テストパターンと、を受け付ける入力部 11 と、第 1 アサーション 92 を解析することにより、検証対象回路の信号の値の確定条件を示す確定ルールアサーションと、検証対象回路の信号の値の保持条件を示す保持ルールアサーションと、を抽出する抽出部 12 と、抽出された確定ルールアサーション及び保持ルールアサーションに基づいて、確定条件と検証対象回路の信号との関係を示すテーブル生成部 13 と、これに基づいて、第 1 アサーション 92 及び第 1 テストパターンに含まれていない検証対象回路の非策定動作を検証するための検証情報を生成する検証情報生成部 14 と、を備える。

【選択図】 図 2



**【特許請求の範囲】****【請求項 1】**

検証対象回路の策定動作の第 1 前提を示す第 1 前提記述と前記第 1 前提に基づく策定動作の第 1 仕様を示す第 1 仕様記述とを含む第 1 アサーションと、前記検証対象回路の策定動作を検証するための第 1 テストボタンと、を受け付ける入力部と、

前記入力部により受け付けられた第 1 アサーションを解析することにより、前記検証対象回路の信号の値を確定させるための確定条件を示す確定ルールアサーションと、前記検証対象回路の信号の値を保持するための保持条件を示す保持ルールアサーションと、を抽出する抽出部と、

前記抽出部により抽出された確定ルールアサーション及び保持ルールアサーションに基づいて、前記確定条件と前記検証対象回路の信号との関係を示すルールテーブルを生成するテーブル生成部と、

前記テーブル生成部により生成されたルールテーブルに基づいて、前記第 1 アサーション及び前記第 1 テストボタンに含まれていない前記検証対象回路の非策定動作を検証するための検証情報を生成する検証情報生成部と、を備えることを特徴とする論理検証装置。

10

**【請求項 2】**

前記テーブル生成部は、前記確定条件の有効条件及び無効条件を登録し、前記確定ルールアサーションに基づいて信号を送信する送信デバイスについて前記有効条件下の信号の値及び前記無効条件下の信号の値を登録し、前記保持ルールアサーションに基づいて信号を受信する受信デバイスについて前記有効条件下の信号の値及び前記無効条件下の信号の値を登録する、請求項 1 記載の論理検証装置。

20

**【請求項 3】**

前記検証情報生成部は、前記テーブル生成部によって生成されたルールテーブルに基づいて、前記第 1 前提に含まれていない前記検証対象回路の非策定動作の前提を示す第 2 前提記述と、前記第 2 前提に基づく非策定動作の第 2 仕様を示す第 2 仕様記述と、を含む第 2 アサーションを生成する、請求項 1 又は 2 記載の論理検証装置。

**【請求項 4】**

前記検証情報生成部は、前記テーブル生成部によって生成されたルールテーブルに基づいて、前記第 1 テストボタンにおいて前記信号が無効であるときの前記信号の値がランダムに定められている第 2 テストボタンを生成する、請求項 1 乃至 3 の何れか 1 項記載の論理検証装置。

30

**【請求項 5】**

検証対象回路の策定動作の第 1 前提を示す第 1 前提記述と前記第 1 前提に基づく策定動作の第 1 仕様を示す第 1 仕様記述とを含む第 1 アサーションと、前記検証対象回路の策定動作を検証するための第 1 テストボタンと、を受け付け、

前記第 1 アサーションを解析することにより、前記検証対象回路の信号の値を確定させるための確定条件を示す確定ルールアサーションと、前記検証対象回路の信号の値を保持するための保持条件を示す保持ルールアサーションと、を抽出し、

前記確定ルールアサーション及び前記保持ルールアサーションに基づいて、前記確定条件と前記検証対象回路の信号との関係を示すルールテーブルを生成し、

40

前記ルールテーブルに基づいて、前記第 1 アサーション及び前記第 1 テストボタンに含まれていない前記検証対象回路の非策定動作を検証するための検証情報を生成する、ことを特徴とする論理検証方法。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、論理検証装置及び論理検証方法に関し、より詳しくは、半導体装置の設計に用いられる論理検証装置及び論理検証方法に関する。

**【背景技術】**

50

## 【 0 0 0 2 】

近年、O C P (Open Core Protocol) や A M B A (Advanced Microcontroller Bus Architecture) 等のカスタム可能なオンチップバスが広く利用されている。

## 【 0 0 0 3 】

そのようなオンチップバスには、半導体装置の機能が記述された仕様書と、機能毎に定められた仕様が記述されたコンプライアンス等のチェックリストと、が用意されている。一般的には、コンプライアンスは、汎用的なアサーションを作成するベンダから提供される。従って、ユーザは、ベンダから提供されるチェックリストを用いることにより、自らチェックリストを作成することなく、R T L (Register Transfer Level) 記述を論理検証するためのシミュレーション、エミュレーション、及びフォーマルチェックを実行することができる。

10

## 【 0 0 0 4 】

しかしながら、ベンダから提供される仕様書には、信号を送信する送信デバイスの有効条件下の動作（以下、「策定動作」という）は記述されているが、送信デバイスの無効条件下の動作、信号を受信する受信デバイスの有効条件下の動作、及び受信デバイスの無効条件下の動作（以下、「非策定動作」という）は記述されていない。

## 【 0 0 0 5 】

一方、アサーションを生成する技術（特許文献 1 を参照）も知られている。

## 【 0 0 0 6 】

しかしながら、特許文献 1 に開示されている技術を用いたとしても、非策定動作の違反を検出するためのアサーションを生成することはできない。

20

## 【 0 0 0 7 】

従って、従来汎用的なアサーションを使用したとしても、非策定動作の違反を検出することはできない。すなわち、従来汎用的なアサーションを使用する R T L 記述の論理検証結果には、非策定動作の論理検証結果は含まれない。換言すると、従来アサーションを使用した場合には、論理検証結果に漏れが生じる。それにより、半導体装置の設計の時間的損失及び経済的損失が増加する。

## 【 先行技術文献 】

## 【 特許文献 】

## 【 0 0 0 8 】

30

【 特許文献 1 】 特開 2 0 0 7 - 2 6 4 9 9 4 号 公 報

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 0 9 】

本発明の目的は、論理検証結果の漏れを低減するための論理検証装置及び論理検証方法を提供することである。

## 【 課題を解決するための手段 】

## 【 0 0 1 0 】

本発明の第 1 態様によれば、

検証対象回路の策定動作の第 1 前提を示す第 1 前提記述と前記第 1 前提に基づく策定動作の第 1 仕様を示す第 1 仕様記述とを含む第 1 アサーションと、前記検証対象回路の策定動作を検証するための第 1 テストパターンと、を受け付ける入力部と、

40

前記入力部により受け付けられた第 1 アサーションを解析することにより、前記検証対象回路の信号の値を確定させるための確定条件を示す確定ルールアサーションと、前記検証対象回路の信号の値を保持するための保持条件を示す保持ルールアサーションと、を抽出する抽出部と、

前記抽出部により抽出された確定ルールアサーション及び保持ルールアサーションに基づいて、前記確定条件と前記検証対象回路の信号との関係を示すルールテーブルを生成するテーブル生成部と、

前記テーブル生成部により生成されたルールテーブルに基づいて、前記第 1 アサーシ

50

ン及び前記第 1 テストパターンに含まれていない前記検証対象回路の非策定動作を検証するための検証情報を生成する検証情報生成部と、  
を備えることを特徴とする論理検証装置、  
が提供される。

【 0 0 1 1 】

本発明の第 2 態様によれば、

検証対象回路の策定動作の第 1 前提を示す第 1 前提記述と前記第 1 前提に基づく策定動作の第 1 仕様を示す第 1 仕様記述とを含む第 1 アサーションと、前記検証対象回路の策定動作を検証するための第 1 テストパターンと、を受け付け、

前記第 1 アサーションを解析することにより、前記検証対象回路の信号の値を確定させるための確定条件を示す確定ルールアサーションと、前記検証対象回路の信号の値を保持するための保持条件を示す保持ルールアサーションと、を抽出し、

前記確定ルールアサーション及び前記保持ルールアサーションに基づいて、前記確定条件と前記検証対象回路の信号との関係を示すルールテーブルを生成し、

前記ルールテーブルに基づいて、前記第 1 アサーション及び前記第 1 テストパターンに含まれていない前記検証対象回路の非策定動作を検証するための検証情報を生成する、  
ことを特徴とする論理検証方法、  
が提供される。

【 発明の効果 】

【 0 0 1 2 】

本発明によれば、論理検証結果の漏れを低減することができる。それにより、半導体装置の設計の時間的損失及び経済的損失を低減することができる。

【 図面の簡単な説明 】

【 0 0 1 3 】

【 図 1 】本発明の第 1 実施形態に係る論理検証装置 10 を含むシステムの構成を示すブロック図である。

【 図 2 】図 1 の論理検証装置 10 の構成を示すブロック図である。

【 図 3 】第 1 実施形態に係る論理検証処理の手順を示すフローチャートである。

【 図 4 】図 3 のテーブル生成ステップ ( S 3 0 3 ) の手順を示すフローチャートである。

【 図 5 】図 4 の S 4 0 1 及び S 4 0 3 で生成される確定ルールテーブルの構造を示す概略図である。

【 図 6 】図 4 の S 4 0 4 ~ S 4 0 7 で生成される保持ルールテーブルの構造を示す概略図である。

【 図 7 】図 4 の S 4 0 8 及び S 4 0 9 で生成される確定ルールテーブルの構造を示す概略図である。

【 図 8 】図 7 の確定ルールテーブルに対応する第 2 アサーション 9 4 の一例を示す概略図である。

【 図 9 】図 6 の保持ルールテーブルに対応する第 2 アサーション 9 4 の一例を示す概略図である。

【 図 1 0 】本発明の第 2 実施形態に係る論理検証装置 10 を含むシステムの構成を示すブロック図である。

【 図 1 1 】第 2 実施形態に係る検証情報生成ステップ ( S 3 0 4 ) の手順を示すフローチャートである。

【 図 1 2 】図 1 1 のテストパターン生成ステップ ( S 1 1 0 4 ) において用いられる第 1 アサーション 9 2 の一例を示す概略図である。

【 図 1 3 】図 1 2 の第 1 アサーション 9 2 に対応する第 2 テストパターン 9 7 の一例を示す概略図である。

【 図 1 4 】 ( A ) は第 1 テストパターン 9 3 の信号波形を示す概略図であり、 ( B ) は第 2 テストパターン 9 7 の信号波形を示す概略図である。

【 発明を実施するための形態 】

10

20

30

40

50

## 【 0 0 1 4 】

以下、本発明の実施形態について、図面を参照して詳細に説明する。

## 【 0 0 1 5 】

(第1実施形態)

本発明の第1実施形態について説明する。第1実施形態は、策定動作に関する第1アサーションから、非策定動作に関する第2アサーションを生成する論理検証装置の例である。

## 【 0 0 1 6 】

第1実施形態に係る論理検証装置の構成について説明する。図1は、本発明の第1実施形態に係る論理検証装置10を含むシステムの構成を示すブロック図である。図2は、図1の論理検証装置10の構成を示すブロック図である。

10

## 【 0 0 1 7 】

図1のシステムは、論理検証装置10と、入力装置20と、チェッカ30と、出力装置40と、を備える。

## 【 0 0 1 8 】

図1の入力装置20は、ユーザにより入力されるRTL記述91、第1アサーション92、及び第1テストパターン93を受け付けるように構成される。RTL記述91は、検証対象回路を示す回路記述である。第1アサーション92は、検証対象回路の策定動作を規定する複数の動作条件を含む。各動作条件は、検証対象回路の策定動作の第1前提を示す第1前提記述と、第1前提に基づく策定動作の第1仕様を示す第1仕様記述と、を含む。例えば、入力装置20は、キーボード又は通信装置である。例えば、第1アサーション92は、ベンダから提供されるコンプライアンスに含まれる。例えば、第1テストパターン93は、検証対象回路の策定動作を検証するためのテストパターンである。

20

## 【 0 0 1 9 】

図1の論理検証装置10は、入力装置20により受け付けられた第1アサーション92に基づいて第2アサーション94を生成するように構成される。第2アサーション94は、検証対象回路の非策定動作を規定する複数の動作条件を含む。各動作条件は、検証対象回路の動作のうち第1前提に含まれていない非策定動作の前提を示す第2前提記述と、第2前提に基づく非策定動作の第2仕様を示す第2仕様記述と、を含む。図2に示すように、論理検証装置10は、入力部11と、抽出部12と、テーブル生成部13と、検証情報生成部14と、出力部15と、を備える。

30

## 【 0 0 2 0 】

図2の入力部11は、入力装置20により受け付けられたRTL記述91と、第1アサーション92と、第1テストパターン93と、を受け付けるように構成される。すなわち、入力部11は、論理検証装置10と入力装置20との間のインタフェースである。

## 【 0 0 2 1 】

図2の抽出部12は、入力部11により受け付けられた第1アサーション92を解析することにより、確定ルールアサーションと、保持ルールアサーションと、を抽出するように構成される。確定ルールアサーションは、検証対象回路の信号の値を0又は1に確定させるための条件(以下、「確定条件」という)を示す。保持ルールアサーションは、検証対象回路の信号の値を保持するための条件(以下、「保持条件」という)を示す。

40

## 【 0 0 2 2 】

図2のテーブル生成部13は、抽出部12により抽出された確定ルールアサーション及び保持ルールアサーションに基づいて、確定条件と検証対象回路の信号との関係を示すルールテーブルを生成するように構成される。具体的には、テーブル生成部13は、「有効条件」及び「無効条件」を含む確定条件をルールテーブルに登録する。有効条件は、信号が有効であることを他のデバイスへ知らせるための条件である。無効条件は、信号が無効であることを他のデバイスへ知らせるための条件である。有効条件及び無効条件は、信号名及び信号の値を含む。次いで、テーブル生成部13は、確定ルールアサーションに基づいて信号を送信する送信デバイスについて、「有効条件」下の信号の値及び「無効条件」

50

下の信号の値をルールテーブルに登録する。次いで、テーブル生成部 13 は、保持ルールアサーションに基づいて信号を受信する受信デバイスについて、「有効条件」下の信号の値及び「無効条件」下の信号の値をルールテーブルに登録する。例えば、プロセッサがメモリにデータを書き込む場合には、プロセッサが送信デバイスであり、メモリが受信デバイスである。

#### 【0023】

図 2 の検証情報生成部 14 は、テーブル生成部 13 により生成されたルールテーブルに基づいて、第 1 アサーション 92 及び第 1 テストパターン 93 に含まれていない検証対象回路の非策定動作を検証するための検証情報を生成するように構成される。具体的には、検証情報生成部 14 は、第 2 アサーション 94 を生成する。

10

#### 【0024】

図 2 の出力部 15 は、検証情報生成部 14 により生成された第 2 アサーション 94 を含む検証情報をチェッカ 30 に供給するように構成される。すなわち、出力部 15 は、論理検証装置 10 と出力装置 40 との間のインタフェースである。

#### 【0025】

図 1 のチェッカ 30 は、入力装置 20 により受け付けられた第 1 アサーション 92 及び第 1 テストパターン 93 に基づいて、RTL 記述 91 の策定動作の論理検証を行う。それにより、第 1 論理検証結果 95 が生成される。また、チェッカ 30 は、入力装置 20 により受け付けられた第 1 テストパターン 93 及び論理検証装置 10 により生成された第 2 アサーション 94 に基づいて、RTL 記述 91 の非策定動作の論理検証を行う。それにより、第 2 論理検証結果 96 が生成される。例えば、チェッカ 30 は、シミュレータ、エミュレータ、及びフォーマルチェッカ等の既存ツールである。

20

#### 【0026】

図 1 の出力装置 40 は、チェッカ 30 により生成された第 1 論理検証結果 95 及び第 2 論理検証結果 96 を出力するように構成される。例えば、出力装置 40 は、ディスプレイ又は通信装置である。

#### 【0027】

第 1 実施形態に係る論理検証装置のオペレーションについて説明する。図 3 は、第 1 実施形態に係る論理検証処理の手順を示すフローチャートである。図 4 は、図 3 のテーブル生成ステップ (S303) の手順を示すフローチャートである。図 5 は、図 4 の S401 及び S403 で生成される確定ルールテーブルの構造を示す概略図である。図 6 は、図 4 の S404 ~ S407 で生成される保持ルールテーブルの構造を示す概略図である。図 7 は、図 4 の S408 及び S409 で生成される確定ルールテーブルの構造を示す概略図である。図 8 は、図 7 の確定ルールテーブルに対応する第 2 アサーション 94 の一例を示す概略図である。図 9 は、図 6 の保持ルールテーブルに対応する第 2 アサーション 94 の一例を示す概略図である。

30

#### 【0028】

< 図 3 : 入力ステップ (S301) > 入力部 11 が、RTL 記述 91 と、第 1 アサーション 92 と、第 1 テストパターン 93 と、を受け付ける。それにより、論理検証処理に必要な情報が論理検証装置 10 に供給される。

40

#### 【0029】

< 図 3 : 抽出ステップ (S302) > 抽出部 12 が、入力ステップ (S301) において受け付けられた第 1 アサーション 92 を解析することにより、確定ルールアサーションと、保持ルールアサーションと、を抽出する。確定ルールアサーションは、OCP (Open Core Protocol) や AMBA (Advanced Micro-controller Bus Architecture) 等の標準的なプロトコルのハンドシェイクを伴う信号 (以下、「ハンドシェイク信号」という) の確定ルール (known rule) を示す。保持ルールアサーションは、ハンドシェイク信号の保持ルール (stable rule) を示す。

#### 【0030】

< 図 3 : テーブル生成ステップ (S303) > テーブル生成部 13 が、抽出ステップ

50

(S 3 0 2)において抽出された確定ルールアサーション及び保持ルールアサーションに基づいて、確定条件と検証対象回路の信号との関係を示すルールテーブルを生成する。このとき、テーブル生成部 1 3 は、ベンダから提供される仕様書に言及されていない非策定ルールを考慮して、ルールテーブルを生成する。非策定ルールは、ハンドシェイクを伴うプロトコルにおいて、論理的前提に基づいて定められるルールである。換言すると、非策定ルールは、確定ルールの確定条件(「有効条件」及び「無効条件」)下のデバイス(送信デバイス及び受信デバイス)の動作に関するルールと、保持ルールの保持条件(「受領有り」及び「受領無し」)下のデバイス(送信デバイス及び受信デバイス)の動作に関するルールと、を示す。すなわち、非策定ルールでは、送信デバイスの「無効条件」下の動作と、受信デバイスの「有効条件」下の動作と、受信デバイスの「無効条件」下の動作と、送信デバイスの受領有りの動作と、受信デバイスの受領無しの動作と、受信デバイスの受領有りの動作と、が定義される。

【0031】

図3のテーブル生成ステップ(S 3 0 3)について説明する。

【0032】

図5の確定ルールでは、「有効条件」の記述は“SResp != 0”であり、「無効条件」の記述は“SResp == 0”である。また、図6の保持ルールでは、「受領無し」の記述は“MRespAccept != 1”であり、「受領有り」の記述は“MRespAccept == 0”である。

【0033】

<図4:S 4 0 1> テーブル生成部 1 3 が、送信デバイスの「有効条件」下の動作を抽出し、抽出した動作を確定ルールテーブルに記録する。例えば、送信デバイスの「有効条件」下の動作を表す記述である“SRespLast = 0|1”が確定ルールテーブル(図5の(K 1))に記録される。

【0034】

<図4:S 4 0 2> テーブル生成部 1 3 が、送信デバイスの「無効条件」下の動作を抽出し、抽出した動作を確定ルールテーブルに記録する。例えば、送信デバイスの「無効条件」下の動作を表す記述である“SRespLast = 0|1|x|z”が確定ルールテーブル(図5の(K 2))に記録される。

【0035】

<図4:S 4 0 3> テーブル生成部 1 3 が、受信デバイスの「有効条件」下のサンプル動作及び「無効条件」下のサンプル動作を確定ルールテーブルに記録する。なお、受信デバイスの「有効条件」下の動作及び「無効条件」下の動作は、保持ルールに基づいて定められる。従って、S 4 0 3では、サンプル動作が記録される。例えば、受信デバイスの「有効条件」下のサンプル動作を表す記述である“OK”と、受信デバイスの「無効条件」下のサンプル動作を表す記述である“NG”と、が確定ルールテーブル(図5の(K 3)、(K 4))に記録される。

【0036】

<図4:S 4 0 4> テーブル生成部 1 3 が、送信デバイスの「受領無し」の動作を抽出し、抽出した動作を保持ルールテーブルに記録する。例えば、送信デバイスの「受領無し」の動作を表す記述である“\$stable(SRespLast)”が保持ルールテーブル(図6の(S 1))に記録される。

【0037】

<図4:S 4 0 5> テーブル生成部 1 3 が、送信デバイスの「受領有り」の動作を抽出し、抽出した動作を保持ルールテーブルに記録する。例えば、送信デバイスの「受領有り」の動作を表す記述である“0(inactive)”が保持ルールテーブル(図6の(S 2))に記録される。

【0038】

<図4:S 4 0 6> テーブル生成部 1 3 が、受信デバイスの「受領無し」の動作を抽出し、抽出した動作を保持ルールテーブルに記録する。例えば、受信デバイスの「受領有り」の動作を表す記述である“[0: 'TIMEOUT] MRespAccept = 1”が保持ルールテーブル

(図6の(S3))に記録される。

【0039】

<図4:S407> テーブル生成部13が、受信デバイスの「受領有り」の動作を抽出し、抽出した動作を保持ルールテーブルに記録する。例えば、受信デバイスの受領有りの動作を表す記述である“MRespAccept=0”が保持ルールテーブル(図6の(S4))に記録される。それにより、保持ルールテーブルが完成する。

【0040】

<図4:S408> テーブル生成部13が、保持ルールテーブルを用いて、受信デバイスの「有効条件」下の動作を抽出し、抽出した動作を確定ルールテーブルに記録する。例えば、受信デバイスの「無効条件」下の動作を表す記述である“[0:'TIMEOUT] MRespAccept = 1”が確定ルールテーブル(図5の(K3))に記録される。

10

【0041】

<図4:S409> テーブル生成部13が、保持ルールテーブルを用いて、受信デバイスの「無効条件」下の動作を抽出し、抽出した動作を確定ルールテーブルに記録する(図5の(K4))。例えば、受信デバイスの「無効条件」下の動作を表す記述である“[\*0:'TIMEOUT] MRespAccept = 0”が確定ルールテーブルに記録される。それにより、確定ルールテーブルが完成する。

【0042】

図4のテーブル生成ステップは、確定ルールテーブル及び保持ルールテーブルが完成した後に終了する。

20

【0043】

すなわち、図4では、テーブル生成部13は、送信デバイスの確定ルールに基づく動作を導出し、次いで送信デバイス及び受信デバイスの保持ルールに基づく動作を導出し、次いで保持ルールを用いて受信デバイスの確定ルールに基づく動作を導出する。それにより、非策定動作の確定ルール及び保持ルールが決まる。

【0044】

<図3:検証情報生成ステップ(S304)> 検証情報生成部14が、テーブル生成ステップ(S303)において生成された確定ルールテーブル及び保持ルールテーブルに基づいて、第1アサーション92及び第1テストボタン93に含まれていない検証対象回路の非策定動作を検証するための検証情報である第2アサーション94を生成する。例えば、図7の確定ルールテーブルから図8の第2アサーション94((K2)~(K4))が生成され、図6の保持ルールテーブルから図9の第2アサーション94((S2)~(S4))が生成される。図8のK2~K4は、図7のK2~K4に対応する。図9のS2~S4は、図6のS2~S4に対応する。

30

【0045】

<図3:出力ステップ(S305)> 出力部15が、検証情報生成ステップ(S304)において生成された第2アサーション94を含む検証情報をチェッカ30に供給する。

【0046】

図3の論理検証処理は、出力ステップ(S305)の後に終了する。

40

【0047】

第1実施形態によれば、策定動作に関する第1アサーション92から非策定動作に関する第2アサーション94が生成され、第2アサーション94に基づいて第2論理検証結果96が生成される。第2論理検証結果96は、第1アサーション92に含まれていない非策定動作の論理検証結果を含む。従って、論理検証結果の漏れを低減することができる。その結果、半導体装置の設計の時間的損失及び経済的損失を低減することができる。

【0048】

また、第1実施形態によれば、ユーザが与えるべき情報は、第1アサーション92のみを用いて第1論理検証結果95を生成する場合と同様である。すなわち、ユーザは、従来と同様に、RTL記述91と、第1アサーション92と、第1テストボタン93と、を入

50



力することにより、第1論理検証結果95及び第2論理検証結果96の両方を得ることができる。換言すると、論理検証装置10は、既存のシミュレータ、エミュレータ、及びプロパティチェッカ等のいかなるチェッカ30とも組み合わせて使用することができる。

【0049】

(第2実施形態)

本発明の第2実施形態について説明する。第2実施形態は、策定動作に関する第1アサーションから、非策定動作に関する第2テストパターンを生成する論理検証装置の例である。なお、上述の実施形態と同様の内容についての説明は省略する。

【0050】

第2実施形態に係る論理検証装置の構成について説明する。図10は、本発明の第2実施形態に係る論理検証装置10を含むシステムの構成を示すブロック図である。 10

【0051】

図10のシステムは、論理検証装置10と、入力装置20と、チェッカ30と、出力装置40と、を備える。入力装置20及び出力装置40は、第1実施形態と同様である。

【0052】

図10の論理検証装置10は、入力装置20により受け付けられた第1テストパターン93に基づいて第2テストパターン97を生成するように構成される。例えば、第2テストパターン97は、検証対象回路の非策定動作を検証するためのテストパターンである。

【0053】

第2実施形態に係る検証情報生成部14は、テーブル生成部13により生成されたルールテーブルに基づいて、第1アサーション92及び第1テストパターン93に含まれていない検証対象回路の非策定動作を検証するための第2アサーション94と、第1テストパターン93において信号が無効であるときの信号の値がランダムに定められている第2テストパターン97と、を含む検証情報を生成するように構成される。 20

【0054】

第2実施形態に係る出力部15は、検証情報生成部14により生成された第2アサーション94及び第2テストパターン97を含む検証情報をチェッカ30に供給するように構成される。

【0055】

図10のチェッカ30は、入力装置20により受け付けられた第1アサーション92及び第1テストパターン93に基づいて、RTL記述91の策定動作の論理検証を行う。それにより、第1論理検証結果95が生成される。また、チェッカ30は、論理検証装置10により生成された第2テストパターン97及び第2アサーション94に基づいて、RTL記述91の非策定動作の論理検証を行う。それにより、第2論理検証結果96が生成される。例えば、チェッカ30は、シミュレータ、エミュレータ、及びフォーマルチェッカ等の既存ツールである。 30

【0056】

第2実施形態に係る論理検証装置のオペレーションについて説明する。第2実施形態に係る論理検証処理は、図3の第1実施形態に係る論理検証処理と同様の手順により行われる。図11は、第2実施形態に係る検証情報生成ステップ(図3のS304)の手順を示すフローチャートである。図12は、図11のS1102において用いられる第1アサーション92の一例を示す概略図である。図13は、図12の第1アサーション92に対応する第2テストパターン97の一例を示す概略図である。図14の(A)は第1テストパターン93の信号波形を示す概略図である。図14の(B)は第2テストパターン97の信号波形を示す概略図である。 40

【0057】

第2実施形態に係る検証情報生成ステップについて説明する。

【0058】

<図11：S1101> 検証情報生成部14が、テーブル生成ステップ(S303)において生成された確定ルールテーブル(図7を参照)から、対象信号を表す記述と「有 50

効条件」を表す記述のペアを抽出する。対象信号は、ハンドシェイク信号である。対象信号には、確定ルール及び保持ルールが適用される。例えば、対象信号を表す記述は“SrespLast”であり（図7の（K1）を参照）、「有効条件」を表す記述は“SResp!=0”である（図7を参照）。

【0059】

<図11：S1102> 検証情報生成部14が、第1テストベンチ信号を算出する。より具体的には、検証情報生成部14は、第1アサクション92のバインド文から、第1アサクション92において使用される信号とRTL記述91のインスタンスとの対応関係を求める。次いで、検証情報生成部14は、第1アサクション92の接続文から、RTL記述91のインスタンスと第1テストパターン93において使用されるテストベンチ信号との対応関係を求める。それにより、テストベンチ信号が算出される。テストベンチ信号は、フォース対象の信号及びサンプリング対象の信号を含む（図12を参照）。図12では、フォース対象の信号は“SRespLast”であり、サンプリング対象の信号は“SResp”である。

10

【0060】

<図11：S1103> 検証情報生成部14が、各対象信号について、「無効条件」下において、フォース対象の信号の値をランダム値でフォースするためのランダムコードを生成する（図13を参照）。

【0061】

第2実施形態に係る検証情報生成ステップは、S1103の後に終了する。結果として、テーブル生成ステップ（S303）において生成された確定ルールテーブル及び保持ルールテーブルに基づいて、第1アサクション92及び第1テストパターン93に含まれていない検証対象回路の非策定動作を検証するための検証情報である第2アサクション94が生成され、テストパターン生成ステップ（S304）において生成されたランダムコードに対応する第2テストパターン97が生成される。

20

【0062】

従来論理検証では、図14の（A）に示すように、第1テストパターン93の所定の領域（図14の（A）の破線A）に不活性値が現れる。従って、図14の（A）の破線Aにより示される領域（すなわち、テストパターンに不活性値が現れる領域）については、論理検証結果を得ることはできない。

30

【0063】

一方、第2実施形態では、図14の（B）に示すように、第2テストパターン97の所定の領域（図14の（B）の破線B）にランダム値が現れる。その所定の領域（破線B）は、第1テストパターン93において不活性値が現れる領域である。従って、図14の（B）の破線Bにより示される領域（すなわち、テストパターンに不活性値が現れる領域）についても、論理検証結果（すなわち、第2論理検証結果96）を得ることができる。

【0064】

第2実施形態によれば、テストパターンに不活性値が現れる領域についてランダムコードが生成され、そのランダムコードに基づいて第2テストパターン97が生成される。従って、従来技術により得ることのできない不活性値が現れる領域についての論理検証結果を得ることができる。すなわち、論理検証結果の漏れを低減することができる。それにより、半導体装置の設計の時間的損失及び経済的損失を低減することができる。

40

【0065】

なお、第2実施形態では、第2アサクション94の生成を省略しても良い。この場合には、第1アサクション92及び第2テストパターン97に基づいて、テストパターンに不活性値が現れる領域についての第2論理検証結果96が得られる。

【0066】

本発明の実施形態に係る論理検証装置10の少なくとも一部は、ハードウェアで構成しても良いし、ソフトウェアで構成しても良い。ソフトウェアで構成する場合には、論理検証装置10の少なくとも一部の機能を実現するプログラムをフレキシブルディスクやCD

50

- R O M等の記録媒体に収納し、コンピュータに読み込ませて実行させても良い。記録媒体は、磁気ディスクや光ディスク等の着脱可能なものに限定されず、ハードディスク装置やメモリなどの固定型の記録媒体でも良い。

【 0 0 6 7 】

また、本発明の実施形態に係る論理検証装置 1 0 の少なくとも一部の機能を実現するプログラムを、インターネット等の通信回線（無線通信も含む）を介して頒布しても良い。さらに、同プログラムを暗号化したり、変調をかけたり、圧縮した状態で、インターネット等の有線回線や無線回線を介して、あるいは記録媒体に収納して頒布しても良い。

【 0 0 6 8 】

なお、本発明は、上述した実施形態に限定されるものではなく、その要旨を逸脱しない範囲で構成要素を変形して具体化される。また、上述した実施形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明が形成可能である。例えば、上述した実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。さらに、異なる実施形態にわたる構成要素を適宜組み合わせてもよい。

10

【 符号の説明 】

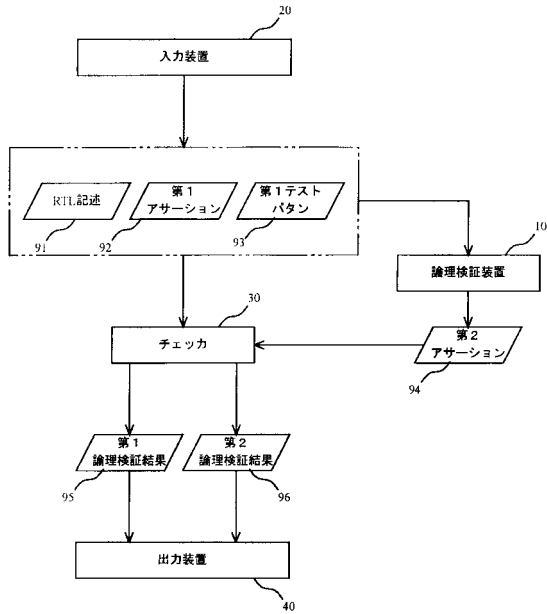
【 0 0 6 9 】

- 1 0 論理検証装置
- 1 1 入力部
- 1 2 抽出部
- 1 3 テーブル生成部
- 1 4 検証情報生成部
- 1 5 出力部
- 2 0 入力装置
- 3 0 チェッカ
- 4 0 出力装置
- 9 1 R T L 記述
- 9 2 第 1 アサーション
- 9 3 第 1 テストパターン
- 9 4 第 2 アサーション
- 9 5 第 1 論理検証結果
- 9 6 第 2 論理検証結果
- 9 7 第 2 テストパターン

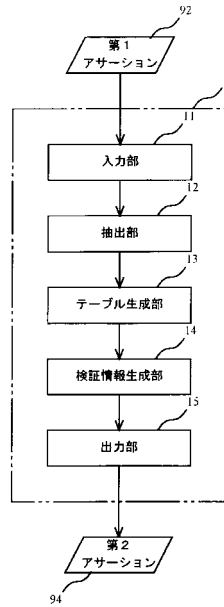
20

30

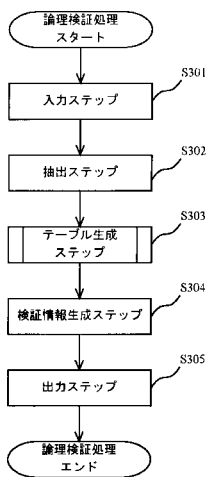
【 図 1 】



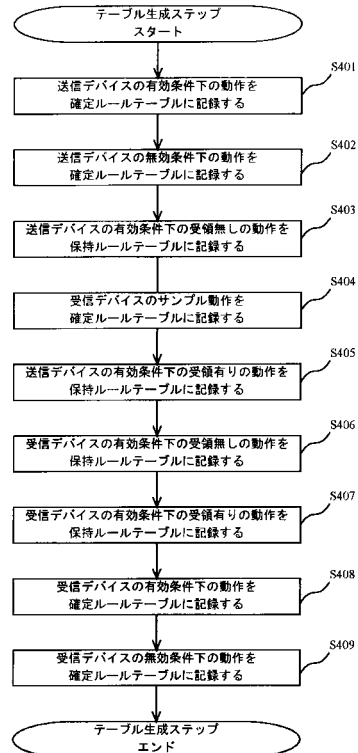
【 図 2 】



【 図 3 】



【 図 4 】



【 図 5 】

確定条件	送信デバイス	受信デバイス
有効条件 "SResp != 0"	(K1) "SRespLast=0 1"	(K3) "OK"
無効条件 "SResp == 0"	(K2) "SRespLast=0 1 x z"	(K4) "NG"

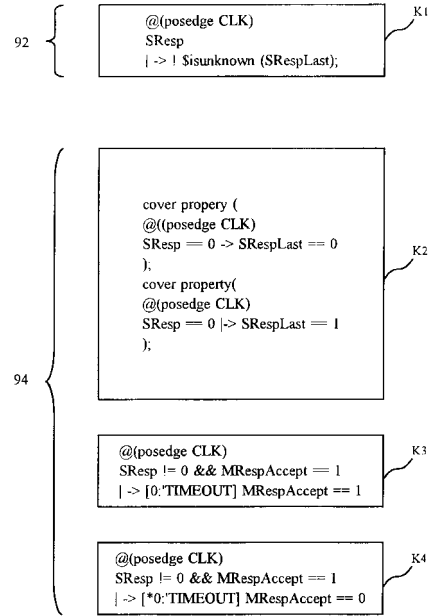
【 図 6 】

保持条件	送信デバイス	受信デバイス
受領無し "MRespAccept != 1"	(S1) "\$stable(SRespLast)"	(S3) "[0:TIMEOUT] MRespAccept=1"
受領有り "MRespAccept == 0"	(S2) "0(inactive)"	(S4) "MRespAccept=0"

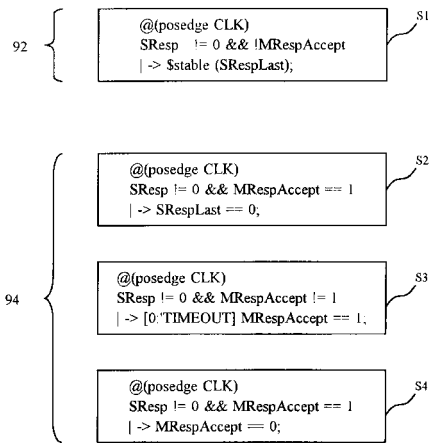
【 図 7 】

確定条件	送信デバイス	受信デバイス
有効条件 "SResp != 0"	(K1) "SRespLast=0 1"	(K3) "[0:TIMEOUT] MRespAccept=1"
無効条件 "SResp == 0"	(K2) "SRespLast=0 1 x z"	(K4) "[*0:TIMEOUT] MRespAccept=0"

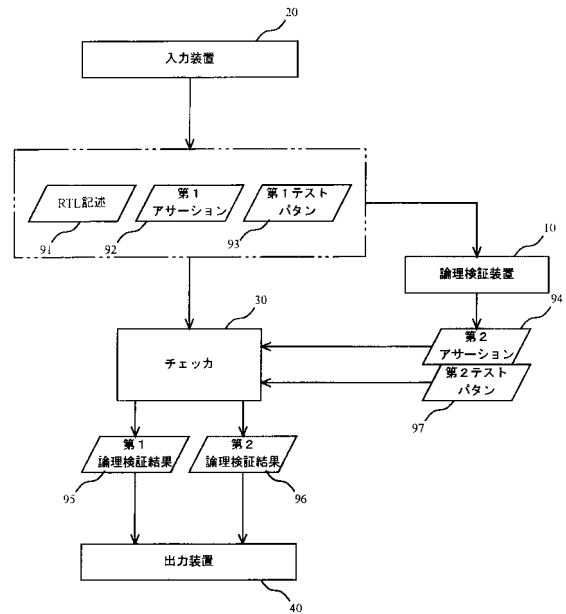
【 図 8 】



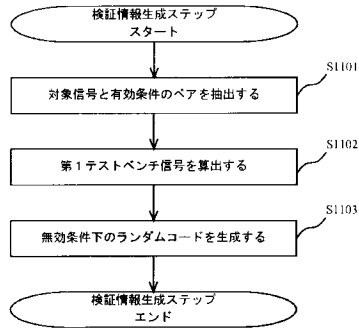
【 図 9 】



【 図 10 】



【 図 1 1 】



【 図 1 3 】

```

module test(),
...
  invalid_rand_gen invalid_rand_gen (
    .SRespLast (SRespLast),
    .SResp      (SResp),
  )

  module invalid_rand_gen(
  ...
    always @(posedge CLK) begin
      if (SResp == 2'b00)
        force SRespLast =
          $urandom_range(1,0);
    end
  end
  
```

97

【 図 1 2 】

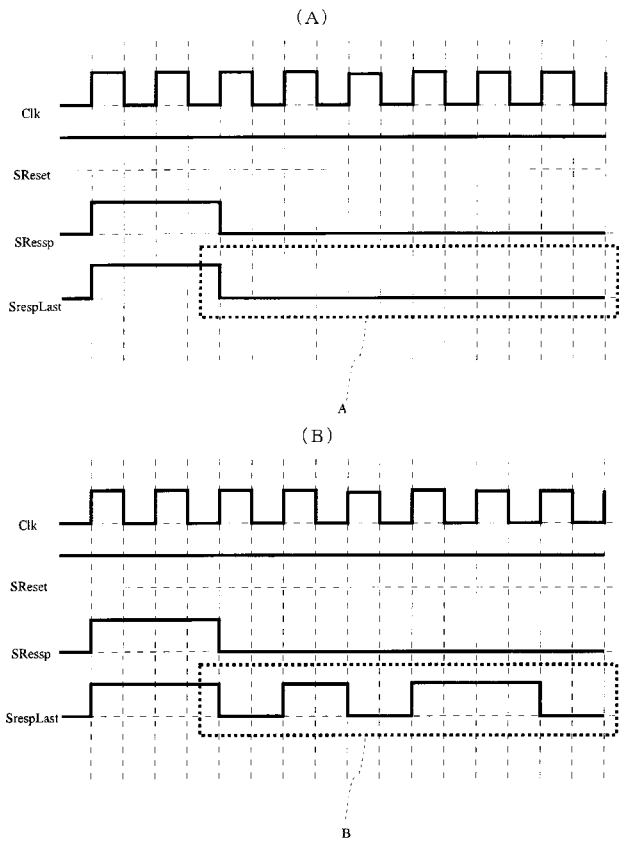
```

bind testtop OCP_Checker
...
  SrespLast (srespLast), // バインド文
  Sresp     (sresp),     // バインド文

module test():
...
  dut dut(
    SRespLast (srespLast), // 接続文
    SResp     (sresp),     // 接続文
  )
  
```

92

【 図 1 4 】



---

フロントページの続き

(72)発明者 西 出 岳 央

東京都港区芝浦一丁目1番1号 株式会社東芝内

Fターム(参考) 2G132 AA01 AC09 AG11 AL00

5B046 AA08 BA02 JA01