



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I579228 B

(45) 公告日：中華民國 106 (2017) 年 04 月 21 日

(21) 申請案號：101117619 (22) 申請日：中華民國 101 (2012) 年 05 月 17 日

(51) Int. Cl. : **B81C1/00 (2006.01)** **C25D17/00 (2006.01)**
C25D7/12 (2006.01)(30) 優先權：2011/05/18 美國 13/110,728
2011/11/03 美國 13/288,495(71) 申請人：應用材料股份有限公司 (美國) APPLIED MATERIALS, INC. (US)
美國(72) 發明人：麥克修保羅 R MCHUGH, PAUL R. (US)；威爾森葛瑞格里 J WILSON, GREGORY
J. (US)；漢森凱爾 M HANSON, KYLE M. (US)

(74) 代理人：蔡坤財；李世章

(56) 參考文獻：

TW	452828	TW	471059
TW	485490	TW	494443
TW	495885	TW	496848
TW	505961	TW	523556
TW	544384	TW	581854
TW	593731	TW	I223678
TW	I223678	TW	I225547
TW	I225547	TW	I226387
TW	200520289A	CN	1961099A

審查人員：曾維國

申請專利範圍項數：17 項 圖式數：28 共 67 頁

(54) 名稱

電化學處理器

ELECTROCHEMICAL PROCESSOR

(57) 摘要

電化學處理器可包括具有轉子的頭部，頭部配置以支承工件，頭部可移動而將轉子定位於容器中。內部與外部陽極位於容器內的內部與外部陽極電解質腔室。容器中的上杯具有彎曲上表面和內部與外部陰極電解質腔室。電流取樣器設置鄰接彎曲上表面。彎曲上表面中的環狀狹槽連接至通道(例如管子)而通往外部陰極電解質腔室。薄膜可分別隔開內部與外部陽極電解質腔室和內部與外部陰極電解質腔室。

An electrochemical processor may include a head having a rotor configured to hold a work piece, with the head moveable to position the rotor in a vessel. Inner and outer anodes are in inner and outer anolyte chambers within the vessel. An upper cup in the vessel has a curved upper surface and inner and outer catholyte chambers. A current thief is located adjacent to the curved upper surface. Annular slots in the curved upper curved surface connect into passageways, such as tubes, leading into the outer catholyte

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫；惟已有申請案號者請填寫)

※ 申請案號：101117619

※ 申請日期：101 年 5 月 17 日

※IPC 分類：

B81C 1/00 (2006.01)
C25D 1/70 (2006.01)
C25D 7/12 (2006.01)

一、發明名稱：(中文/英文)

電化學處理器/ELECTROCHEMICAL PROCESSOR

二、中文發明摘要：

電化學處理器可包括具有轉子的頭部，頭部配置以支承工件，頭部可移動而將轉子定位於容器中。內部與外部陽極位於容器內的內部與外部陽極電解質腔室。容器中的上杯具有彎曲上表面和內部與外部陰極電解質腔室。電流取樣器設置鄰接彎曲上表面。彎曲上表面中的環狀狹槽連接至通道（例如管子）而通往外部陰極電解質腔室。薄膜可分別隔開內部與外部陽極電解質腔室和內部與外部陰極電解質腔室。

三、英文發明摘要：

An electrochemical processor may include a head having a rotor configured to hold a work piece, with the head moveable to position the rotor in a vessel. Inner and outer anodes are in inner and outer anolyte chambers within the vessel. An upper cup in the vessel has a curved upper surface and inner and outer catholyte chambers. A current thief is located adjacent to the curved upper surface. Annular slots in the curved upper curved surface connect into passageways, such as tubes, leading into the outer

catholyte chamber. Membranes may separate the inner and outer anolyte chambers from the inner and outer catholyte chambers, respectively.

四、指定代表圖：

(一)本案指定代表圖為：第(5)圖。

(二)本代表圖之元件符號簡單說明：

50 容器組件

52 杯

54、56、88、89 支撐件

58 外殼

70、72 陽極

74 擴散器

76 杯

78 腔室

80、84 導管

82 護罩

85、86 薄膜

87 氣室

114 輪輻

116 支腳

120、122 腔室

124 表面

130、132 連接器

140 指示器

160、162 狹槽

200 組件

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明的領域為電化學處理微特徵結構工件的腔室、系統和方法，微特徵結構工件具有整合於工件內及/或上的微裝置。微裝置可包括次微米特徵結構，且可為微電子裝置、微機械裝置、微機電裝置及/或微光學裝置。工件可為矽晶圓或其他基板。

【先前技術】

諸如半導體裝置、成像器和顯示器等微電子裝置通常係由數種不同類型機器製造在微電子工件上及/或內。在典型製造製程中，沉積步驟期間將形成一或更多層導電材料至工件上。工件接著通常歷經蝕刻程序及/或研磨程序（例如平坦化），以移除部分的沉積導電層而形成觸點及/或導線。

電鍍處理器可用於沉積銅、焊錫、坡莫合金、金、銀、鉑、電泳防鍍漆（resist）和其他材料至工件上，以形成毯覆層或圖案化層。典型銅鍍製程涉及利用化學氣相沉積（CVD）、物理氣相沉積（PVD）、無電電鍍製程或其他適合方法來沉積銅晶種層至工件表面。形成晶種層後，在存有電處理溶液的情況下，在晶種層與一或更多電極間施加適當電位，以於工件鍍上毯覆銅層或圖案化銅層。接著把工件傳送到另一處理機器前，於後續程序

中清潔、蝕刻及/或退火處理工件。

隨著微電子特徵結構和部件製作得越來越小，沉積於特徵結構和部件內或上的晶種層厚度亦隨之變小。在薄晶種層上電鍍因終端效應（terminal effect）而引起重大工程挑戰。終端效應係晶種層的高電阻造成大壓降橫越晶圓直徑所致。若未適當補償，則終端效應會導致電鍍層不均勻，也會於特徵結構內形成孔隙。使用極薄晶種層時，電鍍製程之初的表面電阻可高達如 50 歐姆/平方，反之工件上的電鍍膜的最終表面電阻可小於 0.02 歐姆/平方。利用習知電鍍工具時，此三個數量級的表面電阻變化將導致難以或無法一致提供均勻的無孔隙膜於工件上。故需要改良式電鍍工具。

【發明內容】

新型處理器可於工件上電鍍很均勻的膜，即使工件具有高電阻晶種層及/或阻障層亦然。

在一態樣中，處理器可包括具有轉子的頭部，頭部配置以支承及電氣接觸工件，頭部可移動而將轉子定位於容器中。內部與外部陽極聯結容器內的內部與外部陽極電解質腔室。外部陽極腔室上方，容器中的上杯具有彎曲上表面和內部與外部陰極電解質腔室。電流取樣器（current thief）鄰接彎曲上表面。彎曲上表面中的環狀狹槽連接至通道（例如管子）而通往外部陰極電解質腔

室。如薄膜之阻障層可分別隔開內部與外部陽極電解質腔室和內部與外部陰極電解質腔室。

從以下顯示新型處理器如何設計和處理方法實例的實施方式說明和圖式將能明白其他和進一步的目的與優點。本發明亦存在所述元件子集。

【實施方式】

現詳細參照圖式，如第 1 圖至第 4 圖所示，電化學處理器 20 具有頭部，頭部位於容器組件 50 上方。容器組件 50 可支撐在甲板板材 24 和取樣板材 26 上，取樣板材 26 附接至支架 38 或其他結構。單一處理器 20 可用作獨立單元。或者，多個處理器 20 可按陣列提供，且由一或更多機器人將工件裝卸進出處理器。頭部 30 可支撐在升降/旋轉單元 34 上，以抬起及倒置頭部而將工件裝卸至頭部，及降低頭部 30 而嚙合容器組件 50 進行處理。

如第 1 圖至第 3 圖所示，連結升降/旋轉單元 34 和內部頭部件的電氣控制與電力電纜 40 從處理器 20 往上導向設施接線或多重處理器自動化系統內的接線。具有層疊排放環的沖洗組件 28 可提供在容器組件 50 上方。若有使用，則排放管 42 連接沖洗組件 28 和設施排放裝置。選擇性升降機 36 可提供在容器組件 50 下方，以於轉換陽極時支撐陽極杯。或者，升降機 36 可用於支承陽極杯，使之抵著容器組件 50 的其餘部分。

現參照第 3 圖至第 7 圖，容器組件 50 可包括陽極杯 52、下薄膜支撐件 54 和上薄膜支撐件 56，支撐件 54、56 一起扣在固定件 60。陽極杯 52 內，第一或內部陽極 70 設置靠近內部陽極電解質腔室 110 底部。第二或外部陽極 72 設置靠近外部陽極電解質腔室 112 底部，外部陽極電解質腔室 112 圍繞內部陽極電解質腔室 110。內部陽極 70 可為扁圓形金屬板，且外部陽極 72 可為扁環形金屬板，例如鍍鉑鈦板。內部和外部陽極電解質腔室可填充銅粒。如第 5 圖所示，內部陽極 70 電氣連接至第一電引線或連接器 130，外部陽極 72 電氣連接至分離的第二電引線或連接器 132。

不像許多先前已知設計，在一實施例中，例如就處理直徑 300 mm 的晶圓而言，處理器可具有中央陽極且只有單一外部陽極，但仍可因其他設計特徵結構而達成改良性能。僅具兩個陽極來代替三或更多陽極可簡化設計和處理器控制，亦可降低整體成本和處理器的複雜度。特別係使用更大晶圓時，也可選擇性採用三或更多陽極設計。

現參照第 5 圖至第 9 圖，上杯 76 置於上杯外殼 58 內或被上杯外殼 58 圍住。上杯外殼 58 附接及密封上杯 76。上杯 76 具有彎曲頂表面 124 和中央貫穿開口，開口構成中央或內部陰極電解質腔室 120。此腔室 120 由擴散器 74 內的大致圓柱形空間界定，並通往上杯 76 的彎曲上表面 124 界定的鐘狀或號角狀空間。一連串同心環狀狹

槽從上杯 76 的彎曲頂表面 124 向下延伸。形成於上杯 76 底部的外部陰極電解質腔室 78 經由管陣列或其他通道連接至環，此將參照第 10 圖至第 12 圖進一步說明於後。

仍舊參照第 5 圖至第 9 圖，擴散器 74 設在上杯 76 的中央開口內且被擴散器護罩 82 圍住。第一或內部薄膜 85 固定於上薄膜支撐件 54 與下薄膜支撐件 56 間，並隔開內部陽極電解質腔室 110 和內部陰極電解質腔室 120。內部薄膜支撐件 88 可以放射狀輪輻 114 的形式置中設在上薄膜支撐件 56，內部薄膜支撐件 88 從上方支撐內部薄膜 85。此設計使得內部陰極電解質腔室 120 為實質開放，以更加容許高電流從內部陽極流向工件，同時電鍍至電阻膜上。放射狀輪輻可佔據或阻擋小於約 5%、10%、15% 或 20% 的內部陰極電解質腔室 120 的截面面積。

同樣地，第二或外部薄膜 86 固定於上薄膜支撐件與下薄膜支撐件間，並隔開外部陽極電解質腔室 112 和外部陰極電解質腔室 78。外部薄膜支撐件 89 可以放射狀支腳 116 的形式提供在上薄膜支撐件 56，外部薄膜支撐件 89 從上方支撐外部薄膜。

如第 5 圖至第 7 圖所示，擴散器周圍水平供應導管 84 可形成於上杯 76 的圓柱形外壁，上杯 76 之外壁與上杯外殼 58 之圓柱形內壁間的 O 形環或類似元件密封導管 84。如第 5 圖、第 7 圖及第 8A 圖所示，放射狀供應導管

80 從周圍導管 84 放射狀向內延伸到環狀護罩氣室 87，氣室 87 圍繞擴散器護罩 82 的上端。放射狀導管 80 通過垂直管間的上杯 76，垂直管連接上杯 76 之彎曲上表面 124 中的環狀狹槽和外部陰極電解質腔室 78。第 7 圖截面圖係沿著通過放射狀導管 80 的平面截切。因此，第 7 圖圖示放射狀導管 80，垂直管則不。第 6 圖截面圖係沿著通過垂直管的平面截切。因此，第 6 圖圖示垂直管，放射狀導管 80 則不。

第 13 圖圖示周圍導管 84 和通往護罩氣室 87 的放射狀導管 80，且外部陰極電解質路徑形成於擴散器護罩 82 與擴散器 74 間。處理器 20 操作期間，該等外部陰極電解質路徑一般填充液態陰極電解質。第 13 圖未圖示上杯 76 的固體材料，其中該等外部陰極電解質路徑形成於內。

現參照第 10 圖至第 12 圖，在所示設計實例中，有 8 個周圍狹槽或環從上杯 76 的彎曲上表面 124 向下延伸。該等為狹槽 90、92、94、96、98、100、102、104。狹槽很窄，以提供高電阻。狹槽寬度通常為 1 mm 至 5 mm 或 2 mm 至 4 mm。狹槽具窄寬度係為提供更連續的曲壁形狀。電鍍具高表面電阻（例如 50 歐姆/平方）的工件時，模型顯示陽極與工件間有高電阻（例如大於 5 歐姆、10 歐姆或 15 歐姆）有助於達成均勻沉積。高電阻可減少電流經由外部陰極電解質腔室 78 往內部狹槽和管子下方洩漏及往外部管子和狹槽上方洩漏而至晶圓邊緣。

在所示設計中，狹槽彼此同心且和內部陰極電解質腔

室 120 同心。狹槽壁可為筆直，狹槽從上杯 76 的彎曲上表面 124 垂直往正下方延伸。所用狹槽數量可視工件直徑和其他因子而定。通常，狹槽可連續延伸繞著上杯 76，而無分段或中斷且輪廓或寬度沒有變化。然可選擇性使用分段狹槽，各段設於位移徑向位置，以減少徑向電流密度變異。減少電流密度變異的另一選擇為使狹槽徑向位置依圓周角改變。

如第 10 圖所示，在所示特定實例中，外部四個狹槽 104、102、100、98 由垂直管連接至外部陰極電解質腔室 78 內。連接狹槽 104、102、100、98 和外部陰極電解質腔室 78 的管子係管子 104A、102A、100A、98A。在所示設計中，有 18 個連接至各狹槽的管子。管子通常為直壁垂直管。管子可於周圍均勻相隔。可改變管子的數量、尺寸（例如截面尺寸直徑）、長度和形狀，以調整通過管內陰極電解質的電流路徑電阻。

參照第 11 圖，在所示實例中，管子內徑大於供入管子的狹槽寬度。故在第 11 圖中，末端視圖所示管子看起來更像矩形。阻塞網亦可選擇性提供在彎曲上表面 124 下方和管子頂端上方的狹槽內，以免管子與狹槽間有直接的視線路徑。若有使用，則阻塞網於管子與狹槽間構成中間氣室。

記住第 10 圖圖示開放陰極電解質腔室和路徑，但未圖示組成該等腔室和路徑的圍繞固體材料，上杯 76 可由介電材料製成，例如鐵氟龍（氟聚合物）或天然聚丙烯，

且選擇性具有兩件式組件。

在所示具 18 個管子（即上杯 76 中的垂直鑽孔或穿孔）的設計中，管子間隔 20 度。若減少管子數量，則各管環的電阻將大幅增加，使得管子能製作得更短。雖然第 11 圖圖示各管環的管子為放射狀對準，但任何管環的管子也可與相鄰管環的管子錯開。

狹槽出口的電流密度均勻度受狹槽高度與管子節距的影響最劇。一般預計狹槽高度/管子節距的高寬比大於 1.0 可提供良好的電流密度均勻度。管子內徑可為約 3 mm 至 12 mm 或 5 mm 至 7 mm。可結合使用 2 mm 至 5 mm 的狹槽寬度和 4 mm 至 8 mm 的管徑。

在替代設計中，狹槽 94-104（或使用許多狹槽）具有很窄的寬度，例如 1 mm，且從上杯 76 的彎曲上表面 124 整個延伸穿過上杯 76 而至外部陰極電解質腔室 78。在此設計中，並不或不需使用管子。確切而言，極窄狹槽提供足夠的電阻路徑，而不需使用分離的管子。當不易形成如僅 1 mm 寬的狹槽（由於機械加工或形成技術的限制所致）時，管子比全長細窄狹槽更適合使用。由於管子提供分離的間隔開口，故相較於狹槽的連續開口，可偕同使用管子的處理器讓工件旋轉，以平均掉間隔的分離管開口引起的周圍變異。

仍舊參照第 10 圖，狹槽 96、94 可與連接至該等狹槽兩者的單組管子 96A 緊密間隔。同樣地，狹槽 92、90 可與連接至該等狹槽的單組管子 92A 緊密間隔。管長經

選擇以調整通過上杯 76 內含陰極電解質的電阻。如第 10 圖所示，管子接合狹槽的各管子頂端處於相同的垂直位置 VP。然管子底端的垂直位置因管長改變而不同。此可利用形成於上杯 76 底表面的階梯達成。第 10 圖所示階梯係階梯 92B、96B、98B、100B、102B、104B，各階梯元件符號聯結至對應的管子和狹槽元件符號。例如，最外面的狹槽 104 連接至管子 104A，管子 104A 連接至階梯 104B。階梯 104B、102B 處於相同的垂直位置，階梯 100B、98B、96B 逐漸上升，階梯 92B 比階梯 96B 低且處於約和階梯 98B 一樣的垂直位置。

使狹槽高度和管子間隔（節距）適應特定製程的彈性對銅鑲嵌製程尤其有利，銅鑲嵌製程易受周圍電流密度變異影響，即使藉由旋轉工件以得時間平均值亦然。利用階梯而個別調整各管環的管長可有助於改良徑向電流密度輪廓。相應地，可提供階梯插入件 106 或插入環（如第 10A 圖所示）做為替換部件，插入件或插入環可選擇及安裝於管子下方的處理器，以改變管子的有效長度。在最初設定期間或處理器撥入時，使用插入件 106 係有益的，因為當處理器設定用於特定製程時，插入件將改變通過各狹槽的電流相對量。

或者，可利用或不利用任何類似階梯元件，改變各狹槽底部的垂直位置，以選擇管子的有效長度。第 12 圖為類似上述第 13 圖的透視圖，第 12 圖圖示液態陰極電解質通過擴散器和上杯 76 的外部陰極電解質空間、而非該

等元件的固體材料。為清楚說明，第 12 圖的外部陰極電解質空間具有和構成或界定外部陰極電解質空間的特徵元件一樣的元件符號。雖然通稱管子和階梯，但依據採用製造技術，管子可形成如孔洞般穿過組成上杯 76 的材料，且階梯同樣可形成如矩形截面環般而形成於上杯 76 的底部。

第 10B 圖圖示上杯 76 的上表面 124 的曲率分析模型。108 mS/cm、50 歐姆/平方的曲線和 250 mS/cm、20 歐姆/平方的曲線互相重疊。下曲線為針對 108 mS/cm、20 歐姆/平方的模型。曲線形狀亦取決於晶圓邊緣與杯間的假定縫隙。由於曲線下降遠離晶圓中心，晶圓朝相對於晶圓中心的晶圓邊緣往外移動，故上杯 76 的設計與陰極電解質流動一致。第 10B 圖中幾乎互相重疊的兩條室壁曲線亦如此，因為該等曲線為補償大約相同的晶圓終端效應。終端效應和膜表面電阻除以浴電阻（即浴導電率倒數）的比率呈比例關係。因此，使用高導電率浴的較小晶種層表面電阻（250 mS/cm 和 20 歐姆/平方）將產生類似在較低浴導電率中有較高表面電阻（108 mS/cm 和 50 歐姆/平方）所產生的終端效應。

所謂終端效應會造成工件邊緣的沉積速率比中心快。故若未補償，則終端效應將於工件上形成不均勻鍍膜或層。為更良好地補償或控制終端效應，開始電鍍時，頭部可支承工件較靠近上杯表面 124 的第一位置。接著，隨著工件上的膜厚增加及終端效應減小，頭部可把工件

抬高到離表面 124 更遠的第二位置，以更良好地避免工件鄰近上杯之周圍狹槽 92-104 所引起的不均勻沉積。然此間隔改變會導致工件邊緣周圍的電流密度偏差邊緣效應。

第 10C 圖圖示垂直邊緣屏蔽 128 的實例，屏蔽 128 可用於補償該等電流密度偏差。工件邊緣圖示為 191。邊緣屏蔽 128 通常由介電材料製成，最初電鍍期間，當膜電阻很高時，邊緣屏蔽 128 可下降至表面 124 下方的開口內，接著在後續電鍍期間，當工件離開表面 124 時，屏蔽 128 可上升離開開口而至第 10C 圖所示位置。屏蔽 128 可由致動器 129 移動。

第 10D 圖圖示水平邊緣屏蔽 190（白色）和陰極電解質（灰色）。工件邊緣圖示為 191。屏蔽 190 可由接合垂直環狀環 194 的水平環 192 組成。或者，水平環 192 可單獨使用且支撐在間隔物上。或者，水平環 192 可支撐在上杯的彈簧上。在此設計中，當工件往上移動遠離上杯時，彈簧將抬起屏蔽 190（或 128）至升高位置。工件位於靠近上杯的最初較低位置時，支承工件的轉子致使屏蔽往下進入上杯的凹槽。水平環 192 可設在上杯周圍的凹槽或溝槽中。相較於第 10C 圖設計，在第 10D 圖設計中，環 192 的水平方向容許取樣電流通過垂直環 194 上方和下方之曲壁與工件間的整個縫隙高度。水平環 194 進一步限制電流路徑，以助於調整通過水平環 192 上方或下方的取樣電流量。第 10C 圖屏蔽 128 控制湧向晶圓

邊緣的電流時，所有取樣電流亦集中於該處而從屏蔽 128 上方流向屏蔽 128 頂部與晶圓間的較小縫隙。可改變其他設計參數，以緩和此設計對工件邊緣電流取樣的重大影響。

第 9 圖圖示處理器 20 的外側和連接器或配件，以提供處理流體進出處理器 20。參照第 6 圖及第 9 圖，陽極電解質經由入口 154 提供至內部陽極電解質腔室 110。陽極電解質經由入口 148 提供至外部陽極電解質腔室 112。配件 146 係外部陽極電解質腔室 112 的陽極電解質閒置狀態再循環埠。配件 150 係外部陽極電解質腔室 112 的返回/再生埠。配件 156 係內部陽極電解質腔室的返回/再生埠。如第 6 圖所示，陽極電解質經由循環狹槽 162 流出內部陽極電解質腔室，且陽極電解質經由循環狹槽 160 流出外部陽極電解質腔室。處於閒置狀態時，處理器含有陽極電解質，但不主動處理，出口 152 則容許陽極電解質往外部陰極電解質流出處理器。此將降低陽極電解質液面，使陽極電解質不接觸薄膜，因而更良好地避免陰極電解質與陽極電解質的組分擴散。

參照第 5 圖及第 9 圖，陰極電解質在內部陰極電解質腔室 120 中往上並放射狀向外流動，且收集於收集環腔室 122。陰極電解質流出收集環腔室 122 而至返回埠 158 供再循環。陰極電解質液面指示器 140 監測與上杯 76 同高的陰極電解質液面。在此所用「陽極電解質」和「陰極電解質」係指處理器中的電解質位置，而非組成電解

質的任何特定化學品。指示器 140 可連接至電腦控制器，電腦控制器控制處理器或自動化系統的處理器陣列。電腦控制器亦可用於控制操作處理器 20 的各種其他參數。如第 9 圖所示，過量陰極電解質經由陰極電解質排放裝置 142 流出處理器。

如第 2 圖、第 3 圖及第 4 圖所示，馬達 184 旋轉頭部 30 的轉子 180。轉子 180 適於支承工件或晶圓。轉子上的接觸環 181 電氣接觸工件。噴嘴 186 可提供於頭部 30 且集中對準工件上方，並支承轉子 180 的位置。

第 14 圖、第 15 圖及第 16 圖圖示電流取樣電極組件 200，組件 200 可偕同處理器 20 使用。組件 200 包括環 202，環 202 附接至外殼 204。金屬線 208（例如鉑線）延伸穿過薄膜管 206，薄膜管 206 設在環 202 中溝槽 216 內。金屬線 208 的末端止於外殼 204 內且經由連接器 210 連接至電壓源。電解質經由入口配件 212 和出口配件 214 泵抽通過薄膜管 206，入口配件 212 和出口配件 214 附接至外殼 204。提供至取樣組件 200 的電解液（「取樣電解質」）可不同於提供至上杯 76 的陰極電解液。如第 9 圖及第 16 圖所示，組件 200 安裝於上杯 76 頂部，並可用於改變處理器 20 的電流流動特徵。可快速又輕鬆地從上杯 76 移開整組組件 200 及替換。

使用時，把通常具導電晶種層的工件裝載至頭部。工件上的晶種層連接至電源供應器，通常為陰極。若頭部裝載成面朝上位置，則將頭部翻轉，使轉子和轉子支承

的工件面朝下。接著將頭部降下至容器，直到工件接觸容器內的陰極電解質為止。工件與上杯 76 之彎曲上表面 124 的間隔會影響工件表面的電流密度均勻度。通常，工件至表面縫隙（任何部分的彎曲上表面 124 與工件間的最小尺寸）為約 4 mm 至 14 mm。處理期間可改變此縫隙。工件可往上移動而逐漸遠離表面 124，或者工件可從開始縫隙快速移動到終止縫隙。升降/旋轉機構可用於抬起頭部及旋轉或翻轉頭部。在此設計中，頭部旋轉成面朝上位置，以將晶圓裝載至及卸載出頭部。為進行處理，支承晶圓的頭部接著旋轉成面朝下位置，頭部接著往下移動而將晶圓或至少晶圓下表面放入電解質浴中。

陽極電解質提供至內部陽極電解質腔室 110 及個別進入外部陽極電解質腔室 112。陰極電解質提供至周圍供應導管 84。取樣電解質供應至入口配件 212。一般藉由降低頭部來移動工件，使工件接觸陰極電解質。開啟往陽極 70、72 的電流，來自陽極的電流流過內部與外部陽極電解質腔室 110、120 中的陽極電解質。陽極電解質本身依第 6 圖虛線箭頭指示流動。來自內部與外部陽極的電流通過陽極電解質且分別流過內部和外部薄膜 85、86 而進入上杯 76 的開放空間內含的陰極電解質。

上杯 76 內，陰極電解質從供應導管 84 放射狀向內流向擴散器護罩氣室 87，接著依第 8A 圖箭頭指示進入所示擴散器 74。陰極電解質從擴散器往上流動且放射狀向

外朝四方移動越過上杯 76 的彎曲上表面 124。陰極電解質中的金屬離子沉積於工件上而於工件上形成金屬層。開啟馬達 184 來旋轉轉子 180 和工件，使工件上沉積更均勻。大部分的陰極電解質接著流入收集環 122。小部分的陰極電解質往下流過狹槽 90-104 和管子 92A-104A 而進入外部陰極電解質腔室 78。陰極電解質接著流出處理器 20。

通常在電化學處理器中，電流傾向流過所有可用路徑，致使反應器內的電壓梯度產生所謂的漏電流。電流可經由陽極通道間諸如薄膜或通風孔/狹槽等路徑洩漏。電流亦可沿著處理器部件（例如擴散器）的壁面洩漏。此將造成工件表面的電流密度變異，以致改變沉積速率，最終導致鍍上工件各處的金屬層有無法接受的厚度變異，此對銅鑲嵌應用尤其如是。反應器內的電壓梯度在電鍍開始及結束時特別大。在高電阻晶種層上電鍍時，電流主要在內部陽極 70 與工件和電流取樣器之間。因此，內部陽極杯和薄膜腔室的電壓很高（超過 100 伏特），同時外部陽極腔室的電壓很低。即使經由相當小的漏電流路徑，如此大的電壓差仍會產生大量漏電流。故當在薄晶種層上電鍍時，使用單獨個別密封的內部與外部電流路徑可改良處理器性能。此包括使用單獨個別密封的薄膜。在低電阻厚膜上電鍍時，大量電流來自外部陽極，故上述情況相反。接著，內部與外部陽極通道或電流路徑間再次存在同樣很大、但相反的電壓差。

參照第 5 圖，處理器描繪成具有內部和外部電流通道。在此描繪中，內部電流通道通常從內部陽極 70 經由內部薄膜 85、擴散器 74 和中央陰極電解質腔室 124 垂直往上延伸到工件。內部電流通道實質上可想像成圓柱管。外部電流通道可相應想像成從外部陽極 72 經由外部薄膜 86、外部陰極電解質腔室 78 及經由上杯中的開口垂直往上延伸到工件。有利地，利用密封元件（例如 O 形環和介電材料壁）密封及互相隔開內部和外部電流通道，以減少二通道間的漏電流。

上杯 76 內的管子和狹槽係設計成減少電流洩進或漏出外部陽極腔室。為在電阻晶種層上均勻電鍍，金屬膜內需產生大徑向電壓梯度。處理器需匹配陰極電解質內的此徑向電壓梯度。故從中心沿著彎曲室壁表面到邊緣將存在大電壓梯度（由內部陽極與晶圓和取樣器間的電流驅動）。彎曲室壁中的狹槽 90、92、94、96 的電壓比狹槽 98、100、102、104 的電壓高，狹槽 98、100、102、104 離中心較遠。是以漏電流流入內部狹槽，然後流出靠近晶圓邊緣的狹槽。此電流路徑係不當洩漏，因如此將使擬定電流路徑沿著彎曲室壁通過流體路徑，及降低晶圓各處的徑向電流密度均勻度。為最小化通過此洩漏路徑的電流量，乃利用相對較少又長的孔洞 90A、92A、94A、96A、98A、100A、102A、104A，使該路徑電阻變很大。同時，該等孔洞列的相對電阻不為漏電流考量設定，而是為確保從外部陽極到晶圓有適當徑向電流分

佈。各列孔洞（各徑向圓）的電阻可大於 5 歐姆，且更特定言之為約 10 歐姆。狹槽寬度的選擇與電流梯度有關，在電阻晶種層上電鍍時，沿著曲面存在電流梯度。寬狹槽會扭曲曲壁，並且不利晶圓各處的徑向電流密度分佈。當電流沿著壁面行進時，寬狹槽容許電流下降進出狹槽。然需權衡狹槽寬度，因為寬狹槽有利於避免在毯覆膜上電鍍終了時沉積凸塊，凸塊可能在各狹槽下方的晶圓上產生。

如第 11 圖所示，外部狹槽 100、102、104 可間隔得比內部狹槽 90、92、94、96、98 更密。通常，間隔較密的狹槽靠近工件，間隔較密的狹槽可更良好地減少工件表面的電流變異。

亦可施加電位至鄰接工件邊緣的取樣電極，例如金屬線 208，以於工件上更均勻沉積金屬。如第 16 圖所示，取樣組件 200 的金屬線 208 設在溝槽 216 底部或附近的薄膜管 206 內。溝槽 216 的開放頂部 218 當作虛擬電極。隨著電鍍製程進行及終端效應減小，工件的表面電阻將下降，取樣電流也會降低。

轉子 180 可使用密封接觸環，或者轉子可使用潮濕或未密封接觸環。若使用密封接觸環，則密封件通常會扭曲工件邊緣附近的電場。然透過設計上杯 76，至少在某種程度上可補償此扭曲。上杯 76 的彎曲上表面 124 超出最外面狹槽（所示設計為狹槽 104）的外圍可設計成升高至密封件。上杯 76 的上表面 124 的此向上延伸的外部

區域可為彎曲或平坦。上杯 76 向上升高的外圍迫使取樣電流通過靠近密封件的窄縫隙。

透過設計取樣組件 200 的環 202，也可減少使用密封接觸環相關的電場扭曲。如第 16 圖所示，環 202 的內緣 215 提供從上杯頂表面 124 外緣往上的階梯。階梯高度可為約 2 mm 至 6 mm。由於環係模組取樣電極組件的一部分，故可快速又輕鬆地安裝或移除環 202。處理器 20 可配有固定位置的單一上杯，且依據是否使用密封或未密封接觸環來選擇取樣組件的環 202。

電化學處理晶圓或工件的方法包括把工件支承於頭部，頭部降下工件，使工件接觸容器內的陰極電解質。電流供應至內部陽極，內部陽極聯結容器內的內部陽極電解質腔室，及供應至外部陽極，外部陽極圍繞內部陽極，外部陽極聯結外部陽極電解質腔室。電流流過容器內上杯彎曲上表面之環狀狹槽中的陰極電解質。電流亦流自鄰接上杯彎曲上表面的電流取樣器。陰極電解質從內部陰極電解質腔室朝工件往上流動，薄膜隔開內部陰極電解質腔室和內部陽極電解質腔室。陰極電解質亦可往下流過狹槽而進入外部陰極電解質腔室。

可選擇性旋轉工件。處理期間，亦可抬高工件而遠離上杯的彎曲上表面，抬高速率係工件上之膜表面電阻的函數。陽極與工件間之電流路徑的電阻可大於 5 歐姆、10 歐姆或 15 歐姆。

對一些應用而言，特別係對大直徑工件而言，處理器

20 可修改成包括多於一個外部陽極。

如第 8A 圖虛線所示，中央陰極電解質噴口 228 可提供以提高工件中心區域的質傳速率。陰極電解質噴口 228 可由內部薄膜支撐件 88 的中央噴射開口 230 組成。內部薄膜支撐件的一或更多輪輻 114 中的導管 232 可供應陰極電解質至中央噴射開口 230。

如第 8B 圖所示，在替代上杯 76A 中，外部陰極電解質腔室 78 的頂表面 240 往上傾向外壁。相較於第 5 圖及第 6 圖所示的平坦或水平表面，第 8B 圖的設計較不易使氣泡陷入陰極電解質中。第 8B 圖的斜面 240 有助於讓陰極電解質腔室中的任何泡泡往上及放射狀往外傳送到凹槽 242 和通風孔 244。管子的下開口位於不同垂直位置。可調整管徑和狹槽長度，以達適當電阻。

如第 8C 圖所示，在另一替代上杯設計中，從外部陰極電解質腔室 78 往上延伸的各管子轉變成上杯彎曲上表面 124 中的兩個狹槽開口。在此設計中，上杯具有 12 個狹槽。又如第 8C 圖所示，外部陰極電解質腔室的內部頂表面 250 往上傾斜，外部頂表面 252 往下傾斜（放射狀向外移動），陡降階梯 254 位於二者之間。此外部陰極電解質腔室頂表面替代設計亦可選擇性用於減少或避免氣泡陷入。

第 17 圖圖示替代處理器 260，處理器 260 類似第 1 圖至第 7 圖所示處理器 20，但使用單一電解質。處理器 260 沒有隔開上、下腔室的薄膜或其他阻障層。反之，內部

和外部流動通道從陽極往上延伸通過上杯。電解質經由供應導管 84（和充滿電解質的內部通道）進入，向上且放射狀向外流動並流過堰，小部分電解質往下流過狹槽和管子（類似處理器 20 中的陰極電解質）。然由於未隔開上、下腔室，故往下流過管子的電解質將流入陽極隔室，接著經由出口 262、266 流出處理器 260。因處理器 260 沒有薄膜，故不需薄膜支撐件。

處理器 20 可在廣泛的金屬膜表面電阻範圍內，以均勻電流密度電鍍半導體或其他工件，包括表面電阻為 50 歐姆/平方或以上的極高表面電阻晶種層。隨著特徵結構尺寸微縮，此能力益發重要，對銅鑲嵌膜而言尤其如是。電鍍製程期間，當金屬沉積及金屬膜厚增加時，晶圓上的金屬膜表面電阻從很高的初始電阻（例如 50 歐姆/平方或更高）變成低得多的表面電阻（例如 0.02 歐姆/平方）。此時欲控制處理器中的電場以維持均勻電鍍將面臨很大的工程挑戰。

上杯 76 的彎曲頂表面 124 在電鍍至初始很薄的晶種層上方面效果很好，通常當只使用內部陽極 70 和取樣組件 174 時，第二陽極 72 為實質關閉。隨著電鍍金屬膜厚增加，表面電阻下降，第二陽極 72 用於協助控制電場。狹槽（例如狹槽 90-104）提供於上杯 76 中，以容許來自第二陽極 72 的電流協助控制電場。然發現狹槽亦會改變薄晶種層上的曲面 124 的理想性能，此主要係因通過第二陽極 72 電流路徑的漏電流所致。

電鍍極薄初始晶種層時，雖然第二陽極電流路徑有高電阻，但一些來自內部陽極 70 的電流仍會流過第二陽極電流路徑。此將改變處理器 20 中的電場，以致無法有效地均勻電鍍至初始晶種層上。特定言之，一些來自第一陽極 70 的電流往下流過內部狹槽和管子而進入分析回流腔室 78，接著往上流過外部管子和狹槽而至晶圓邊緣。對均勻電鍍而言，此漏電流可能造成往晶圓邊緣的電流密度太高，遠離邊緣的電流密度太低。

藉由提高連接狹槽的管子的電阻，可減少漏電流。然此亦會提高電池電壓和功率供應要求。為在不提高功率供應要求的情況下控制漏電流，可利用機械元件，物理性改變處理器內的電氣路徑。特別係改變管子的有效長度及/或直徑相當於改變通過管子的流動路徑電阻。最初電鍍期間，管子可設定成達最大電阻，以最小化通過管子的漏電流。最初電鍍後，可降低管子的電阻，以讓更多來自第二陽極的電流通過，又不會對處理器電源供應器有過多功率要求。

第 18 圖圖示機械改變通過管子的電流路徑電阻的一技術。在此技術中，已修改上杯 270 於管子底部開口具有斜截錐或圓錐形截面板材 272。板材 272 具有對準管子的孔洞或狹槽。板材致動器 274 連結至板材 272，以稍微將板材從板材 272 完全阻擋管子下端的全關位置轉成板材 272 中孔洞完全對準管子的全開位置。利用此設計，可在最初電鍍薄晶種層期間，關閉部分或全部的管

子 92A、96A、98A、100A、102A 及 / 或 104A。藉由控制
板材致動器 274，接著可於晶圓的表面電阻下降時，部
分或完全打開管子。板材 272 亦可設計成容許不同旋轉
位置有不同徑向電流分佈。

板材致動器 274 可為雙位致動器，例如氣動致動器，
板材致動器 274 把板材 272 移到完開或全關位置。或者，
板材致動器 274 可為另一型致動器，例如電動致動器，
板材致動器 274 可持續移動板材 272 及選擇從完開到全
關範圍的任何位置。板材致動器 274 可利用機械連桿或
透過磁性或電磁耦合連結至板材 272。雖然第 18 圖圖示
板材 272 呈圓錐形截面，但對分析回流腔室 78 中具平坦
頂表面 240 的處理器而言，也可採用平坦板材 272。

對一些應用而言，電鍍製程時，板材亦可設定及留在
預定位置不變。例如，若處理器 20 將處理具厚晶種層的
晶圓，則在整個電鍍製程，板材 272 可留在全開位置。

第 19 圖圖示能改變管子電阻的另一設計。在此設計
中，上杯 280 包括管延伸部 282，管延伸部 282 可滑動
或套疊進出管子 92A、96A、98A、100A、102A 及 / 或
104A。管延伸部 282 可附接至橋聯環或橋聯板材 290。
板材致動器 292 往上或往下移動橋聯板材 290，以有效
改變管長，進而改變通過管內電解質的電流路徑電阻。
致動器 292 的設計和操作可和上述致動器 274 一樣。亦
可利用管延伸部 282，調整各環內的管長，以調整往晶
圓的徑向電流分佈。

第 20 圖圖示利用螺紋管插入件 320 來改變管子有效長度和電阻的又一設計。上區段 322 經由螺旋螺紋 366 附接至下區段 324。螺紋管插入件 320 可置入部分或全部的管子 92A、96A、98A、100A、102A 及/或 104A 中。相對上區段 322 調整下區段 324 可加長或縮短管子的有效長度。也可類似調整第 20 圖的管長，以控制往晶圓的徑向電流分佈。

第 21 圖及第 22 圖圖示另一處理器設計 300，其中環 302 設計成安裝於一或更多狹槽 90、92、94、96、98、100、102 或 104 內。可按尺寸製作環 302，以將環 302 壓入狹槽。環 302 可具有對準管子上方的穿孔 310，並選擇孔徑而改變管子的有效電阻。一些孔洞位置可省略或以永久性或暫時性插塞 312 封住。孔徑可全部一樣或不同。如第 22 圖所示，環 302 或可具有支柱 306，支柱 306 部分伸進管子，支柱直徑小於管徑，以容許有限電流通過管子。環 302 可由非等向性材料製成，例如具高密度孔洞或狹槽的陶瓷，以減少漏電流路徑。此設計一實例為具有小直徑平行穿孔圖案的氧化鋁板。

如第 22 圖所示，若有使用，則環 302 可從上方置入狹槽。如此，不需拆解處理器 20，即可安裝或移除環 302。環 302 可用於部分或完全阻擋電流流過狹槽，以調整電流的徑向分佈。第 21 圖所示環或可插入管子 92A-104A 的下端。仍舊參照第 22 圖，環 302 的底表面可為平坦或有角，若使用非等向性材料，則各環從底表面到頂表面

的相對高度對各狹槽而言可能有所不同，以助於調整相對電阻。

上述上杯 76 可由塑膠、陶瓷或其他介電材料製成。對設計用於搬運大尺寸晶圓（例如直徑 450 mm）的處理器而言，使用陶瓷材料可保持較佳的尺寸設計容限。如第 8A 圖所示，徑向分支狹槽 108 從內部狹槽 90 的中間區域岔入上杯 76 的表面 124 且鄰接擴散器 74。徑向分支狹槽 108 可為中斷或連續，第 8A 圖圖示中斷的徑向分支狹槽。雖然表面 124 在此係描繪成曲面，但表面 124 亦可以樓梯式設計使多個具相同或不同長度的遞增階梯構成近似曲線。

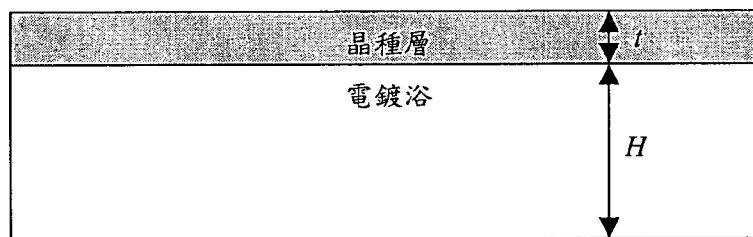
第 23 圖至第 26 圖圖示電鍍製程期間，第 3 圖至第 7 圖所示反應器之容器內含電解質中的電場線變化情形。如第 23 圖所示，製程開始時，晶種層很薄且具有高電阻，例如 50 歐姆/平方，工件表面附近的垂直伏特等值線通常呈垂直。第 24 圖及第 25 圖圖示當工件上的金屬層因電鍍變厚且電阻下降時，伏特等值線變得更為水平。第 26 圖圖示電鍍製程趨於結束或終了時的情形，此時待鍍工件表面的電阻很低，伏特等值線通常呈水平。故電鍍製程期間，工件表面或附近的電壓線將旋轉 70-90 度或 80-90 度。

第 23 圖至第 26 圖所示的比電阻為舉例圖示伏特等值線方向從近乎垂直到近乎水平的變化。也可選擇其他電阻區別點。如第 26 圖所示，視使用金屬和最終鍍層厚度

而定，開始電阻亦可大於 50 歐姆/平方，結束電阻可大於或小於 0.0275 歐姆/平方。

第 16 圖圖示取樣電極 208 的位置，其中溝槽 216 的開放頂部 218 當作虛擬電極。第 27 圖圖示替代設計，其中取樣電極 208 與晶圓邊緣 191 間的通道開口整個穿過屏蔽 190 外側。特定言之，開口 193 放射狀位於屏蔽外側。此將提高從取樣電極開口到晶圓邊緣的路徑電阻，從而控制屏蔽環周圍的電解質浴中的電壓。較高電阻路徑會於屏蔽環周圍產生較低電壓，因而不太可能在接觸環 181（若有使用）的沖洗孔內進行電鍍。

如上所述，「終端效應」造成鍍膜集中在工件邊緣。由於從晶圓內部區域的路徑有較長的電阻晶種層，故電鍍至觸點附近之工件上的電氣路徑比電鍍工件中心附近的電阻小。終端效應的強度受處理器設計影響，但強度基本上可界定成晶種層相對電鍍浴的電阻。第 1 圖所述的 R_s/R_{∞} 比率圖示如下：



晶種層表面電阻： $R_s = \rho/t$ ，

浴表面電阻： $R_{\infty} = 1/(\sigma H)$ ，

其中 R_s = 表面電阻（歐姆/平方），

t = 晶種層的厚度（公尺），

H = 電鍍浴的特徵厚度（公尺），

ρ = 金屬電阻 (歐姆 - 公尺) ,

σ = 浴導電率 (1/歐姆 - 公尺) 。

利用習知電鍍腔室時，一旦 R_s/R_{∞} 超過約 0.5，即變得很難抵消終端效應。在約此比率下，對選定浴而言，晶種層電阻太高，導致晶種層各處的實質所有電流交換（實際上為所有電鍍）係在晶圓邊緣發生。浴與金屬膜間往晶圓中心的電位不足，故不會朝中心沉積。在此情況下，隨著電鍍製程繼續進行，已鍍區域有較小表面電阻，因此金屬隨後會沉積在該等區域的邊緣。產生的電鍍歷程可稱為「前線電鍍」，因為該歷程係先把金屬加到晶圓邊緣，再放射狀向內電鍍，直到整個晶圓鍍上銅為止。

然即使採行邊緣至中心前線電鍍，也可能只能在表面電阻至多達約 14 歐姆/平方的 Cu 基晶種上電鍍。前線電鍍製程的主要考量在於特徵結構上往晶圓中心的晶種層在電鍍前已受波及，此係因為浴在晶圓進入與電鍍朝向中心的區域之間有時間延遲。時間延遲也意味著在處理晶圓邊緣相較於電鍍朝向晶圓中心之間的添加劑吸附、化學蝕刻、電流密度等有所差異。

鑒於上述理由，最好同時電鍍整個晶圓各處，此對如雙鑲嵌金屬化製程而言尤其如是。上述電鍍設備和方法提供同時在具高表面電阻的晶種層上電鍍時，仍使用典型的酸鹼銅電鍍浴。特定言之，可達成同時電鍍表面電阻超過 200 歐姆/平方的晶圓各處 ($R_s/R_{\infty} > 10$)。

取樣比率為傳送到取樣電極之電流相對傳送到晶圓之

電流的比率。例如，傳送 4.5 安培的晶圓電流時，取樣電流為 4.5 安培相當於取樣比率為 1。在此例中，電池電流係 9 安培。習知電鍍腔室的典型取樣比率通常為 1.5 或以下。在上述設備和方法中，採用大於 1.5 的較高取樣比率。例如，可採用約 2.5 至 6.0 的取樣比率。該等高取樣比率將導致一般似乎不合理的大取樣電極電流值。

第 28 圖圖示第 1 圖至第 7 圖處理器的實例，用以同時電鍍銅至高電阻（65 歐姆/平方）晶種層上（即同時均勻電鍍銅至所有晶圓區域）。標示 1/3 Fill1 的線係直徑 300 mm 之晶圓各處的厚度測量，該晶圓已以 4.5 安培電鍍 4.3 秒。在此期間，金屬層厚度從約 55 埃的初始晶種層厚度增為約 100 埃的厚度，表面電阻從 65 歐姆/平方降為約 8.3 歐姆/平方。產生的薄平鍍層證實從製程開始即同時電鍍。在此製程中，取樣比率始於約 2.67， $R_s/R_{\infty} = 3.7$ 。

優先權主張僅適用美國：本申請案係西元 2011 年 11 月 3 日申請的美國專利申請案第 13/288,495 號的部分連續案且現正申請中，美國專利申請案第 13/288,495 號係西元 2011 年 5 月 18 日申請的美國專利申請案第 13/110,728 號的部分連續案且現正申請中，該等申請案均以引用方式併入本文中。

申請人更擬主張下列附加設計。設計 AA：處理器包括容器；配置以支承工件的頭部，頭部可移動而將工件定位於容器中；內部陽極，內部陽極聯結容器內的內部電

解質通道；外部陽極，外部陽極圍繞內部陽極，外部陽極聯結容器內的外部電解質通道。容器中的上杯具有彎曲上表面。電流取樣器鄰接上杯的彎曲上表面。複數個開口在上杯的彎曲上表面呈圖案設置。通道實質延伸穿過各開口而至上杯的下表面。

在此設計 AA 中，可採用一或更多下列附加元件。開口可於上杯的彎曲上表面呈同心狹槽圖案，其中通道包含管子，管子垂直向下延伸到上杯的底表面。狹槽在此可呈同心且寬度為 1 mm 至 6 mm。在此設計中，外環的管子比內環的管子長。上杯可具有 8 個同心的間隔環狀狹槽。可拆式填隙片可用於外部陰極電解質腔室，外部陰極電解質腔室具有一或更多穿孔對準上杯的通道。轉子的頭部可包括轉子，轉子包括具密封件的接觸環，上杯的彎曲上表面從最外面的環狀狹槽往上並向外延伸到密封件。電流取樣器可包含封在薄膜內的金屬線，薄膜置於上杯上表面的電流取樣器環狀狹槽內。擴散器可圍繞內部陰極電解質腔室。

申請人更擬主張下列附加設計 BB。電化學處理器包含：工件托座，工件托座聯結容器；外部陽極腔室，外部陽極腔室圍繞內部陽極腔室；位於內部陽極腔室的內部陽極和位於外部陽極腔室的外部陽極；杯單元；位於杯單元下端的內部與外部陰極電解質腔室；位於陽極腔室與陰極電解質腔室間的薄膜；複數個放射狀間隔的同心環狀垂直狹槽，狹槽位於杯單元的上表面；以及管環，

管環分別連接環狀垂直狹槽和外部陰極電解質腔室。

此設計 BB 可偕同使用一或更多下列附加元件。管子至少和該等管子連接的狹槽一樣長。環間隔大於狹槽寬度。狹槽的長度/深度大於狹槽寬度和任何相鄰狹槽的最大間隔。杯組件具有圓柱形中央腔室和附接至圓柱形中央腔室的喇叭口段，狹槽垂直延伸穿過喇叭口段。管子為垂直且進一步包括陰極電解質供應管，陰極電解質供應管在杯單元內於垂直管間放射狀延伸。

申請人同樣更擬主張下列設計 CC。電化學處理器包含：容器；陽極電解質組件，陽極電解質組件位於容器中，陽極組件包括內部陽極和外部陽極，內部陽極位於容器中的內部陽極腔室，外部陽極位於容器中的外部陽極腔室，外部陽極腔室圍繞內部陽極腔室；以及陰極電解質組件，陰極電解質組件附接至陽極電解質組件，陰極電解質組件包括擴散器，擴散器位於上杯內；位於陰極電解質組件內的內部陰極電解質腔室，內部陰極電解質腔室對準內部陽極腔室上方且由內部薄膜隔開內部陽極腔室；位於陰極電解質組件內的外部陰極電解質腔室，外部陰極電解質腔室對準外部陽極腔室上方且由外部薄膜隔開外部陽極腔室；上杯，具有彎曲上表面和複數個環狀環狹槽，狹槽從上杯的彎曲上表面延伸穿過上杯而至外部陰極電解質腔室；堰，環繞上杯的彎曲上表面；以及取樣電極，取樣電極鄰接上杯的彎曲上表面。

此設計 CC 可偕同使用一或更多下列附加元件。各管

環內的管子等距相隔，且各狹槽深度大於連接彼狹槽之相鄰管子間的弧長距離。狹槽可製作成分離的不連續區段，區段有不同的徑向位置，以減少徑向電流密度變異。狹槽的徑向位置依圓周角改變。圓柱形外壁圍繞圓柱形內壁，複數個外部狹槽開口設於圓柱形外壁下端，複數個內部狹槽開口設於圓柱形內壁上端，圓柱形外壁具有錐面面向圓柱形內壁。頭部中的轉子配置以支承工件。開口的直徑為 1 mm 至 6 mm。通道係連接多列管子的狹槽開口組合物，且可包含多列管子。陰極電解質噴口可設在內部陰極電解質腔室中心。

處理器可包括外部薄膜，外部薄膜位於外部陰極電解質腔室與外部陽極電解質腔室間；內部薄膜，內部薄膜位於內部陰極電解質腔室與內部陽極電解質腔室間；內部薄膜支撐件，內部薄膜支撐件支撐內部薄膜，陰極電解質噴口設於內部薄膜支撐件內。

申請人擬主張電化學處理晶圓的方法 DD，包含以下步驟：提供第一電解質，使之放射狀向外流過面朝下的晶圓表面；提供第一電流，使第一電流從第一電極經由第一電解質流到晶圓表面；提供第二電流且和第一電流分開，使第二電流從第二電極經由複數個同心垂直狹槽內的電解質流到晶圓表面；第一和第二電流流動促使浴中的金屬離子沉積於晶圓表面。

申請人擬主張方法 EE，包括以下步驟：使晶圓面朝下的表面接觸電解質浴；提供電流，使電流從第一電極經

由電解質流到晶圓表面，電鍍開始時，電流在晶圓表面或附近有近乎垂直的伏特等值線，電鍍結束時，伏特等值線變成近乎水平的等值線；電流流動促使浴中的金屬離子沉積於晶圓表面。

申請人擬主張電鍍晶圓的方法 FF，包含以下步驟：使晶圓表面接觸電解質浴；提供電流，使電流從電極經由電解質流到晶圓表面，且表面電阻 $R_s/R_{浴}$ 大於 1；電流流動促使浴中的金屬離子沉積於晶圓表面。

申請人擬主張電鍍晶圓的方法 GG，包含以下步驟：使晶圓表面接觸電解質浴；提供第一電流，使第一電流從陽極經由電解質流到晶圓表面；提供第二電流，使來自取樣電極的第二電流流過電解質，取樣比率（傳送到晶圓的電流/傳送到取樣電極的電流）大於 1.5；電流流動促使浴中的金屬離子沉積於晶圓表面。

在所述各方法 EE、FF 或 GG 或其他方法中，亦可採行一或更多下列步驟。晶圓的直徑為 450 mm。金屬離子包含銅。取樣比率大於 2.5、5 或 10。

在上述任何處理器中，通道可實質連接各開口和外部陽極電解質腔室；聯結通道的調整元件可在未阻擋通道的第一位置與至少部分阻擋通道的第二位置間移動。在此例中，調整元件可為具穿孔圖案的板材，穿孔圖案匹配通道。若有使用，則板材可呈圓錐形。致動器可附接至板材，以於第一與第二位置間移動板材。或者，可使用通道調整器，通道調整器包含管子，管子伸出通道。

在此例中，管子附接至環且進一步包含環致動器，以改變管子相對開口的位置。

【圖式簡單說明】

各圖中相同的元件符號代表相仿的元件。

第 1 圖為新型電化學處理器的透視圖。

第 2 圖為第 1 圖所示處理器的分解透視圖。

第 3 圖為第 1 圖及第 2 圖所示處理器的側視圖。

第 4 圖為第 1 圖及第 2 圖所示處理器的正視圖。

第 5 圖為第 1 圖至第 4 圖所示容器組件截面的透視圖。

第 6 圖為容器組件的放大截面圖。

第 7 圖為容器組件的放大旋轉截面圖。

第 8A 圖為第 6 圖及第 7 圖所示擴散器的放大透視圖。

第 8B 圖為第 5 圖及第 6 圖所示替代上杯的放大截面圖。

第 8C 圖為另一替代上杯的放大截面圖。

第 9 圖為容器組件的頂部透視圖。

第 10 圖為第 9 圖所示上杯截面的示意透視圖。

第 10A 圖為選擇性用於第 10 圖所示處理器的插入件的透視圖。

第 10B 圖為工件至表面縫隙對直徑 300 mm 之工件半徑的數學模型曲線圖。

第 10C 圖為移動式垂直邊緣屏蔽的示意圖。

第 10D 圖為移動式水平邊緣屏蔽的示意圖。

第 11 圖為第 10 圖所示上杯的上視圖。

第 12 圖為陰極電解質流動路徑圖，圖示第 10 圖及第 11 圖所示上杯中的陰極電解質流動路徑幾何形狀。

第 13 圖為另一陰極電解質流動路徑圖，圖示進入擴散器的陰極電解質流動路徑幾何形狀。

第 14 圖為取樣環組件的透視圖。

第 15 圖為第 14 圖取樣環組件的分解透視圖。

第 16 圖為第 14 圖及第 15 圖取樣環組件的截面圖，取樣環組件安裝於第 9 圖所示容器 50。

第 17 圖為使用單一電解質的替代設計截面圖。

第 18 圖為第 8B 圖所示修改設計的截面圖。

第 19 圖為第 6 圖所示修改設計的截面圖。

第 20 圖為用於改變第 6 圖所示管子的有效長度與電阻的設計示意圖。

第 21 圖為環的示意圖，環插入管子下端或插入第 6 圖所示狹槽。

第 22 圖為第 21 圖所示環的放大示意截面圖，環安裝於第 6 圖所示狹槽。

第 23 圖至第 26 圖為模擬影像，圖示電鍍製程期間，工件表面的電阻下降時，第 3 圖至第 7 圖所示容器內的電解質中的電場線方向改變。

第 27 圖為第 16 圖所示取樣電極的選擇性位置示意圖。

第 28 圖為圖示第 1 圖至第 7 圖處理器實例，同時電鍍

銅至高電阻（65 歐姆/平方）晶種層（即同時均勻電鍍銅至晶圓的所有區域）的曲線圖。

【主要元件符號說明】

20	處理器	24	甲板板材
26	取樣板材	28	沖洗組件
30	頭部	34	升降/旋轉單元
36	升降機	38	支架
40	電力電纜	42	排放管
50	容器組件	52	陽極杯
54、56	支撐件	58	外殼
60	固定件	70、72	陽極
74	擴散器	76、76A	上杯
78	腔室	80、84	導管
82	護罩	85、86	薄膜
87	氣室	88、89	支撐件
90、92、94、96、98、100、102、104、108	狹槽		
92A、96A、98A、100A、102A、104A	管子/孔洞		
92B、96B、98B、100B、102B、104B	階梯		
106	插入件	110、112、120、122	腔室
114	輪輻	116	支腳
124	表面	128	屏蔽
129	致動器	130、132	連接器

- | | | | |
|-------------|----------|---------|--------|
| 140 | 指示器 | 142 | 排放裝置 |
| 146、150、156 | 配件 | 148、154 | 入口 |
| 152 | 出口 | 158 | 埠 |
| 160、162 | 狹槽 | 174 | 取樣組件 |
| 180 | 轉子 | 181 | 接觸環 |
| 184 | 馬達 | 186 | 噴嘴 |
| 190 | 屏蔽 | 191 | 邊緣 |
| 192、194 | 環 | 193 | 開口 |
| 200 | 組件 | 202 | 環 |
| 204 | 外殼 | 206 | 薄膜管 |
| 208 | 金屬線/取樣電極 | 210 | 連接器 |
| 212 | 入口配件 | 214 | 出口配件 |
| 216 | 溝槽 | 218 | 頂部 |
| 228 | 噴口 | 230 | 開口 |
| 232 | 導管 | 240 | 斜面/頂表面 |
| 242 | 凹槽 | 244 | 通風孔 |
| 250、252 | 表面 | 254 | 階梯 |
| 260 | 處理器 | 262、266 | 出口 |
| 270、280 | 上杯 | 272、290 | 板材 |
| 274、292 | 致動器 | 282 | 管延伸部 |
| 300 | 處理器 | 302 | 環 |
| 306 | 支柱 | 310 | 穿孔 |
| 312 | 插塞 | 320 | 插入件 |
| 322、324 | 區段 | 366 | 螺旋螺紋 |

七、申請專利範圍：

1. 一種處理器，包含：

一容器；

一頭部，該頭部配置以支承一工件，該頭部可移動而將該工件定位於該容器中；

一內部陽極，該內部陽極聯結該容器內的一內部陽極電解質腔室；

一外部陽極，該外部陽極圍繞該內部陽極，該外部陽極聯結一外部陽極電解質腔室；

一上杯，該上杯位於該容器中，該上杯具有一彎曲上表面、位於該外部陽極電解質腔室上方的一外部陰極電解質腔室和位於該內部陽極電解質腔室上方的一內部陰極電解質腔室；

一電流取樣器，該電流取樣器鄰接該上杯的該彎曲上表面；

呈一圖案的複數個開口，該複數個開口位於該上杯的該彎曲上表面；以及

一通道，該通道實質連接各開口和該外部陰極電解質腔室。

2. 如請求項 1 所述之處理器，其中呈一圖案的該等開口包含多個同心狹槽，該等狹槽位於該上杯的該彎曲上表面，且其中該等通道包含多個管子，該等管子排列於多

個環中，且一環連接至該等環狀狹槽之一者。

3.如請求項 2 所述之處理器，其中該等狹槽為同心，該等狹槽寬度為 1 mm 至 6 mm。

4.如請求項 2 所述之處理器，其中該等管子的下端連接至該外部陰極電解質腔室頂部的多個環狀通道內。

5.如請求項 1 所述之處理器，包含一致動器，用於垂直移動該頭部及改變該容器中該工件的垂直位置。

6.如請求項 1 所述之處理器，進一步包含複數個放射狀陰極電解質供應導管，該等放射狀陰極電解質供應導管位於該上杯中，並連接一外部環狀陰極電解質供應腔室和該上杯中的一中央開口。

7.如請求項 1 所述之處理器，進一步包含位於該外部陰極電解質腔室與該外部陽極電解質腔室間的一外部阻障層和位於該內部陰極電解質腔室與該內部陽極電解質腔室間一內部阻障層。

8.如請求項 7 所述之處理器，其中該內部阻障層包含一第一薄膜，該外部阻障層包含一第二薄膜，該處理器進一步包含一內部薄膜支撐件，用以支撐該內部薄膜，該

內部薄膜支撐件的一截面佔該內部陰極電解質腔室的截面面積的 20% 以下。

9. 如請求項 2 所述之處理器，其中該等管子具有一圓形截面。

10. 如請求項 1 所述之處理器，進一步包含一移動式環狀邊緣屏蔽，該移動式環狀邊緣屏蔽鄰接該上杯的該上表面的一外緣。

11. 如請求項 1 所述之處理器，其中連接一曲壁和該外部陰極電解質腔室的該等通道係至少部分由多個管子組成，該等管子有不同長度，以控制徑向電流密度分佈。

12. 如請求項 1 所述之處理器，其中各通道徑向分組的一電阻大於 5 歐姆。

13. 如請求項 1 所述之處理器，其中各通道徑向分組的一電阻大於 8 歐姆。

14. 一種處理器，包含：

一容器；

一晶圓托座，該晶圓托座可移動而將一工件定位於該容器中，及電氣接觸該晶圓的一向下面對表面；

一內部陽極，該內部陽極聯結該容器內的一內部陽極通道；

一外部陽極，該外部陽極圍繞該內部陽極，該外部陽極聯結一外部陽極通道，多個介電材料壁和多個密封件實質電氣隔離該外部陽極通道和該內部陽極通道；

一上杯，該上杯位於該容器中，該上杯具有一彎曲上表面、位於該內部陽極通道的一內部陰極電解質腔室和位於該外部陽極通道的一外部陰極電解質腔室；

一電流取樣器，該電流取樣器鄰接該上杯的該彎曲上表面的一外圍；

複數個環狀狹槽，該複數個環狀狹槽位於該上杯的該彎曲上表面；以及

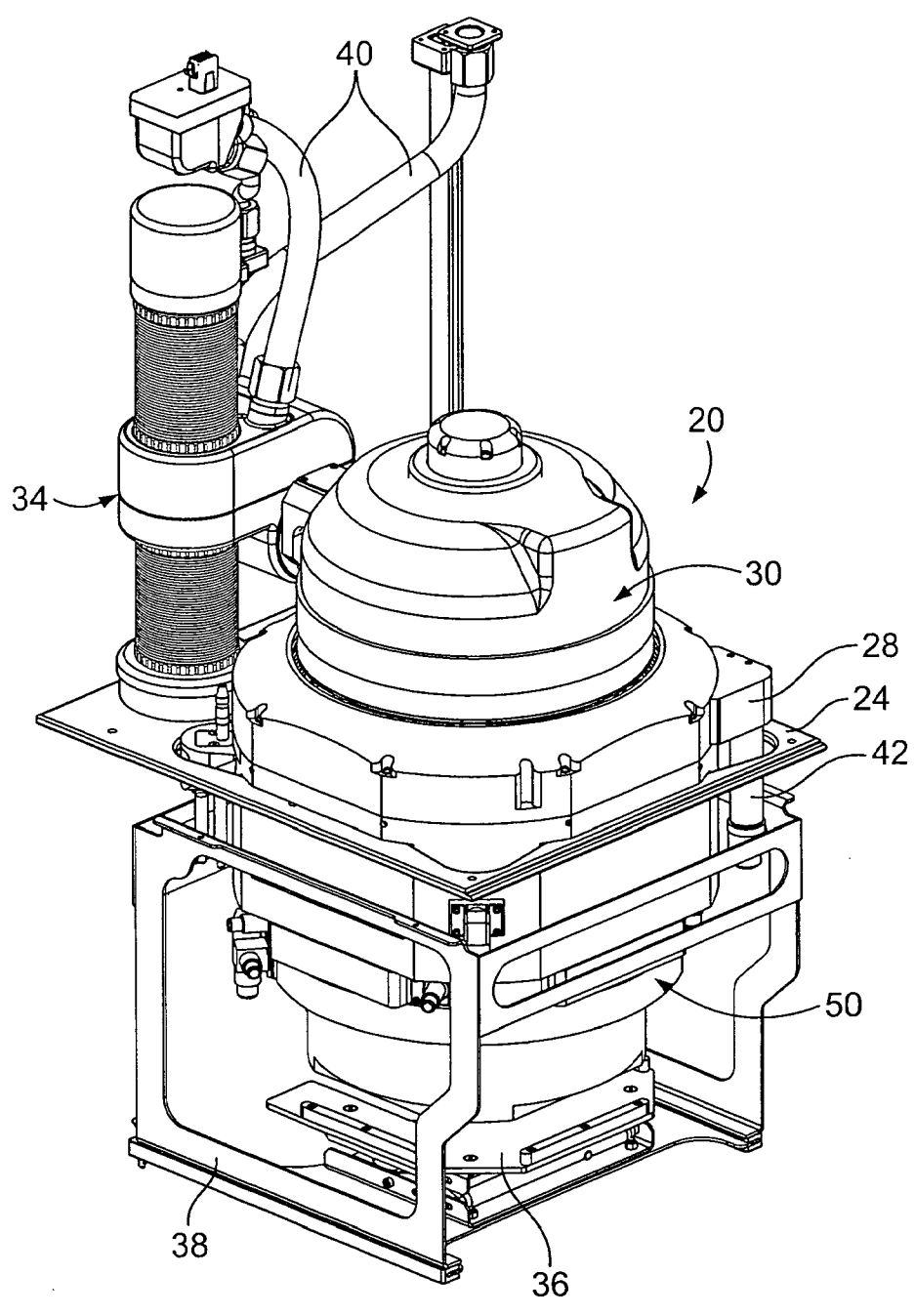
複數個通道，該複數個通道實質連接各環狀狹槽和該外部陰極電解質腔室。

15.如請求項 14 所述之處理器，其中該電流取樣器具有一介電環，該介電環包括一凸起內緣，該晶圓托座包括一密封晶圓接觸環。

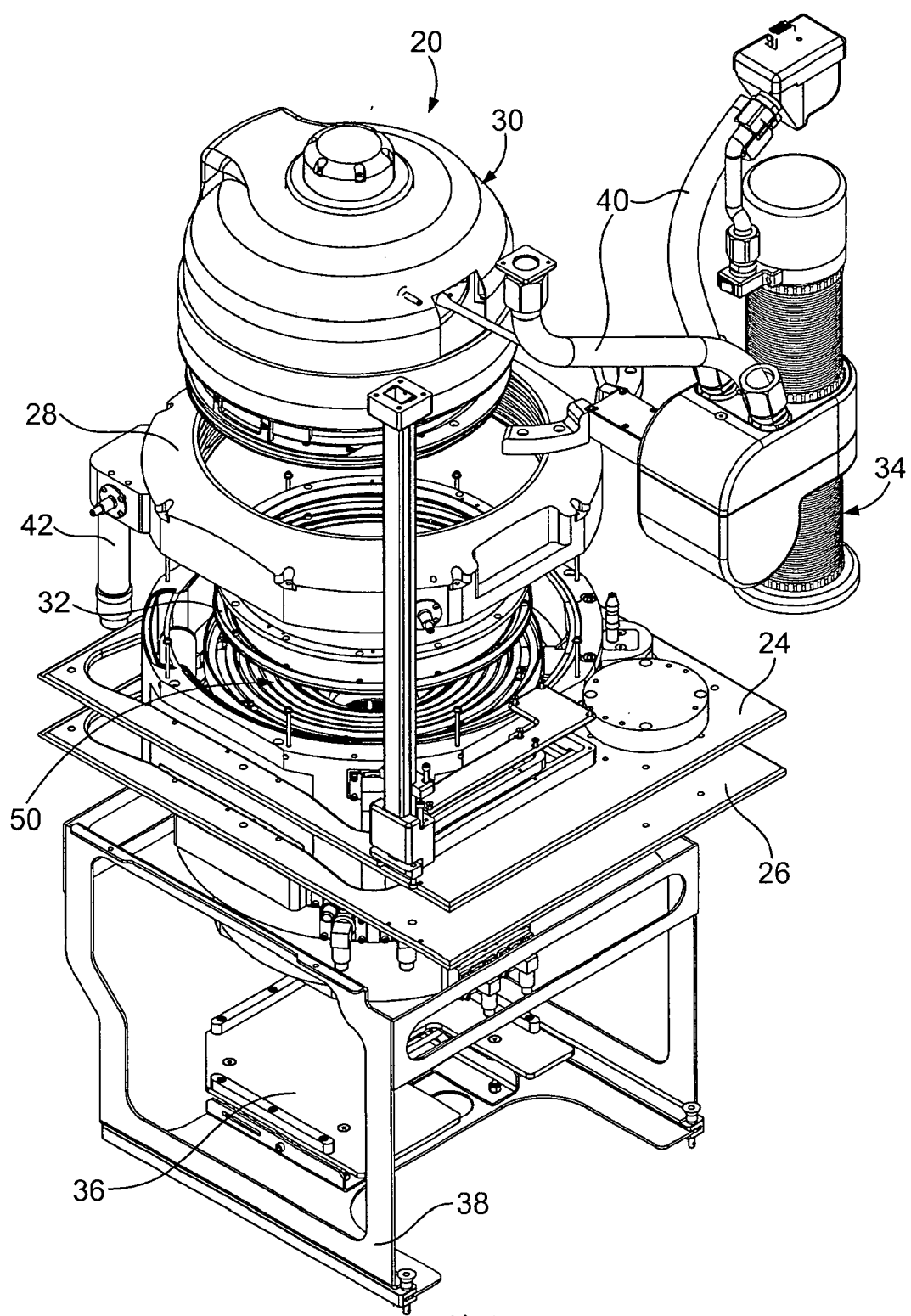
16.如請求項 15 所述之處理器，其中該凸起內緣從該上杯的該外圍上升 2 mm 至 6 mm。

17.如請求項 14 所述之處理器，其中該等通道由該外部陰極電解質腔室的多個傾斜上表面隔開。

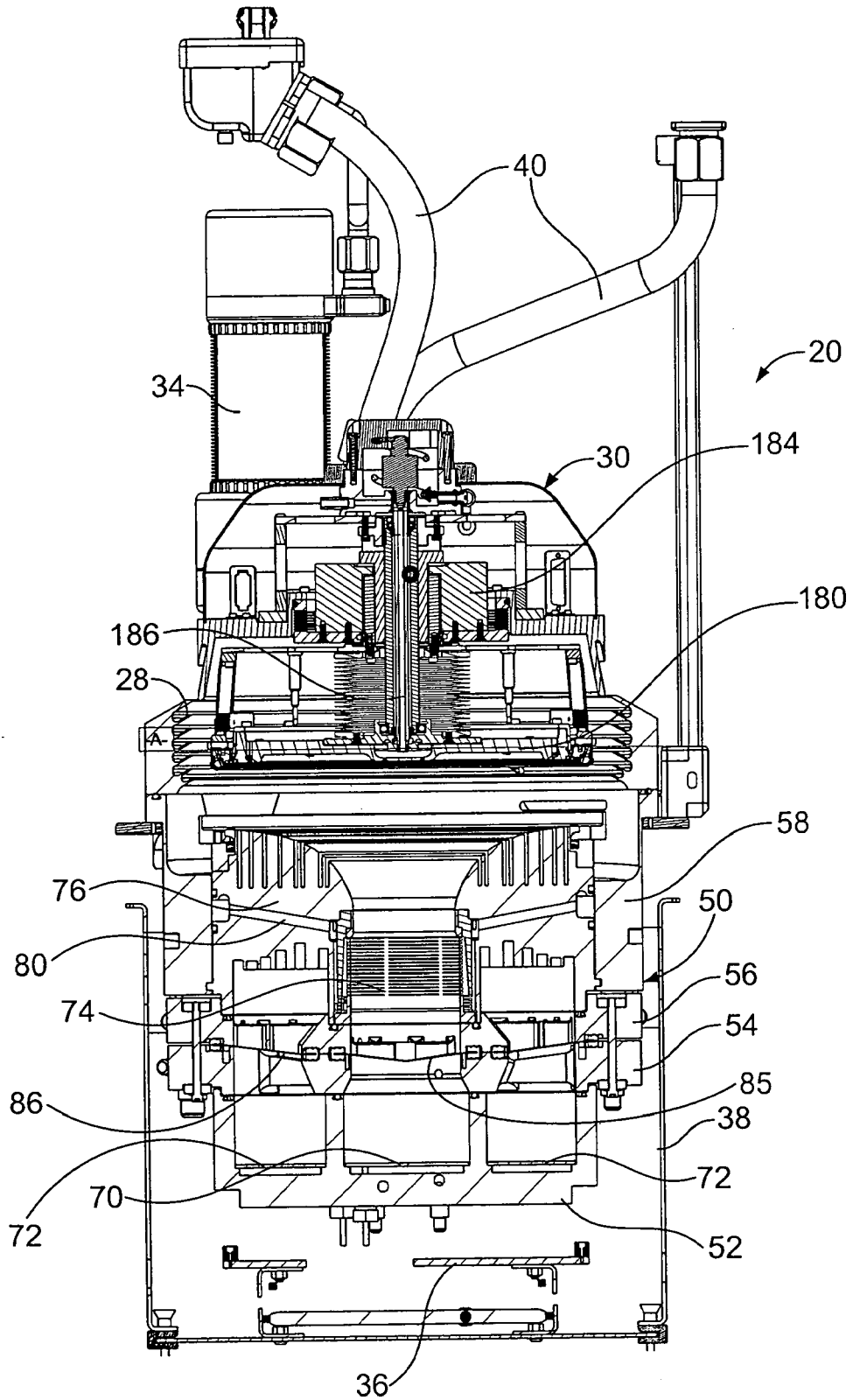
八、圖式：



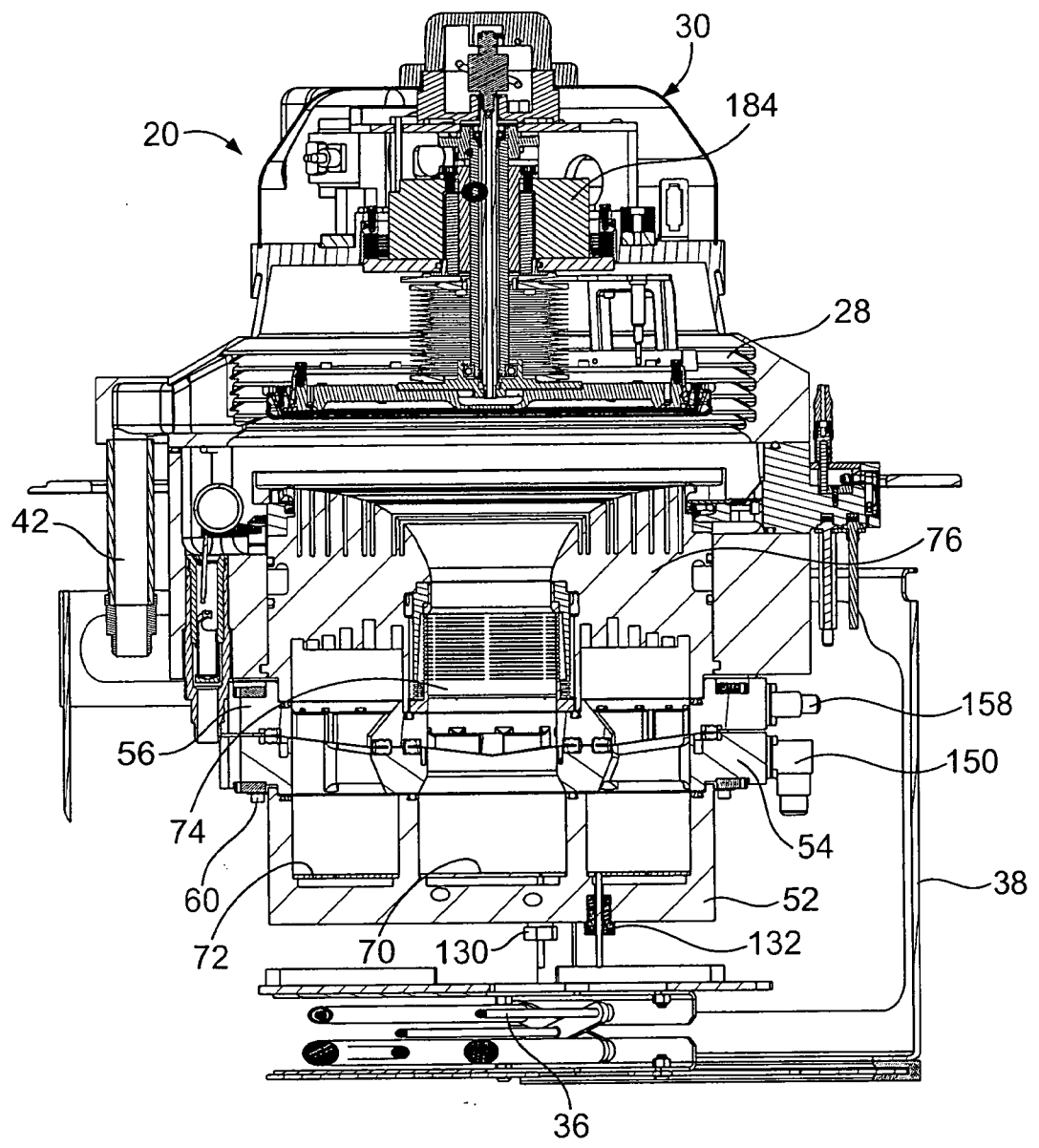
第1圖



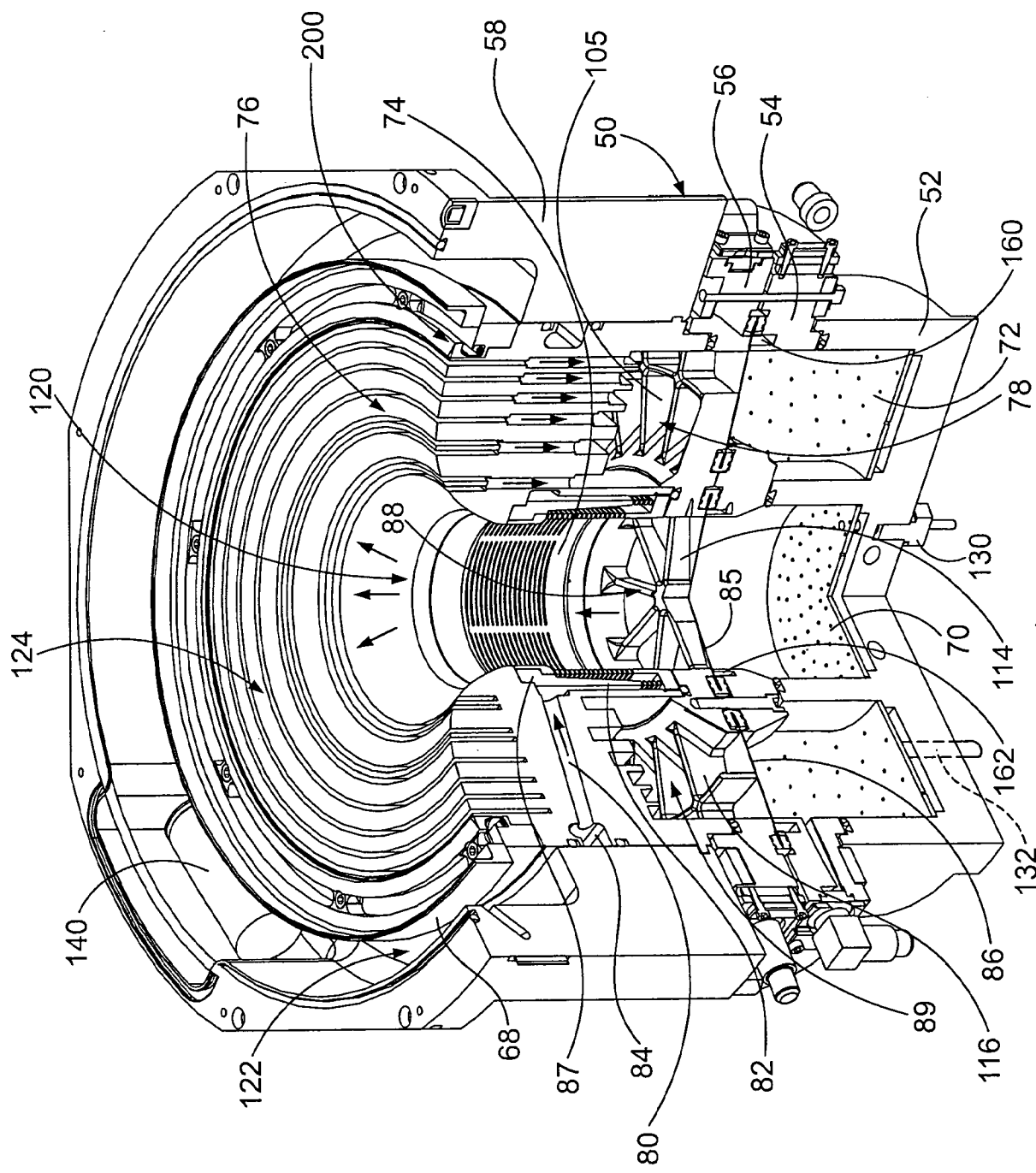
第2圖



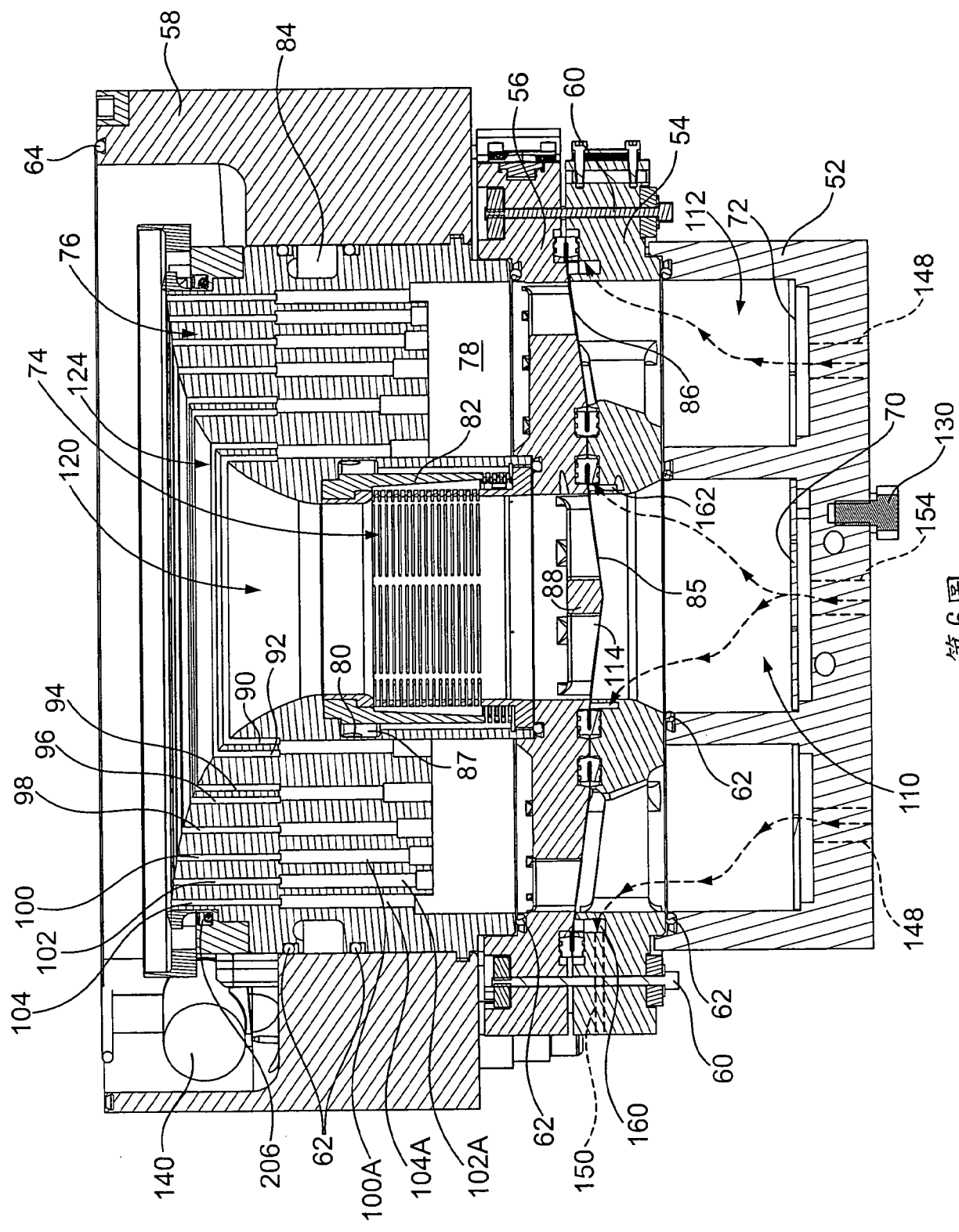
第3圖



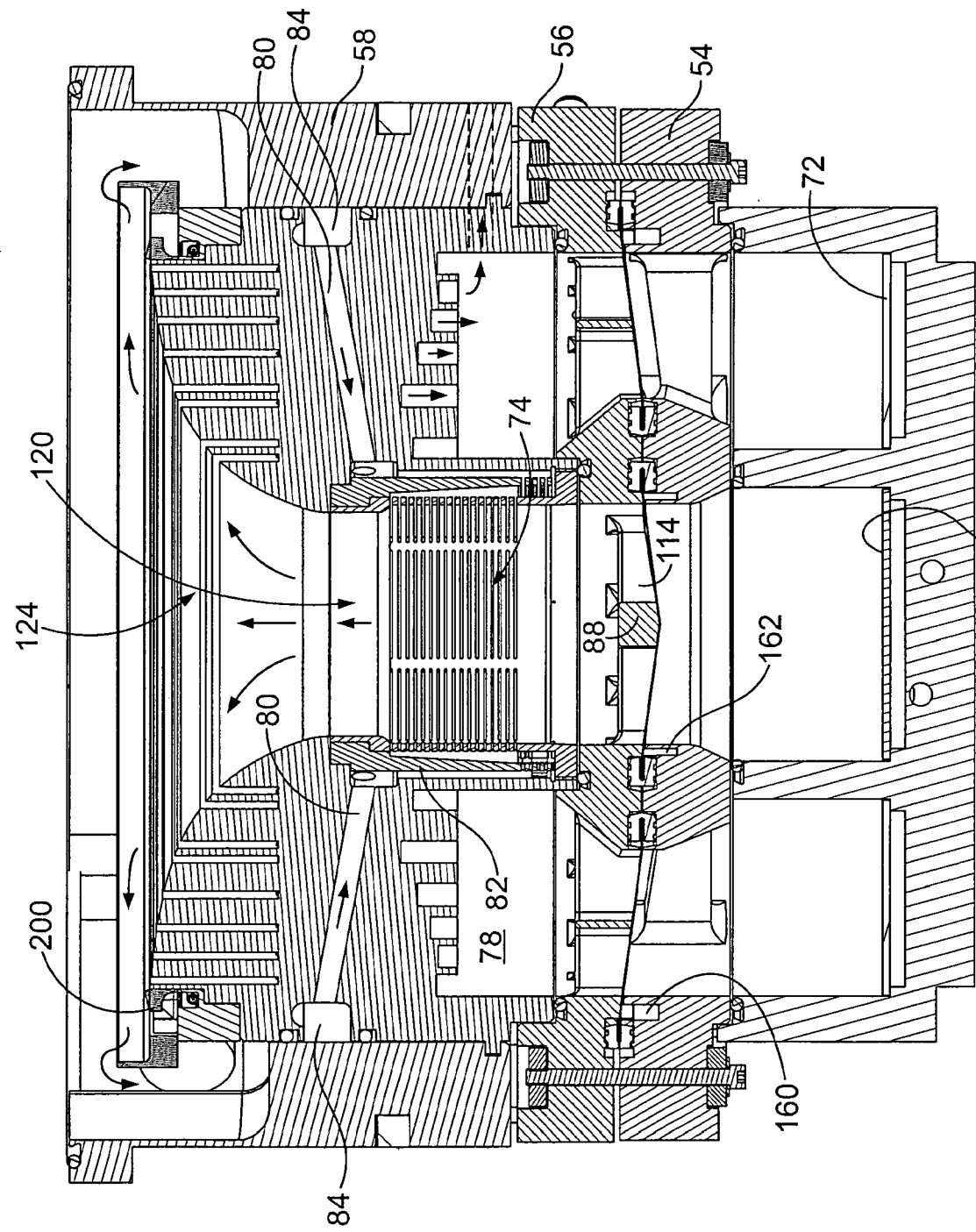
第4圖



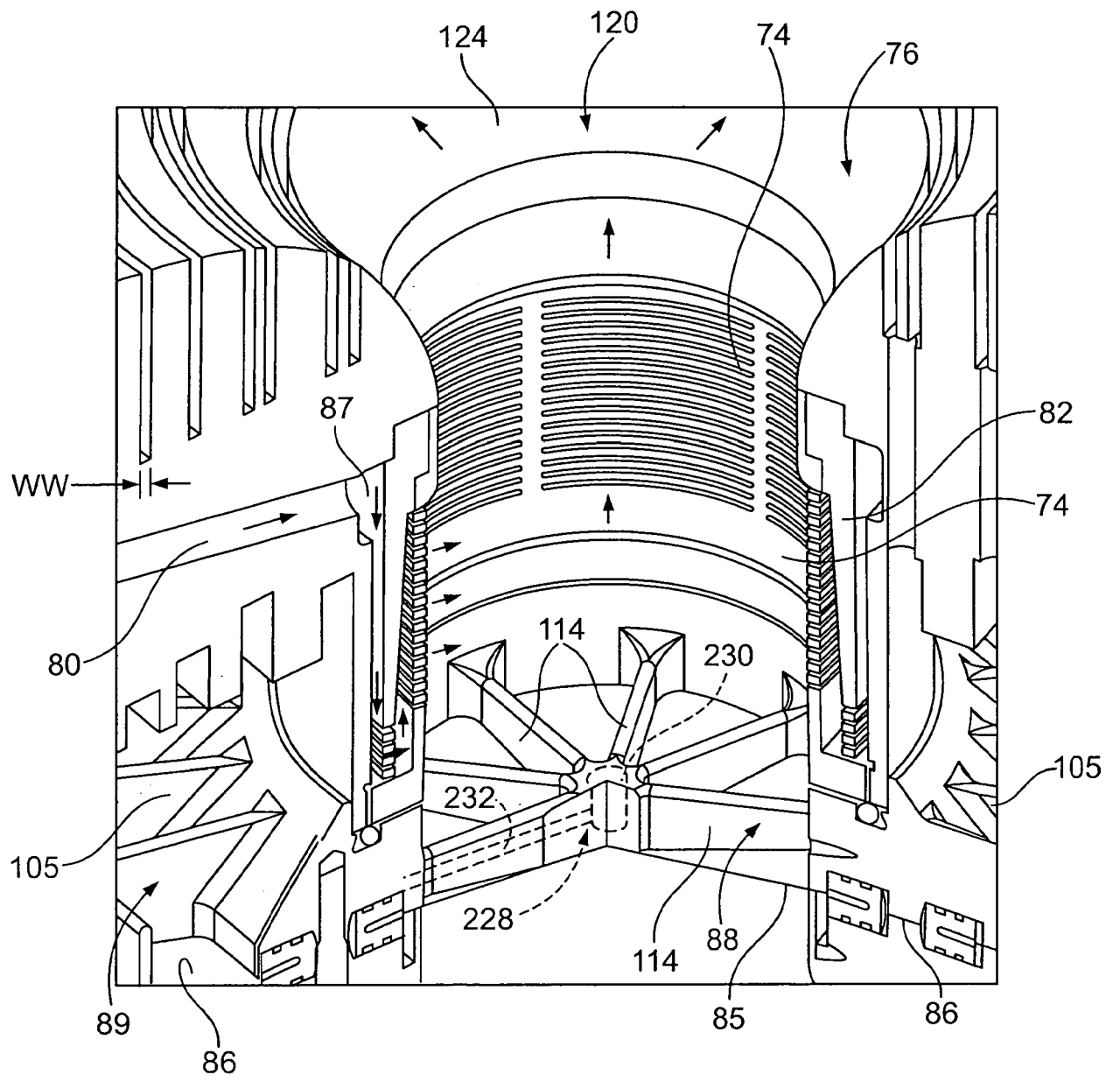
第5圖



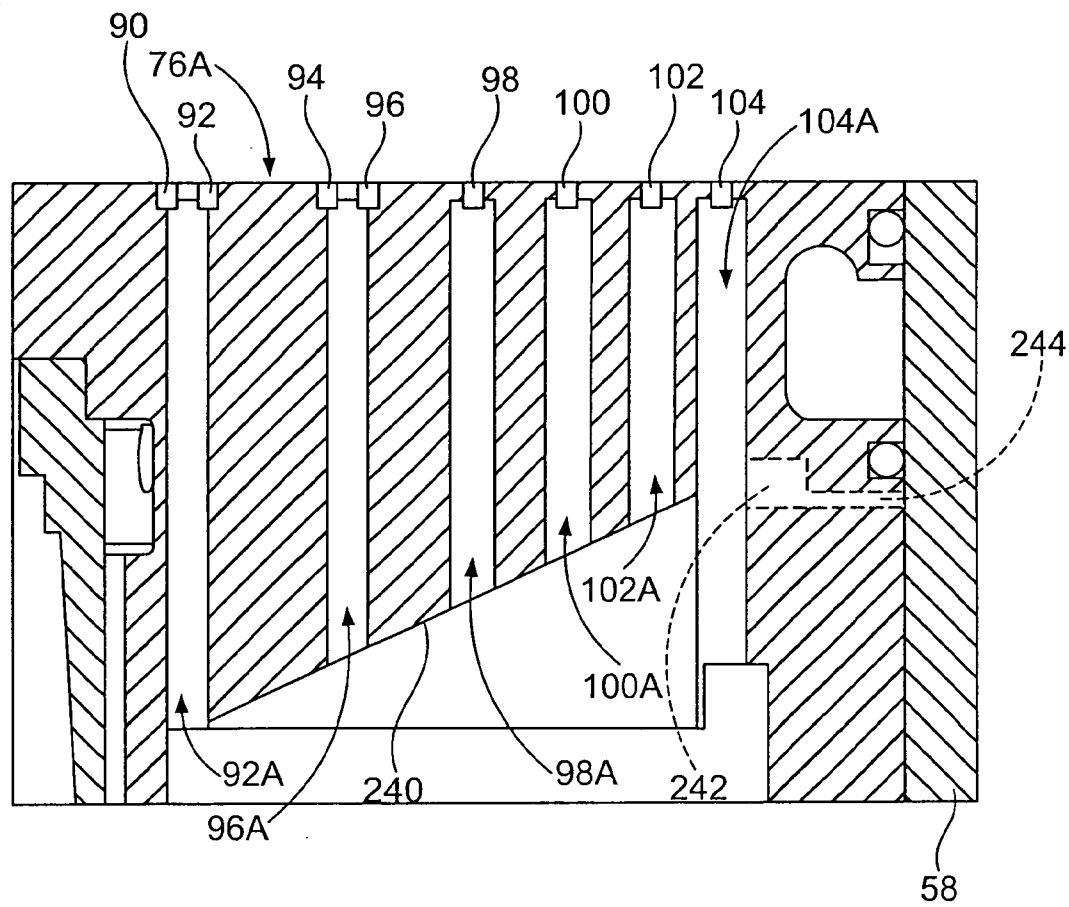
第6圖



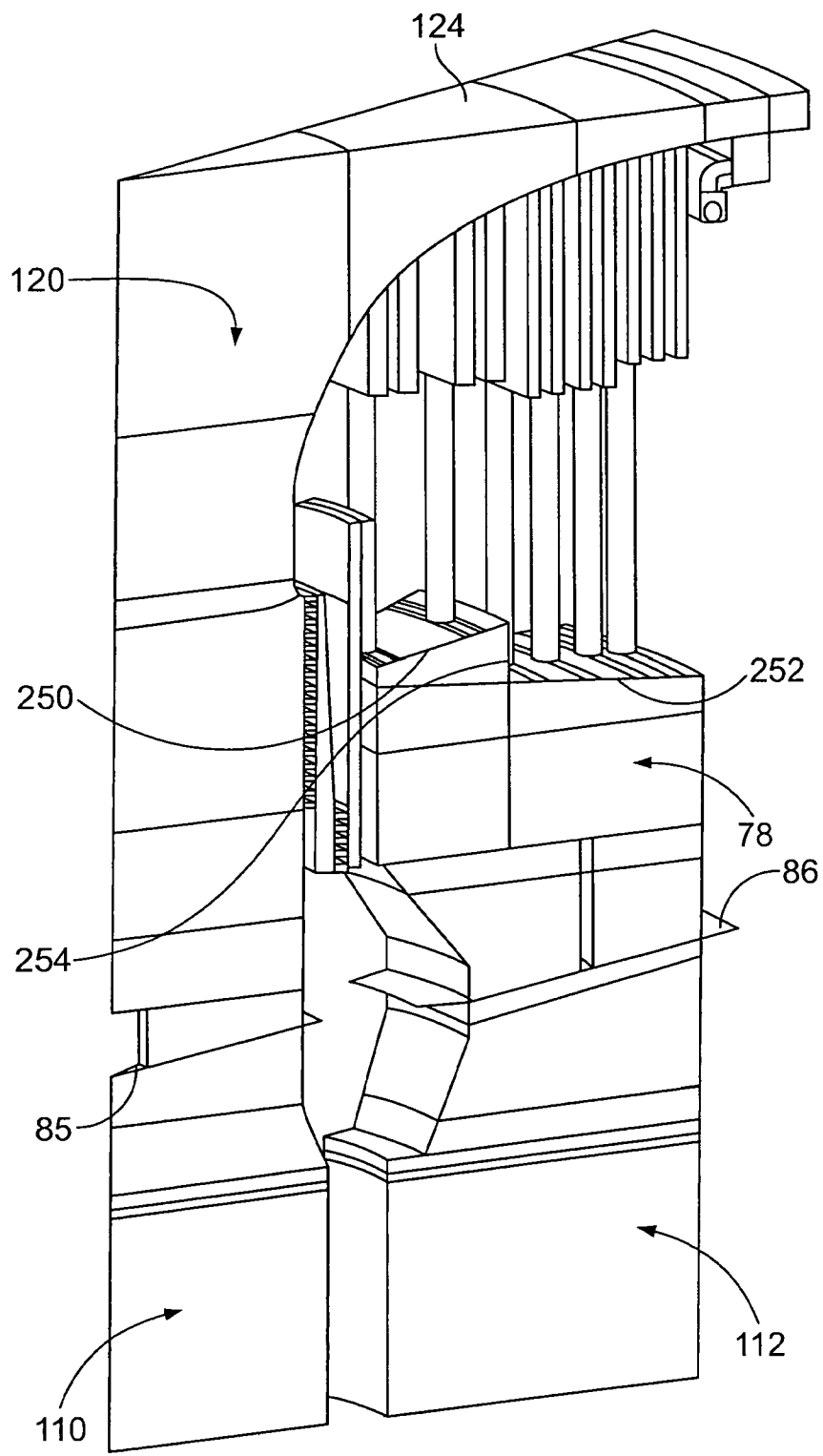
第7圖



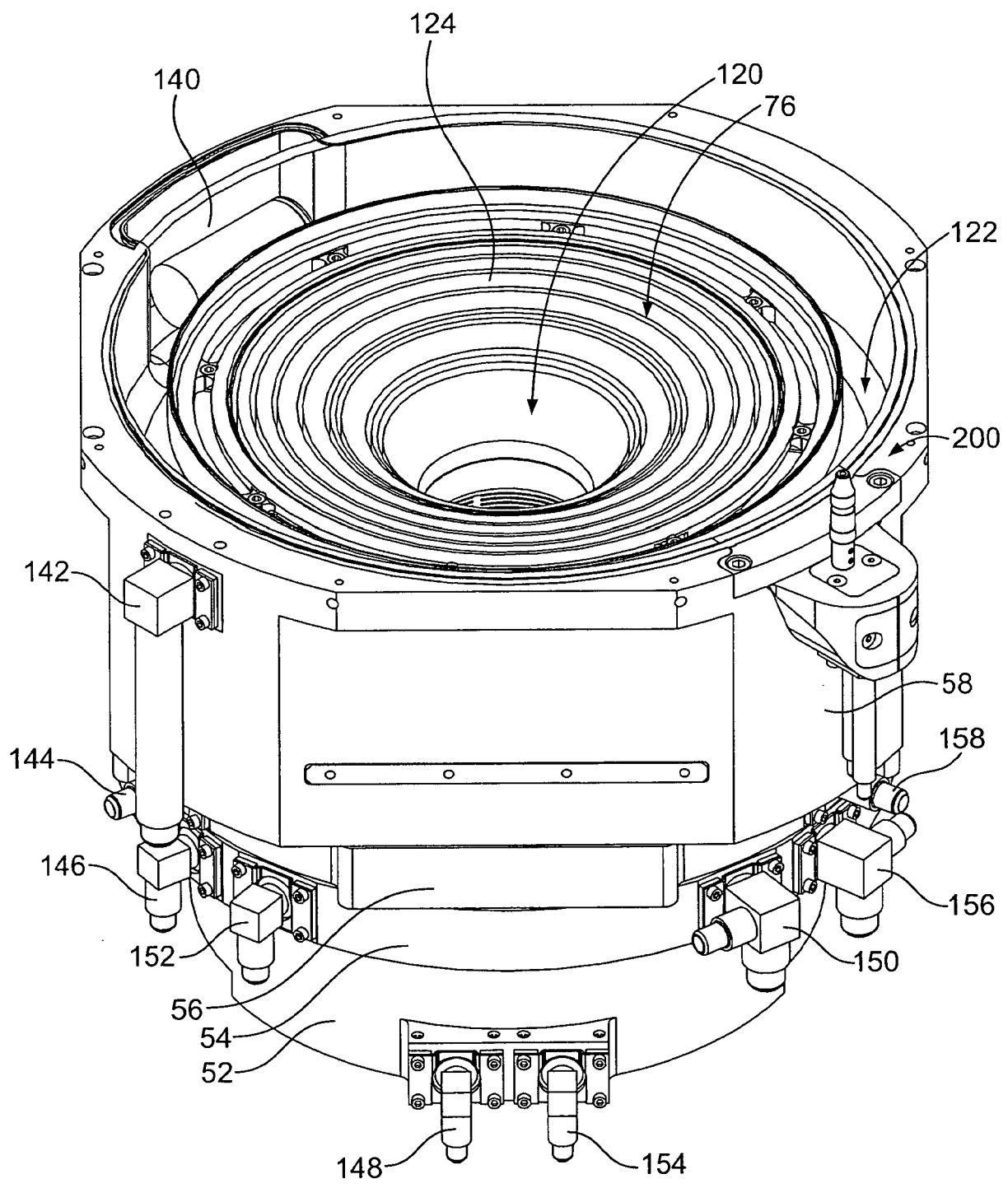
第8A圖



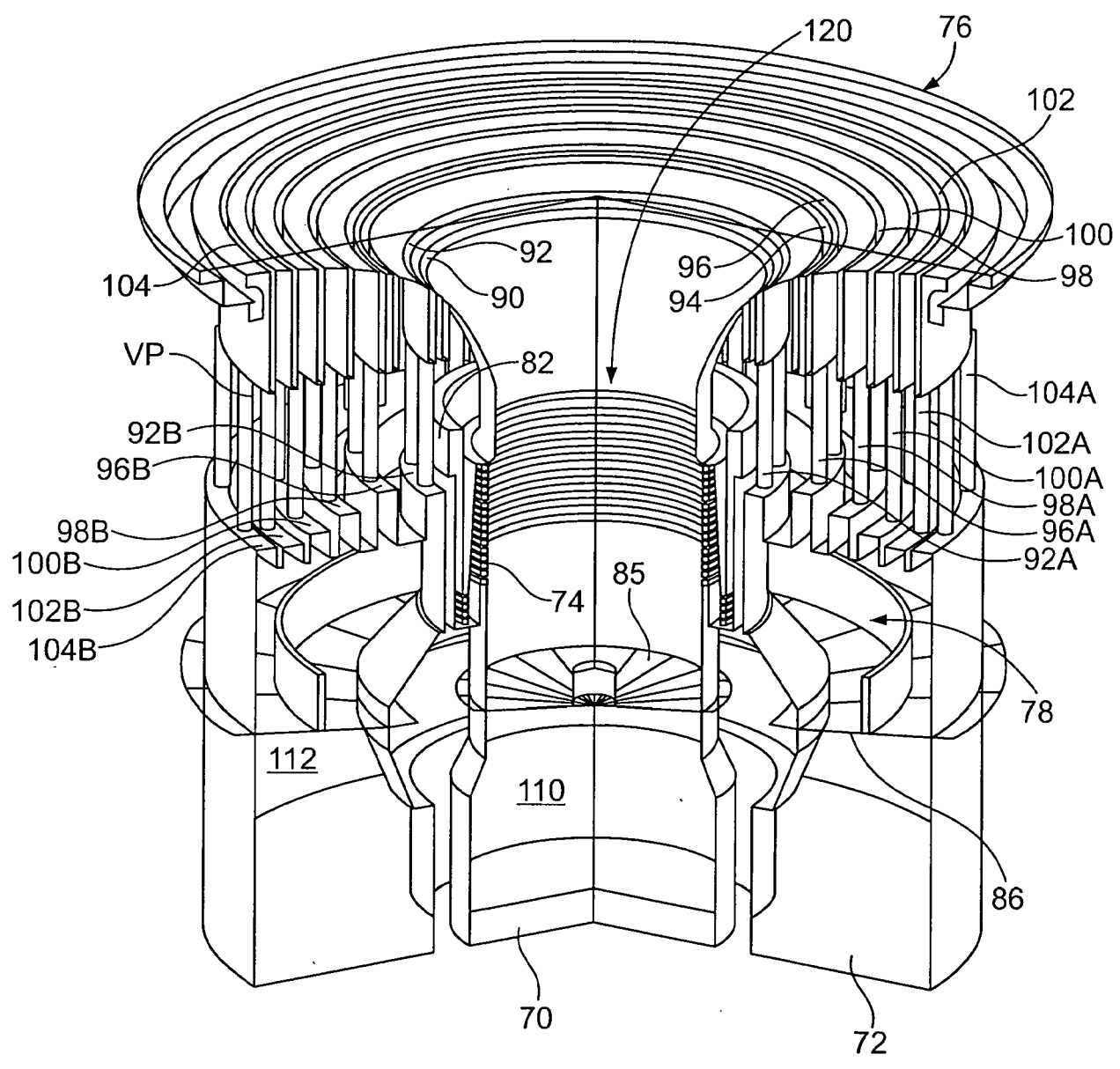
第8B圖



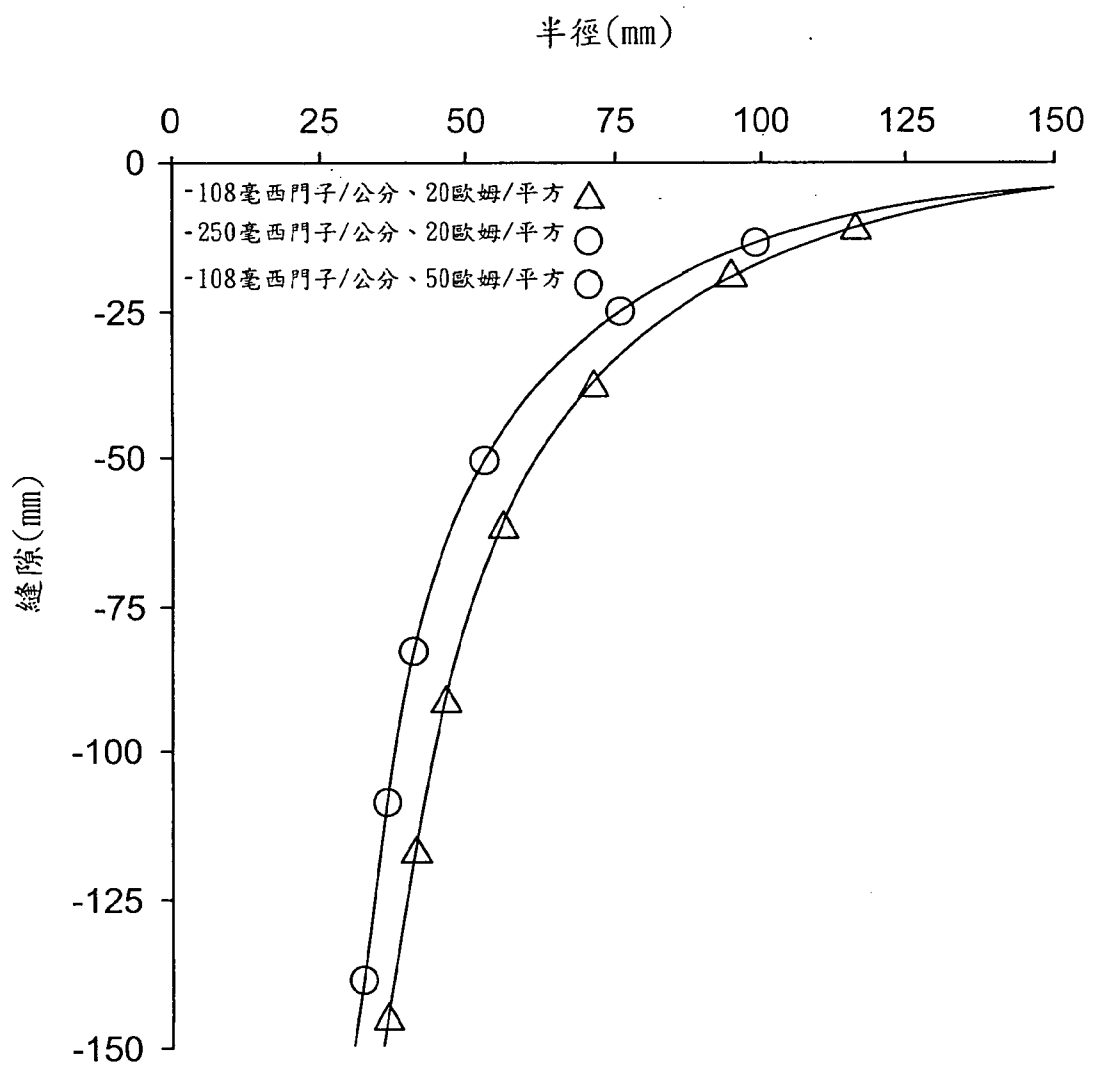
第8C圖



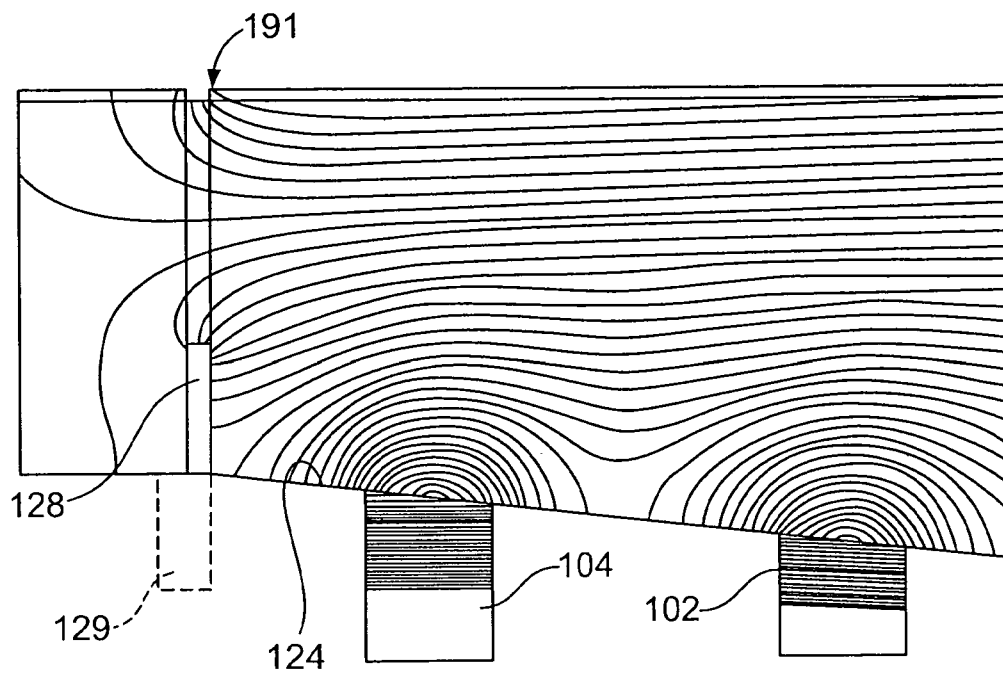
第9圖



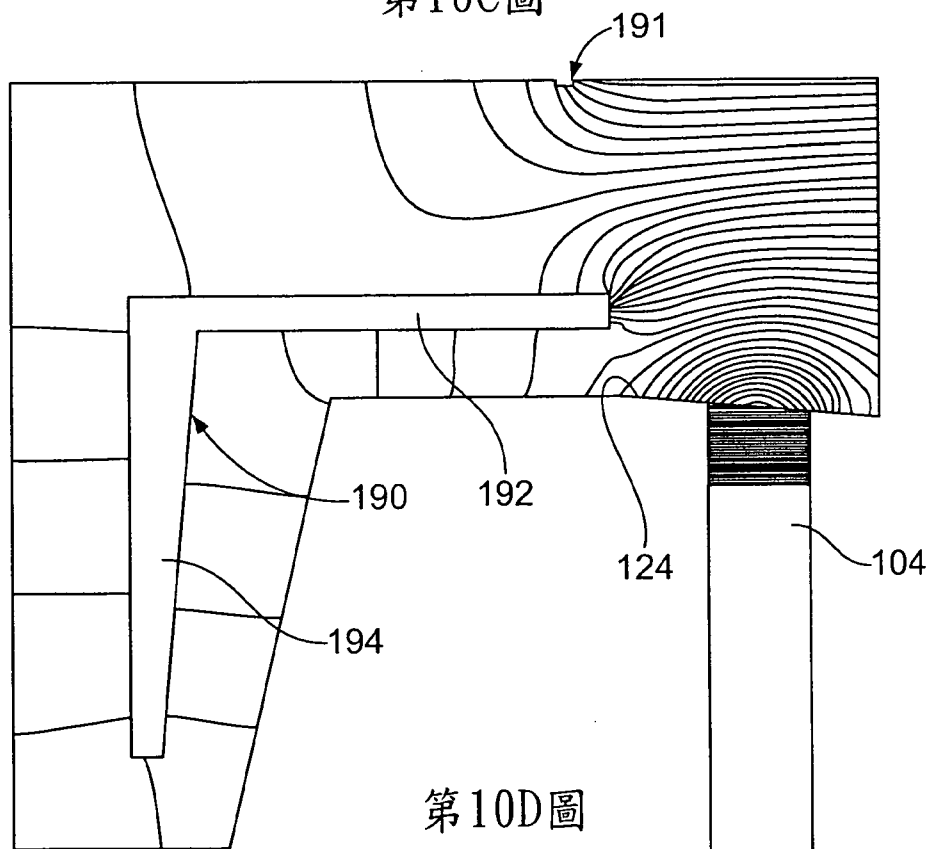
第10圖



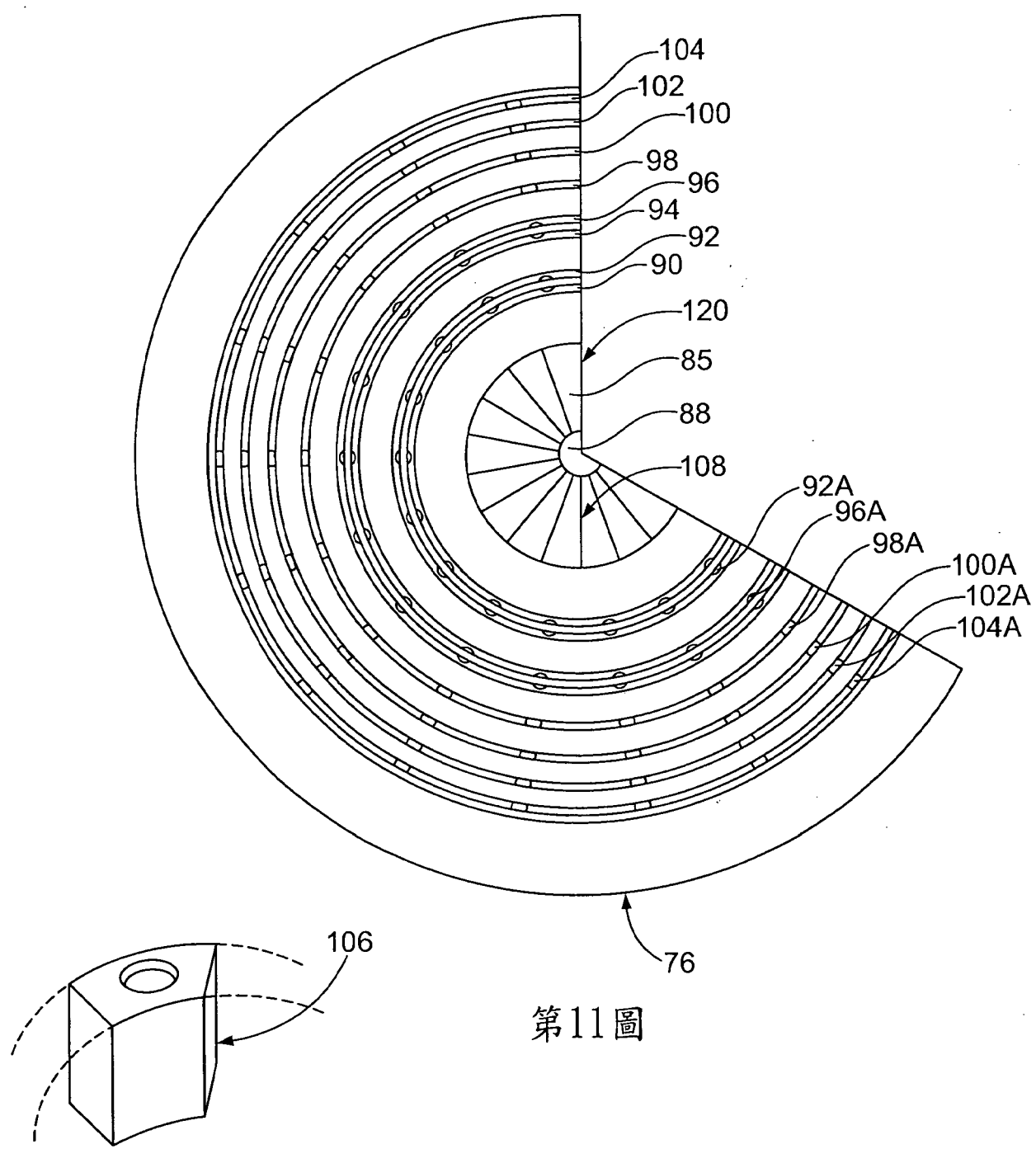
第10B圖



第10C圖

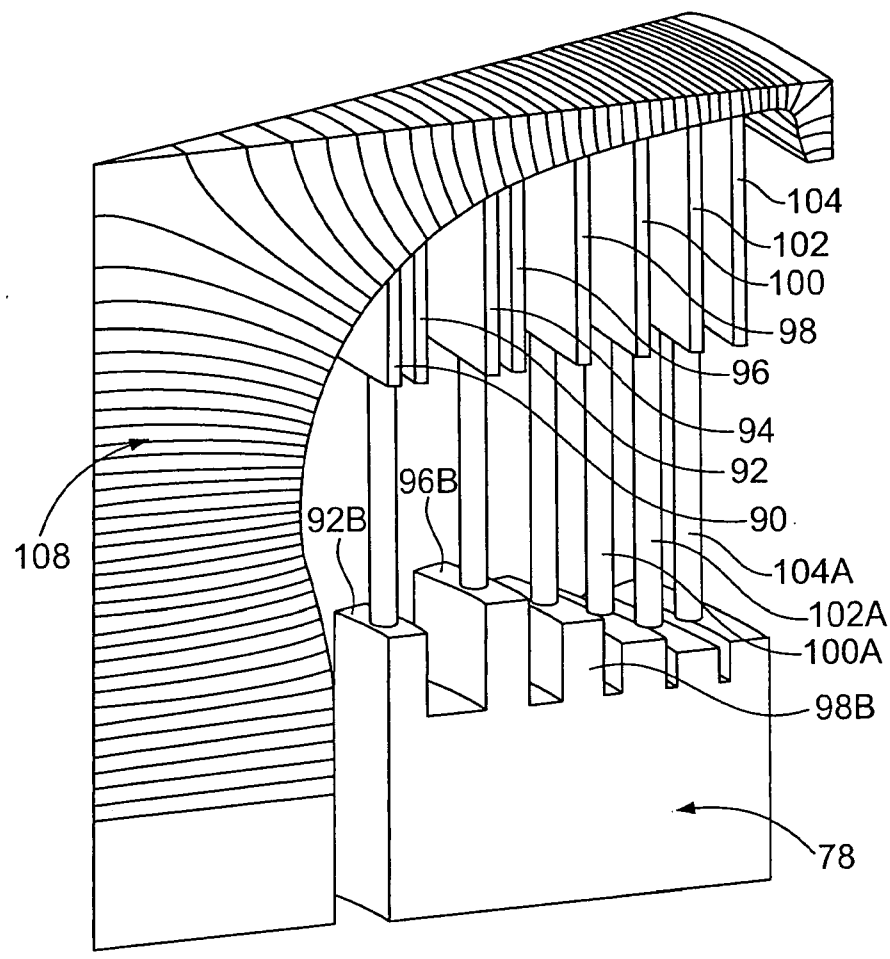


第10D圖

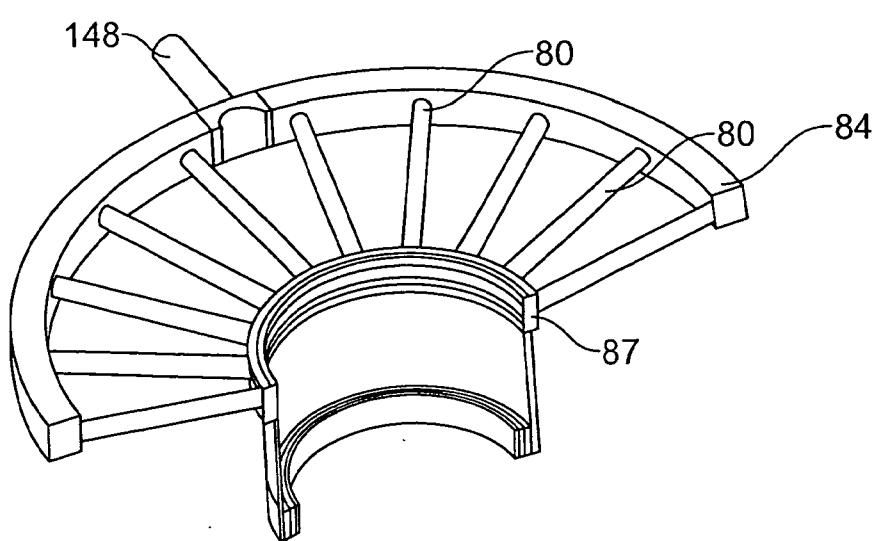


第11圖

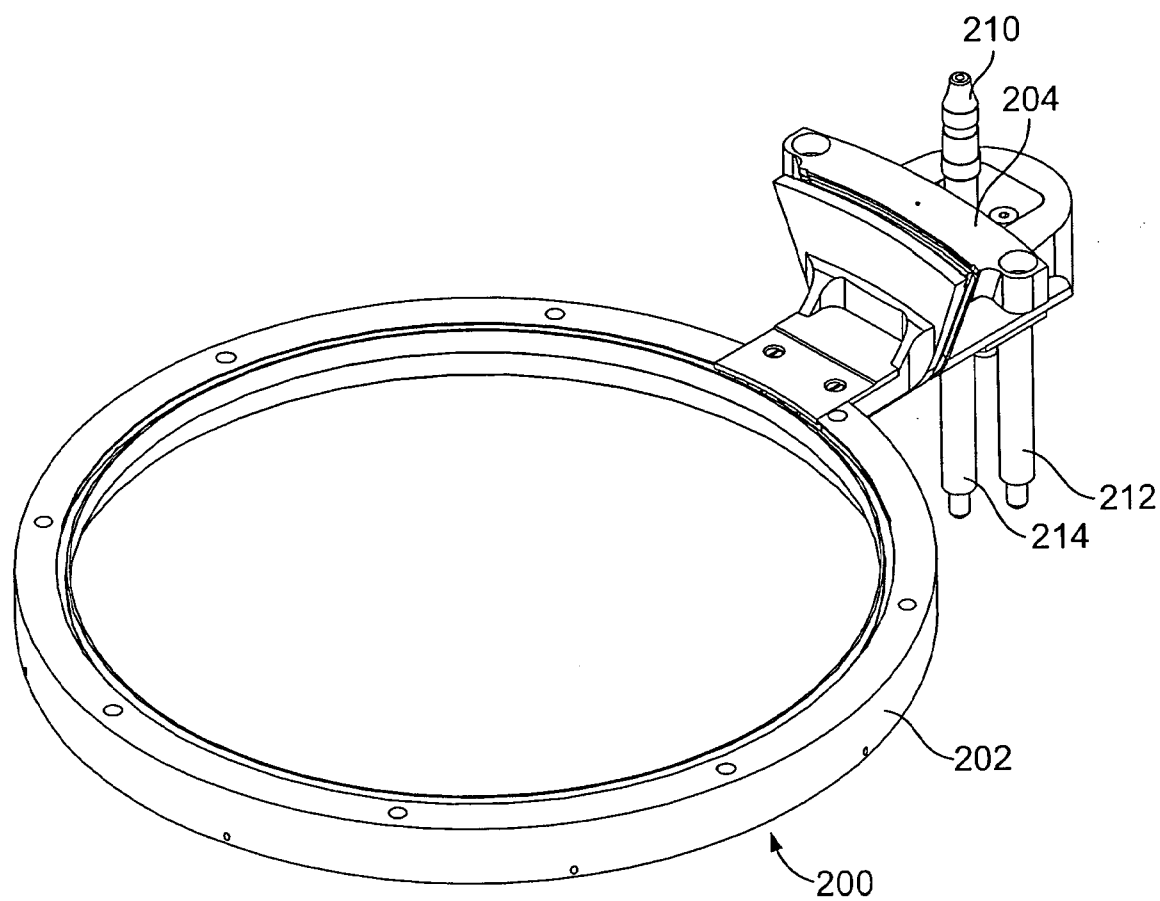
第10A圖



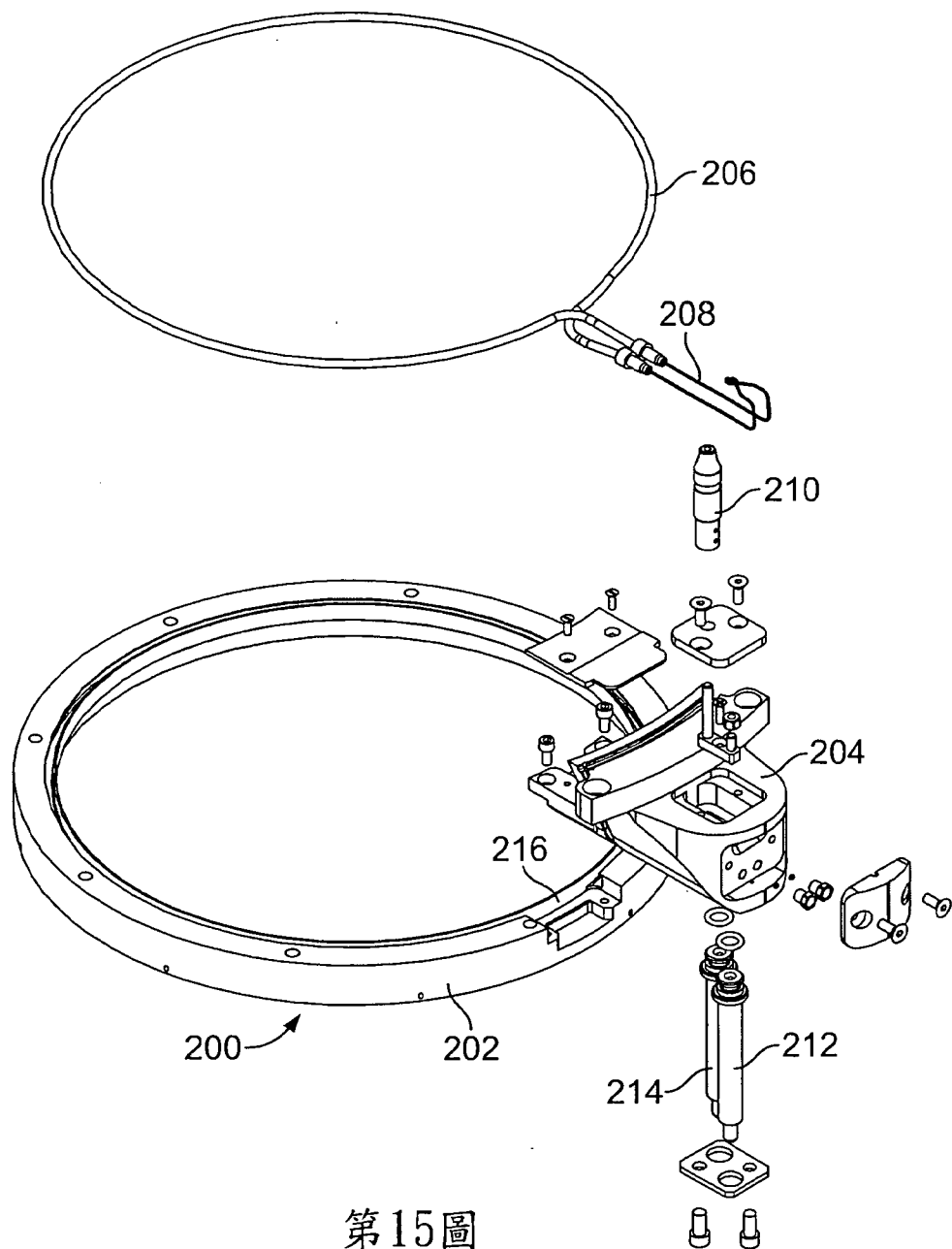
第12圖



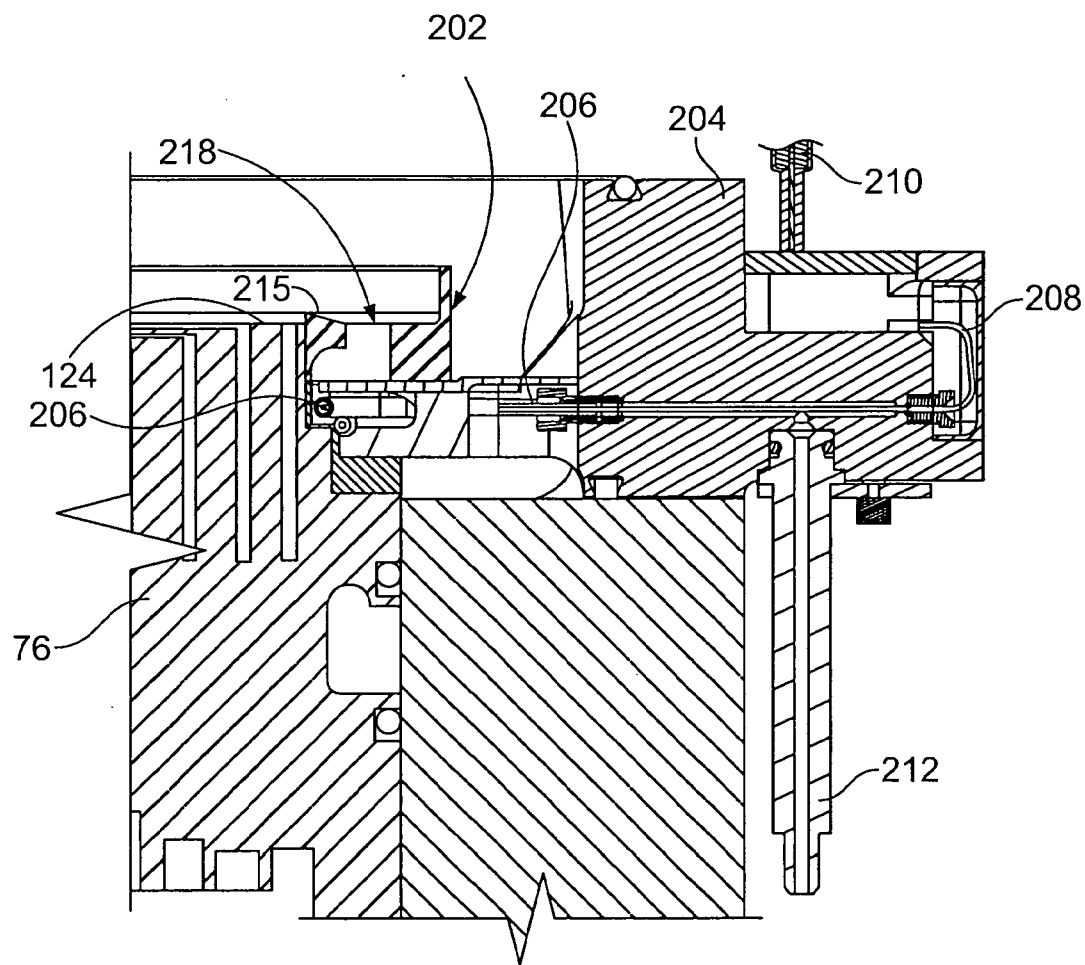
第13圖



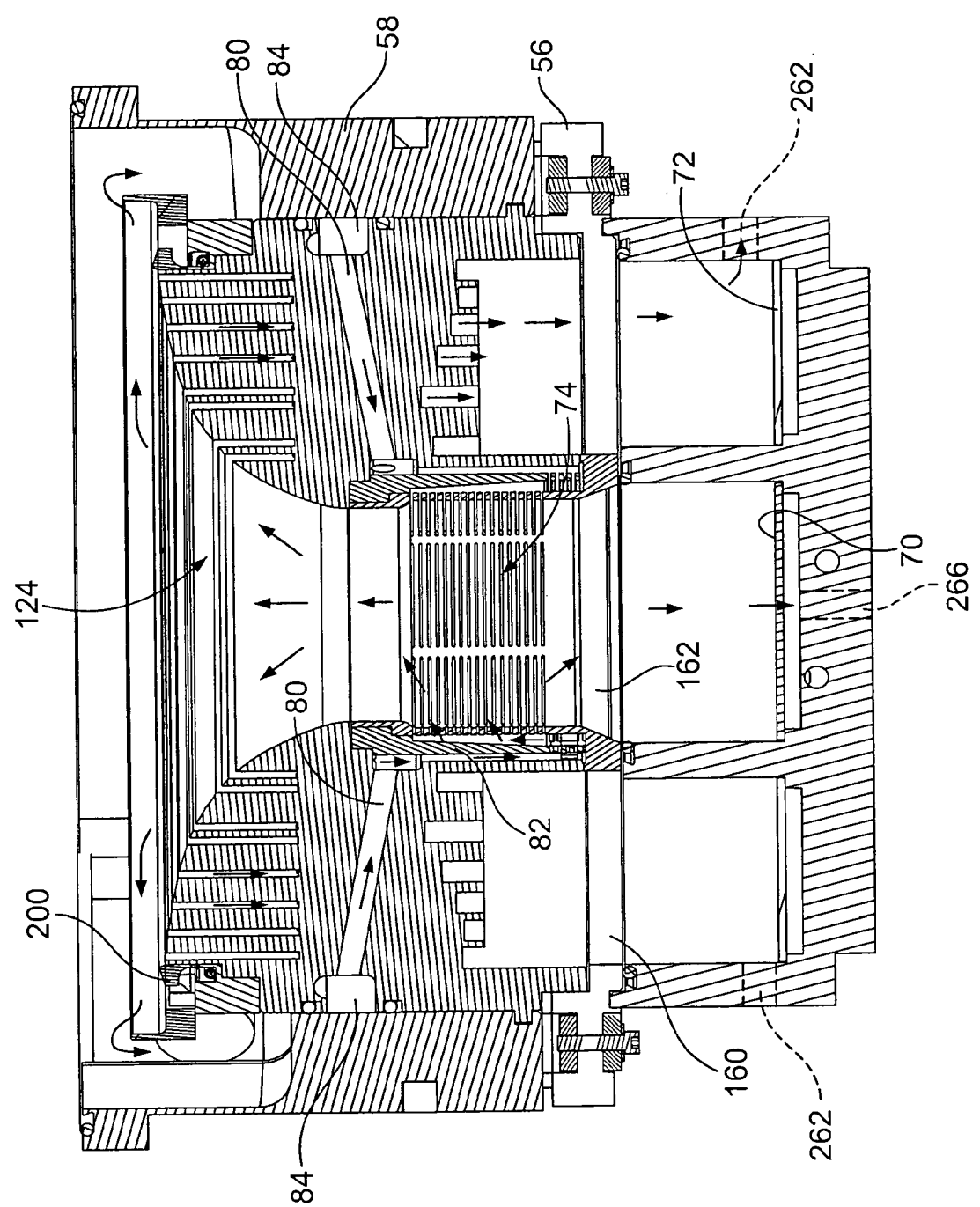
第14圖



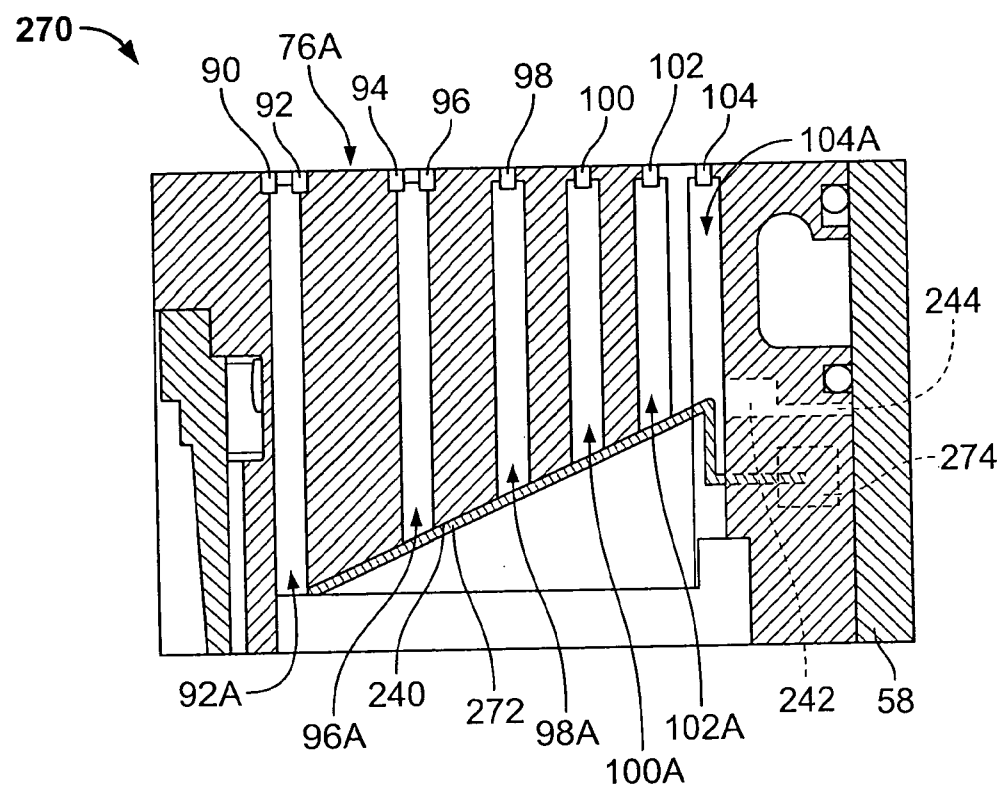
第15圖



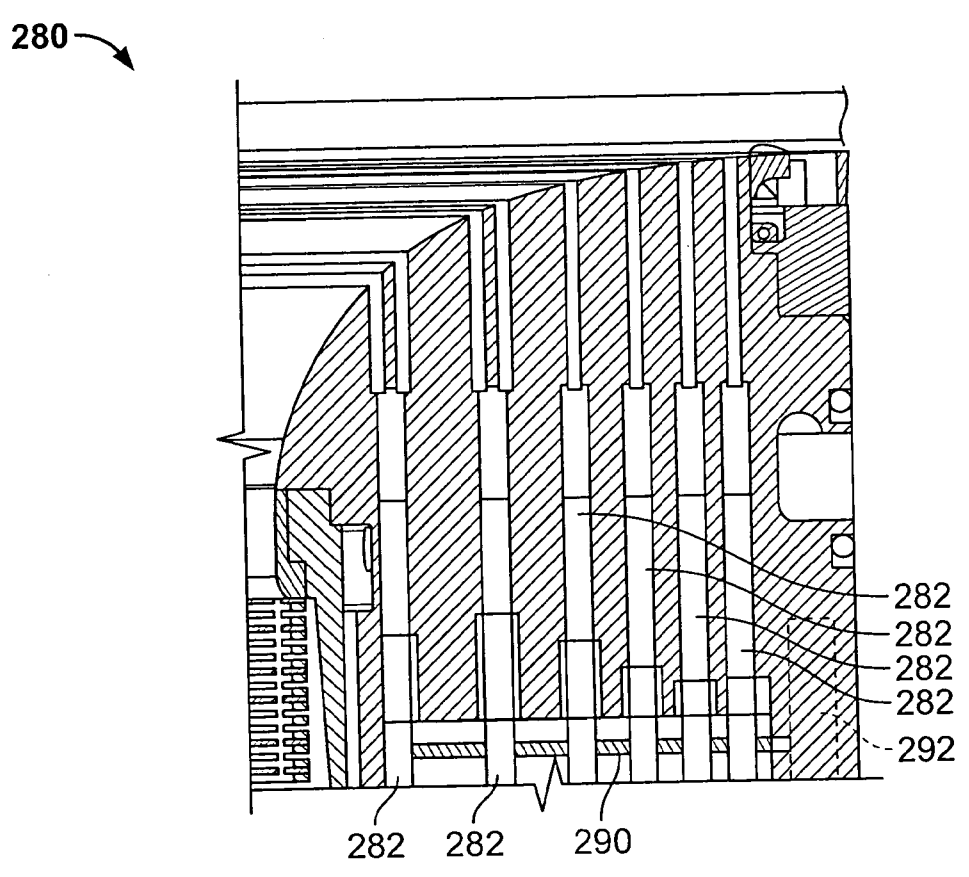
第16圖



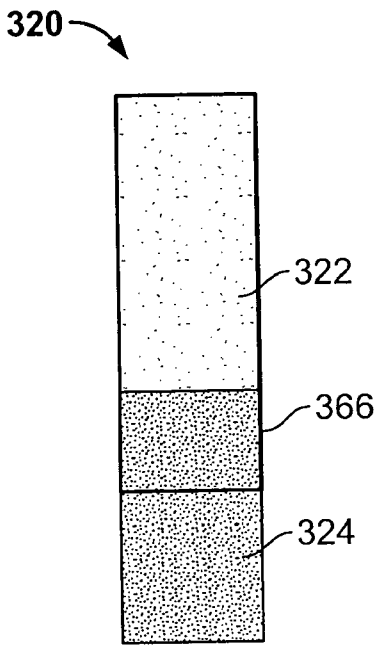
第17圖



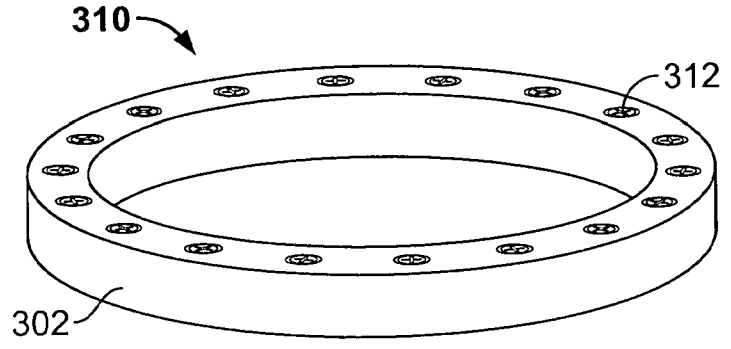
第18圖



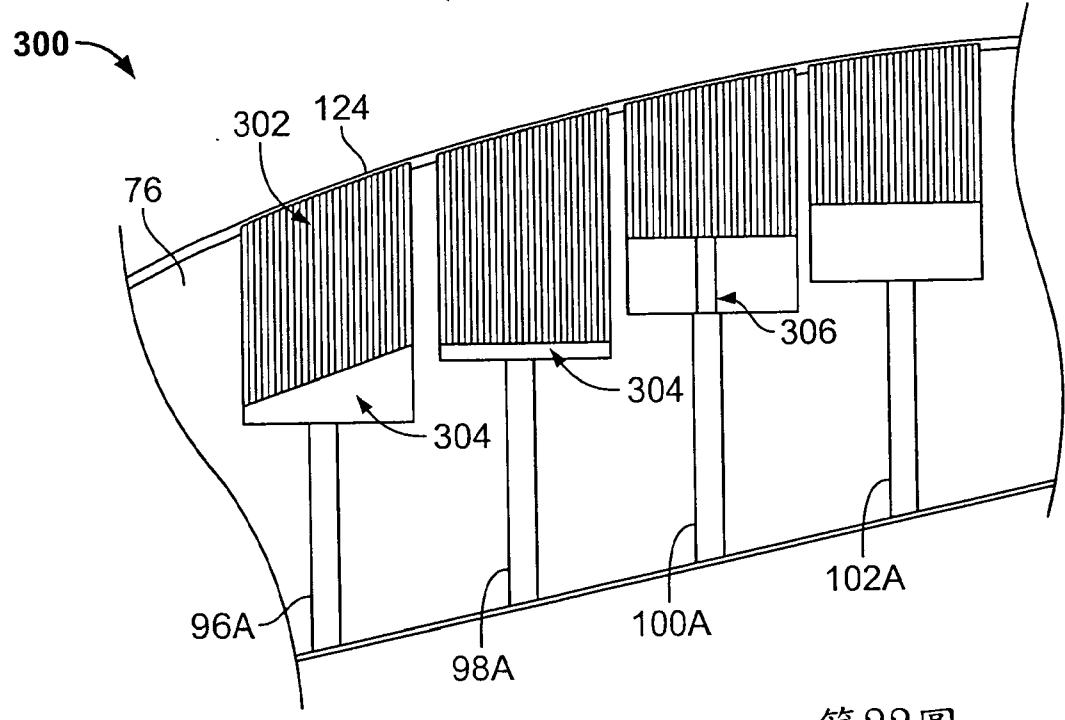
第19圖



第20圖



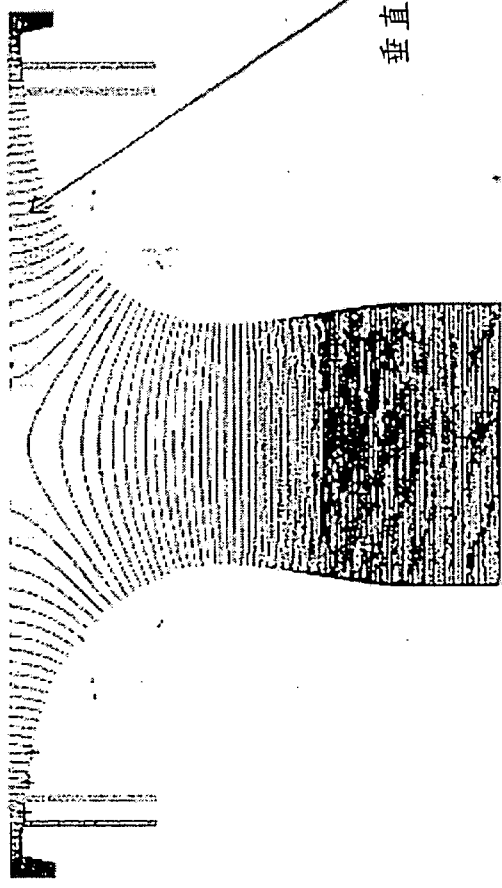
第21圖



第22圖

第23圖

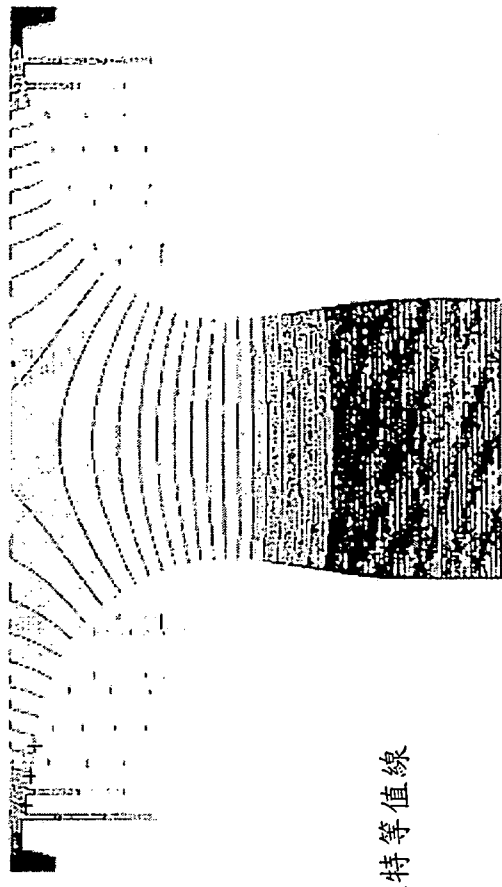
50 歐姆/平方



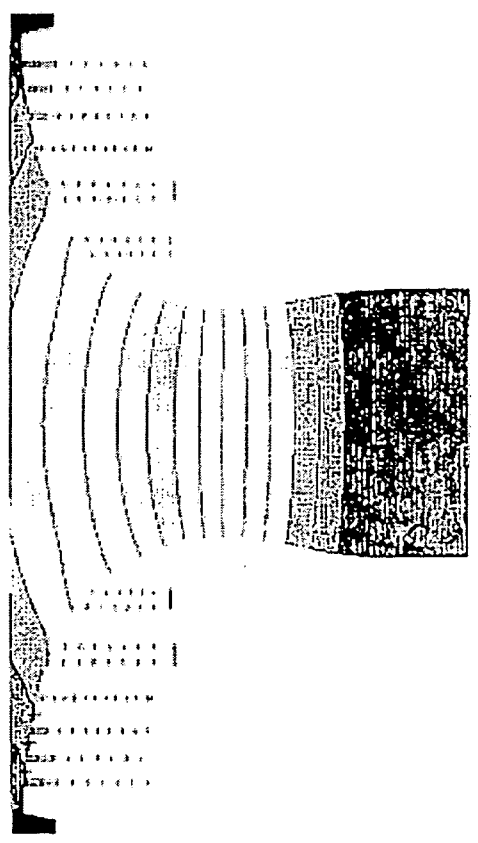
垂直伏特等值線

第24圖

10 歐姆/平方

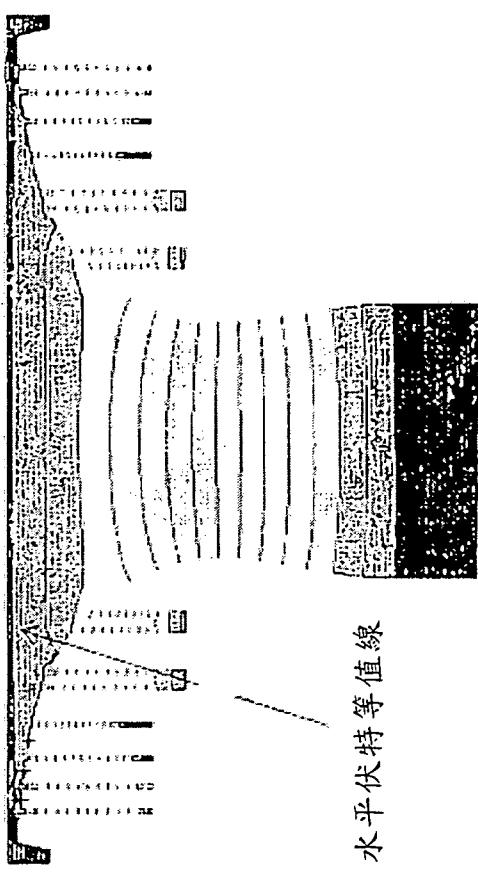


1 歐姆/平方



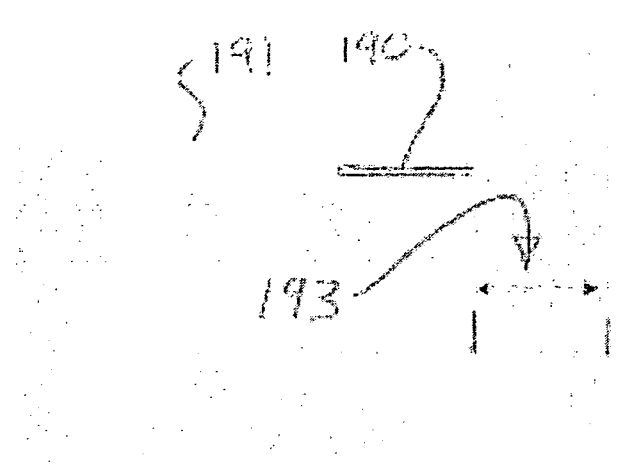
第25圖

0.027 歐姆/平方

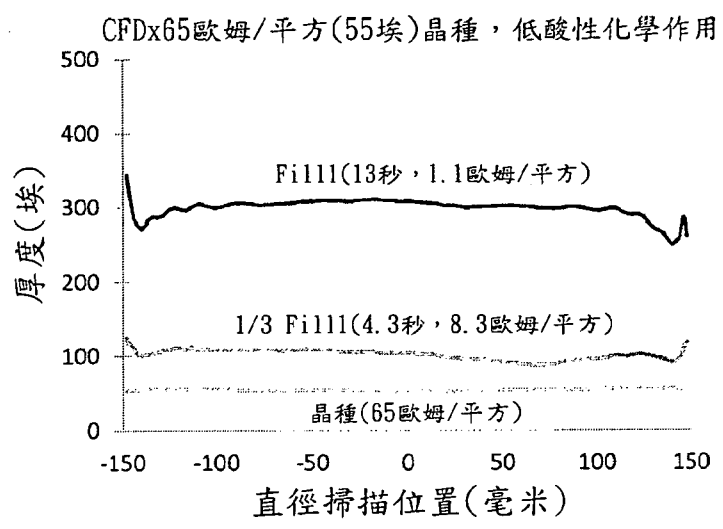


水平伏特等值線

第26圖



第27圖



第28圖