



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I537995 B

(45) 公告日：中華民國 105 (2016) 年 06 月 11 日

(21) 申請案號：103115768

(22) 申請日：中華民國 103 (2014) 年 05 月 02 日

(51) Int. Cl. : H01F17/00 (2006.01)

H01F41/02 (2006.01)

(30) 優先權：2013/10/03 美國

14/044,979

(71) 申請人：台灣積體電路製造股份有限公司 (中華民國) TAIWAN SEMICONDUCTOR
MANUFACTURING CO., LTD. (TW)

新竹市新竹科學工業園區力行六路 8 號

(72) 發明人：曾元泰 TSENG, YUAN TAI (TW)；劉銘棋 LIU, MING CHYI (TW)；周仲彥 CHOU,
CHUNG YEN (TW)；蔡嘉雄 TSAI, CHIA SHIUNG (TW)

(74) 代理人：洪澄文；顏錦順

(56) 參考文獻：

TW I371766

US 2008/0002297A1

US 2010/0295649A1

US 2010/0320551A1

US 2012/0242438A1

審查人員：郭炎淋

申請專利範圍項數：10 項 圖式數：3 共 29 頁

(54) 名稱

電感結構與其形成方法

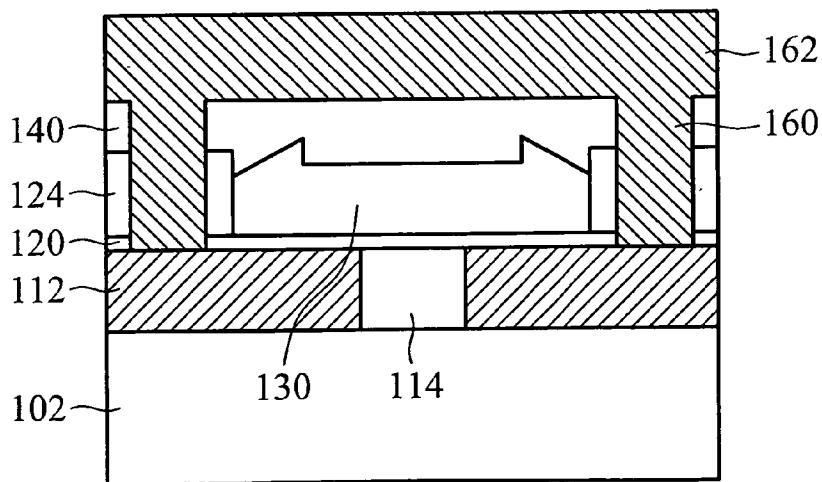
INDUCTOR STRUCTURE AND METHOD FOR FORMING THE SAME

(57) 摘要

本揭露提供一種電感結構與其形成方法。電感結構包括：一基板；一第一介電層形成在該基板之上；一第一金屬層形成在該第一介電層之中；一第二介電層形成在該第一金屬層之上；以及一磁性層形成在該第一介電層之上，其中該磁性層具有一上表面、一下表面與複數個側壁表面介於該上表面與該下表面之間，且其中該些側壁表面具有至少兩個交界點(intersection points)。

Embodiments of mechanisms of forming an inductor structure are provided. The inductor structure includes a substrate and a first dielectric layer formed over the substrate. The inductor structure includes a first metal layer formed in the first dielectric layer and a second dielectric layer over the first metal layer. The inductor structure further includes a magnetic layer formed over the first dielectric layer, and the magnetic layer has a top surface, a bottom surface and sidewall surfaces between the top surface and the bottom surface, and the sidewall surfaces have at least two intersection points.

指定代表圖：



第 2H 圖

符號簡單說明：

- 102 . . . 半導體基板
- 112 . . . 第一金屬層
- 114 . . . 金屬層間介電層(inter-metal dielectric(IMD)layers)
- 120 . . . 蝕刻停止層
- 124 . . . 氧化層
- 130 . . . 磁性層
- 140 . . . 第二金屬層間介電層
- 160 . . . 導通孔
- 162 . . . 第二金屬層

發明摘要

※ 申請案號：103115768

※ 申請日：103. 5. 02

※IPC 分類：H01F 17/00 (2006.10)
H01F 4/02 (2006.10)

【發明名稱】 電感結構與其形成方法

Inductor structure and method for forming the same

【中文】

本揭露提供一種電感結構與其形成方法。電感結構包括：
一基板；一第一介電層形成在該基板之上；一第一金屬層形成在該第一介電層之中；一第二介電層形成在該第一金屬層之上；以及一磁性層形成在該第一介電層之上，其中該磁性層具有一上表面、一下表面與複數個側壁表面介於該上表面與該下表面之間，且其中該些側壁表面具有至少兩個交界點 (intersection points)。

【英文】

Embodiments of mechanisms of forming an inductor structure are provided. The inductor structure includes a substrate and a first dielectric layer formed over the substrate. The inductor structure includes a first metal layer formed in the first dielectric layer and a second dielectric layer over the first metal layer. The inductor structure further includes a magnetic layer formed over the first dielectric layer, and the magnetic layer has a top surface, a bottom surface and sidewall surfaces between the top surface and the bottom surface, and the

sidewall surfaces have at least two intersection points.

【代表圖】

【本案指定代表圖】：第（2H）圖。

【本代表圖之符號簡單說明】：

102~半 導 體 基 板

112~第 一 金 屬 層

114~金 屬 層 間 介 電 層 (inter-metal dielectric (IMD) layers)

120~蝕 刻 停 止 層

124~氧 化 層

130~磁 性 層

140~第 二 金 屬 層 間 介 電 層

160~導 通 孔

162~第 二 金 屬 層

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】 電感結構與其形成方法

Inductor structure and method for forming the same

【技術領域】

【0001】 本揭露係有關於一種半導體結構，且特別有關於一種電感結構與其形成方法。

【先前技術】

【0002】 半導體裝置使用於各種電子應用中，舉例而言，諸如個人電腦、手機、數位相機以及其他電子設備。半導體裝置的製造通常是藉由在半導體基板上依序沉積絕緣或介電層材料、導電層材料以及半導體層材料，接著使用微影製程圖案化所形成的各種材料層，以形成電路組件和零件於此半導體基板之上。

【0003】 一般的電感是一種被動電子元件，藉由穿過電感的電流產生磁場，電感能儲存能量在磁場中。電感可由導電材料的線圈環繞介電材料的核心結構所組成。藉由測量電感儲存磁能的能力，作為電感的一個參數，此為一般所知的電感係數 (inductor's inductance)。另外可測量的參數是電感的品質因子 (Quality (Q) factor)。電感的Q值是電感的效率量測值，且在特定頻率的條件下，可用於計算電感的感抗值 (inductor's inductive reactance) 比上電感的電阻值 (resistance)。

【0004】 電感可應用於各種應用領域中。電感的其中一種應用是作為抗流圈 (choke)，其中電感設計成具有高感抗值

(inductive reactance)，或用於阻止電路中某些頻率訊號的傳輸，然而，卻允許電路中其他頻率訊號的傳輸。抗流圈(choke)可以作為，例如阻擋無線射頻(radio frequency, RF)，且抗流圈(choke)可以稱為無線射頻抗流圈，其使用於無線電通訊(radio communications)。

【0005】 然而，形成電感結構仍面對許多挑戰。

【發明內容】

【0006】 本揭露提供一種電感結構，包括：一基板；一第一介電層形成在該基板之上；一第一金屬層形成在該第一介電層之中；一第二介電層形成在該第一金屬層之上；以及一磁性層形成在該第一介電層之上，其中該磁性層具有一上表面、一下表面與複數個側壁表面介於該上表面與該下表面之間，且其中該些側壁表面具有至少兩個交界點(intersection points)。

【0007】 本揭露另提供一種電感結構，包括：一基板；一第一金屬層形成在一第一介電層之中；一磁性層形成在該第一介電層之上，其中該磁性層具有一八邊形(octagon)或梯形結構(trapezoid structure)；一氧化層形成相鄰於該磁性層；一第二介電層形成在該磁性層與該氧化層之上；以及一第二金屬層形成在該第二介電層之上。

【0008】 本揭露亦提供一種電感結構之形成方法，包括以下步驟：提供一基板；形成一金屬層在該基板之上，其中該第一金屬層在該第一介電層之中；形成與圖案化一氧化層在該金屬層之上，以形成一開口在該氧化層中；順應性地形成一磁性材料在該氧化層之上與該開口中；形成一光阻層在該磁性材料

之上；對該磁性材料進行一濕式蝕刻製程，以形成一磁性層；形成一第二介電層在該磁性層之上；以及形成一第二金屬層在該第二介電層之上。

【圖式簡單說明】

【0009】

第1A圖~第1C圖顯示依據本揭露之實施例形成電感結構之各個製程階段的剖面圖。

第2A圖~第2H圖顯示依據本揭露之實施例形成電感結構之各個製程階段的剖面圖。

第3A圖顯示依據本揭露之實施例之電感結構之俯視圖。

第3B圖顯示依據本揭露之沿著第3A圖的BB'切線所得之剖面圖。

第3C圖顯示依據本揭露之沿著第3A圖的CB'切線所得之剖面圖。

【發明內容】

【0010】 以下特舉出本揭露之實施例，並配合所附圖式作詳細說明。以下實施例的裝置和設計係爲了簡化所揭露之發明，並非用以限定本揭露。本揭露於各個實施例中可能使用重複的參考符號及/或用字。這些重複符號或用字係爲了簡化與清晰的目的，並非用以限定各個實施例及/或所述結構之間的關係。此外，說明書中提到在第二製程進行之前實施第一製程可包括第二製程於第一製程之後立即進行第二製程，也可包括有其他製程介於第一製程與第二製程之間的實施例。下述圖形並非依據尺寸繪製，該些圖式僅爲了幫助說明。再者，說明書

中提及形成第一特徵結構位於第二特徵結構之上，其包括第一特徵結構與第二特徵結構是直接接觸的實施例，另外也包括於第一特徵結構與第二特徵結構之間另外有其他特徵結構的實施例，亦即，第一特徵結構與第二特徵結構並非直接接觸。

【0011】 本揭露提供形成電感結構100之各種實施例。依據本揭露之實施例，第1A圖~第1C圖顯示形成電感結構100之各個製程階段的剖面圖。然而，需注意的是，爲了更能理解本揭露之概念，簡化第1A圖至第1C圖的結構。亦可增加額外的特徵結構至電感結構100中，且下述的一些特徵結構可以被取代或刪除。

【0012】 請參見第1A圖，提供半導體基板102。半導體基板102由矽或其他半導體材料所組成。另外，半導體基板102可包括其他元素半導體，例如銻。在一些實施例中，半導體基板102由化合物半導體所組成，例如，碳化矽(silicon carbide)、砷化鎵(gallium arsenic)、砷化銦(indium arsenide)或磷化銦(indium phosphide)。在一些實施例中，半導體基板102由合金半導體所組成，例如矽銻(silicon germanium)、矽銻碳(silicon germanium carbide)、磷化鎵砷(gallium arsenic phosphide)或磷化鎵銦(gallium indium phosphide)。在一些實施例中，半導體基板102包括磊晶層。舉例而言，半導體基板102具有磊晶層位於塊狀半導體(bulk semiconductor)之上。

【0013】 半導體基板102可包括隔離結構(圖中未顯示)，例如淺溝隔離結構(shallow trench isolation, STI)或矽的局部氧化結構(local oxidation of silicon, LOCOS)。隔離結構可用於定

義與隔離各種積體電路裝置。積體電路裝置形成在半導體基板 102 中及/或半導體基板 102 上，積體電路裝置的例子包括電晶體（例如金屬氧化物半導體場效電晶體 metal oxide semiconductor field effect transistors, MOSFET）、互補金屬氧化物半導體 (complementary metal-oxide semiconductor, CMOS) 電晶體、雙極介面電晶體 (bipolar junction transistors, BJT)、高壓電晶體 (high voltage transistors)、高頻電晶體 (high frequency transistors)、P 通道及/或 N 通道場效電晶體 (p-channel field effect transistor, PFETs)、二極體及/或其他應用元件。

【0014】 半導體基板 102 也可包括由介電層與電極層所組成之閘極堆疊。介電層可包括介面層 (interfacial layer, IL) 以及高介電常數介電層 (high-k (HK) dielectric layer)。介電層藉由適合的方式沉積而得，例如化學氣相沉積法 (chemical vapor deposition, CVD)、原子層沉積法 (atomic layer deposition, ALD)、物理氣相沉積法 (physical vapor deposition, PVD)、熱氧化法 (thermal oxidation) 或其他適合的製程。電極層可包括單一層或多層，例如金屬層 (metal layer)、襯層 (liner layer)、潤濕層 (wetting layer) 以及黏著層 (adhesion layer)，由原子層沉積法 (atomic layer deposition, ALD)、物理氣相沉積法 (physical vapor deposition, PVD)、化學氣相沉積法 (chemical vapor deposition, CVD) 或其他合適的製程形成。

【0015】 請參見第 1A 圖，內連線結構 110 形成在半導體基板 102 之上。在一些實施例中，內連線結構 110 埋設在金屬層間介電層 (inter-metal dielectric (IMD) layers) 114 之中。設置的內連

線結構 110 用於耦合各種 p 型與 n 型摻雜區域與其他功能特徵結構(例如閘極電極)，以形成功能積體電路。內連線結構 110 包括第一金屬層 112、接觸插塞(contacts)(圖中未顯示)與導通孔特徵結構(圖中未顯示)。在一些實施例中，第一金屬層 112 為最上層金屬層且稱為 M_{top} 。第一金屬層 112 提供水平電性連接(horizontal electrical routing)。接觸插塞(contacts)提供矽基板與金屬線之間的垂直電性連接，而導通孔提供在不同金屬層中的金屬線之間的垂直電性連接。在一些實施例中，金屬層間介電層(inter-metal dielectric (IMD) layers) 114 由氧化矽、氮化矽、氮氧化矽、碳化矽、摻雜硼之氧化物(boron doped oxide, BSG)、摻雜硼磷之氧化物(boron phosphorus doped oxide, BPSG)、低介電係數常數(low-k)或超低介電係數常數(ultra low-k)介電層所組成。

【0016】 在一些實施例中，在後段製程中(back-end-of-line (BEOL) process)形成內連線結構 110。第一金屬層 112 可由導電材料所組成，例如銅(copper, Cu)、銅合金(copper alloy)、鋁(aluminum, Al)、鋁合金(aluminum alloy)、鎢(tungsten, W)、鎢合金(tungsten alloy)或適合的材料所組成。在一些實施例中，第一金屬層 112 為銅或銅合金。在一些實施例中，第一金屬層 112 由單鑲嵌製程及/或雙鑲嵌製程(single and/or dual damascene processes)所形成。

【0017】 如第 1A 圖所示，在內連線結構 110 之上形成蝕刻停止層 120。在一些實施例中，蝕刻停止層 120 由氮化矽所組成。

【0018】 當蝕刻停止層 120 形成在內連線結構 110 上之後，

形成磁性層 130 在蝕刻停止層 120 之上。磁性層 130 藉由蝕刻停止層 120 與第一金屬層 112 絕緣。磁性層 130 包括鈷 (cobalt, Co)、鋯 (zirconium, Zr)、鉭 (tantalum, Ta)、鈮 (niobium, Nb)、銠 (rhenium, Re)、釹 (neodymium, Nd)、鐠 (praseodymium, Pr)、鐿 (dysprosium, Dy) 或上述之組合。

【0019】 在一些實施例中，磁性層 130 包括非晶態鈷合金 (amorphous cobalt (Co) alloy)，其中非晶態鈷合金包括鈷 (cobalt, Co) 與鋯 (zirconium, Zr)。鋯 (Zr) 用於使鈷 (cobalt, Co) 變成非晶態。在一些實施例中，磁性層 130 包括鈷鋯合金 (cobalt-zirconium, CoZr)，其中鈷鋯合金具有一或多種額外的元素，例如鉭 (tantalum, Ta) 與鈮 (niobium, Nb)。在一些其他實施例中，磁性層 130 包括鈷鋯合金，其中鈷鋯合金具有一或多種額外的元素，例如稀土元素 (rare earth element)，此稀土元素幫助增加鈷鋯合金的鐵磁共振 (ferromagnetic resonance)。稀土元素包括銠 (rhenium, Re)、釹 (neodymium, Nd)、鐠 (praseodymium, Pr) 或鐿 (dysprosium, Dy)。

【0020】 之後，光阻層 150 形成在磁性層之 130 上。藉由光微影製程圖案化光阻層 150，以形成圖案化光阻層 150。在一些實施例中，光阻層 150 為正光阻，且光阻層 150 包括高分子，當高分子照到光時，高分子是光溶性的 (photo-solubilized)。在一些實施例中，藉由旋轉塗佈法 (spin-on coating method) 形成光阻層 150。

【0021】 依據本揭露之實施例，如第 1B 圖所示，當圖案化光阻層 150 形成在磁性層 130 上之後，對磁性層 130 進行蝕刻製

程 11。蝕刻製程 11 用於移除部分的磁性層 130。在一些實施例中，用於蝕刻製程 11 的蝕刻溶液包括氫氟酸 (HF)、硝酸 (HNO₃) 與水 (water)。在一些實施例中，在溫度範圍為約 15 度至約 40 度的條件下進行蝕刻製程 11。

【0022】 然而，如第 1B 圖所示，蝕刻製程 11 在 X 軸方向的側向蝕刻率高於在 Y 軸方向的垂直蝕刻率。因此，磁性層 130 的側向部份比垂直部份被蝕刻地更多。如此一來，蝕刻製程 11 會大幅降低磁性層 130 的體積。

【0023】 之後，依據本揭露之實施例，如第 1C 圖所示，第二金屬層間介電層 140 形成在磁性層 130 與蝕刻停止層 120 之上。藉由光微影製程與蝕刻製程在第二金屬層間介電層 140 之中形成溝槽。填充導電材料到溝槽中，以形成導通孔 160 與第二金屬層 162。在一些實施例中，由第一金屬層 112、導通孔 160 與第二金屬層 162 形成螺旋結構。

【0024】 導通孔 160 形成在第二金屬層間介電層 140 之中，且第二金屬層 162 形成在導通孔 160 與第二金屬層間介電層 140 之上。導通孔 160 與第二金屬層 162 各自獨立由導電材料所組成，例如銅 (copper, Cu)、銅合金 (copper alloy)、鋁 (aluminum, Al)、鋁合金 (aluminum alloy)、鎢 (tungsten, W)、鎢合金 (tungsten alloy) 或合適的材料。在一些實施例中，電感結構 100 由磁性層 130、第一金屬層 112、導通孔 160 與第二金屬層 162 所組成。

【0025】 如上所述，蝕刻製程 11 在 X 軸方向的側向蝕刻率高於在 Y 軸的垂直蝕刻率。因此，蝕刻製程 11 會大幅降低磁性層 130 的體積。再者，體積小的電磁層 130 會使電感結構 100 的性

能因而降低。舉例而言，體積小的電磁層130會使電感結構100的品質因子(Q值)降低。爲了提升電感結構100的性能表現，需要體積較大的磁性層130。

【0026】 第2A圖~第2H圖顯示依據本揭露之實施例形成電感結構100之各個製程階段的剖面圖。請參見第2A圖，氧化層124沉積在蝕刻停止層120之上。在一些實施例中，氧化層124由氧化矽、氮化矽、氮氧化矽、碳化矽、摻雜硼之氧化物(boron doped oxide, BSG)或摻雜硼磷之氧化物(boron phosphorus doped oxide, BPSG)所組成。在形成氧化層124之後，光阻層150形成在氧化層124之上。之後，藉由光微影製程圖案化光阻層150，以形成圖案化光阻層150。

【0027】 依據本揭露之實施例，請參見第2B圖，在形成圖案化光阻層150之後，藉由使用圖案化光阻層150作爲光罩，以圖案化氧化層124，以形成圖案化氧化層124。在一些實施例中，氧化層124的材料同於金屬層間介電層114的材料。在一些實施例中，氧化層124的高度範圍爲約0.5 μm 至約20 μm 。如第2B圖所示，在氧化層124中形成開口125。

【0028】 依據本揭露之實施例，請參見第2C圖，在氧化層124被圖案化之後，磁性層130順應性地形成在氧化層124之上，以填充開口125。磁性層130設置在電感結構100(如第3A圖所示)的中心部份(或核心)，以增加電感結構100的電感值(inductance)。

【0029】 磁性層130具有兩個部份，此兩部份包括第一部份131位於蝕刻停止層120之上，第二部份132位於氧化層124之

上。第一部份 131 尚包括水平部份 131h 與垂直部份 131v，且垂直部份 131v 襯於開口 125 的側壁。磁性層 130 的第一部份 131 的水平部份 131h 具有高度 H_2 。在一些實施例中，氧化層 124 的高度 H_1 高於或等於水平部份 131h 的高度 H_2 。在一些實施例中，高度 H_1 比高度 H_2 的比值 (H_1/H_2) 為約 0.2 至約 5。

【0030】 依據本揭露之實施例，請參見第 2D 圖，當磁性層 130 形成在蝕刻停止層 120 與氧化層 124 上之後，第二光阻層 150' 順應性地形成在磁性層 130 的第一部份 131 之上。在一些實施例中，用於形成第 2A 圖的圖案化光阻層 150 的光罩具有正圖案 (clear tone)，而用於形成第 2D 圖中的第二圖案化光阻層 150' 的光罩具有負圖案 (dark tone)。因此，可使用相同的光罩形成圖案化光阻層 150 與第二圖案化光阻層 150'，而不需要兩個光罩。

【0031】 依據本揭露之實施例，請參見第 2E 圖，當第二圖案化光阻層 150' 形成在磁性層 130 上之後，對磁性層 130 進行蝕刻製程 11。蝕刻製程 11 用於移除部份的磁性層 130。在一些實施例中，使用於蝕刻製程 11 中的蝕刻溶液包括濃度範圍為約 3% 至約 15% 的氫氟酸 (HF)、濃度範圍為約 10% 至約 50% 的硝酸 (HNO_3) 以及濃度範圍為約 30% 至約 90% 的水。在一些實施例中，在溫度範圍為約 15 度至約 40 度的條件下進行蝕刻製程 11。

【0032】 如上所述，蝕刻製程 11 在 X 軸方向的側向蝕刻率高於在 Y 軸方向的垂直蝕刻率。需注意的是，因為氧化層 124 形成在磁性層 130 之下，以墊高部份的磁性層 130。磁性層 130 的第二部份 132 的上表面高於磁性層 130 的第一部份 131 的上表面。

既然蝕刻製程 11 在 X 軸方向的側向蝕刻率高於在 Y 軸方向的垂直蝕刻率，如上所述，磁性層 130 的第二部份 132 會先被蝕刻，而磁性層 130 的第一部份 131 的垂直部份 131v 之後才被蝕刻。因此，由於氧化層 124 的保護，使磁性層 130 的第一部份 131 的水平部份 131h 稍微被蝕刻。

【0033】 需注意的是，氧化層 124 作為一個基底 (base)，以墊高部份的磁性層 130。此外，氧化層 124 為一個保護層，以避免磁性層 130 被過度蝕刻。因此，蝕刻製程 11 不會大幅減少磁性層 130 的體積。

【0034】 依據本揭露之實施例，請參見第 2F 圖，當蝕刻製程 11 之後，磁性層 130 具有多邊形結構 (polygon structure)。如第 2F 圖所示，磁性層具有八邊形結構 (octagon structure)。磁性層 130 具有上表面 130T、第一側壁表面 130a、第二側壁表面 130b、第三側壁表面 130c、下表面 130B、第四側壁表面 130d、第五側壁表面 130e 與第六側壁表面 130f。上表面 130T 為上平坦表面，且下表面 130B 為下平坦表面。上表面 130T 平行於下表面 130B。

【0035】 磁性層 130 各自具有彼此相對應的右側壁表面與左側壁表面。右側壁表面包括第一側壁表面 130a、第二側壁表面 130b 與第三側壁表面 130c。左側壁表面包括第四側壁表面 130d、第五側壁表面 130e 與第六側壁表面 130f。磁性層 130 的右側壁表面具有 3 個交界點 (intersection points)。第一交界點 P_1 介於上表面 130T 與第一側壁表面 130a 之間，且第二交界點 P_2 介於第一側壁表面 130a 與第二側壁表面 130b 之間，以及第三交界

點 P_3 介於第二側壁表面 130b 與第三側壁表面 130c 之間。類似的，在磁性層 130 的左側壁表面具有至少兩個交界點，交界點包括第四交界點 P_4 、第五交界點 P_5 與第六交界點 P_6 。

【0036】 在一些實施例中，介於第一側壁表面 130a 與第二側壁表面 130b 之間的角度 α_1 範圍為約 30 度至約 85 度。在一些實施例中，介於第二側壁表面 130b 與第三側壁表面 130c 之間的角度 α_2 範圍為約 95 度至約 150 度。

【0037】 依據本揭露之實施例，請參見第 2F' 圖，在一些其他實施例中，磁性層 130' 具有梯形結構 (trapezoid structure)。磁性層 130' 具有上表面 130'T、第一側壁表面 130'a、第二側壁表面 130'b、下表面 130'B、第三側壁表面 130'c 以及第四側壁表面 130'd。上表面 130'T 為上平坦表面，且下表面 130'B 為下平坦表面。上表面 130'T 平行於下表面 130'B。

【0038】 在磁性層 130' 的右側壁表面具有兩個交界點。第一交界點 P_1' 介於上表面 130'T 與第一側壁表面 130'a 之間，且第二交界點 P_2' 介於第一側壁表面 130'a 與第二側壁表面 130'b 之間。類似的，磁性層 130' 的左側壁表面具有至少兩個交界點，交界點包括第三交界點 P_3' 與第四交界點 P_4' 。

【0039】 在一些實施例中，介於上表面 130T 與第一側壁表面 130'a 之間的角度 β_1 範圍為約 120 度至約 175 度。在一些實施例中，介於第一側壁表面 130'a 與第二側壁表面 130b 之間的角度 β_2 範圍為約 95 度至約 150 度。

【0040】 依據本揭露之實施例，請參見第 2G 圖，當蝕刻製程 11 蝕刻磁性層 130 之後，第二金屬層間介電層 140 形成在氧化

層 124 與磁性層 130 之上。

【0041】 之後，如第 2H 圖所示，藉由光微影製程與蝕刻製程形成溝槽在第二金屬層間介電層 140 之中。導電材料填充至溝槽中，以形成導通孔 160 與第二金屬層 162。第二金屬層 162 藉由導通孔 160 電性連接至第一金屬層 112。由第一金屬層 114、第二金屬層 162 與磁性層 130 組成電感結構 100。

【0042】 需注意的是，一部分的磁性層 130 形成在氧化層 124 之上(顯示如第 2D 圖)。因此，蝕刻製程 11(如圖中顯示的箭頭 11a)會先蝕刻襯於開口 125 的磁性層 130 之垂直部份。與第 1C 圖的磁性層 130 相比，第 2F 圖與第 2F' 圖中的磁性層 130 具有較大的體積。如此一來，具有較大體積磁性層 130 的電感結構 100 具有較佳的性能表現(高的 Q 值)。

【0043】 第 3A 圖顯示依據本揭露之實施例之電感結構 100 之俯視圖。由第一金屬層 112、導通孔 160 與第二金屬層 162 組成螺旋結構。由第 2A-2H 圖之製法所形成之磁性層 130 設置在電感結構 100 的中心部份，且磁性層 130 被螺旋結構所包圍。磁性層 130 為具有較大體積的多邊形結構，例如八邊形或梯形結構，以增加電感結構 100 的 Q 值。

【0044】 第 3B 圖顯示依據本揭露之沿著第 3A 圖的 BB' 切線所得之剖面圖。第一金屬層 112 藉由導通孔 160 電性連接至第二金屬層 160，且第二金屬層 162 藉由第二導通孔 164 電性連接至第三金屬層(圖中未顯示)。

【0045】 第 3C 圖顯示依據本揭露之沿著第 3A 圖的 CB' 切線所得之剖面圖。磁性層 130 為具有較大體積的八邊形結構，以

增加電感結構 100 的 Q 值。

【0046】 本揭露提供形成電感結構的各種實施例。磁性層設置在電感結構的中心部份(或核心)，以增加電感結構的電感值(inductance)。氧化層形成在磁性層之下，以避免磁性層被過度蝕刻。因此，可獲得較大體積的磁性層。藉由增加磁性層的體積以提升電感結構的性能表現。此外，亦可提升電感結構的 Q 值。

【0047】 本揭露提供一種電感結構，包括：一基板；一第一介電層形成在該基板之上；一第一金屬層形成在該第一介電層之中；一第二介電層形成在該第一金屬層之上；以及一磁性層形成在該第一介電層之上，其中該磁性層具有一上表面、一下表面與複數個側壁表面介於該上表面與該下表面之間，且其中該些側壁表面具有至少兩個交界點(intersection points)。

【0048】 本揭露另提供一種電感結構，包括：一基板；一第一金屬層形成在一第一介電層之中；一磁性層形成在該第一介電層之上，其中該磁性層具有一八邊形(octagon)或梯形結構(trapezoid structure)；一氧化層形成相鄰於該磁性層；一第二介電層形成在該磁性層與該氧化層之上；以及一第二金屬層形成在該第二介電層之上。

【0049】 本揭露亦提供一種電感結構之形成方法，包括以下步驟：提供一基板；形成一金屬層在該基板之上，其中該第一金屬層在該第一介電層之中；形成與圖案化一氧化層在該金屬層之上，以形成一開口在該氧化層中；順應性地形成一磁性材料在該氧化層之上與該開口中；形成一光阻層在該磁性材料

之上；對該磁性材料進行一濕式蝕刻製程，以形成一磁性層；形成一第二介電層在該磁性層之上；以及形成一第二金屬層在該第二介電層之上。

【0050】 雖然本揭露已以數個較佳實施例揭露如上，然其並非用以限定本揭露，任何所屬技術領域中具有通常知識者，在不脫離本揭露之精神和範圍內，當可作任意之更動與潤飾，因此本揭露之保護範圍當視後附之申請專利範圍所界定者為準。

● 【符號說明】

【0051】

11~蝕刻製程

11a~箭頭

100~電感結構

102~半導體基板

110~內連線結構

● 112~第一金屬層

114~金屬層間介電層(inter-metal dielectric (IMD) layers)

120~蝕刻停止層

124~氧化層

125~開口

130、130'~磁性層

130T、130'T~上表面

130a、130'a~第一側壁表面

130b、130'b~第二側壁表面

130c、130'c~第三側壁表面

130B、130'B~下表面

130d、130'd~第四側壁表面

130e、130'e~第五側壁表面

130f、130'f~第六側壁表面

131~第一部份

131h~水平部份

131v~垂直部份

132~第二部份

140~第二金屬層間介電層

150~光阻層

160~導通孔

162~第二金屬層

164~第二導通孔

H_1 、 H_2 ~高度

α_1 、 α_2 、 β_1 、 β_2 ~角度

P_1 、 P_1' ~第一交界點

P_2 、 P_2' ~第二交界點

P_3 、 P_3' ~第三交界點

P_4 、 P_4' ~第四交界點

P_5 ~第五交界點

P_6 ~第六交界點

申請專利範圍

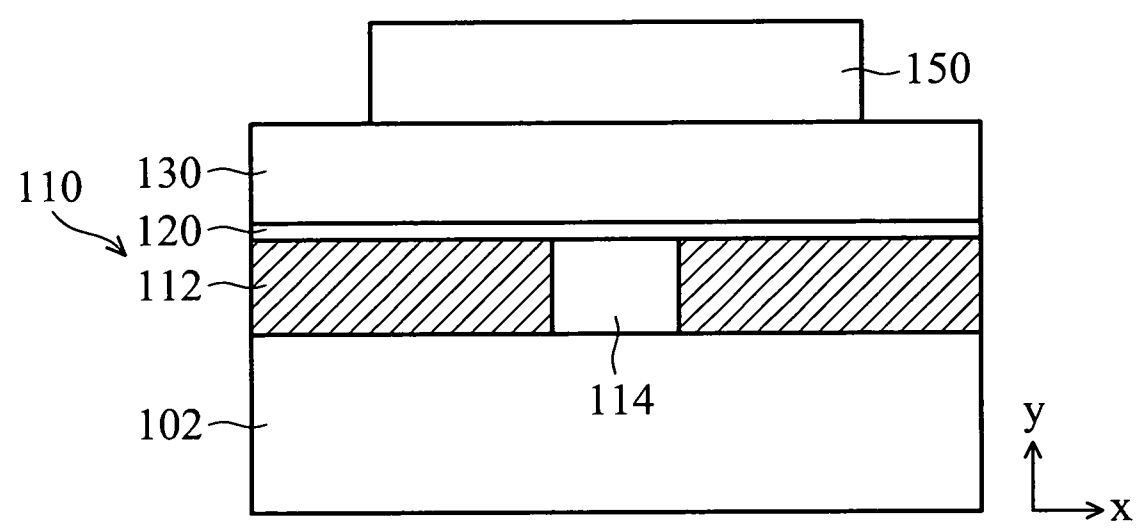
1. 一種電感結構，包括：
 - 一基板；
 - 一第一介電層形成在該基板之上；
 - 一第一金屬層形成在該第一介電層之中；
 - 一第二介電層形成在該第一金屬層之上；以及
 - 一磁性層形成在該第一介電層之上，其中該磁性層具有一上表面、一下表面與複數個側壁表面介於該上表面與該下表面之間，且其中該些側壁表面具有至少兩個交界點 (intersection points)，其中該些側壁表面包括一第一對側壁表面以及一第二對側壁表面，該第一對側壁表面鄰接於該下表面，且該第二對側壁表面鄰接於該第一對側壁表面，其中
 - 該第一對側壁表面垂直於該磁性層的該下表面；以及
 - 該第二對側壁表面朝向於該磁性層的該上表面逐漸縮窄。
2. 如申請專利範圍第 1 項所述之電感結構，其中該些側壁表面包括一第一側壁表面、一第二側壁表面與一第三側壁表面，且該第一側壁表面連接至該上表面，其中在該第一側壁表面與該第二側壁表面之間具有一夾角範圍為 30 度至 85 度，且在該第二側壁表面與該第三側壁表面之間具有一夾角範圍為 95 度至 150 度。
3. 如申請專利範圍第 1 項所述之電感結構，其中該些側壁表面包括一第一側壁表面與一第二側壁表面，且該第一側壁表面連接至該上表面，其中在該上表面與該第一側壁表面

之間具有一夾角範圍為 120 度至 175 度，且在該第一側壁表面與該第二側壁表面之間具有一夾角範圍為 95 度至 150 度。

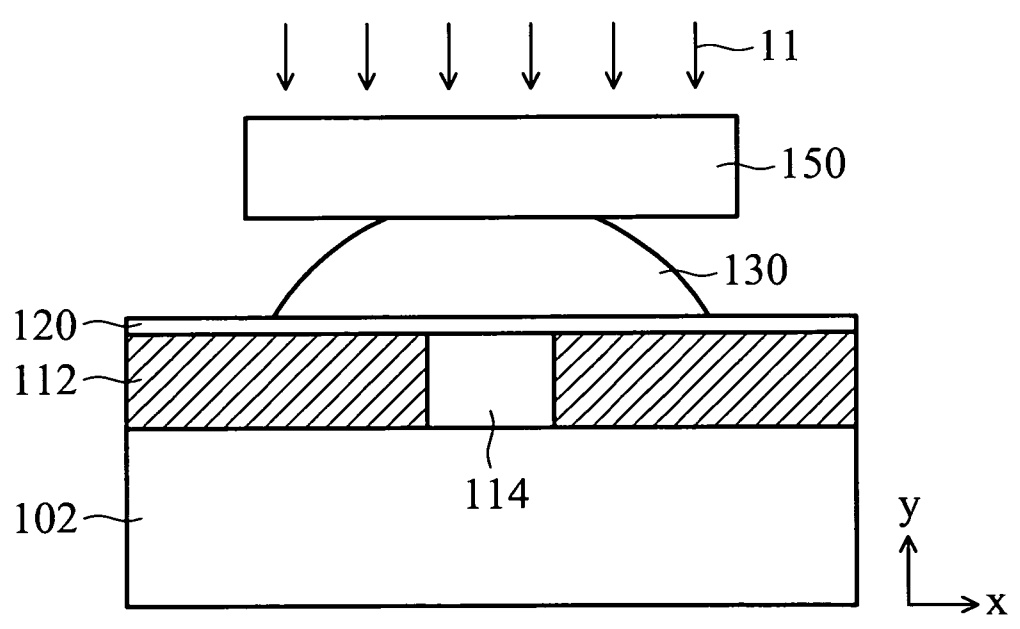
4. 如申請專利範圍第 1 項所述之電感結構，其中該磁性層包括鈷(cobalt, Co)、鋯(zirconium, Zr)、鉭(tantalum, Ta)、鈮(niobium, Nb)、銠(rhenium, Re)、釹(neodymium, Nd)、鐠(praseodymium, Pr)、鐳(dysprosium, Dy)或上述之組合。
5. 如申請專利範圍第 1 項所述之電感結構，尚包括：
複數個導通孔形成在該第二介電層之中；以及
一第二金屬層形成在該些導通孔之上，其中該第二金屬層藉由該些導通孔電性連接至該第一金屬層。
6. 一種電感結構，包括：
一基板；
一第一金屬層形成在一第一介電層之中；
一磁性層形成在該第一介電層之上，其中該磁性層具有一八邊形(octagon)或梯形結構(trapezoid structure)，其中該磁性層具有複數個側壁表面，該等側壁表面包括一第一對側壁表面以及一第二對側壁表面，該第一對側壁表面鄰接於該磁性層的一下表面，且該第二對側壁表面鄰接於該第一對側壁表面，其中
該第一對側壁表面垂直於該磁性層的該下表面；以及
該第二對側壁表面朝向於該磁性層的一上表面逐漸縮窄；
一氧化層形成相鄰於該磁性層；
一第二介電層形成在該磁性層與該氧化層之上；以及

- 一 第二金屬層形成在該第二介電層之上。
7. 如申請專利範圍第 6 項所述之電感結構，其中該磁性層具有一上表面、下表面與複數個側壁表面介於該上表面與該下表面之間，且該些側壁表面具有至少兩個交界點 (intersection points)。
8. 一種電感結構之形成方法，包括以下步驟：
提供一基板；
形成一第一金屬層在該基板之上，其中該第一金屬層在第一介電層之中；
形成與圖案化一氧化層在該第一金屬層之上，以形成一開口在該氧化層中；
順應性地形成一磁性材料在該氧化層之上與該開口中；
形成一光阻層在該磁性材料之上；
對該磁性材料進行一濕式蝕刻製程，以形成一磁性層；
形成一第二介電層在該磁性層之上；以及
形成一第二金屬層在該第二介電層之上。
9. 如申請專利範圍第 8 項所述之電感結構之形成方法，在形成與圖案化該氧化層之前，尚包括：
形成一蝕刻停止層在該第一介電層之上。
10. 如申請專利範圍第 8 項所述之電感結構之形成方法，其中該氧化層之高度與該磁性層之高度的比值範圍為 0.2 至 5。

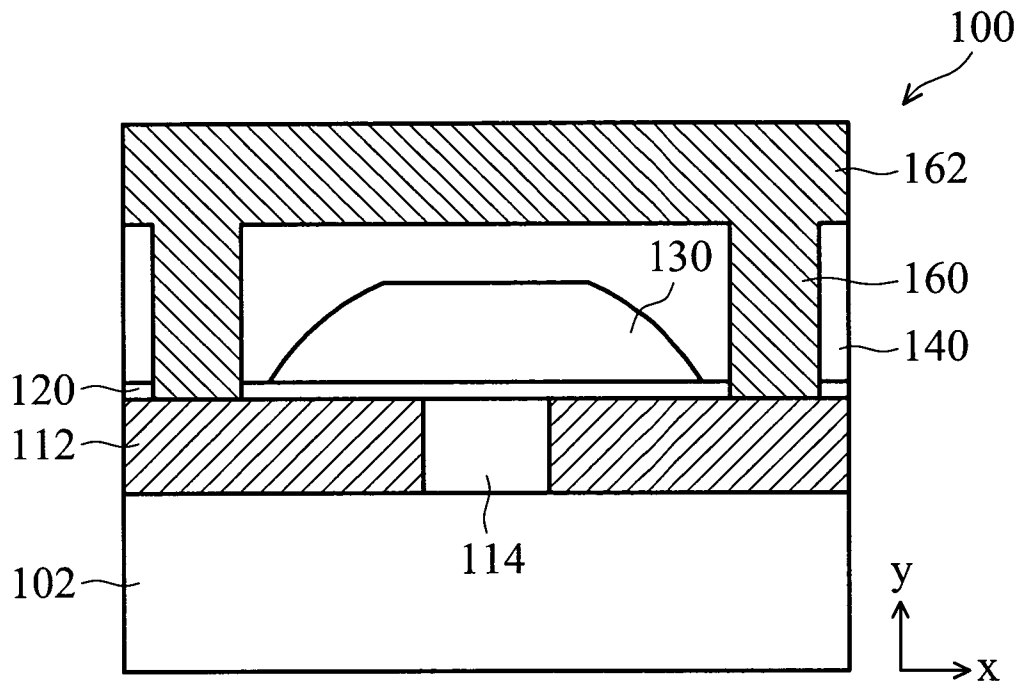
圖式



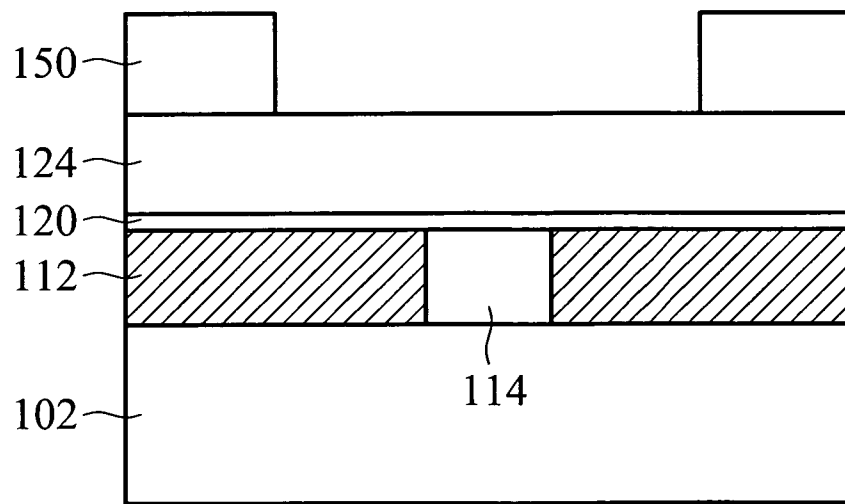
第 1A 圖



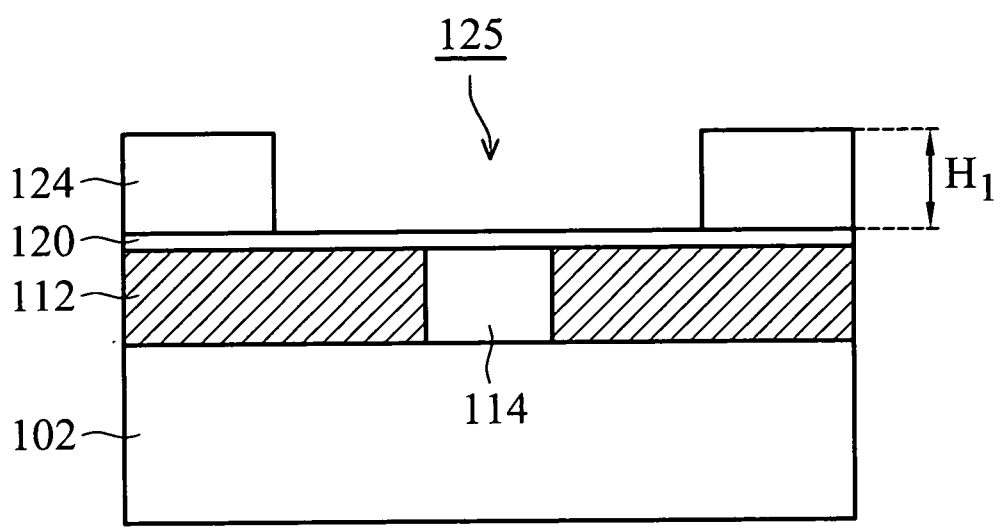
第 1B 圖



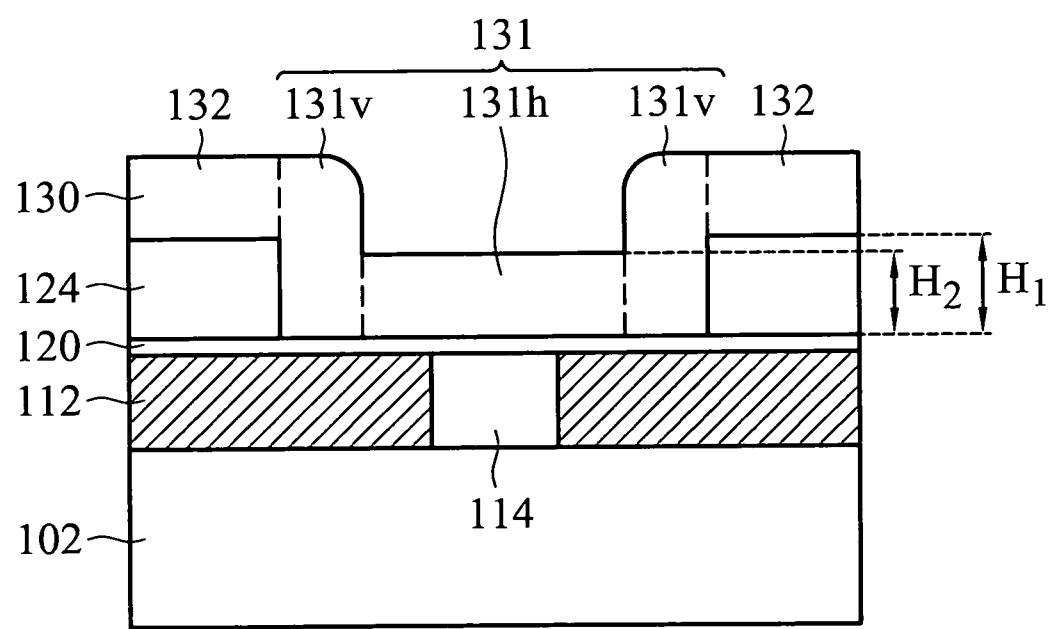
第 1C 圖



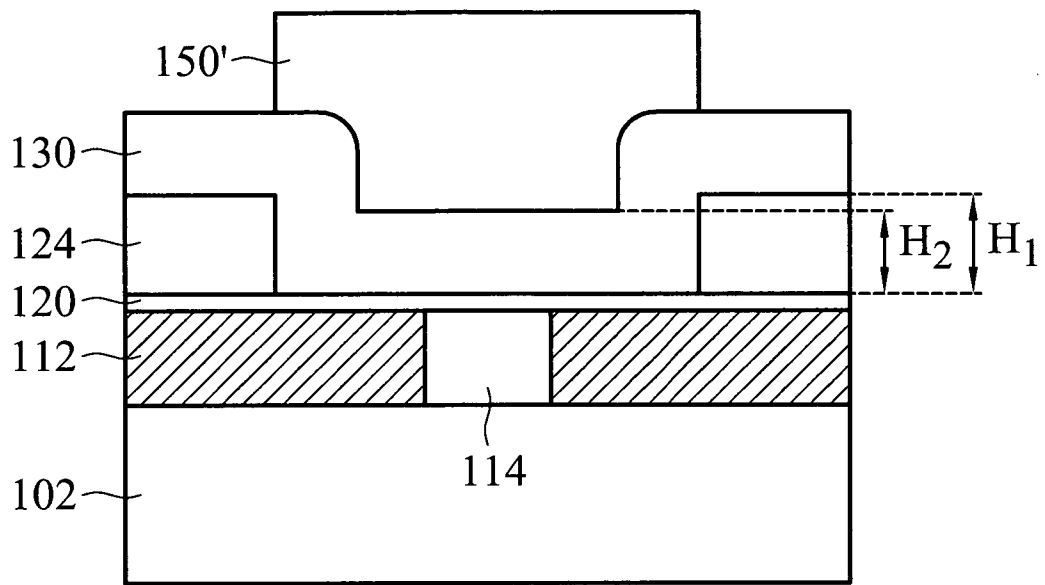
第 2A 圖



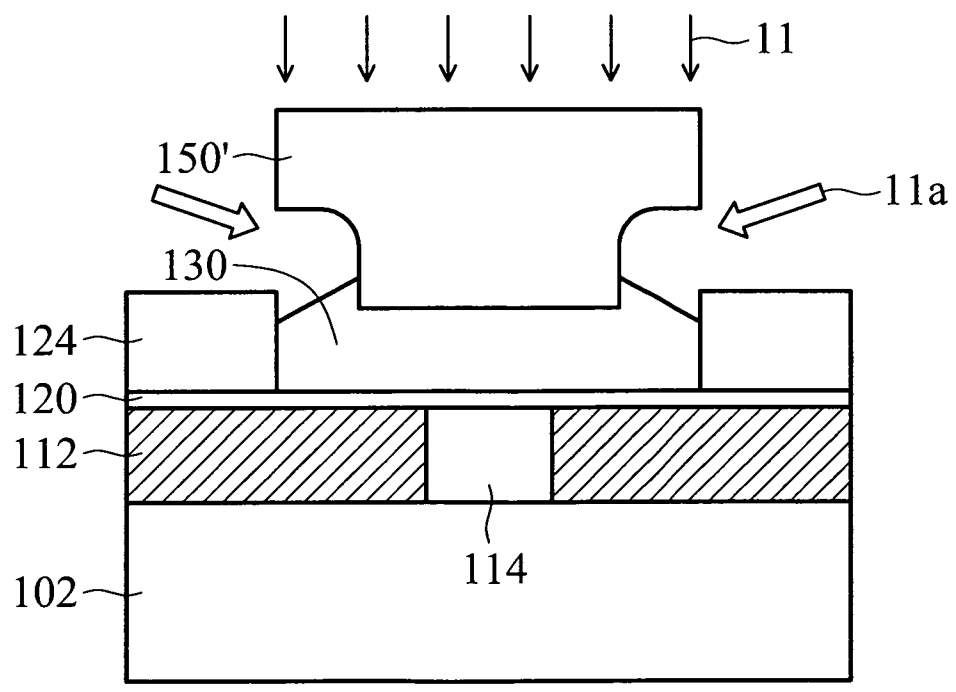
第 2B 圖



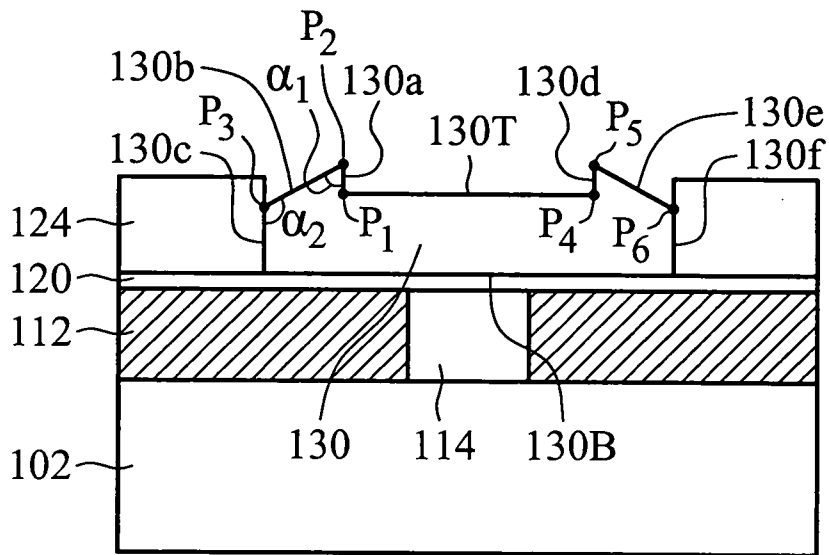
第 2C 圖



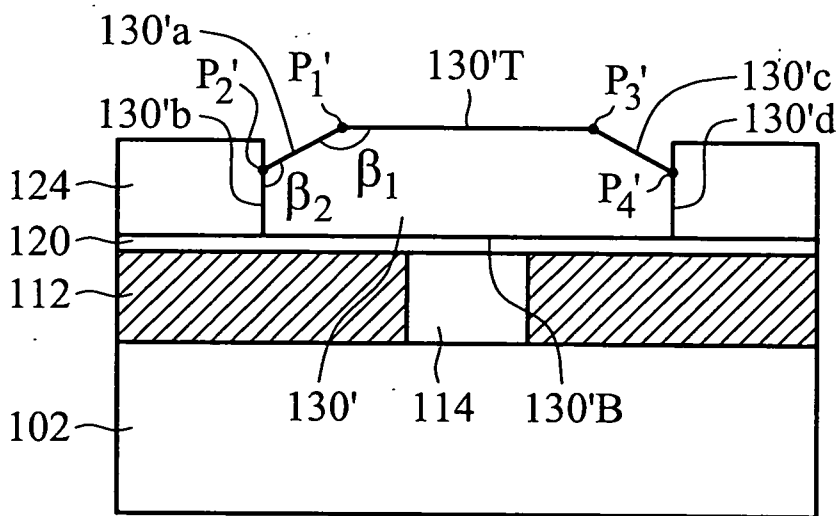
第 2D 圖



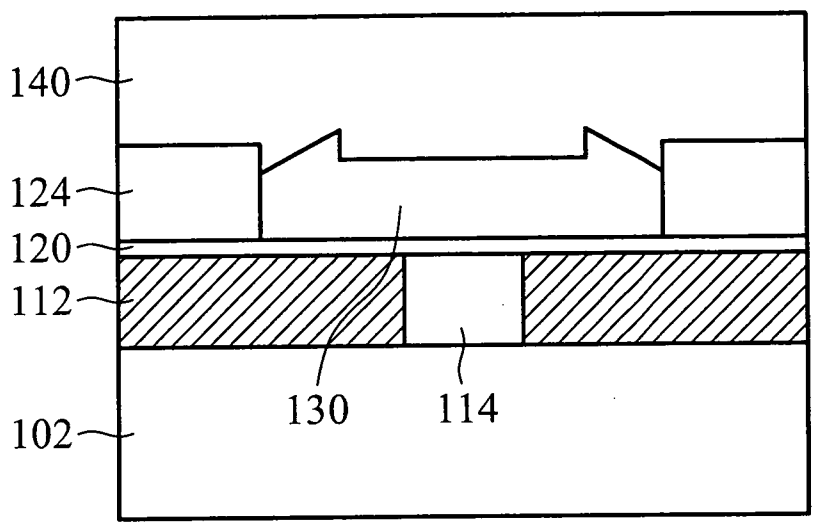
第 2E 圖



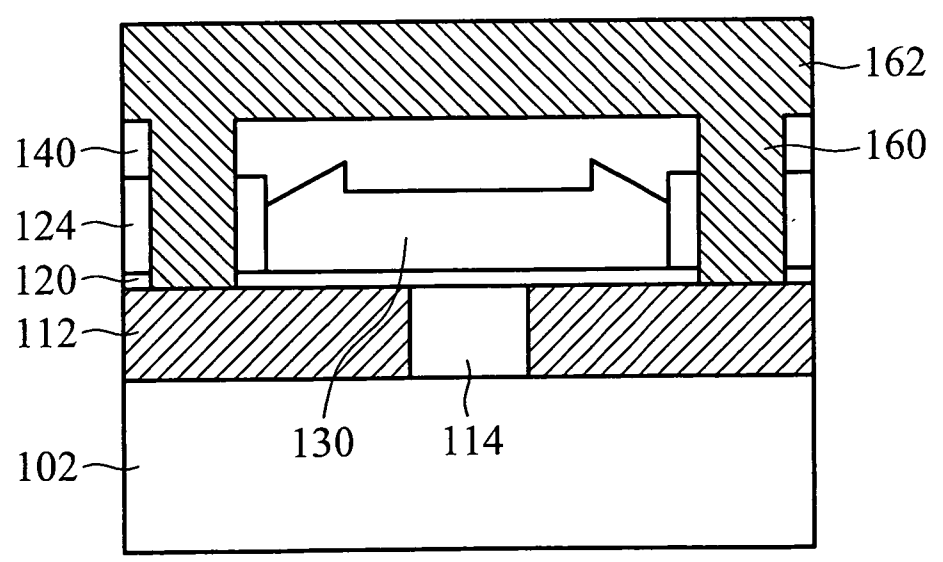
第 2F 圖



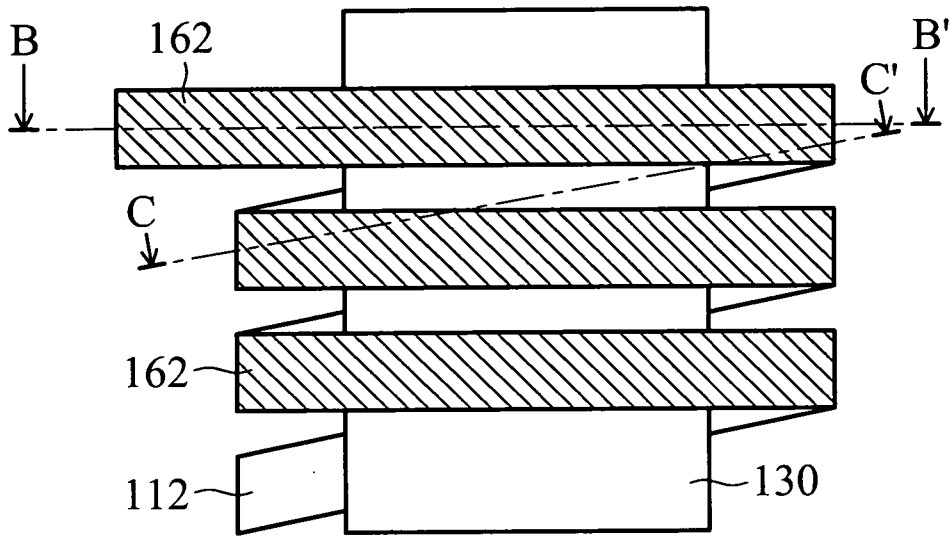
第 2F' 圖



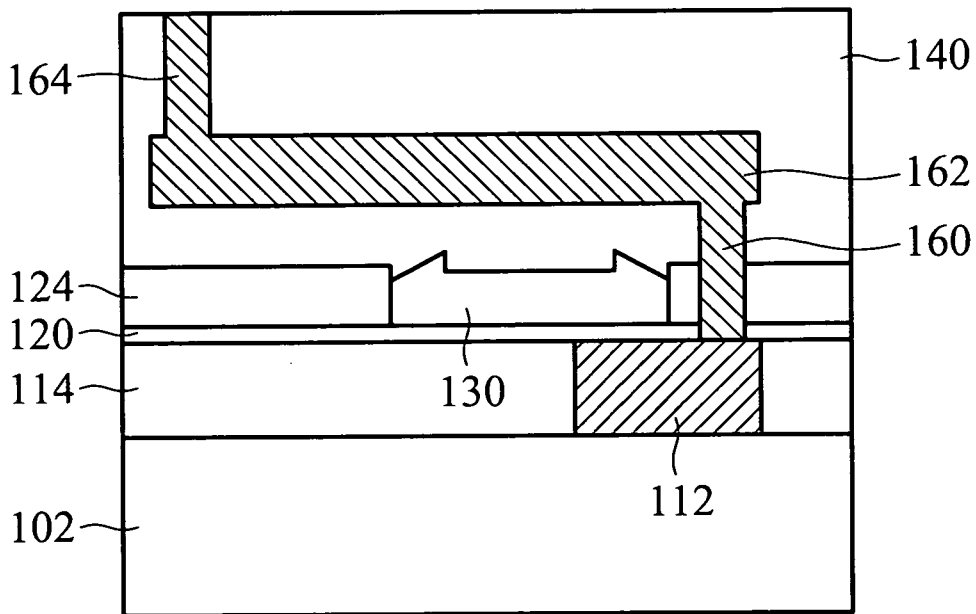
第 2G 圖



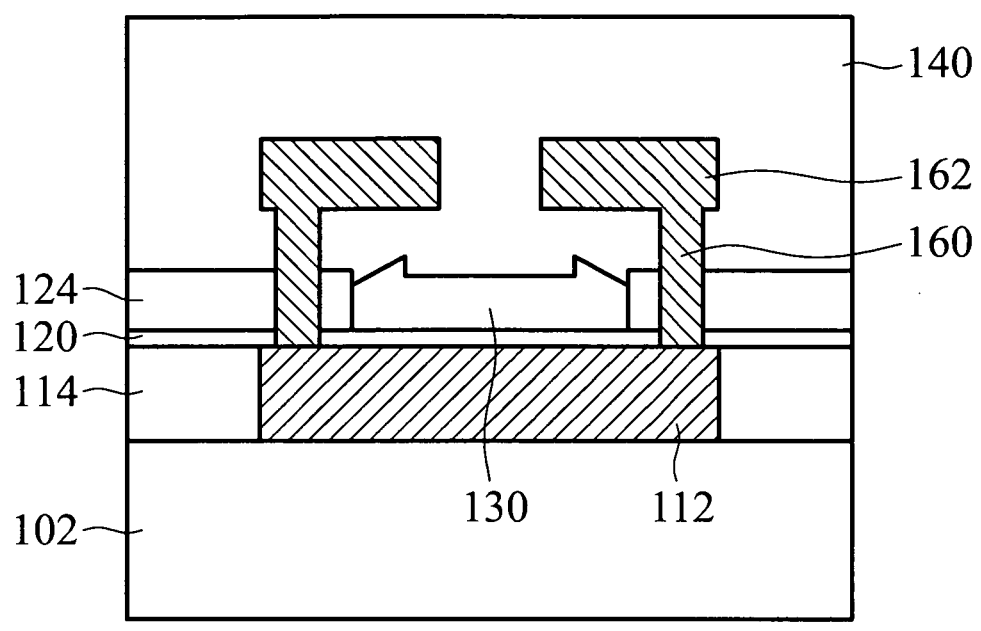
第 2H 圖



第 3A 圖



第 3B 圖



第 3C 圖