



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I496389 B

(45) 公告日：中華民國 104 (2015) 年 08 月 11 日

(21) 申請案號：102117406

(22) 申請日：中華民國 102 (2013) 年 05 月 16 日

(51) Int. Cl. : H02M1/08 (2006.01)

H02M3/157 (2006.01)

(71) 申請人：力智電子股份有限公司 (中華民國) UPI SEMICONDUCTOR CORP. (TW)

新竹縣竹北市台元一街 5 號 9 樓之 1

(72) 發明人：陳雅萍 CHEN, YA PING (TW)

(74) 代理人：詹銘文；葉璟宗

(56) 參考文獻：

TW 200921317A

TW 201025813A

TW 201315106A

US 2007/0013356A1

US 2008/0030181A1

審查人員：莊程傑

申請專利範圍項數：13 項 圖式數：11 共 30 頁

(54) 名稱

用於電源轉換器之時間產生器及時間信號產生方法

TIMING GENERATOR AND TIMING SIGNAL GENERATION METHOD FOR POWER CONVERTER

(57) 摘要

一種用於電源轉換器之時間產生器及時間信號產生方法。時間產生器包括調整電路以及時間產生單元。調整電路接收關聯於電源轉換器之輸出電壓的誤差信號。調整電路藉由誤差信號與延遲運算電路來產生調整信號。時間產生單元依據誤差信號、調整信號及控制信號來產生時間信號。時間信號的寬度隨誤差信號與調整信號而改變。因此，時間產生器能反應於暫態響應來調整導通時間/斷開時間。

A timing generator and a timing signal generation method for a power converter are provided. The timing generator includes an adjusting circuit and a timing generation unit. The adjusting circuit receives an error signal related to an output voltage of the power converter. The adjusting circuit generates an adjusting signal according to the error signal and a delay arithmetic circuit. The timing generation unit generates a timing signal according to the error signal, the adjusting signal and a control signal. A width of the timing signal is changed with the error signal and the adjusting signal. Accordingly, the timing generator may response to a transient response to adjust on time/off time.

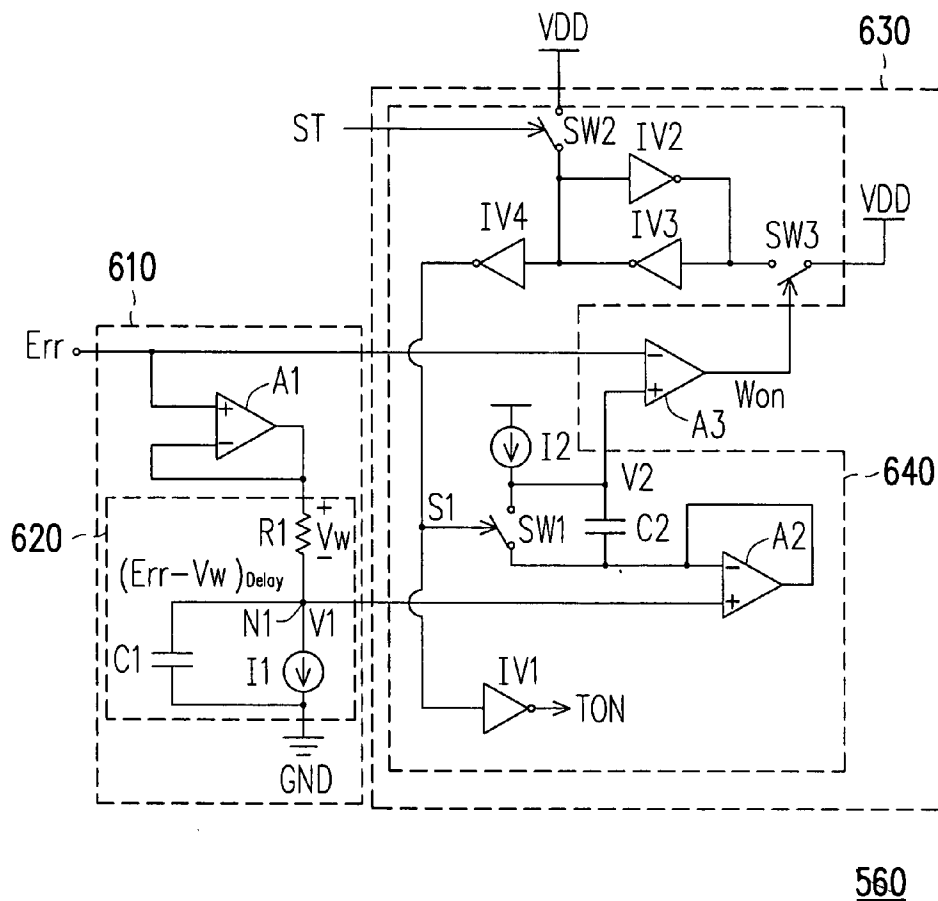


圖 6

- 560 . . . 時間產生器
- 610 . . . 調整電路
- 620 . . . 延遲運算電路
- 630 . . . 時間產生單元
- 640 . . . 控制電路
- A1、A2 . . . 放大器
- A3 . . . 比較器
- C1 . . . 第一電容器
- C2 . . . 第二電容器
- Err . . . 誤差信號
- GND . . . 接地端
- IV1 . . . 第一反相器
- IV2 . . . 第二反相器
- IV3 . . . 第三反相器
- IV4 . . . 第四反相器
- I1 . . . 第一電流源
- I2 . . . 第二電流源
- N1 . . . 共同節點
- R1 . . . 第一電阻
- ST . . . 控制信號
- SW1 . . . 第一開關
- SW2 . . . 第二開關
- SW3 . . . 第三開關
- S1 . . . 第一信號
- TON . . . 時間信號
- VDD . . . 工作電壓
- Vw . . . 預設電壓差值
- V1 . . . 調整信號
- V2 . . . 第一預設電壓
- Won . . . 重置信號
- (Err-Vw)Delay . . . 延遲電壓(等同於 V1)

發明摘要

※ 申請案號：102117406

※ 申請日：102. 5. 16

※IPC 分類：

H02M 1/18 (2006.01)
H02M 3/157 (2006.01)

【發明名稱】

用於電源轉換器之時間產生器及時間信號產生方法

TIMING GENERATOR AND TIMING SIGNAL GENERATION
METHOD FOR POWER CONVERTER

【中文】

一種用於電源轉換器之時間產生器及時間信號產生方法。時間產生器包括調整電路以及時間產生單元。調整電路接收關聯於電源轉換器之輸出電壓的誤差信號。調整電路藉由誤差信號與延遲運算電路來產生調整信號。時間產生單元依據誤差信號、調整信號及控制信號來產生時間信號。時間信號的寬度隨誤差信號與調整信號而改變。因此，時間產生器能反應於暫態響應來調整導通時間/斷開時間。

【英文】

A timing generator and a timing signal generation method for a power converter are provided. The timing generator includes an adjusting circuit and a timing generation unit. The adjusting circuit receives an error signal related to an output voltage of the power converter. The adjusting circuit generates an adjusting signal according to the error signal and a delay arithmetic circuit. The

timing generation unit generates a timing signal according to the error signal, the adjusting signal and a control signal. A width of the timing signal is changed with the error signal and the adjusting signal. Accordingly, the timing generator may response to a transient response to adjust on time/off time.

【代表圖】

【本案指定代表圖】：圖 6。

【本代表圖之符號簡單說明】：

560：時間產生器

610：調整電路

620：延遲運算電路

630：時間產生單元

640：控制電路

A1、A2：放大器

A3：比較器

C1：第一電容器

C2：第二電容器

Err：誤差信號

GND：接地端

IV1：第一反相器

IV2：第二反相器

IV3：第三反相器

IV4：第四反相器

I1：第一電流源

I2：第二電流源

N1：共同節點

R1：第一電阻

ST：控制信號

SW1：第一開關

SW2：第二開關

SW3：第三開關

S1：第一信號

TON：時間信號

VDD：工作電壓

V_w：預設電壓差值

V1：調整信號

V2：第一預設電壓

Won：重置信號

(Err-V_w)_{Delay}：延遲電壓（等同於 V1）

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

用於電源轉換器之時間產生器及時間信號產生方法

TIMING GENERATOR AND TIMING SIGNAL GENERATION
METHOD FOR POWER CONVERTER

【技術領域】

【0001】 本發明是有關於一種電源調節技術，且特別是有關於一種適用於電源轉換器之時間產生器及時間信號產生方法。

【先前技術】

【0002】 現有的直流轉直流的電源設計，常採用固定導通時間 (const on time, COT) 架構。圖 1 為習知基於固定導通時間架構的直流轉直流轉換電路示意圖。比較器 110 比較誤差信號 Err 與斜坡信號 RAMP 來產生比較信號 CM。時間控制電路 120 利用固定導通時間機制來產生計數用的導通時間信號，並根據比較信號 CM 來設定脈寬調變信號 PWM，其中導通時間 Ton 的寬度是與輸入電壓 Vin 和輸出電壓 Vout 有關。

【0003】 圖 2 為電源轉換器 100 中的波形示意圖。請合併參閱圖 1 和圖 2。藉由誤差訊號 Err 與斜坡信號 RAMP 來決定導通時間 Ton 訊號何時輸出，其中誤差訊號 Err 的大小與回授信號 Vfb 和參考電壓 Vref 兩者有關。並且在導通時間 Ton 訊號輸出的時刻，時間控制電路 120 開始計算導通時間信號 Xon，而導通時間信號 Xon

中的每一週期的導通時間 T_{on} 是固定的。然而，習知的脈寬調變操作架構雖可達到定頻的效果，但當輸出電壓 V_{out} 隨著負載電流 I_L 變化而改變時，時間控制電路 120 仍以固定頻率在一個週期內提供相同的能量，於是電源轉換器 100 在負載瞬間變化期間的表現不佳。

【0004】 另外，類似於圖 1 的電源轉換器 100，將時間控制電路 120 改採用可調整導通時間機制。圖 3 為另一習知可調整導通時間機制的波形示意圖。習知可調整導通時間機制利用與輸出電壓 V_{out} 有關的誤差信號 Err 來當作計數信號 C_{ton} 結束的上界。當負載瞬間變化時，脈寬調變信號 PWM 的導通時間 T_{on} 為可隨誤差信號 Err 而變動。在輸出電壓 V_{out} 的能量不足時，脈寬調變信號 PWM 的導通時間 T_{on} 會不斷地拉長。

【0005】 圖 4 是習知固定導通時間機制與可調整導通時間機制的波形比較示意圖。固定導通時間機制中的輸出電壓 V_{out} 與負載電流 I_{load} 的波形分別標示為 410、430，可調整導通時間機制中的輸出電壓 V_{out} 與負載電流 I_{load} 的波形分別標示為 420、440，而負載電流 I_{load} 的理想波形標示為 450。由圖 4 的波形比較，可調整導通時間機制的負載電流（波形 440）爬升速度相較於固定導通時間機制的負載電流（波形 430）為快。但是，可調整導通時間機制在閉回路控制未穩定前，輸出電壓 V_{out} （波形 420）會呈現不斷地振盪。因此兩種習知技術皆無法改善輸出電壓 V_{out} 的振盪情形。

【發明內容】

【0006】 有鑑於此，本發明提出一種用於電源轉換器之時間產生器及時間信號產生方法，藉以解決先前技術所述及的問題。

【0007】 本發明提供了一種電源轉換器之時間產生器，時間產生器包括調整電路以及時間產生單元。調整電路接收關聯於電源轉換器之輸出電壓的誤差信號，且藉由誤差信號與延遲運算電路來產生調整信號。時間產生單元耦接調整電路，且依據誤差信號、調整信號及控制信號來產生時間信號。時間信號的寬度隨誤差信號與調整信號而改變。

【0008】 於本發明的一實施例中，控制信號為電源轉換器之第一比較器的比較結果，第一比較器接收誤差信號與斜波信號。

【0009】 於本發明的一實施例中，控制信號為關聯於電源轉換器之斜波信號。

【0010】 於本發明的一實施例中，延遲運算電路包括電阻、第一電容及第一電流源，電阻、第一電容及第一電流源耦接於共同節點，調整信號產生於共同節點。

【0011】 於本發明的一實施例中，調整電路包括第一放大器與延遲運算電路，第一放大器之第一輸入端接收誤差信號，第一放大器之第二輸入端耦接第一放大器之輸出端，第一放大器之輸出端耦接延遲運算電路。

【0012】 於本發明的一實施例中，延遲運算電路包括電阻、第一電容及第一電流源，電阻之一端耦接第一放大器之輸出端與第一放大器之第二輸入端，電阻之另一端、第一電容及第一電流源耦接於共同節點，調整信號產生於共同節點。

【0013】 於本發明的一實施例中，調整信號與誤差信號之關係如

下述表示式：

$$V1=(Err-Vw)_{Delay} ,$$

其中 V1 為調整信號，Err 為誤差信號，Vw 為預設電壓差值，Delay 是指調整信號延遲所述誤差信號的預設時間。

【0014】 於本發明的一實施例中，時間產生單元包括第二比較器與控制電路，第二比較器接收誤差信號與第一預設電壓，以控制控制電路產生時間信號。第一預設電壓與調整信號相關。

【0015】 本發明另提供了一種電源轉換器之時間信號產生方法，時間信號產生方法包括步驟：接收關聯於電源轉換器之輸出電壓的誤差信號；藉由誤差信號與延遲運算手段來產生調整信號；以及依據誤差信號、調整信號及控制信號來產生時間信號。時間信號的寬度隨誤差信號與調整信號而改變。

【0016】 基於上述，在本發明中的時間產生器利用關聯於電源轉換器之輸出電壓的誤差信號與延遲運算手段來產生調整信號。時間產生器根據誤差信號、調整信號及控制信號來產生時間信號。此時間信號可用來調整輸出級內的上橋開關與下橋開關的導通時間寬度，或是用來調整輸出級內的上橋開關與下橋開關的斷開時間寬度。由於在負載瞬間變化時，時間產生器所提供的時間信號可以有效地加速收斂輸出電壓，因此能夠穩定輸出電壓並且縮短振盪時間，從而得以解決先前技術所述及的問題。

【0017】 應瞭解的是，上述一般描述及以下具體實施方式僅為例示性及闡釋性的，其並不能限制本發明所欲主張的範圍。

【圖式簡單說明】

【0018】 下面的所附圖式是本發明的說明書的一部分，其繪示了本發明的示例實施例，所附圖式是與說明書的描述一起用來說明本發明的原理。

圖 1 為習知基於固定導通時間架構的直流轉直流轉換電路示意圖。

圖 2 為電源轉換器 100 中的波形示意圖。

圖 3 為另一習知可調整導通時間機制的波形示意圖。

圖 4 是習知固定導通時間機制與可調整導通時間機制的波形比較示意圖。

圖 5A 是根據本發明實施例的具有固定導通時間機制之電源轉換器的架構示意圖。

圖 5B 是根據本發明實施例的具有固定關閉時間機制之電源轉換器的架構示意圖。

圖 6 是根據本發明實施例的時間產生器 560 的電路示意圖。

圖 7 是時間產生器 560 的波形示意圖。

圖 8 是習知固定導通時間機制與應用了時間產生器 560 的波形比較示意圖。

圖 9 是根據本發明另一實施例的時間產生器 560A 的電路示意圖。

圖 10 是時間產生器的波形示意圖。

圖 11 繪示為本發明實施例的時間信號產生方法的流程圖。

【實施方式】

【0019】 現在將詳細參考本發明的實施例，並在附圖中說明所述

的實施例的實例。另外，在圖式及實施方式中所使用的相同或類似標號的元件/構件是用來代表相同或類似部分。

【0020】 在下述諸實施例中，當元件被指為「連接」或「耦接」至另一元件時，其可為直接連接或耦接至另一元件，或可能存在介於其間之元件。術語「電路」表示為至少一元件或多個元件，或者主動的且/或被動的而耦接在一起的元件以提供合適功能。術語「信號」表示為至少一電流、電壓、負載、溫度、資料或其他信號。

● 【0021】 圖 5A 是根據本發明實施例的具有固定導通時間(const on time, COT) 機制之電源轉換器的架構示意圖。請參閱圖 5A。電源轉換器 500 包括直流轉直流控制器 510、輸出級 590、電感器 L、穩壓電路 592 以及回授電路 594。在其他實施例中，輸出級 590 又可稱之為電源級 (Power Stage)。

● 【0022】 直流轉直流控制器 510 包括放大器 520、補償電路 530、比較器 540、斜坡產生器 550、時間產生器 560、邏輯控制單元 570 以及驅動器 580。在本實施例中，放大器 520 例如為轉導 (Transconductance) 放大器，在其他實施例中，放大器 520 可為誤差放大器。放大器 520 的第一輸入端接收回授信號 V_{fb} ，而放大器 520 的第二輸入端接收參考電壓 V_{ref} 。回授信號 V_{fb} 為輸出電壓 V_{out} 的比例信號。放大器 520 根據參考電壓 V_{ref} 與回授信號 V_{fb} 提供誤差信號 Err 。補償電路 530 用以補償及穩定誤差信號 Err 。在本實施例中，斜坡產生器 550 可受到邏輯控制單元 570 的控制，並用於產生斜坡信號 V_{ramp} 。在其他實施例中，斜坡產生器 550 可不受邏輯控制單元 570 的控制。此外，斜坡信號 V_{ramp}

又可稱為類斜坡信號、三角坡信號或鋸齒坡信號，其可以為重複-下降形式的斜坡或是重複-上升形式的斜坡，端視應用而決定。

【0023】比較器 540 比較斜坡信號 V_{ramp} 與誤差信號 Err ，並產生控制信號 ST 。邏輯控制單元 570 根據時間信號 TON （或 $TOFF$ ）進行計算，據以產生脈寬調變信號 PWM 。驅動器 580 根據脈寬調變信號 PWM 來驅動輸出級 590，據以控制上橋開關（high side switch） UG 和下橋開關（low side switch） LG 。輸出級 590 用以對輸入電壓 V_{in} 做直流轉直流的轉換，從而電源轉換器 500 可以產生並輸出一輸出電壓 V_{out} 。此外，當負載電流 I_{load} 在瞬間發生變化時，輸出電壓 V_{out} 會隨之變動。

【0024】圖 5B 是根據本發明實施例的具有固定關閉時間（constant off time）機制之電源轉換器的架構示意圖。請參閱圖 5B。電源轉換器 500A 的電路架構類似於電源轉換器 500，因此相同的部件不再贅述。圖 5A 和圖 5B 之間的差別在於放大器 520 和放大器 520A 的輸入方式。在圖 5B 中，放大器 520A 的第一輸入端接收回授信號 V_{fb} ，而放大器 520A 的第二輸入端接收參考電壓 V_{ref} 。因此，圖 5B 之誤差信號 Err 與輸出信號 V_{out} 同相；圖 5A 之誤差信號 Err 與輸出信號 V_{out} 反相。

【0025】圖 6 是根據本發明實施例的時間產生器 560 的電路示意圖。請合併參閱圖 5A 和圖 6。時間產生器 560 於直流轉直流控制器 510 之中可對輸出電壓 V_{out} 進行調節。時間產生器 560 包括調整電路 610 以及時間產生單元 630。調整電路 610 包括延遲運算電路 620。時間產生單元 630 耦接調整電路 610。

【0026】於本實施例中，調整電路 610 接收關聯於電源轉換器 500

之輸出電壓 V_{out} 的誤差信號 Err ，且藉由誤差信號 Err 與延遲運算電路 620 來產生調整信號 $V1$ 。時間產生單元 630 依據誤差信號 Err 、調整信號 $V1$ 及控制信號 ST 來產生時間信號 TON 。時間信號 TON 的寬度將隨誤差信號 Err 與調整信號 $V1$ 而改變。控制信號 ST 關聯於電源轉換器 500 之斜波信號 V_{ramp} 。關於時間產生器 560 的細節將於後文做詳細描述。

【0027】 控制信號 ST 為電源轉換器 500 之比較器 540 的比較結果。比較器 540 的一輸入端接收誤差信號 Err ，且比較器 540 的另一輸入端接收斜波信號 V_{ramp} 。

【0028】 調整電路 610 包括放大器 $A1$ 與延遲運算電路 620。延遲運算電路 620 包括第一電阻 $R1$ 、第一電流源 $I1$ 以及第一電容器 $C1$ 。第一電阻 $R1$ 、第一電流源 $I1$ 及第一電容器 $C1$ 耦接於共同節點 $N1$ 。放大器 $A1$ 一輸入端耦接其輸出端，並且放大器 $A1$ 的另一輸入端耦接誤差信號 Err 。第一電阻 $R1$ 的第一端耦接放大器 $A1$ 的輸出端。第一電流源 $I1$ 耦接於第一電阻 $R1$ 的第二端與接地端 GND 之間。第一電容器 $C1$ 耦接於第一電阻 $R1$ 的第二端與接地端 GND 之間。因此，在共同節點 $N1$ 可產生調整信號 $V1$ 。調整信號 $V1$ 為誤差信號 Err 減預設電壓差值 V_w 的結果，並且第一電容器 $C1$ 可延遲所述調整信號 $V1$ 。調整信號 $V1$ 與誤差信號 Err 之關係如下述表示式：

$$V1 = (Err - I1 \times R1)_{Delay} = (Err - V_w)_{Delay},$$

其中 $V1$ 為調整信號， Err 為誤差信號， V_w 為預設電壓差值， $Delay$ 是指調整信號延遲所述誤差信號的預設時間。

【0029】 時間產生單元 630 包括比較器 $A3$ 與控制電路 640。比較

器 A3 的一輸入端接收誤差信號 Err，另一輸入端接收第一預設電壓 V2。比較器 A3 的輸出端產生重置信號 Won，用以控制第三開關 SW3。比較器 A3 用以控制控制電路 640 產生時間信號 TON。第一預設電壓 V2 與調整信號 V1 相關。

【0030】 控制電路 640 包括第二開關 SW2、第三開關 SW3、第一反相器 IV1、第二反相器 IV2、第三反相器 IV3、第四反相器 IV4、放大器 A2、第二電容器 C2、第二電流源 I2 以及第一開關 SW1。

【0031】 當圖 5A 的斜坡信號 Vramp 為重複-下降形式的斜坡，則在誤差信號 Err 大於斜坡信號 Vramp 時將導通第二開關 SW2 並斷開第一開關 SW1，並且第二電容器 C2 由放大器 A2 的第一輸入端所鎖定的電壓位準開始充電，其中充電電流為 I2。放大器 A2 的第二輸入端所參考的電壓位準為調整信號 V1。

【0032】 當決定導通時間的第一預設電壓 V2 達到誤差信號 Err 的電壓值時，重置信號 Won 將使第三開關 SW3 導通，於是第四反相器 IV4 輸出第一信號 S1 使第三開關 SW3 導通，亦即釋放第二電容器 C2 上的能量，從而第一預設電壓 V2 被箝制在延遲電壓 $(Err-V_w)_{Delay}$ （此延遲電壓等同於 V1）。

【0033】 圖 7 是時間產生器 560 的波形示意圖。請合併參閱圖 6 和圖 7。誤差信號 Err 與調整信號 V1 的波形在時間軸相差一時間 Td。時間產生單元 630 根據誤差信號 Err、調整信號 V1 及控制信號 ST 所形成的電壓差異區間 $\{Err \sim (Err-V_w)_{Delay}\}$ 來產生時間信號 TON。由於誤差信號 Err 與調整信號 V1 相差一時間 Td，因此所述電壓差異區間 $\{Err \sim (Err-V_w)_{Delay}\}$ 的壓差 $\Delta V_w = Err - (Err-V_w)_{Delay}$ 且可能呈現三種情況：壓差 ΔV_w 等於 V_w ($V_w = I1 \times R1$)；

壓差 ΔV_w 大於 V_w ；壓差 ΔV_w 小於 V_w 。

【0034】 時間信號 TON 將隨著如圖 5A 的輸出電壓 V_{out} 的改變而變動。時間產生單元 630 在壓差 ΔV_w 大於 V_w 時，將時間信號 TON 的導通時間拉長（亦即可被用來拉長輸出級的上橋開關的導通時間，或相對地被用來縮短輸出級的下橋開關的導通時間）。時間產生單元 630 在壓差 ΔV_w 小於 V_w 時，將時間信號 TON 的導通時間縮短（亦即可被用來縮短輸出級的上橋開關的導通時間，或相對地被用來拉長輸出級的下橋開關的導通時間）。

● 【0035】 時間信號 TON 可被用來控制輸出級的開關導通時間。當發生負載電流發生瞬間變化（transient）時，時間信號 TON 可因應輸出電壓的變化而先增加脈寬調變信號 PWM 的脈波寬度，並於輸出電壓 V_{out} 的能量漸足時再適時地縮小脈波寬度。故，直流轉直流控制器可以根據時間信號 TON 適應性調整脈寬調變信號 PWM 的脈波寬度，據以調節輸出電壓。

● 【0036】 圖 8 是習知固定導通時間機制與應用了時間產生器 560 的波形比較示意圖。固定導通時間機制中的輸出電壓 V_{out} 與負載電流 I_{load} 的波形分別標示為 810、830。本發明實施例的輸出電壓 V_{out} 與負載電流 I_{load} 的波形分別標示為 820、840，而負載電流 I_{load} 的理想波形標示為 850。由圖 8 的波形比較，可調整導通時間機制的負載電流（波形 840）爬升速度相較於固定導通時間機制的負載電流（波形 830）為快。此外，本發明實施例的輸出電壓 V_{out} （波形 820）會很快地收斂，因此能夠穩定輸出電壓 V_{out} 並且縮短振盪時間。

【0037】 圖 9 是根據本發明另一實施例的時間產生器 560A 的電路

示意圖，其適用於固定關閉時間（const off time）機制。此外，類似於圖 6 的電路架構，時間信號 TOFF 可被用來控制輸出級的上橋開關或下橋開關的導通/斷開時間。時間產生器 560A 於電源轉換器器 500 之中可對輸出電壓 V_{out} 進行調節。時間產生器 560A 包括調整電路 910 與時間產生單元 930。調整電路 910 包括延遲運算電路 920。時間產生單元 930 耦接調整電路 910。上述各個電路的功能及其運作與上述第一實施例類似，惟，時間產生單元 930 依據誤差信號 Err、調整信號 V3 及控制信號 ST 來產生時間信號 TOFF。時間信號 TOFF 的寬度將隨誤差信號 Err 與調整信號 V3 而改變。

【0038】此外，延遲運算電路 920 所設置的位置也與上述第一實施例不同。第一實施例中的延遲運算電路 620 耦接在放大器 A1 的反相輸入端與接地端之間，本實施例的延遲運算電路 920 耦接在放大器 A4 與工作電壓 VDD 之間。因此，調整信號 V3 與誤差信號 Err 之關係如下述表示式：

$$V3 = (Err + I3 \times R2)_{Delay} = (Err + Vx)_{Delay},$$

其中 V3 為調整信號，Err 為誤差信號，Vx 為預設電壓差值，Delay 是指調整信號延遲所述誤差信號的預設時間。

【0039】時間產生單元 930 包括比較器 A6 與控制電路 940。控制電路 940 包括第一反相器 IV1、第六反相器 IV6、第七反相器 IV7、第八反相器 IV8、第五開關 SW5、第六開關 SW6、放大器 A5、第四電容器 C4、第四電流源 I4 以及第四開關 SW4。時間產生單元 930 還可包括第五反相器 IV5。

【0040】當圖 5A 的斜坡信號 Vramp 為重複-上升型式的斜坡，則

在誤差信號 Err 大於斜坡信號 V_{ramp} 時將導通第五開關 $SW5$ 並斷開第四開關 $SW4$ ，並且第四電容器 $C4$ 由放大器 $A5$ 的反相輸入端所鎖定的電壓位準開始充電，其中充電電流為 $I4$ 。比較器 $A6$ 的反相輸入端所參考的電壓位準為調整信號 $V3$ 。

【0041】 當決定導通時間的第二預設電壓 $V4$ 達到延遲電壓 $(Err+Vx)_{Delay}$ （此延遲電壓等同於 $V3$ ）時，重置信號 $Woff$ 將使第六開關 $SW6$ 導通，於是第六反相器 $IV6$ 輸出第一信號 $S1$ 使第四開關 $SW4$ 導通，亦即釋放第四電容器 $C4$ 上的能量，從而第二預設電壓 $V4$ 被箝制在誤差信號 Err 。

【0042】 圖 10 是時間產生器的波形示意圖。在圖 10 中繪示了兩種時間產生器 560 和 560A 的波形。關於時間產生器 560 的波形可參閱圖 7 的描述而不加以贅述。請合併參閱圖 9 和圖 10。誤差信號 Err 與調整信號 $V3$ 的波形在時間軸相差一時間 Td 。時間產生單元 930 根據誤差信號 Err 、調整信號 $V3$ 及控制信號 ST 所形成的電壓差異區間 $\{(Err+Vx)_{Delay} \sim Err\}$ 來產生時間信號 $TOFF$ 。由於誤差信號 Err 與調整信號 $V3$ 相差時間 Td ，因此所述電壓差異區間 $\{(Err+Vx)_{Delay} \sim Err\}$ 的壓差 $\Delta Vx = (Err+Vx)_{Delay} - Err$ 且可能呈現三種情況：壓差 ΔVx 等於 Vx （亦即 $I3 \times R2$ ）；壓差 ΔVx 大於 Vx ；壓差 ΔVx 小於 Vx 。

【0043】 時間信號 $TOFF$ 將隨著如圖 5A 的輸出電壓 V_{out} 的改變而變動。時間產生單元 930 在壓差 ΔVx 小於 Vx 時，將時間信號 $TOFF$ 的斷開時間拉長（亦即可被用來拉長輸出級的上橋開關的斷開時間，或相對地被用來縮短輸出級的下橋開關的斷開時間）。此外，時間產生單元 930 在壓差 ΔVx 大於 Vx 時，將時間信號 $TOFF$

的斷開時間縮短（亦即可被用來縮短輸出級的上橋開關的斷開時間，或相對地被用來拉長輸出級的下橋開關的斷開時間）。

【0044】 時間信號 TOFF 可被用來控制輸出級的開關斷開時間。當發生負載瞬變時，時間信號 TOFF 可因應輸出電壓 V_{out} 的變化而先增加脈寬調變信號 PWM 的脈波寬度，並於輸出電壓 V_{out} 的能量漸足時再適時地縮小脈波寬度。故，直流轉直流控制器可以根據時間信號 TOFF 適應性調整脈寬調變信號 PWM 的脈波寬度，據以調節輸出電壓。

【0045】 基於上述實施例所揭示的內容，圖 5A 中的誤差信號 Err 與輸出電壓 V_{out} 反相。當圖 5A 的斜坡信號 V_{ramp} 為重複-下降形式的斜坡時，若運用所述時間產生單元 630 則可經由預設電壓差值 V_w 算出時間信號 TON。當圖 5A 的斜坡信號 V_{ramp} 為重複-上升形式的斜坡時，若運用所述時間產生單元 930 則可經由預設電壓差值 V_x 算出時間信號 TOFF。

【0046】 另外，圖 5B 中的誤差信號 Err 與輸出電壓 V_{out} 同相。本領域的技術人員可以根據上述揭示的內容推演出應用於圖 5B 的技術。亦即，當圖 5B 的斜坡信號 V_{ramp} 為重複-上升形式的斜坡時，若運用所述時間產生單元 630 則可經由預設電壓差值 V_x 算出時間信號 TON。當圖 5B 的斜坡信號 V_{ramp} 為重複-下降形式的斜坡時，若運用所述時間產生單元 930 則可經由預設電壓差值 V_w 算出時間信號 TOFF。故，本發明實施例時間產生單元可經由電壓差異區間 $\{Err \sim (Err - V_w)_{Delay}\}$ 、 $\{(Err + V_x)_{Delay} \sim Err\}$ 算出時間信號 TON/TOFF。

【0047】 另外，基於上述實施例所揭示的內容，可以彙整出一種

通用的電源轉換器之時間信號產生方法。更清楚來說，圖 11 繪示為本發明實施例的時間信號產生方法的流程圖。請參閱圖 11，本實施例的時間信號產生方法適用於直流轉直流控制器之中對輸出電壓進行調節，且可以包括以下步驟：

【0048】 接收關聯於電源轉換器之輸出電壓 V_{out} （如圖 5A 的繪示）的誤差信號 Err （步驟 S1101）。

【0049】 藉由誤差信號 Err 與延遲運算手段來產生調整信號 $V1$ （步驟 S1103），其中延遲運算手段例如圖 6 的延遲運算電路 620 或是圖 9 的延遲運算電路 920。

【0050】 接著，依據誤差信號 Err 、調整信號 $V1$ 及控制信號 ST 來產生時間信號 $TON/TOFF$ 。值得一提的是，時間信號 $TON/TOFF$ 的寬度會隨誤差信號與調整信號而改變，控制信號 ST 是關聯於電源轉換器之斜波信號 V_{ramp} （步驟 S1105）。

【0051】 綜上所述，在本發明中的時間產生器利用關聯於電源轉換器之輸出電壓的誤差信號與延遲運算手段來產生調整信號。時間產生器根據誤差信號、調整信號及控制信號來產生時間信號。此時間信號可用來調整輸出級內的上橋開關與下橋開關的導通時間寬度，或是用來調整輸出級內的上橋開關與下橋開關的斷開時間寬度。由於在負載瞬間變化時，時間產生器所提供的時間信號可以有效地加速收斂輸出電壓，因此能夠穩定輸出電壓並且縮短振盪時間，從而得以解決先前技術所述及的問題。

【0052】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍

當視後附的申請專利範圍所界定者為準。

【0053】 另外，本發明的任一實施例或申請專利範圍不須達成本發明所揭露的全部目的或優點或特點。此外，摘要部分和標題僅是用來輔助專利文件搜尋之用，並非用來限制本發明的專利範圍。

【符號說明】

【0054】

100：電源轉換器	594：回授電路
110：比較器	610、910：調整電路
120：時間控制電路	620、920：延遲運算電路
410、420、430、440、450：波形	630、930：時間產生單元
500、500A：電源轉換器	640、940：控制電路
510：直流轉直流控制器	810、820、830、840、850：波形
520、A1、A2、A4、A5：放大器	CM：比較信號
530：補償電路	C1：第一電容器
540、A3、A6：比較器	C2：第二電容器
550：斜坡產生器	Err：誤差信號
560、560A：時間產生器	GND：接地端
570：邏輯控制單元	Iload：負載電流
580：驅動器	IV1：第一反相器
590：輸出級	IV2：第二反相器
592：穩壓電路	IV3：第三反相器
	IV4：第四反相器

IV5：第五反相器	Ton：導通時間
IV6：第六反相器	TON、TOFF：時間信號
IV7：第七反相器	UG：上橋開關
IV8：第八反相器	Vin：輸入電壓
I1：第一電流源	Vfb：回授信號
I2：第二電流源	VDD：工作電壓
I3：第三電流源	Vout：輸出電壓
I4：第四電流源	Vramp：斜坡信號
L：電感器	Vref：參考電壓
LG：下橋開關	Vx、Vw：預設電壓差值
N1、N2：共同節點	V1、V3：調整信號
PWM：脈寬調變信號	V2：第一預設電壓
RAMP：斜坡信號	V4：第二預設電壓
R1：第一電阻	Won、Woff：重置信號
R2：第二電阻	Xon：導通時間信號
ST：控制信號	ΔV_x 、 ΔV_w ：壓差
SW1：第一開關	$(Err-V_w)_{Delay}$ ：延遲電壓（等同於 V1）
SW2：第二開關	$(Err+V_w)_{Delay}$ ：延遲電壓（等同於 V3）
SW3：第三開關	S1101 ~ S1105：本發明一示范性實施例的時間信號產生方法的各步驟
SW4：第四開關	
SW5：第五開關	
SW6：第六開關	
S1：第一信號	
Td：時間	

申請專利範圍

1. 一種電源轉換器之時間產生器，包括：

一調整電路，接收關聯於該電源轉換器之一輸出電壓的一誤差信號，且藉由該誤差信號與一延遲運算電路來產生一調整信號；以及

一時間產生單元，耦接該調整電路，且依據該誤差信號、該調整信號及一控制信號來產生一時間信號，其中該時間信號的寬度隨該誤差信號與該調整信號而改變。

2. 如申請專利範圍第 1 項所述的時間產生器，其中該控制信號為該電源轉換器之一第一比較器的比較結果，該第一比較器接收該誤差信號與一斜波信號。

3. 如申請專利範圍第 1 項所述的時間產生器，其中該控制信號為關聯於該電源轉換器之一斜波信號。

4. 如申請專利範圍第 1 項所述的時間產生器，其中該延遲運算電路包括一電阻、一第一電容及一第一電流源，該電阻、該第一電容及該第一電流源耦接於一共同節點，該調整信號產生於該共同節點。

5. 如申請專利範圍第 1 項所述的時間產生器，其中該調整電路包括一第一放大器與該延遲運算電路，該第一放大器之一第一輸入端接收該誤差信號，該第一放大器之一第二輸入端耦接該第一放大器之一輸出端，該第一放大器之輸出端耦接該延遲運算電路。

6. 如申請專利範圍第 5 項所述的時間產生器，其中該延遲運算電路包括一電阻、一第一電容及一第一電流源，該電阻之一端

耦接該第一放大器之輸出端與該第一放大器之第二輸入端，該電阻之另一端、該第一電容及該第一電流源耦接於一共同節點，該調整信號產生於該共同節點。

7. 如申請專利範圍第 1 項所述的時間產生器，其中該調整信號與該誤差信號之關係如下述表示式：

$$V1=(Err-Vw)_{Delay} \quad ,$$

其中 V1 為該調整信號，Err 為該誤差信號，Vw 為一預設電壓差值，Delay 是指該調整信號延遲該誤差信號的一預設時間。

8. 如申請專利範圍第 1 項所述的時間產生器，其中該時間產生單元包括一第二比較器與一控制電路，該第二比較器接收該誤差信號與一第一預設電壓，以控制該控制電路產生該時間信號，其中該第一預設電壓與該調整信號相關。

9. 一種電源轉換器之時間信號產生方法，包括：

接收關聯於該電源轉換器之一輸出電壓的一誤差信號；

藉由該誤差信號與一延遲運算手段來產生一調整信號；以及

依據該誤差信號、該調整信號及一控制信號來產生一時間信號，其中該時間信號的寬度隨該誤差信號與該調整信號而改變。

10. 如申請專利範圍第 9 項所述的時間信號產生方法，其中該控制信號為該電源轉換器之一第一比較器的比較結果，該第一比較器接收該誤差信號與一斜波信號。

11. 如申請專利範圍第 9 項所述的時間信號產生方法，其中該延遲運算手段為使用一延遲運算電路，該延遲運算電路包括一電阻、一第一電容及一第一電流源，該電阻、該第一電容及該第一電流源耦接於一共同節點，該調整信號產生於該共同節點。

12. 如申請專利範圍第 9 項所述的時間信號產生方法，其中該調整信號與該誤差信號之關係如下述表示式：

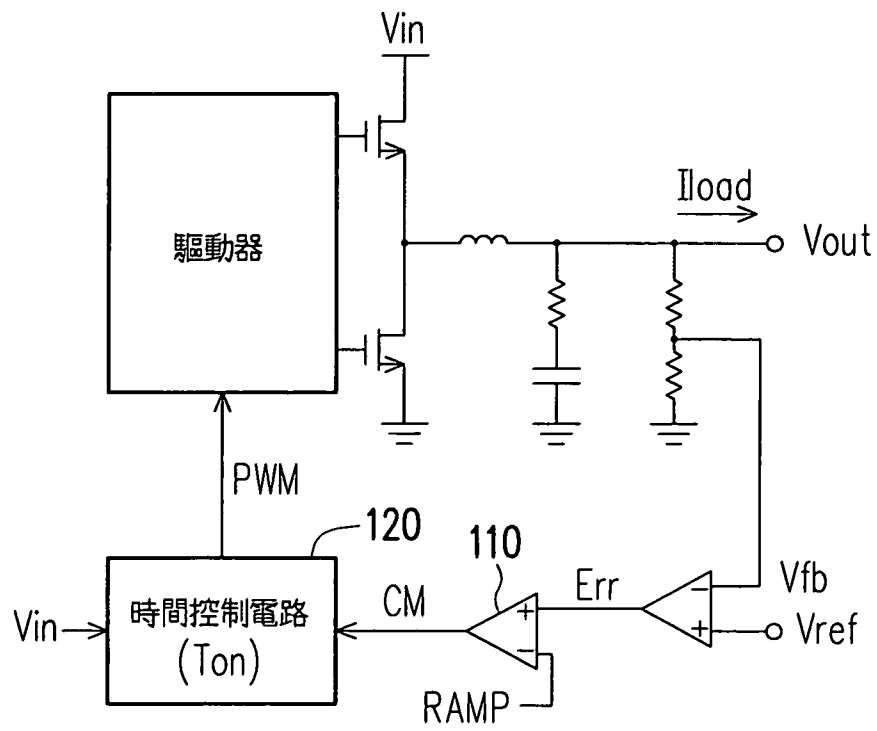
$$V1=(Err-Vw)_{Delay} ,$$

其中 V1 為該調整信號，Err 為該誤差信號，Vw 為一預設電壓差值，Delay 是指該調整信號延遲該誤差信號的一預設時間。

13. 如申請專利範圍第 9 項所述的時間信號產生方法，其中依據該誤差信號、該調整信號及該控制信號來產生該時間信號的步驟包括：

使用一時間產生單元來產生該時間信號，該時間產生單元包括一第二比較器與一控制電路，該第二比較器接收該誤差信號與一第一預設電壓，以控制該控制電路產生該時間信號，其中該第一預設電壓與該調整信號相關。

圖式



100

圖 1

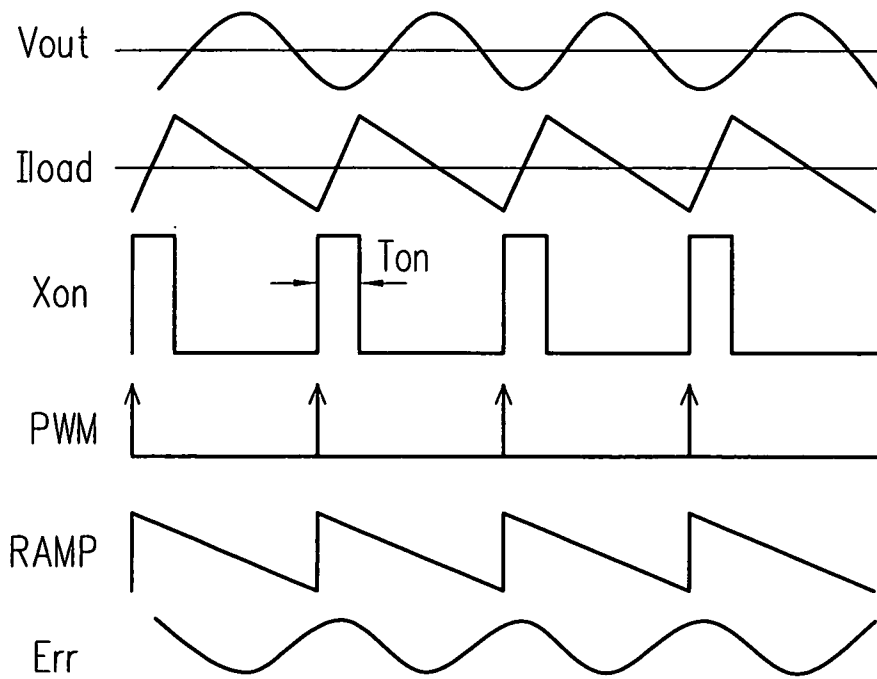


圖 2

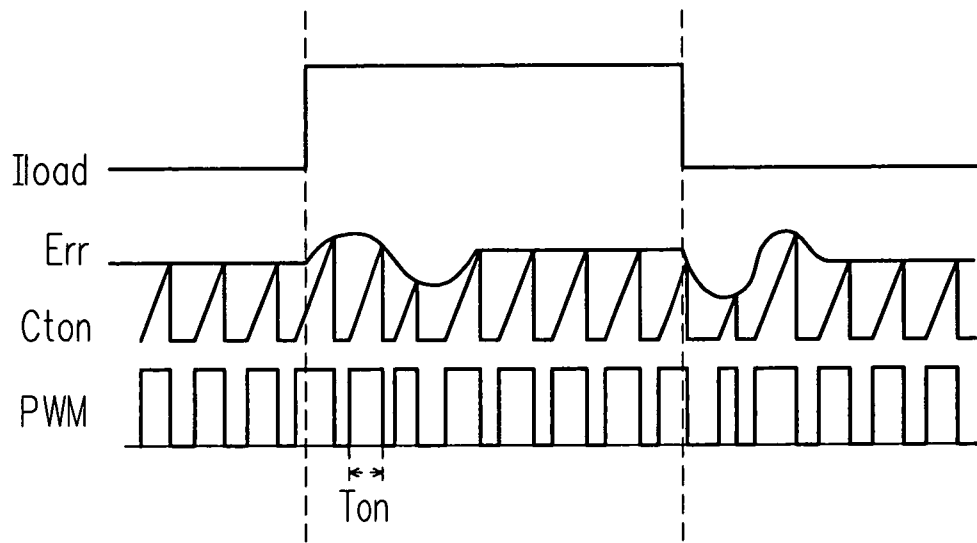


圖 3

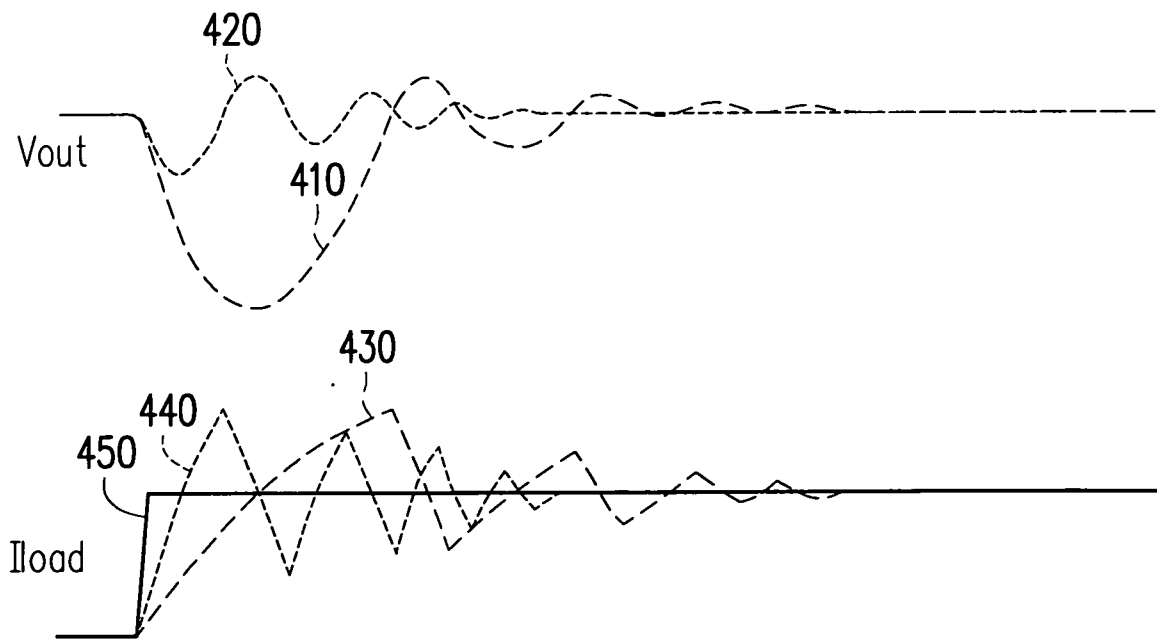
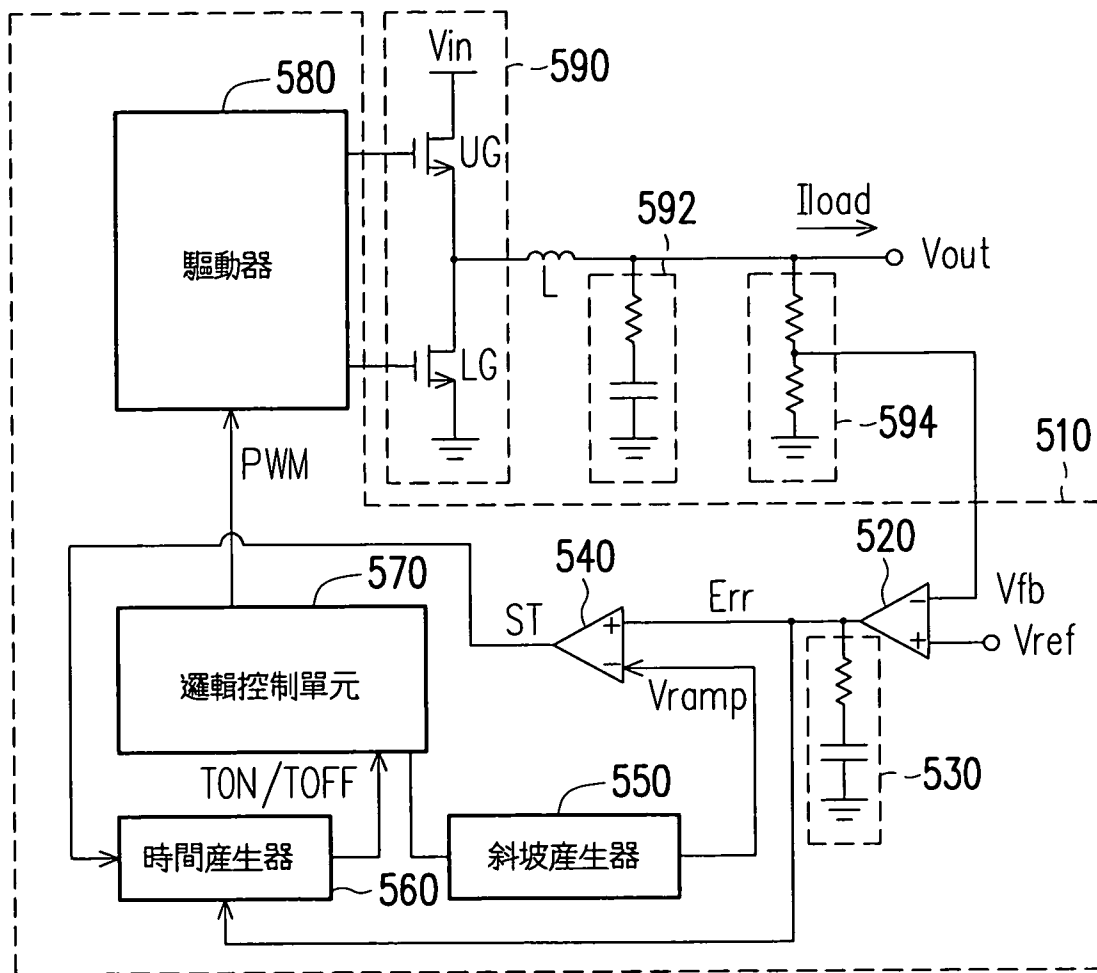
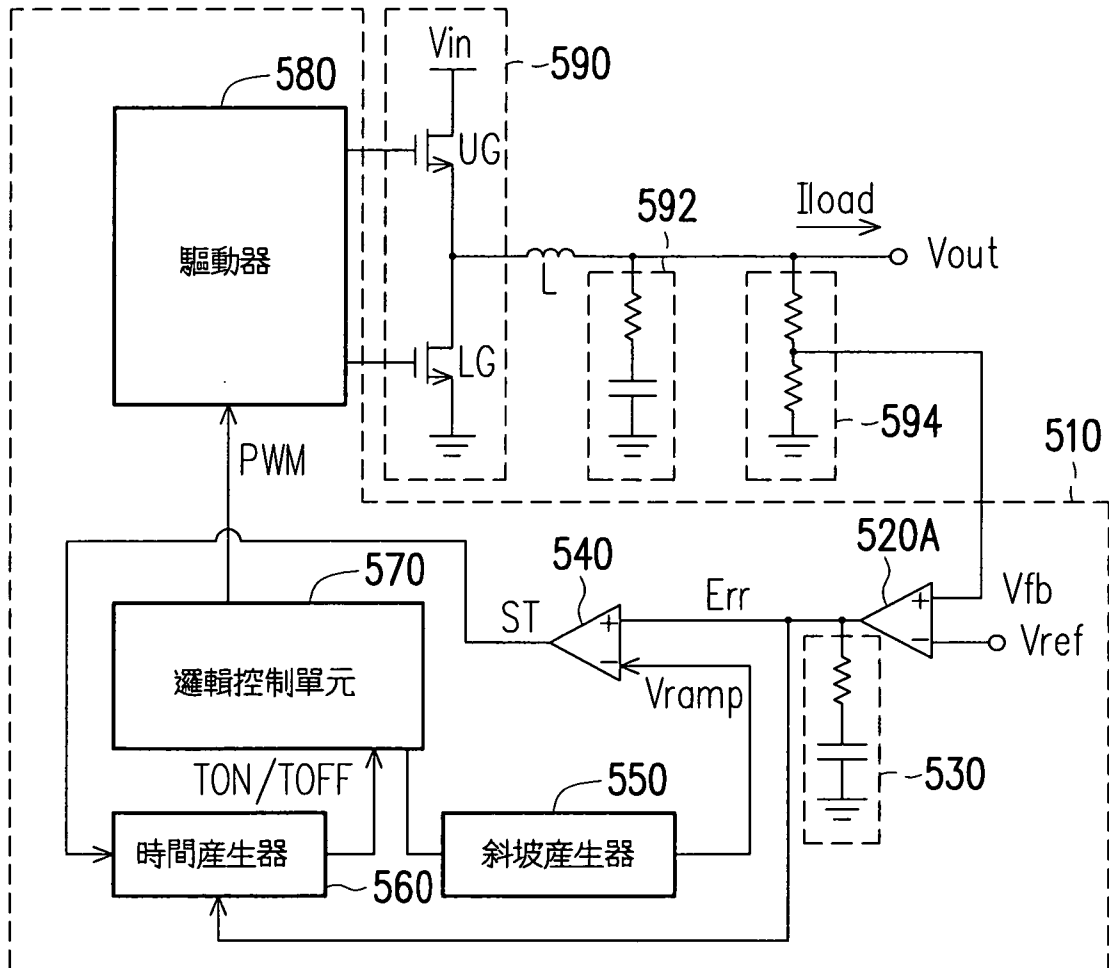


圖 4



500

圖 5A



500A

圖 5B

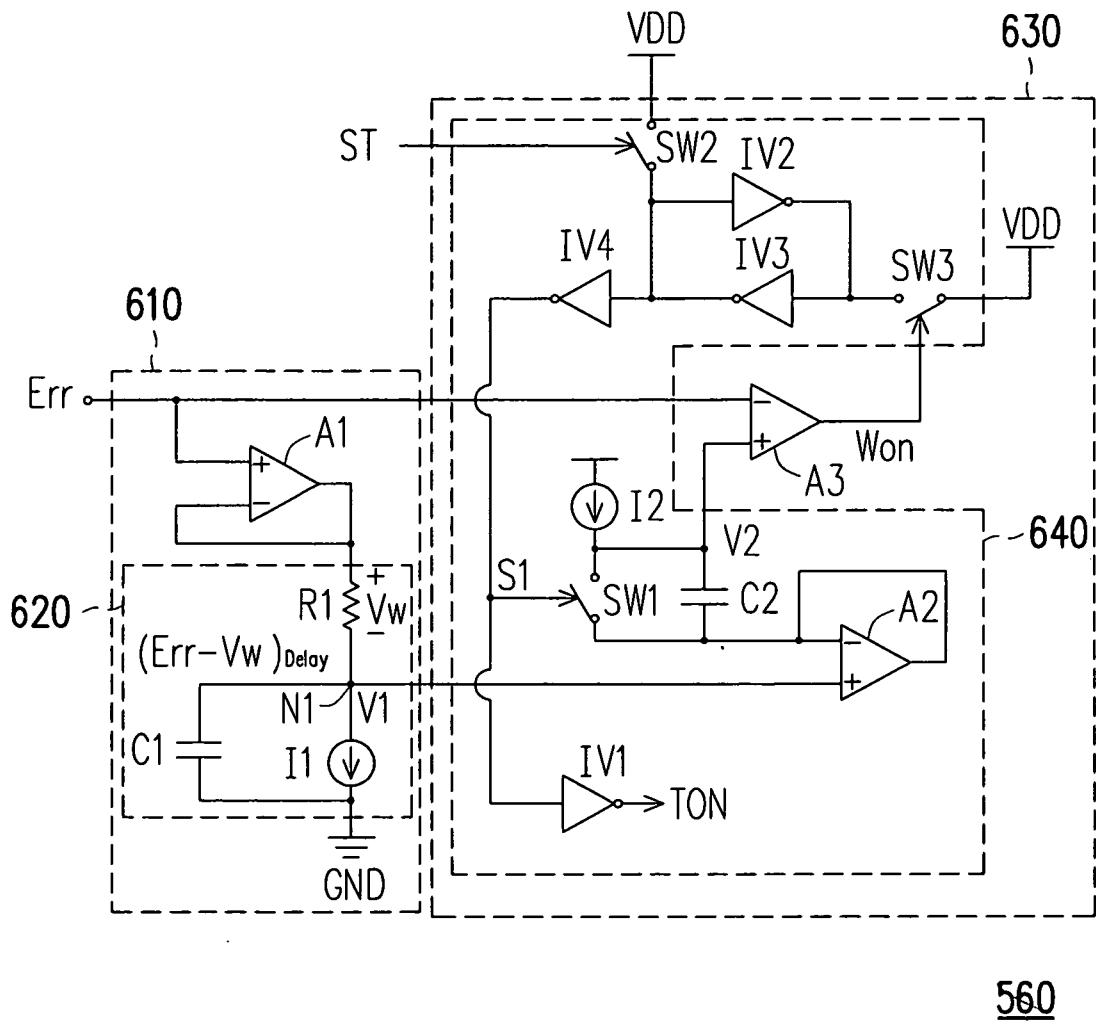


圖 6

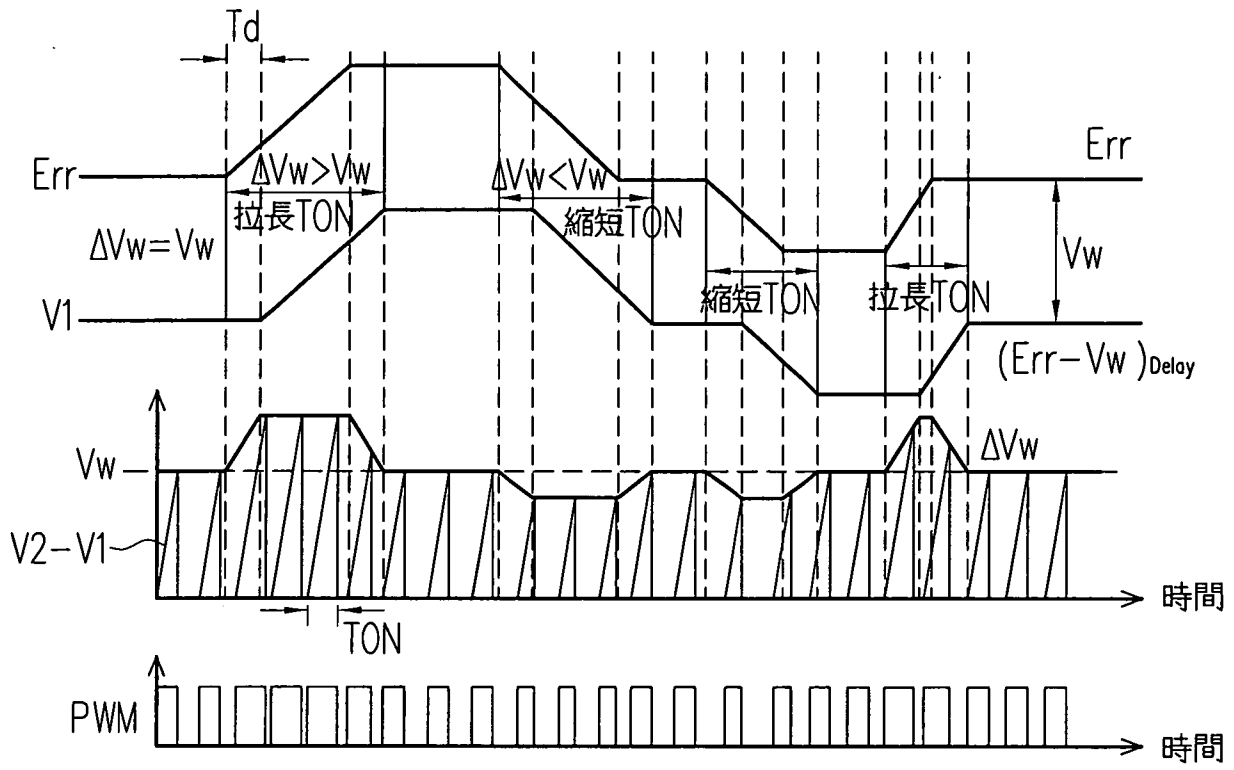


圖 7

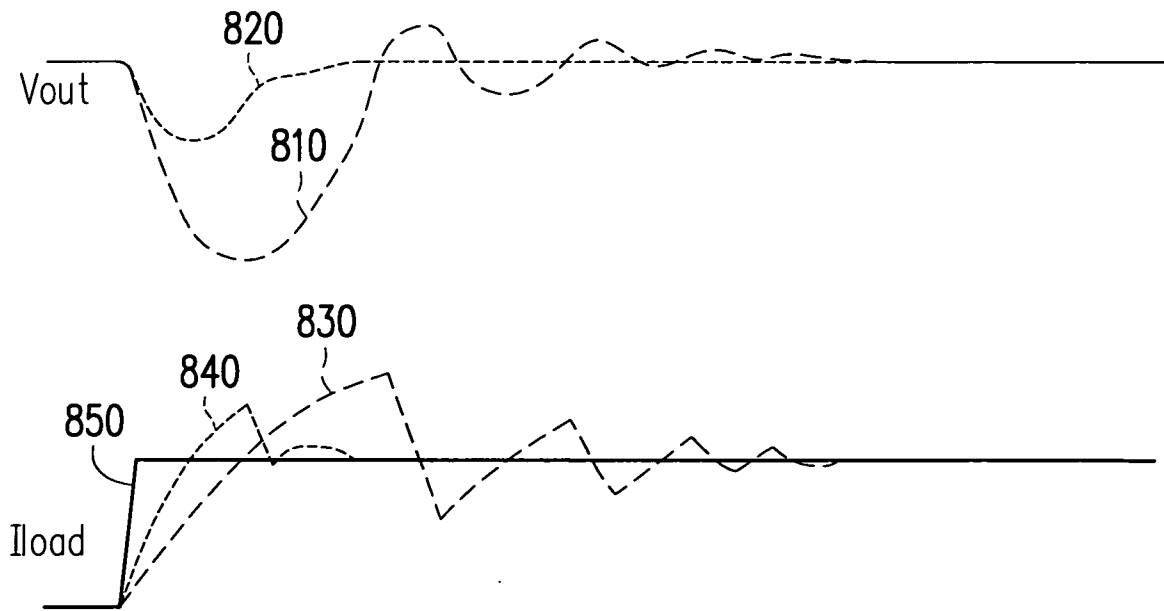
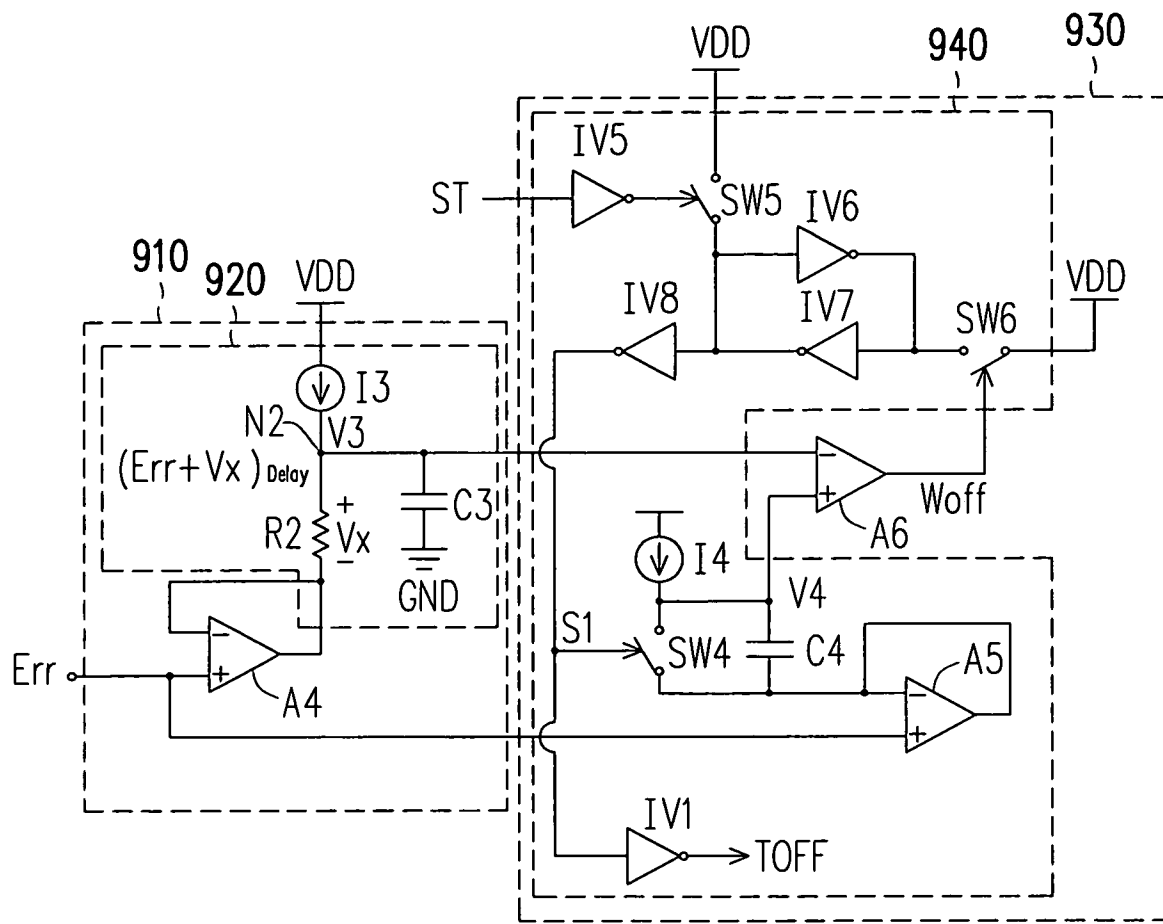


圖 8



560A

圖 9

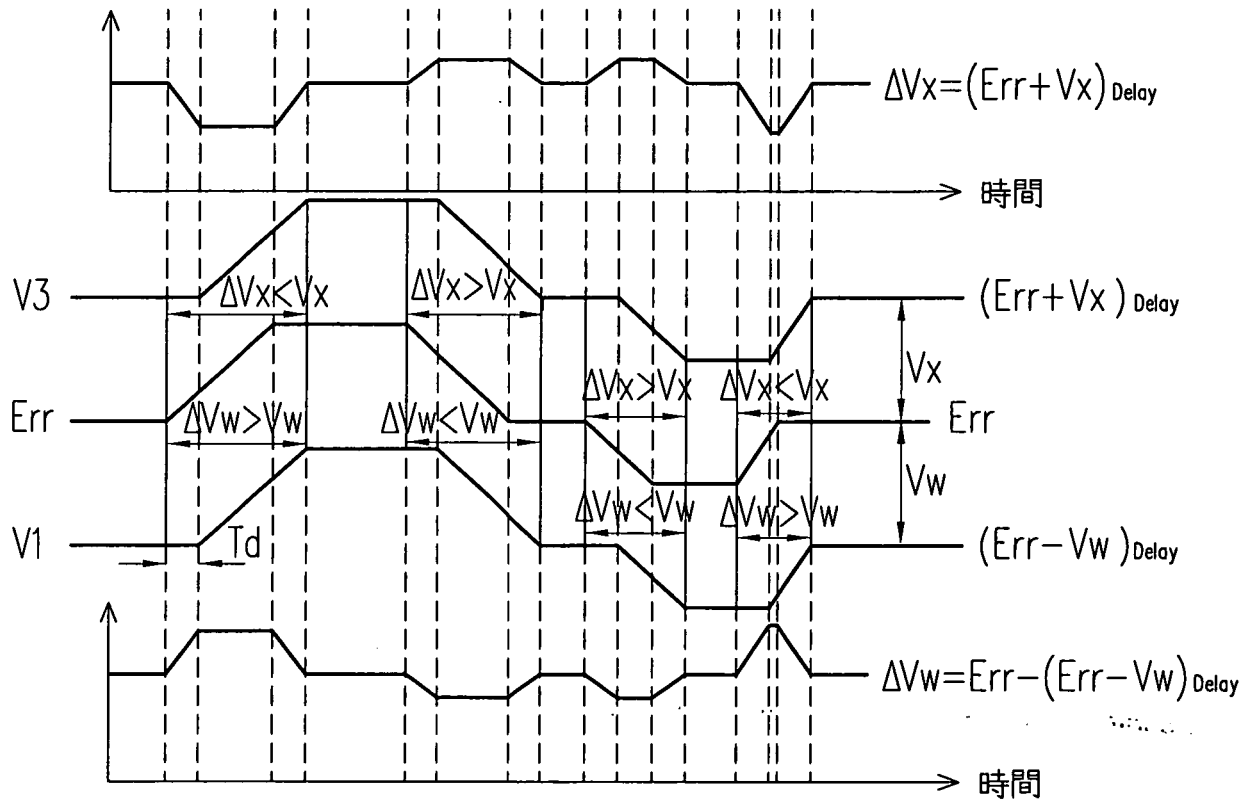


圖 10

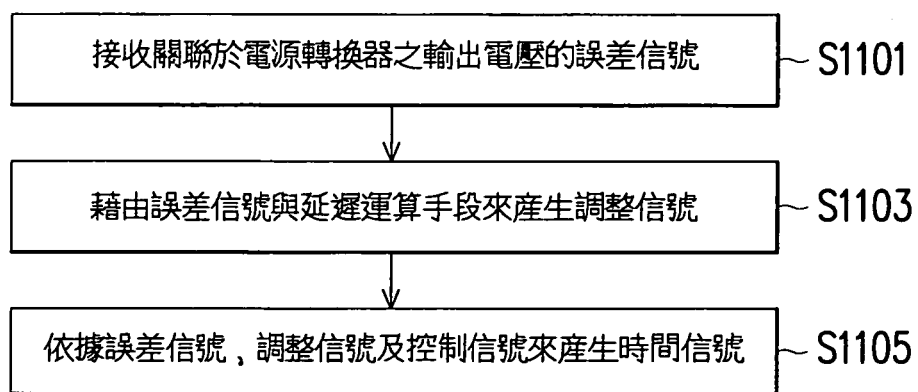


圖 11