

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ H01L 21/3205	(11) 공개번호 (43) 공개일자	특 1995-0021220 1995년 07월 26일
(21) 출원번호	특 1993-0028140	
(22) 출원일자	1993년 12월 17일	
(71) 출원인	현대전자산업 주식회사 김주용	
(72) 발명자	경기도 이천군 부발읍 아미리 산 136-1 정성희	
(74) 대리인	서울특별시 강동구 성내3동 405-44 신영무, 최승민	

심사청구 : 있음

(54) 반도체 소자의 텅스텐 실리사이드 형성방법

요약

본 발명은 반도체 소자의 텅스텐 실리사이드를 형성하는 방법에 관한 것으로, 반도체 소자에서 소자의 속도(Speed)를 개선하기 위하여 폴리실리콘상에 텅스텐 실리사이드를 증착 형성할 때, 폴리실리콘이 형성된 웨이퍼를 반응로에 장착한 후, 반응로를 소정온도로 유지하고 WF₆와 SiH₄가스를 유입하여 텅스텐 실리사이드를 1차로 얇게 증착한 다음, 반응로에 SiH₄가스를 다량 유입하여 1차로 증착된 텅스텐 실리사이드내에 존재하는 불소(F)이온을 증발시켜 제거하고, 다시 상기 1차로 증착된 텅스텐 실리사이드상에 2차로 상기 1차와 같은 분위기하에서 텅스텐 실리사이드를 증착한 후, 반응로에 SiH₄가스를 다량 유입하여 불소이온을 제거하고, 이러한 공정을 텅스텐 실리사이드 소정두께가 될때까지 반복 실시하므로써, 텅스텐 실리사이드 내에 존재하는 불소이온으로 인한 후공정시 결함요인을 제거하므로 반도체 소자의 신뢰성을 증대시킬 수 있는 반도체 소자의 텅스텐 실리사이드를 형성하는 방법에 관해 기술된다.

대표도

도 1

명세서

[발명의 명칭]

반도체 소자의 텅스텐 실리사이드 형성방법

[도면의 간단한 설명]

제1A도 및 제1B도는 본 발명에 의한 반도체 소자의 텅스텐 실리사이드를 형성하는 단계를 설명하기 위해 도시한 단면도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

반도체 소자의 전기적 특성을 향상시키기 위한 텅스텐 실리사이드 형성방법에 있어서, 도전층으로 사용될 폴리실리콘(3)이 증착된 웨이퍼(10)를 반응로에 장착한 다음, WF₆와 SiH₄가스를 이용한 CVD방법으로 텅스텐 실리사이드(4)를 설정된 두께보다 얇게 1차 증착한 후, 반응로에 SiH₄가스를 유입하여 상기 1차 증착된 텅스텐 실리사이드(4)를 SiH₄처리하여 불소를 제거하고, 다시 2차 증착 및 SiH₄처리 공정을 반복적으로 실시하면서 설정된 두께의 텅스텐 실리사이드를 완성하는 것을 특징으로 하는 반도체 소장의 텅스텐 실리사이드 형성방법.

청구항 2

제1항에 있어서, 상기 불소제거를 위하여 수소화합물을 유입하여 텅스텐 실리사이드의 불소이온을 제거하는 것을 특징으로 하는 반도체 소장의 텅스텐 실리사이드 형성방법.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1

제 1A 도



제 1B 도

