



(12) 实用新型专利

(10) 授权公告号 CN 203706243 U

(45) 授权公告日 2014. 07. 09

(21) 申请号 201320816549. 9

(22) 申请日 2013. 12. 11

(73) 专利权人 杭州电子科技大学

地址 310018 浙江省杭州市下沙高教园区 2 号大街

(72) 发明人 王彬 张永生 吕经纬

(74) 专利代理机构 杭州求是专利事务有限公司 33200

代理人 杜军

(51) Int. Cl.

G06K 19/07(2006. 01)

(ESM) 同样的发明创造已同日申请发明专利

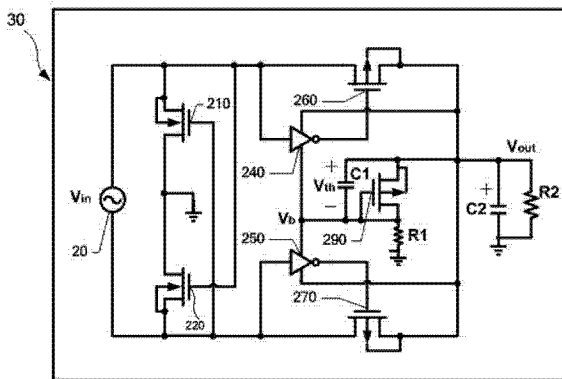
权利要求书1页 说明书4页 附图2页

(54) 实用新型名称

整流电路以及包括该整流电路的射频识别标签芯片

(57) 摘要

本实用新型公开了一种整流电路以及包括该整流电路的射频识别标签芯片。一种整流电路的射频识别标签芯片包括的整流电路包括：第一NMOS晶体管、第二NMOS晶体管、第一反相器、第二反相器、第一PMOS晶体管、第二PMOS晶体管、第一电容C1、第三PMOS晶体管、第一电阻R1、第二电容C2、第二电阻R2；其中第二电容C2为负载电容，第二电阻R2为负载电阻，均用来表征整流电路的负载。本实用新型通过采用静态阈值消除技术降低反向漏电流来大大提高整流电路的工作效率。该整流电路电路结构简单，几乎不增加芯片面积和额外功耗；因此，该整流电路的能量转换损失小，工作效率得到大大提高。



1. 整流电路,其特征在于包括第一 NMOS 晶体管、第二 NMOS 晶体管、第一反相器、第二反相器、第一 PMOS 晶体管、第二 PMOS 晶体管、第一电容 C1、第三 PMOS 晶体管、第一电阻 R1、第二电容 C2、第二电阻 R2;

第一 NMOS 晶体管漏极和衬底、第二 NMOS 晶体管栅极、第一 PMOS 晶体管漏极、第一反相器的输入端均与信号源  $V_{in}$  的一端连接;第一 NMOS 晶体管的栅极、第二 NMOS 晶体管漏极和衬底、第二 PMOS 晶体管的漏极、第二反相器的输入端与信号源  $V_{in}$  的另一端连接;第一 NMOS 晶体管的源极、第二 NMOS 晶体管的源极连接到地端 GND 端;第一 PMOS 晶体管的衬底和源极、第二 PMOS 晶体管的衬底和源极、第三 PMOS 晶体管的衬底和源极、第一电容 C1 的正端、第一反相器的 PMOS 的源极、第二反相器的 PMOS 源极、第二电容 C2 的正端、第二电阻 R2 的一端连接到整流器的输出端节点  $V_{out}$ ;第二电容 C2 的负端、第二电阻 R2 的另一端连接到地端 GND 端;第一反相器的 NMOS 源极、第二反相器的 NMOS 源极、第一电容 C1 的负端、第三 PMOS 晶体管的栅极和漏极连接到第一电阻 R1 的一端;第一电阻 R1 的另一端连接到地端 GND 端;第一反相器的输出端连接到 PMOS 晶体管的栅极;第二反相器的输出端连接到 PMOS 晶体管的栅极。

2. 如权利要求 1 所述的整流电路,其特征在于所述的第二电容 C2 为负载电容,第二电阻 R2 为负载电阻,均用来表征整流电路的负载。

3. 如权利要求 1 所述的整流电路,其特征在于所述的第一电容 C1 为 MOS 电容。

4. 如权利要求 1 所述的整流电路,其特征在于所述的第一 NMOS 晶体管、第二 NMOS 晶体管为耗尽型 NMOS 晶体管,其开启电压  $V_T$  的范围大于 0 且小于或等于 VDD。

5. 如权利要求 1 所述的整流电路,其特征在于所述的第一 NMOS 晶体管、第二 NMOS 晶体管为增强型 NMOS 晶体管,其开启电压  $V_T$  的范围大于或等于 -VDD 且小于或等于 0。

6. 如权利要求 1 所述的整流电路,其特征在于所述的第一 PMOS 晶体管、第二 PMOS 晶体管、第三 PMOS 晶体管为耗尽型 PMOS 晶体管,其开启电压  $V_T$  的范围大于或等于 0 且小于或等于 VDD。

7. 如权利要求 1 所述的整流电路,其特征在于所述的第一 PMOS 晶体管、第二 PMOS 晶体管、第三 PMOS 晶体管为增强型 PMOS 晶体管,其开启电压  $V_T$  的范围大于或等于 -VDD 且小于或等于 0。

8. 种整流电路的射频识别标签芯片,其特征在于包括权利要求 1 所述的整流电路。

## 整流电路以及包括该整流电路的射频识别标签芯片

### 技术领域

[0001] 本实用新型属于集成电路(IC)设计技术领域,尤其涉及一种整流电路以及包括该整流电路的射频识别标签芯片。

### 背景技术

[0002] 在无源 RFID 标签芯片应用中,通过整流器把微弱的 RF 信号转换成直流电压信号,给整个标签芯片供电。在高频(HF) RFID 标签芯片的设计中,通常使用桥式整流器结构,以实现 RF 信号的全波整流。影响桥式整流电路性能的主要因素有导通电压和反向漏电。为了充分利用 RF 输入信号的能量,需要有源器件,如二极管、MOS 二极管、肖特基二极管等有源器件具有较低的阈值电压。消除阈值电压导致的电压传输损失和解决反向漏电的问题成为了设计 HF RFID 整流器电路的关键。

[0003] 图 1 所示为现有技术的 HF 整流电路结构示意图。如图 1 所示,在该示例中,整流电路 10 包括四个传输 NMOS 晶体管 110、120、210、220,为了方便叙述,用电容 C1 和电阻 R1 表示整流电路的负载。NMOS 晶体管 210 的栅极和漏极、NMOS 晶体管 110 的栅极和漏极、NMOS 晶体管 120 的衬底、NMOS 晶体管 220 的衬底均接地端 GND 端。NMOS 晶体管 210 的源极、NMOS 晶体管 220 的栅极和漏极均连接至天线的一个端口 Antenna1 端;NMOS 晶体管 110 的源极、NMOS 晶体管 120 的栅极和漏极均连接至天线的另一个端口 Antenna2 端。NMOS 晶体管 220 的源极、NMOS 晶体管 120 的源极连接至负载电容 C1 正端和负载电阻 R1 一端;负载电容 C1 负极和负载电阻 R1 另一端均接地端 GND 端。

[0004] 以下说明图 1 所示整流电路的基本工作原理。

[0005] 在 RF 输入信号的正半周, Antenna1 端的电压高于 Antenna2 端的电压时, NMOS 晶体管 220 导通, NMOS 晶体管 210 截至, 电路通过 MOS 晶体管的沟道导通电阻对负载电容 C1 进行充电;在 RF 信号的负半周, Antenna2 端的电压高于 Antenna1 端的电压时, NMOS 晶体管 120 导通, NMOS 晶体管 110 截至, 电路通过 MOS 晶体管的沟道导通电阻对负载电容 C1 进行充电。

[0006] 如此往复循环,从天线端输入的 RF 信号不断地对负载电容 C1 充电,使得负载电容 C1 上维持一个纹波很小的电压,就可以使输出端 Vout 输出一个直流电压。

[0007] 但是,当 Antenna1 (Antenna2) 端的电压高于 Antenna2 (Antenna1) 端的电压,并且负载电容 C1 上的电压大于 antenna1 (antenna2) 端的电压时,负载电容 C1 上的电荷会通过 NMOS 晶体管的沟道导通电阻和寄生电容回流到天线上,造成能量的损耗;当 NMOS 晶体管 210 和 110 的阈值电压大于其寄生二极管的导通电压时,将会有电流从地通过寄生二极管流向天线,引起电流的衬底泄露,导致能量不能被负载利用;由于 MOS 晶体管在电路中充当开关,电流会对 MOS 晶体管的寄生电容进行充电,同样也会引起能量的损耗。

[0008] 以上所述,并考虑到 MOS 晶体管的沟道导通电阻,这种电路结构的能量转换效率不高。

## 发明内容

[0009] 本实用新型的目的在于针对现有技术的不足,提出一种整流电路以及包括该整流电路的射频识别标签芯片;该整流电路通过采用静态阈值消除技术降低反向漏电流来大大提高整流电路的工作效率。

[0010] 为实现以上目的或者其他目的,本实用新型提供以下技术方案:

[0011] 整流电路,包括第一 NMOS 晶体管、第二 NMOS 晶体管、第一反相器、第二反相器、第一 PMOS 晶体管、第二 PMOS 晶体管、第一电容 C1、第三 PMOS 晶体管、第一电阻 R1、第二电容 C2、第二电阻 R2;

[0012] 第一 NMOS 晶体管漏极和衬底、第二 NMOS 晶体管栅极、第一 PMOS 晶体管漏极、第一反相器的输入端均与信号源  $V_{in}$  的一端连接;第一 NMOS 晶体管的栅极、第二 NMOS 晶体管漏极和衬底、第二 PMOS 晶体管的漏极、第二反相器的输入端与信号源  $V_{in}$  的另一端连接;第一 NMOS 晶体管的源极、第二 NMOS 晶体管的源极连接到地端 GND 端;第一 PMOS 晶体管的衬底和源极、第二 PMOS 晶体管的衬底和源极、第三 PMOS 晶体管的衬底和源极、第一电容 C1 的正端、第一反相器的 PMOS 的源极、第二反相器的 PMOS 源极、第二电容 C2 的正端、第二电阻 R2 的一端连接到整流器的输出端节点  $V_{out}$ ;第二电容 C2 的负端、第二电阻 R2 的另一端连接到地端 GND 端;第一反相器的 NMOS 源极、第二反相器的 NMOS 源极、第一电容 C1 的负端、第三 PMOS 晶体管的栅极和漏极连接到第一电阻 R1 的一端;第一电阻 R1 的另一端连接到地端 GND 端;第一反相器的输出端连接到 PMOS 晶体管的栅极;第二反相器的输出端连接到 PMOS 晶体管的栅极。

[0013] 所述的第二电容 C2 为负载电容,第二电阻 R2 为负载电阻,均用来表征整流电路的负载。所述的第一电容 C1 为 MOS 电容。

[0014] 所述的第一 NMOS 晶体管、第二 NMOS 晶体管为耗尽型 NMOS 晶体管,其开启电压  $V_T$  的范围大于 0 且小于或等于 VDD。

[0015] 所述的第一 NMOS 晶体管、第二 NMOS 晶体管为增强型 NMOS 晶体管,其开启电压  $V_T$  的范围大于或等于 -VDD 且小于或等于 0。

[0016] 所述的第一 PMOS 晶体管、第二 PMOS 晶体管、第三 PMOS 晶体管为耗尽型 PMOS 晶体管,其开启电压  $V_T$  的范围大于或等于 0 且小于或等于 VDD。

[0017] 所述的第一 PMOS 晶体管、第二 PMOS 晶体管、第三 PMOS 晶体管为增强型 PMOS 晶体管,其开启电压  $V_T$  的范围大于或等于 -VDD 且小于或等于 0。

[0018] 一种整流电路的射频识别标签芯片,包括以上所述的整流电路。

[0019] 本实用新型的有益效果如下:

[0020] 本实用新型通过将采用了静态阈值消除技术的二极管连接的 PMOS 晶体管代替了 NMOS-PMOS 交叉连接桥式整流器中的 PMOS 开关对,在降低电压传输损失的同时,降低反向漏电流,提高整流器的转换效率。该整流电路电路结构简单,几乎不增加芯片面积和额外功耗;因此,该整流电路的能量转换损失小,工作效率得到大大提高。并且,其是通过电路设计来实现,工作效率的提高不受制备工艺的限制,尤其适用于 HF RFID 标签芯片中。

## 附图说明

[0021] 图 1 是现有技术的整流电路结构示意图;

[0022] 图 2 是按照本实用新型一实施例的整流工作电路的基本结构示意图；

[0023] 图 3 是图 2 所示实施例的整流电路在工作时整流直流输出电压示意图。

### 具体实施方式

[0024] 下面介绍的是本实用新型的多个可能实施例中的一些，旨在提供对本实用新型的基本了解，并不旨在确认本实用新型的关键或决定性的要素或限定所要保护的范围。容易理解，根据本实用新型的技术方案，在不变更本实用新型的实质精神下，本领域的一般技术人员可以提出可相互替换的其他实现方式。因此，以下具体实施方式以及附图仅是对本实用新型的技术方案的示例性说明，而不应当视为本实用新型的全部或者视为对本实用新型技术方案的限定或限制。

[0025] 为提高整流电路的工作效率，本领域技术人员更多地从改进 NMOS 晶体管的器件结构和性能着手，以提升如图 1 所示的 NMOS 晶体管 110、120 和 210、220 的传输效率。而在本实用新型中，着重从整流电路的电路结构触发来提高整流的电路的工作效率。

[0026] 图 2 所示为按照本实用新型一实施例的整流工作电路的基本结构示意图。

[0027] 一种整流电路 30，包括第一 NMOS 晶体管 210、第二 NMOS 晶体管 220、第一反相器 240、第二反相器 250、第一 PMOS 晶体管 260、第二 PMOS 晶体管 270、第一电容器 C1、第三 PMOS 晶体管 290、第一电阻 R1、第二电容 C2、第二电阻 R2；其中第二电容 C2 为负载电容，第二电阻 R2 为负载电阻，均用来表征整流电路的负载；

[0028] 第一 NMOS 晶体管 210 漏极和衬底、第二 NMOS 晶体管 220 栅极、第一 PMOS 晶体管 260 漏极、第一反相器 240 的输入端均与信号源  $V_{in}$  的一端连接；第一 NMOS 晶体管 210 的栅极、第二 NMOS 晶体管 220 漏极和衬底、第二 PMOS 晶体管 270 的漏极、第二反相器 250 的输入端与信号源  $V_{in}$  的另一端连接；第一 NMOS 晶体管 210 的源极、第二 NMOS 晶体管 220 的源极连接到地端 GND 端；第一 PMOS 晶体管 260 的衬底和源极、第二 PMOS 晶体管 270 的衬底和源极、第三 PMOS 晶体管 290 的衬底和源极、第一电容 C1 的正端、第一反相器 240 的 PMOS 的源极、第二反相器 250 的 PMOS 源极、第二电容 C2 的正端、第二电阻 R2 的一端连接到整流器的输出端节点  $V_{out}$ ；第二电容 C2 的负端、第二电阻 R2 的另一端连接到地端 GND 端；第一反相器 240 的 NMOS 源极、第二反相器 250 的 NMOS 源极、第一电容 C1 的负端、第三 PMOS 晶体管 290 的栅极和漏极连接到第一电阻 R1 的一端；第一电阻 R1 的另一端连接到地端 GND 端；第一反相器 240 的输出端连接到 PMOS 晶体管 260 的栅极；第二反相器 250 的输出端连接到 PMOS 晶体管 270 的栅极。

[0029] 整流电路 30 的信号源  $V_{in}$  和输出端节点  $V_{out}$  之间存在两条传输通路，信号源  $V_{in}$  可以输入 RF 信号。其中，第一条传输通路串联连接一个第一 PMOS 晶体管 260，第一 PMOS 晶体管 260 的漏端与信号源  $V_{in}$  的一端连接，第一 PMOS 晶体管 260 的源端连接至输出端  $V_{out}$ ；第二条传输通路串联连接一个第二 PMOS 晶体管 270，第二 PMOS 晶体管 270 的漏端与信号源  $V_{in}$  另一端连接，第二 PMOS 晶体管 270 的源端输出至输出端  $V_{out}$ 。

[0030] 继续如图 2 所示，信号源  $V_{in}$  为 RF 信号。对反相器 240、250 而言，其输出高电平为  $V_{out}$ ，输出低电平为  $V_b$ ；第三 PMOS 晶体管 290 和第一电容 C1 并联在输出端节点  $V_{out}$  与节点  $V_b$  之间，它们两端电压为  $V_{th}$ 。

[0031] 在信号源  $V_{in}$  的正半周，其幅度逐渐增大，对于第一传输通路，第一反相器

240 输入端为高电平,输出端为低电平  $V_b$ ,第一 PMOS 晶体管 260 的栅端由  $V_b$  驱动,而  $V_b = V_{out} - V_{th}$ 。因此,当  $V_{in}$  小于  $V_{out}$  时,第一 PMOS 晶体管 260 截止, $V_{out}$  大于  $V_{in}$  不会造成反向漏电,因而提高了整流电路的整流效率;当  $V_{in}$  大于  $V_{out}$  时,第一 PMOS 晶体管 260 导通, $V_{in}$  对  $V_{out}$  节点充电,使  $V_{out}$  节点输出直流电压;与此同时,在第二传输通路,第二反相器 250 输入端为低电平,输出端为高电平  $V_{out}$ ,PMOS 晶体管 270 保持截止并完全关断, $V_{out}$  节点电压无法通过 PMOS 晶体管 270 漏电。

[0032] 同样,在输入信号源  $V_{in}$  的负半周,其幅度逐渐向负方向增大,对于第一传输通路,则反相器 240 输入端为低电平,输出端为高电平  $V_{out}$ ,PMOS 晶体管 260 的栅端由  $V_{out}$  驱动,PMOS 晶体管 260 截止;与此同时,在第二传输通路,第二反相器 250 输入端为高电平,输出端为低电平  $V_b$ ,第二 PMOS 晶体管 270 的栅端由  $V_b$  驱动,而  $V_b = V_{out} - V_{th}$ 。因此,当  $V_{in}$  小于  $V_{out}$  时,第二 PMOS 晶体管 270 截止, $V_{out}$  大于  $V_{in}$  不会造成反向漏电,因而提高了整流电路的整流效率;当  $V_{in}$  大于  $V_{out}$  时,第二 PMOS 晶体管 270 导通, $V_{in}$  对  $V_{out}$  节点充电,使  $V_{out}$  节点输出直流电压。

[0033] RF 输入信号  $V_{in}$  在正负周期交替变换,不断循环, $V_{out}$  节点持续输出直流电压。

[0034] 需要理解的是,图 2 的整流电路 30 的整流输出大小不但取决于其工作效率(工作效率越高,表示能量转换效率高,输出端的输出电压越大),还取决于整流电路 30 的输出负载(即第二电容  $C_2$  和第二电阻  $R_2$ ) 的大小;以上关于整流电路 30 的工作原理的描述中,整流输出为  $V_{out}$  是在没有输出负载的情形所得。还需要理解的是,虽然,可以大大提高 PMOS 晶体管的传输效率,但是整流电路的输出并没有考虑其他的工作损耗。

[0035] 在图 2 所示实施例中,第一电容  $C_1$  可以选择为 MOS 电容,这样相对结构简单,容易在 MOS 工艺下制备。

[0036] 需要理解的是,NMOS 晶体管 210、220 为耗尽型 NMOS 晶体管,其开启电压  $V_T$  的范围优选地为 0 到小于或等于  $V_{DD}$ ;NMOS 晶体管 210、220 可以为增强型 NMOS 晶体管,其开启电压  $V_T$  的范围优选地为大于或等于  $-V_{DD}$  ( $V_{DD}$  为输出端节点  $V_{out}$  的输出电压值)且小于或等于 0,本领域技术人员可以根据以上所述工作原理的揭示来具体设置 NMOS 晶体管的具体阈值电压。

[0037] PMOS 晶体管 260、270、290 为耗尽型 PMOS 晶体管,其开启电压  $V_T$  的范围优选地为大于或等于 0 且小于或等于  $V_{DD}$  之间;PMOS 晶体管 260、270、290 也可以为增强型 PMOS 晶体管,其开启电压  $V_T$  的范围优选地为大于或等于  $-V_{DD}$  且小于或等于 0,本领域技术人员可以根据以上所述工作原理的揭示来具体设置 PMOS 晶体管的具体阈值电压。

[0038] 整流电路 30 通过简单的电路结构调整/修改来提高整流效率和降低反向漏电,电路简单,易于实现,并且充分考虑了 RFID 系统中能量传输使用的特殊性,尤其适合应用于高频的 RFID 标签芯片中(可以使其读写的距离提高)。

[0039] 以上例子主要说明了本实用新型的整流电路以及使用该整流电路的 RFID 标签芯片。尽管只对其中一些本实用新型的实施方式进行了描述,但是本领域普通技术人员应当了解,本实用新型可以在不偏离其主旨与范围内以许多其他的形式实施。因此,所展示的例子与实施方式被视为示意性的而非限制性的,在不脱离如所附各权利要求所定义的本实用新型精神及范围的情况下,本实用新型可能涵盖各种的修改与替换。

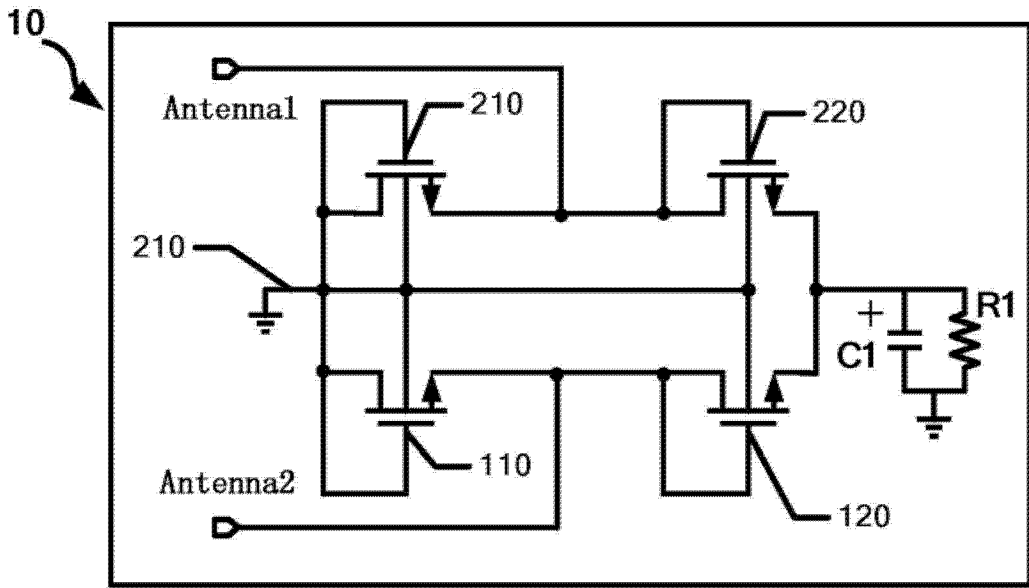


图 1

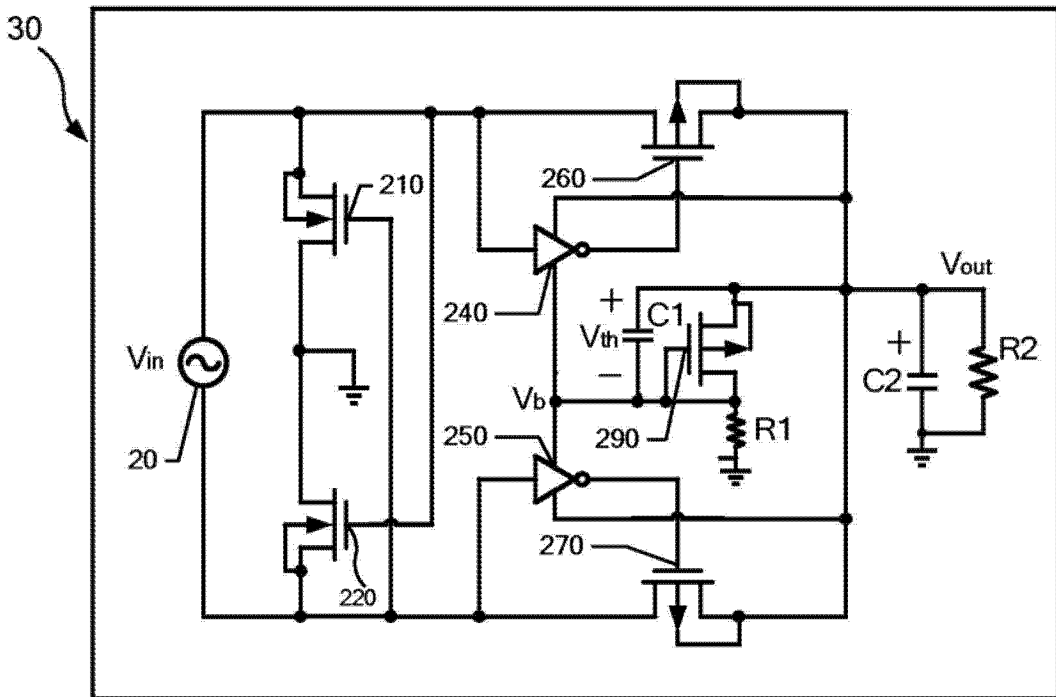


图 2

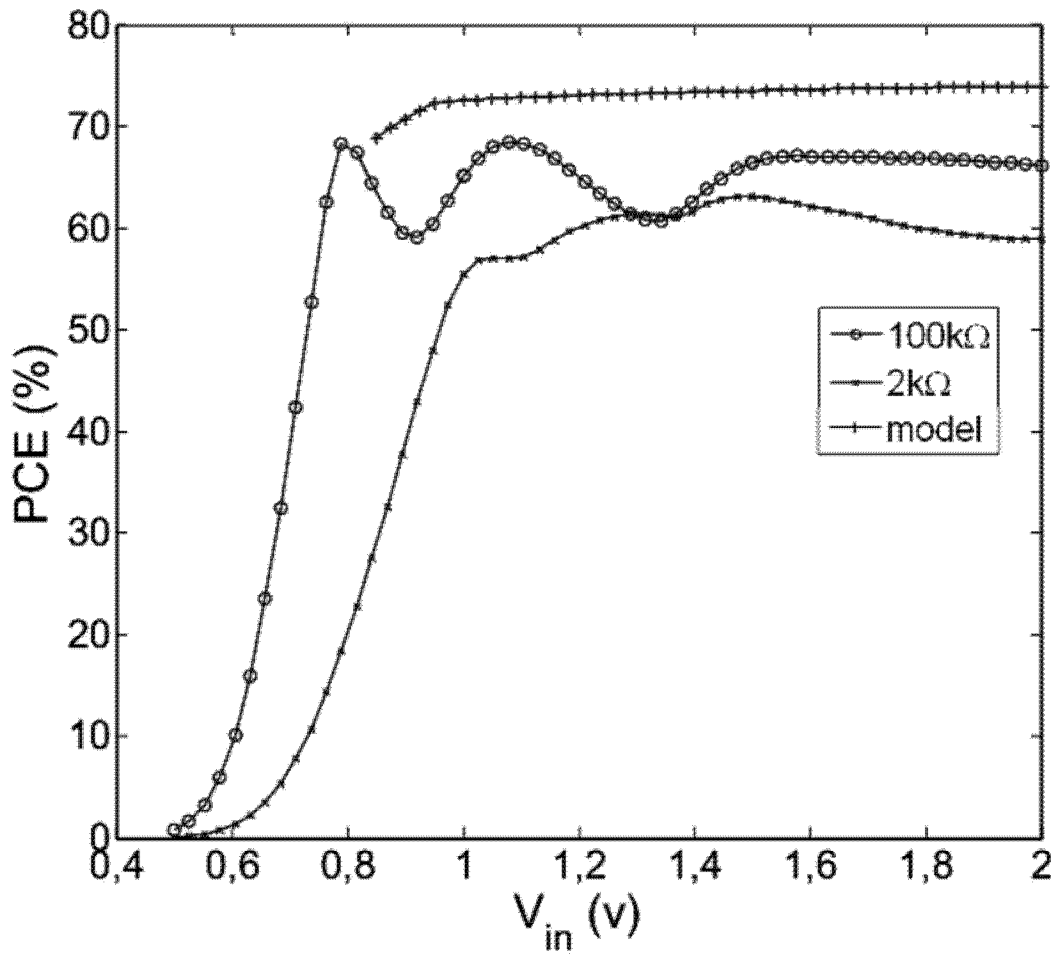


图 3