

(12) 发明专利

(10) 授权公告号 CN 102156367 B

(45) 授权公告日 2013. 06. 19

(21) 申请号 201110020232. X

(22) 申请日 2011. 01. 18

(66) 本国优先权数据

201010245711. 7 2010. 08. 04 CN

(73) 专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

专利权人 北京京东方显示技术有限公司

(72) 发明人 宋勇志 薛建设 郝昭慧 林成武

(74) 专利代理机构 北京派特恩知识产权代理事

务所(普通合伙) 11270

代理人 张颖玲 程立民

(56) 对比文件

CN 101419371 A, 2009. 04. 29,

CN 101535881 A, 2009. 09. 16,

CN 101441370 A, 2009. 05. 27,

CN 1492273 A, 2004. 04. 28,

CN 1797081 A, 2006. 07. 05,

CN 101561594 A, 2009. 10. 21,

审查员 刘燕梅

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1343(2006. 01)

H01L 27/12(2006. 01)

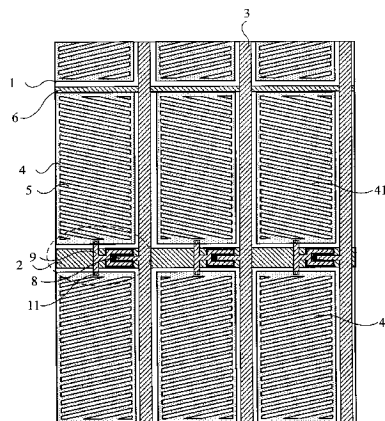
权利要求书1页 说明书6页 附图10页

(54) 发明名称

阵列基板、液晶面板和液晶显示器

(57) 摘要

本发明公开了一种阵列基板、液晶面板和液晶显示器。该阵列基板包括第一衬底基板,以及围设形成多个像素单元的栅线 and 数据线,每个像素单元包括具有狭缝的第一电极、第二电极和薄膜晶体管开关,第一电极和第二电极用于形成驱动液晶分子的电场,其中:第一电极包括两个以上独立的区域;栅线和薄膜晶体管开关设置在第一电极各区域的图案之间;薄膜晶体管开关包括栅电极、源电极和漏电极,栅电极与栅线相连,源电极与数据线相连,漏电极分别与各区域相连。本发明以栅线和薄膜晶体管开关分隔第一电极狭缝倾斜方向不同的区域,使得液晶分子偏转紊乱的区域被黑矩阵所遮挡,提高了宽视角的显示品质。



1. 一种阵列基板,包括第一衬底基板,以及设置在所述第一衬底基板上的栅线 and 数据线,所述栅线 and 数据线围设形成矩阵形式排列的多个像素单元;每个所述像素单元包括具有狭缝的第一电极、第二电极和薄膜晶体管开关,所述第一电极 and 第二电极用于形成驱动液晶分子的电场,其特征在于:

所述具有狭缝的第一电极包括两个以上独立的区域;

所述栅线 and 薄膜晶体管开关设置在第一电极各区域的图案之间;

所述薄膜晶体管开关包括栅电极、源电极和漏电极,所述栅电极与栅线相连,所述源电极与数据线相连,所述漏电极分别与各所述区域相连;

所述具有狭缝的第一电极包括独立的第一区域 and 第二区域,所述第一区域 and 第二区域的狭缝以所述栅线为轴,呈镜面对称设置,且所述狭缝与栅线之间具有大于零度小于 90 度的夹角;

所述第一电极的第一区域 and 第二区域邻近于所述栅线的边为倾斜边,所述倾斜边分别与各自区域的狭缝平行;

位于所述第一区域 and 第二区域之间的所述栅线的形状为三角形,三角形的边缘与邻近的所述倾斜边平行。

2. 根据权利要求 1 所述的阵列基板,其特征在于:相邻像素单元第一电极的图案的边缘相互平行。

3. 根据权利要求 1 所述的阵列基板,其特征在于:所述第一电极的第一区域 and 第二区域的轮廓形状为平行四边形,所述平行四边形邻近数据线的一对平行边与所述数据线平行,所述平行四边形的另一对平行边分别与各自区域的狭缝平行,相邻像素单元第一电极的图案的边缘相互平行。

4. 根据权利要求 1 所述的阵列基板,其特征在于:

各像素单元的薄膜晶体管开关连接至同侧的数据线上,且源电极 and 漏电极为相互配合的一字型 and U 字型,U 字型电极图案朝向三角形的底边设置。

5. 根据权利要求 1 所述的阵列基板,其特征在于:同一列的各像素单元的薄膜晶体管开关间隔地连接至两侧的数据线上。

6. 根据权利要求 1 ~ 3 任一所述的阵列基板,其特征在于:所述第二电极与所述第一电极异层设置。

7. 根据权利要求 1 ~ 3 任一所述的阵列基板,其特征在于:所述第二电极与所述第一电极同层设置,所述第二电极的图案具有狭缝且包括两个以上独立的区域,所述第二电极各区域的狭缝与所述第一电极各区域的狭缝交叉设置。

8. 一种液晶面板,其特征在于:包括彩膜基板和权利要求 1 ~ 7 任一所述的阵列基板;所述彩膜基板包括第二衬底基板以及设置在所述第二衬底基板上的彩膜树脂 and 黑矩阵;所述黑矩阵的图案对应所述数据线、栅线 and 薄膜晶体管开关的图案设置。

9. 根据权利要求 8 所述的液晶面板,其特征在于:所述黑矩阵的图案还对应相邻像素单元第一电极图案之间的位置设置。

10. 一种液晶显示器,包括外框架 and 驱动装置,其特征在于:还包括权利要求 8 或 9 所述的液晶面板。

## 阵列基板、液晶面板和液晶显示器

### 技术领域

[0001] 本发明涉及液晶显示技术,尤其涉及一种阵列基板、液晶面板和液晶显示器。

### 背景技术

[0002] 液晶显示器是目前常用的平板显示器,其中薄膜晶体管液晶显示器 (Thin Film Transistor Liquid Crystal Display,简称 TFT-LCD) 是液晶显示器中的主流产品。按照驱动方式的不同,LCD 可以分为扭转向列 (Twisted Nematic,简称 TN) 型、平面转换 (In-Plane Switching,简称 IPS) 型、边缘场切换开关型和 (Fringe Field Switching,简称 FFS) 和高级超维场开关型 (Advanced-Super Dimensional Switching ;简称 :AD-SDS),对于 IPS、FFS 和 AD-SDS 型 LCD,其中用于形成驱动电场的第一电极和第二电极,也就是通常所称的像素电极和公共电极,均形成在阵列基板上。差别在于,IPS 型阵列基板中的第一电极和第二电极同层形成,FFS 或 AD-SDS 型阵列基板中的第一电极和第二电极异层形成,其中 AD-SDS 型两电极之间可形成由平行电场和纵向电场组合而成的多维空间复合电场,使液晶盒内像素电极间、电极正上方以及液晶盒上方所有取向液晶分子都能够产生旋转转换,从而提高了平面取向系液晶工作效率并增大了透光效率。高级超维场开关技术可以提高 TFT-LCD 画面品质,具有高透过率、宽视角、高开口率、低色差、低响应时间、无挤压水波纹 (push Mura) 波纹等优点。通常,第一电极的图案具有多条狭缝,或称具有多个长条狭缝的 (slit) 裂缝状图案,为实现 LCD 的宽视角,现有技术往往采用两畴区域设计,所谓两畴区域即设计形状为一体的第一电极具有狭缝的倾斜角度不同的两个区域,即每个 区域的狭缝在阵列基板的平面内倾斜一定角度,且倾斜的角度不同,第一电极和第二电极形成的电场方向不同,使得使得液晶分子分别向不同的方向扭转 (可以是对称的取向),从而在光学上得到互补,实现宽视角显示。

[0003] 图 1 所示为现有一种 FFS 或 AD-SDS 型阵列基板的俯视结构示意图,其中,在第一衬底基板 1 上设置有栅线 2 和数据线 3,纵横交叉的多条数据线 3 和栅线 2 围设形成矩阵形式排列的多个像素单元,每个像素单元包括具有狭缝的第一电极 4、第二电极 5 和 TFT 开关。第二电极 5 与栅线 2 同层形成,通过公共电极线 6 彼此连通,具体的连通方式可以通过跨接线和过孔的形式连接,跨接线和过孔的设置位置和数量可以有多种选择,图 1 中未全部示出连接第二电极 5 的公共电极线 6。TFT 开关通过栅电极、源电极 8 和漏电极 9 分别与栅线 2、数据线 3 和第一电极 4 连通,其中,采用栅线 2 的部分作为栅电极。每个第一电极 4 对应一个像素单元,其图案为具有狭缝的图案,且狭缝以像素单元的中线为轴镜面对称地倾斜设置。栅线 2 和数据线 3 通过 TFT 开关为第一电极 4 输入信号电压,公共电极线 6 为第二电极 5 输入公共电压,信号电压与公共电压形成驱动电场来驱动液晶分子扭转,从而使光线有选择地通过液晶面板,呈现图像。

[0004] 在实现本发明的研究过程中,发明人发现上述结构的阵列基板在显示图像时存在如下缺陷:由于像素单元中线处是两侧倾斜狭缝的相交处,所以不是规则的狭缝图案,如图 2 所示。在显示图像时,像素单元中线处及其附近无法形成正确的电场来驱动液晶分子扭

转,液晶分子失控,排列紊乱,从而在像素单元中形成了暗斑,如图 3 所示。

[0005] 因此,上述结构的 LCD 存在显示不良,降低了 LCD 的显示品质。

## 发明内容

[0006] 本发明提供一种阵列基板,包括第一衬底基板,以及设置在所述第一衬底基板上的栅线和数据线,所述栅线和数据线围设形成矩阵形式排列的多个像素单元;每个所述像素单元包括具有狭缝的第一电极、第二电极和薄膜晶体管开关,所述第一电极和第二电极用于形成驱动液晶分子的电场,其中:

[0007] 所述具有狭缝的第一电极包括两个以上独立的区域;

[0008] 所述栅线和薄膜晶体管开关设置在第一电极各区域的图案之间;

[0009] 所述薄膜晶体管开关包括栅电极、源电极和漏电极,所述栅电极与栅线相连,所述源电极与数据线相连,所述漏电极分别与各所述区域相连;

[0010] 所述具有狭缝的第一电极包括独立的第一区域和第二区域,所述第一区域和第二区域的狭缝以所述栅线为轴,呈镜面对称设置,且所述狭缝与栅线之间具有大于零度小于 90 度的夹角;

[0011] 所述第一电极的第一区域和第二区域邻近于所述栅线的边为倾斜边,所述倾斜边分别与各自区域的狭缝平行;

[0012] 位于所述第一区域和第二区域之间的所述栅线的形状为三角形,三角形的边缘与邻近的所述倾斜边平行。

[0013] 本发明还提供了一种液晶面板,其中:包括彩膜基板和本发明所提供的阵列基板;所述彩膜基板包括第二衬底基板以及设置在所述第二衬底基板上的彩膜树脂和黑矩阵;所述黑矩阵的图案对应所述数据线、栅线和薄膜晶体管开关的图案设置。

[0014] 本发明还提供了一种液晶显示器,包括外框架和驱动装置,还包括本发明所提供的液晶面板。

[0015] 本发明所提供的阵列基板、液晶面板和液晶显示器,在阵列基板具有狭缝的第一电极需要分区域进行间隔时,能够以栅线和薄膜晶体管开关直接进行分隔和连接,既无需增加额外连接图案从而不影响开口率,又能避免液晶分子失控在显示区域中形成的暗斑,提高了显示品质。

[0016] 附图说明

[0017] 图 1 为现有有一种 FFS 或 AD-SDS 型阵列基板的俯视结构示意图;

[0018] 图 2 为现有阵列基板中像素单元的俯视结构示意图;

[0019] 图 3 为现有阵列基板中像素单元的显示效果示意图;

[0020] 图 4A 为本发明实施例一提供的阵列基板的局部俯视结构示意图;

[0021] 图 4B 为图 4A 中圆圈内的放大结构示意图;

[0022] 图 5 为本发明实施例二提供的阵列基板的局部俯视结构示意图;

[0023] 图 6 为本发明实施例三提供的阵列基板的局部俯视结构示意图;

[0024] 图 7 为本发明实施例四提供的阵列基板的局部俯视结构示意图;

[0025] 图 8 为本发明实施例五提供的阵列基板的局部俯视结构示意图;

[0026] 图 9 为本发明实施例六提供的液晶面板中彩膜基板的局部俯视结构示意图。

[0027] 附图标记：

[0028] 1- 第一衬底基板；2- 栅线； 3- 数据线；

[0029] 4- 第一电极； 5- 第二电极； 6- 公共电极线；

[0030] 8- 源电极； 9- 漏电极； 11- 钝化层过孔；

[0031] 12- 彩膜树脂； 13- 黑矩阵 41- 第一区域；

[0032] 42- 第二区域； 43- 第三区域；44- 第四区域。

### 具体实施方式

[0033] 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0034] 实施例一

[0035] 图 4A 为本发明实施例一提供的阵列基板的局部俯视结构示意图（本文中的俯视图未示出绝缘层），该阵列基板包括第一衬底基板 1，以及设置在第一衬底基板 1 上的栅线 2 和数据线 3，纵横交叉的多条栅线 2 和数据线 3 围设形成矩阵形式排列的多个像素单元，每个像素单元包括具有狭缝的第一电极 4、第二电极 5 和 TFT 开关，第一电极 4 和第二电极 5 用于形成驱动液晶分子的电场。阵列基板通常还包括公共电极线 6，用于连通第二电极 5。在每个像素单元中，具有狭缝的第一电极 4 包括第一区域 41 和第二区域 42；栅线 2 和 TFT 开关设置在第一电极 4 的第一区域 41 和第二区域 42 的图案之间；TFT 开关包括栅电极、源电极 8 和漏电极 9，栅电极与栅线 2 相连，源电极 8 与数据线 3 相连，漏电极 9 分别与第一区域 41 和第二区域 42 相连，本实施例中，采用了栅线 2 的一部分作为栅电极，实际应用中也可以设置突出于栅线 2 的部分作为栅电极。上述结构的阵列基板既可以为 IPS 型也可以为 FFS 或 AD-SDS 型，本实施例以 FFS 或 AD-SDS 型为例进行说明，第二电极 5 与第一电极 4 异层设置，且相比于第一电极 4 邻近第一衬底基板 1，以构成 FFS 或 AD-SDS 型的阵列基板。实际应用中，第二电极 5 可以与栅线 2 或数据线 3 同层设置，或者还可以是第一电极 4 相比于第二电极 5 更邻近于第一衬底基板 1 设置，能够保持与第一电极 4 异层设置即可。第二电极 5 既可以分为两个区域与第一电极 4 对应；也可以为一个区域，形成在第一电极 4 的两个区域之下。

[0036] 阵列基板中诸如栅线 2、数据线 3、公共电极线 6、具有狭缝的第一电极 4、第二电极 5 和 TFT 开关这些导电结构，对于需要连通的导电结构，可以通过同层设置连通或过孔连通的形式实现连通，对于无需连通的导电结构，可以通过同层设置间隔或绝缘层的形式实现绝缘。

[0037] 本实施例为一种典型结构，其中，第一电极 4 为具有狭缝的图案，每个第一电极 4 对应一个像素单元。第二电极 5 为对应像素单元的块状图案，在第一衬底基板 1 上以矩阵形式排列，通过公共电极线 6 相互连通。第二电极 5 可以采用单独的构图工艺或与栅线 2 一起构图，直接形成在第一衬底基板 1 上。第一电极 4 和第二电极 5 的材料为透明导电材料，例如铟锡氧化物 (Indium Tin Oxides, 简称 ITO)。公共电极线 6 与栅线 2 同层形成，可以通过栅线 2 上覆盖的栅绝缘层中的跨接过孔实现跨越栅线 2 的贯通。实际应用中公共电极线

6 也可以与数据线 3 同层形成,以过孔连接第二电极 5,或者还可以与第二电极 5 同层设置来实现连通。数据线 3、TFT 开关中的有源层、源电极 8 和漏电极 9 形成在栅绝缘层之上,再覆盖钝化层。第一电极 4 形成在钝化层之上,并通过钝化层过孔 11 与漏电极 9 相连。

[0038] 本实施例与已有技术的区别在于,栅线 2 和 TFT 开关从相邻第一电极 4 的图案之间变更为设置在每个第一电极 4 的图案之内,将第一电极 4 的图案分隔为第一区域 41 和第二区域 42,以 TFT 开关的漏电极 9 分别连通第一区域 41 和第二区域 42 的图案,如图 4B 所示为图 4A 中圆圈内的放大结构示意图。

[0039] 上述技术方案尤其适用于两畴区域设计,现有技术中两畴区域设计的第一电极的两个区域是相互连通、成为一体的,而本发明实施例中,两畴区域设计的第一电极 4 包括独立的第一区域 41 和第二区域 42,两个区域的图案不直接连通,第一区域 41 和第二区域 42 的狭缝以栅线 2 为轴,呈镜面对称设置,且狭缝与栅线 2 之间具有大于零度小于 90 度的夹角。

[0040] 采用上述技术方案,对于两畴区域设计这种将每个像素单元中的第一电极分为两个区域的情况,可以通过栅线和 TFT 开关进行间隔,避免了狭缝方向不同的两个区域交接之处液晶分子失控在显示区域中形成的暗斑,提高了显示品质。栅线和 TFT 开关是阵列基板上通常会被黑矩阵遮挡的器件,以栅线和 TFT 开关直接分隔并连接第一电极的两个区域,既避免了两个区域之间以其他额外图案相连对显示效果的不良影响,无需增加额外的图案,从而对像素单元的开口率没有影响。

[0041] 实施例二

[0042] 图 5 为本发明实施例二提供的阵列基板的局部俯视结构示意图,本实施例与实施例一的区别在于,第一电极 4 并不限于包括两个独立的区域,还可以包括四个独立的区域。四个区域记为第一区域 41、第二区域 42、第三区域 43 和第四区域 44,栅线 2 通过 TFT 开关的漏电极 9 分别与第一电极 4 的各区域相连。具体的连接形式既可以如图 5 所示通过将漏电极 9 的图案设计为四个分支来进行连接,也可以是设置两个或四个 TFT 开关来使其漏电极 9 分别连接各区域。TFT 开关的数量可以考虑像素单元开口率、第一电极 4 各区域所需驱动电流等因素来设置。

[0043] 上述结构的阵列基板可以通过栅线和 TFT 开关来间隔并连接每个像素单元中第一电极的各区域,即使每个像素单元中第一电极的各区域图案维持等电位电压,又无需额外的图案来连接各区域而避免了对显示效果的影响。

[0044] 由上述分析可知,本发明实施例的阵列基板满足以下结构特征即可:具有狭缝的第一电极可包括两个以上独立的区域;栅线和 TFT 开关设置在第一电极各区域的图案之间;TFT 开关包括栅电极、源电极和漏电极,栅电极与栅线相连,源电极与数据线相连,漏电极分别与各区域相连。区域的数量、尺寸和对称关系不受限制。

[0045] 本发明实施例所提供的阵列基板还可以应用于 IPS 型阵列基板,第二电极与第一电极同层设置,第二电极的图案具有狭缝且包括两个以上独立的区域,第二电极各区域的狭缝与第一电极各区域的狭缝交叉设置。例如第二电极包括两个区域的情况,记为第五区域和第六区域,第五区域的狭缝与第一区域的狭缝交叉设置,第六区域的狭缝与第二区域的狭缝交叉设置以形成水平电场。公共电极线可设置在数据线层、栅线层或第一电极所在层,通过直接连接或过孔连接的方式贯通各第二电极。第一电极和第二电极的狭缝可以是

呈一定角度以栅线为轴镜面对称设置。上述技术方案,同样能够达到分隔连接第一电极各区域的目的,既不影响开口率,又能改善显示品质。

#### [0046] 实施例三

[0047] 图 6A 为本发明实施例三提供的阵列基板的俯视结构示意图,本实施例可以以前述实施例为基础,并且,第一电极 4 的第一区域 41 和第二区域 42 邻近于栅线 2 的边为倾斜边,倾斜边分别与各自区域的狭缝平行,如图 6B 所示为图 6A 中圆圈内的放大结构示意图。

[0048] 为配合像素单元第一电极 4 的形状,位于第一区域 41 和第二区域 42 之间的栅线 2 的形状优选为三角形,三角形的形状与倾斜边匹配,即三角形的边缘与倾斜边大致平行。从而尽量减少第一电极 4 和栅线 2 之间的缝隙,提高像素单元开口率。

[0049] 本实施例中第一电极的第一区域和第二区域具体为直角梯形。实际应用中,满足第一电极的第一区域和第二区域邻近于栅线的边为倾斜边,且倾斜边分别与各自区域的狭缝平行这一条件的形状还可以是非直角的梯形等。梯形邻近数据线的一对平行边与数据线平行,而另一对边中邻近栅线边作为倾斜边与狭缝平行。

[0050] 上述形状的第一电极,还可以是相邻像素单元第一电极的图案的边缘相互平行,这种情况下,同一列像素电极的梯形上底间隔地朝向该列像素电极两侧的数据线,如同一列的奇数行的像素电极的梯形上底朝向该列像素电极一侧的数据线,并且同一列的偶数行的像素电极的梯形上底朝向该列像素电极另一侧的数据线。

#### [0051] 实施例四

[0052] 图 7 为本发明实施例四提供的阵列基板的俯视结构示意图,本实施例可以以前述实施例为基础,并且,第一电极 4 的第一区域 41 和第二区域 42 的轮廓形状为平行四边形,平行四边形邻近数据线的一对平行边与数据线 3 平行,平行四边形的另一对平行边分别与各自区域的狭缝平行,优选是相邻像素单元第一电极 4 的图案相互匹配,即各四边形呈镜面对称设置,上下相邻的两像素单元的第一电极 4 倾斜边相互平行配合。

[0053] 相邻像素单元之间的线路可以相应地调整形状,例如,公共电极线 6 从直线形改变为折线形,从而适应第一电极 4 的形状,尽量提高像素单元的开口率。位于第一区域 41 和第二区域 41 之间的栅线 2 的形状优选为三角形,三角形的形状与倾斜边匹配,即三角形的斜边与第一电极 4 的倾斜边相互平行。

[0054] 为使 TFT 开关的形状适应三角形的栅线 2,即三角形栅电极 7 的形状,该 TFT 开关的源电极 8 和漏电极 9 优选为相互配合的一字型和 U 字型,U 字型电极图案朝向三角形的底边设置。如图 7 中第一行栅线 2 上的 TFT 开关所示,可以将漏电极 9 设计为一字型,将源电极 8 设计为 U 字型。或者,也可以如图 7 中第二行栅线 2 上的 TFT 开关所示,将源电极 8 设计为一字型,将漏电极 9 设计为 U 字型。本实施例驱动方式的特点是,各像素单元的 TFT 开关可连接至同侧的数据线 3 上,不改变原有的驱动线路。

#### [0055] 实施例五

[0056] 图 8 为本发明实施例五提供的阵列基板的俯视结构示意图,本实施例可以以前述实施例为基础,并且,与实施例四的区别在于,同一列的各像素单元的 TFT 开关间隔地连接至两侧的数据线 3 上,而非均连接在同侧的数据线 3 上。

[0057] 即,对于一系列像素单元而言,其第一行像素单元由其一侧的数据线驱动,第二行的像素单元由其另一侧的数据线驱动,逐行交替。该像素单元的结构设计可使得像素单元的

电极图案与栅线、TFT 开关的图案相互配合,尽量减少电极与线路之间的缝隙,从而能够提高像素单元的开口率。本实施例像素单元的结构可相应地调整驱动方式来匹配,即使用两列数据线来交替驱动一列像素单元显示图像。

[0058] 实施例六

[0059] 图 9 为本发明实施例六提供的液晶面板中彩膜基板的局部俯视结构示意图。本实施例的液晶面板包括彩膜基板和本发明任意实施例所提供的阵列基板,两基板对盒形成液晶面板,其间填充液晶层;彩膜基板包括第二衬底基板以及设置在第二衬底基板上的彩膜树脂 12 和黑矩阵 13;黑矩阵 13 的图案对应数据线 3、栅线 2 和 TFT 开关的图案设置。进一步的,黑矩阵 13 的图案还可以对应相邻第一电极 4 图案之间的位置设置,如图 9 所示,其中,相同阴影线图案的区域表示相同颜色的彩膜树脂 12,两个相同颜色彩膜树脂 12 的区域构成一个像素单元,可以与上述实施例中两畴区域设计的阵列基板匹配。

[0060] 黑矩阵遮挡 TFT 开关能够对 TFT 开关形成保护,避免光照 TFT 沟道引起的光感电流,同时,由于 TFT 设置的位置恰好是一个像素中狭缝方向的不同区域的交界处,可以使得液晶分子偏转紊乱的区域被黑矩阵所遮挡。相邻第一电极图案之间遮挡的黑矩阵能够避免相邻像素单元之间的颜色串扰。

[0061] 本发明实施例还提供了一种液晶显示器,包括外框架和驱动装置,且还包括本发明任意实施例所提供的液晶面板。液晶面板设置在外框架之内,与驱动装置相连,在其驱动下显示图像。

[0062] 采用本发明的技术方案,在阵列基板的具有狭缝的第一电极需要分区域进行间隔时,能够以栅线和 TFT 开关直接进行分隔和连接,既无需增加额外连接图案从而不影响开口率,又能避免各区域之间的异常图案对显示品质的影响。开口率的提高可增加显示面积和亮度,这样就能够降低背光亮度,达到节能的目的。当开口率提高 10% 时,背光能耗可降低 15%。

[0063] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。



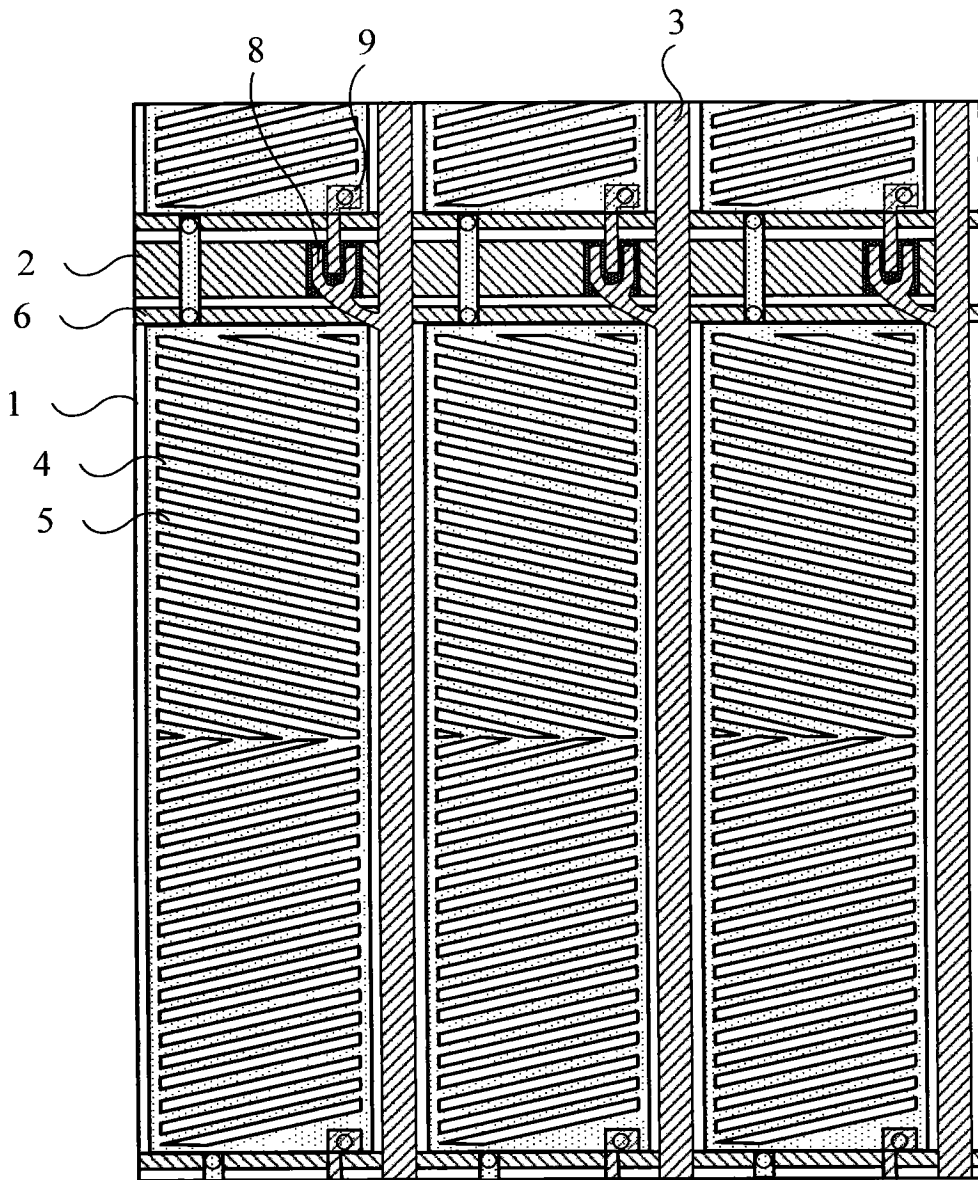


图 1

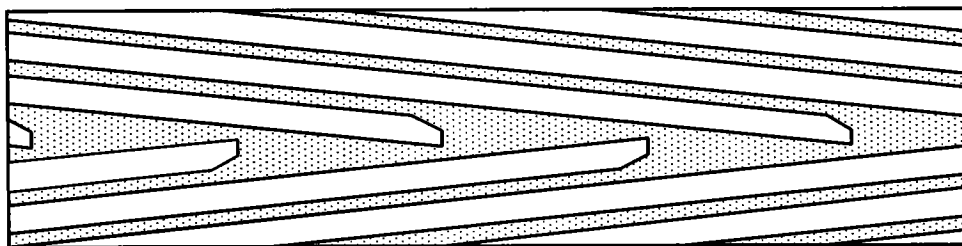


图 2

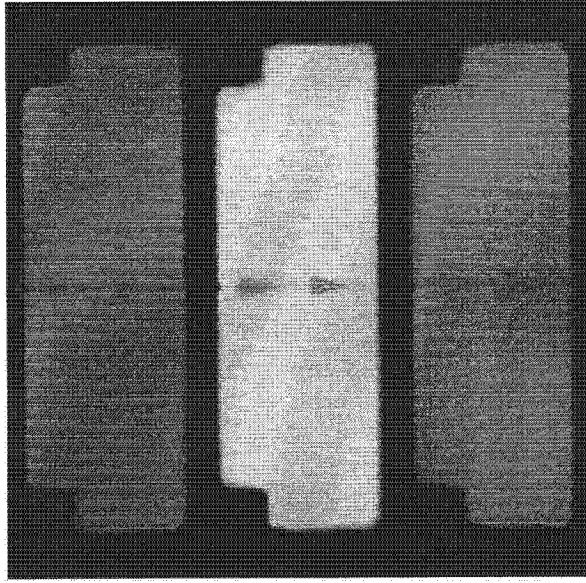


图 3

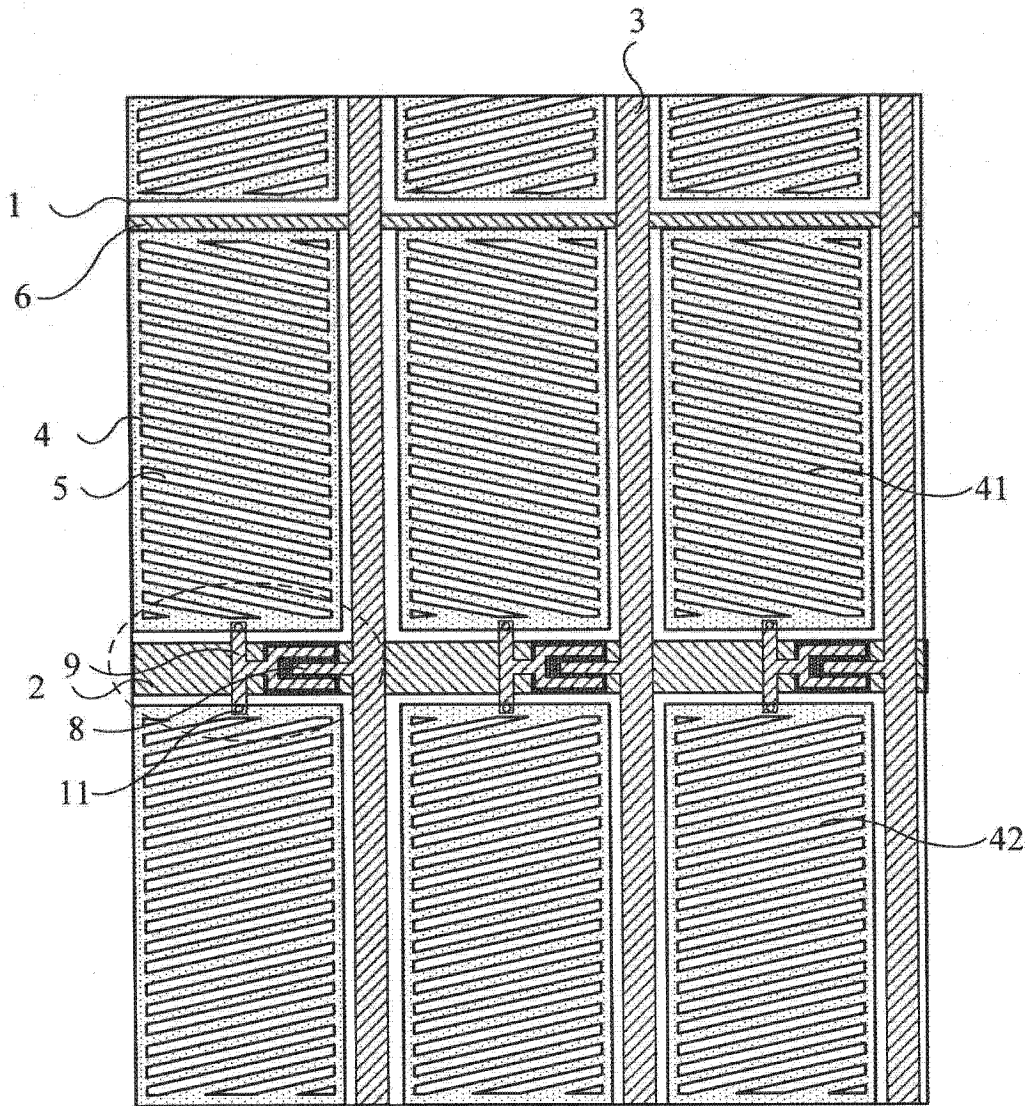


图 4A

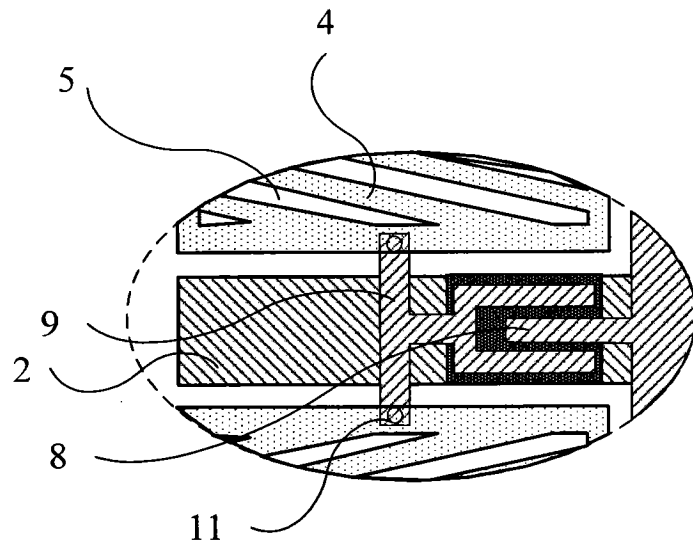


图 4B

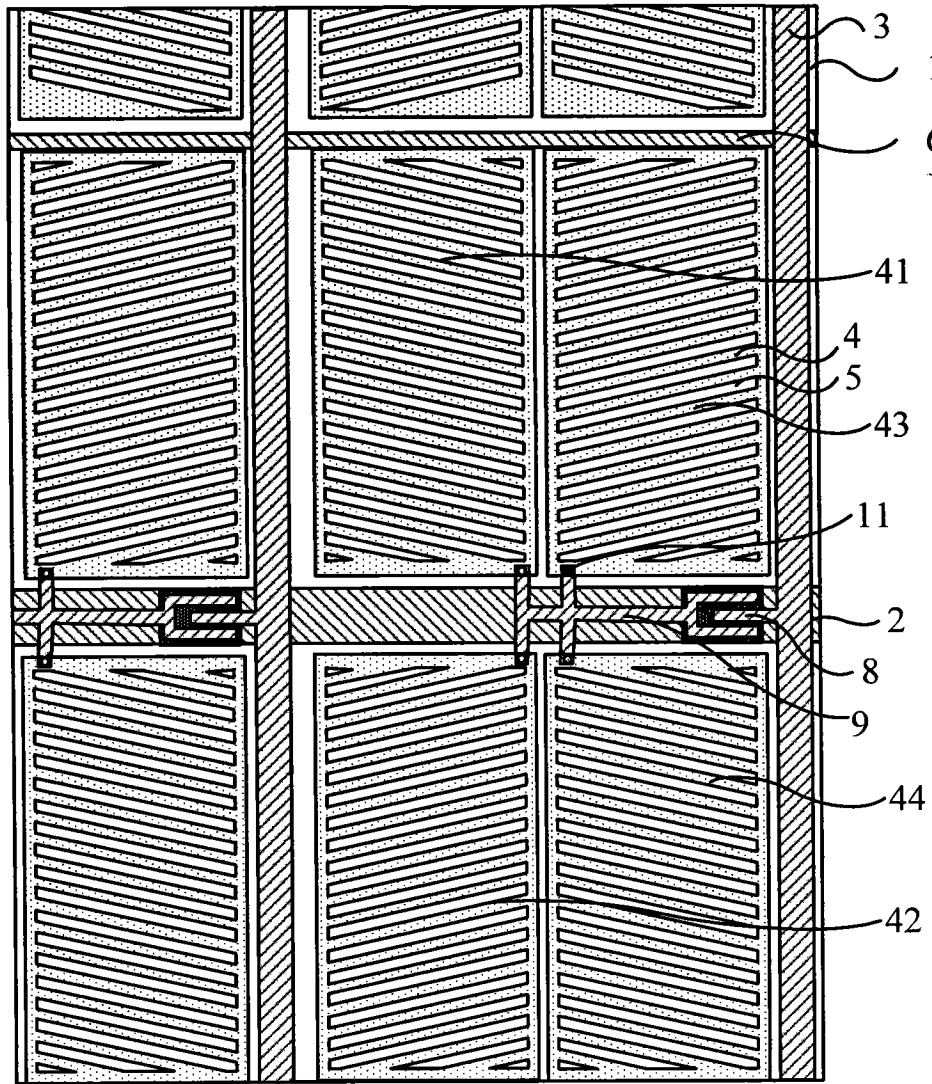


图 5

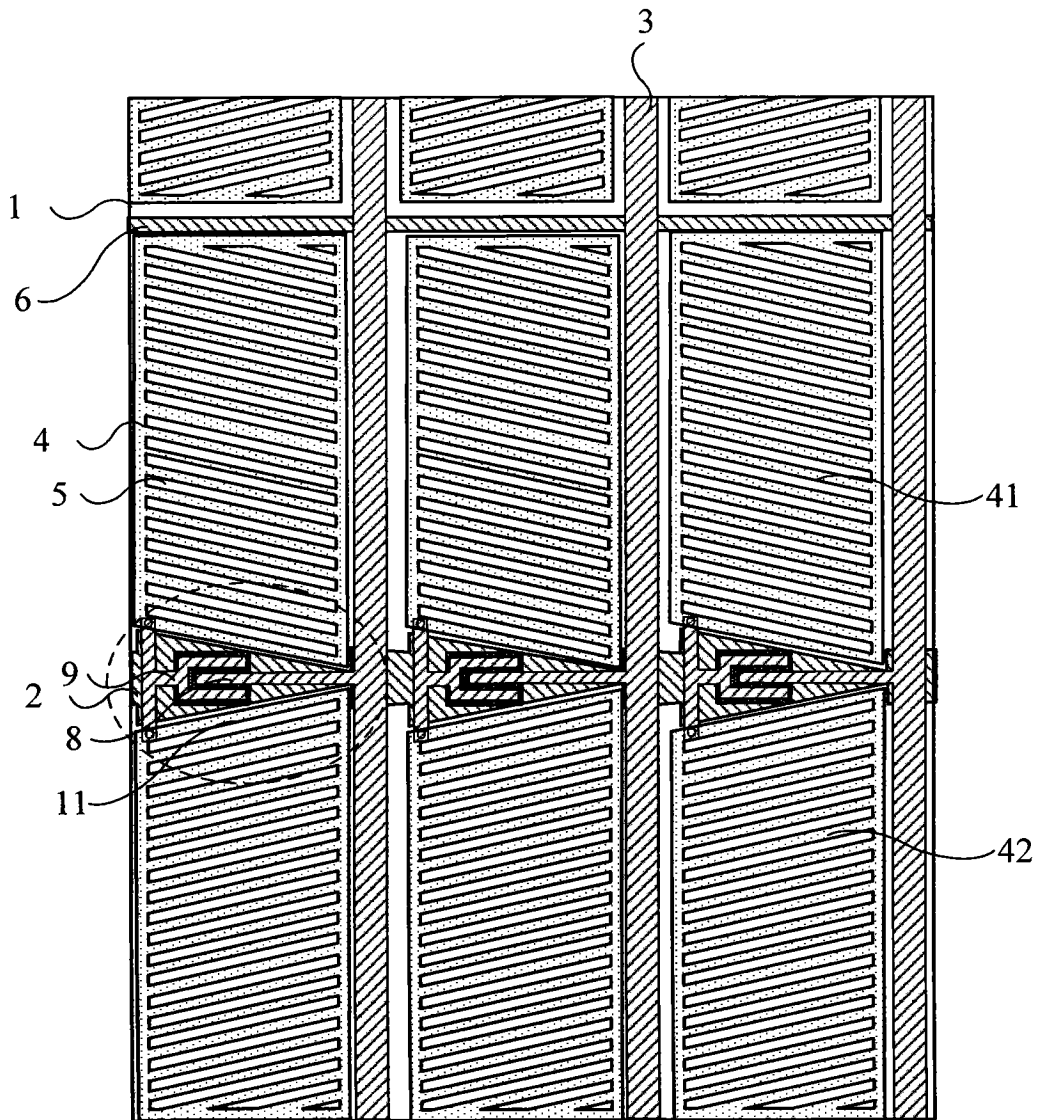


图 6A

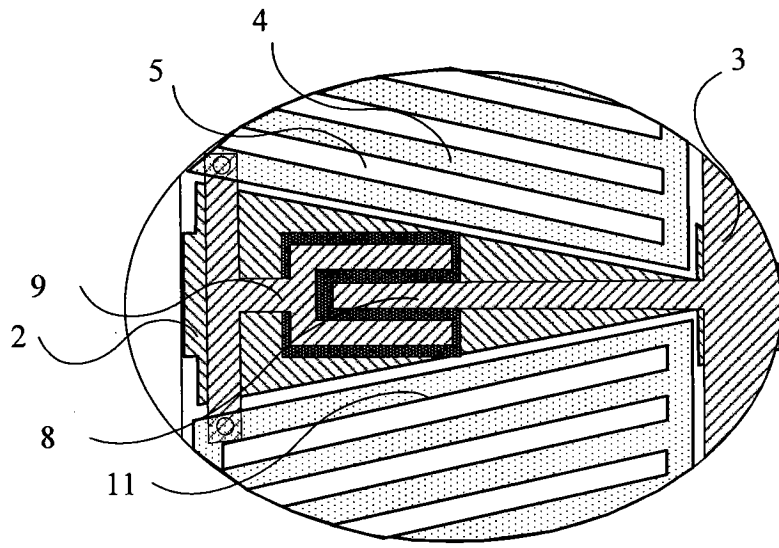


图 6B

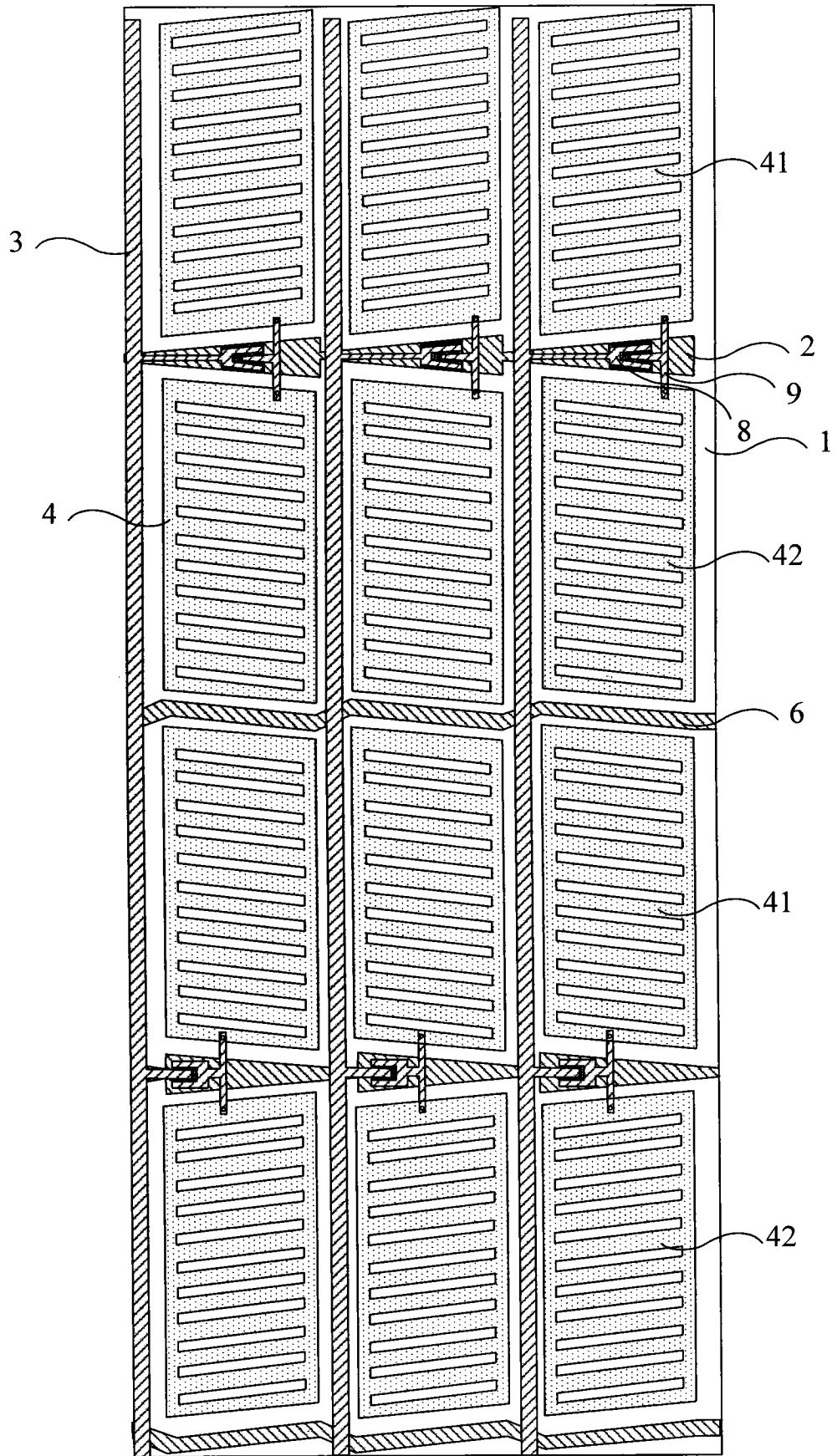


图 7



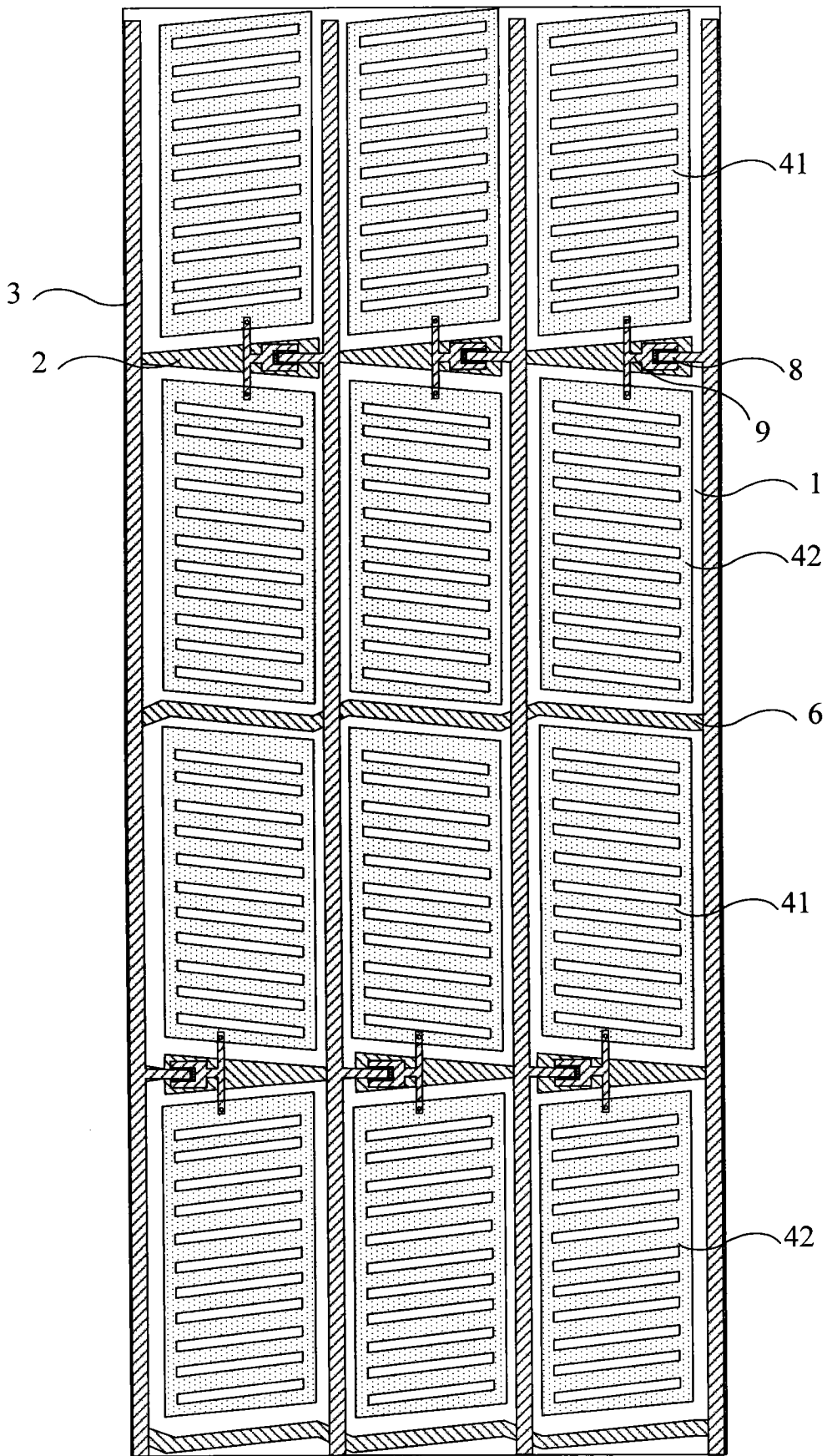


图 8

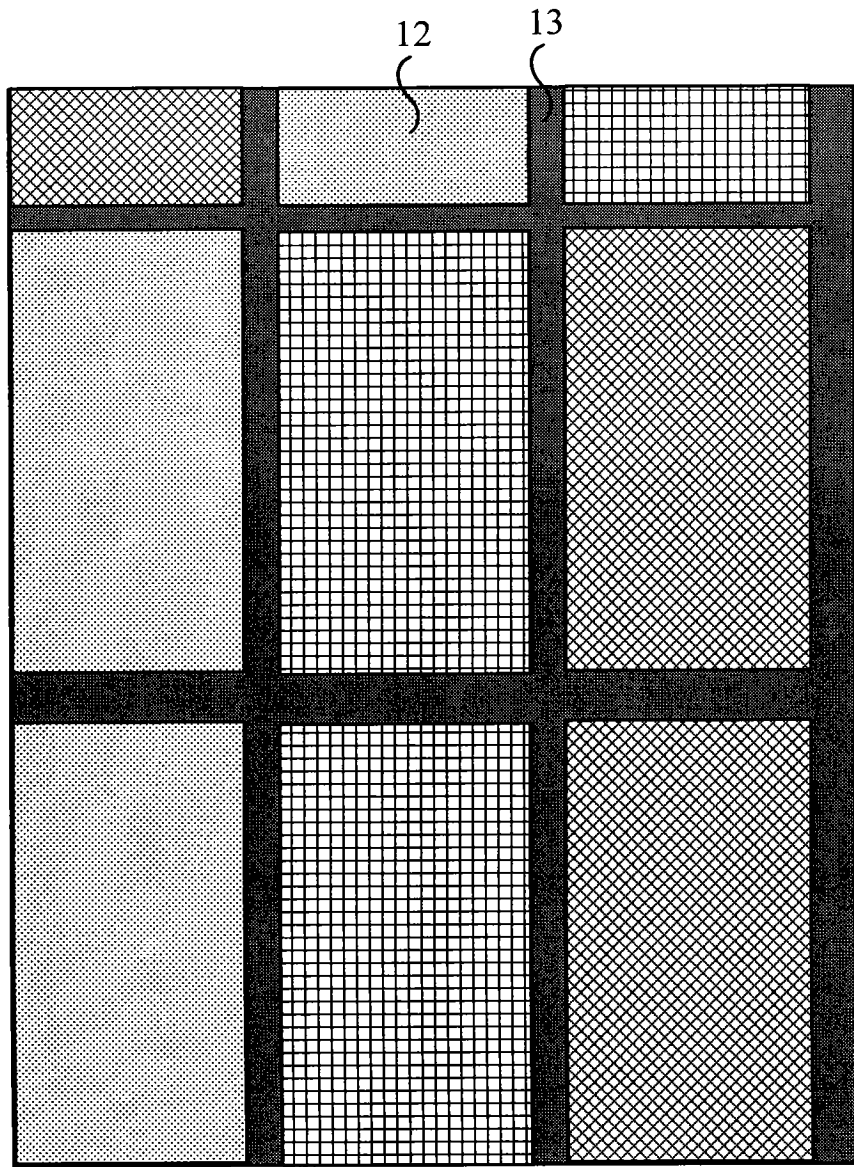


图 9