

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5767313号
(P5767313)

(45) 発行日 平成27年8月19日 (2015. 8. 19)

(24) 登録日 平成27年6月26日 (2015. 6. 26)

(51) Int. Cl.	F I				
HO 1 L 39/22 (2006. 01)	HO 1 L	39/22	Z A A B		
HO 1 L 29/66 (2006. 01)	HO 1 L	29/66	M		
HO 1 L 29/06 (2006. 01)	HO 1 L	29/06	6 O 1 L		

請求項の数 20 (全 11 頁)

(21) 出願番号	特願2013-503788 (P2013-503788)	(73) 特許権者	510028280
(86) (22) 出願日	平成23年3月29日 (2011. 3. 29)		ノースロップ グルムマン システムズ コーポレーション
(65) 公表番号	特表2013-526015 (P2013-526015A)		アメリカ合衆国 バージニア 22042 -4511, フォールズ チャーチ, フェアビュー パーク ドライブ 298 0
(43) 公表日	平成25年6月20日 (2013. 6. 20)	(74) 代理人	100078282
(86) 国際出願番号	PCT/US2011/030304		弁理士 山本 秀策
(87) 国際公開番号	W02011/126831	(74) 代理人	100113413
(87) 国際公開日	平成23年10月13日 (2011. 10. 13)		弁理士 森下 夏樹
審査請求日	平成24年11月16日 (2012. 11. 16)	(72) 発明者	ベセトスキー, アーロン エー. アメリカ合衆国 メリーランド 2105 4, キャンプリルズ, ヘザー ストー ン ドライブ 2442
(31) 優先権主張番号	12/754, 194		最終頁に続く
(32) 優先日	平成22年4月5日 (2010. 4. 5)		
(33) 優先権主張国	米国 (US)		

(54) 【発明の名称】 位相量子ビット

(57) 【特許請求の範囲】

【請求項 1】

位相量子ビットであって、
ジョセフソン接合と、

前記ジョセフソン接合に結合された分散要素であって、前記分散要素は、前記位相量子ビットの容量成分および誘導成分を提供する、分散要素とを備えている、位相量子ビット。

【請求項 2】

前記分散要素は、伝送ラインである、請求項 1 に記載の位相量子ビット。

【請求項 3】

前記伝送ラインは、共平面導波路、スロットライン導波路、ストリップライン導波路、およびマイクロストリップ導波路のうちの 1 つである、請求項 2 に記載の位相量子ビット。

【請求項 4】

前記分散要素の第 2 の端部に結合された分路インピーダンスをさらに備え、前記分散要素の第 1 の端部は、前記ジョセフソン接合に結合されている、請求項 1 に記載の位相量子ビット。

【請求項 5】

前記分路インピーダンスは、短絡である、請求項 4 に記載の位相量子ビット。

【請求項 6】

前記分路インピーダンスは、開路である、請求項 4 に記載の位相量子ビット。

【請求項 7】

前記分路インピーダンスは、キャパシタ、インダクタ、伝送ライン、および第 2 のジョセフソン接合のうちの少なくとも 1 つである、請求項 4 に記載の位相量子ビット。

【請求項 8】

前記位相量子ビットをバイアスするために前記分散要素に結合された制御回路と、前記位相量子ビットを読み出すために前記分散要素に結合された読み出し回路とをさらに備えている、請求項 1 に記載の位相量子ビット。

【請求項 9】

前記制御回路および/または前記読み出し回路は、無線周波数 (R F) 電流の大きさが ゼロ である場所において、前記分散要素に結合されている、請求項 8 に記載の位相量子ビット。

10

【請求項 10】

量子回路であって、
位相量子ビットであって、
ジョセフソン接合と、

前記ジョセフソン接合に結合された伝送ラインであって、前記伝送ラインは、前記位相量子ビットの容量成分および誘導成分を提供する、伝送ラインと、

前記伝送ラインの第 2 の端部に結合された分路インピーダンスであって、前記伝送ラインの第 1 の端部は、前記ジョセフソン接合に結合されている、分路インピーダンスと

20

を備えている、位相量子ビットと、
前記位相量子ビットをバイアスするために前記伝送ラインに結合された制御回路と、
前記位相量子ビットを読み出すために前記伝送ラインに結合された読み出し回路と
を備えている、量子回路。

【請求項 11】

前記伝送ラインは、共平面導波路、スロットライン導波路、ストリップライン導波路、およびマイクロストリップ導波路のうちの 1 つである、請求項 10 に記載の量子回路。

【請求項 12】

前記分路インピーダンスは、前記伝送ラインの第 2 の端部における短絡である、請求項 10 に記載の量子回路。

30

【請求項 13】

前記分路インピーダンスは、前記伝送ラインの第 1 の端部における開路である、請求項 10 に記載の量子回路。

【請求項 14】

前記分路インピーダンスは、キャパシタ、インダクタ、伝送ライン、および第 2 のジョセフソン接合のうちの少なくとも 1 つである、請求項 10 に記載の量子回路。

【請求項 15】

前記制御回路および前記読み出し回路は、無線周波数 (R F) 電流の大きさが ゼロ である場所において、前記伝送ラインに結合されている、請求項 10 に記載の量子回路。

【請求項 16】

40

位相量子ビットを形成する方法であって、
ジョセフソン接合を形成することと、
前記位相量子ビットの容量成分および誘導成分を提供する分散要素を形成することと、
前記分散要素の第 1 の端部を前記ジョセフソン接合に結合することと
を含む、方法。

【請求項 17】

前記分散要素を形成することは、短絡される前記分散要素の第 2 の端部を形成することを含む、請求項 16 に記載の方法。

【請求項 18】

前記分散要素の第 2 の端部に結合された分路インピーダンスを形成することをさらに含

50

み、前記分路インピーダンスは、開回路、キャパシタ、インダクタ、伝送ライン、および第2のジョセフソン接合のうちの少なくとも1つである、請求項16に記載の方法。

【請求項19】

前記ジョセフソン接合と前記分散要素との間に中間層を形成することと、前記ジョセフソン接合を前記分散要素に結合するために前記中間層を通して接点を形成することとをさらに含む、請求項16に記載の方法。

【請求項20】

前記位相量子ビットをバイアスするために、第1の場所に隣接して、前記分散要素に結合された制御回路を形成することと、

前記位相量子ビットを読み出すために、前記第1の場所に隣接して、前記分散要素に結合された読み出し回路を形成することと、

をさらに含み、前記第1の場所は、前記位相量子ビットの無線周波数(RF)電流の大きさがゼロである場所である、請求項16に記載の方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、概して、超電導体回路に関し、より具体的には、位相量子ビットに関する。

【背景技術】

【0002】

位相量子ビットは、本質的に、LC共振器であり、ジョセフソン接合を分路するインダクタから形成することができる。物理的ジョセフソン接合は、理想的ジョセフソン接合および分路キャパシタの2つの部分から成る。分路キャパシタは、ジョセフソン接合のキャパシタンスによって供給されることができ、インダクタンスは、インダクタと接合の動的インダクタンスの並列組み合わせによって供給されることができ、制御回路は、位相量子ビットに書き込むために採用され、読み出し回路は、位相量子ビットから読み出すために採用される。量子ビットのコヒーレンス時間は、共振回路の品質係数(Q)によって、部分的に決定される。制御および読み出し回路は、共振回路に結合されるので、回路に負荷をかけ、品質係数(Q)を低減させる。加えて、制御または読み出し回路内に存在するいかなる雑音も、共振回路に直接結合し、デコヒーレンスをもたらす。

20

【0003】

ジョセフソン接合と関連付けられた誘電損失から生じるデコヒーレンスを低減させるために、量子コンピューティングコミュニティ内で定評のある技法はジョセフソン接合の内部キャパシタンスをエキスポリシット外部キャパシタと置換することである。これは、実質的に、接合の臨界電流密度を増加させ、一定臨界電流を維持するためにその面積を縮小することによって達成することができる。その結果、接合の動的インダクタンスは、一定のままであるが、キャパシタンスは、実質的に低減される。消失キャパシタンスは、外部分路キャパシタで補われる。本技法は、損失の多い接合によって生じる不良性能を改善するが、制御および読み出し回路に結合することによって生じる不良性能を改善することにはならない。

30

40

【発明の概要】

【課題を解決するための手段】

【0004】

本発明の一側面では、位相量子ビットが提供される。位相量子ビットは、ジョセフソン接合と、ジョセフソン接合に結合された分散要素とを備え得る。分散要素は、位相量子ビットの容量成分および誘導成分を提供する。

【0005】

本発明の別の側面では、量子回路が提供される。量子回路は、ジョセフソン接合と、ジョセフソン接合に結合された伝送ラインとを備えている位相量子ビットと、位相量子ビットをバイアスするために伝送ラインに結合された制御回路と、位相量子ビットを読み出す

50

ために伝送ラインに結合された読み出し回路とを備えている。伝送ラインは、位相量子ビットの容量成分および誘導成分を提供する。分路インピーダンスは、伝送ラインの第2の端部に結合され、伝送ラインの第1の端部は、ジョセフソン接合に結合される。

【0006】

本発明のさらに別の側面では、位相量子ビットを形成する方法が提供される。方法は、ジョセフソン接合を形成することと、位相量子ビットの容量成分および誘導成分を提供する分散要素を形成することと、分散要素の第1の端部をジョセフソン接合に結合することを含む。

本明細書は、例えば、以下の項目も提供する。

(項目1)

位相量子ビットであって、

ジョセフソン接合と、

前記ジョセフソン接合に結合された分散要素であって、前記分散要素は、前記位相量子ビットの容量成分および誘導成分を提供する、分散要素と

を備えている、位相量子ビット。

(項目2)

前記分散要素は、伝送ラインである、項目1に記載の位相量子ビット。

(項目3)

前記伝送ラインは、共平面導波路、スロットライン導波路、ストリップライン導波路、およびマイクロストリップ導波路のうちの1つである、項目2に記載の位相量子ビット。

(項目4)

前記分散要素の第2の端部に結合された分路インピーダンスをさらに備え、前記分散要素の第1の端部は、前記ジョセフソン接合に結合されている、項目1に記載の位相量子ビット。

(項目5)

前記分路インピーダンスは、短絡である、項目4に記載の位相量子ビット。

(項目6)

前記分路インピーダンスは、開路である、項目4に記載の位相量子ビット。

(項目7)

前記分路インピーダンスは、キャパシタ、インダクタ、伝送ライン、および第2のジョセフソン接合のうちの少なくとも1つである、項目4に記載の位相量子ビット。

(項目8)

前記位相量子ビットをバイアスするために前記分散要素に結合された制御回路と、前記位相量子ビットを読み出すために前記分散要素に結合された読み出し回路とをさらに備えている、項目1に記載の位相量子ビット。

(項目9)

前記制御回路および/または前記読み出し回路は、無線周波数(RF)電流の大きさが約ゼロである場所において、前記分散要素に結合されている、項目8に記載の位相量子ビット。

(項目10)

量子回路であって、

位相量子ビットであって、

ジョセフソン接合と、

前記ジョセフソン接合に結合された伝送ラインであって、前記伝送ラインは、前記位相量子ビットの容量成分および誘導成分を提供する、伝送ラインと、

前記伝送ラインの第2の端部に結合された分路インピーダンスであって、前記伝送ラインの第1の端部は、前記ジョセフソン接合に結合されている、分路インピーダンスと

を備えている、位相量子ビットと、

前記位相量子ビットをバイアスするために前記伝送ラインに結合された制御回路と、

前記位相量子ビットを読み出すために前記伝送ラインに結合された読み出し回路と

10

20

30

40

50

を備えている、量子回路。

(項目 1 1)

前記伝送ラインは、共平面導波路、スロットライン導波路、ストリップライン導波路、およびマイクロストリップ導波路のうちの 1 つである、項目 1 0 に記載の量子回路。

(項目 1 2)

前記分路インピーダンスは、前記伝送ラインの第 2 の端部における短絡である、項目 1 0 に記載の量子回路。

(項目 1 3)

前記分路インピーダンスは、前記伝送ラインの第 1 の端部における開路である、項目 1 0 に記載の量子回路。

(項目 1 4)

前記分路インピーダンスは、キャパシタ、インダクタ、伝送ライン、および第 2 のジョセフソン接合のうちの少なくとも 1 つである、項目 1 0 に記載の量子回路。

(項目 1 5)

前記制御回路および前記読み出し回路は、無線周波数 (R F) 電流の大きさが約ゼロである場所において、前記伝送ラインに結合されている、項目 1 0 に記載の量子回路。

(項目 1 6)

位相量子ビットを形成する方法であって、
ジョセフソン接合を形成することと、
前記位相量子ビットの容量成分および誘導成分を提供する分散要素を形成することと、
前記分散要素の第 1 の端部を前記ジョセフソン接合に結合することと
を含む、方法。

(項目 1 7)

前記分散要素を形成することは、短絡される前記分散要素の第 2 の端部を形成することを含む、項目 1 6 に記載の方法。

(項目 1 8)

前記分散要素の第 2 の端部に結合された分路インピーダンスを形成することをさらに含み、前記分路インピーダンスは、開回路、キャパシタ、インダクタ、伝送ライン、および第 2 のジョセフソン接合のうちの少なくとも 1 つである、項目 1 6 に記載の方法。

(項目 1 9)

前記ジョセフソン接合と前記分散要素との間に中間層を形成することと、前記ジョセフソン接合を前記分散要素に結合するために前記中間層を通して接点を形成することとをさらに含み、項目 1 6 に記載の方法。

(項目 2 0)

前記位相量子ビットをバイアスするために、第 1 の場所に隣接して、前記分散要素に結合された制御回路を形成することと、
前記位相量子ビットを読み出すために、前記第 1 の場所に隣接して、前記分散要素に結合された読み出し回路を形成することと、
をさらに含み、前記第 1 の場所は、前記位相量子ビットの無線周波数 (R F) 電流の大きさが約ゼロである場所である、項目 1 6 に記載の方法。

【図面の簡単な説明】

【 0 0 0 7 】

【図 1】図 1 は、本発明のある側面による超電導体量子回路の概略図を例証する。

【図 2】図 2 は、本発明のある側面によるジョセフソン接合に結合された伝送ラインを採用する位相量子ビットのカットアウト部分を伴う上面図を例証する。

【図 3】図 3 は、本発明のある側面による図 2 の位相量子ビットのカットアウト部分を伴う断面図を例証する。

【図 4】図 4 は、本発明のある側面による制御および読み出し回路によって生じる雑音への感受性を低減するように構成される位相量子ビットの上面図を例証する。

【図 5】図 5 は、本発明のある側面による図 4 の伝送ラインの長さに沿って、かつその長

10

20

30

40

50

さと整列されたRF電圧振幅および電流振幅のプロットである。

【図6】図6は、本発明のある側面による位相量子ビットを形成するための方法の実施例を例証する。

【発明を実施するための形態】

【0008】

ジョセフソン接合に結合された分散要素を含む超電導体位相量子ビットが提供される。分散要素は、分路キャパシタおよび分路インダクタに取って代わることができる。位相量子ビットは、ジョセフソン接合を縮小し、接合の内部キャパシタンスを低減させる技法を採用することができるが、外部分路キャパシタを追加するのではなく、伝送ライン共振器等の分散要素が、位相量子ビットの必要キャパシタンスを提供するために採用される。伝送ラインの長さは、回路を完成するために必要とされる、消失容量成分および分路誘導成分の両方を供給する。分路インピーダンスは、分散要素に結合され、同調性の向上を提供すること、および/または位相量子ビットの品質係数(Q)を増加させることができる。位相量子ビットの品質係数(Q)の実用的定義は、共振器の中心周波数によって除算される、共振器の帯域幅として定義される。位相量子ビットの品質係数(Q)の教科書的定義は、2倍(1サイクルにおけるエネルギー損失によって除算される、共振器内に貯蔵されたエネルギー)として定義される。両定義が、本発明の側面に適用される。

【0009】

図1は、本発明のある側面による、超電導体量子回路10の概略図を例証する。超電導体量子回路10は、ジョセフソン接合12と並列に結合されるか、またはそれによって分路される分散要素14から形成される超電導位相量子ビット11を含む。ジョセフソン接合12は、ジョセフソン接合12の内部キャパシタンスを最小限にするように、サイズ減少されることができる。分散要素14は、共平面導波路、スロットライン導波路、ストリップライン導波路、マイクロストリップ導波路、あるいは他の種類の伝送ライン幾何学形状または複分散フィルタ等の伝送ラインであることができる。位相量子ビット11はまた、分散要素14に結合され、それと並列である、分路インピーダンス Z_s 16を含むことができる。本発明の一側面では、 Z_s は、短絡回路である。しかしながら、 Z_s は、開回路、インダクタ、キャパシタ、ジョセフソン接合、伝送ライン、またはそれらの組み合わせを含む、任意のリアクタンス性ネットワークであり得る。

【0010】

分路インピーダンスは、位相量子ビットの同調性および/または品質係数(Q)を増加させる。例えば、分路インピーダンスとしてのキャパシタの使用は、同調性を増加させるが、位相量子ビットのQを低下させる。分路インピーダンスとしてのインダクタの使用は、同調性を低下させるが、Qを増加させる一方、(例えば、異なる)別の伝送ラインの使用は、同調性を増加させ、かつ位相量子ビットのQを増加させる。

【0011】

超電導体量子回路10はまた、分散要素14に磁氣的に結合される、制御回路18を含む。制御回路18は、バイアス電流を位相量子ビット11に印加し、位相量子ビット11の周波数を同調し、その状態に設定する。超電導体量子回路10はまた、分散要素14に磁氣的に結合される読み出し回路20を含む。読み出し回路20は、位相量子ビット11の磁束状態を読み出し、位相量子ビット11が、光子を含むかどうか決定する。

【0012】

図2は、本発明のある側面による、ジョセフソン接合32に結合された伝送ライン34を採用する位相量子ビット30のカットアウト部分40を伴う上面図を例証する。カットアウト部分は、伝送ライン34の長さが、実質的に、伝送ライン34の幅より大きいことを例証するために採用され、さらに、伝送ライン34の第1の端部42および伝送ライン34の第2の端部44の図を提供する。例えば、伝送ラインの長さは、約5000マイクロン長であることができる一方、伝送ラインの幅は、約20マイクロン幅であることができる。伝送ライン34は、開路部分38を伴う、単一金属層を使用して、加工され、導波路34を形成することができる、共平面導波路34である。共平面導波路は、外部磁場への結

10

20

30

40

50

合に対して感受性を低くする磁場勾配計構成である。他の伝送ライン幾何学形状も、位相量子ビット 30 を形成するために採用することができることを理解されたい。伝送ライン 34 は、ジョセフソン接合 32 を分路する第 1 の端部 42 と、分路インピーダンスを提供するように短絡される第 2 の端部 44 とを伴う共振器を形成するために使用される。

【 0013 】

ジョセフソン接合 32 は、第 1 の層上に形成することができ、伝送ライン 34 は、第 2 の層上に形成される。中間層を通して延在する接点 36 は、伝導ライン 35 を介してジョセフソン接合 32 に結合し、および伝送ライン 34 の第 1 の端部 42 に結合する。第 2 の層が、第 1 の層の上に重層するか、または第 1 の層が、第 2 の層の上に重層することができる。ジョセフソン接合が 2 つの超電導層間に挟まれた誘電層から形成されるので、第 1 の層は、複数の層から形成されることができる。

10

【 0014 】

図 3 は、本発明のある側面による、図 2 の位相量子ビット 30 のカットアウト部分 50 を伴う断面図を例証する。位相量子ビット 30 は、基板層 52 を覆って形成される。中間層 54 は、基板層 52 に重層する。ジョセフソン接合 32 は、中間層 54 内に存在し、2 つの超電導層間に挟まれた誘電層から形成される。伝導ライン 35 は、ジョセフソン接合 32 から接点 36 まで延在し、接点 36 は、中間層 54 を通して、伝送ライン 34 を含む上層 56 まで延在する。種々の処理技法が、位相量子ビット 30 を形成するために採用され得る。

【 0015 】

20

例えば、薄い誘電層で分離された 2 つの超電導金属層から成る金属 - 絶縁体 - 金属 3 層が、基板を覆って堆積され、半分エッチングされ、ジョセフソン接合 32 を画定することができる。異なるマスクを採用して、3 層をエッチングし、伝導ライン 35 を画定することができ、絶縁層が、構造を覆って堆積され、中間層 54 を形成することができる。中間層 54 は、接点 36 およびジョセフソン接合 32 の上面を形成するようにエッチングされることができる。金属層 56 は、中間層 54 を覆って堆積され、接点 36 に結合された伝送ライン 34 の第 1 の端部を伴って、伝送ライン 34 を形成するようにエッチングされることができる。

【 0016 】

図 4 は、本発明のある側面による、制御および読み出し回路によって生じる雑音に対して、感受性を低減させるように構成される、位相量子ビット 70 の上面図を例証する。図 4 の位相量子ビット 70 は、図 2 の位相量子ビット 30 と類似するレイアウトを有し、共平面導波路の形態の開路部分 76 を伴う伝送ライン 74 は、ジョセフソン接合 72 を分路する第 1 の端部 78 と、短絡される第 2 の端部 80 とを伴う共振器を形成するために使用される。図 5 は、伝送ライン 74 の長さに沿って、かつその長さで整列された、RF 電圧振幅 94 および電流振幅 92 のプロット 90 である。第 2 の端部 80 は、短絡であるため、その最大限における電流を伴う電圧ノードである。ジョセフソン接合 72 を分路する第 1 の端部 78 は、ほとんど、電圧ノードであって、電流は、その最大値の約 85% まで上昇する。伝送ライン 74 の中央に向かって、第 1 の端部 78 から約 40% には、ゼロ RF 電流場所 86 (破線 96 参照) における電流ノードが存在し、そこでは、RF 電流、ひいては、RF 磁場は、ゼロまで降下する。読み出し回路 84 および制御回路 82 は、DC 磁場を生成および測定するように設計される。読み出し回路 84 および制御回路 82 をゼロ RF 電流場所 86 において誘導結合することによって、読み出し回路 84 および制御回路 82 は、RF 場に弱くのみ結合され、したがって、共振器の Q に負荷をかけない。加えて、読み出し回路 84 および制御回路 82 内のいかなる RF 雑音も、量子ビットにデコヒーレンスを生じさせることができないであろう。

30

40

【 0017 】

共振周波数は、図 4 の位相量子ビット内に印加された磁束に伴って、よりゆっくりと変動することを理解されたい。これは、量子ビットが、同調可能性が低くなり得ることを意味するという点において、不利点であるが、量子ビットが、デコヒーレンスを生じさせる

50

低周波数雑音結合に対して感受性が低くなるという点においては、利点である。

【0018】

前述の構造および機能特徴に照らして、本発明の種々の側面による方法論は、図6を参照して、より理解されるであろう。説明の簡潔性の目的のために、図6の方法論は、連続的に実行されるように図示および説明されるが、いくつかの側面は、本発明に従って、異なる順序において、および/または本明細書に図示および説明される他の側面と並行して、生じ得るため、本発明は、例証される順序によって限定されるものではないことを理解されたい。さらに、例証される特徴すべてが、本発明のある側面による方法論を実装するために必要とされ得るわけではない。

【0019】

図6は、本発明のある側面による、位相量子ビットを形成するための方法100の実施例を例証する。102では、伝導ラインに結合されるジョセフソン接合が、基板層を覆って形成される。104では、中間層が、ジョセフソン接合および伝導ラインを覆って形成される。中間層は、誘電層であることができる。106では、接点は、中間層を通して、伝導ラインへと形成され、ジョセフソン接合から中間層の上面への接点を提供する。108では、分散要素が、中間層に重層する第2の層上に形成され、分散要素の第1の端部は、接点によってジョセフソン接合に結合される。110では、分路インピーダンスが、分散要素の第2の端部に連結される。分路インピーダンスは、短絡回路、開回路、インダクタ、キャパシタ、ジョセフソン接合、伝送ライン、またはそれらの組み合わせを含む、任意のリアクタンス性ネットワークであることができる。

【0020】

前述は、本発明の実施例である。当然ながら、本発明を説明する目的のために、成分または方法論のあらゆる想定可能な組み合わせを説明することは不可能であるが、当業者は、多くのさらなる組み合わせおよび本発明の順列が可能であることを認識するであろう。故に、本発明は、添付の請求項を含む、本願の範囲内にある、すべてのそのような変更、修正、および変形例を包含するものと意図される。

10

20

【 図 1 】

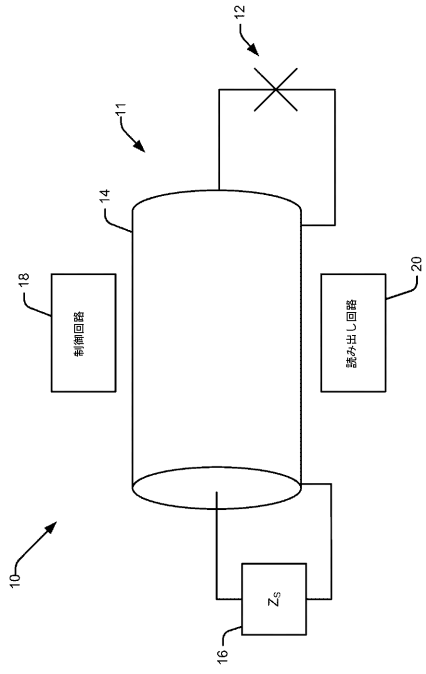


FIG. 1

【 図 2 】

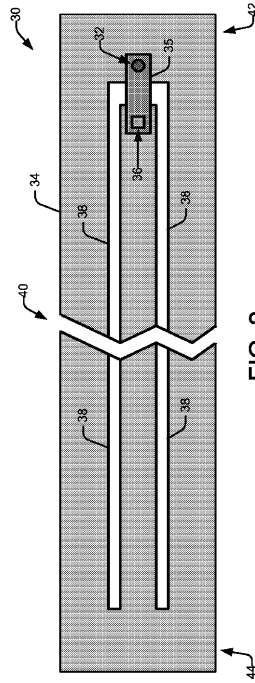


FIG. 2

【 図 3 】

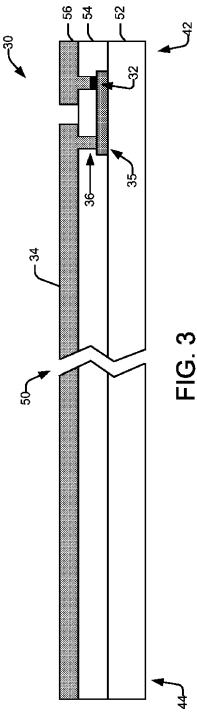


FIG. 3

【 図 4 】

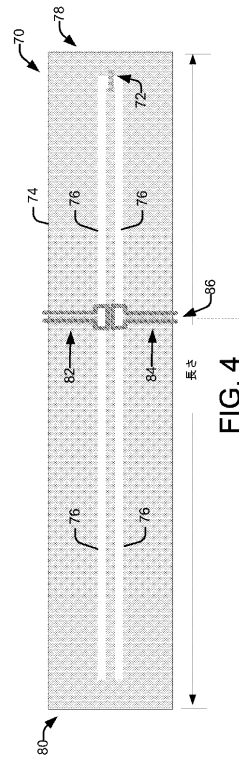
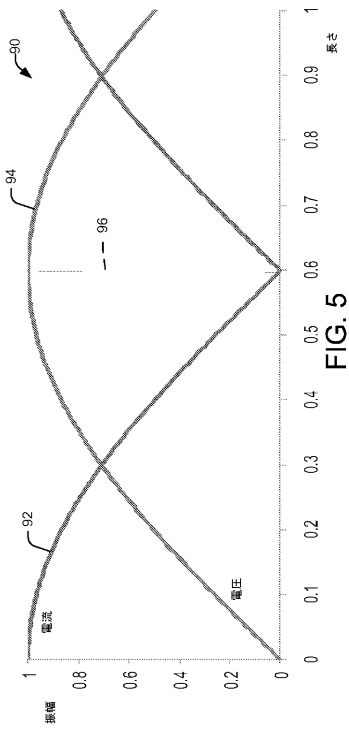


FIG. 4

【図5】



【図6】

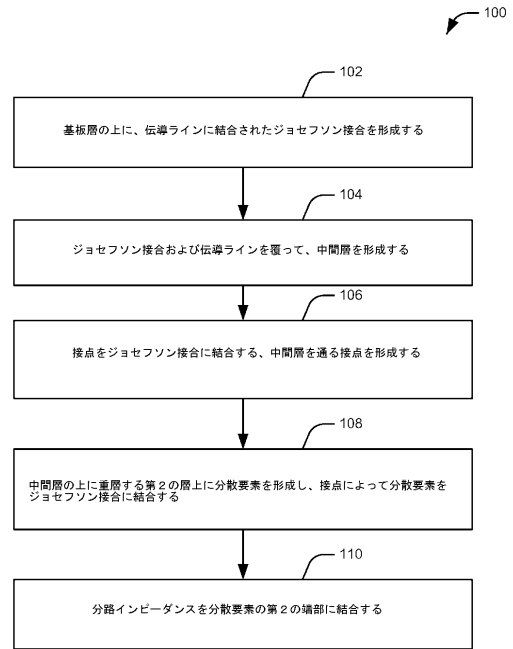


FIG. 6

フロントページの続き

(72)発明者 バウムガードナー, ジェイムス イー.
アメリカ合衆国 メリーランド 21113, オデントン, タクサス ドライブ 908,
アパートメント 302

(72)発明者 ルウイス, ルパート エム.
アメリカ合衆国 メリーランド 20723, ローレル, ウッドソング コート 9412

審査官 安田 雅彦

(56)参考文献 特開2008-108927(JP, A)
米国特許出願公開第2004/0173793(US, A1)
米国特許出願公開第2002/0188578(US, A1)
Mika A. Sillanpaa et al., Coherent quantum state storage and transfer between two phase qubits via a resonant cavity, Nature, 2007年 9月27日, Vol.449, p.438-442

(58)調査した分野(Int.Cl., DB名)
H01L 39/22
H01P 3/08