



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 102 40 730 B4 2007.11.29**

(12)

Patentschrift

(21) Aktenzeichen: **102 40 730.4**
 (22) Anmeldetag: **02.09.2002**
 (43) Offenlegungstag: **12.06.2003**
 (45) Veröffentlichungstag
 der Patenterteilung: **29.11.2007**

(51) Int Cl.⁸: **G11C 5/00 (2006.01)**

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 2 Patentkostengesetz).

(30) Unionspriorität:
2001-0055463 10.09.2001 KR

(72) Erfinder:
**Ko, Ki-hyun, Suwon, Kyungki, KR; Kim,
 Kwang-seop, Suwon, Kyungki, KR**

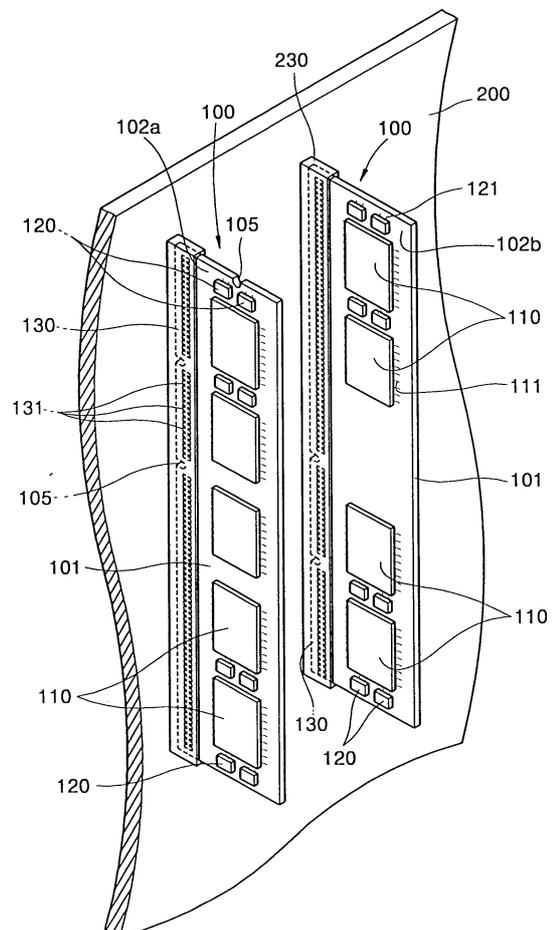
(73) Patentinhaber:
**Samsung Electronics Co., Ltd., Suwon, Kyonggi,
 KR**

(56) Für die Beurteilung der Patentfähigkeit in Betracht
 gezogene Druckschriften:
US 61 15 278 A

(74) Vertreter:
**Patentanwälte Ruff, Wilhelm, Beier, Dauster &
 Partner, 70174 Stuttgart**

(54) Bezeichnung: **Leiterplatte, Speichermodul und Herstellungsverfahren**

(57) Hauptanspruch: Leiterplatte für ein Speichermodul mit
 – einem Leiterplattenpanel (101) mit zwei Längskanten und zwei lateralen Kanten,
 – einer Mehrzahl von Speicherchip-Kontaktstellengruppen (115), die jeweils mehrere Kontaktstellen zur Kontaktierung von auf beiden Seiten des Panels an entsprechenden Speicherchipplätzen anzuordnenden Speicherchips (110) beinhalten, wobei die Speicherchipplätze zu den Leiterplattenpanel-Längskanten parallele Längskanten und zu den lateralen Kanten des Leiterplattenpanels parallele laterale Kanten beinhalten,
 – einer Mehrzahl von Verbindern (130), die entlang der Längskanten des Panels angeordnet sind, wobei die Verbindere so konfiguriert sind, dass sie die Speicherchip-Kontaktstellengruppen mit einem externen Bauelement elektrisch verbinden, und
 – einer Mehrzahl von Dämpfungschip-Kontaktstellengruppen (117) zur Kontaktierung von eingebauten Dämpfungschips (120), wobei die Dämpfungschip-Kontaktstellengruppen so konfiguriert sind, dass sie eine elektrische Verbindung zu den Verbindern herstellen und Signalrauschen dämpfen,
 dadurch gekennzeichnet, dass
 – die Dämpfungschip-Kontaktstellengruppen (117) sämtlich benachbart zu lateralen Kanten der Speicherchipplätze, die zu den lateralen Kanten des Leiterplattenpanels (101) parallel...



Beschreibung

[0001] Die Erfindung bezieht sich auf eine Leiterplatte (PCB) nach dem Oberbegriff des Anspruchs 1, auf ein Speichermodul mit einer Leiterplatte und auf ein Verfahren zur Herstellung eines Speichermoduls.

[0002] Ein herkömmliches Speichermodul, das für eine Installation in einem Personalcomputer (PC), einem Systemserver oder einem Kommunikationsverbindungssystem konfiguriert ist, beinhaltet typischerweise eine chipexterne Leiterplatte, die mit einem integrierten Speicherschaltkreis (IC) bestückt ist. Das Speichermodul beinhaltet des Weiteren typischerweise einen Verbinder, um das Speichermodul mit einem externen Bauelement zu verbinden. Der Verbinder tauscht ein elektrisches Datenanfragesignal (DQ) mit dem externen Bauelement aus, um Daten von dem Speicherchip zu lesen und Daten auf ihm aufzuzeichnen.

[0003] Ohne einen Dämpfungswiderstand zwischen einem synchronen DRAM (SDRAM) und einer kantenseitigen Anschlussstelle kann eine Signalreflexion (wie ein Überspringen oder ein Unterschwingen des DQ-Signals) auftreten. Daher ist im Allgemeinen in dem Speichermodul ein Dämpfungschip enthalten, der ein Über-/Unterschwingen verhindern kann.

[0004] Die [Fig. 5](#) und [Fig. 6](#) zeigen schematisch ein herkömmliches Speichermodul. Wie in den [Fig. 5](#) und [Fig. 6](#) gezeigt, beinhaltet ein herkömmliches Speichermodul eine rechteckige, panelartige PCB **1100** mit einer Länge, die größer als ihre Höhe ist. Speicherchips **1110** sind in einer einzigen Linie entlang der Länge der PCB **1100** angeordnet, und Verbinder **1130** sind entlang einer unteren Kante der PCB **1100** ausgebildet. Dämpfungschips **1120** sind zwischen den Verbindern **1130** und den Speicherchips **1110** angeordnet, um ein Über-/Unterschwingen des DQ(Dateneingangs-/Datenausgangs)-Signals zu verhindern. Diese Speichermodulkonfiguration erhöht die Speicherkapazität des Systems, beschränkt jedoch die Fähigkeit, die Abmessung des Speichermoduls zu reduzieren, um kleinere Systemausführungen zu ermöglichen. Da insbesondere die Dämpfungschips **1120** zwischen den Speicherchips **1110** und den Verbindern **1130** positioniert sind, gibt es eine Begrenzung für das Maß, um das die Höhe des Speichermoduls reduziert werden kann, und daher für die Reduktion der Abmessung des Bauelements, in welches das Speichermodul eingesetzt werden soll.

[0005] In der Patentschrift US 6.115.278 ist ein Speichermodul mit einer Leiterplatte gemäß dem Oberbegriff des Anspruchs 1 offenbart, wobei dort Dämpfungschips in Form von entsprechenden Widerstands-/Kondensatorkonfigurationen hauptsächlich benachbart zu der den Verbindern entgegenge-

setzten Längsseite der Speicherchips, aber auch zwischen je einem letzten Speicherchip und der benachbarten lateralen Kante des Leiterplattenpanels sowie in einem chipfreien Mittenbereich angeordnet sind, der außerdem zur Aufnahme eines Adress-/Steuerpuffers dient und auf dessen beiden Seiten die Speicherchips in zwei Gruppen aufgeteilt angeordnet sind.

[0006] Der Erfindung liegt als technisches Problem die Bereitstellung einer Leiterplatte der eingangs genannten Art, eines entsprechenden Speichermoduls und eines Herstellungsverfahrens für ein solches zugrunde, mit denen sich die vorstehend beschriebenen Schwierigkeiten ganz oder teilweise beheben lassen und die insbesondere eine Speichermodulkonfiguration mit einer PCB reduzierter Abmessung ermöglichen, um eine Implementierung in ein kleineres System zu erlauben, während die gleiche oder eine vergrößerte Speicherkapazität erzielt wird.

[0007] Die Erfindung löst dieses Problem durch die Bereitstellung einer Leiterplatte mit den Merkmalen des Anspruchs 1, eines Speichermoduls mit den Merkmalen des Anspruchs 9 und eines Speichermodul-Herstellungsverfahrens mit den Merkmalen des Anspruchs 20.

[0008] Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

[0009] Die PCB gemäß der Erfindung ist vorzugsweise eine rechteckige, panelartige PCB mit einer Länge, die größer als deren Höhe ist. Kontaktstellen, die zu den in den Speicherchips ausgebildeten Leiterbahnen gehören, sind vorzugsweise auf einer Seite der PCB angeordnet. Mehrere Speicherchips, jeweils mit mehreren Leiterbahnen, sind auf der Vorder- und/oder der Rückseite der PCB angeordnet. Verbinder sind entlang einer Kante der PCB ausgebildet, um die Speicherchips mit einem externen Bauelement elektrisch zu verbinden. Dämpfungschips sind zwischen den Speicherchips angeordnet, um die Verbinder mit den Speicherchips elektrisch zu verbinden und die elektrischen Signale zu dämpfen.

[0010] Die Speicherchips sind vorzugsweise rechteckige, doppelseitige Speicherchips mit mehreren Leiterbahnen, die entlang beider Längskanten ausgebildet sind. Die Leiterbahnen sind vorzugsweise in regelmäßigen Intervallen in einer einzigen Linie entlang der Länge der PCB angeordnet. Im Fall eines dynamischen Speichers mit wahlfreiem Zugriff (DRAM) können verschiedene Typen von Speicherchips verwendet werden. Es kann auch ein synchrones DRAM (SDRAM) verwendet werden.

[0011] Die entlang einer Unterkante der PCB ausgebildeten Verbinder beinhalten vorzugsweise mehrere Verbindungskontaktstellen, die so ausgelegt

sind, dass sie mit den Leiterbahnen der Speicherchips elektrisch verbunden sind. Die Verbindungskontaktstellen sind in regelmäßigen Intervallen in einer einzigen Linie entlang der Länge der Verbinder angeordnet. Da die Verbindungskontaktstellen aus dünnen Metallplättchen mit hoher Leitfähigkeit bestehen, können sie außerdem ungedämpfte elektrische Signale ohne Rauschen übertragen.

[0012] In einem Dämpfungsbaulement ist vorzugsweise ein Dämpfungsschaltkreis vorgesehen, der wenigstens einen Widerstand beinhaltet, um das Über-/Unterschwingen zu verhindern, das durch den Signalaustausch zwischen den Speicherchips und dem externen Bauelement verursacht werden kann. Am bevorzugtesten wird ein Vierfeldregister mit vier Widerständen in der Schaltkreisconfiguration verwendet. Zwei Dämpfungschips, welche die Dämpfungsschaltkreise beinhalten, sind vorzugsweise entlang der Speicherchips in einer Linie parallel zu den lateralen Kanten der PCB angeordnet, um weniger Raum einzunehmen.

[0013] Wie vorstehend beschrieben, kann in einem Speichermodul, das gemäß der bevorzugten Ausführungsform der Erfindung aufgebaut ist, die PCB mit einer geringeren Höhe gefertigt werden, da zwei Dämpfungsschaltkreise entlang der Speicherchips angeordnet sind, und die Abmessung der PCB für das Speichermodul kann daher effektiv reduziert werden. Demzufolge können Bauelemente mit Speichermodulen kompakter hergestellt werden.

[0014] Die PCB, die zur Fertigung des vorstehend beschriebenen Speichermoduls verwendet wird, beinhaltet vorzugsweise eine rechteckige, panelartige PCB. Mehrere Speicherchip-Kontaktstellengruppen, die aus mehreren Kontaktstellen entsprechend den mehreren Speicherchips bestehen, sind auf beiden Seiten der PCB angeordnet. Jeder der Speicherchips beinhaltet mehrere Leiterbahnen. Verbinder sind entlang einer Kante der PCB ausgebildet, um die Speicherchip-Kontaktstellengruppen mit einem externen Bauelement elektrisch zu verbinden. Mehrere Dämpfungschip-Kontaktstellengruppen, die jeweils eingebaute Dämpfungschips aufweisen, sind entlang der Speicherchip-Kontaktstellengruppen angeordnet, um die Verbinder elektrisch zu verbinden und das Signalauschen zu dämpfen.

[0015] Die mehreren Speicherchip-Kontaktstellengruppen sind in regelmäßigen Intervallen in einer einzigen Linie entlang der Länge der PCB angeordnet. Außerdem beinhaltet jede Speicherchip-Kontaktstellengruppe mehrere Kontaktstellen, die zu den Leiterbahnen der Speicherchips ausgerichtet sind. Die Speicherchip-Kontaktstellengruppen sind derart angeordnet, dass sich Seiten der Speicherchips, wo Leiterbahnen ausgebildet sind, parallel zu der Längskante der PCB befinden.

[0016] In dem Verbinder sind mehrere Verbindungskontaktstellen mit den Speicherchip-Kontaktstellen elektrisch verbunden. Die Verbindungskontaktstellen sind in regelmäßigen Intervallen entlang der Längskante des Verbinders angeordnet und aus dünnen Metallplättchen aufgebaut, die dafür ausgelegt sind, einen Austausch elektrischer Signale ohne Widerstand zu unterstützen. Zwei Dämpfungschip-Kontaktstellengruppen sind benachbart zu jeder der benachbarten Speicherchip-Kontaktstellengruppen positioniert. Die Dämpfungschips sind in einer Linie parallel zu den lateralen Kanten der PCB angeordnet. Die Höhe der Längskante der PCB kann daher reduziert werden.

[0017] Vorteilhafte, nachfolgend beschriebene Ausführungsformen der Erfindung sowie die zu deren besserem Verständnis erläuterten herkömmlichen Ausführungsbeispiele sind in den Zeichnungen dargestellt, in denen zeigen:

[0018] [Fig. 1](#) eine perspektivische Draufsicht auf ein Speichermodul, das erfindungsgemäß aufgebaut ist,

[0019] [Fig. 2A](#) und [Fig. 2B](#) Draufsichten, die eine Vorderseite beziehungsweise eine Rückseite des Speichermoduls von [Fig. 1](#) zeigen,

[0020] [Fig. 3](#) ein Blockschaltbild einer Leiterplatte (PCB) für das Speichermodul von [Fig. 1](#),

[0021] [Fig. 4A](#) und [Fig. 4B](#) Draufsichten, die eine Vorderseite beziehungsweise eine Rückseite der PCB für das Speichermodul von [Fig. 1](#) darstellen, und

[0022] [Fig. 5](#) und [Fig. 6](#) Draufsichten, die eine Speichermodulanordnung gemäß dem Stand der Technik zeigen.

[0023] [Fig. 1](#) ist eine perspektivische Draufsicht auf ein Rechnerbauelement **200**, das mit Speichermodulen **100** versehen ist, die erfindungsgemäß aufgebaut sind. Um beide Seiten des Speichermoduls **100** darzustellen, ist eine Vorderseite **102a** des Speichermoduls **100** auf der linken Seite gezeigt, und eine Rückseite **102b** eines gleichartigen, benachbarten Speichermoduls **100** ist auf der rechten Seite gezeigt.

[0024] Bezugnehmend auf [Fig. 1](#) beinhaltet das Speichermodul **100**, das erfindungsgemäß aufgebaut ist, eine rechteckige, panelartige Leiterplatte (PCB) **101**. Mehrere Speicherchips **110** sind entlang der Länge der PCB **101** angeordnet. Jeder Speicherchip beinhaltet mehrere Leiterbahnen **111**. Verbinder **130**, die entlang einer Kante der PCB **101** ausgebildet sind, sind physisch auf dem externen Rechnerbauelement **200** getragen und kommunizieren elektrisch mit den Speicherchips **110**. Spezieller übertra-

gen die Speicherchips **110** durch die Verbinder **130** elektrische Signale zu dem externen Bauelement **200** und empfangen elektrische Signale von diesem. Dämpfungschips **120** sind benachbart zu den Speicherchips **110** angeordnet und so ausgelegt, dass sie ein durch externes Rauschen verursachtes Überschwingen und Unterschwingen der elektrischen Signale zwischen den Verbindern **130** und den Speicherchips **110** eliminieren.

[0025] Die [Fig. 2A](#) und [Fig. 2B](#) sind Draufsichten auf das Speichermodul **100** von [Fig. 1](#). [Fig. 2A](#) zeigt eine Vorderseite **102a** des Speichermoduls **100**, während [Fig. 2B](#) eine Rückseite **102b** desselben zeigt. Bezugnehmend auf die [Fig. 2A](#) und [Fig. 2B](#) besteht das Speichermodul **100** jeweils vorzugsweise aus einer rechteckigen, panelartigen PCB **201** mit darauf ausgebildeten gedruckten Schaltkreisen. Die gedruckten Schaltkreise beinhalten Metalldrahtleitungen, die innerhalb der PCB **101** angeordnet sind, um eine Mehrzahl von auf der PCB **101** angeordneten Speicherchips **110** elektrisch miteinander zu verbinden.

[0026] Flüchtige Speicherbauelemente, wie synchrone dynamische Speicher mit wahlfreiem Zugriff (SDRAMs) können zum Beispiel als die Speicherchips **110** verwendet werden. Die mehreren Speicherchips **110** sind vorzugsweise rechteckige, panelartige Chips, deren Längskante länger als eine laterale Kante bzw. Querkante desselben ist. Die Speicherchips **110** können auf beiden Seiten **102a**, **102b** der PCB **101** entlang ihrer Länge angeordnet sein. Mehrere Leiterbahnen **111** stehen in regelmäßigen Intervallen von den Längskanten jedes Speicherchips **110** vor. Die Längskanten der Speicherchips **110** sind vorzugsweise parallel zu der Längskante der PCB **101** angeordnet. Die Leiterbahnen **111** sind mit Verbindungskontaktstellen **131** der Verbinder **130** durch die in der PCB **101** angeordneten Metalldrahtleitungen verbunden.

[0027] Jedes Speichermodul **100** beinhaltet vorzugsweise insgesamt neun Speicherchips **110**, wobei fünf Speicherchips **110** auf der Vorderseite **102a** der PCB **101** angeordnet sind und vier Speicherchips **110** auf der Rückseite **102b** der PCB **101** angeordnet sind. Die Anzahl der Speicherchips **110** auf der PCB **101** kann in Abhängigkeit von der notwendigen Speicherkapazität für das System eingestellt werden, in dem das Speichermodul **100** zu verwenden ist.

[0028] Die Verbinder **130** sind vorzugsweise in einer gürtelartigen Weise auf der Oberfläche der PCB **101** in einer geringen Distanz zu der unteren Längskante angeordnet. In den Verbindern **130** sind Verbindungskontaktstellen **131** mit Metalldrahtleitungen auf der Innenseite der PCB **101** elektrisch verbunden, die ihrerseits mit den Drahtleitungen der gedruckten Schaltkreise der PCB **101** verbunden sind. Außer-

dem beziehend auf [Fig. 1](#) bestehen die Verbindungskontaktstellen **131** aus hoch leitfähigen Metallen, die elektrische Signale zwischen dem externen Bauelement **200** und den Speicherchips **110** gleichmäßig übertragen können. Die Verbinder **130** beinhalten mehrere Antideformationsvertiefungen **105**, die in regelmäßigen Intervallen entlang der Länge der Verbinder **130** angeordnet sind, um eine Deformation der PCB **101** zu verhindern. Die Verbinder **130** entsprechen den Verbindern **230** des externen Bauelements **200**, um Daten durch Übertragen/Empfangen von Signalen zu/von den Speicherchips (z.B. SDRAM) **110** auszutauschen und um das Speichermodul **100** physisch fest auf dem externen Bauelement **200** zu tragen.

[0029] Um Rauschen zu eliminieren, das vom Austausch elektrischer Signale zwischen den Speicherchips **110** und dem externen Bauelement **200** verursacht werden kann, und um die Signalauflösung zu steigern, sind außerdem Dämpfungschips **120** in horizontal orientierten Paaren benachbart zu den Speicherchips **110** angeordnet. Spezieller sind die zwei Dämpfungschips **120** in jedem Paar vorzugsweise in einer Linie parallel zu den lateralen Kanten der PCB **101** angeordnet. Längskanten der Dämpfungschips **120** sind ebenfalls bevorzugt parallel zu den lateralen Kanten der PCB **101** angeordnet. Die Dämpfungschips **120** sind vorzugsweise Vierfeld-Registerchips, die mehrere Widerstandselemente aufweisen. Die Dämpfungschips **120** übertragen die Signale von dem externen Bauelement **200** zu den Speicherchips **110** ohne Überschwingen der Signale.

[0030] Mehrere Leiterbahnen **121** sind auf jeder der Längskanten der Dämpfungschips **120** ausgebildet. Die mehreren Leiterbahnen **121** sind mit Leiterbahnen **111** der Speicherchips **110** verbunden. Die Leiterbahnen **111** der Speicherchips **110** sind mit Verbindungsanschlüssen **131**, die in den Verbindern **130** ausgebildet sind, durch interne Metalldrahtleitungen der gedruckten Schaltkreise der PCB **101** elektrisch verbunden, um Eingangs-/Ausgangssignale mit dem externen Bauelement **200** auszutauschen. Durch Anordnen von Dämpfungschips **120** benachbart zu lateralen Kanten der Speicherchips **110** kann die Höhe der PCB **101** drastisch reduziert werden, und die Abmessung des Speichermoduls kann dadurch reduziert werden.

[0031] [Fig. 3](#) ist ein Blockdiagramm, das eine elektrische Kommunikation zwischen Komponenten des Speichermoduls **100** der [Fig. 2A](#) und [Fig. 2B](#) darstellt. Bezugnehmend auf die [Fig. 1](#), [Fig. 2A](#), [Fig. 2B](#) und [Fig. 3](#) wird, wenn ein elektrisches Signal von dem externen Bauelement **200** über den Verbindungsanschluss **131** des Verbinders **130** zu der PCB **101** übertragen wird, das Eingangssignal zu dem Dämpfungschip **120** übertragen. Der Dämpfungschip **120** dämpft elektrisches Signalrauschen heraus, um

lediglich das reale Signal zu der Eingangsleitung des Speicherchips **110** mittels Filtern durchzulassen. In Abhängigkeit von dem zu dem Speicherchip **110** übertragenen Signal können Daten von dem externen Bauelement **200** gesendet und im Inneren des Speicherchips **110** gesichert werden, oder es können Daten, die in dem Speicherchip **110** gesichert sind, in ein elektrisches Ausgangssignal gewandelt und über eine Ausgangsleitung des Speicherchips **110** zu dem Dämpfungschip **120** übertragen werden. Das Ausgangssignal wird vom Dämpfungschip **120** durch den Verbinder **130** zu dem externen Bauelement **200** übertragen. In dieser Ausführungsform können das externe Bauelement **200** und der Speicherchip **110** ohne irgendein Rauschen kommunizieren, indem Daten gleichmäßig über den Dämpfungschip **120** ausgetauscht werden.

[0032] In einem Speichermodul **100**, das gemäß einer bevorzugten Ausführungsform der Erfindung konfiguriert ist, kann der Abstand zwischen dem Verbinder **130** und dem Speicherchip **110** reduziert werden, da Dämpfungschips **120** benachbart zu den Speicherchips **110** angeordnet sind. Die Höhe der PCB für das Speichermodul **100** kann daher verringert werden. Die Gesamthöhe des Speichermoduls **100** kann beispielsweise so reduziert werden, dass es in Bauelemente der nächsten Generation mit einer Abmessung von 900mm oder weniger passt.

[0033] Die [Fig. 4a](#) und [Fig. 4B](#) sind Draufsichten, die eine Vorderseite **102a** und eine Rückseite **102b** der PCB **101** für das Speichermodul gemäß einem weiteren Aspekt der Erfindung darstellen. Bezugnehmend auf die [Fig. 1](#), [Fig. 4A](#) und [Fig. 4B](#) beinhaltet ein Speichermodul **100** vorzugsweise eine rechteckige, panelartige PCB **101** mit mehreren Speicherchip-Kontaktstellengruppen **115**, die aus mehreren Kontaktstellen **115a** bestehen. Die Chip-Kontaktstellengruppen **115** entsprechen der Mehrzahl von Speicherchips **110**, die auf beiden Seiten der PCB **101** angeordnet sind. Verbinder **130** sind entlang einer Kante der PCB **101** ausgebildet, um die Speicherchip-Kontaktstellengruppen **115** mit dem externen Bauelement **200** elektrisch zu verbinden. Mehrere Dämpfungschip-Kontaktstellengruppen **117** mit eingebauten Dämpfungschips sind zwischen den Speicherchip-Kontaktstellengruppen **115** angeordnet und mit den Verbindern **130** elektrisch verbunden, um Signalrauschen zu dämpfen.

[0034] Die Speicherchip-Kontaktstellengruppen **115** sind in regelmäßigen Intervallen in einer einzelnen Linie entlang der Länge der PCB **101** angeordnet. Außerdem sind die mehreren Kontaktstellen **115a** jeder Speicherchip-Kontaktstellengruppe **115** bezüglich der Leiterbahnen **111** eines entsprechenden Speicherchips **110** auf der PCB **101** ausgerichtet. Mit anderen Worten sind mehrere Kontaktstellen **115a** benachbart zu den Längskanten eines entsprechenden

Speicherchips **110** angeordnet, um eine Speicherchip-Kontaktstellengruppe **115** zu bilden. Die Speicherchip-Kontaktstellengruppen **115** sind daher vorzugsweise in Linien angeordnet, die parallel zu der Längskante der PCB **101** verlaufen. Mehrere Verbindungskontaktstellen **131** des Verbinders **130** sind mit den Speicherchip-Kontaktstellen **115a** elektrisch verbunden. Die Verbindungskontaktstellen **131** bestehen vorzugsweise aus dünnem Metall und sind in regelmäßigen Intervallen nahe der Längskante des Verbinders **130** angeordnet.

[0035] Jede der Dämpfungschip-Kontaktstellengruppen **117** beinhaltet vorzugsweise eine Mehrzahl von Dämpfungschip-Kontaktstellen **117a**, die den Leiterbahnen **121** eines zugehörigen Dämpfungschips **120** auf der PCB **101** entsprechen. Zwei Dämpfungschip-Kontaktstellengruppen **117** sind vorzugsweise benachbart zu einer Speicherchip-Kontaktstellengruppe **115** in einer Linie parallel zu der lateralen Kante der PCB **101** angeordnet. Durch Anordnen von mehreren Dämpfungschip-Kontaktstellengruppen in einer Linie parallel zu der lateralen Kante der PCB **101** kann die Länge der PCB **101** ebenso wie ihre Höhe reduziert werden. Wird eine PCB **101** mit der vorstehenden Konfiguration verwendet, können die Komponenten (z.B. Speicherchips **110** und Dämpfungschips **120**) eines Speichermoduls **100** mit einer derart hohen Dichte angeordnet werden, dass die gleiche Menge an Speicher in einem kleineren Modul **100** angeordnet werden kann. Wie aus den [Fig. 4A](#) und [Fig. 4B](#) ersichtlich, resultiert diese Konfiguration außerdem darin, dass einige der Dämpfungschip-Kontaktstellengruppen **117** in einem Zwischenraum zwischen benachbarten Speicherchip-Kontaktstellengruppen **115** angeordnet sind.

[0036] Die Dämpfungschips **120**, die für das Speichermodul **100** verwendet werden, können Vierfeld-Registerchips sein, die unter Verwendung einer Kombination eines Kondensators und eines Widerstands konfiguriert sind. Spezieller können ein Kondensator und ein Widerstand parallel geschaltet sein, um einen Dämpfungsschaltkreis **120** zu bilden. Für die Speicherchips **110** können zum Beispiel SDRAM, Rambus-DRAM oder elektrisch löschbare, programmierbare Festwertspeicher (EEPROM) verwendet werden. Die Speicherchips **110** sind vorzugsweise auf der Oberfläche der PCB **101** basierend auf der Abmessung der Chips **110** angeordnet. Die Anzahl an Kontaktstellen, die auf der Oberfläche der PCB **101** angeordnet sind, entspricht vorzugsweise der Anzahl an Leiterbahnen, die von den Chips vorstehen.

[0037] Außerdem sind in der PCB **101** vorzugsweise Metalldrahtleitungen ausgebildet. Die Metalldrahtleitungen sind vorzugsweise in einer geraden Linie zwischen der Verbindungskontaktstelle **131** des Verbinders **130** und den Leiterbahnen **121** angeordnet,

die sich von dem Dämpfungschip **120** aus erstrecken. Diese direkte, geradlinige Metallverdrahtung hilft dabei, eine Dämpfung des elektrischen Signals zu verhindern, die in längeren Drahtleitungen aufgrund des Linienwiderstands der Metalldrahtleitungen auftreten kann.

[0038] Des Weiteren ist der Abstand von der Verbindungskontaktstelle **131** des Verbinders **130** zu der Leiterbahn **111** des Speicherchips **110** im Vergleich zu jenem des existierenden Speichermoduls (siehe [Fig. 5](#) und [Fig. 6](#)) drastisch reduziert. Insbesondere führt die Metallleitung nicht über den Dämpfungsschaltkreis **120** zu der externen Seite des Speicherchips **110** über den Dämpfungsschaltkreis **120**. Die Metallleitung führt stattdessen über die PCB **101** unterhalb des Speicherchips und führt von der Verbindungskontaktstelle **131** des Verbinders **130** zu der Leiterbahn **121** des Dämpfungschips **120**. Demzufolge ist in dem Speichermodul, das gemäß dieser Ausführungsform der Erfindung aufgebaut ist, die Pfadlänge des elektrischen Signals nicht vergrößert, selbst wenn ein Pfad zwischen dem Verbinder **130**, dem Dämpfungschip **120** und dem Speicherchip **110** länger sein kann, und die Signaldämpfung kann reduziert oder verhindert werden.

[0039] Wie zuvor beschrieben, sind in der PCB **101**, die gemäß einer bevorzugten Ausführungsform der Erfindung konfiguriert ist, die Dämpfungschips **120** vorzugsweise benachbart zu einer lateralen Kante von einem oder mehreren der longitudinal ausgerichteten Speicherchips **101** angeordnet. Die Höhe und die Abmessung des Speichermoduls **100** kann dadurch etwas reduziert werden. Außerdem kann in der PCB **101**, die gemäß einer bevorzugten Ausführungsform der Erfindung aufgebaut ist, durch Anordnen der Längskanten der Speicherchips parallel zu der Längskante der PCB die Höhe der PCB reduziert werden.

Patentansprüche

1. Leiterplatte für ein Speichermodul mit
 – einem Leiterplattenpanel (**101**) mit zwei Längskanten und zwei lateralen Kanten,
 – einer Mehrzahl von Speicherchip-Kontaktstellengruppen (**115**), die jeweils mehrere Kontaktstellen zur Kontaktierung von auf beiden Seiten des Panels an entsprechenden Speicherchipplätzen anzuordnenden Speicherchips (**110**) beinhalten, wobei die Speicherchipplätze zu den Leiterplattenpanel-Längskanten parallele Längskanten und zu den lateralen Kanten des Leiterplattenpanels parallele laterale Kanten beinhalten,
 – einer Mehrzahl von Verbindern (**130**), die entlang der Längskanten des Panels angeordnet sind, wobei die Verbinder so konfiguriert sind, dass sie die Speicherchip-Kontaktstellengruppen mit einem externen Bauelement elektrisch verbinden, und

– einer Mehrzahl von Dämpfungschip-Kontaktstellengruppen (**117**) zur Kontaktierung von eingebauten Dämpfungschips (**120**), wobei die Dämpfungschip-Kontaktstellengruppen so konfiguriert sind, dass sie eine elektrische Verbindung zu den Verbindern herstellen und Signalrauschen dämpfen, **dadurch gekennzeichnet**, dass

– die Dämpfungschip-Kontaktstellengruppen (**117**) sämtlich benachbart zu lateralen Kanten der Speicherchipplätze, die zu den lateralen Kanten des Leiterplattenpanels (**101**) parallel sind, zwischen je zwei benachbarten Speicherchipplätzen und/oder zwischen einem benachbarten Speicherchipplatz und einer benachbarten lateralen Kante des Leiterplattenpanels angeordnet sind.

2. Leiterplatte nach Anspruch 1, weiter dadurch gekennzeichnet, dass die mehreren Speicherchip-Kontaktstellengruppen in regelmäßigen Intervallen in einer Linie parallel zu den Längskanten des Leiterplattenpanels angeordnet sind.

3. Leiterplatte nach Anspruch 1 oder 2, weiter dadurch gekennzeichnet, dass die Speicherchip-Kontaktstellengruppen so konfiguriert sind, dass sie an Längskanten der Speicherchips ausgebildete Kontakte aufnehmen.

4. Leiterplatte nach einem der Ansprüche 1 bis 3, weiter dadurch gekennzeichnet, dass die Verbinder eine Mehrzahl von Verbindungskontaktstellen beinhalten, die mit den Speicherchip-Kontaktstellen elektrisch verbunden sind.

5. Leiterplatte nach Anspruch 4, weiter dadurch gekennzeichnet, dass die Verbindungskontaktstellen in regelmäßigen Intervallen angeordnet sind.

6. Leiterplatte nach Anspruch 4 oder 5, weiter dadurch gekennzeichnet, dass die Verbindungskontaktstellen aus einem dünnen Metallfilm bestehen.

7. Leiterplatte nach einem der Ansprüche 1 bis 6, weiter dadurch gekennzeichnet, dass je zwei Dämpfungschip-Kontaktstellengruppen benachbart zu der lateralen Kante eines benachbarten Speicherchipplatzes angeordnet sind.

8. Leiterplatte nach Anspruch 7, weiter dadurch gekennzeichnet, dass die zwei Dämpfungschip-Kontaktstellengruppen in einer Linie parallel zu den lateralen Kanten des Leiterplattenpanels angeordnet sind.

9. Speichermodul mit
 – einer Leiterplatte nach einem der Ansprüche 1 bis 8,
 – einer Mehrzahl von Speicherchips (**110**), die auf den Speicherchipplätzen angeordnet sind, und
 – einer Mehrzahl von Dämpfungschips (**120**), die mit

den Dämpfungschip-Kontaktstellengruppen kontaktiert sind und von denen jeder einen Dämpfungsschaltkreis beinhaltet, der dafür ausgelegt ist, Rauschen in elektrischen Signalen zu dämpfen, die zwischen den Speicherchips und den Verbindern ausgetauscht werden, wobei die Dämpfungschips (120) sämtlich benachbart zu lateralen Kanten der Speicherchips angeordnet sind.

10. Speichermodul nach Anspruch 9, weiter dadurch gekennzeichnet, dass die Speicherchips von rechteckiger Form sind und mehrere Kontakte an Längskanten der Speicherchips ausgebildet sind.

11. Speichermodul nach Anspruch 9 oder 10, weiter dadurch gekennzeichnet, dass die Speicherchips jeweils einen flüchtigen Speicherchip beinhalten.

12. Speichermodul nach Anspruch 11, weiter dadurch gekennzeichnet, dass der Speicherchip einen synchronen dynamischen Speicher mit wahlfreiem Zugriff beinhaltet.

13. Speichermodul nach einem der Ansprüche 9 bis 12, weiter dadurch gekennzeichnet, dass die Verbinderelemente mehrere Verbindungskontaktstellen beinhalten, die durch im Inneren des Leiterplattenpanels ausgebildete Metalldrahtleitungen mit den Kontakten der Speicherchips elektrisch verbunden sind.

14. Speichermodul nach einem der Ansprüche 9 bis 13, weiter dadurch gekennzeichnet, dass jeder Dämpfungschip wenigstens einen Widerstand beinhaltet.

15. Speichermodul nach einem der Ansprüche 9 bis 14, weiter dadurch gekennzeichnet, dass jeder Dämpfungschip ein Vierfeldregister beinhaltet.

16. Speichermodul nach einem der Ansprüche 9 bis 15, weiter dadurch gekennzeichnet, dass jeder Dämpfungschip einen Kondensator beinhaltet.

17. Speichermodul nach einem der Ansprüche 9 bis 16, weiter dadurch gekennzeichnet, dass der Dämpfungsschaltkreis einen Widerstand und einen Kondensator beinhaltet, die parallel geschaltet sind.

18. Speichermodul nach einem der Ansprüche 9 bis 17, weiter dadurch gekennzeichnet, dass je zwei Dämpfungschips zwischen benachbarten Speicherchips angeordnet sind.

19. Speichermodul nach einem der Ansprüche 9 bis 18, weiter dadurch gekennzeichnet, dass je zwei Dämpfungschips in einer Linie parallel zu einer lateralen Kante der Leiterplatte angeordnet sind.

20. Verfahren zur Herstellung eines Speichermoduls, bei dem

– eine Mehrzahl von Speicherchips (110) auf einer Leiterplatte nach einem der Ansprüche 1 bis 8 in einer Linie parallel zu den Längskanten des Leiterplattenpanels angeordnet wird, wobei die Längskanten der Speicherchips parallel zu den Längskanten des Leiterplattenpanels angeordnet sind, und
– eine Mehrzahl von Dämpfungschips (120) sämtlich auf der Leiterplatte benachbart zu lateralen Kanten der Speicherchips angeordnet wird.

21. Verfahren nach Anspruch 20, weiter gekennzeichnet durch das Anordnen von mehreren Dämpfungschips benachbart zu der lateralen Kante von einem jeweiligen Speicherchip in einer Linie parallel zu den lateralen Kanten des Leiterplattenpanels.

Es folgen 5 Blatt Zeichnungen

FIG. 1

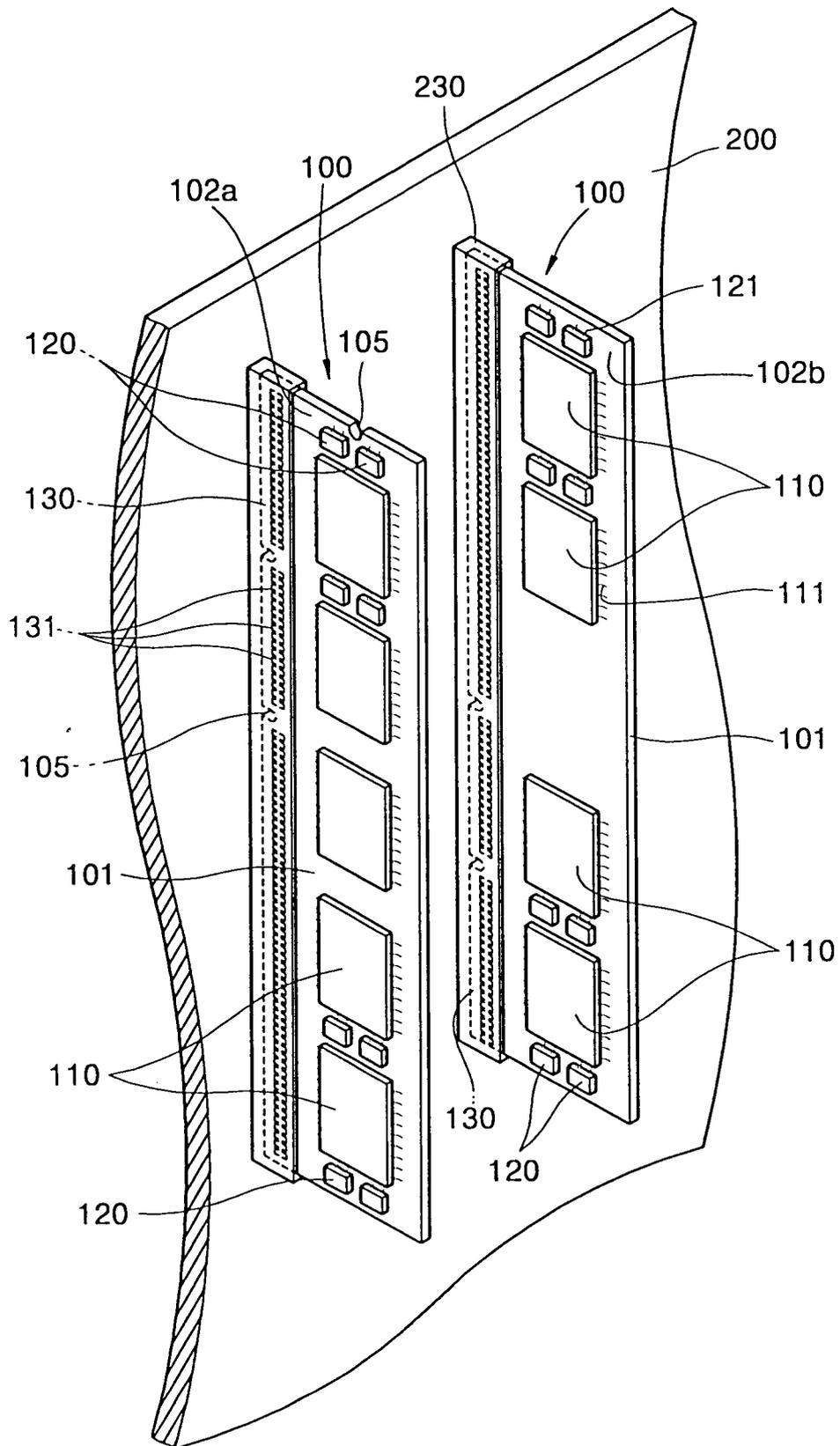


FIG. 2A

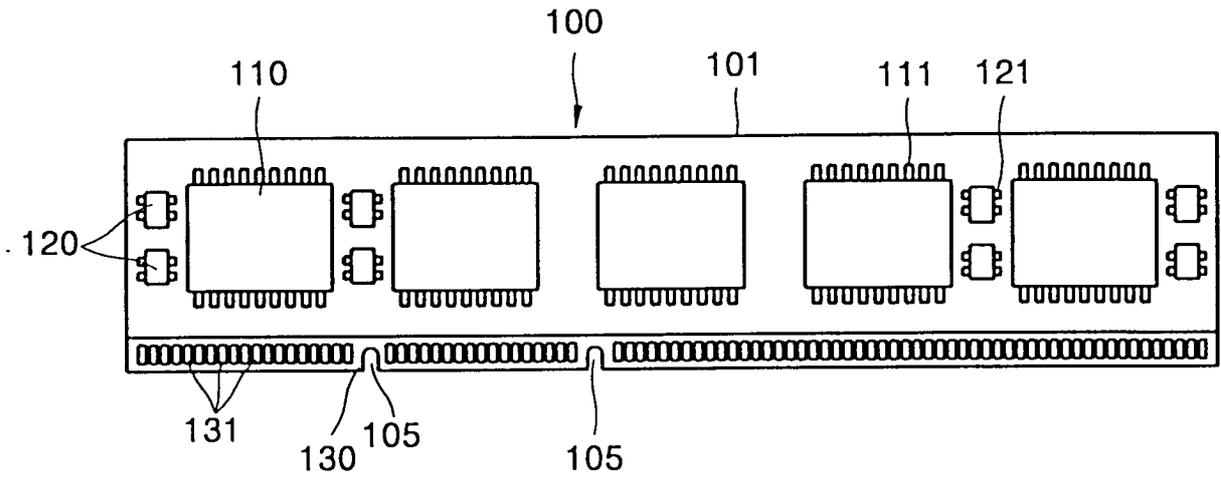


FIG. 2B

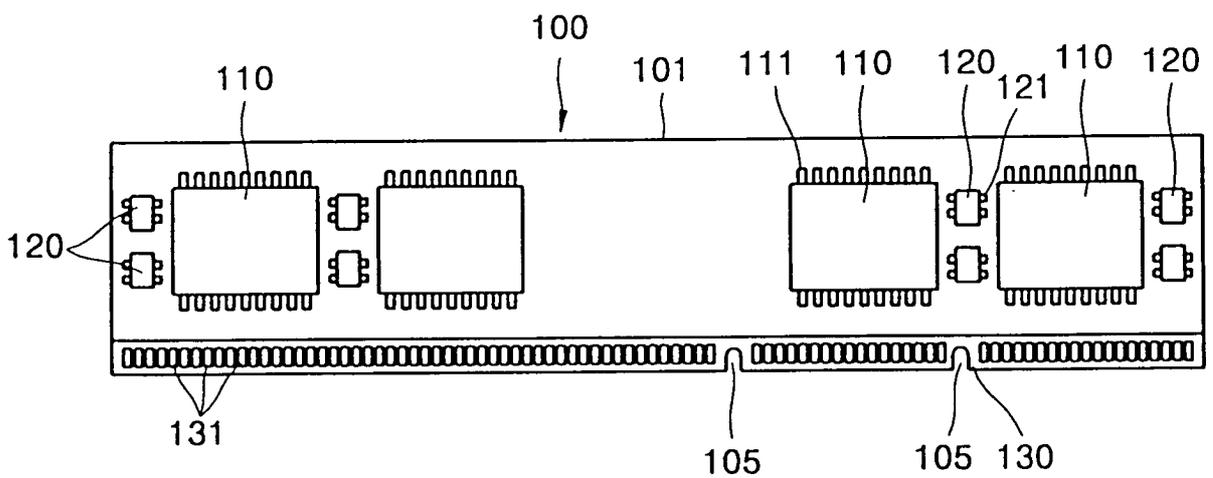


FIG. 4B

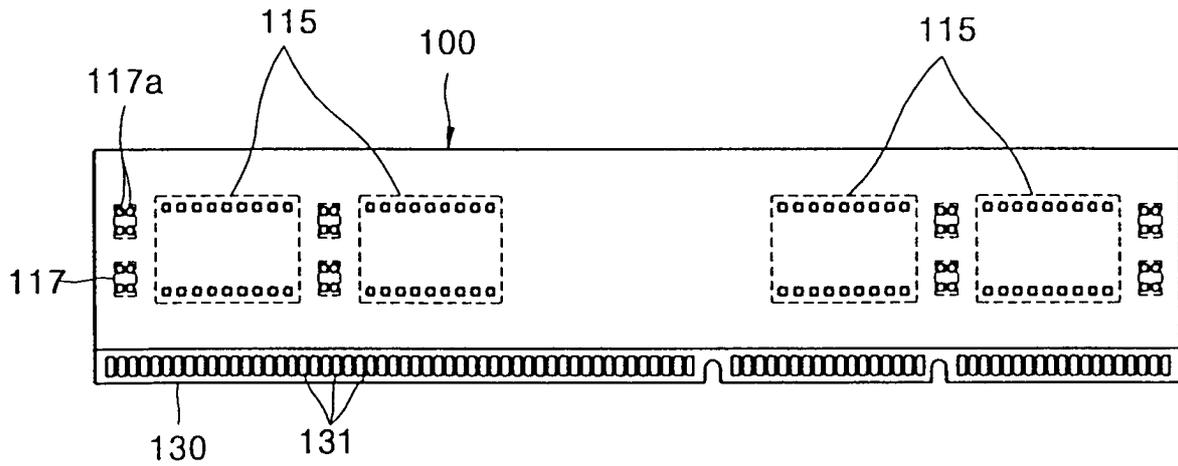


FIG. 5 (STAND DER TECHNIK)

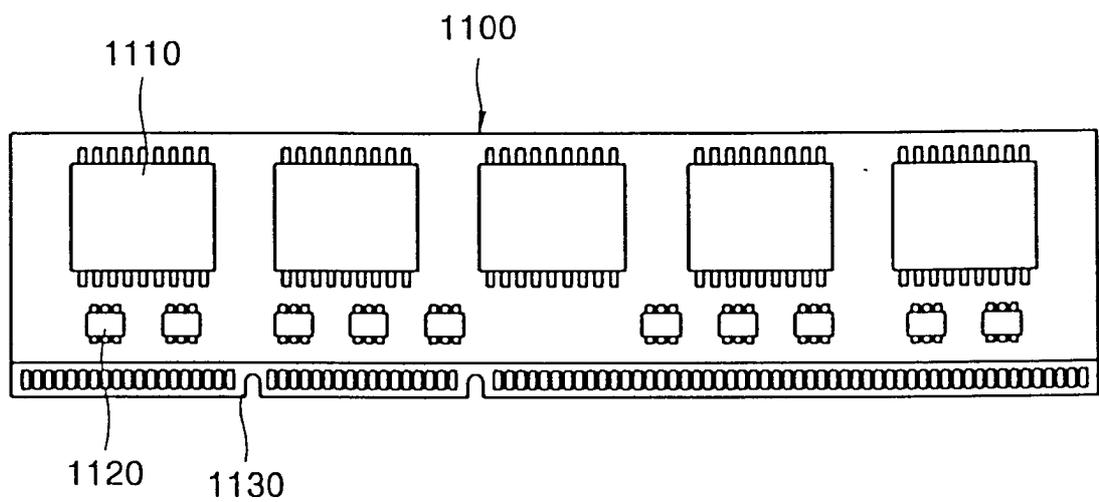


FIG. 6 (STAND DER TECHNIK)

