

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5758481号
(P5758481)

(45) 発行日 平成27年8月5日(2015.8.5)

(24) 登録日 平成27年6月12日(2015.6.12)

(51) Int.Cl.			F I		
HO 1 L	33/32	(2010.01)	HO 1 L	33/00	1 8 6
HO 1 L	21/20	(2006.01)	HO 1 L	21/20	
HO 1 L	33/62	(2010.01)	HO 1 L	33/00	4 4 0
HO 1 S	5/323	(2006.01)	HO 1 S	5/323	6 1 0

請求項の数 12 (全 26 頁)

(21) 出願番号	特願2013-500802 (P2013-500802)	(73) 特許権者	599002043
(86) (22) 出願日	平成23年2月25日 (2011.2.25)		学校法人 名城大学
(86) 国際出願番号	PCT/JP2011/054343		愛知県名古屋市天白区塩釜口1-501
(87) 国際公開番号	W02012/114513	(73) 特許権者	306041949
(87) 国際公開日	平成24年8月30日 (2012.8.30)		創光科学株式会社
審査請求日	平成25年11月8日 (2013.11.8)		愛知県名古屋市天白区塩釜口1-501
			名城大学14号館
		(74) 代理人	100114476
			弁理士 政木 良文
		(72) 発明者	岩谷 素顕
			愛知県名古屋市天白区塩釜口1丁目501
			番地 名城大学内
		(72) 発明者	天野 浩
			愛知県名古屋市名東区山の手2-104
			宝マンション山の手508
			最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板と、前記基板表面に形成されたAlN層を含むテンプレート層と、当該テンプレート層上にAlGaIn系半導体層を積層して形成された素子構造部と、を含む構造体に対して、

前記AlN層が前記基板から圧縮応力を受けている状態で、前記基板を透過するとともに前記AlN層が吸収する波長のレーザ光を、前記基板側から前記AlN層に照射し、少なくとも前記AlN層及び前記基板の界面で、前記AlN層を前記基板表面よりも大きく膨張させて前記圧縮応力を増大させることで、前記AlN層から前記基板を剥離して前記AlN層を露出させるリフトオフ工程を有することを特徴とする半導体装置の製造方法。

10

【請求項2】

前記基板がサファイアであるとともに、前記基板表面が{0001}面であり、前記レーザ光の波長が、200nm以下であり、前記レーザ光の照射前に、前記AlN層が前記基板から受ける圧縮応力が、10MPa以上であることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】

前記リフトオフ工程前に、ウエハ状態の前記構造体を完全に分断して複数に分割する工程を有することを特徴とする請求項1または2に記載の半導体装置の製造方法。

【請求項4】

20

前記リフトオフ工程前に、
ウエハ状態の前記構造体を完全に分断しないように少なくとも前記テンプレート層及び前記素子構造部を切断する工程を有することを特徴とする請求項 1 または 2 に記載の半導体装置の製造方法。

【請求項 5】

前記リフトオフ工程前に、
 前記構造体の前記素子構造部の表面を、所定の支持材の表面に固定する固定工程を有することを特徴とする請求項 1 ~ 4 の何れか 1 項に記載の半導体装置の製造方法。

【請求項 6】

前記固定工程が、
 前記構造体の前記素子構造部の表面と前記支持材の表面とを、少なくとも一部に空隙が含まれるように接続する接続工程と、
 前記空隙に充填剤を充填する充填工程と、
 を有することを特徴とする請求項 5 に記載の半導体装置の製造方法。

10

【請求項 7】

前記 A 1 N 層が、凹凸加工された前記基板表面に A 1 N を横方向成長させて得られたものであることを特徴とする請求項 1 ~ 6 の何れか 1 項に記載の半導体装置の製造方法。

【請求項 8】

前記テンプレート層が、前記 A 1 N 層の表面を凹凸加工した後、当該 A 1 N 層表面に A 1 N または A 1 Ga N を横方向成長させて得られた横方向成長層を含むことを特徴とする請求項 1 ~ 6 の何れか 1 項に記載の半導体装置の製造方法。

20

【請求項 9】

前記リフトオフ工程前に、
 前記テンプレート層形成時の横方向成長により生じる空洞に溶媒を侵入させて、当該空洞を拡張させる空洞拡張工程を有することを特徴とする請求項 7 または 8 に記載の半導体装置の製造方法。

【請求項 10】

前記リフトオフ工程が、
 前記レーザー光を照射して、前記 A 1 N 層から前記基板の少なくとも一部を剥離する照射工程と、
 当該照射工程後に、前記 A 1 N 層から剥離していない一部の前記基板と接続する前記 A 1 N 層の界面部分をエッチングすることで、前記 A 1 N 層から前記基板を剥離するエッチング工程と、
 を有することを特徴とする請求項 1 ~ 9 の何れか 1 項に記載の半導体装置の製造方法。

30

【請求項 11】

前記リフトオフ工程で、前記基板が剥離して露出する表面が、粗面であることを特徴とする請求項 1 ~ 10 の何れか 1 項に記載の半導体装置の製造方法。

【請求項 12】

前記テンプレート層が、前記基板表面にエピタキシャル成長した前記 A 1 N 層を含むことを特徴とする請求項 1 ~ 11 の何れか 1 項に記載の半導体装置の製造方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、A 1 Ga N 系半導体層（主として $A 1_x Ga_{1-x} N$ から成る半導体層であり、A 1, Ga, N 以外の元素（例えば、In 等の同族元素や各種ドーパント等）が添加されているものも含み得る。また、A 1 組成比 X は 0 % 以上 100 % 以下であり、A 1 N 及び Ga N を含む得る。以下同じ。）を積層して形成される素子構造部を有する半導体装置の製造方法に関する。

【背景技術】

50

【0002】

従来から、サファイア等の基板や当該基板を有するテンプレート上に、AlGa_N系半導体層を積層して成る素子構造部（例えば、発光素子の構造）を形成した半導体装置が製造されている。このような半導体装置の中には、基板やテンプレート上に素子構造部を形成した後に、基板をテンプレートや素子構造部から剥離（リフトオフ）するものがある。基板をリフトオフすることで、例えば、素子構造部の放熱性を改善したり、素子構造部で発生した光の取り出し効率を改善したり、縦型構造（素子構造部の上下に一对の電極を備える構造）を実現したりすることができる。

【0003】

基板をリフトオフする方法として、例えば特許文献1では、基板側からレーザ光を照射し、基板上の所定の層に当該レーザ光を吸収させることで当該層を化学的に分解し、それによって基板をリフトオフする方法が提案されている。具体的に、特許文献1では、Ga_N層にレーザ光を吸収させて加熱することでGaとN₂に分解し、当該分解によって析出したGaを融解することで、基板をリフトオフする方法が提案されている。

10

【0004】

しかしながら、非特許文献1で指摘されているように、Al_N層やAlGa_N層では、特許文献1で提案されているようなGa_N層と同様のメカニズムを利用したリフトオフが、不可能である。そのため、非特許文献1では、Al_N/AlGa_N超格子層にレーザ光（波長：266nm）を吸収させて変形させることで、サファイア基板及び当該基板表面に形成されるAl_N層を、機械的にリフトオフする方法が提案されている。なお、このレーザ光（波長：266nm）は、サファイア基板及びAl_N層を透過するが、Al_N/AlGa_N超格子層のミニバンドにより吸収される。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特表2001-501778号公報

【非特許文献】

【0006】

【非特許文献1】M. Takeuchi, et al., "Al_N/AlGa_N short-period superlattice sacrificial layer in laser lift-off for vertical-type AlGa_N-based deep ultraviolet light emitting diodes", Applied Physics Letters 94, 061117, 2009

30

【発明の概要】

【発明が解決しようとする課題】

【0007】

非特許文献1の方法では、基板をリフトオフするために特殊な層を形成する必要があり、製造工程の複雑化を招来するため、問題となる。そのため、このような特殊な層を形成することなく、基板を容易にリフトオフすることができる半導体装置の製造方法が望まれる。

40

【0008】

本発明は、上述の問題点に鑑みてなされたものであり、その目的は、基板を容易にリフトオフ可能な半導体装置の製造方法を提供することにある。

【課題を解決するための手段】

【0009】

本願発明者は、鋭意研究の結果、Ga_N層とは異なるために従来では不可能であると言われてきたAl_N層からの基板のリフトオフを、応力を利用することで可能になることを見出した。

【0010】

50

上記目的を達成するために、本願発明者の上記新知見に基づく本発明に係る半導体装置の製造方法は、

基板と、前記基板表面に形成されたAlN層を含むテンプレート層と、当該テンプレート層上にAlGa系半導体層を積層して形成された素子構造部と、を含む構造体に対して、

前記AlN層が前記基板から圧縮応力を受けている状態で、前記基板を透過するとともに前記AlN層が吸収する波長のレーザー光を、前記基板側から前記AlN層に照射し、少なくとも前記AlN層及び前記基板の界面で、前記AlN層を前記基板表面よりも大きく膨張させて前記圧縮応力を増大させることで、前記AlN層から前記基板を剥離して前記AlN層を露出させるリフトオフ工程を有することを特徴とする。

10

【0011】

更に、上記特徴の半導体装置の製造方法は、前記基板がサファイアであるとともに、前記基板表面が{0001}面であり、

前記レーザー光の波長が、200nm以下であり、

前記レーザー光の照射前に、前記AlN層が前記基板から受ける圧縮応力が、10MPa以上であることが好ましい。

【0012】

更に、上記特徴の半導体装置の製造方法は、前記リフトオフ工程前に、

ウエハ状態の前記構造体を完全に分断して複数に分割する工程を有することが好ましい

20

【0013】

更に、上記特徴の半導体装置の製造方法は、前記リフトオフ工程前に、

ウエハ状態の前記構造体を完全に分断しないように少なくとも前記テンプレート層及び前記素子構造部を切断する工程を有しても良い。

【0014】

更に、上記特徴の半導体装置の製造方法は、前記リフトオフ工程前に、

前記構造体の前記素子構造部の表面を、所定の支持材の表面に固定する固定工程を有することが好ましい。

30

【0015】

更に、上記特徴の半導体装置の製造方法は、前記固定工程が、

前記構造体の前記素子構造部の表面と前記支持材の表面とを、少なくとも一部に空隙が含まれるように接続する接続工程と、

前記空隙に充填剤を充填する充填工程と、

を有することが好ましい。

【0016】

更に、上記特徴の半導体装置の製造方法は、前記AlN層が、凹凸加工された前記基板表面にAlNを横方向成長させて得られたものであることが好ましい。

40

【0017】

更に、上記特徴の半導体装置の製造方法は、前記テンプレート層が、前記AlN層の表面を凹凸加工した後、当該AlN層表面にAlNまたはAlGaを横方向成長させて得られた横方向成長層を含んでも良い。

【0018】

更に、上記特徴の半導体装置の製造方法は、前記リフトオフ工程前に、

前記テンプレート層形成時の横方向成長により生じる空洞に溶媒を侵入させて、当該空洞を拡張させる空洞拡張工程を有することが好ましい。

【0019】

更に、上記特徴の半導体装置の製造方法は、前記リフトオフ工程が、

50

前記レーザ光を照射して、前記A 1 N層から前記基板の少なくとも一部を剥離する照射工程と、

当該照射工程後に、前記A 1 N層から剥離していない一部の前記基板と接続する前記A 1 N層の界面部分をエッチングすることで、前記A 1 N層から前記基板を剥離するエッチング工程と、

を有しても良い。

【0020】

更に、上記特徴の半導体装置の製造方法は、前記リフトオフ工程で、前記基板が剥離して露出する表面が、粗面であることが好ましい。

【発明の効果】

10

【0021】

上記特徴の半導体装置の製造方法によれば、Ga N層から基板をリフトオフするメカニズム（Gaの析出及び融解）とは異なるメカニズム（圧縮応力の増大）を利用して、A 1 N層から基板をリフトオフすることができる。さらに、基板表面に形成されたA 1 N層から基板をリフトオフすることができるため、リフトオフのための特殊な層を、テンプレート層や素子構造部内に形成することが不要になる。そのため、基板を容易にリフトオフすることができる。

【図面の簡単な説明】

【0022】

【図1】半導体装置の概略構造の一例を示す模式的な側面図である。

20

【図2】第1例のテンプレートの製造工程を示す模式的な側面図である。

【図3】第2例のテンプレートの製造工程を示す模式的な側面図である。

【図4】第3例のテンプレートの製造工程を示す模式的な側面図である。

【図5】素子構造部の製造工程に含まれる積層工程の一例を示す模式的な側面図である。

【図6】素子構造部の製造工程に含まれる電極形成工程及びチップ分割工程の一例を示す模式的な側面図である。

【図7】固定工程の一例を示す模式的な側面図である。

【図8】第1実施形態の半導体装置の製造方法において、第1例のテンプレートを有するチップから基板をリフトオフした状態を示すSEM写真（俯瞰図）である。

【図9】図8に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。

30

【図10】第1実施形態の半導体装置の製造方法において、第2例のテンプレートを有するチップから基板をリフトオフした状態を示すSEM写真（俯瞰図）である。

【図11】図10に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。

【図12】第1実施形態の半導体装置の製造方法において、第3例のテンプレートを有するチップから基板をリフトオフした状態を示すSEM写真（俯瞰図）である。

【図13】図12に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。

【図14】第2実施形態の半導体装置の製造方法において、第2例のテンプレートを有するチップの空洞拡張工程前後の状態を示すSEM写真（側面図）である。

40

【図15】第2実施形態の半導体装置の製造方法において、第2例のテンプレートを有するチップから基板をリフトオフした状態を示すSEM写真（俯瞰図）である。

【図16】図15に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。

【図17】第2実施形態の半導体装置の製造方法において、第3例のテンプレートを有するチップの空洞拡張工程前後の状態を示すSEM写真（側面図）である。

【図18】第2実施形態の半導体装置の製造方法において、第3例のテンプレートを有するチップから基板をリフトオフした状態を示すSEM写真（俯瞰図）である。

【図19】図18に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフ

50

である。

【図 2 0】第 3 実施形態の半導体装置の製造方法において、第 1 例のテンプレートを有するチップから基板をリフトオフした状態を示す SEM 写真（俯瞰図）である。

【図 2 1】図 2 0 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。

【図 2 2】第 3 実施形態の半導体装置の製造方法において、第 2 例のテンプレートを有するチップから基板をリフトオフした状態を示す SEM 写真（俯瞰図）である。

【図 2 3】図 2 2 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。

【図 2 4】第 3 実施形態の半導体装置の製造方法において、第 3 例のテンプレートを有するチップから基板をリフトオフした状態を示す SEM 写真（俯瞰図）である。

10

【図 2 5】図 2 4 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。

【図 2 6】固定工程の変形例を示す模式的な側面図である。

【図 2 7】図 2 6 に示す固定工程の後、チップから基板をリフトオフした状態を示す光学顕微鏡写真（平面図）である。

【図 2 8】図 2 7 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。

【発明を実施するための形態】

【0023】

20

本発明に係る半導体装置の製造方法の実施形態について、以下図 1 ~ 図 2 8 を参照して説明する。なお、以下の説明において記載する材料や数値等は一例に過ぎず、本発明に係る半導体装置の製造方法は、種々の変更を加えて実施することができる。また、模式的に示した図面では、図示の明確化のために、図中のそれぞれの部材の相対的な大きさを、実際のものとは異ならせている場合がある。また、SEM 写真を示した図面では、国際出願用に階調を二値化処理しているため、実際の SEM 写真より不鮮明となっている。

【0024】

また、以下では説明の具体化のため、主として発光ダイオードの製造方法について例示するが、本発明を適用可能な半導体装置は発光ダイオードに限られず、レーザ装置等の発光装置や、発光装置以外の各種装置にも適用可能である。また、以下では説明の具体化のため、半導体層の成長方法として MOCVD (Metal Organic Chemical Vapor Deposition) 法を適用する場合について例示するが、HVPE (Hydride Vapor Phase Epitaxy) 法や MBE (Molecular Beam Epitaxy) 法など、任意の公知の成長方法も適用可能である。

30

【0025】

<<半導体装置の概略構造>>

本発明に係る半導体装置の製造方法の各実施形態について説明する前に、本発明に係る半導体装置の製造方法が適用され得る半導体装置の概略構造について、図 1 を参照して説明する。図 1 は、半導体装置の概略構成の一例を示す模式的な側面図である。図 1 に示すように、半導体装置 1 は、テンプレート層 1 2 と、テンプレート層 1 2 の所定の表面に形成される積層部 2 1 と、積層部 2 1 の所定の表面に形成される電極 2 2 , 2 3 と、を備える。

40

【0026】

テンプレート層 1 2 は、基板 1 1 の所定の表面に形成される。ただし、本発明に係る半導体装置の製造方法には、基板 1 1 のリフトオフ工程が含まれるため、製造の過程で、テンプレート層 1 2 から基板 1 1 がリフトオフされる。なお、図 1 において、最終的に得られる半導体装置 1 には存在しない基板 1 1 を、破線で表示している。

【0027】

以下の説明において、基板 1 1 のテンプレート層 1 2 が形成される表面に対して平行な方向を「横方向」、当該表面に対して垂直な方向を「上下方向」とする。さらに、基板 1 1 に対してテンプレート層 1 2 が存在する方向、及び、テンプレート層 1 2 に対して積層

50

部 2 1 が存在する方向を、上方向とする。さらに、以下では、基板 1 1 とテンプレート層 1 2 とを合わせたものを「テンプレート」1 0 とし、積層部 2 1 及び電極 2 2 , 2 3 を合わせたものを「素子構造部」2 0 とする。また、テンプレート層 1 2 には、少なくとも、基板 1 1 の上記所定の表面（上面）上に直接的に形成される A 1 N の層が含まれる。また、例えば基板 1 1 はサファイアから成り、基板 1 1 の上記所定の表面（上面）は { 0 0 0 1 } 面である。

【 0 0 2 8 】

積層部 2 1 は、テンプレート層 1 2 上に少なくとも 1 つの A 1 G a N 系半導体層を積層することで、形成される。また、積層部 2 1 は、必要に応じて加工される。例えば、図 1 の半導体装置 1 では、積層部 2 1 の一部が、上側から所定の層に到達するまでエッチング等により除去されている。電極 2 3 は、当該加工により形成された表面に形成され、電極 2 2 は、当該加工が施されていない積層部 2 1 の上面に形成される。そして、電極 2 2 及び電極 2 3 間に電流を通じることで、積層部 2 1 内の所定の層で発光が生じる。

【 0 0 2 9 】

なお、テンプレート層 1 2 の少なくとも一部（特に、電極 2 2 の真下部分）をエッチング等により除去し、それにより露出した積層部 2 1 の下面に接触するように電極 2 3 を形成しても良い（即ち、縦型構造としても良い）。半導体装置 1 を縦型構造にすると、積層部 2 1 の上下方向に電流が流れるため、横方向にも電流を流す必要がある図 1 の半導体装置と比較して、電気抵抗を低減することが可能になる。またこの場合、積層部 2 1 の一部を上側から除去する上記の加工が、不要となる。

【 0 0 3 0 】

また、図 1 に示す半導体装置 1 の構造は一例に過ぎず、本発明に係る半導体装置の製造方法は他の構造の半導体装置にも適用され得る。ただし、以下に示す半導体装置の製造方法の各実施形態では、その説明の具体化のため、原則的に図 1 に示した構造の半導体装置 1 を製造するための方法を例示する。

【 0 0 3 1 】

< < 半導体装置の製造方法 > >

< 第 1 実施形態 >

（テンプレート製造工程）

半導体装置の製造方法の第 1 実施形態について、以下図面を参照して説明する。はじめに、上述したテンプレート 1 0 の製造工程について、図 2 ~ 図 4 を参照して説明する。図 2 ~ 図 4 は、第 1 例 ~ 第 3 例のテンプレートの製造工程について示す模式的な側面図である。なお、図 2 ~ 図 4 は、図 1 に示した側面と同様の側面を示すものである。また、図 2 ~ 図 4 のそれぞれは、(a) ~ (d) の順に工程の進行を示すものである。

【 0 0 3 2 】

[第 1 例]

図 2 (a) 及び図 2 (b) に示すように、本例では、基板の { 0 0 0 1 } 面上に、A 1 N を面状にエピタキシャル成長（二次元成長）させることで面状成長層 1 2 1 を形成して、第 1 例のテンプレート 1 0 A を得る。本例では、面状成長層 1 2 1 が、図 1 のテンプレート層 1 2 に相当する。

【 0 0 3 3 】

面状成長層 1 2 1 を成長させる基板 1 1 の上面の大きさは、一辺 5 m m の正方形程度の大きさ以上、直径 4 インチ（略 1 0 m m ）の円形程度の大きさ以下であると好ましい。また、基板 1 1 の厚さは、1 0 0 μ m 以上 1 0 0 0 μ m 以下であると好ましい。

【 0 0 3 4 】

面状成長層 1 2 1 を基板 1 1 上に成長させるための原料として、例えば T M A （トリメチルアルミニウム）及び N H ₃ を適用することができる。この場合、成長温度を 1 0 0 0 以上 1 4 0 0 以下にすると好ましく、圧力を 1 0 t o r r 以上 7 6 0 t o r r 以下にすると好ましい。また、基板 1 1 上に形成する面状成長層 1 2 1 の厚さは、1 μ m 以上 2 0 μ m 以下であると好ましい。

10

20

30

40

50

【 0 0 3 5 】

なお、面状成長層 1 2 1 の形成途中から形成終了までの任意のタイミングで、A l G a N などの他の組成の層を形成しても良い。例えば、本例において A l G a N から成る層を形成する場合、A l N を形成するための原料（例えば T M A 及び N H ₃）に T M G（トリメチルガリウム）や T E G（トリエチルガリウム）等の原料を加えて、結晶の成長を行えば良い。また、T M A の代わりに、T E A（トリエチルアルミニウム）を適用することも可能である。

【 0 0 3 6 】

[第 2 例]

図 3 (a) に示すように、本例では、まず基板の { 0 0 0 1 } 面上に、A l N をエピタキシャル成長させて初期層 1 2 2 を形成する。そして、形成した初期層 1 2 2 の上面に、例えば紙面奥方向に伸びるストライプ状のマスク M 1 を、公知のフォトリソグラフィ技術等を利用して形成する。マスク M 1 は、N i や T i 等を用いて形成すると好ましい。なお、基板 1 1 の好ましい条件は、第 1 例のテンプレート 1 0 A と同様である。また、初期層 1 2 2 の好ましい条件は、第 1 例のテンプレート 1 0 A の面状成長層 1 2 1 と同様である。

10

【 0 0 3 7 】

次に、R I E（Reactive Ion Etching）、特に I C P（Inductive Coupled Plasma）によるエッチングにより、初期層 1 2 2 の、上面にマスク M 1 が形成されていない部分を除去する。これにより、図 3 (b) に示すように、初期層 1 2 2 に、ストライプ状の凹部 1 2 2 a 及び凸部 1 2 2 b が形成される。凹部 1 2 2 a 及び凸部 1 2 2 b の大きさ（マスク M 1 の間隔及びストライプ幅）は、1 0 0 n m 以上 1 0 μ m 以下であると好ましい。また、凹部 1 2 2 a の上下方向の大きさ（エッチング深さ）は、3 0 0 n m 以上 3 μ m 以下であると好ましい。なお、図 3 (b) では、エッチング深さが初期層 1 2 2 の厚さよりも小さい場合を例示しているが、初期層 1 2 2 の厚さ以上であっても（基板 1 1 の上面がエッチングされても）良い。

20

【 0 0 3 8 】

そして、図 3 (c) 及び図 3 (d) に示すように、図 3 (b) に示す基板 1 1 及び初期層 1 2 2 の上面に、A l N をエピタキシャル成長させることで E L O（Epitaxial Lateral Overgrowth）層 1 2 3 を形成して、テンプレート 1 0 B を得る。本例では、初期層 1 2 2 及び E L O 層 1 2 3 が、図 1 のテンプレート層 1 2 に相当する。

30

【 0 0 3 9 】

上述のような凹凸を設けた構造に対して、E L O 層 1 2 3 を成長させると、凸部 1 2 2 b の上面から成長した部分 1 2 3 b が、凹部 1 2 2 a の上方を覆うことで、最終的に E L O 層 1 2 3 の上面が平坦になる。ただし、E L O 層 1 2 3 の、隣接する凸部 1 2 2 b の上面から成長した部分 1 2 3 b は、当該凸部 1 2 2 b の間に存在する凹部 1 2 2 a の上方で会合する際に、会合する部分と当該凹部 1 2 2 a から成長した部分 1 2 3 a との間で、ストライプ状の空洞（ポイド）V 1 を形成し得る。なお、E L O 層 1 2 3 の好ましい条件は、第 1 例のテンプレート 1 0 A の面状成長層 1 2 1 と同様である。

40

【 0 0 4 0 】

結晶中の転位は、結晶の成長方向に沿って伝搬する。そのため、E L O 層 1 2 3 において、横方向に成長した部分の上方の転位密度は、単純に上方向に成長させた場合の転位密度よりも減少する。したがって、E L O 層 1 2 3 を形成することで、テンプレート 1 0 B の上面の結晶性を改善することが可能になり、ひいては当該上面に形成する積層部 2 1 の結晶性を改善することが可能になる。

【 0 0 4 1 】

なお、図 3 (a) では、ストライプ状のマスク M 1 を形成する場合を例示したが、矩形や六角形などの他の形状のマスクを形成しても良い。また、凹部 1 2 2 a 及び凸部 1 2 2 b のそれぞれの大きさは、等しくしても良いし、異ならせても良い。

【 0 0 4 2 】

50

また、初期層 1 2 2 の形成途中から形成終了までの任意のタイミングや、E L O 層 1 2 3 の形成開始から形成終了までの任意のタイミングで、A l G a N などの他の組成の層を形成しても良い。例えば、本例において A l G a N から成る層を形成する場合、A l N を形成するための原料（例えば T M A または T E A と N H₃）に T M G または T E G 等の原料を加えて、結晶の成長を行えば良い。

【 0 0 4 3 】

[第 3 例]

図 4 (a) に示すように、本例では、まず基板の { 0 0 0 1 } 面上に、例えば紙面奥方向に伸びるストライプ状のマスク M 2 を、公知のフォトリソグラフィ技術等を利用して形成する。マスク M 2 は、N i や T i 等を用いて形成すると好ましい。なお、この状態での基板 1 1 の好ましい条件は、上述の第 1 例のテンプレート 1 0 A と同様である。

10

【 0 0 4 4 】

次に、R I E、特に I C P によるエッチングにより、基板 1 1 の、上面にマスク M 2 が形成されていない部分を除去する。これにより、図 4 (b) に示すように、基板 1 1 に、ストライプ状の凹部 1 1 a 及び凸部 1 1 b が形成される。凹部 1 1 a 及び凸部 1 1 b の好ましい条件は、第 2 例のテンプレート 1 0 B の凹部 1 2 1 a 及び凸部 1 2 1 b と同様である。

【 0 0 4 5 】

そして、図 4 (c) 及び図 4 (d) に示すように、図 4 (b) に示す基板 1 1 の上面に、A l N をエピタキシャル成長させることで E L O 層 1 2 4 を形成して、テンプレート 1 0 C を得る。本例では、E L O 層 1 2 4 が、図 1 のテンプレート層 1 2 に相当する。

20

【 0 0 4 6 】

上述のような凹凸を設けた構造に対して、E L O 層 1 2 4 を成長させると、第 2 例のテンプレート 1 0 B の E L O 層 1 2 3 と同様と同様の成長が生じる。即ち、E L O 層 1 2 4 は、最終的に上面が平坦になるとともに、ストライプ状の空洞（ポイド）V 2 を含み得る。なお、E L O 層 1 2 4 の好ましい条件は、第 1 例のテンプレート 1 0 A の面状成長層 1 2 1 と同様である。

【 0 0 4 7 】

本例のテンプレート 1 0 C も、第 2 例のテンプレート 1 0 B と同様に、E L O 層 1 2 4 を形成する。そのため、テンプレート 1 0 C の上面の結晶性を改善することが可能になり、ひいては当該上面に形成する積層部 2 1 の結晶性を改善することが可能になる。

30

【 0 0 4 8 】

なお、図 4 (a) では、ストライプ状のマスク M 2 を形成する場合を例示したが、矩形や六角形などの他の形状のマスクを形成しても良い。また、凹部 1 1 a 及び凸部 1 1 b のそれぞれの大きさは、等しくしても良いし、異ならせても良い。

【 0 0 4 9 】

また、E L O 層 1 2 4 の形成途中から形成終了までの任意のタイミングで、A l G a N などの他の組成の層を形成しても良い。例えば、本例において A l G a N から成る層を形成する場合、A l N を形成するための原料（例えば T M A または T E A と N H₃）に T M G または T E G 等の原料を加えて、結晶の成長を行えば良い。

40

【 0 0 5 0 】

また、上述の第 1 例～第 3 例のテンプレート 1 0 A ～ 1 0 C は、いずれも基板 1 1 の上面に、A l N から成る層（面状成長層 1 2 1、初期層 1 2 2 及び E L O 層 1 2 4 の全部または一部）が形成される点で、共通している。以下の説明において、この A l N から成る層を総称して、「A l N 層」とする。

【 0 0 5 1 】

（素子構造部製造工程）

次に、図 1 に示したテンプレート 1 0 の上面に形成される素子構造部 2 0 の製造工程について、図 5 及び図 6 を参照して説明する。図 5 は、素子構造部の製造工程に含まれる積層工程の一例を示す模式的な側面図である。また、図 6 は、素子構造部の製造工程に含ま

50

れる電極形成工程及びチップ分割工程の一例を示す模式的な側面図である。

【0052】

まず、図5に示すように、テンプレート層12の上面に、n型AlGaInをエピタキシャル成長させることでn型クラッド層211を形成する。次に、n型クラッド層211の上面に、AlGaInから成るバリア層と、バリア層とはAlの組成比が異なるAlGaInから成る井戸層と、を交互にエピタキシャル成長させることで多重量子井戸活性層212を形成する。この多重量子井戸活性層212は、最下層及び最上層がバリア層であり、例えば4つのバリア層と3つの井戸層とから成る。

【0053】

次に、多重量子井戸活性層212の上面に、p型AlGaInをエピタキシャル成長させることで電子ブロック層213を形成する。さらに、電子ブロック層213の上面に、p型AlGaInをエピタキシャル成長させることでp型クラッド層214を形成する。また、p型クラッド層214の上面に、p型GaInをエピタキシャル成長させることでコンタクト層215を形成する。

【0054】

各層211～215の膜厚やAl組成比は、出射させる光の特性に応じて適宜設定可能である。ただし、n型クラッド層211のAl組成比はバリア層のAl組成比よりも大きく、バリア層のAl組成比は井戸層のAl組成比よりも大きいと、好ましい。また、電子ブロック層213及びp型クラッド層214のAl組成比はバリア層のAl組成比よりも大きく、コンタクト層215のAl組成比はp型クラッド層214のAl組成比よりも小さいと、好ましい。

【0055】

一例を挙げると、n型クラッド層の膜厚2 μ m及びAl組成比70%、多重量子井戸活性層212のバリア層の膜厚8nm及びAl組成比50%、井戸層の膜厚3nm及びAl組成比40%、電子ブロック層213の膜厚20nm及びAl組成比60%、p型クラッド層214の膜厚200nm及びAl組成比60%、コンタクト層215の膜厚10nm及びAl組成比0%である。

【0056】

また、AlGaIn系半導体層をn型にするためのドーパントとして、例えばSiを適用すると、好ましい。この場合、n型にすべきAlGaIn系半導体層の成長時に、例えばSiH₄(シラン)を供給すれば良い。また、AlGaIn系半導体層をp型にするためのドーパントとして、例えばMgを適用すると、好ましい。この場合、p型にすべきAlGaIn系半導体層の成長時に、例えばCp₂Mg(シクロペンタジエニルマグネシウム)を供給すれば良い。

【0057】

次に、図6(a)に示すように、図5の積層構造の一部の領域に対して、コンタクト層215からn型クラッド層211に達するまで下方向にエッチングを行うことで、n型クラッド層211を露出させる。このとき、テンプレートの製造工程と同様のエッチング(RIE、特にICP)を適用すると、好ましい。

【0058】

そして、図6(b)に示すように、上記のエッチングを行っていない領域の上面(コンタクト層215)に、p側電極(アノード電極)22を形成する。また、上記のエッチングを行った領域の上面(n型クラッド層211)に、n側電極(カソード電極)23を形成する。

【0059】

例えば、p側電極22として、コンタクト層215側からNi、Auの順に成膜することで得られるNi/Au多層膜を採用しても良い。また例えば、n側電極23として、露出させたn型クラッド層211からTi、Al、Ti、Auの順に成膜することで得られるTi/Al/Ti/Au多層膜を採用しても良い。なお、p側電極22及びn側電極23は、EB(Electron Beam)蒸着やスパッタ等の公知の成膜技術を適用することができ

10

20

30

40

50

る。なお、p側電極22及びn側電極23は、上記のような多層膜に限られず、単層膜であっても良いし、複数種類の元素を混合（例えば、合金化）した合成膜であっても良い。例えば、p側電極22及びn側電極23が、Ti、Al、Ni、Au、Pt、Pd、Cr、Mo、Rhの少なくとも1つを含むものであっても良いし、ITO（酸化インジウムスズ）、IZO（酸化インジウム亜鉛）またはAPC（Ag、Pd、Cuの合金）を含むものであっても良い。

【0060】

また、p側電極22及びn側電極23を形成した後、必要に応じてチップ分割工程（ダイシング）を行う。チップ分割工程は、ウエハ状態の構造体（テンプレート10及び素子構造部20を含む構造。以下同じ。）を、素子単位で上下方向に切断して分割する工程であり、図6（b）に示す例では図中の破線の位置（隣接するn側電極23の間）で切断が行われる。なお、図6（b）に示す切断位置は一例に過ぎず、チップ分割工程により得られる1つのチップ30にp側電極22及びn側電極23が少なくとも1つずつ含まれれば、どのように切断しても良い。

10

【0061】

なお、上記のチップ分割工程は、例えばダイヤモンドを用いた刃を有するスクライバ等により、行うことが可能である。また、上記のチップ分割工程は、構造体を完全に分断しない（例えば、基板11の一部を切断せず、ウエハ状態が維持されるようにハーフカットを行い、テンプレート層12及び素子構造部20を素子単位に切断する）ものであっても良い。また、チップ分割工程を、後述する固定工程及び基板11のリフトオフ工程の後に行っても良い。また、後述する基板11のリフトオフ工程後に、基板11を除く構造体をチップに分割する場合、当該構造体を劈開により切断しても良い。

20

【0062】

（固定工程）

次に、チップの固定工程について、図7を参照して説明する。図7は、固定工程の一例を示す模式的な側面図である。また図7は、実装基板41に対してチップ30をフリップチップ実装する固定工程を示すものである。

【0063】

図7に示すように、実装基板41の所定の表面（図7中上側の面。以下、実装面とする。）には、チップ30のp側電極22に接続するp側バンプ42と、チップ30のn側電極23に接続するn側バンプ43とが備えられる。そして、実装基板41、p側バンプ42及びn側バンプ43のそれぞれを介して、電源（不図示）からチップ30のp側電極22及びn側電極23に対して電力が供給される。また、チップ30のp側電極22及びn側電極23と、実装基板41の実装面上のp側バンプ42及びn側バンプ43とは、例えばダイボンディングにより接続される。これにより、チップ30が、実装基板41に固定される。

30

【0064】

なお、p側バンプ42及びn側バンプ43は、Auを含むものであると、好ましい。また、チップ30のp側電極22及びn側電極23と実装基板41とをワイヤボンディングによって電氣的に接続しても良いし、チップ30を実装基板41にフェースアップ実装しても良い。

40

【0065】

また、実装基板41以外の支持材に、チップ30を固定しても良い。例えば、一時的な固定用のテープ等に、チップ30を固定しても良い。また、ウエハ状態の構造体を、実装基板41や固定用のテープ等の支持材に、固定しても良い。

【0066】

（基板のリフトオフ工程）

以下、第1実施形態における基板11のリフトオフ工程について、図面を参照して説明する。なお、以下では説明の具体化のため、図7に示したようなチップ30を実装基板41に固定し、基板11をリフトオフして得られる半導体装置について例示する。

50

【0067】

上述のように、基板11の上面には、AlN層が形成されている(図2～図4参照)。本実施形態における基板11のリフトオフ工程は、チップ30の基板11側から、基板11を透過するとともにAlNが吸収する波長のレーザー光を照射する。例えば、基板11がサファイアから成る場合、当該レーザー光の波長は200nm以下であると、好ましい。なお、このようなレーザー光は、例えばArFのエキシマレーザー(波長:193nm)が照射可能である。また、F₂のエキシマレーザー(波長:157nm)も照射可能である。また、光源の発光波長が200nm以上であっても、高調波変換を利用可能なレーザー装置であれば、200nm以下の波長のレーザー光を照射可能である。

【0068】

上記レーザー光をチップ30の基板11側から照射すると、基板11の上面(図7中の下側の面)に形成されたAlN層が、当該レーザー光を吸収する。このとき、AlN層は、吸収したエネルギーにより発熱する。すると、少なくともAlN層及び基板11の界面で、AlN層が基板11の上面よりも大きく膨張する。このとき、レーザー光の照射前から、AlN層が基板11から圧縮応力を受けていると、AlN層の熱膨張に伴い圧縮応力がさらに増大する。そして、この圧縮応力が、AlN層及び基板11の接合が維持できなくなるまで増大すると、基板11がAlN層からリフトオフされる。

【0069】

具体的に例えば、基板11が、熱膨張率がAlNと比べて大きいサファイアから成る場合、基板11の上面にAlN層を形成した後の降温により、基板11がAlN層よりも大きく収縮するため、基板11がAlN層に10MPa以上の圧縮応力を与えるようになる。そして、チップ30の基板11側からAlN層に上記レーザー光を照射すると、AlN層が基板11から受ける圧縮応力は2GPa以上にまで増大する。これにより、AlN層及び基板11の接合が維持できなくなり、基板11がAlN層からリフトオフされる。

【0070】

本実施形態の半導体装置の製造方法によれば、GaN層から基板をリフトオフするメカニズム(Gaの析出及び融解)とは異なるメカニズム(圧縮応力の増大)を利用して、AlN層から基板11をリフトオフすることができる。さらに、基板11の上面に形成されたAlN層から基板11をリフトオフすることができるため、リフトオフのための特殊な層を、テンプレート層12や積層部21内に形成することが不要になる。そのため、基板11を容易にリフトオフすることができる。そして、基板11をリフトオフすることで、例えば、素子構造部20の放熱性を改善したり、素子構造部20で発生した光の取り出し効率を改善したり、縦型構造を実現したりすることが可能になる。

【0071】

なお、上記の基板11のリフトオフ工程で照射するレーザー光の出力(エネルギー密度)は、0.6J/cm²以上4J/cm²以下であると、基板11を好適にリフトオフすることができるため、好ましい。

【0072】

また、第1実施形態の半導体装置の製造方法により得られる半導体装置の具体例について、図8～図13を参照して説明する。

【0073】

図8及び図9は、第1例のテンプレート10A(図2参照)を有するチップに対して、基板のリフトオフ工程を行った結果を示すものである。図8は、第1例のテンプレートを有するチップから基板をリフトオフした状態を示すSEM写真(俯瞰図)であり、リフトオフによってAlN層(図中上側の層である面状成長層)が露出した状態を示すものである。また、図9は、図8に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。なお、図9(a)は、印加電流に応じた印加電圧及び光出力の大きさをそれぞれ示したグラフであり、図中の実線が印加電圧、破線が光出力を示している。また、図9(b)は、半導体装置の駆動により出射される光の強度の波長特性を示したグラフである。

10

20

30

40

50

【 0 0 7 4 】

図 8 に示すように、上述のリフトオフ工程を採用することで、素子構造部に致命的なダメージを与えることなく、A 1 N 層から基板をリフトオフすることが可能である。そのため、得られる半導体装置（発光ダイオード）を、図 9 に示すように正常に駆動（発光）させることが可能になる。

【 0 0 7 5 】

図 1 0 及び図 1 1 は、第 2 例のテンプレート 1 0 B（図 3 参照）を有するチップに対して、基板のリフトオフ工程を行った結果を示すものである。図 1 0 は、第 2 例のテンプレートを有するチップから基板をリフトオフした状態を示す S E M 写真（俯瞰図）であり、リフトオフによって A 1 N 層（図中上側の層である初期層）が露出した状態を示すものである。また、図 1 1 は、図 1 0 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。なお、図 1 1（a）は、印加電流に応じた印加電圧及び光出力の大きさをそれぞれ示したグラフであり、図中の実線が印加電圧、破線が光出力を示している。また、図 1 1（b）は、半導体装置の駆動により出射される光の強度の波長特性を示したグラフである。

10

【 0 0 7 6 】

図 1 0 に示すように、上述のリフトオフ工程を採用することで、素子構造部に致命的なダメージを与えることなく、A 1 N 層から基板をリフトオフすることが可能である。そのため、得られる半導体装置（発光ダイオード）を、図 1 1 に示すように正常に駆動（発光）させることが可能になる。

20

【 0 0 7 7 】

図 1 2 及び図 1 3 は、第 3 例のテンプレート 1 0 C（図 4 参照）を有するチップに対して、基板のリフトオフ工程を行った結果を示すものである。図 1 2 は、第 3 例のテンプレートを有するチップから基板をリフトオフした状態を示す S E M 写真（俯瞰図）であり、リフトオフによって A 1 N 層（図中上側の層である E L O 層）が露出した状態を示すものである。また、図 1 3 は、図 1 2 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。なお、図 1 3（a）は、印加電流に応じた印加電圧及び光出力の大きさをそれぞれ示したグラフであり、図中の実線が印加電圧、破線が光出力を示している。また、図 1 3（b）は、半導体装置の駆動により出射される光の強度の波長特性を示したグラフである。

30

【 0 0 7 8 】

図 1 2 に示すように、上述のリフトオフ工程を採用することで、素子構造部に致命的なダメージを与えることなく、A 1 N 層から基板をリフトオフすることが可能である。そのため、得られる半導体装置（発光ダイオード）を、図 1 3 に示すように正常に駆動（発光）させることが可能になる。

【 0 0 7 9 】

< 第 2 実施形態 >

半導体装置の製造方法の第 2 実施形態について、以下図面を参照して説明する。なお、第 1 実施形態において説明した（基板のリフトオフ工程）以外の工程は、本実施形態でも同様である。そのため、当該工程については第 1 実施形態の説明を参照するものとして、詳細な説明は省略する。

40

【 0 0 8 0 】

（空洞拡張工程）

本実施形態の半導体装置の製造方法では、基板 1 1 のリフトオフ工程を行う前に、空洞 V 1 , V 2（図 3 及び図 4 参照）を拡張する空洞拡張工程が行われる。この空洞拡張工程は、例えば所定の溶媒を用いたエッチング（ウェットエッチング）により行われる。なお、上述のように空洞 V 1 , V 2 がストライプ状であると、チップの端面に空洞 V 1 , V 2 の端部が露出することで溶媒が空洞 V 1 , V 2 に容易に入り込み、効果的なエッチングが可能になるため、好ましい。

【 0 0 8 1 】

50

空洞拡張工程では、基板 1 1 の上面に達するまで空洞 V 1 , V 2 を拡張すると、好ましい。また、空洞拡張工程を行うための溶媒として、例えば KOH を用いると好ましい。また、KOH の濃度を 1 mol/l 以上 8 mol/l 以下、浸漬温度を室温以上 150 以下、浸漬時間を 30 秒以上 1 日以下にすると、空洞 V 1 , V 2 を十分に拡張することができるため、好ましい。

【0082】

(基板のリフトオフ工程)

本実施形態における基板 1 1 のリフトオフ工程も、第 1 実施形態と同様であり、チップ 3 0 の基板 1 1 側から基板 1 1 を透過するとともに AlN が吸収する波長のレーザ光を照射するものである。なお、本実施形態のリフトオフ工程について、第 1 実施形態と同様となる部分については、第 1 実施形態の説明を参照するものとして、詳細な説明を省略する。

10

【0083】

本実施形態の半導体装置の製造方法によれば、GaN 層から基板をリフトオフするメカニズム (Ga の析出及び融解) とは異なるメカニズム (圧縮応力の増大) を利用して、AlN 層から基板 1 1 をリフトオフすることができる。さらに、基板 1 1 の上面に形成された AlN 層から基板 1 1 をリフトオフすることができるため、リフトオフのための特殊な層を、テンプレート層 1 2 や積層部 2 1 内に形成することが不要になる。そのため、基板 1 1 を容易にリフトオフすることができる。そして、基板 1 1 をリフトオフすることで、例えば、素子構造部 2 0 の放熱性を改善したり、素子構造部 2 0 で発生した光の取り出し効率を改善したり、縦型構造を実現したりすることが可能になる。

20

【0084】

さらに、本実施形態の半導体装置の製造方法によれば、基板 1 1 をリフトオフするだけで、空洞拡張工程によって表面が粗面 (モスアイ構造) となるテンプレート層 1 2 を表出させることができる。テンプレート層 1 2 の表面をモスアイ構造にすると、テンプレート層 1 2 の表面を平面とした時よりも、積層部 2 1 で発生しテンプレート層 1 2 を透過して外部に出射されようとする光の反射が、抑制される。即ち、光の取り出し効率を改善することが可能になる。また、テンプレート層 1 2 の表面をモスアイ構造にすると、テンプレート層 1 2 と基板 1 1 との接合面積を小さくすることができる。そのため、基板 1 1 をテンプレート層 1 2 から容易にリフトオフすることが可能になる。また、基板 1 1 をリフト

30

【0085】

なお、本実施形態における基板 1 1 のリフトオフ工程で照射するレーザ光の出力 (エネルギー密度) は、 0.3 J/cm^2 以上 4 J/cm^2 以下であると、基板 1 1 を好適にリフトオフすることができるため、好ましい。

【0086】

また、第 2 実施形態の半導体装置の製造方法により得られる半導体装置の具体例について、図 1 4 ~ 図 1 9 を参照して説明する。

【0087】

図 1 4 ~ 図 1 6 は、第 2 例のテンプレート 1 0 B (図 3 参照) を有するチップに対して、空洞拡張工程と基板のリフトオフ工程とを行った結果を示すものである。図 1 4 は、第 2 例のテンプレート を有するチップの空洞拡張工程前後の状態を示す SEM 写真 (側面図) である。また、図 1 5 は、第 2 例のテンプレート を有するチップから基板をリフトオフした状態を示す SEM 写真 (俯瞰図) であり、リフトオフによって AlN 層 (図中上側の層である初期層) が露出した状態を示すものである。また、図 1 6 は、図 1 5 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。なお、図 1 6 (a) は、印加電流に応じた印加電圧及び光出力の大きさをそれぞれ示したグラフであり、図中の実線が印加電圧、破線が光出力を示している。また、図 1 6 (b) は、半導体装置の駆動により出射される光の強度の波長特性を示したグラフである。また、本具体例では、空洞拡張工程が、 80 の KOH に 60 分間浸漬するものである。

40

50

【 0 0 8 8 】

図 1 4 に示すように、空洞拡張工程によって、テンプレート層の一部がエッチングされて空洞が拡張する。特に、当該空洞は、基板の上面に到達するまで拡張している。そのため、図 1 5 に示すように基板をリフトオフすると、モスアイ構造を有するテンプレート層が表出する。また、図 1 5 に示すように、上述のリフトオフ工程を採用することで、素子構造部に致命的なダメージを与えることなく、A 1 N 層から基板をリフトオフすることが可能である。そのため、得られる半導体装置（発光ダイオード）を、図 1 6 に示すように正常に駆動（発光）させることが可能になる。

【 0 0 8 9 】

図 1 7 ~ 図 1 9 は、第 3 例のテンプレート 1 0 C（図 4 参照）を有するチップに対して、空洞拡張工程と基板のリフトオフ工程とを行った結果を示すものである。図 1 7 は、第 3 例のテンプレート層を有するチップの空洞拡張工程前後の状態を示す SEM 写真（側面図）である。また、図 1 8 は、第 3 例のテンプレート層を有するチップから基板をリフトオフした状態を示す SEM 写真（俯瞰図）であり、リフトオフによって A 1 N 層（図中上側の層である E L O 層）が露出した状態を示すものである。また、図 1 9 は、図 1 8 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。なお、図 1 9（a）は、印加電流に応じた印加電圧及び光出力の大きさをそれぞれ示したグラフであり、図中の実線が印加電圧、破線が光出力を示している。また、図 1 9（b）は、半導体装置の駆動により出射される光の強度の波長特性を示したグラフである。また、本具体例では、空洞拡張工程が、8 0 の K O H に 1 5 分間浸漬するものである。

【 0 0 9 0 】

図 1 7 に示すように、空洞拡張工程によって、テンプレート層の一部がエッチングされて空洞が拡張する。特に、当該空洞は、基板の上面に到達するまで拡張している。そのため、図 1 8 に示すように基板をリフトオフすると、モスアイ構造を有するテンプレート層が表出する。また、図 1 8 に示すように、上述のリフトオフ工程を採用することで、素子構造部に致命的なダメージを与えることなく、A 1 N 層から基板をリフトオフすることが可能である。そのため、得られる半導体装置（発光ダイオード）を、図 1 9 に示すように正常に駆動（発光）させることが可能になる。

【 0 0 9 1 】

< 第 3 実施形態 >

半導体装置の製造方法の第 3 実施形態について、以下図面を参照して説明する。なお、第 1 実施形態において説明した（基板のリフトオフ工程）以外の工程は、本実施形態でも同様である。そのため、当該工程については第 1 実施形態の説明を参照するものとして、詳細な説明は省略する。

【 0 0 9 2 】

（基板のリフトオフ工程）

本実施形態のリフトオフ工程には、第 1 実施形態と同様にチップ 3 0 の基板 1 1 側から基板 1 1 を透過するとともに A 1 N が吸収する波長のレーザー光を照射する照射工程と、照射工程後に所定の溶媒により A 1 N 層をエッチングするエッチング工程と、が含まれる。

【 0 0 9 3 】

照射工程は、第 1 実施形態のリフトオフ工程と同様であるが、基板 1 1 の一部を剥離させるべく、レーザー光の出力を小さくする点で異なる。例えば、当該照射工程で照射するレーザー光の出力（エネルギー密度）は、 0.01 J/cm^2 以上 1 J/cm^2 以下であると、好ましい。

【 0 0 9 4 】

エッチング工程は、照射工程で剥離しなかった基板 1 1 及び A 1 N 層の界面部分を、エッチングすることで剥離するものである。このとき、照射工程により基板 1 1 が A 1 N 層から部分的に剥離しているため、当該剥離部分から溶媒が侵入して、基板 1 1 及び A 1 N 層の界面部分を効果的にエッチングすることができる。なお、照射工程を行わない場合、基板 1 1 及び A 1 N 層の界面に溶媒が侵入し難いため、エッチングのみによる基板 1 1 の

リフトオフは困難である。

【0095】

エッチング工程を行うための溶媒として、例えばKOHを用いると好ましい。また、KOHの濃度を1mol/l以上8mol/l以下、浸漬温度を室温以上150以下、浸漬時間を30秒以上1日以下にすると、基板11をAlN層から容易に剥離することができるため、好ましい。

【0096】

本実施形態の半導体装置の製造方法によれば、GaN層から基板をリフトオフするメカニズム（GaNの析出及び融解）とは異なるメカニズム（圧縮応力の増大）を利用して、AlN層から基板11をリフトオフすることができる。さらに、基板11の上面に形成されたAlN層から基板11をリフトオフすることができるため、リフトオフのための特殊な層を、テンプレート層12や積層部21内に形成することが不要になる。そのため、基板11を容易にリフトオフすることができる。そして、基板11をリフトオフすることで、例えば、素子構造部20の放熱性を改善したり、素子構造部20で発生した光の取り出し効率を改善したり、縦型構造を実現したりすることが可能になる。

【0097】

さらに、本実施形態の半導体装置の製造方法によれば、段階的に基板11をAlN層から剥離することができる。そのため、基板11をリフトオフする時に素子構造部20にかかる衝撃を、低減することが可能になる。

【0098】

また、第3実施形態の半導体装置の製造方法により得られる半導体装置の具体例について、図20～図25を参照して説明する。

【0099】

図20及び図21は、第1例のテンプレート10A（図2参照）を有するチップに対して、基板のリフトオフ工程を行った結果を示すものである。図20は、第1例のテンプレート10Aを有するチップから基板をリフトオフした状態を示すSEM写真（俯瞰図）であり、リフトオフによってAlN層（図中上側の層である面状成長層）が露出した状態を示すものである。また、図21は、図20に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。なお、図21（a）は、印加電流に応じた印加電圧及び光出力の大きさをそれぞれ示したグラフであり、図中の実線が印加電圧、破線が光出力を示している。また、図21（b）は、半導体装置の駆動により出射される光の強度の波長特性を示したグラフである。

【0100】

図20に示すように、上述のリフトオフ工程を採用することで、素子構造部を保護しつつ、第1実施形態（図8参照）と同様にAlN層から基板をリフトオフすることが可能である。そのため、得られる半導体装置（発光ダイオード）を、図21に示すように正常に駆動（発光）させることが可能になる。

【0101】

図22及び図23は、第2例のテンプレート10B（図3参照）を有するチップに対して、基板のリフトオフ工程を行った結果を示すものである。図22は、第1例のテンプレート10Aが有する基板をリフトオフした状態を示すSEM写真（俯瞰図）であり、リフトオフによってAlN層（図中上側の層である初期層）が露出した状態を示すものである。また、図23は、図22に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。なお、図23（a）は、印加電流に応じた印加電圧及び光出力の大きさをそれぞれ示したグラフであり、図中の実線が印加電圧、破線が光出力を示している。また、図23（b）は、半導体装置の駆動により出射される光の強度の波長特性を示したグラフである。

【0102】

図22に示すように、上述のリフトオフ工程を採用することで、素子構造部を保護しつつ、第1実施形態（図10参照）と同様にAlN層から基板をリフトオフすることが可能

10

20

30

40

50

である。そのため、得られる半導体装置（発光ダイオード）を、図 2 3 に示すように正常に駆動（発光）させることが可能になる。

【 0 1 0 3 】

図 2 4 及び図 2 5 は、第 3 例のテンプレート 1 0 C（図 4 参照）を有するチップに対して、基板のリフトオフ工程を行った結果を示すものである。図 2 4 は、第 3 例のテンプレートが有する基板をリフトオフした状態を示す SEM 写真（俯瞰図）であり、リフトオフによって A 1 N 層（図中上側の層である E L O 層）が露出した状態を示すものである。また、図 2 5 は、図 2 4 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。なお、図 2 5（a）は、印加電流に応じた印加電圧及び光出力の大きさをそれぞれ示したグラフであり、図中の実線が印加電圧、破線が光出力を示している。また、図 2 5（b）は、半導体装置の駆動により出射される光の強度の波長特性を示したグラフである。

10

【 0 1 0 4 】

図 2 4 に示すように、上述のリフトオフ工程を採用することで、素子構造部を保護しつつ、第 1 実施形態（図 1 2 参照）と同様に A 1 N 層から基板をリフトオフすることが可能である。そのため、得られる半導体装置（発光ダイオード）を、図 2 5 に示すように正常に駆動（発光）させることが可能になる。

【 0 1 0 5 】

< 変形例 >

上述の第 1 ~ 第 3 実施形態の半導体装置の製造方法の各種変形例について、以下図面を参照して説明する。最初に、固定工程の変形例について、図 2 6 ~ 図 2 8 を参照して説明する。

20

【 0 1 0 6 】

図 2 6 は、固定工程の変形例を示す模式的な側面図である。図 2 6 に示すように、各実施形態の固定工程において、チップ 3 0 と実装基板 4 1 の実装面との空隙に、アンダーフィル 5 0 を充填しても良い。例えば、流動性があるアンダーフィル 5 0 を用いる場合、当該空隙にアンダーフィル 5 0 の一部を近づけ、チップ 3 0 及び実装基板 4 1 の実装面の少なくとも一方に接触させるだけで、毛細管現象によりアンダーフィル 5 0 を当該空隙に充填することができる。そして、その後に加熱することで、アンダーフィル 5 0 を硬化させる。このアンダーフィル 5 0 は、例えば半導体装置が出射する光に対して耐性がある材料であると、好ましい。具体的に例えば、紫外領域の波長の光を出射する半導体装置に対しては、シリコン系の樹脂を適用すると、好ましい。

30

【 0 1 0 7 】

上記のように、チップ 3 0 と実装基板 4 1 の実装面との空隙に、アンダーフィル 5 0 を充填すると、基板 1 1 をリフトオフする時に素子構造部 2 0 にかかる衝撃を、低減することが可能になる。

【 0 1 0 8 】

図 2 7 は、図 2 6 に示す固定工程の後、チップから基板をリフトオフした状態を示す光学顕微鏡写真（平面図）である。また、図 2 8 は、図 2 7 に示す半導体装置を駆動させた時の光学特性及び電気特性を示すグラフである。なお、図 2 7（a）は、印加電流に応じた印加電圧及び光出力の大きさをそれぞれ示したグラフであり、図中の実線が印加電圧、破線が光出力を示している。また、図 2 7（b）は、半導体装置の駆動により出射される光の強度の波長特性を示したグラフである。なお、図 2 7 は、第 1 実施形態の半導体装置の製造方法を用いて製造したものであり、第 2 例のテンプレート 1 0 B（図 3 参照）を有するチップから基板をリフトオフした状態を示したものである。

40

【 0 1 0 9 】

図 2 6 に示すように、アンダーフィル 5 0 を用いることで、素子構造部の割れや欠けを防止することができる。即ち、上述のリフトオフ工程を採用することで、素子構造部を効果的に保護しつつ、A 1 N 層から基板をリフトオフすることが可能である。そのため、得られる半導体装置（発光ダイオード）を、精度良く図 2 7 に示すように正常に駆動（発光

50

)させることが可能になる。

【0110】

また、テンプレート層12を、サファイア基板の{0001}面に形成する場合について例示したが、{0001}面以外の面(例えば、{11-20}面、{10-10}面、{10-12}面)に形成しても良い。また、サファイア以外の基板(例えば、スピネル)を用いても良い。ただし、上述のように、AlN層が吸収する波長のレーザー光を透過し得るものであり、かつ上面に形成したAlN層に対して圧縮応力を生じ得る基板であると、好ましい。

【0111】

また、実装基板41にチップを固定後、基板11をリフトオフする場合を例示して説明したが、基板11をリフトオフするタイミングは、この例の限りではない。例えば上述のように、ウエハ状態の構造体をチップに分割する前に、基板11のリフトオフを行っても良い。このとき、構造体はーフカットであると好ましい。さらにこのとき、レーザー光を素子単位で順次照射することで、基板11をAlN層から素子単位で徐々に剥離しても良いし、レーザー光のスポットを大きくするとともに複数の素子単位を含む範囲に対して一度に照射することで、基板11をAlN層から一度にまたは徐々に剥離しても良い。

10

【産業上の利用可能性】

【0112】

本発明に半導体装置の製造方法は、発光ダイオードや半導体レーザー等の半導体装置の製造に利用可能である。

20

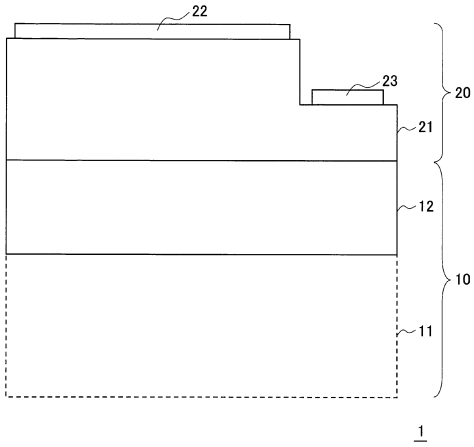
【符号の説明】

【0113】

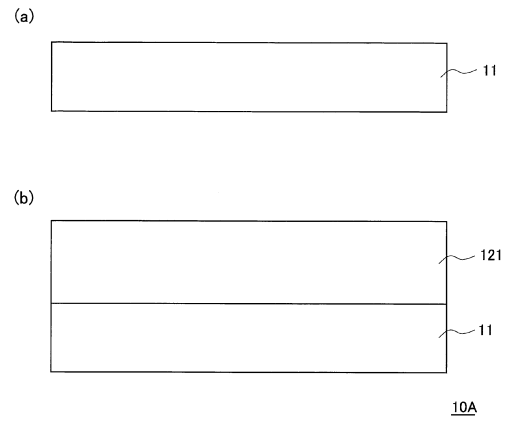
- 1 : 半導体装置(発光ダイオード)
- 10, 10A ~ 10C : テンプレート
- 11 : 基板
- 12 : テンプレート層
- 121 : 面状成長層
- 122 : 初期層
- 123 : ELO層
- 124 : ELO層
- 20 : 素子構造部
- 21 : 積層部
- 22 : p側電極
- 23 : n側電極
- 30 : チップ
- 41 : 実装基板
- 42 : p側バンブ
- 43 : n側バンブ
- V1, V2 : 空洞(ボイド)

30

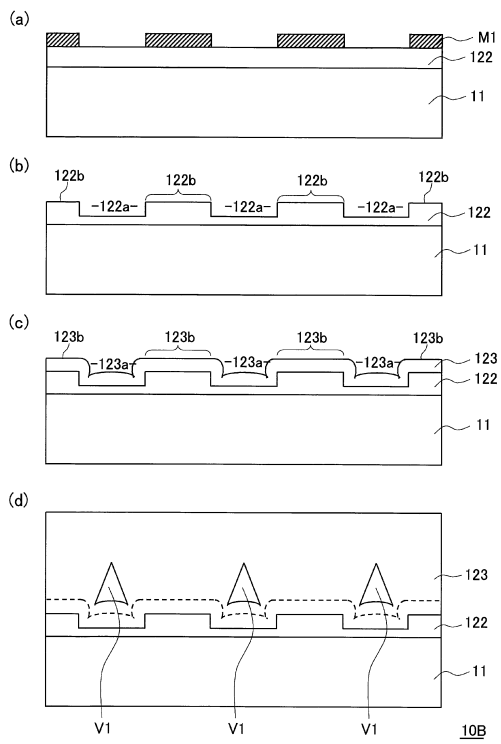
【図 1】



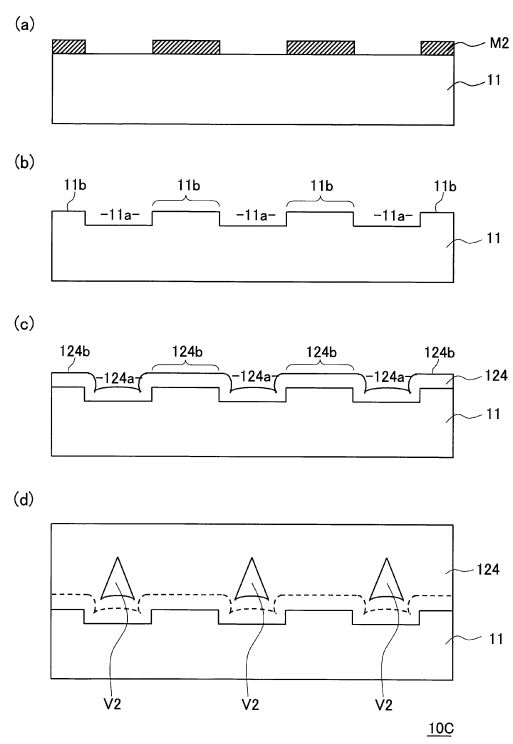
【図 2】



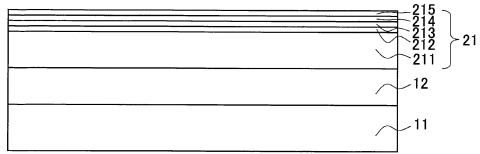
【図 3】



【図 4】

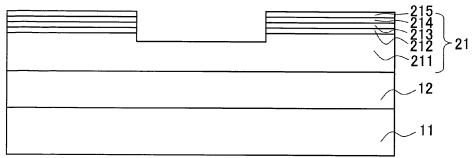


【図5】

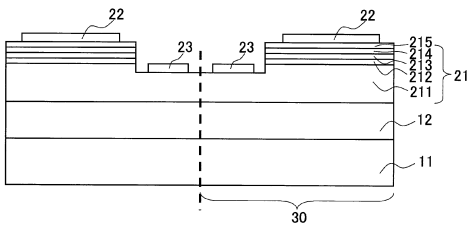


【図6】

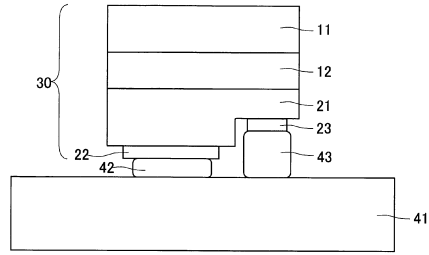
(a)



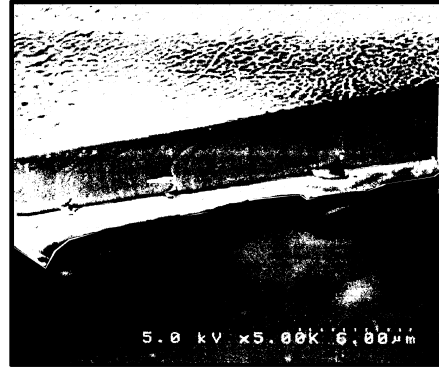
(b)



【図7】

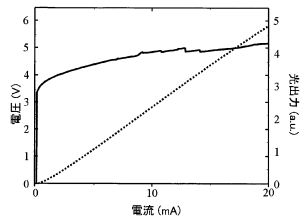


【図8】

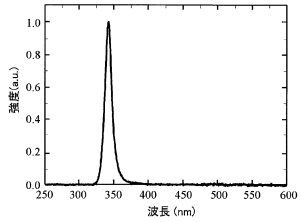


【図9】

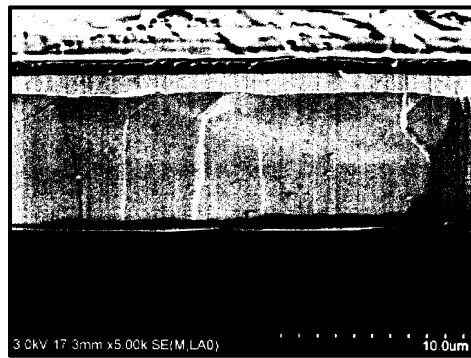
(a)



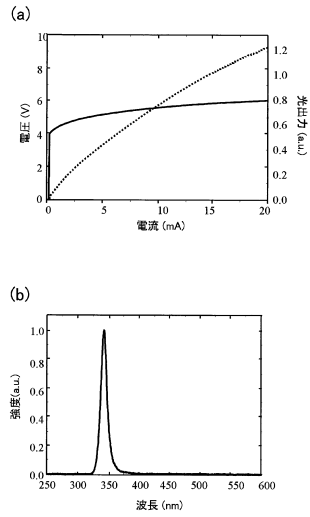
(b)



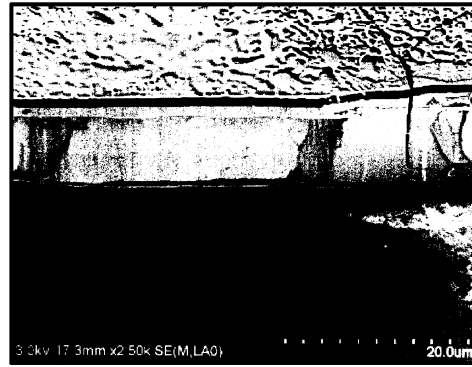
【図10】



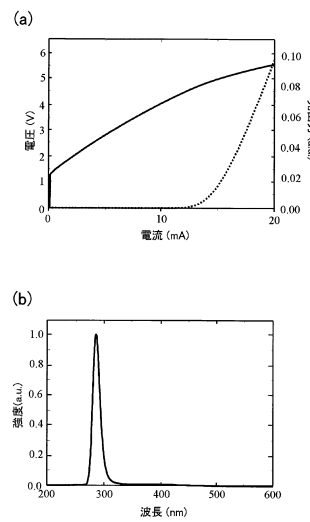
【 1 1 】



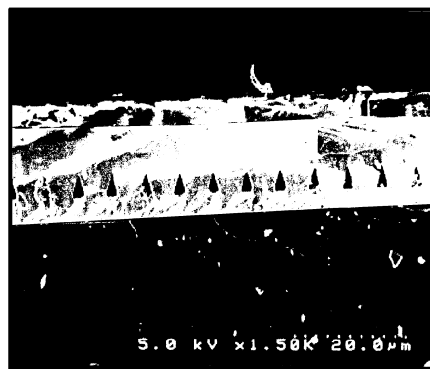
【 1 2 】



【 1 3 】



【 1 4 】

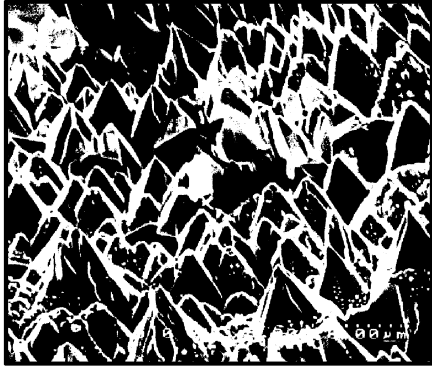


空洞拡張工程前

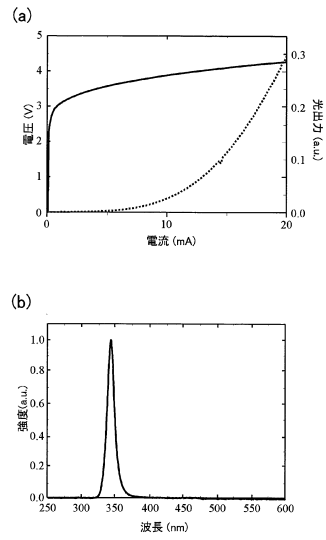


空洞拡張工程後

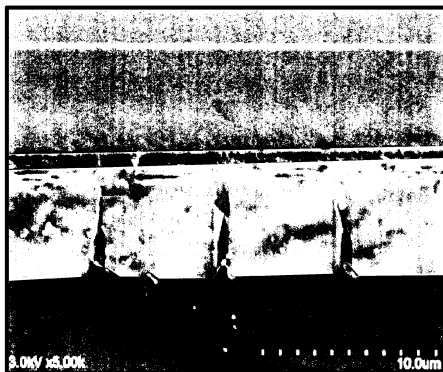
【 15 】



【 16 】

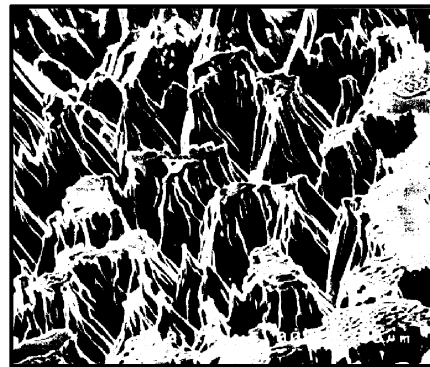


【 17 】

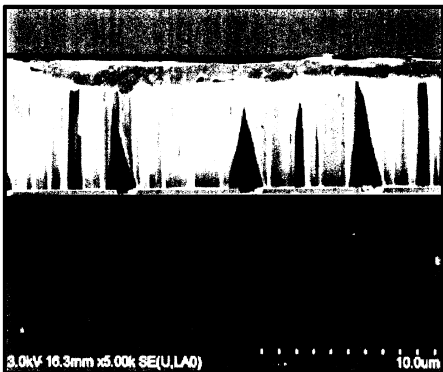


空洞擴張工程前

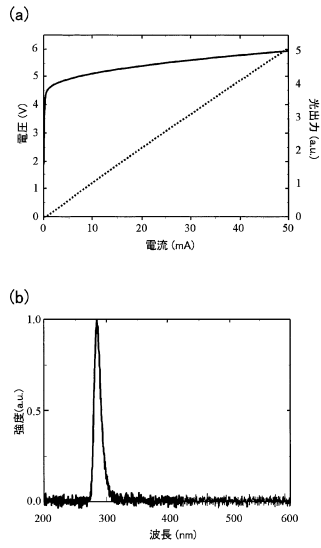
【 18 】



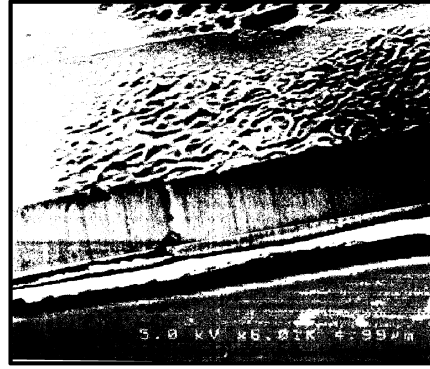
空洞擴張工程後



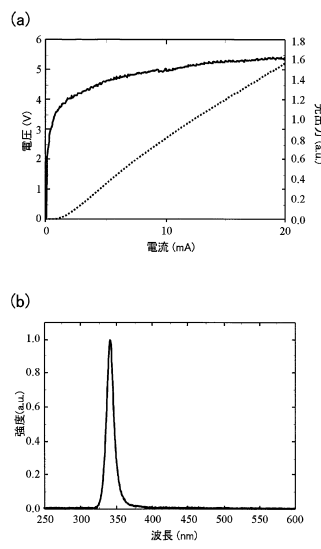
【 19 】



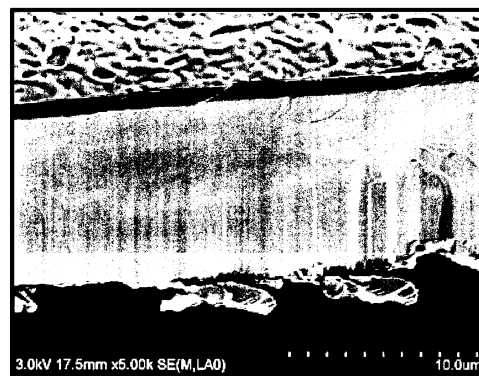
【 20 】



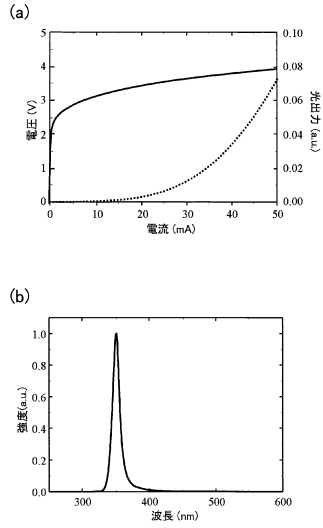
【 21 】



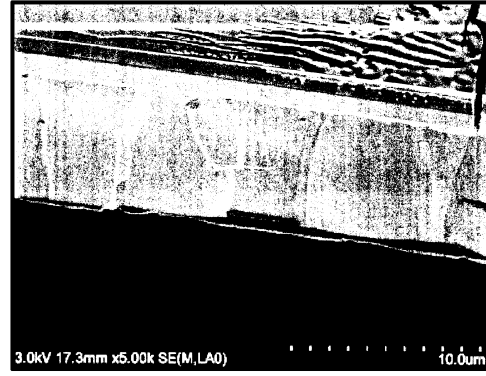
【 22 】



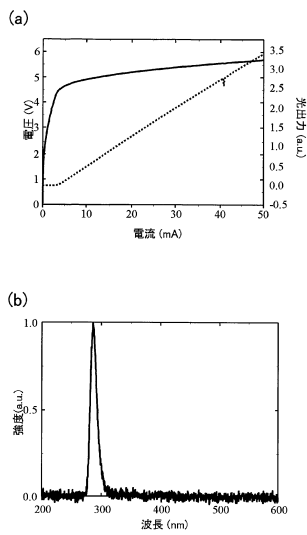
【 図 2 3 】



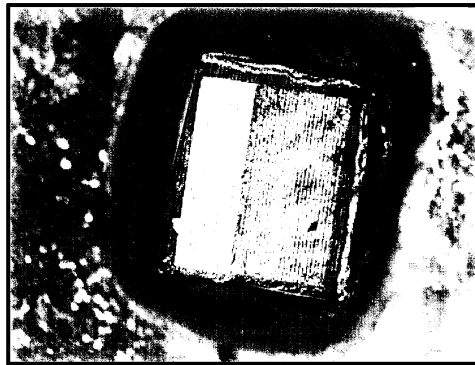
【 図 2 4 】



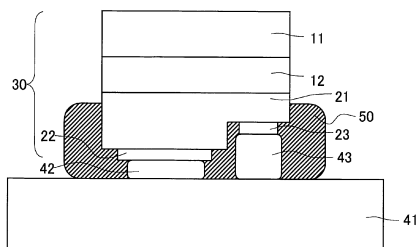
【 図 2 5 】



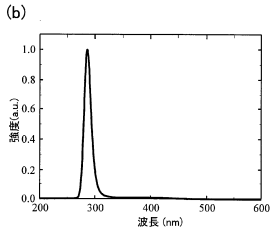
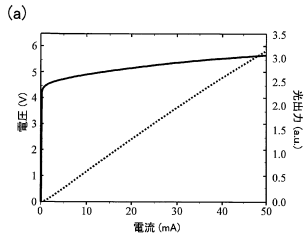
【 図 2 7 】



【 図 2 6 】



【 28 】



フロントページの続き

(72)発明者 赤崎 勇

愛知県名古屋市天白区塩釜口1丁目501番地 名城大学内

審査官 高椋 健司

(56)参考文献 特開2010-114405(JP,A)

特開2010-147164(JP,A)

国際公開第2006/104063(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H01L 21/205, 21/31, 21/365, 21/469,
21/86, 33/00-33/64

H01S 5/00-5/50