

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3954481号

(P3954481)

(45) 発行日 平成19年8月8日(2007.8.8)

(24) 登録日 平成19年5月11日(2007.5.11)

(51) Int. Cl.

H02M 7/48 (2007.01)

F I

H02M 7/48

L

H02M 7/48

M

請求項の数 5 (全 14 頁)

(21) 出願番号	特願2002-346855 (P2002-346855)	(73) 特許権者	000116024 ローム株式会社 京都府京都市右京区西院溝崎町2 1 番地
(22) 出願日	平成14年11月29日(2002.11.29)	(74) 代理人	100083231 弁理士 紋田 誠
(65) 公開番号	特開2004-180471 (P2004-180471A)	(74) 代理人	100112287 弁理士 逸見 輝雄
(43) 公開日	平成16年6月24日(2004.6.24)	(72) 発明者	福本 憲一 京都市右京区西院溝崎町2 1 番地 ローム株式会社内
審査請求日	平成17年1月24日(2005.1.24)	審査官	尾家 英樹
		(56) 参考文献	実開平6-5393 (JP, U) 特開平11-4150 (JP, A) 最終頁に続く

(54) 【発明の名称】 直流-交流変換装置、及びそのコントローラIC

(57) 【特許請求の範囲】

【請求項1】

一次巻線と少なくとも1つの二次巻線とを持つ変圧器と、
直流電源から前記一次巻線に第1方向及び第2方向に電流を流すための半導体スイッチ回路と、

前記二次巻線に接続された負荷に流れる電流を検出する電流検出回路と、
前記電流検出回路による電流検出信号に基づく誤差信号と三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生部と、

前記PWM制御信号と運転・停止信号とが入力され、前記運転・停止信号が運転を指示する状態にある時は、前記PWM制御信号に応じたスイッチ駆動信号を前記半導体スイッチ回路に供給するスイッチ駆動回路部とを有し、

前記運転・停止信号が停止を指示する状態になると、前記PWM制御信号発生部と前記スイッチ駆動回路部への電源を遮断すると共に、前記スイッチ駆動回路部はさらに前記半導体スイッチ回路中のスイッチをオンさせているスイッチ駆動信号の少なくとも1つを当該スイッチがオフするように制御することを特徴とする直流-交流変換装置。

【請求項2】

前記スイッチ駆動回路部は、前記PWM制御信号と前記運転・停止信号を入力とする論理回路を有し、該論理回路の出力にしたがって前記スイッチ駆動信号を形成することを特徴とする、請求項1記載の直流-交流変換装置。

【請求項3】

10

20

負荷を駆動する半導体スイッチ回路を制御するためのコントローラICであって、前記負荷に流れる電流を検出した電流検出信号に基づく誤差信号と三角波信号とを比較してPWM制御信号を発生させるためのPWM制御信号発生回路と、前記PWM制御信号と運転・停止信号とが入力され、前記運転・停止信号が運転を指示する状態にある時は、前記PWM制御信号に応じたスイッチ駆動信号を前記半導体スイッチ回路に供給するスイッチ駆動回路部とを有し、前記運転・停止信号が停止を指示する状態になると、前記PWM制御信号発生部と前記スイッチ駆動回路部への電源を遮断すると共に、前記スイッチ駆動回路部はさらに前記半導体スイッチ回路中のスイッチをオンさせているスイッチ駆動信号の少なくとも1つを当該スイッチがオフするように制御することを特徴とするコントローラIC。

10

【請求項4】

前記スイッチ駆動回路部は、前記PWM制御信号と前記運転・停止信号を入力とする論理回路を有し、該論理回路の出力にしたがって前記スイッチ駆動信号を形成することを特徴とする、請求項3記載のコントローラIC。

【請求項5】

前記運転・停止信号を入力する起動端子、前記電流検出信号を入力する入力端子を備えていることを特徴とする、請求項4記載のコントローラIC。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、電気機器付属の電源アダプタや、バッテリーなどの直流電源から、負荷を駆動するための交流電圧を発生する直流-交流変換装置（以下、インバータという）、及びそのコントローラICに関する。

20

【0002】**【従来の技術】**

ノートパソコンの液晶モニタや、液晶テレビ受像機などの液晶ディスプレイのバックライト光源として、冷陰極蛍光灯（CCFL）が用いられるようになってきている。このCCFLは、通常の熱陰極蛍光灯とほぼ同様の高い効率と長い寿命を持っており、そして、熱陰極蛍光灯が持っているフィラメントを省いている。

【0003】

このCCFLを起動及び動作させるためには、高い交流電圧を必要とする。例えば、起動電圧は約1000Vであり、動作電圧は約600Vである。この高い交流電圧を、インバータを用いて、ノートパソコンや液晶テレビ受像機などの直流電源から発生させる。

30

【0004】

以前から、CCFL用インバータとして、ロイヤール（Royall）回路が一般的に用いられている。このロイヤール回路は、可飽和磁芯変圧器、制御トランジスタなどから構成され、そして、可飽和磁芯変圧器の非線形透磁率、制御トランジスタの非線形電流ゲイン特性により自己発振する。ロイヤール回路自身は外部クロックやドライバー回路を必要としない。

【0005】

しかし、ロイヤール回路は、基本的には一定電圧インバータであり、入力電圧や負荷電流が変化する場合には一定出力電圧を維持できない。したがって、ロイヤール回路に電力を供給するためのレギュレータを必要とする。このようなことから、ロイヤール回路を用いたインバータは、小型化が難しく、また、電力変換効率も低い。

40

【0006】

電力変換効率を高めるようにしたCCFL用インバータが提案されている（特許文献1参照）。このインバータは、変圧器の一次巻線に第1半導体スイッチを直列に接続し、直列接続された第2半導体スイッチとコンデンサを変圧器の一次巻線に並列に接続し、かつ、変圧器の二次巻線に結合コンデンサと負荷とを直列に接続する。そして、変圧器の一次側電流を制御回路に帰還し、基準電圧と比較することにより制御信号を形成し、その制御信

50

号により、第1, 第2半導体スイッチをオン・オフ制御して、負荷に所定の交流電力を供給するようにしている。

【0007】

また、4つの半導体スイッチを用いてフルブリッジ(Hブリッジ)型のCCFL用インバータが提案されている(特許文献2参照)。このインバータでは、変圧器の一次巻線に、共振用コンデンサを直列に介して、Hブリッジの出力端を接続し、変圧器の二次巻線に負荷を接続する。Hブリッジを構成する4つの半導体スイッチのうちの、第1組の2つの半導体スイッチにより変圧器の一次巻線に第1方向の電流経路を形成し、第2組の2つの半導体スイッチにより変圧器の一次巻線に第2方向の電流経路を形成する。そして、変圧器の二次巻線に流れる電流を制御回路に帰還し基準電圧と比較することにより、固定された同一パルス幅で、そのパルスの相対位置が制御された制御信号を発生して、Hブリッジの半導体スイッチに供給し、負荷への供給電力を調整している。また、変圧器の二次巻線の電圧を検出して、過電圧保護を行うようにしている。

10

【0008】

【特許文献1】

特開平10-50489号公報

【特許文献2】

米国特許第6259615号明細書

【0009】

【発明が解決しようとする課題】

特許文献1、2等のインバータでは一般に、CCFLの動作を一時停止する場合に、運転・停止信号により、制御回路部の電源を遮断して、待機状態にすることが行われる。

20

【0010】

この待機状態では、制御回路部の電源遮断に伴ってインバータ用半導体スイッチへの駆動信号の供給が停止される。しかし、半導体スイッチの駆動信号が供給されるゲートには静電容量があり、導通(オン)されている半導体スイッチの駆動信号が停止されても、直ちに不導通(オフ)にはならず、電流が流れ続ける。この電流は、半導体スイッチのゲート静電容量の電荷がプルダウン(あるいはプルアップ)抵抗を通して放電されるまで流れるため、通常よりオン時間が長くなり、その大きさは通常の負荷電流の数倍の大きさになってしまう。

30

【0011】

この過大な負荷電流が停止する毎に流れるから、負荷であるCCFLに強いストレスとなり、その寿命を短くするなどの原因となっていた。

【0012】

そこで、本発明は、二次巻線が負荷に接続される変圧器の一次巻線に半導体スイッチ回路を設け、この半導体スイッチ回路の各スイッチをパルス幅変調(PWM)して定電流制御するとともに、待機状態に移行させる際の過大電流の発生を防止するインバータ及びそのコントローラICを提供することを目的とする。

【0013】

【課題を解決するための手段】

請求項1記載のインバータは、一次巻線と少なくとも1つの二次巻線とを持つ変圧器TRと、直流電源BATから前記一次巻線に第1方向及び第2方向に電流を流すための半導体スイッチ回路101~104と、

前記二次巻線に接続された負荷FLに流れる電流を検出する電流検出回路と、前記電流検出回路による電流検出信号ISに基づく誤差信号FBと三角波信号CTとを比較してPWM制御信号P1~N2を発生するPWM制御信号発生部と、

前記PWM制御信号と運転・停止信号STとが入力され、前記運転・停止信号STが運転を指示する状態にある時は、前記PWM制御信号に応じたスイッチ駆動信号を前記半導体スイッチ回路に供給するスイッチ駆動回路部とを有し、

前記運転・停止信号STが停止を指示する状態になると、前記PWM制御信号発生部と前

40

50

記スイッチ駆動回路部への電源を遮断すると共に、前記スイッチ駆動回路部はさらに前記半導体スイッチ回路中のスイッチをオンさせているスイッチ駆動信号の少なくとも1つを当該スイッチがオフするように制御することを特徴とする。

【0014】

請求項2記載のインバータは、請求項1記載のインバータにおいて、前記スイッチ駆動回路部は、前記PWM制御信号と前記運転・停止信号STを入力とする論理回路を有し、該論理回路の出力にしたがって前記スイッチ駆動信号P1～N2を形成することを特徴とする。

【0015】

請求項3記載のコントローラICは、負荷FLを駆動する半導体スイッチ回路101～104を制御するためのコントローラIC200であって、

前記負荷FLに流れる電流を検出した電流検出信号ISに基づく誤差信号FBと三角波信号CTとを比較してPWM制御信号P1～N2を発生させるためのPWM制御信号発生回路と、

前記PWM制御信号と運転・停止信号STとが入力され、前記運転・停止信号STが運転を指示する状態にある時は、前記PWM制御信号に応じたスイッチ駆動信号を前記半導体スイッチ回路に供給するスイッチ駆動回路部とを有し、

前記運転・停止信号STが停止を指示する状態になると、前記PWM制御信号発生部と前記スイッチ駆動回路部への電源を遮断すると共に、前記スイッチ駆動回路部はさらに前記半導体スイッチ回路中のスイッチをオンさせているスイッチ駆動信号の少なくとも1つを当該スイッチがオフするように制御することを特徴とする。

【0016】

請求項4記載のコントローラICは、請求項3記載のコントローラICにおいて、前記スイッチ駆動回路部は、前記PWM制御信号と前記運転・停止信号STを入力とする論理回路を有し、該論理回路の出力にしたがって前記スイッチ駆動信号P1～N2を形成することを特徴とする。

【0017】

請求項5記載のコントローラICは、請求項4記載のコントローラICにおいて、前記運転・停止信号STを入力する起動端子11P、前記電流検出信号ISを入力する入力端子9Pを備えていることを特徴とする。

【0018】

【発明の実施の形態】

以下、図面を参照して、本発明の直流電源から、負荷を駆動するための交流電圧を発生するインバータ、及びそのコントローラICの実施の形態について説明する。

【0019】

図1は、絶縁変圧器、フルブリッジ(Hブリッジ)のスイッチ回路を用いて、PWM制御する本発明の実施の形態に係るインバータの全体構成を示す図であり、図2は、そのためのインバータ制御用のコントローラICの内部構成を示す図である。

【0020】

図1において、第1スイッチであるP型MOSFET(以下、PMOS)101と第2スイッチであるN型MOSFET(以下、NMOS)102とで、変圧器TRの一次巻線105への第1方向の電流経路を形成する。また、第3スイッチであるPMOS103と第4スイッチであるNMOS104とで、変圧器TRの一次巻線105への第2方向の電流経路を形成する。これらのPMOS101、103、NMOS102、104は、それぞれボディダイオード(即ち、バックゲートダイオード)を有している。このボディダイオードにより、本来の電流経路と逆方向の電流を流すことができる。なお、ボディダイオードと同様の機能を果たすダイオードを別に設けてもよい。

【0021】

直流電源BATの電源電圧VCCがPMOS101、103、NMOS102、104を介して変圧器TRの一次巻線105に供給され、その2次巻線106に巻線比に応じた高

10

20

30

40

50

電圧が誘起される。この誘起された高電圧が冷陰極蛍光灯 F L に供給されて、冷陰極蛍光灯 F L が点灯する。

【 0 0 2 2 】

コンデンサ 1 1 1 , コンデンサ 1 1 2 は、抵抗 1 1 7 , 抵抗 1 1 8 とともに、冷陰極蛍光灯 F L に印加される電圧を検出して、コントローラ I C 2 0 0 にフィードバックするものである。抵抗 1 1 4 , 抵抗 1 1 5 は、冷陰極蛍光灯 F L に流れる電流を検出して、コントローラ I C 2 0 0 にフィードバックするものである。また、コンデンサ 1 1 1 は、そのキャパシタンスと変圧器 T R のインダクタンス成分とで共振させるためのものであり、この共振には冷陰極蛍光灯 F L の寄生キャパシタンスも寄与する。1 1 3 , 1 1 6 , 1 1 9 , 1 2 0 は、ダイオードである。また、1 5 1、1 5 2 は電源電圧安定用のコンデンサである。

10

【 0 0 2 3 】

コントローラ I C 2 0 0 は複数の入出力ピンを有している。第 1 ピン 1 P は、P W M モードと間欠動作（以下、バースト）モードの切替端子であり、外部からそれらモードの切替及びバーストモード時のデューティ比を決定するデューティ信号 D U T Y が入力される。第 2 ピン 2 P は、バーストモード発振器（B O S C）の発振周波数設定容量接続端子であり、設定用コンデンサ 1 3 1 が接続され、バースト用三角波信号 B C T が発生する。

【 0 0 2 4 】

第 3 ピン 3 P は、P W M モード発振器（O S C）の発振周波数設定容量接続端子であり、設定用コンデンサ 1 3 2 が接続され、P W M 用三角波信号 C T が発生する。第 4 ピン 4 P は、第 3 ピン 3 P の充電電流設定抵抗接続端子であり、設定用抵抗 1 3 3 が接続され、その電位 R T と抵抗値に応じた電流が流れる。第 5 ピン 5 P は、接地端子であり、グランド電位 G N D にある。

20

【 0 0 2 5 】

第 6 ピン 6 P は、第 3 ピン 3 P の充電電流設定抵抗接続端子であり、設定用抵抗 1 3 4 が接続され、内部回路の制御によりこの抵抗 1 3 4 が設定用抵抗 1 3 3 に並列に接続されるかあるいは切り離され、その電位 S R T はグランド電位 G N D か、第 4 ピン 4 P の電位 R T になる。第 7 ピン 7 P は、タイマーラッチ設定容量接続端子であり、内部の保護動作の動作時限を決定するためのコンデンサ 1 3 5 が接続され、コンデンサ 1 3 5 の電荷に応じた電位 S C P が発生する。

30

【 0 0 2 6 】

第 9 ピン 9 P は、抵抗 1 4 0 を介して、冷陰極蛍光灯 F L に流れる電流に応じた電流検出信号（以下、検出電流）I S が入力され、第 1 誤差増幅器に入力される。第 8 ピン 8 P は、第 1 誤差増幅器出力端子であり、この第 8 ピン 8 P と第 9 ピン 9 P との間にコンデンサ 1 3 6 が接続される。第 8 ピン 8 P の電位が帰還電圧 F B となり、P W M 制御のための制御電圧になる。以下、各電圧は、特に断らない限り、グランド電位を基準としている。

【 0 0 2 7 】

第 1 0 ピン 1 0 P は、抵抗 1 3 9 を介して、冷陰極蛍光灯 F L に印加される電圧に応じた電圧検出信号（以下、検出電圧）V S が入力され、第 2 誤差増幅器に入力される。第 1 0 ピン 1 0 P には、コンデンサ 1 3 7 が第 8 ピン 8 P との間に接続される。

40

【 0 0 2 8 】

第 1 1 ピン 1 1 P は、起動及び起動時間設定端子であり、抵抗 1 4 3 とコンデンサ 1 4 2 により、運転・停止信号である起動信号 S T が遅延された信号 S T B が印加される。第 1 2 ピン 1 2 P は、スロースタート設定容量接続端子であり、コンデンサ 1 4 1 がグランドとの間に接続され、起動時に徐々に上昇するスロースタート用の電圧 S S が発生する。

【 0 0 2 9 】

第 1 3 ピン 1 3 P は、同期用端子であり、他のコントローラ I C と協働させる場合に、それと接続される。第 1 4 ピン 1 4 P は、内部クロック入出力端子であり、他のコントローラ I C と協働させる場合に、それと接続される。

【 0 0 3 0 】

50

第15ピン15Pは、外付けFETドライブ回路のグランド端子である。第16ピン16Pは、NMOS102のゲート駆動信号N1を出力する端子である。第17ピン17Pは、NMOS104のゲート駆動信号N2を出力する端子である。第18ピン18Pは、PMOS103のゲート駆動信号P2を出力する端子である。第19ピン19Pは、PMOS101のゲート駆動信号P1を出力する端子である。第20ピン20Pは、電源電圧VCCを入力する電源端子である。

【0031】

コントローラIC200の内部構成を示す図2において、OSCブロック201は、第3ピン3Pに接続されたコンデンサ132と第4ピン4Pに接続された抵抗133、134により決定されるPWM三角波信号CTを発生し、PWM比較器214に供給すると共に、内部クロックを発生しロジックブロック203に供給する。

10

【0032】

BOSCブロック202は、第2ピン2Pに接続されたコンデンサ131により決定されるバースト用三角波信号BCTを発生する。BCT周波数は、CT周波数より、著しく低く設定される(BCT周波数<CT周波数)。第1ピン1Pに供給されるアナログのデューティ信号DUTYと三角波信号BCTを比較器221で比較し、この比較出力でオア回路239を介して、NPNトランジスタ(以下、NPN)234を駆動する。なお、第1ピン1Pにデジタルのデューティ信号DUTYが供給される場合には、第2ピン2Pに抵抗を接続しBOSCブロック202からバースト用所定電圧を発生させる。

【0033】

ロジックブロック203は、PWM制御信号などが入力され、所定のロジックにしたがってスイッチ駆動信号を生成し、出力ブロック204を介して、ゲート駆動信号P1、P2、N1、N2を、PMOS101、103、NMOS102、104のゲートに印加する。

20

【0034】

スロースタートブロック205は、起動信号STが入力され、コンデンサ142、抵抗143により緩やかに上昇する電圧STBである比較器217への入力とその基準電圧Vref6を越えると、比較器217の出力により起動する。比較器217の出力は、ロジックブロック203を駆動可能にする。なお、249は、反転回路である。

【0035】

また、比較器217の出力により、オア回路243を介してフリップフロップ(FF)回路242をリセットする。スタートブロック205が起動すると、スロースタート電圧SSが徐々に上昇し、PWM比較器214に比較入力として入力される。したがって、起動時には、PWM制御は、スロースタート電圧SSにしたがって行われる。また、比較器217のLレベル出力によりコントローラIC200の電源電圧VCCが立ち上がる。

30

【0036】

なお、起動時に、比較器216は、入力が基準電圧Vref5を越えた時点で、オア回路247を介して、NMOS246をオフする。これにより、抵抗134を切り離し、PWM用三角波信号CTの周波数を変更する。また、オア回路247には、比較器213の出力も入力される。

40

【0037】

第1誤差増幅器211には、冷陰極蛍光灯FLの電流に比例した検出電流ISが入力され、基準電圧Vref2(例、1.25V)と比較され、その誤差に応じた出力により、定電流源I1に接続されたNPN235を制御する。このNPN235のコレクタは第8ピン8Pに接続されており、この接続点の電位が帰還電圧FBとなり、PWM比較器214に比較入力として入力される。

【0038】

PWM比較器214では、三角波信号CTと、帰還電圧FBあるいはスロースタート電圧SSの低い方の電圧とを比較して、PWM制御信号を発生し、アンド回路248を介してロジックブロック203に、供給する。起動終了後の定常状態では、三角波信号CTと帰

50

還電圧 F B とが比較され、設定された電流が冷陰極蛍光灯 F L に流れるように自動的に制御される。

【 0 0 3 9 】

なお、第 8 ピン 8 P と第 9 ピン 9 P との間には、コンデンサ 1 3 6 が接続されているから、帰還電圧 F B は滑らかに増加あるいは減少する。したがって、P W M 制御はショックなく、円滑に行われる。

【 0 0 4 0 】

第 2 誤差増幅器 2 1 2 には、冷陰極蛍光灯 F L の電圧に比例した検出電圧 V S が入力され、基準電圧 V r e f 3 (例、1 . 2 5 v) と比較され、その誤差に応じた出力により、ダブルコレクタの一方が定電流源 I 1 に接続されたダブルコレクタ構造の N P N 2 3 8 を制御する。この N P N 2 3 8 のコレクタはやはり第 8 ピン 8 P に接続されているから、検出電圧 V S によっても 帰還電圧 F B が制御される。なお、帰還電圧 F B が基準電圧 V r e f 1 (例、3 v) を越えると、P N P トランジスタ (以下、P N P) 2 3 1 がオンし、帰還電圧 F B の過上昇を制限する。

【 0 0 4 1 】

比較器 2 1 5 は、電源電圧 V C C を抵抗 2 4 0、2 4 1 で分圧した電圧と基準電圧 V r e f 7 (例、2 . 2 v) とを比較し、電源電圧 V C C が所定値に達した時点でその出力を反転し、オア回路 2 4 3 を介して F F 回路 2 4 2 をリセットする。

【 0 0 4 2 】

比較器 2 1 8 は、スロースタート電圧 S S を基準電圧 V r e f 8 (例、2 . 2 v) と比較し、電圧 S S が大きくなるとアンド回路 2 4 4 及びオア回路 2 3 9 を介して N P N 2 3 4 をオンする。N P N 2 3 4 のオンにより、ダイオード 2 3 2 が電流源 I 2 により逆バイアスされ、その結果第 1 誤差増幅器 2 1 1 の通常動作を可能にする。

【 0 0 4 3 】

比較器 2 1 9 は、ダブルコレクタの他方が定電流源 I 3 に接続された N P N 2 3 8 が第 2 誤差増幅器 2 1 2 によりオンされると、その電圧が基準電圧 V r e f 9 (例、3 . 0 v) より低下し、比較出力が反転する。比較器 2 2 0 は、帰還電圧 F B を基準電圧 V r e f 1 0 (例、3 . 0 v) と比較し、帰還電圧 F B が高くなると、比較出力が反転する。比較器 2 1 9、2 2 0 の出力及び比較器 2 1 8 の出力の反転信号をオア回路 2 4 5 を介してタイマーブロック 2 0 6 に印加し、所定時間を計測して出力する。このタイマーブロック 2 0 6 の出力により、F F 2 4 2 をセットし、この F F 回路 2 4 2 の Q 出力によりロジックブロック 2 0 3 の動作を停止する。

【 0 0 4 4 】

次に、以上のように構成されるインバータの動作、特に起動時、通常運転時及び停止時の動作を、図 3、図 4 及び図 5 をも参照して説明する。図 3 は、図 1 及び図 2 から起動時、停止時の動作に関係する部分を取り出した説明用の回路図であり、図 4 は、出力ブロック 2 0 4 の構成例を半導体スイッチ回路とともに示す図である。図 5 はそれらの動作を説明するためのタイミングチャートである。

【 0 0 4 5 】

図 4 の出力ブロック 2 0 4 において、ゲート駆動信号 P 1 ~ N 2 を出力するドライブ回路 2 0 4 - 1 ~ 2 0 4 - 4 を備えている。各ドライブ回路 2 0 4 - 1 ~ 2 0 4 - 4 は、P M O S Q p と N M O S Q n とからなる C M O S 型反転回路と、プルアップもしくはプルダウン用の抵抗 R p とから構成されている。なお、C p は、半導体スイッチ 1 0 1 ~ 1 0 4 のゲート - ソース間に形成される静電容量である。これら静電容量 C p はゲート駆動信号 P 1 ~ N 2 の大きさにしたがって充電され、この静電容量 C p の充電電荷は抵抗 R p を介して放電される。

【 0 0 4 6 】

さて、電源電圧 V C C がコントローラ I C 2 0 0 に供給されている状態で、起動信号 S T が H レベルになると、抵抗 1 4 3、コンデンサ 1 4 2 による時定数にしたがって信号 S T B が立ち上がり、基準電圧 V r e f 6 を越えると比較器 2 1 7 の出力が H レベルから L レ

10

20

30

40

50

ベルになる。これにより、システムオフが解除され、コントローラ IC 200 内の他の部分に電源電圧が供給される。

【0047】

比較器 217 から L レベルの出力がスロースタート回路であるスタートブロック 205 に供給されると、スタートブロック 205 内部の定電流源が駆動されて、その定電流がコンデンサ 141 に流れ込み始める。この定電流によってコンデンサ 141 が充電され、スロースタート電圧 SS が上昇を開始する。即ち、起動時のスロースタートが開始される。

【0048】

PWM 比較器 214 の 2 つの (-) 入力端子の一方に入力される帰還電圧 FB は、電源電圧 VCC が供給されて、定電流源 I1、NPN 235、NPN 238 から構成される共通化回路により高い値 (上限値) になる。なお、この帰還電圧 FB の値は PNP 231 と基準電圧 Vref1 とにより、一定値に制限される。

10

【0049】

PWM 比較器 214 では、徐々に上昇するスロースタート電圧 SS と三角波信号 CT とが比較され、スロースタート電圧 SS の値に応じた PWM 制御信号 PWM1 が出力される。なお、PWM 比較器 214 は、三角波信号 CT がスロースタート電圧 SS と帰還電圧 FB を下回っているときに、H レベルの PWM 制御信号 PWM1 を出力する。一方、反転回路 249 の出力は H レベルになっているので、PWM 制御信号 PWM1 がアンド回路 248 を通って PWM 制御信号 PWM2 になる。この PWM 制御信号 PWM2 に基づいてロジックブロック 203、出力ブロック 204 にてゲート駆動信号 P1 ~ N2 が形成され、MOSFET 101 ~ 104 に供給されて、インバータ動作が行われる。

20

【0050】

インバータの負荷である冷陰極蛍光灯 FL は、印加される電圧が所定の値になるまでは点灯しないから、スロースタートの最初の段階では出力電圧 Vo がスロースタート電圧 SS の上昇に連れて上昇する。したがって、従来のように、上限値にある帰還電圧 FB にしたがって過大な出力電圧 Vo (例えば、2000 ~ 2500 v) が冷陰極蛍光灯 FL に印加されることがない。また、過大な出力電圧 Vo の印加に伴う、突入電流の発生もないから、冷陰極蛍光灯 FL やインバータの主回路部品 (MOSFET 101 ~ 104、変圧器 TR、電池 BAT など) に与える損傷やストレスを著しく低減する。

【0051】

出力電圧 Vo、出力電流 Io が検出され、その検出電圧 VS、検出電流 IS が第 1 誤差増幅器 211、第 2 誤差増幅器 212 で基準電圧 Vref2、基準電圧 Vref3 と比較され、その比較出力で NPN 235、NPN 238 を制御する。NPN 235、NPN 238 が制御されるようになると、帰還電圧 FB が上限値から低下してくる。

30

【0052】

出力電圧 Vo が上昇し、起動電圧 (約 1000 v) に達すると、出力電流 Io が流れ始めて冷陰極蛍光灯 FL が点灯すると共に、出力電圧 Vo は動作電圧 (約 600 v) に低下する。この時点においても、過大な突入電流が流れることはない。そして、出力電流 Io が徐々に上昇する一方、出力電圧 Vo はほぼ一定の動作電圧に維持される。また、帰還電圧 FB は、出力電圧 Vo あるいは出力電流 Io が上昇し、NPN 235、NPN 238 が制御されるようになると、帰還用のコンデンサ 136、137 を介した帰還作用により、上限値から徐々に低下してくる。

40

【0053】

スロースタート電圧 SS が上昇すると共に、出力電流 Io が増加して帰還電圧 FB が低下してくる。帰還電圧 FB がスロースタート電圧 SS と等しくなった時点において、PWM 比較器 214 での三角波信号 CT との比較対象が、それまでのスロースタート電圧 SS から帰還電圧 FB に移る。これによりスロースタートが終了したことになる。このスロースタートに要する時間は、冷陰極蛍光灯 FL が停止している状態から立ち上がるために、比較的長い。

【0054】

50

出力電流 I_o は基準電圧 V_{ref2} で決まる所定値に一定制御される。冷陰極蛍光灯 FL の明るさは、それに流れる電流により決まり、この電流を維持するためにほぼ一定の動作電圧が印加される。したがって、電圧 V_o は、起動時に冷陰極蛍光灯 FL を点灯するために高い電圧が印加され、一旦点灯した後は低い動作電圧でよい。このため、定常状態では、帰還電圧 FB は、出力電流 I_o に基づいて決定されることになる。

【0055】

図5を参照して、スロースタートが終了し、定常状態になると、起動信号 ST が H レベルにあるから、PWM 制御信号 PWM 1 に基づいて形成されたゲート駆動信号 P 1 ~ N 2 により、半導体スイッチ回路が駆動される。変圧器 TR の一次巻線 105 に流れる電流（ここでは負荷電流 I_o として表現している）は、第1方向、第2方向に交互に流れる。

10

【0056】

第1方向の電流 I_o は、ゲート駆動信号 P 1 が L レベルかつゲート駆動信号 N 1 が H レベルの時、即ちゲート駆動信号 N 1 が H レベルになったときに流れ始め、ゲート駆動信号 N 1 が H レベルの間は増加する。ゲート駆動信号 N 1 が H レベルから L レベルになると、第1方向の電流 I_o は減少に転じ、一次巻線 105 に蓄積されたエネルギーを放出する。

【0057】

第2方向の電流 I_o は、同様であり、ゲート駆動信号 N 2 が H レベルになったときに流れ始め、ゲート駆動信号 N 2 が H レベルの間は増加する。ゲート駆動信号 N 2 が H レベルから L レベルになると、第2方向の電流 I_o は減少に転じ、一次巻線 105 に蓄積されたエネルギーを放出する。このようにして、PWM 制御信号 PWM 1 に応じた大きさの電流 I_o が交互に一次巻線 105 に流れて、インバータ動作が行われる。なお、T o f f は、貫通電流を防止するために設けられている期間である。

20

【0058】

さて、インバータの運転中に待機状態にするために、起動信号 ST が H レベルから L レベルに変更される。この変更は、任意の時点に行われるから、PWM 制御動作とは非同期である。

【0059】

ゲート駆動信号 N 1 が H レベルで、第1方向の電流 I_o が流れている時点 t_1 で起動信号 ST が L レベルに変更された場合を想定する。なお、起動信号 ST が変化してから比較器 217 の出力が反転するまでには多少の時間が経過するが、比較器 217 の出力が反転する時点が基準となるから、この時間は問題とならない。

30

【0060】

起動信号 ST が L レベルに変更された時点 t_1 で、アンド回路 248 は閉じられるから、アンド回路 248 の出力 PWM 2 は H レベルから直ちに L レベルになる。これによりロジックブロック 203 からドライブ回路 204-2 の反転回路に供給される信号レベルが L レベルから H レベルに反転し、それまでオンしていた PMOS Q p がオフし、オフしていた NMOS Q n がオンする。

【0061】

これにより、NMOS 102 の静電容量 C_p に充電されていた電荷は、抵抗 R_p を介することなく、NMOS Q n を通って放電される。この放電に要する時間は、極めて短く、例えば 500 ns 程度である。この結果、第1方向の電流 I_o は、時点 t_1 までは増加しているが、NMOS 102 がオフされることにより時点 t_1 から直ちに減少する。なお、その後、ドライブ回路の PMOS Q p、NMOS Q n は、ともにオフする。このように、待機状態への移行時に負荷電流 I_o が過渡的に増加することはない。

40

【0062】

起動信号 ST が L レベルに変更されると、システムオフ信号 SYSTEMOFF が発生される。このシステムオフ信号 SYSTEMOFF によって、コントローラ IC 200 内の待機時にも電源を供給しておく部分（比較器 217 等）以外の部分への電源電圧の供給が停止される。この電源供給が停止され、各構成要素（例えば、PWM 比較器 214、ロジックブロック 203、出力ブロック 204 等）へ供給される電圧が低下し、それらの動作が停止するまでに

50

は、数10～数100 μ Sの時間が経過する。

【0063】

この動作停止に要する時間(数10～数100 μ S)は、静電容量 C_p に充電されていた電荷がNMOS Q_n を通して放電されるに要する時間(例えば500ns程度)に比べて極めて短いから、NMOS102を時点 t_1 で直ちにオフさせることに支障はない。

【0064】

これに比べて、従来のインバータでは、待機状態に移行するときには、起動信号 ST によりシステムオフ信号SYSTEMOFFを発生して、待機時にも電源を供給しておく部分以外の部分への電源電圧の供給を停止する。しかし、本発明のように、PWM制御信号PWMを、起動信号 ST によりコントロールしていない。

10

【0065】

この従来のインバータにおいては、図4、図5を参照して、ドライブ回路204-2、NMOS102の動作について同様に考察する。電源電圧の供給停止により、その電源電圧 V_{CC} は徐々に低下するが、しばらくの間はPMOS Q_p はオンを継続しその後オフになり、また、NMOS Q_n はずっとオフ状態のままである。

【0066】

この場合、静電容量 C_p の充電電荷は抵抗 R_p を介して放電されるだけであるから、ゲート駆動信号 N_1 は図5中に破線で示すように、その時定数 $C_p \cdot R_p$ にしたがって緩やかに減少していく。そして、ゲート駆動信号 N_1 の大きさがNMOS102をオンさせておく閾値電圧以下になった時点 t_2 で、NMOS102がオフすることになる。このような動作は、ドライブ回路204-1、PMOS101においても同様である。

20

【0067】

したがって、従来のインバータでは、負荷電流 I_o は、図5中の破線で示すように、時点 t_1 以後も、NMOS102がオフする時点 t_2 まで増加し続ける。時点 t_2 以後、負荷電流 I_o は徐々に減少する。このときの負荷電流 I_o の大きさは、1パルスではあるが、通常の負荷電流の数倍(実測例では、4倍)に達する。

【0068】

以上のように、本発明では、待機状態に移行するとき、起動信号 ST によりシステムオフ信号SYSTEMOFFを発生して、待機時にも電源を供給しておく部分以外の部分への電源電圧の供給を停止するとともに、スイッチ駆動回路部である出力ブロック204からのオン状態にあるスイッチ駆動信号をオフ状態にさせる。これにより、待機状態に移行するとき、従来のインバータでは発生していた過大電流を、無くすることができる。

30

【0069】

また、そのために必要とされる構成要素は、PWM制御信号PWM1と起動信号 ST とのアンドをとるだけで良いから、簡易に構成することができる。

【0070】

なお、起動信号 ST が停止を指示する状態になると、スイッチ駆動信号 $P_1 \sim N_2$ のうち、半導体スイッチ回路中のスイッチをオンさせているスイッチ駆動信号の少なくとも1つを、当該スイッチがオフするようにすれば良い。したがって、アンド回路248や反転回路249を設ける代わりに、起動信号 ST をロジックブロック203や出力ブロック204に直接入力して、同様な作用を果たすようにしてもよい。

40

【0071】

【発明の効果】

本発明によれば、半導体スイッチ回路の各スイッチをPWMして定電流制御するとともに、運転・停止信号により制御回路部の電源を遮断して待機状態にするインバータやそのためのコントローラICにおいて、運転・停止信号が停止を指示する状態になると、半導体スイッチ回路中のスイッチをオンさせているスイッチ駆動信号をオフにすることにより、待機状態に移行させる際の過大電流の発生を防止することができる。

【0072】

また、PWM制御信号と運転・停止信号を入力とする論理回路の出力にしたがってスイッ

50

チ駆動信号を形成することにより、必要とされる構成を簡易にすることができる。

【図面の簡単な説明】

【図 1】本発明の実施の形態に係るインバータの全体構成図。

【図 2】図 1 のためのコントローラ IC の内部構成図。

【図 3】起動時、停止時の動作に関する説明用の回路図。

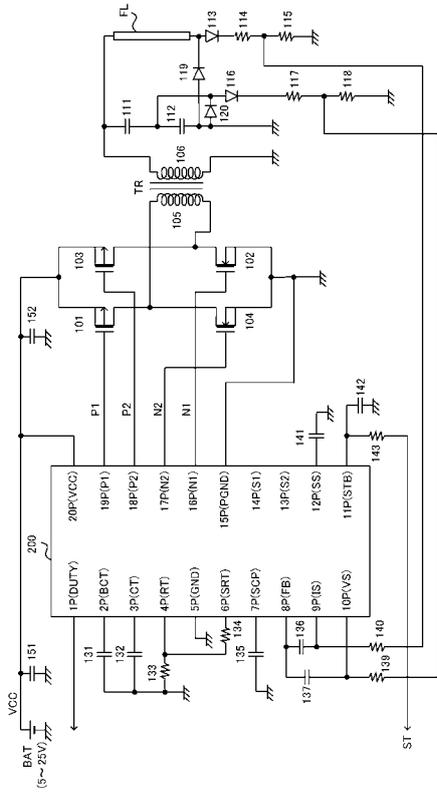
【図 4】出力ブロックの構成例を、半導体スイッチ回路とともに示す図。

【図 5】本発明の動作を説明するためのタイミングチャート。

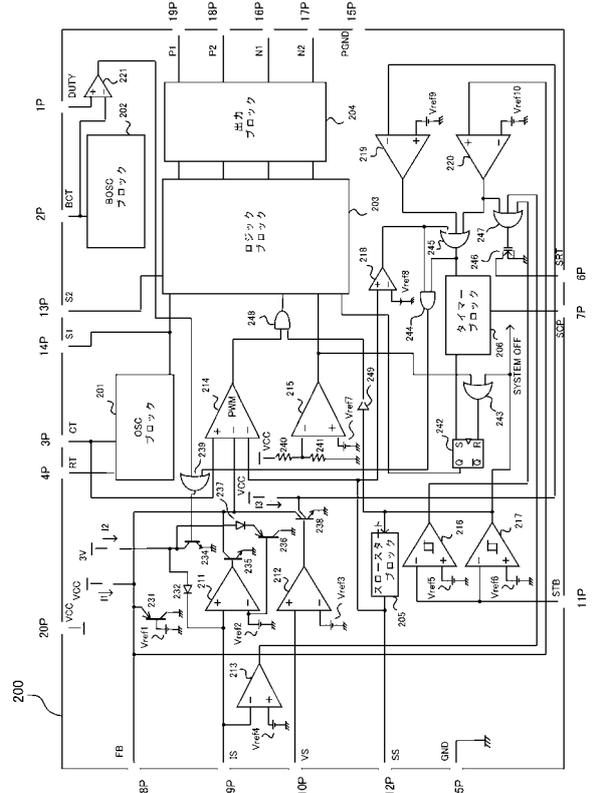
【符号の説明】

TR	変圧器	
FL	冷陰極蛍光灯	10
BAT	直流電源	
101、103	P型MOSトランジスタ	
102、104	N型MOSトランジスタ	
P1, P2, N1, N2	ゲート駆動信号	
200	コントローラIC	
201	OSCブロック	
202	BOSCブロック	
203	ロジックブロック	
204	出力ブロック	
204-1 ~ 204-4	ドライブ回路	20
205	スロースタートブロック	
211	第1誤差増幅器	
212	第2誤差増幅器	
214	PWM比較器	
217	比較器	
231	PNPトランジスタ	
235、238	NPNトランジスタ	
248	アンド回路	
249	反転回路	
132、136、137、141、142	コンデンサ	30
133、139、140、143	抵抗	
Vref1 ~ Vref3、Vref6	基準電圧	
I1	定電流源	
CT	PWM用三角波信号	
FB	帰還電圧	
PWM1、PWM2	PWM制御信号	
SS	スロースタート電圧	
IS	検出電流	
VS	検出電圧	
Vo	出力電圧	40
Io	出力電流	
ST	起動信号	

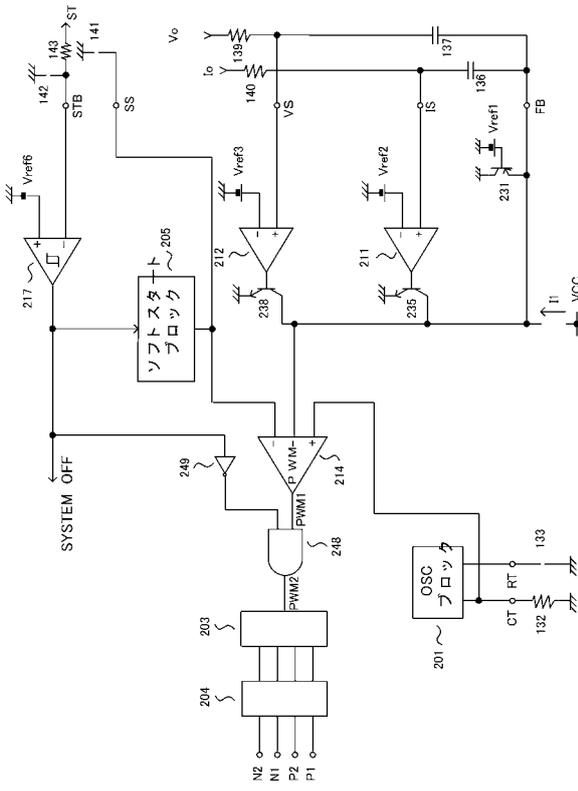
【図 1】



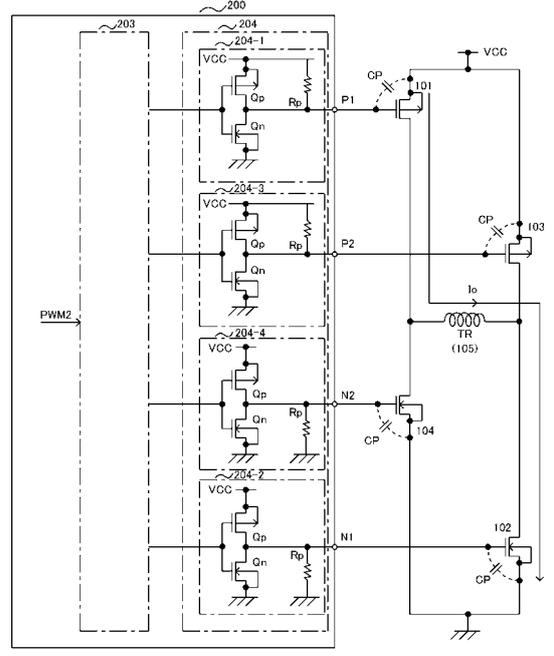
【図 2】



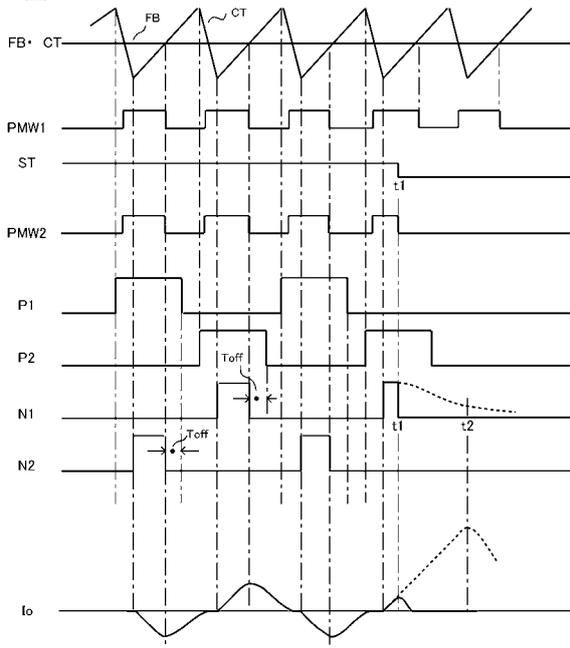
【図 3】



【図 4】



【 図 5 】



フロントページの続き

(58)調査した分野(Int.Cl. , DB名)

H02M 7/48