

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年12月12日(12.12.2019)



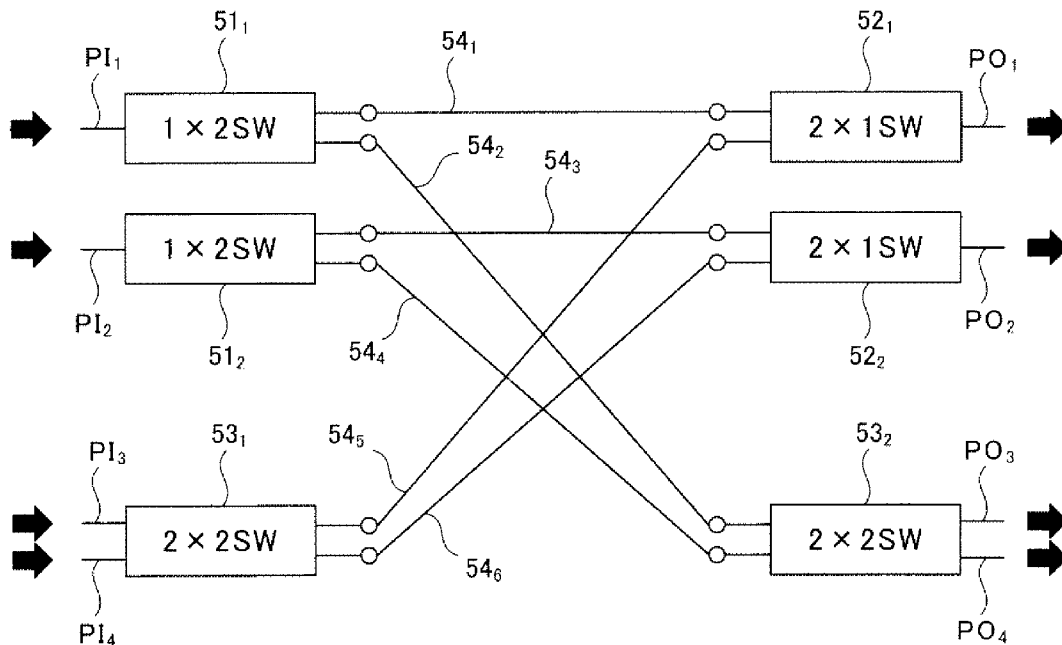
(10) 国際公開番号
WO 2019/235392 A1

- (51) 国際特許分類:
H04Q 3/52 (2006.01) H04B 10/27 (2013.01)
G02F 1/025 (2006.01) H04J 14/02 (2006.01)
- (21) 国際出願番号: PCT/JP2019/021829
- (22) 国際出願日: 2019年5月31日(31.05.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-110264 2018年6月8日(08.06.2018) JP
- (71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

- (72) 発明者: 村中 勇介 (MURANAKA Yusuke); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). 橋本 俊和 (HASHIMOTO Toshikazu); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). サライブラヒム(SALAH Iburahim); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). 中原 達志(NAKAHARA Tatsushi); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). 坂巻 陽平(SAKAMAKI Yohei); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP).

(54) Title: OPTICAL SWITCH DEVICE

(54) 発明の名称: 光スイッチ装置



(57) Abstract: Provided is a low-loss optical switch device for realizing a node device that transfers an optical signal of an optical line exchange system and an optical signal of an optical packet exchange system. The optical switch device is disposed in a node device constituting a network and includes optical input ports PI₁ to PI₄ and optical output ports PO₁ to PO₄. The optical switch device comprises 1×2 optical switches 51₁, 51₂, 2×1 optical switches 52₁, 52₂, and 2×2 optical switches 53₁, 53₂. The optical switches comprise an optical waveguide of a



WO 2019/235392 A1

(74) 代理人: 特許業務法人 谷・阿部特許事務所
(TANI & ABE, P.C.); 〒1070052 東京都港区赤坂2丁目6番20号 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

material of which the refractive index or absorption coefficient varies on the order of nanoseconds. The refractive index or the absorption coefficient is changed to thereby perform switching of both an OCS optical signal of the optical line exchange system and an OPS optical signal of the optical packet exchange system.

(57) 要約: 光回線交換方式の光信号と光パケット交換方式の光信号を転送するノード装置を実現する低損失な光スイッチ装置を提供する。ネットワークを構成するノード装置に設けられ、光入力ポート P_{11} ~ P_{14} と光出力ポート P_{O1} ~ P_{O4} とを有する光スイッチ装置において、当該光スイッチ装置は、 1×2 光スイッチ 5_{11} 、 5_{12} 、 2×1 光スイッチ 5_{21} 、 5_{22} 及び 2×2 光スイッチ 5_{31} 、 5_{32} からなり、これらの光スイッチは、屈折率又は吸収係数がナノ秒オーダで変化する材料の光導波路構造からなり、屈折率又は吸収係数を変化させることにより、光回線交換方式のOCS光信号及び光パケット交換方式のOPS光信号の両方のスイッチングを行う。

明 細 書

発明の名称：光スイッチ装置

技術分野

[0001] 本発明は、大容量光通信ネットワークを支えるための重要な光部品であるノード装置用の光スイッチ装置に関する。

背景技術

[0002] 近年、通信トラフィックの急激な増大に対応すべく、光通信ネットワークの高速、大容量化が進められている。光通信ネットワークは複数のリンク、ノード装置で構成されており、それぞれにおいて高速、大容量通信に向けた研究開発が行われている。リンクでは信号の高速化や波長の多重化などが進む一方で、ノード装置では効率的なトラフィックを実現すべく、ノード装置間を接続する経路を柔軟に変更する技術が重要とされている。ノード技術としては様々な伝送方式が検討されており、光／電気変換を必要としない光スイッチング技術は、ネットワーク機器の消費電力や遅延等の面において有効な技術であり、光スイッチング技術を主体とした光伝送方式が盛んに研究されている。

[0003] その中でも、光回線交換（Optical Circuit Switching：OCS）方式と光パケット交換（Optical Packet Switching：OPS）方式は相反する特徴を持ち、それぞれに適したデータや運用が考えられる。

[0004] OCS方式では、特定のノード装置間でリンクが確立され、連続したデータの伝送が可能である。リンクの確立には、特定の波長帯域を占有することによって光パスが設定されることが一般的であるが、リンクの波長を占有するため、他のノード装置からの転送の妨げとなる。OCS方式では、パケットのロスが少ないため高い信頼性が求められる場合や安定して大容量のデータを伝送する場合に適している。

[0005] その一方、OPS方式では、ノード装置間のリンクを確立せず、接続レスな伝送が可能である。伝送される光パケットに予めラベルを付与し

、そのラベルに基づいて各ノード装置での衝突回避を考慮しながら転送されることが一般的である。OPS方式では、伝送データのトラフィック変動が大きな場合や低遅延性が要求されるデータに適している。非特許文献1に示すように、将来の大容量光通信ネットワークには、これら2つの方式の組み合わせによる柔軟なネットワークが有望視されており、それらを実現するノード技術の研究が進められている。

[0006] 光スイッチング技術としては、光／電気変換を必要とせず、光信号を光のまま高速にスイッチングすることが求められる。このような光スイッチは平面光波回路 (Planar Lightwave Circuit : PLC) 上に構成した熱光学 (Thermo-Optic : TO) スイッチ、InP系の電界吸収型光変調器 (Electro Absorption Modulator : EAM) やマッハツェンダ干渉計 (Mach-Zehnder Interferometer : MZI) や半導体光増幅器 (Semiconductor Optical Amplifier : SOA) を用いたスイッチ、LiNbO₃系の位相変調器型のスイッチなどが研究開発されている。1×N光スイッチを構成する従来技術として、例えば、特許文献1に示す2×2光スイッチ素子が提案されている。

[0007] 図15に従来の2×2光スイッチ素子の斜視図を示す。図15の2×2光スイッチ素子は、方向性結合器型の光スイッチ素子であり、n-InP基板上に、光入力部 (図中のI)、光スイッチ部 (同II)、光出力部 (同III) 及び光吸収部 (同IV) を設けた構成となっている。

[0008] より詳細に説明すると、従来の2×2光スイッチ素子は、n-InP基板6上に、i-MQW層5、i-InPクラッド層4、p-InPクラッド層3が順に積層され、p-InPクラッド層3は、図15に示すような構造で、細線状に形成されている。更に、光スイッチ部IIの一方のp-InPクラッド層3上及び光吸収部IVの両方のp-InPクラッド層3上には、p⁺-InGaAsキャップ層2が形成され、p⁺-InGaAsキャップ層2上にはp型電極1、10、11が各々形成されている。n-InP基板6の裏面にはn型電極7が形成されている。なお、符号9は、電気的分離溝である。

[0009] 入力信号光は、i-MQW層5内であって、細線状に形成されたp-In

Pクラッド層3の下部に位置する部分を導波する。以下、光入力部I、光スイッチ部II、光出力部III及び光吸収部IVに設けたp-i-n Pクラッド層3の下部に位置するi-MQW層5を、それぞれ入力光導波路、光スイッチ光導波路、出力光導波路及び光吸収光導波路と呼ぶこととする。

[0010] 入力信号光は、いずれか一方の入力光導波路（図15中のA又はB）に入力され、光スイッチ光導波路に導かれる。光スイッチ光導波路では、光スイッチ部IIに設けたp型電極1とn型電極7との間に所望の電圧を印加することにより、例えば、多重量子井戸（Multiple Quantum Well：MQW）構造に起因する量子井戸閉じ込め効果（Quantum Confined Stark Effect：QCSE）により、p型電極1下方の光スイッチ光導波路の屈折率を変えることで、いずれか一方の光スイッチ光導波路からのみ信号光を出力する。すなわち、光路切り替えを行う。

[0011] 光吸収部IVでは、信号光が入力された光吸収光導波路と異なる光吸収光導波路に設けたp型電極10又は11とn型電極7との間に、所望の電界が印加される。これにより、前記光スイッチ光導波路から漏れ出たクロストーク光は光吸収光導波路で吸収される一方、光スイッチ光導波路から出力された信号光は出力光導波路（図15中のC又はD）へ導かれる。このように、光吸収部IVを備えることにより、前記光スイッチ光導波路からの漏れ光の影響を低減可能な光スイッチ素子を実現している。

先行技術文献

特許文献

[0012] 特許文献1：特開平6-59294号公報

非特許文献

[0013] 非特許文献1：Hiroaki Harai et. al., "Optical Packet and Circuit Integrated Networks and Software Defined Networking Extension," Journal of Lightwave Technology, August 15, 2014, vol. 32, no. 16, pp. 2751-275

発明の概要

発明が解決しようとする課題

[0014] OPS方式とOCS方式を統合させたネットワークの実現には、既存のROADM (Reconfigurable Optical Add/Drop Multiplexer) ネットワーク技術への適応が不可欠である。リングネットワークのROADMにおける光スイッチには、波長選択スイッチ (Wavelength Selective Switch:WSS) が用いられているが、ノード装置にはWSSの機能と高速光スイッチの機能が求められる。WSS単体では、OPS方式とOCS方式両方の信号を扱うことができないため、それらを実現する新たなノード技術の実現が課題である。

[0015] そこで、OPS方式への対応を可能とする場合、光パケットと光パケットとの間でスイッチングする必要があるため、光スイッチには高速性が求められる。光スイッチの高速動作を可能とするためには、InPやSiなどの半導体にキャリアを注入し、電気光学効果によってスイッチングする構造が一般的となるが、半導体光導波路は光閉じ込めが強いため光ファイバとの接続損失は大きく、また、キャリアの吸収などによって伝搬損失が大きくなる傾向がある。ノード装置における損失はEDFA (Erbium-Doped Fiber Amplifier) などの増幅器によって補償も可能であるが、信号品質の劣化を招くため好ましくなく、光スイッチデバイスにおいては低損失性が重要となる。

[0016] 本発明は、上記課題に鑑みなされたもので、光回線交換方式の光信号と光パケット交換方式の光信号を転送するノード装置を実現する低損失な光スイッチ装置を提供することを目的とする。

課題を解決するための手段

[0017] 上記課題を解決する第1の発明に係る光スイッチ装置は、
ネットワークを構成するノード装置に設けられ、複数の光入力ポートと複数の光出力ポートとを有する光スイッチ装置において、
当該光スイッチ装置は、複数の光スイッチからなり、
前記光スイッチは、屈折率又は吸収係数がナノ秒オーダーで変化する材料の

光導波路構造からなり、前記屈折率又は前記吸収係数を変化させることにより、光回線交換方式の光信号であるOCS光信号及び光パケット交換方式の光信号であるOPS光信号の両方のスイッチングを行うことを特徴とする。

- [0018] 上記課題を解決する第2の発明に係る光スイッチ装置は、
上記第1の発明に記載の光スイッチ装置において、
前記ノード装置は、波長選択スイッチを有するROADM (Reconfigurable Optical Add/Drop Multiplexer) ノード装置であり、
当該光スイッチ装置は、
前記波長選択スイッチの後段に配置されると共に、前記OCS光信号と前記OPS光信号を予め設定した前記光出力ポートにスイッチングして、前記OCS光信号と前記OPS光信号との間のアドドロップ処理を行う複数の前記光スイッチからなる第1の光スイッチ部と、前記OPS光信号を予め設定した前記光出力ポートにスイッチングして、前記OPS光信号のアドドロップ処理を行う複数の前記光スイッチからなる第2の光スイッチ部とを有することを特徴とする。

- [0019] 上記課題を解決する第3の発明に係る光スイッチ装置は、
上記第2の発明に記載の光スイッチ装置において、
前記第1の光スイッチ部でのスイッチングを制御するネットワークコントローラと、前記第2の光スイッチ部でのスイッチングを前記OPS光信号のラベルに基づいて制御するラベルテーブルとを有することを特徴とする。

- [0020] 上記課題を解決する第4の発明に係る光スイッチ装置は、
上記第2又は第3の発明に記載の光スイッチ装置において、
K、L、M、Nをそれぞれ1以上の整数とすると、
前記第1の光スイッチ部は、 $N \times (K + L)$ のポート構成の $N \times (K + L)$ 光スイッチと $(K + L) \times N$ のポート構成の $(K + L) \times N$ 光スイッチとを有し、

前記第2の光スイッチ部は、 $M \times K$ のポート構成の $M \times K$ 光スイッチと $K \times M$ のポート構成の $K \times M$ 光スイッチとを有し、

前記 $N \times (K + L)$ 光スイッチの出力側の L 個のポートを前記 $(K + L) \times N$ 光スイッチの入力側の L 個のポートに接続し、前記 $N \times (K + L)$ 光スイッチの出力側の K 個のポートを前記 $K \times M$ 光スイッチの入力側の K 個のポートに接続し、

前記 $M \times K$ 光スイッチの出力側の K 個のポートを前記 $(K + L) \times N$ 光スイッチの入力側の K 個のポートに接続したことを特徴とする。

[0021] 上記課題を解決する第5の発明に係る光スイッチ装置は、

上記第4の発明に記載の光スイッチ装置において、

J を2以上の整数とすると、

前記 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 $M \times K$ 光スイッチ及び前記 $K \times M$ 光スイッチは、各々、 $1 \times J$ のポート構成の $1 \times J$ 分配選択型光スイッチを基本の構成要素として、少なくとも1つの前記 $1 \times J$ 分配選択型光スイッチから構成され、

前記 $1 \times J$ 分配選択型光スイッチは、 $1 \times J$ 光カプラと J 個の光吸収ゲートからなる

ことを特徴とする。

[0022] 上記課題を解決する第6の発明に係る光スイッチ装置は、

上記第4の発明に記載の光スイッチ装置において、

J を2以上の整数とすると、

前記 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 $M \times K$ 光スイッチ及び前記 $K \times M$ 光スイッチは、各々、 1×2 マッハツェンダ干渉計又は複数の 2×2 マッハツェンダ干渉計からなる $1 \times J$ のポート構成の $1 \times J$ 光スイッチを基本の構成要素として、1つの前記 1×2 マッハツェンダ干渉計又は少なくとも1つの前記 $1 \times J$ 光スイッチから構成され、

前記 $1 \times J$ 光スイッチは、前段の前記 2×2 マッハツェンダ干渉計の出力

側の2つのポートの各々に後段の前記 2×2 マッハツェンダ干渉計の入力側の2つのポートの一方を接続して、複数の前記 2×2 マッハツェンダ干渉計をつりー状に多段に接続した構成であることを特徴とする。

[0023] 上記課題を解決する第7の発明に係る光スイッチ装置は、
上記第4～第6の発明のいずれか1つに記載の光スイッチ装置において、
前記 $N \times (K + L)$ 光スイッチの後段に光吸収ゲートを設けた
ことを特徴とする。

[0024] 上記課題を解決する第8の発明に係る光スイッチ装置は、
上記第4～第7の発明のいずれか1つに記載の光スイッチ装置において、
前記 $N \times (K + L)$ 光スイッチと前記 $(K + L) \times N$ 光スイッチとの間、
前記 $N \times (K + L)$ 光スイッチと前記 $K \times M$ 光スイッチとの間、及び、前記
 $M \times K$ 光スイッチと前記 $(K + L) \times N$ 光スイッチとの間を、各々、光導波
路で接続すると共に、一部の前記光導波路に他の前記光導波路との交差部を
有する光導波路を用い、
前記 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 M
 $\times K$ 光スイッチ、前記 $K \times M$ 光スイッチ及び前記光導波路を、同一チップ上
にモノリシック集積した
ことを特徴とする。

[0025] 上記課題を解決する第9の発明に係る光スイッチ装置は、
上記第4～第7の発明のいずれか1つに記載の光スイッチ装置において、
前記 $N \times (K + L)$ 光スイッチと前記 $(K + L) \times N$ 光スイッチとの間、
前記 $N \times (K + L)$ 光スイッチと前記 $K \times M$ 光スイッチとの間、及び、前記
 $M \times K$ 光スイッチと前記 $(K + L) \times N$ 光スイッチとの間を、各々、光導波
路で接続すると共に、全ての前記光導波路が互いに交差しないように、前記
 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 $M \times K$ 光
スイッチ及び前記 $K \times M$ 光スイッチを配置し、
前記 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 M
 $\times K$ 光スイッチ、前記 $K \times M$ 光スイッチ及び前記光導波路を、同一チップ上

にモノリシック集積した
ことを特徴とする。

- [0026] 上記課題を解決する第10の発明に係る光スイッチ装置は、
上記第8又は第9の発明に記載の光スイッチ装置において、
当該光スイッチ装置の前記光入力ポートと前記光出力ポートの全てを、前
記チップの一方側の端部に配置した
ことを特徴とする。

発明の効果

- [0027] 本発明によれば、光回線交換方式の光信号と光パケット交換方式の光信号
を転送するノード装置を実現する低損失な光スイッチ装置を提供することが
できる。

図面の簡単な説明

- [0028] [図1]本発明に係る光スイッチ装置に用いる分配選択型光スイッチからなる1
×2光スイッチを示す構成図である。
[図2]本発明に係る光スイッチ装置に用いるMZI型光スイッチからなる1×
2光スイッチを示す構成図である。
[図3]図1に示した分配選択型光スイッチの光吸収ゲートにおける印加電圧に
対する透過率を示すグラフである。
[図4]図2に示したMZI型光スイッチの各光出力ポートにおける注入電流に対
する透過率を示すグラフである。
[図5]図1及び図2に示した光スイッチの光導波路の構造を示す断面図である
。
[図6]本発明に係る光スイッチ装置の実施形態の一例（実施例1）を示す構成
図である。
[図7]本発明に係る光スイッチ装置に用いるMZI型光スイッチからなる2×
2光スイッチを示す構成図である。
[図8]本発明に係る光スイッチ装置に用いる複数の分配選択型光スイッチから
なる2×2光スイッチを示す構成図である。

[図9]本発明に係る光スイッチ装置の実施形態の他の一例（実施例2）を示す構成図である。

[図10]図9に示した光スイッチ装置の変形例を示す構成図である。

[図11]本発明に係る光スイッチ装置の実施形態の他の一例（実施例3）を示す構成図である。

[図12]本発明に係る光スイッチ装置の実施形態の他の一例（実施例4）を示す構成図である。

[図13]本発明に係る光スイッチ装置の実施形態の他の一例（実施例5）を示す構成図である。

[図14]本発明に係る光スイッチ装置の実施形態の他の一例（実施例6）を示す構成図である。

[図15]従来の2×2光スイッチ素子を示す斜視図である。

発明を実施するための形態

[0029] OPS方式の光信号（以降、OPS光信号）のスイッチングに用いる高速光スイッチについて説明する。スイッチング機構には、図1に示す分配選択型光スイッチ20や図2に示すMZI型光スイッチ30を用いる。これらは、OCS方式の光信号（以降、OCS光信号）のスイッチングにも使用可能である。

[0030] 図1の分配選択型光スイッチ20では、光入力ポートP1から入力された入力光を、マルチモード干渉（Multi-Mode Interference：MMI）光カップラである1×2光カップラ21を用いて2つの光導波路22₁、22₂に分岐しており、2つの光導波路22₁、22₂は、各光出力ポートPO₁、PO₂の光吸収ゲート23₁、23₂に接続されている。

[0031] 光吸収ゲート23₁、23₂は、後述するように、n-InP基板、n-InP下部クラッド層、InGaAsPコア層、p-InP上部クラッド層、p-InGaAsキャップ層を有している。そして、光吸収ゲート23₁、23₂では、n-InP基板に設けたn型電極を接地しており（電位＝0V）、各光吸収ゲート23₁、23₂に設けたp型電極にマイナス電圧を印加すると、フ

ランツケルディッシュ (Franz-Keldysh : F K) 効果により、 InGaAsP コア層における吸収端がシフトし、光吸収ゲート 23_1 、 23_2 を伝搬する信号光波長での吸収係数が増加する。

[0032] このようにして、光吸収ゲート 23_1 又は 23_2 への印加電圧を制御することにより、出力不要な方の光導波路 22_1 又は 22_2 の光を光吸収ゲート 23_1 又は 23_2 で吸収しており、これによりスイッチングすることができる。ここで、光吸収ゲートとして用いる EAM には SOA 等を用いてもよい。

[0033] 図 2 の MZ I 型光スイッチ 30 では、図 1 と同様の MMI 光カプラである 1×2 光カプラ 31 を用いて、光入力ポート P1 から入力された入力光を 2 つの光導波路 32_1 、 32_2 に分岐しており、2 分岐された入力光は、2 つの光導波路 32_1 、 32_2 において、制御電極 33_1 、 33_2 により制御された位相変調による位相差を受けた後に、MMI 光カプラである 2×2 光カプラ 34 を用いて、再度結合されている。

[0034] このようにすると、干渉効果により、2 つの光導波路 32_1 、 32_2 間の位相差が、 $\pm n\pi$ であれば、光出力ポート PO_1 又は PO_2 の一方から出力し、 $\pm (2n+1)\pi/2$ であれば、光出力ポート PO_1 又は PO_2 の他方から出力される。なお、 n は、0 以上の整数である。従って、光導波路 32_1 又は 32_2 の片方の光導波路内に位相変調領域を配置して制御すれば、 1×2 のスイッチング動作が得られる。

[0035] 上述した位相変調を得るには光導波路 32_1 、 32_2 の屈折率を変化させればよい。 InP 系の光導波路では、電圧印加による F K 効果や QCSE 効果もしくは電流注入によるプラズマ効果を用いて光導波路の屈折率を変化させ、 LN 系の光導波路では、電圧印加によるポッケルス効果を用いて光導波路の屈折率を変化させれば、スイッチング動作を行うことができる。また、光強度を 2 等分する MMI 光カプラは方向性結合器などを用いてもよい。

[0036] そして、図 1 に示した分配選択型光スイッチ 20 の場合は、図 3 に示すように、光吸収ゲート 23_1 、 23_2 に対して、印加電圧 -3V で消光比 20dB 以上、印加電圧 -7V で消光比 40dB 以上を得ることができる。

- [0037] また、図2に示したMZI型光スイッチ30の場合は、図4に示すように、2つのアーム光導波路32₁、32₂への注入電流が0mAの場合、入力信号光は図2における光出力ポートPO₁側に出力される。制御電極33₁、33₂のどちらか一方に電流を注入すると、注入した方のアーム光導波路の屈折率が変化し、伝搬する光の位相が変化する。このアーム光導波路への注入電流が5mA程度となったとき、光出力ポートPO₁からの出力は最小となり、光出力ポートPO₂への光出力が最大となる。このとき、光出力ポートPO₁への光出力と光出力ポートPO₂への光出力との比は20dB以上が得られる。
- [0038] なお、分配選択型光スイッチの場合は、1×2の分配選択型光スイッチ20だけでなく、分岐数を増やすことで、多数の光出力ポートへのスイッチングが可能である。この場合、Jを2以上の整数とすると、1×Jのポート構成の1×J光スイッチとする場合には、1×J光カップラとJ個の光吸収ゲートから構成される。
- [0039] また、MZI型光スイッチの場合は、1段のMZI型光スイッチ30だけでなく、後述する2×2のMZI型光スイッチ60をツリー状に多段に接続することで、多数の光出力ポートへのスイッチングが可能である。この場合、1×J光スイッチとする場合には、前段の2×2のMZI型光スイッチ60の出力側の2つのポートの各々に、後段の2×2のMZI型光スイッチ60の入力側の2つのポートの一方を接続した構成となる。
- [0040] 次に、高速動作可能な光スイッチとなる分配選択型光スイッチ20の作製方法について述べる。
- [0041] まず、n-InP基板上に、n-InP下部クラッド層、1.4Q組成0.3μm膜厚のバルクi-InGaAsPコア層、p-InP上部クラッド層、p⁺-InGaAsキャップ層を、有機金属気相成長法(Metal Organic Vapor Phase Epitaxy: MOVPE)により成長させる。
- [0042] 次に、フォトリソグラフィとドライエッチングとにより、ハイメサ光導波路構造を有する入力光導波路、1×2光カップラ21、光導波路22₁、22₂、光吸収ゲート23₁、23₂及び出力光導波路を一括形成する。光導波路構造

を形成後、局所領域への埋め込みが可能で平坦化に優れた有機材料であるベンゾシクロブテン（Benzocyclobutene：BCB）をスピコートにより塗布し、 O_2/C_2F_6 混合ガスを用いたRIE（Reactive Ion Etching）により、埋め込み前の基板表面（基板最上面）が露出するまでエッチバックし、基板表面を平坦化する。

[0043] 最後に、光吸収ゲート23₁及び光吸収ゲート23₂、更に、1×2カップラ21のp⁺-InGaAsキャップ層上にp型電極を形成し、n-InP基板裏面ないし同基板の光導波路構造が形成されていない領域にn型電極を形成する。

[0044] 上記の作製方法では、MOVPE成長及び光導波路構造の形成を一括で行えるようになる。また、図15に示した従来の光スイッチ素子と異なり、1×2光カップラ21と光吸収ゲート23₁、23₂との間で、n-InP上部クラッド層及びp⁺-InGaAsキャップ層を除去するプロセスが不要となる。ゆえに、作製方法が簡便で、光学的特性を劣化させることなく、かつ、極めて低い光クロストークを有する光スイッチを提供することができるようになる。

[0045] 図5に上記の光導波路構造の断面図を示す。図5では、符号41をn-InP基板、符号42をn-InP下部クラッド層、符号43をInGaAsPコア層、符号44をp-InP上部クラッド層、符号45をp⁺-InGaAsキャップ層としている。本形態では、図5に示すように、膜厚0.3μm、幅1.5μmの1.4Q組成のInGaAsPコア層43を用いている。これらの設計値は、光スイッチの光学的特性を決める重要なパラメータとなる。

[0046] そして、入力信号光波長が、例えば、1.53μmから1.57μmで動作し、低損失、高速かつ低消費電力な動作を実現するためには、下記の条件が満たされることが好ましい。

(1) InGaAsPコア層43の厚さは、入力信号光に対してシングルモード導波条件であり、かつ、InGaAsPコア層43への十分な光閉じ込

めを有する条件であり、 $0.1\ \mu\text{m}\sim 0.4\ \mu\text{m}$ の範囲が望ましい。

(2) InGaAsP コア層43の幅は、入力信号光に対してシングルモード導波条件であり、 $0.8\ \mu\text{m}\sim 3\ \mu\text{m}$ の範囲が望ましい。

(3) InGaAsP コア層43の組成は、 $1.3\text{Q}\sim 1.5\text{Q}$ であり、各電極長は、EAMの場合は $100\ \mu\text{m}\sim 2000\ \mu\text{m}$ 、MZIの場合は $50\ \mu\text{m}\sim 1000\ \mu\text{m}$ の範囲が望ましい。

[0047] なお、本形態における光スイッチでは、光吸収ゲート 23_1 、 23_2 の InGaAsP コア層43としてバルク層を用いるように説明してきたが、MQW構造としてもよい。その場合は、QCSE効果により高効率に消光できるようになる。また、光導波路構造をハイメサ光導波路構造としているが、それ以外の構造、例えば、リッジ型光導波路構造として作製してもよい。あるいは、 InGaAsP コア層43の両横が半導体で埋め込まれた埋め込み型光導波路構造やリブ型光導波路構造などであってもよい。

[0048] また、本形態における光スイッチでは、 InP 系の化合物半導体を用いて説明してきたが、 GaAs 系の化合物半導体を用いてもよい。また、シリコン細線光導波路などの材料系を用いても、同様に実現できる。これらの材料を用いた光導波路構造では、ナノ秒オーダの屈折率又は吸収係数の変化が可能であり、このような高速変化により、OCS光信号やOPS光信号の高速なスイッチングが可能となる。

[0049] 以降、上述した光スイッチを複数用いる本発明に係る光スイッチ装置について、その実施形態のいくつかを説明する。なお、本発明に係る光スイッチ装置は、OCS光信号とOPS光信号の両方を使用するネットワークのROADMノード装置に設けられるものである。ROADMノード装置は、WSSを有しており、本発明に係る光スイッチ装置は、当該ノード装置のWSSの後段に配置されている。

[0050] [実施例1]

図6に本実施例に係る光スイッチ装置を示す。ここでは、一例として、4つの光入力ポート $P_{I_1}\sim P_{I_4}$ と4つの光出力ポート $P_{O_1}\sim P_{O_4}$ を持つ光ス

イチ装置とし、OCS光信号とOPS光信号とが同時に転送可能なものとする。OCS光信号とOPS光信号間のアドロップ用には、 1×2 光スイッチ（以降、 1×2 SW） 51_1 、 51_2 の2つと 2×1 光スイッチ（以降、 2×1 SW） 52_1 、 52_2 の2つを用い（第1の光スイッチ部）、OPS光信号のアドロップ用には、 2×2 光スイッチ（以降、 2×2 SW） 53_1 、 53_2 の2つを用いる（第2の光スイッチ部）。

[0051] 光入力ポート $P1_1$ は、 1×2 SW 51_1 の入力側に接続され、光入力ポート $P1_2$ は、 1×2 SW 51_2 の入力側に接続され、光入力ポート $P1_3$ 、 $P1_4$ は、 2×2 SW 53_1 の入力側に接続されている。また、光出力ポート PO_1 は、 2×1 SW 52_1 の出力側に接続され、光出力ポート PO_2 は、 2×1 SW 52_2 の出力側に接続され、光出力ポート PO_3 、 PO_4 は、 2×2 SW 53_2 の出力側に接続されている。

[0052] そして、 1×2 SW 51_1 の一方の光出力ポートは、光ファイバ 54_1 により、 2×1 SW 52_1 の一方の光入力ポートに接続され、 1×2 SW 51_1 のもう一方の光出力ポートは、光ファイバ 54_2 により、 2×2 SW 53_2 の一方の光入力ポートに接続される。また、 1×2 SW 51_2 の一方の光出力ポートは、光ファイバ 54_3 により、 2×1 SW 52_2 の一方の光入力ポートに接続され、 1×2 SW 51_2 のもう一方の光出力ポートは、光ファイバ 54_4 により、 2×2 SW 53_2 のもう一方の光入力ポートに接続される。また、 2×2 SW 53_1 の一方の光出力ポートは、光ファイバ 54_5 により、 2×1 SW 52_1 のもう一方の光入力ポートに接続され、 2×2 SW 53_1 のもう一方の光出力ポートは、光ファイバ 54_6 により、 2×1 SW 52_2 のもう一方の光入力ポートに接続される。

[0053] このように、本実施例の光スイッチ装置では、それぞれのスイッチング要素を個別のチップ又はモジュールとし、それらを光ファイバ $54_1 \sim 54_6$ で接続している。なお、 1×2 SW同士、 2×1 SW同士は、同一のチップ又はモジュールとしてもよい。

[0054] 上記の 1×2 SW 51_1 、 51_2 や 2×1 SW 52_1 、 52_2 には、図1に示し

た分配選択型光スイッチ20や図2に示したMZI型光スイッチ30を採用することで、高速にOCS光信号とOPS光信号の切換えを可能とする。また、上記の2×2SW53₁、53₂には、図7に示すようなMZI型光スイッチ60や図8に示すような2×2SW70を採用することで、高速なOPS光信号の処理を可能とする。図7に示すMZI型光スイッチ60と図8に示す2×2SW70について、以下に説明する。

[0055] 図7に示すMZI型光スイッチ60は、図2に示したMZI型光スイッチ30を2×2に拡張した構成である。具体的には、MZI型光スイッチ60は、入力側に光入力ポートP₁₁、P₁₂が接続され、出力側に光導波路62₁、62₂が接続されたMMI光カップラである2×2光カップラ61と、光導波路62₁、62₂内に各々設けられた制御電極63₁、63₂と、入力側に光導波路62₁、62₂が接続され、出力側に光出力ポートP_{O1}、P_{O2}が接続されたMMI光カップラである2×2光カップラ64とを有する構成である。

[0056] また、図8に示す2×2SW70は、図1に示した分配選択型光スイッチ20と同じ構成の分配選択型光スイッチ71₁～71₄を2対2で向かい合わせて接続した構成である。

具体的には、光入力ポートP₁₁は、分配選択型光スイッチ71₁の入力側に接続され、光入力ポートP₁₂は、分配選択型光スイッチ71₂の入力側に接続されている。また、光出力ポートP_{O1}は、分配選択型光スイッチ71₃の出力側に接続され、光出力ポートP_{O2}は、分配選択型光スイッチ71₄の出力側に接続されている。

[0057] そして、分配選択型光スイッチ71₁の一方の光出力ポートは、光導波路72₁により、分配選択型光スイッチ71₃の一方の光入力ポートに接続され、分配選択型光スイッチ71₁のもう一方の光出力ポートは、光導波路72₂により、分配選択型光スイッチ71₄の一方の光入力ポートに接続される。また、分配選択型光スイッチ71₂の一方の光出力ポートは、光導波路72₃により、分配選択型光スイッチ71₃のもう一方の光入力ポートに接続され、分配選択型光スイッチ71₂のもう一方の光出力ポートは、光導波路72₄により、分配選

択型光スイッチ71₄のもう一方の光入力ポートに接続される。

[0058] そして、OCS光信号とOPS光信号間的高速スイッチングは1×2SW51₁、51₂及び2×1SW52₁、52₂で行う。具体的には、1×2SW51₁、51₂及び2×1SW52₁、52₂は、図示省略したネットワークコントローラの制御に従って、OCS光信号とOPS光信号の振り分けを行って、予め設定した光出力ポートへのスイッチングを行う。ドロップしないOCS光信号はそのままカットスルーされて転送されるため、遅延や損失なく転送が可能である。

[0059] また、OPS光信号的高速スイッチングは2×2SW53₁、53₂で行う。具体的には、2×2SW53₁及び2×2SW53₂の直前で、OPS光信号のラベルを読み取り、ラベルテーブルに基づいて、予め設定した光出力ポートへのスイッチングを行う。

[0060] つまり、WSSベースのROADMノード装置において、本実施例に係る光スイッチ装置には、OCS光信号とOPS光信号間のアドドロップ専用の1×2SW51₁、51₂及び2×1SW52₁、52₂を導入しており、これらに上述した高速な光スイッチを用いている。このような構成とすることで、OCS光信号へのデメリットを与えず、OCS光信号とOPS光信号の両方を扱うことが可能となる。更に、各光スイッチのポート数及び光ファイバの接続をネットワーク形態に最適化することで、高速光スイッチの欠点である損失を抑えたノード技術の確立が可能である。

[0061] [実施例2]

図9に本実施例に係る光スイッチ装置を示す。ここでも、実施例1に示した光スイッチ装置と同様に、4つの光入力ポートP1₁~P1₄と4つの光出力ポートP0₁~P0₄を持つ光スイッチ装置とし、OCS光信号とOPS光信号とが同時に転送可能なものとする。

OCS光信号とOPS光信号間のアドドロップ用には、1×2SW51₁、51₂の2つと2×1SW52₁、52₂の2つを用い、OPS光信号のアドドロップ用には、2×2SW53₁、53₂の2つを用いる。つまり、光入力ポートP

$1_1 \sim P1_4$ 、光出力ポート $PO_1 \sim PO_4$ 、 $1 \times 2 SW5 1_1$ 、 $5 1_2$ 、 $2 \times 1 SW 5 2_1$ 、 $5 2_2$ 、 $2 \times 2 SW 5 3_1$ 、 $5 3_2$ については、実施例1に示した光スイッチ装置と同じ構成であり、そのため、図9では、同じ符号を付している。

[0062] そして、本実施例に係る光スイッチ装置においては、 $1 \times 2 SW 5 1_1$ 、 $5 1_2$ 、 $2 \times 1 SW 5 2_1$ 、 $5 2_2$ 及び $2 \times 2 SW 5 3_1$ 、 $5 3_2$ をスイッチング要素として1チップ上に集積し、各スイッチング要素間を図5に示した光導波路と同等の構造の光導波路で接続している。具体的には、同一のチップ基板81上に、 $1 \times 2 SW 5 1_1$ 、 $5 1_2$ 、 $2 \times 1 SW 5 2_1$ 、 $5 2_2$ 及び $2 \times 2 SW 5 3_1$ 、 $5 3_2$ と共に光導波路82₁～82₆をモノリシック集積して、光スイッチ同士を光導波路82₁～82₆で接続している。なお、チップ基板81としては、例えば、図5に示したn-l-n P基板を採用してもよい。

[0063] 具体的には、 $1 \times 2 SW 5 1_1$ の一方の光出力ポートは、光導波路82₁により、 $2 \times 1 SW 5 2_1$ の一方の光入力ポートに接続され、 $1 \times 2 SW 5 1_1$ のもう一方の光出力ポートは、光導波路82₂により、 $2 \times 2 SW 5 3_2$ の一方の光入力ポートに接続される。また、 $1 \times 2 SW 5 1_2$ の一方の光出力ポートは、光導波路82₃により、 $2 \times 1 SW 5 2_2$ の一方の光入力ポートに接続され、 $1 \times 2 SW 5 1_2$ のもう一方の光出力ポートは、光導波路82₄により、 $2 \times 2 SW 5 3_2$ のもう一方の光入力ポートに接続される。また、 $2 \times 2 SW 5 3_1$ の一方の光出力ポートは、光導波路82₅により、 $2 \times 1 SW 5 2_1$ のもう一方の光入力ポートに接続され、 $2 \times 2 SW 5 3_1$ のもう一方の光出力ポートは、光導波路82₆により、 $2 \times 1 SW 5 2_2$ のもう一方の光入力ポートに接続される。

[0064] 上記の $1 \times 2 SW 5 1_1$ 、 $5 1_2$ や $2 \times 1 SW 5 2_1$ 、 $5 2_2$ にも、図1に示した分配選択型光スイッチ20や図2に示したMZI型光スイッチ30を採用することで、高速にOCS光信号とOPS光信号の切換えを可能とする。また、上記の $2 \times 2 SW 5 3_1$ 、 $5 3_2$ にも、図7に示したMZI型光スイッチ60や図8に示した $2 \times 2 SW 70$ を採用することで、高速なOPS光信号の処理を可能とする。 $1 \times 2 SW 5 1_1$ 、 $5 1_2$ 、 $2 \times 1 SW 5 2_1$ 、 $5 2_2$ 及び $2 \times 2 SW 5 3_1$ 、 $5 3_2$ に採用する光スイッチについては、後述する実施例3～

実施例5でも同様である。

- [0065] このようにして、本実施例に係る光スイッチ装置においては、OCS光信号とOPS光信号のアドロップに加え、OPS光信号のアドロップを同一チップ上で実現できるため、光スイッチ装置の大幅な小型化が可能である。また、光スイッチデバイスの損失源である光ファイバとの接続損失に関して、各スイッチング要素間を光ファイバで接続する必要がなくなるため、低損失化も期待できる。
- [0066] 更に、図10に示すように、アド側の 1×2 SW5 1₁、5 1₂の後段に光吸収ゲートとなるEAM8 3₁~8 3₄を追加することで、具体的には、 1×2 SW5 1₁、5 1₂の光出力ポートの各々にEAM8 3₁~8 3₄を追加することで、他ポートへのクロストークを抑制したスイッチングが可能となる。光吸収ゲート（例えば、上記のEAM8 3₁~8 3₄）については、後述する実施例3~実施例5でも同様である。
- [0067] そして、OCS光信号とOPS光信号間的高速スイッチングは 1×2 SW5 1₁、5 1₂及び 2×1 SW5 2₁、5 2₂で行う。具体的には、 1×2 SW5 1₁、5 1₂及び 2×1 SW5 2₁、5 2₂は、図示省略したネットワークコントローラの制御に従って、OCS光信号とOPS光信号の振り分けを行って、予め設定したポートへのスイッチングを行う。この際、OCS光信号においても、OPS光信号と同様にラベルを付与し、それに従って、OCS光信号とOPS光信号のアドロップを行う。ドロップしないOCS光信号はそのままカットスルーされて転送されるため、遅延や損失なく転送が可能である。
- [0068] また、OPS光信号的高速スイッチングは 2×2 SW5 3₁、5 3₂で行う。具体的には、 2×2 SW5 3₁及び 2×2 SW5 3₂の直前で、OPS光信号のラベルを読み取り、ラベルテーブルに基づいてスイッチングを行う。
- [0069] つまり、WSSベースのROADMノード装置において、本実施例に係る光スイッチ装置には、OCS光信号とOPS光信号間のアドロップ専用の 1×2 SW5 1₁、5 1₂及び 2×1 SW5 2₁、5 2₂を導入しており、これら

に上述した高速な光スイッチを用いている。このような構成とすることで、ラベル情報の追加が必要なものの、OCS光信号へのデメリットを与えず、OCS光信号とOPS光信号の両方を扱うことが可能となる。更に、各光スイッチのポート数及び光導波路の接続をネットワーク形態に最適化することで、高速光スイッチの欠点である損失を抑えたノード技術の確立が可能である。

[0070] [実施例3]

図11に本実施例に係る光スイッチ装置を示す。ここでも、実施例1に示した光スイッチ装置と同様に、4つの光入力ポート P_{I1} ~ P_{I4} と4つの光出力ポート P_{O1} ~ P_{O4} を持つ光スイッチ装置とし、OCS光信号とOPS光信号とが同時に転送可能なものとする。OCS光信号とOPS光信号間のアドドロップ用には、 1×2 SW5 1₁、5 1₂の2つと 2×1 SW5 2₁、5 2₂の2つを用い、OPS光信号のアドドロップ用には、 2×2 SW5 3₁、5 3₂の2つを用いる。つまり、光入力ポート P_{I1} ~ P_{I4} 、光出力ポート P_{O1} ~ P_{O4} 、 1×2 SW5 1₁、5 1₂、 2×1 SW5 2₁、5 2₂、 2×2 SW5 3₁、5 3₂については、それらの配置を除いて、実施例1に示した光スイッチ装置と同じ構成であり、そのため、図11でも、同じ符号を付している。

[0071] そして、本実施例に係る光スイッチ装置においても、 1×2 SW5 1₁、5 1₂、 2×1 SW5 2₁、5 2₂及び 2×2 SW5 3₁、5 3₂をスイッチング要素として1チップ上に集積し、各スイッチング要素間を図5に示した光導波路と同等の構造の光導波路で接続している。具体的には、同一のチップ基板8 1上に、 1×2 SW5 1₁、5 1₂、 2×1 SW5 2₁、5 2₂及び 2×2 SW5 3₁、5 3₂と共に光導波路8 4₁~8 4₆をモノリシック集積して、光スイッチ同士を光導波路8 4₁~8 4₆で接続している。

[0072] 具体的には、 1×2 SW5 1₁の一方の光出力ポートは、光導波路8 4₁により、 2×1 SW5 2₁の一方の光入力ポートに接続され、 1×2 SW5 1₁のもう一方の光出力ポートは、光導波路8 4₂により、 2×2 SW5 3₂の一方の光入力ポートに接続される。また、 1×2 SW5 1₂の一方の光出力ポートは、

光導波路84₃により、2×1 SW5 2₂の一方の光入力ポートに接続され、1×2 SW5 1₂のもう一方の光出力ポートは、光導波路84₄により、2×2 SW5 3₂のもう一方の光入力ポートに接続される。また、2×2 SW5 3₁の一方の光出力ポートは、光導波路84₅により、2×1 SW5 2₁のもう一方の光入力ポートに接続され、2×2 SW5 3₁のもう一方の光出力ポートは、光導波路84₆により、2×1 SW5 2₂のもう一方の光入力ポートに接続される。

[0073] そして、1×2 SW5 1₁、5 1₂、2×1 SW5 2₁、5 2₂及び2×2 SW5 3₁、5 3₂は、これらを接続する光導波路84₁～84₆が交差しないように、接続されるスイッチング要素同士が隣接するように配置されている。

[0074] 例えば、光導波路84₂で接続される1×2 SW5 1₁と2×2 SW5 3₂が隣接して配置され、光導波路84₄で接続される2×2 SW5 3₂と1×2 SW5 1₂が隣接して配置され、また、光導波路84₅で接続される2×1 SW5 2₁と2×2 SW5 3₁が隣接して配置され、光導波路84₆で接続される2×2 SW5 3₁と2×1 SW5 2₂が隣接して配置されている。光導波路84₁で接続される1×2 SW5 1₁と2×1 SW5 2₁は、互いに異なる端部に配置されているが、接続上は、隣接して配置されていると言え、また、光導波路84₃で接続される1×2 SW5 1₂と2×1 SW5 2₂も、互いに異なる端部に配置されているが、接続上は、隣接して配置されていると言える。

[0075] 上述した配置により、光入力ポートP I₁～P I₄及び光出力ポートP O₁～P O₄の配置が、実施例2とは相違している。具体的には、実施例2では、一方の端部に光入力ポートP I₁～P I₄が配置され、他方の端部に光出力ポートP O₁～P O₄が配置されているのに対して、本実施例では、一方の端部には、光入力ポートP I₁、P I₂及び光出力ポートP O₃、P O₄が配置され、他方の端部には、光入力ポートP I₃、P I₄及び光出力ポートP O₁、P O₂が配置されている。

[0076] このようにして、本実施例に係る光スイッチ装置においても、OCS光信号とOPS光信号のアドロップに加え、OPS光信号のアドロップを同一チップ上で実現できるため、光スイッチ装置の大幅な小型化が可能である

。また、光スイッチデバイスの損失源である光ファイバとの接続損失に関して、各スイッチング要素間を光ファイバで接続する必要がなくなるため、低損失化も期待できる。

[0077] また、実施例2に示した光スイッチ装置においては、チップ基板81上で光導波路82₁~82₆を用いて、各スイッチング要素間を接続するため、一部の光導波路に交差部が発生していたが、本実施例に係る光スイッチ装置においては、光入出力ポート、スイッチング要素の配置を変更することで、光導波路の交差部を排除している。光導波路の交差部では、一般的に、光強度の損失と他ポートへのクロストークが発生するため、本実施例においては、信号特性の劣化を抑制することができる。

[0078] [実施例4]

図12に本実施例に係る光スイッチ装置を示す。ここでも、実施例1に示した光スイッチ装置と同様に、4つの光入力ポートP I₁~P I₄と4つの光出力ポートP O₁~P O₄を持つ光スイッチ装置とし、OCS光信号とOPS光信号とが同時に転送可能なものとする。OCS光信号とOPS光信号間のアドドロップ用には、1×2 SW5 1₁、5 1₂の2つと2×1 SW5 2₁、5 2₂の2つを用い、OPS光信号のアドドロップ用には、2×2 SW5 3₁、5 3₂の2つを用いる。つまり、光入力ポートP I₁~P I₄、光出力ポートP O₁~P O₄、1×2 SW5 1₁、5 1₂、2×1 SW5 2₁、5 2₂、2×2 SW5 3₁、5 3₂については、それらの配置を除いて、実施例1に示した光スイッチ装置と同じ構成であり、そのため、図12でも、同じ符号を付している。

[0079] そして、本実施例に係る光スイッチ装置においても、1×2 SW5 1₁、5 1₂、2×1 SW5 2₁、5 2₂及び2×2 SW5 3₁、5 3₂をスイッチング要素として1チップ上に集積し、各スイッチング要素間を図5に示した光導波路と同等の構造の光導波路で接続している。具体的には、同一のチップ基板81上に、1×2 SW5 1₁、5 1₂、2×1 SW5 2₁、5 2₂及び2×2 SW5 3₁、5 3₂と共に光導波路85₁~85₆をモノリシック集積して、光スイッチ同士を光導波路85₁~85₆で接続している。

- [0080] 具体的には、 1×2 SW 5 1₁の一方の光出力ポートは、光導波路 8 5₁により、 2×1 SW 5 2₁の一方の光入力ポートに接続され、 1×2 SW 5 1₁のもう一方の光出力ポートは、光導波路 8 5₂により、 2×2 SW 5 3₂の一方の光入力ポートに接続される。また、 1×2 SW 5 1₂の一方の光出力ポートは、光導波路 8 5₃により、 2×1 SW 5 2₂の一方の光入力ポートに接続され、 1×2 SW 5 1₂のもう一方の光出力ポートは、光導波路 8 5₄により、 2×2 SW 5 3₂のもう一方の光入力ポートに接続される。また、 2×2 SW 5 3₁の一方の光出力ポートは、光導波路 8 5₅により、 2×1 SW 5 2₁のもう一方の光入力ポートに接続され、 2×2 SW 5 3₁のもう一方の光出力ポートは、光導波路 8 5₆により、 2×1 SW 5 2₂のもう一方の光入力ポートに接続される。
- [0081] そして、光入力ポート P I₁～P I₄及び光出力ポート P O₁～P O₄の全てがチップ基板 8 1の一方側の端部に配置されるように、 1×2 SW 5 1₁、5 1₂、 2×1 SW 5 2₁、5 2₂及び 2×2 SW 5 3₁、5 3₂が配置されている。
- [0082] 上述した配置により、光入力ポート P I₁～P I₄及び光出力ポート P O₁～P O₄の配置が、実施例 2、実施例 3とは相違している。具体的には、実施例 2では、一方の端部に光入力ポート P I₁～P I₄が配置され、他方の端部に光出力ポート P O₁～P O₄が配置されており、実施例 3では、一方の端部に光入力ポート P I₁、P I₂及び光出力ポート P O₃、P O₄が配置され、他方の端部に光入力ポート P I₃、P I₄及び光出力ポート P O₁、P O₂が配置されているのに対して、本実施例では、光入力ポート P I₁～P I₄及び光出力ポート P O₁～P O₄の全てが一方の端部に配置されている。
- [0083] このようにして、本実施例に係る光スイッチ装置においても、OCS光信号とOPS光信号のアドロップに加え、OPS光信号のアドロップを同一チップ上で実現できるため、光スイッチ装置の大幅な小型化が可能である。また、光スイッチデバイスの損失源である光ファイバとの接続損失に関して、各スイッチング要素間を光ファイバで接続する必要がなくなるため、低損失化も期待できる。
- [0084] また、本実施例に係る光スイッチ装置においては、当該光スイッチ装置の

光入出力ポートをチップの片側に揃えることで、容易にモジュール化を可能としている。

[0085] [実施例5]

図13に本実施例に係る光スイッチ装置を示す。ここでも、実施例1に示した光スイッチ装置と同様に、4つの光入力ポート $P I_1 \sim P I_4$ と4つの光出力ポート $P O_1 \sim P O_4$ を持つ光スイッチ装置とし、OCS光信号とOPS光信号とが同時に転送可能なものとする。OCS光信号とOPS光信号間のアドドロップ用には、 $1 \times 2 SW 5 1_1$ 、 $5 1_2$ の2つと $2 \times 1 SW 5 2_1$ 、 $5 2_2$ の2つを用い、OPS光信号のアドドロップ用には、 $2 \times 2 SW 5 3_1$ 、 $5 3_2$ の2つを用いる。つまり、光入力ポート $P I_1 \sim P I_4$ 、光出力ポート $P O_1 \sim P O_4$ 、 $1 \times 2 SW 5 1_1$ 、 $5 1_2$ 、 $2 \times 1 SW 5 2_1$ 、 $5 2_2$ 、 $2 \times 2 SW 5 3_1$ 、 $5 3_2$ については、それらの配置を除いて、実施例1に示した光スイッチ装置と同じ構成であり、そのため、図13でも、同じ符号を付している。

[0086] そして、本実施例に係る光スイッチ装置においても、 $1 \times 2 SW 5 1_1$ 、 $5 1_2$ 、 $2 \times 1 SW 5 2_1$ 、 $5 2_2$ 及び $2 \times 2 SW 5 3_1$ 、 $5 3_2$ をスイッチング要素として1チップ上に集積し、各スイッチング要素間を図5に示した光導波路と同等の構造の光導波路で接続している。具体的には、同一のチップ基板81上に、 $1 \times 2 SW 5 1_1$ 、 $5 1_2$ 、 $2 \times 1 SW 5 2_1$ 、 $5 2_2$ 及び $2 \times 2 SW 5 3_1$ 、 $5 3_2$ と共に光導波路 $8 6_1 \sim 8 6_6$ をモノリシック集積して、光スイッチ同士を光導波路 $8 6_1 \sim 8 6_6$ で接続している。

[0087] 具体的には、 $1 \times 2 SW 5 1_1$ の一方の光出力ポートは、光導波路 $8 6_1$ により、 $2 \times 1 SW 5 2_1$ の一方の光入力ポートに接続され、 $1 \times 2 SW 5 1_1$ のもう一方の光出力ポートは、光導波路 $8 6_2$ により、 $2 \times 2 SW 5 3_2$ の一方の光入力ポートに接続される。また、 $1 \times 2 SW 5 1_2$ の一方の光出力ポートは、光導波路 $8 6_3$ により、 $2 \times 1 SW 5 2_2$ の一方の光入力ポートに接続され、 $1 \times 2 SW 5 1_2$ のもう一方の光出力ポートは、光導波路 $8 6_4$ により、 $2 \times 2 SW 5 3_2$ のもう一方の光入力ポートに接続される。また、 $2 \times 2 SW 5 3_1$ の一方の光出力ポートは、光導波路 $8 6_5$ により、 $2 \times 1 SW 5 2_1$ のもう一方の光

入力ポートに接続され、 2×2 SW 5 3₁のもう一方の光出力ポートは、光導波路 8 6₆により、 2×1 SW 5 2₂のもう一方の光入力ポートに接続される。

[0088] そして、 1×2 SW 5 1₁、5 1₂、 2×1 SW 5 2₁、5 2₂及び 2×2 SW 5 3₁、5 3₂は、これらを接続する光導波路 8 4₁～8 4₆が交差しないように、接続されるスイッチング要素同士が隣接するように配置されている。また、光入力ポート P I₁～P I₄及び光出力ポート P O₁～P O₄の全てがチップ基板 8 1の一方側の端部に配置されるように、 1×2 SW 5 1₁、5 1₂、 2×1 SW 5 2₁、5 2₂及び 2×2 SW 5 3₁、5 3₂が配置されている。

[0089] 例えば、チップ基板 8 1の一方側の端部において、光導波路 8 6₂で接続される 1×2 SW 5 1₁と 2×2 SW 5 3₂が隣接して配置され、光導波路 8 6₄で接続される 2×2 SW 5 3₂と 1×2 SW 5 1₂が隣接して配置され、光導波路 8 6₃で接続される 1×2 SW 5 1₂と 2×1 SW 5 2₂が隣接して配置され、光導波路 8 6₆で接続される 2×1 SW 5 2₂と 2×2 SW 5 3₁が隣接して配置され、光導波路 8 6₅で接続される 2×2 SW 5 3₁と 2×1 SW 5 2₁が隣接して配置されている。光導波路 8 6₁で接続される 1×2 SW 5 1₁と 2×1 SW 5 2₂は、チップ基板 8 1の一方側の端部の両端に配置されているが、接続上は、隣接して配置されていると言える。

[0090] 上述した配置により、光入力ポート P I₁～P I₄及び光出力ポート P O₁～P O₄の配置が、実施例 2、実施例 3とは相違している。具体的には、実施例 2では、一方の端部に光入力ポート P I₁～P I₄が配置され、他方の端部に光出力ポート P O₁～P O₄が配置されており、実施例 3では、一方の端部に光入力ポート P I₁、P I₂及び光出力ポート P O₃、P O₄が配置され、他方の端部に光入力ポート P I₃、P I₄及び光出力ポート P O₁、P O₂が配置されているのに対して、本実施例では、光入力ポート P I₁～P I₄及び光出力ポート P O₁～P O₄の全てが一方側の端部に配置されている。

[0091] このようにして、本実施例に係る光スイッチ装置においても、OCS光信号とOPS光信号のアドロップに加え、OPS光信号のアドロップを同一チップ上で実現できるため、光スイッチ装置の大幅な小型化が可能である

。また、光スイッチデバイスの損失源である光ファイバとの接続損失に関して、各スイッチング要素間を光ファイバで接続する必要がなくなるため、低損失化も期待できる。

[0092] また、本実施例に係る光スイッチ装置においては、当該光スイッチ装置の光入出力ポートをチップの片側に揃えることで、容易にモジュール化を可能としている。

[0093] また、実施例4に示した光スイッチ装置においては、チップ基板81上で光導波路85₁~85₆を用いて、各スイッチング要素間を接続するため、一部の光導波路に交差部が発生していたが、本実施例に係る光スイッチ装置においては、光入出力ポート、スイッチング要素の配置を変更することで、光導波路の交差部を排除している。光導波路の交差部では、一般的に、光強度の損失と他ポートへのクロストークが発生するため、本実施例においては、信号特性の劣化を抑制することができる。

[0094] [実施例6]

本実施例では、実施例1~5の変形例を説明する。上述した実施例1~5では、説明を簡単にするため、光入出力ポート数の少ない形態を示したが、実施例1~5は、光入出力ポート数が多い形態への適用も可能である。そこで、実施例1の図6に示した光スイッチ装置を例にとって、光入出力ポート数が多い光スイッチ装置の形態を、図14を参照して説明する。

[0095] K、L、M、Nをそれぞれ1以上の整数とし、OCS光信号とOPS光信号のアドロップ用の光スイッチの光入出力ポートをNポート、OPS光信号のアドロップ用の光スイッチの光入出力ポートをMポートとし、OCS光信号のカットスルー用の光スイッチ同士の間を光入出力ポートをLポート、OPS光信号のアドロップ用の光スイッチ同士の間を光入出力ポートをKポートとする。この場合、図14に示すように、OCS光信号とOPS光信号のアドロップ用の光スイッチを、 $N \times (K+L)$ のポート構成の $N \times (K+L)$ SW91、 $(K+L) \times N$ のポート構成の $(K+L) \times N$ SW92とし、OPS光信号のアドロップ用の光スイッチを、 $M \times K$ のポート構

成の $M \times K$ SW93、 $K \times M$ のポート構成の $K \times M$ SW94とすればよい。

[0096] つまり、 $N \times (K+L)$ SW91は、光入力ポート $PI1_1 \sim PI1_N$ 、光出力ポート $PMO1_1 \sim PMO1_L$ 及び光出力ポート $PMO2_1 \sim PMO2_K$ を有し、 $(K+L) \times N$ SW92は、光入力ポート $PMI1_1 \sim PMI1_L$ 及び光入力ポート $PMI2_1 \sim PMI2_K$ 、光出力ポート $PO1_1 \sim PO1_N$ を有し、 $M \times K$ SW93は、光入力ポート $PI2_1 \sim PI2_M$ 及び光出力ポート $PMO3_1 \sim PMO3_K$ を有し、 $K \times M$ SW94は、光入力ポート $PMI3_1 \sim PMI3_K$ 及び光出力ポート $PO2_1 \sim PO2_M$ を有している。

[0097] そして、 $N \times (K+L)$ SW91の光出力ポート $PMO1_1 \sim PMO1_L$ を、 $(K+L) \times N$ SW92の光入力ポート $PMI1_1 \sim PMI1_L$ に接続し、 $N \times (K+L)$ SW91の光出力ポート $PMO2_1 \sim PMO2_K$ を、 $K \times M$ SW94の光入力ポート $PMI3_1 \sim PMI3_K$ に接続し、 $M \times K$ SW93の光出力ポート $PMO3_1 \sim PMO3_K$ を、 $(K+L) \times N$ SW92の光入力ポート $PMI2_1 \sim PMI2_K$ に接続している。

[0098] このような $N \times (K+L)$ SW91、 $(K+L) \times N$ SW92、 $M \times K$ SW93及び $K \times M$ SW94は、各々、上述した $1 \times J$ 分配選択型光スイッチを基本の構成要素として、少なくとも1つの $1 \times J$ 分配選択型光スイッチから構成する。又は、上述した 1×2 のMZI型光スイッチ30又は複数の 2×2 のMZI型光スイッチ60からなる $1 \times J$ 光スイッチを基本の構成要素として、1つの 1×2 のMZI型光スイッチ30又は少なくとも1つの $1 \times J$ 光スイッチから構成される。

[0099] なお、図14では、OCS光信号とOPS光信号のアドロップ用の $N \times (K+L)$ SW91及び $(K+L) \times N$ SW92の光入出力ポートを N ポートとしたが、各光スイッチの光入出力ポートを1ポートとして、 N 個の光スイッチを用いるようにしてもよい。ただし、このような場合、入力側の N 個の光スイッチにおいて、OCS光信号のカットスルー用の光出力ポートの総数が L ポートとなるように、OPS光信号のアドロップ用の光出力ポートの総数が K ポートとなるようにする必要があり、同様に、出力側の N 個の光

スイッチにおいて、OCS光信号のカットスルー用の光入力ポートの総数がLポートとなるように、OPS光信号のアドドロップ用の光入力ポートの総数がKポートとなるようにする必要がある。

[0100] これを、図6を参照して説明すると、図6に示した構成では、 $N=2$ 、 $M=2$ 、 $L=2$ 、 $K=2$ であって、2個の 1×2 SW5 1₁、5 1₂と 2×1 SW5 2₁、5 2₂を用いている。そして、図6では、入力側の2個の 1×2 SW5 1₁、5 1₂において、OCS光信号のカットスルー用の光出力ポートを各々1個、総数 $L=2$ 個のポートとし、OPS光信号のアドドロップ用の光出力ポートを各々1個、総数 $K=2$ 個のポートとしている。同様に、出力側の2個の 2×1 SW5 2₁、5 2₂において、OCS光信号のカットスルー用の光入力ポートを各々1個、総数 $L=2$ 個のポートとし、OPS光信号のアドドロップ用の光入力ポートを各々1個、総数 $K=2$ 個のポートとしている。

[0101] 以上説明したように、実施例1に示した光スイッチ装置は、光入出力ポート数が多い形態へ適用可能である。また、実施例2については、実施例1と実質的に同等の構成であり、実施例3～実施例5については、光入出力ポート、スイッチング要素の配置が異なるが、要素間の接続構成は同じであり、実施例1と実質的に同等の構成である。従って、図14で説明した変形例は、実施例2～実施例5にも適用可能である。

産業上の利用可能性

[0102] 本発明は、大容量光通信ネットワークのノード装置用の光スイッチ装置に好適なものである。

符号の説明

- [0103] 20 分配選択型光スイッチ
21 1×2 光カプラ
22₁、22₂ 光導波路
23₁、23₂ 光吸収ゲート
30 MZ I型光スイッチ
31 1×2 光カプラ

- 3 2₁、3 2₂ 光導波路
- 3 3₁、3 3₂ 制御電極
- 3 4 2×2光カプラ
- 5 1₁、5 1₂ 1×2 SW
- 5 2₁、5 2₂ 2×1 SW
- 5 3₁、5 3₂ 2×2 SW
- 5 4₁~5 4₆ 光ファイバ
- 6 0 MZ I型光スイッチ
- 6 1 2×2光カプラ
- 6 2₁、6 2₂ 光導波路
- 6 3₁、6 3₂ 制御電極
- 6 4 2×2光カプラ
- 7 0 2×2 SW
- 7 1₁~7 1₄ 分配選択型光スイッチ
- 7 2₁~7 2₄ 光導波路
- 8 1 チップ基板
- 8 2₁~8 2₆ 光導波路
- 8 3₁~8 3₄ EAM
- 8 4₁~8 4₆ 光導波路
- 8 5₁~8 5₆ 光導波路
- 8 6₁~8 6₆ 光導波路
- 9 1 N×(K+L) SW
- 9 2 (K+L)×NSW
- 9 3 M×K SW
- 9 4 K×MSW

請求の範囲

- [請求項1] ネットワークを構成するノード装置に設けられ、複数の光入力ポートと複数の光出力ポートとを有する光スイッチ装置において、
当該光スイッチ装置は、複数の光スイッチからなり、
前記光スイッチは、屈折率又は吸収係数がナノ秒オーダーで変化する材料の光導波路構造からなり、前記屈折率又は前記吸収係数を変化させることにより、光回線交換方式の光信号であるOCS光信号及び光パケット交換方式の光信号であるOPS光信号の両方のスイッチングを行う
ことを特徴とする光スイッチ装置。
- [請求項2] 請求項1に記載の光スイッチ装置において、
前記ノード装置は、波長選択スイッチを有するROADM (Reconfigurable Optical Add/Drop Multiplexer) ノード装置であり、
当該光スイッチ装置は、
前記波長選択スイッチの後段に配置されると共に、前記OCS光信号と前記OPS光信号を予め設定した前記光出力ポートにスイッチングして、前記OCS光信号と前記OPS光信号との間のアドドロップ処理を行う複数の前記光スイッチからなる第1の光スイッチ部と、前記OPS光信号を予め設定した前記光出力ポートにスイッチングして、前記OPS光信号のアドドロップ処理を行う複数の前記光スイッチからなる第2の光スイッチ部とを有する
ことを特徴とする光スイッチ装置。
- [請求項3] 請求項2に記載の光スイッチ装置において、
前記第1の光スイッチ部でのスイッチングを制御するネットワークコントローラと、前記第2の光スイッチ部でのスイッチングを前記OPS光信号のラベルに基づいて制御するラベルテーブルとを有する
ことを特徴とする光スイッチ装置。
- [請求項4] 請求項2又は請求項3に記載の光スイッチ装置において、

K、L、M、Nをそれぞれ1以上の整数とすると、

前記第1の光スイッチ部は、 $N \times (K + L)$ のポート構成の $N \times (K + L)$ 光スイッチと $(K + L) \times N$ のポート構成の $(K + L) \times N$ 光スイッチとを有し、

前記第2の光スイッチ部は、 $M \times K$ のポート構成の $M \times K$ 光スイッチと $K \times M$ のポート構成の $K \times M$ 光スイッチとを有し、

前記 $N \times (K + L)$ 光スイッチの出力側のL個のポートを前記 $(K + L) \times N$ 光スイッチの入力側のL個のポートに接続し、前記 $N \times (K + L)$ 光スイッチの出力側のK個のポートを前記 $K \times M$ 光スイッチの入力側のK個のポートに接続し、

前記 $M \times K$ 光スイッチの出力側のK個のポートを前記 $(K + L) \times N$ 光スイッチの入力側のK個のポートに接続したことを特徴とする光スイッチ装置。

[請求項5]

請求項4に記載の光スイッチ装置において、

Jを2以上の整数とすると、

前記 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 $M \times K$ 光スイッチ及び前記 $K \times M$ 光スイッチは、各々、 $1 \times J$ のポート構成の $1 \times J$ 分配選択型光スイッチを基本の構成要素として、少なくとも1つの前記 $1 \times J$ 分配選択型光スイッチから構成され、

前記 $1 \times J$ 分配選択型光スイッチは、 $1 \times J$ 光カップラとJ個の光吸収ゲートからなる

ことを特徴とする光スイッチ装置。

[請求項6]

請求項4に記載の光スイッチ装置において、

Jを2以上の整数とすると、

前記 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 $M \times K$ 光スイッチ及び前記 $K \times M$ 光スイッチは、各々、 1×2 マッハツェンダ干渉計又は複数の 2×2 マッハツェンダ干渉計からなる $1 \times J$ のポート構成の $1 \times J$ 光スイッチを基本の構成要素として、1

つの前記 1×2 マッハツェンダ干渉計又は少なくとも1つの前記 $1 \times J$ 光スイッチから構成され、

前記 $1 \times J$ 光スイッチは、前段の前記 2×2 マッハツェンダ干渉計の出力側の2つのポートの各々に後段の前記 2×2 マッハツェンダ干渉計の入力側の2つのポートの一方を接続して、複数の前記 2×2 マッハツェンダ干渉計をつリー状に多段に接続した構成であることを特徴とする光スイッチ装置。

[請求項7] 請求項4から請求項6のいずれか1つに記載の光スイッチ装置において、

前記 $N \times (K + L)$ 光スイッチの後段に光吸収ゲートを設けたことを特徴とする光スイッチ装置。

[請求項8] 請求項4から請求項7のいずれか1つに記載の光スイッチ装置において、

前記 $N \times (K + L)$ 光スイッチと前記 $(K + L) \times N$ 光スイッチとの間、前記 $N \times (K + L)$ 光スイッチと前記 $K \times M$ 光スイッチとの間、及び、前記 $M \times K$ 光スイッチと前記 $(K + L) \times N$ 光スイッチとの間を、各々、光導波路で接続すると共に、一部の前記光導波路に他の前記光導波路との交差部を有する光導波路を用い、

前記 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 $M \times K$ 光スイッチ、前記 $K \times M$ 光スイッチ及び前記光導波路を、同一チップ上にモノリシック集積したことを特徴とする光スイッチ装置。

[請求項9] 請求項4から請求項7のいずれか1つに記載の光スイッチ装置において、

前記 $N \times (K + L)$ 光スイッチと前記 $(K + L) \times N$ 光スイッチとの間、前記 $N \times (K + L)$ 光スイッチと前記 $K \times M$ 光スイッチとの間、及び、前記 $M \times K$ 光スイッチと前記 $(K + L) \times N$ 光スイッチとの間を、各々、光導波路で接続すると共に、全ての前記光導波路が互い

に交差しないように、前記 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 $M \times K$ 光スイッチ及び前記 $K \times M$ 光スイッチを配置し、

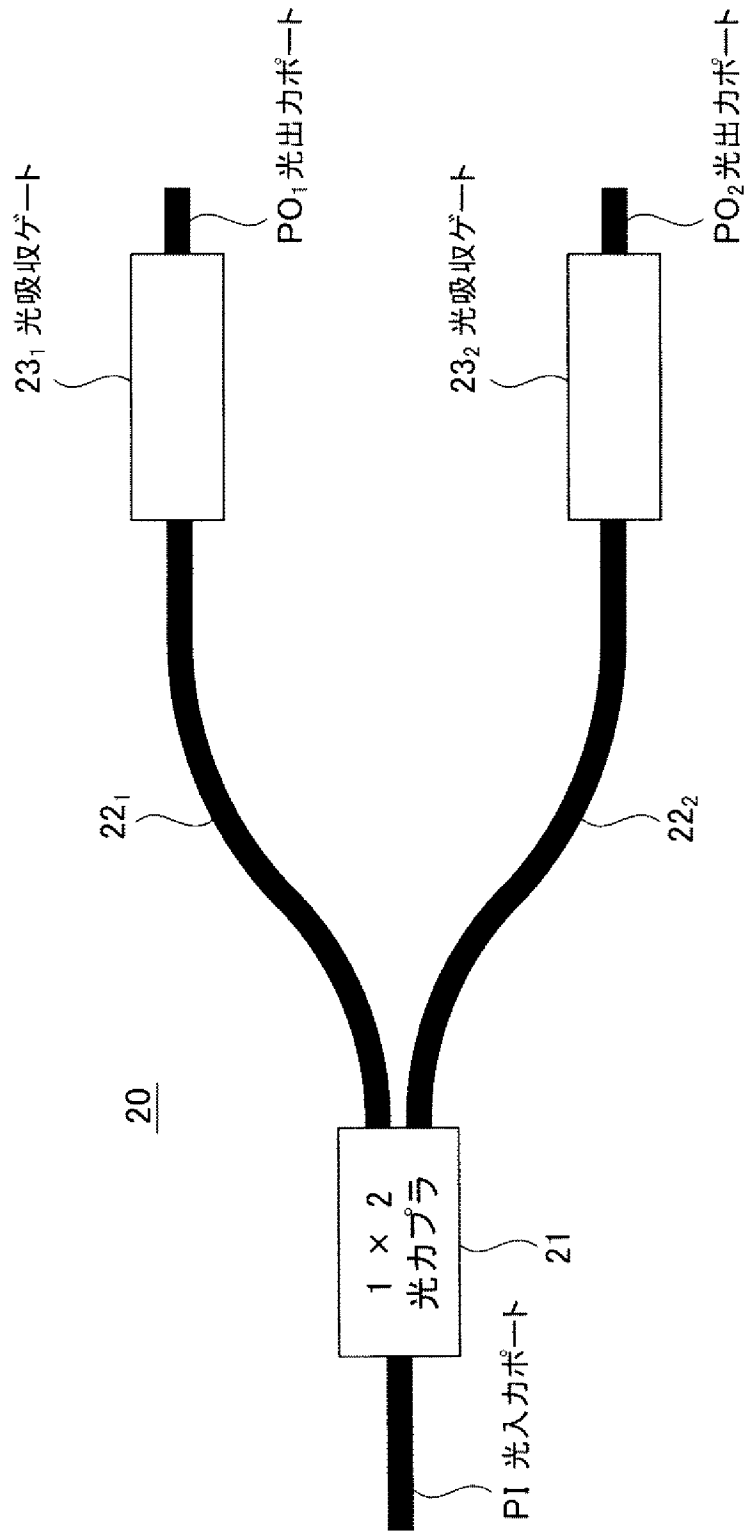
前記 $N \times (K + L)$ 光スイッチ、前記 $(K + L) \times N$ 光スイッチ、前記 $M \times K$ 光スイッチ、前記 $K \times M$ 光スイッチ及び前記光導波路を、同一チップ上にモノリシック集積したことを特徴とする光スイッチ装置。

[請求項10]

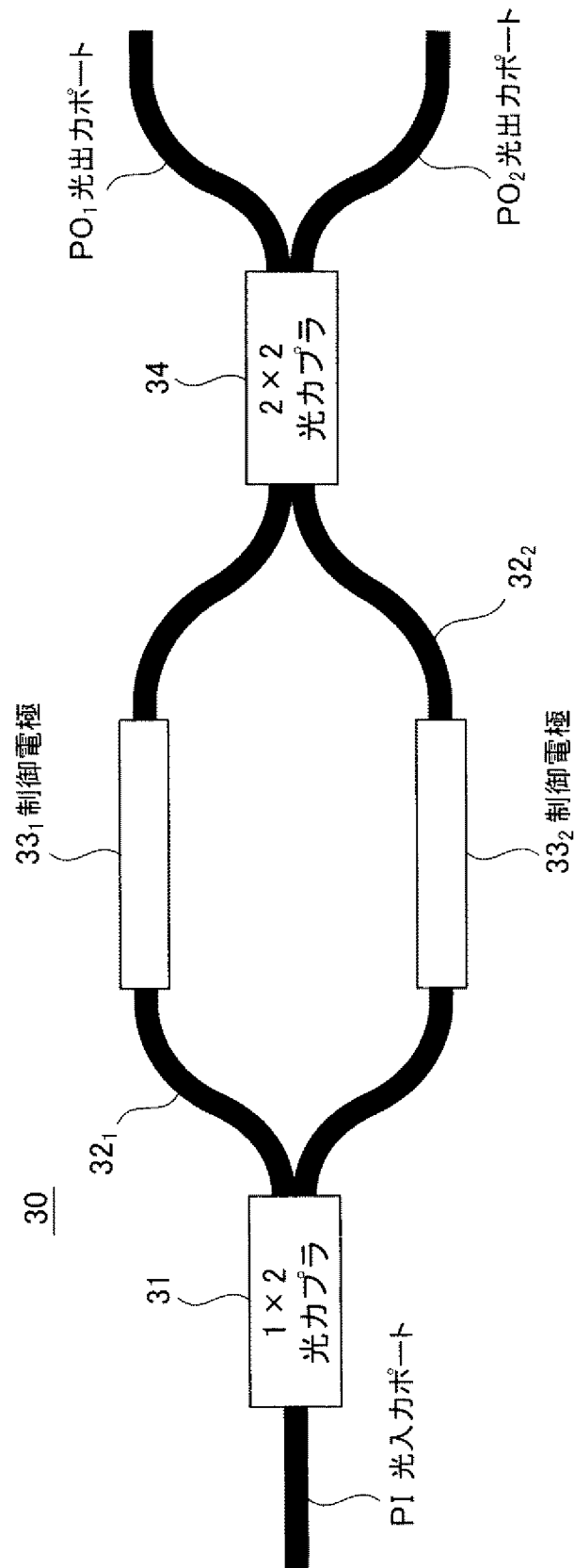
請求項8又は請求項9に記載の光スイッチ装置において、

当該光スイッチ装置の前記光入力ポートと前記光出力ポートの全てを、前記チップの一方側の端部に配置したことを特徴とする光スイッチ装置。

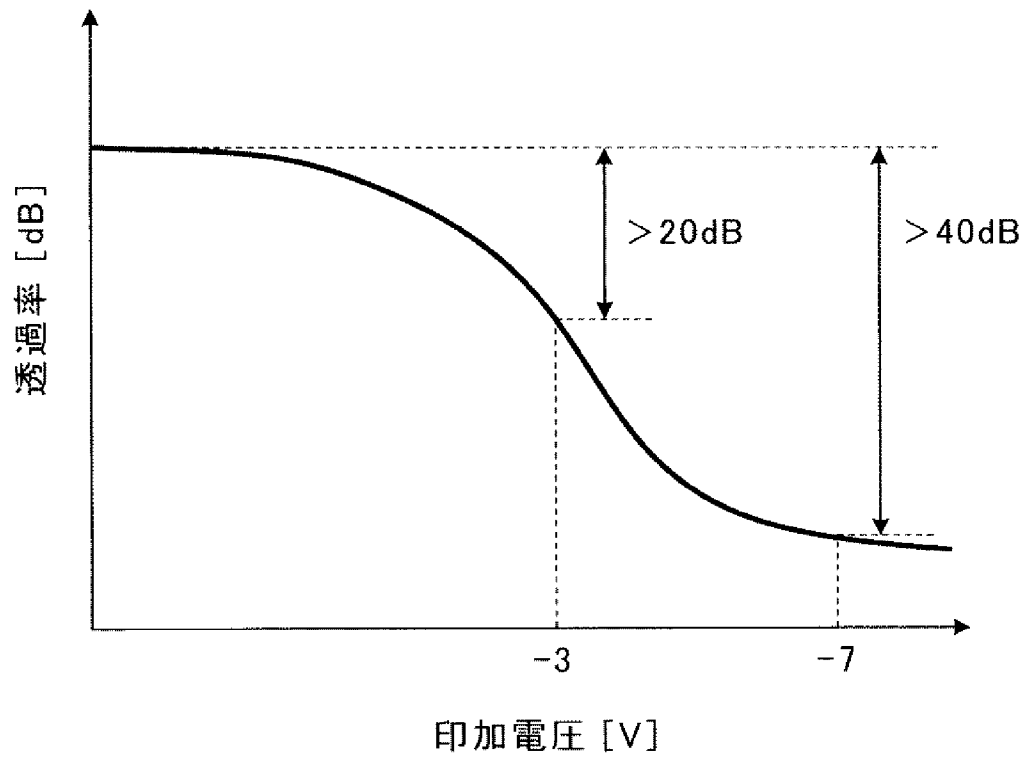
[図1]



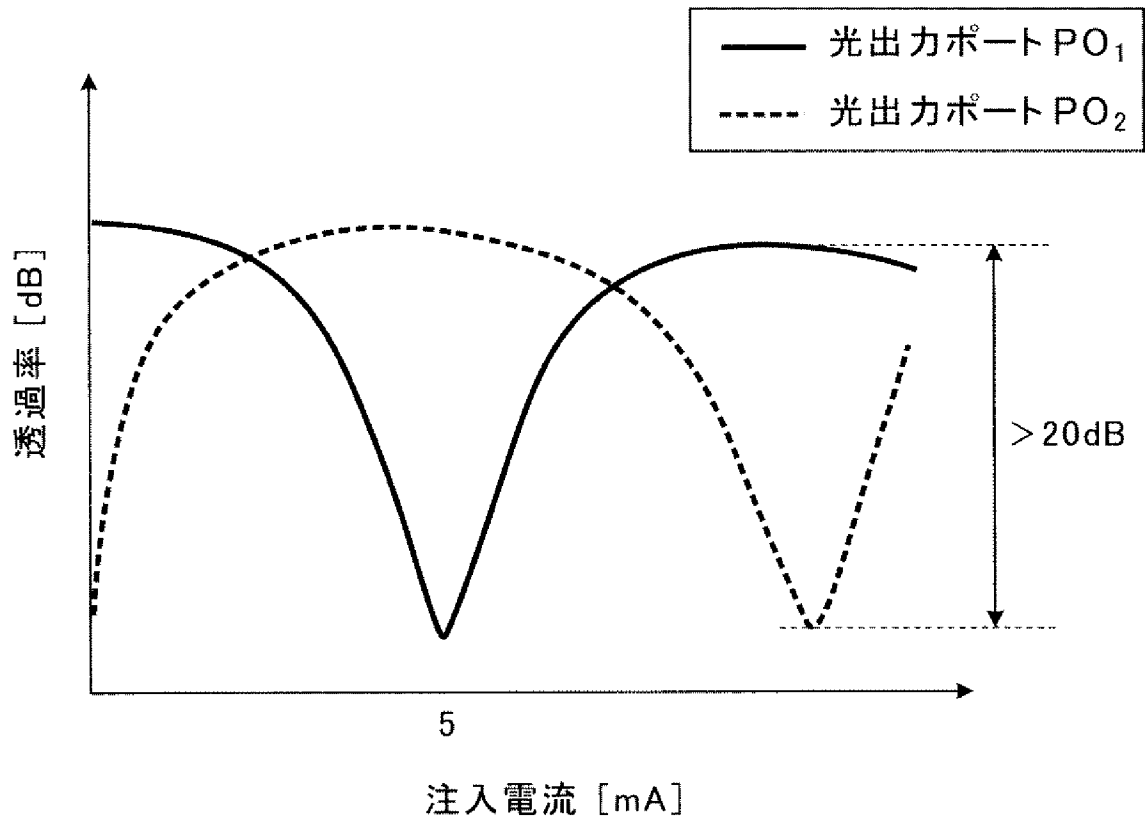
[図2]



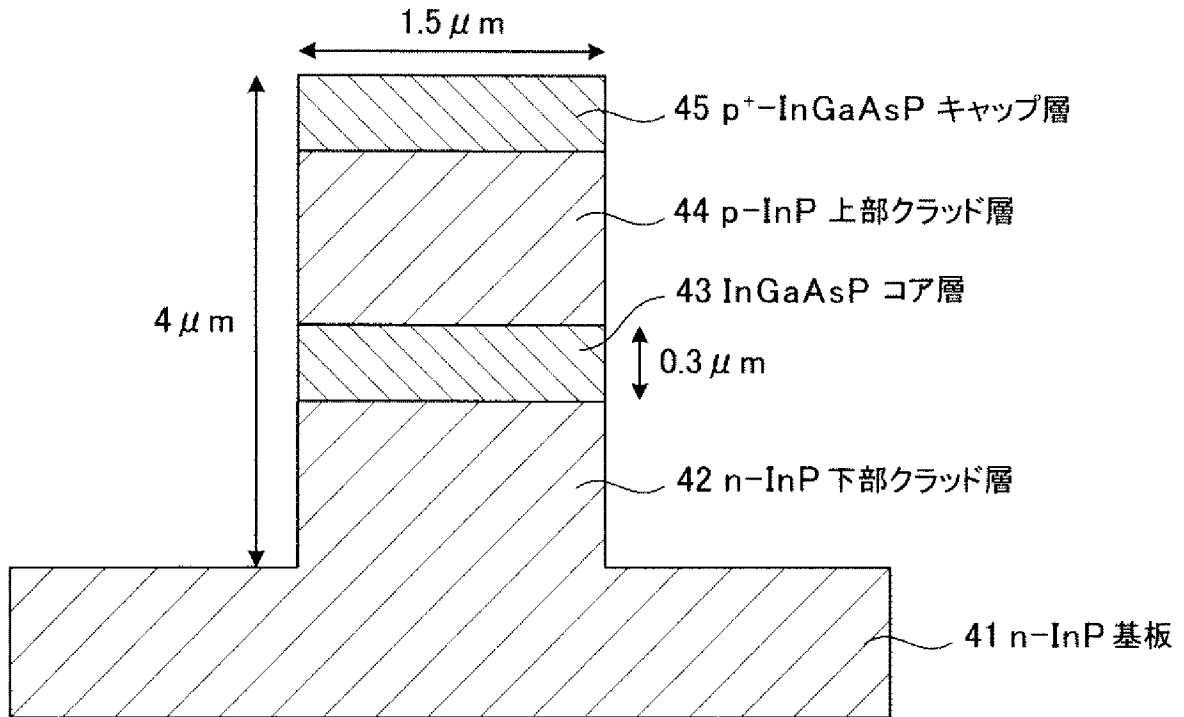
[図3]



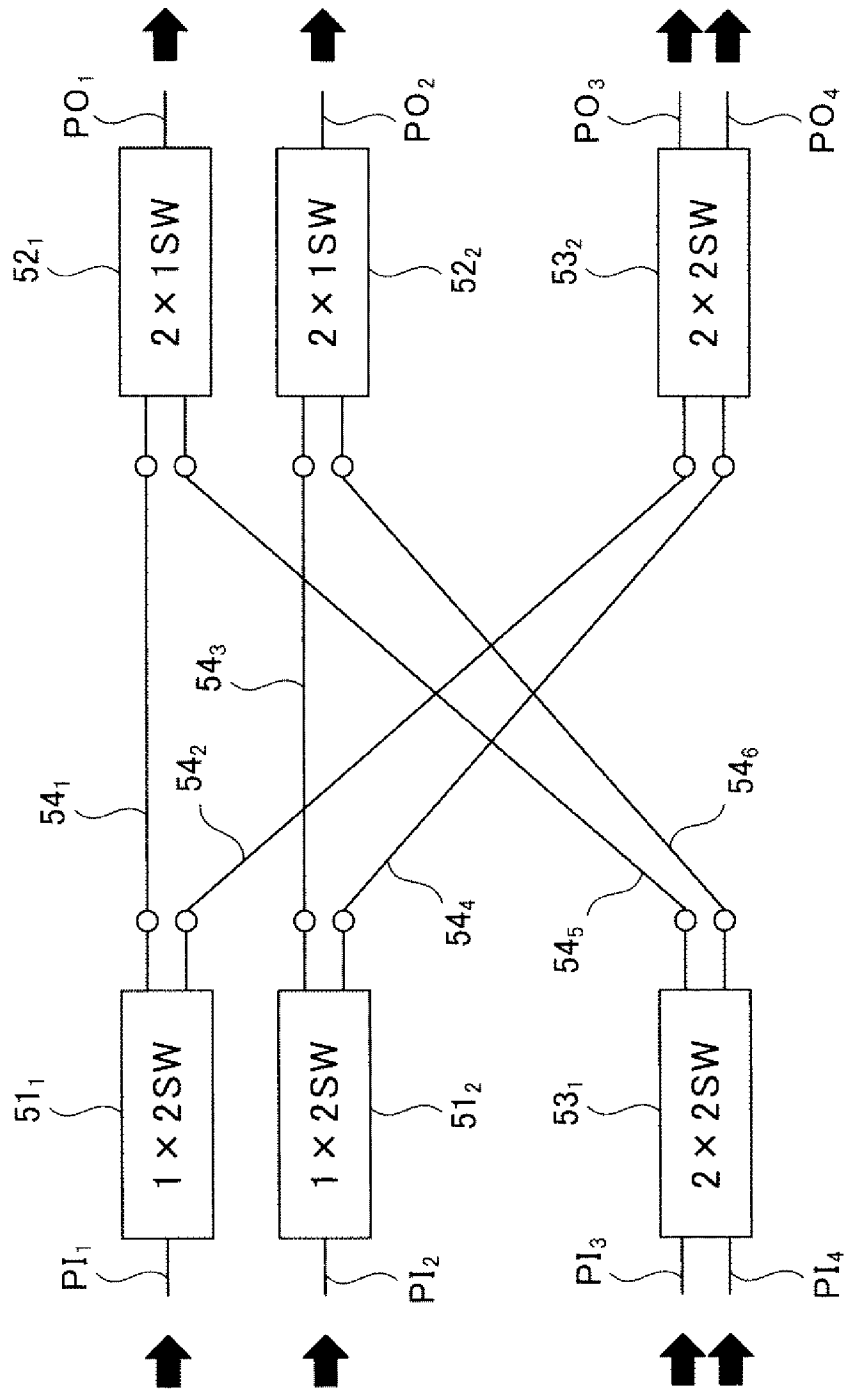
[図4]



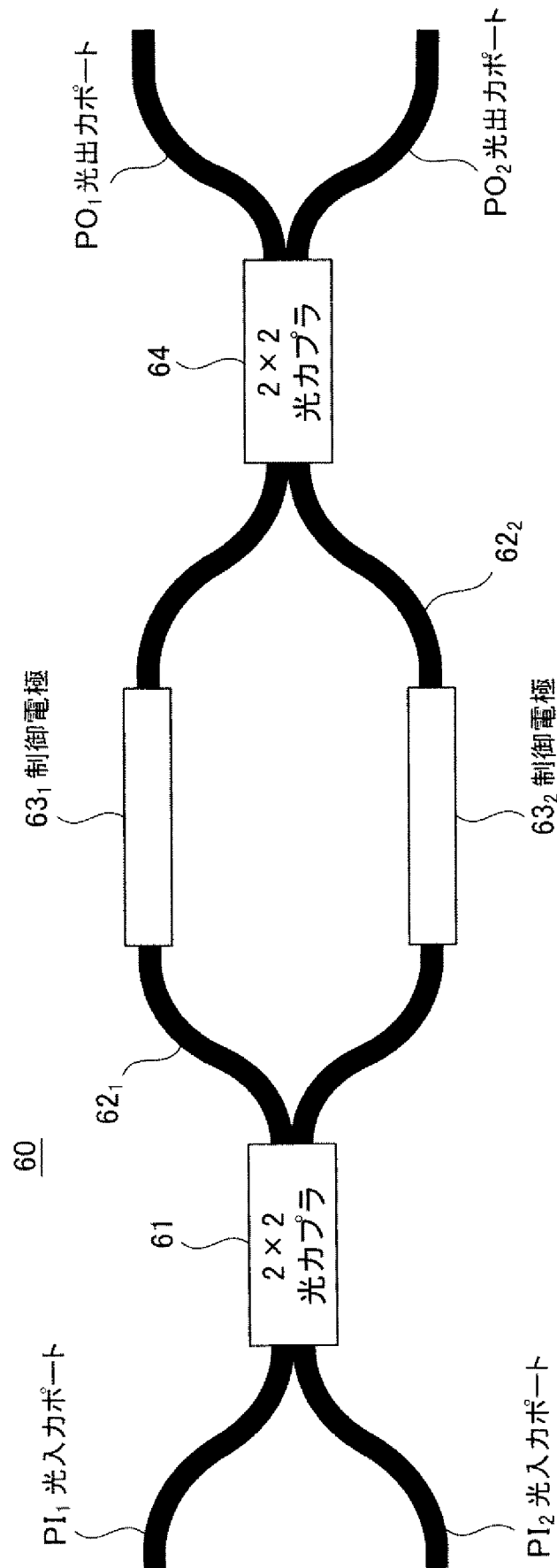
[図5]



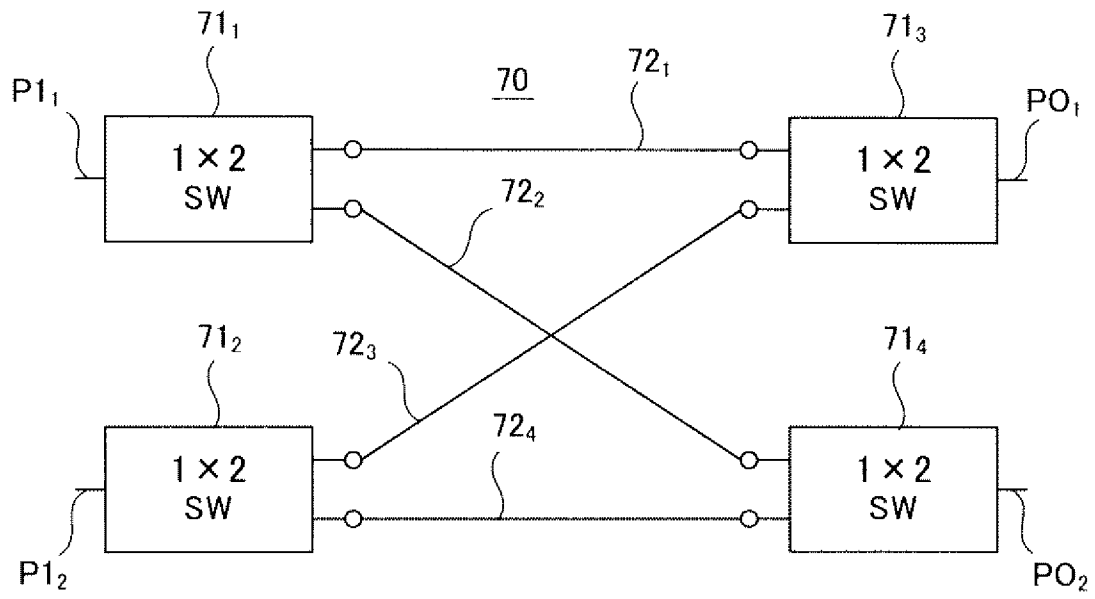
[図6]



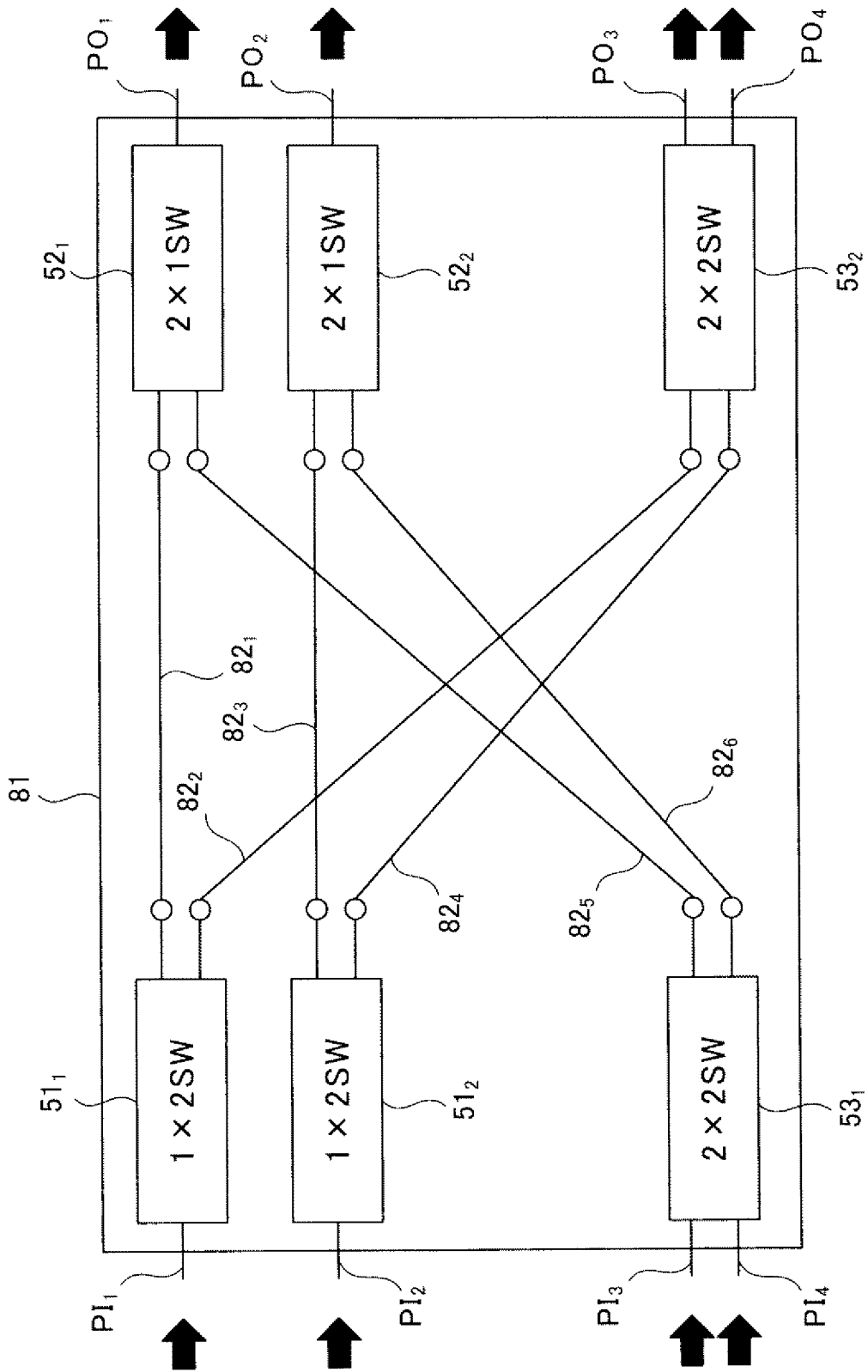
[図7]



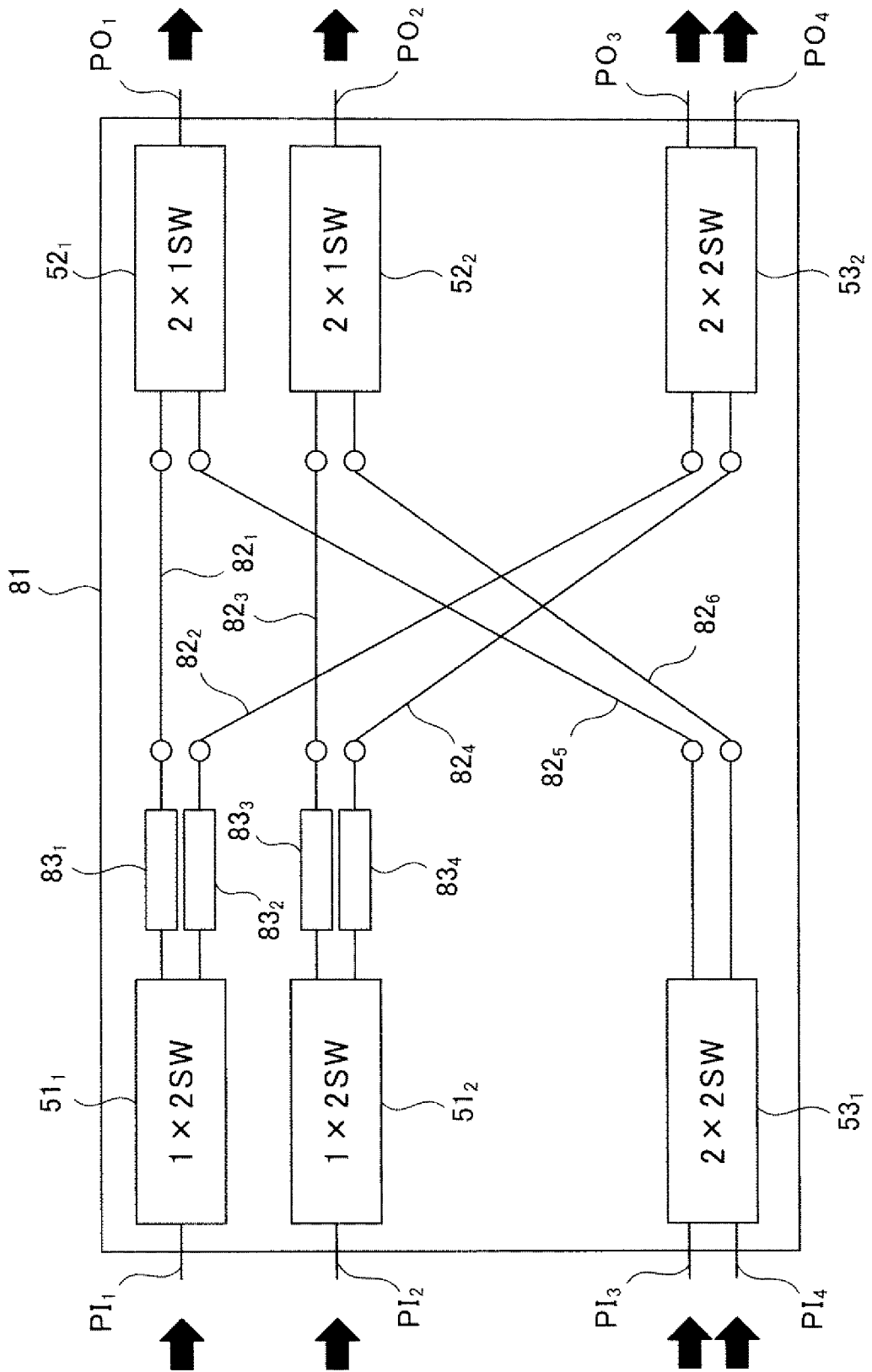
[図8]



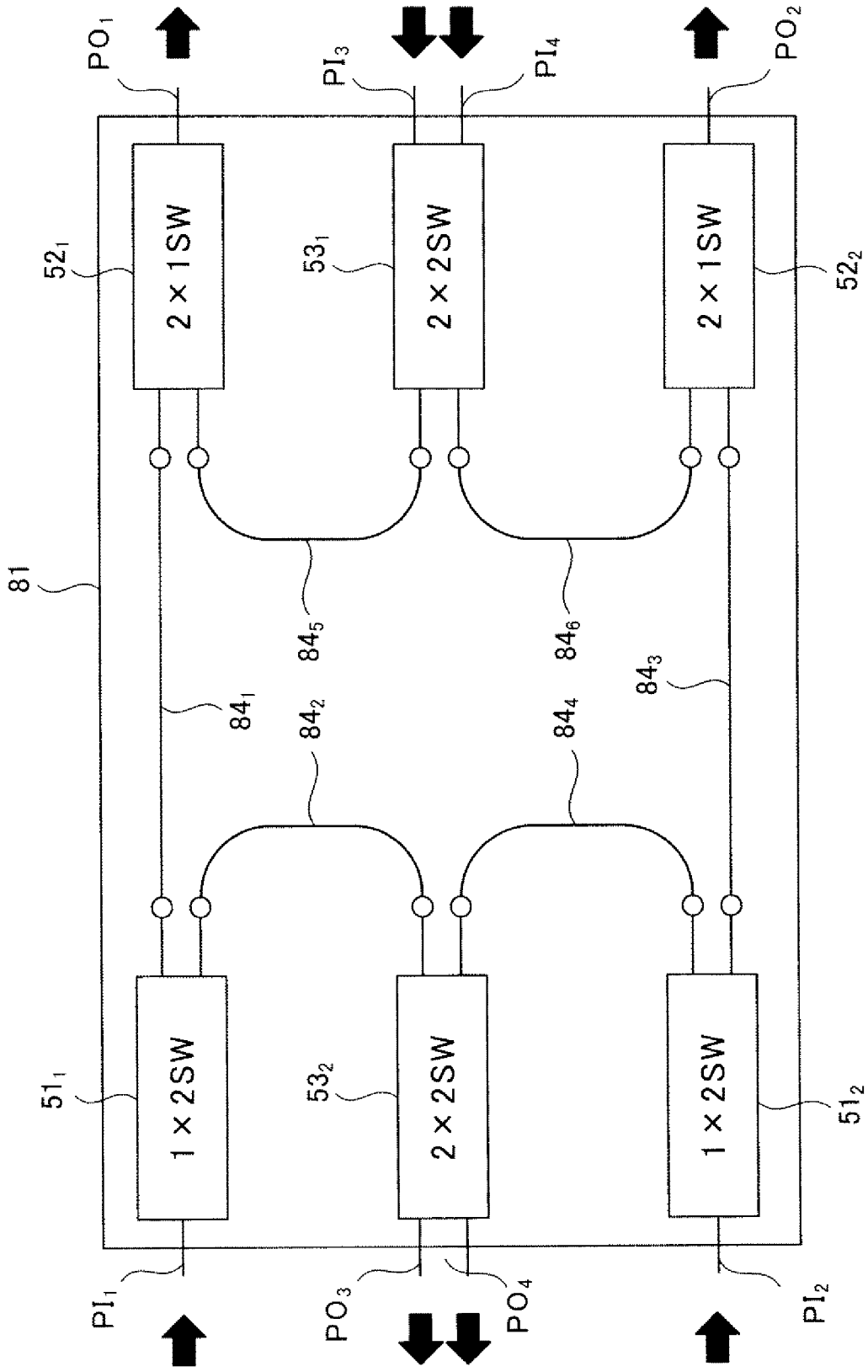
[図9]



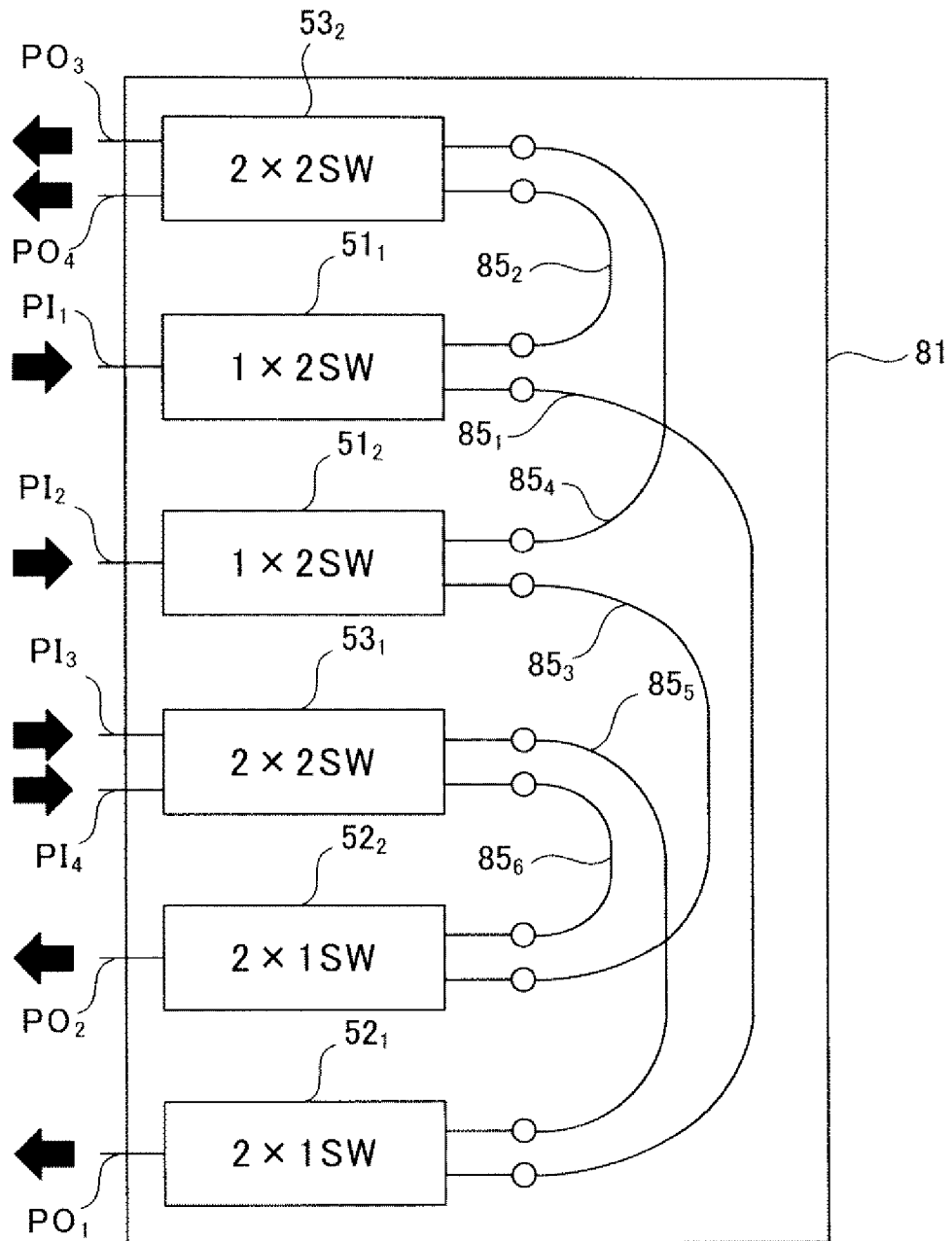
[図10]



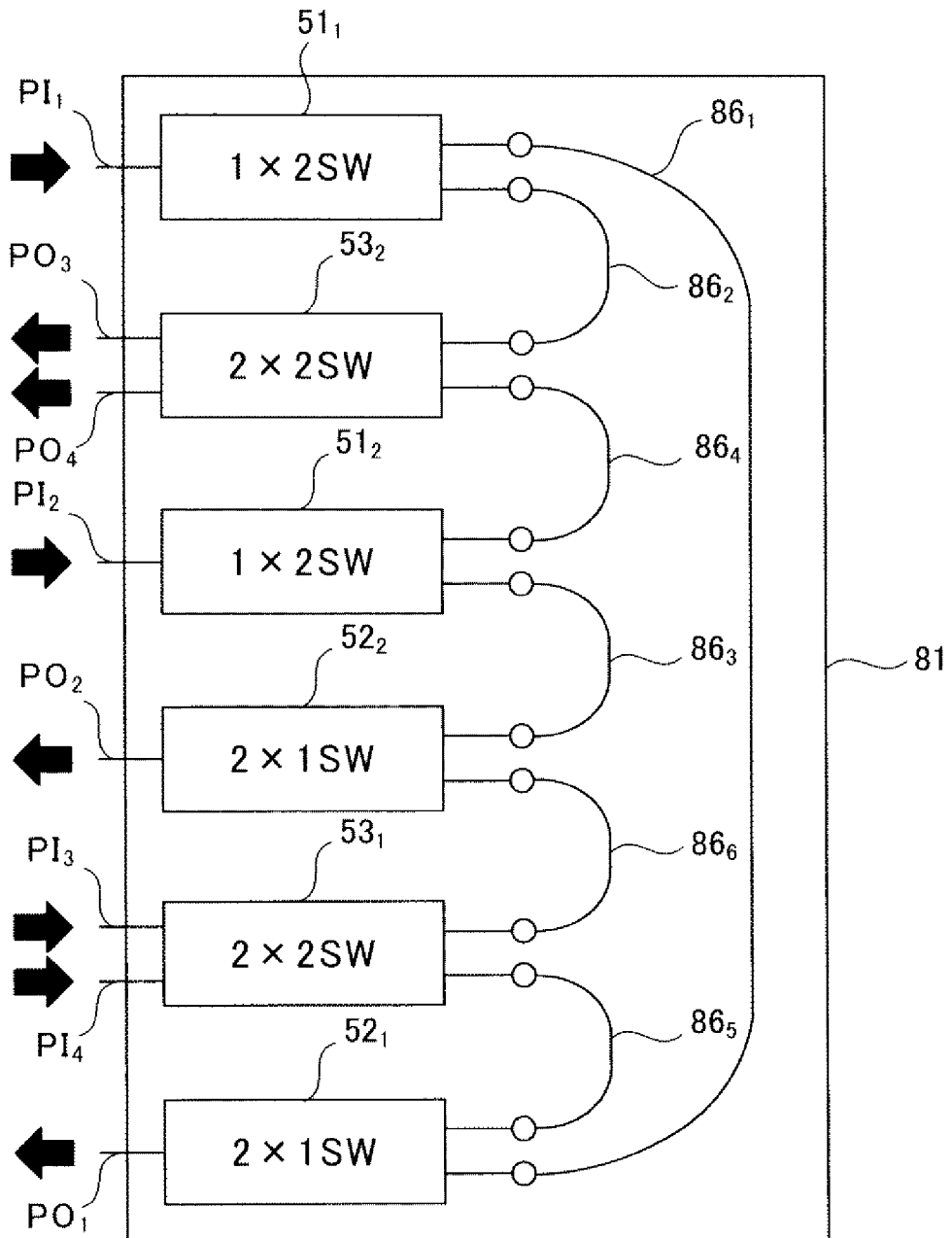
[図11]



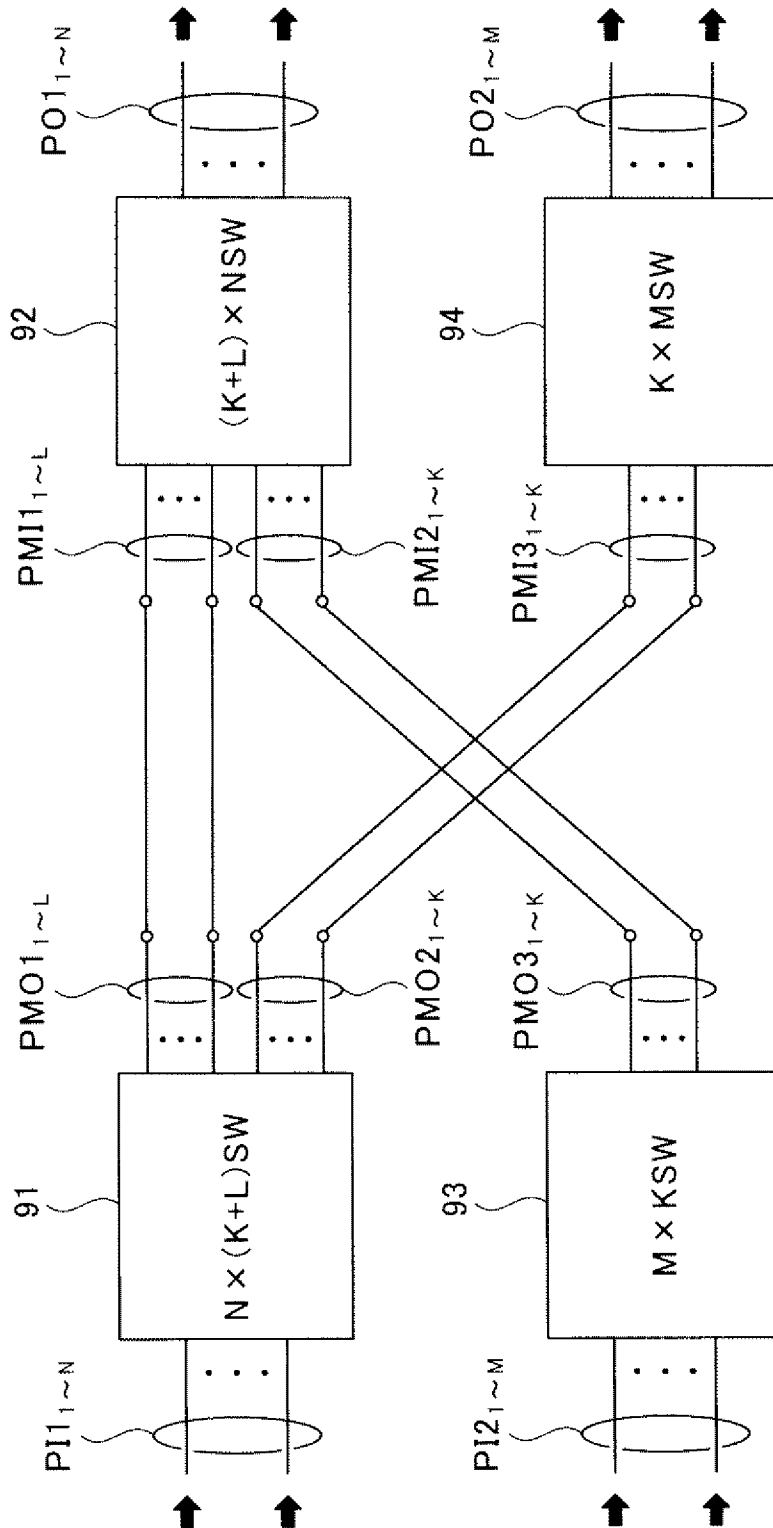
[図12]



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/021829

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04Q3/52 (2006.01) i, G02F1/025 (2006.01) i, H04B10/27 (2013.01) i,
H04J14/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G02F1/00-1/125, 1/21-7/00, H04B10/00-10/90, H04J14/00-14/08,
H04Q3/52, 11/00-11/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 8-211427 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 20 August 1996, paragraphs [0020], [0026], see fig. 4, 5 (Family: none)	1 2-10
Y	JP 2016-152522 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 22 August 2016, paragraphs [0017], [0038]-[0039] (Family: none)	1
A	JP 2007-148042 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 14 June 2007, paragraph [0003], fig. 1 (Family: none)	2-10

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search
08 August 2019 (08.08.2019)

Date of mailing of the international search report
20 August 2019 (20.08.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04Q3/52(2006.01)i, G02F1/025(2006.01)i, H04B10/27(2013.01)i, H04J14/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G02F1/00-1/125, 1/21-7/00, H04B10/00-10/90, H04J14/00-14/08, H04Q3/52, 11/00-11/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 8-211427 A（日本電信電話株式会社）1996.08.20, 段落[0020]-[0026], 図4-5 参照（ファミリーなし）	1 2-10
Y	JP 2016-152522 A（日本電信電話株式会社）2016.08.22, 段落[0017], [0038]-[0039]（ファミリーなし）	1
A	JP 2007-148042 A（日本電信電話株式会社）2007.06.14, 段落[0003], 図1（ファミリーなし）	2-10

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

08.08.2019

国際調査報告の発送日

20.08.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

吉村 伊佐雄

5 J

4 2 3 5

電話番号 03-3581-1101 内線 3534