



(12) 发明专利申请

(10) 申请公布号 CN 111739464 A

(43) 申请公布日 2020.10.02

(21) 申请号 202010571777.9

(22) 申请日 2020.06.22

(71) 申请人 季华实验室

地址 528200 广东省佛山市南海区桂城南  
平西路13号承业大厦13层

(72) 发明人 曹慧 郑喜凤 王瑞光 汪洋  
张鑫

(74) 专利代理机构 长春吉大专利代理有限责任  
公司 22201

代理人 王淑秋

(51) Int. Cl.

G09G 3/32 (2016.01)

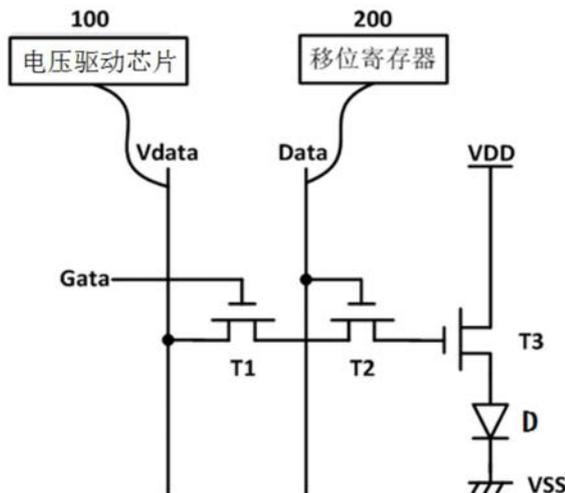
权利要求书2页 说明书9页 附图6页

(54) 发明名称

一种像素驱动电路、显示阵列及其驱动控制方法

(57) 摘要

本发明涉及一种像素驱动电路、显示阵列及其驱动控制方法;该电路的行选薄膜晶体管栅极连接行选通数据线,开关薄膜晶体管栅极连接数据线,LED发光器件连接在第一电压端与第二电压端之间;当行选薄膜晶体管和开关薄膜晶体管导通时,电压驱动芯片上的数据驱动电压使驱动薄膜晶体管导通,并使亚像素中的LED发光器件发光,数据驱动电压大小用于控制LED发光器件的电流大小;串进并出移位锁存器用于提供开关薄膜晶体管导通和截止的脉宽调制控制信号,以控制LED发光器件的发光时间;所述LED显示阵列采用将像素数据赋予权值进行脉宽调制的数字驱动控制方法,解决了现有TFT显示驱动控制无法实现整个显示面板的高刷新率的问题。



1. 一种像素驱动电路,其特征在于包括行选薄膜晶体管(T1)、电压驱动芯片(100)、开关薄膜晶体管(T2)、串进并出移位锁存器(200)、驱动薄膜晶体管(T3);所述行选薄膜晶体管(T1)的栅极与行选通数据线Gata连接,开关薄膜晶体管(T2)的栅极与数据线Data连接,LED发光器件(300)连接在第一电压端VDD与第二电压端VSS之间;当行选通数据线Gata控制行选薄膜晶体管(T1)导通且数据线Data控制开关薄膜晶体管(T2)导通时,电压驱动芯片(100)上的数据驱动电压通过电压驱动线Vdata传输,使驱动薄膜晶体管(T3)导通,并使亚像素中的LED发光器件(300)发光,电压驱动芯片(100)提供的电压大小用于控制LED发光器件(300)的电流大小;串进并出移位锁存器(200),用于提供开关薄膜晶体管(T2)导通和截止的脉宽调制控制信号,以控制LED发光器件的发光时间。

2. 根据权利要求1所述的像素驱动电路,其特征在于所述行选薄膜晶体管(T1)、开关薄膜晶体管(T2)和驱动薄膜晶体管(T3)均为P型薄膜晶体管。

3. 根据权利要求2所述的像素驱动电路,其特征在于所述行选薄膜晶体管(T1)的源极通过电压驱动线Vdata与电压驱动芯片(100)连接,漏极与开关薄膜晶体管(T2)的源极连接;开关薄膜晶体管(T2)的漏极与驱动薄膜晶体管(T3)的栅极连接;驱动薄膜晶体管(T3)的源极接第一电压端VDD;LED发光器件(300)的正极接驱动薄膜晶体管(T3)的漏极,负极接第二电压端VSS。

4. 根据权利要求2所述的像素驱动电路,其特征在于所述行选薄膜晶体管(T1)的源极通过电压驱动线Vdata与电压驱动芯片(100)连接,漏极与驱动薄膜晶体管(T3)的栅极连接;驱动薄膜晶体管(T3)的源极连接第一电压端VDD,漏极连接开关薄膜晶体管(T2)的源极;开关薄膜晶体管(T2)的漏极连接LED发光器件(300)的正极,LED发光器件(300)的负极接第二电压端VSS。

5. 根据权利要求2所述的像素驱动电路,其特征在于所述行选薄膜晶体管(T1)的源极通过电压驱动线Vdata与电压驱动芯片(100)连接,漏极与驱动薄膜晶体管(T3)的栅极连接;行选薄膜晶体管(T1)的源极通过电压驱动线Vdata与电压驱动芯片(100)连接,漏极与驱动薄膜晶体管(T3)的栅极连接;开关薄膜晶体管(T2)的源极接第一电压端VDD,漏极连接驱动薄膜晶体管(T3)的源极;驱动薄膜晶体管(T3)的漏极与LED发光器件(300)的正极连接;LED发光器件(300)的负极接第二电压端VSS。

6. 根据权利要求1所述的像素驱动电路,其特征在于所述电压驱动芯片有一级或多级电压档位可选。

7. 一种采用上述像素驱动电路驱动亚像素的LED显示阵列。

8. 一种上述LED显示阵列的驱动控制方法,其特征在于采用脉宽调制方法,在一帧图像的显示时间段内,将一帧图像分解成 $\beta$ 个子帧进行显示;在每一子帧时间段内,通过行选薄膜晶体管的栅极输入行选通信号,逐行开启显示阵列各行亚像素的LED发光器件;在一行所有LED发光器件开启的情况下,串进并出移位锁存器通过数据线向不同的亚像素LED发光器件分别输入待显示的帧图像对应的像素数据,对于N位灰度级的像素数据,每一阶灰度根据二值灰度权值分解法对各阶灰度进行权值分配;从最低阶灰度到最高阶灰度,权值从 $\frac{1}{2^n}T$ ,  $\frac{1}{2^{n-1}}T$ 、.....、 $T$ 、 $2T$ 、.....、 $2^{n-1}T$ 、 $2^nT$ 中选取合适且连续的权值,其中T为单位时间片长度;对应每一阶灰度的亚像素点LED发光器件的亮时间为该阶灰度对应权值乘以T,

由此控制每一阶灰度的亚像素点LED发光器件的点亮时间,形成N位的灰阶显示。

9. 根据权利要求8所述的LED显示阵列的驱动控制方法,其特征在于在每一子帧时间段内,设每一行亚像素N位灰度显示需要时间片数量为Mh,在完成一行亚像素Mh个时间片显示后换行,直至所有行亚像素N位灰度显示完成,或者在每完成一行亚像素Mh/m个时间片显示后换行,循环点亮显示阵列各行亚像素,直至所有行亚像素N位灰度显示完成;其中 $m < Mh$ ,且Mh等于m的整数倍。

10. 根据权利要求8所述的LED显示阵列的驱动控制方法,其特征在于每一行亚像素N位灰度显示中,按照权值从小到大的顺序对亚像素进行灰度调制,或者将权值小于1的时间片穿插在权值大于1的时间片当中对亚像素进行灰度调制。

## 一种像素驱动电路、显示阵列及其驱动控制方法

### 技术领域

[0001] 本发明属于微间距超高密度LED显示领域,尤其涉及一种像素驱动电路、显示阵列及其驱动控制方法。

### 背景技术

[0002] 在中小尺寸显示领域,OLED显示风头正旺,大有取代LCD液晶屏之势,OLED之所以能受到各大终端厂商的青睐,正是因为其在反应时间、视角、显色性、能耗等领域优于液晶显示。而Micro/Mini LED在光效、清晰度诸多指标上优于OLED,仅从技术上看完全有机会取代OLED,有望成为继OLED之后推动显示质量提升和大尺寸显示技术主流。

[0003] 类似于LCD显示屏,Micro/Mini LED驱动方式也分为被动矩阵驱动方式PM和主动矩阵驱动方式AM两种结构。被动式矩阵驱动方式是由一组水平像素共用同一性质的一个电极,一组垂直像素共用同一性质的一个电极,组成矩阵型结构,制作成本和技术门槛较低。主动式矩阵驱动方式主要是采用薄膜晶体管或者硅基COMS对每个显示像素形成像素驱动电路,实现每个像素单独寻址、独立控制。

[0004] 然而,目前薄膜晶体管的电子迁移率低、驱动电流小,现有的Micro/Mini LED发光芯片批量化很难做到 $\leq 100\mu\text{A}$ 小电流情况下的线性区间,并且对于超高密度的像素驱动电路一旦驱动电流过大很容易造成整个显示阵列过载损坏;现有的TFT显示驱动控制主要通过调整源极模拟电压的大小实现灰度,压差分档少能够实现的灰度等级低;同时现有的像素电路受到存储电容充电时间的限制,无法实现整个显示面板的高刷新率。

### 发明内容

[0005] 本发明要解决的技术问题是提供一种像素驱动电路、显示阵列及其驱动控制方法,能够解决现有主动式LED显示方案中存在的电流驱动能力弱、小电流非线性响应、灰度等级低和像素保持电路充电时间长造成显示刷新率低的问题。

[0006] 为了解决上述技术问题,本发明的像素驱动电路包括行选薄膜晶体管T1、电压驱动芯片100、开关薄膜晶体管T2、串进并出移位锁存器200、驱动薄膜晶体管T3;所述行选薄膜晶体管T1的栅极与行选通数据线Gata连接,开关薄膜晶体管T2的栅极与数据线Data连接,LED发光器件300连接在第一电压端VDD与第二电压端VSS之间;当行选通数据线Gata控制行选薄膜晶体管T1导通且数据线Data控制开关薄膜晶体管T2导通时,电压驱动芯片100上的数据驱动电压通过电压驱动线Vdata传输,使驱动薄膜晶体管T3导通,并使亚像素中的LED发光器件300发光,电压驱动芯片100提供的电压大小用于控制LED发光器件300的电流大小;串进并出移位锁存器200,用于提供开关薄膜晶体管T2导通和截止的脉宽调制控制信号,以控制LED发光器件的发光时间。

[0007] 进一步,所述行选薄膜晶体管T1、开关薄膜晶体管T2和驱动薄膜晶体管T3均为P型薄膜晶体管。

[0008] 所述行选薄膜晶体管T1的源极通过电压驱动线Vdata与电压驱动芯片100连接,

漏极与开关薄膜晶体管T2的源极连接;开关薄膜晶体管T2的漏极与驱动薄膜晶体管T3的栅极连接;驱动薄膜晶体管T3的源极接第一电压端VDD; LED发光器件300的正极接驱动薄膜晶体管T3的漏极,负极接第二电压端 VSS。

[0009] 所述行选薄膜晶体管T1的源极通过电压驱动线Vdata与电压驱动芯片100 连接,漏极与驱动薄膜晶体管T3的栅极连接;驱动薄膜晶体管T3的源极连接第一电压端VDD,漏极连接开关薄膜晶体管T2的源极;开关薄膜晶体管T2 的漏极连接LED发光器件300的正极,LED发光器件300的负极接第二电压端VSS。

[0010] 所述行选薄膜晶体管T1的源极通过电压驱动线Vdata与电压驱动芯片100 连接,漏极与驱动薄膜晶体管T3的栅极连接;行选薄膜晶体管T1的源极通过电压驱动线Vdata与电压驱动芯片100连接,漏极与驱动薄膜晶体管T3的栅极连接;开关薄膜晶体管T2的源极接第一电压端VDD,漏极连接驱动薄膜晶体管T3的源极;驱动薄膜晶体管T3的漏极与LED发光器件300的正极连接; LED发光器件300的负极接第二电压端VSS。

[0011] 可选的,所述电压驱动芯片有一级或多级电压档位可选,使LED发光器件在对应开关薄膜晶体管、驱动薄膜晶体管导通时流通的静态电流大小根据电压驱动芯片提供的电压大小而不同。

[0012] 一种采用上述像素驱动电路驱动亚像素的LED显示阵列。

[0013] 一种上述LED显示阵列的驱动控制方法,采用脉宽调制方法,在一帧图像的显示时间段内,将一帧图像分解成 $\beta$ 个子帧进行显示;在每一子帧时间段内,通过行选薄膜晶体管的栅极输入行选通信号,逐行开启显示阵列各行亚像素的 LED发光器件;在一行所有LED发光器件开启的情况下,串进并出移位锁存器通过数据线向不同的亚像素LED发光器件分别输入待显示的帧图像对应的像素数据,对于N位灰度级的像素数据,每一阶灰度根据二值灰度权值分解法对各阶灰度进行权值分配;从最低阶灰度到最高阶灰度,权值从 $\frac{1}{2^n}T, \frac{1}{2^{n-1}}T, \dots, T, 2T, \dots, 2^{n-1}T, 2^nT$ 中选取合适且连续的权值,其中T为单位时间片长度;对应每一阶灰度的亚像素点LED发光器件的亮时间为该阶灰度对应权值乘以T,由此控制每一阶灰度的亚像素点LED发光器件的点亮时间,形成N 位的灰阶显示。

[0014] 在每一子帧时间段内,设每一行亚像素N位灰度显示需要时间片数量为Mh,可以在完成一行亚像素Mh个时间片显示后换行,直至所有行亚像素N位灰度显示完成,也可以在每完成一行亚像素Mh/m个时间片显示后换行,循环点亮显示阵列各行亚像素,直至所有行亚像素N位灰度显示完成;其中 $m < Mh$ ,且Mh等于m的整数倍。

[0015] 每一行亚像素N位灰度显示中,可以按照权值从小到大的顺序对亚像素进行灰度调制,也可以将权值小于1的时间片穿插在权值大于1的时间片当中对亚像素进行灰度调制。

[0016] 可选的,在所述LED显示阵列的驱动控制方法中,显示阵列灰度等级  $N \geq 8\text{bit}$ 。

[0017] 可选的,在所述LED显示阵列的驱动控制方法中,所述视频信号源的换帧频率为30Hz、50Hz、60Hz、120Hz、144Hz、240Hz。

[0018] 本发明中采用动态扫描、分时逐行点亮的方法,解决现有主动式驱动技术中采用薄膜晶体管的像素驱动电路,薄膜晶体管的电子迁移率低、驱动电流小, Micro/Mini LED发光芯片批量化很难做到 $\leq 100\mu\text{A}$ 小电流情况下的线性区间的问题,避免超高密度的像素

驱动电路整体驱动电流过大很容易造成整个显示阵列过载损坏的情况；本发明中采用将像素数据赋予权值进行脉宽调制的数字驱动控制方法，解决现有TFT显示驱动控制主要通过调整源极模拟电压的大小实现灰度，压差分档少能够实现的灰度等级低以及现有的像素电路受到存储电容充电时间的限制，无法实现整个显示面板的高刷新率的问题。

### 附图说明

[0019] 为了更清楚地说明本发明实例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0020] 图1是本发明实施例1的像素驱动电路的结构示意图；

[0021] 图2是本发明实施例2的像素驱动电路的结构示意图；

[0022] 图3是本发明实施例3的像素驱动电路的结构示意图；

[0023] 图4是串进并出移位锁存器的结构示意图；

[0024] 图5是采用实施例1像素驱动电路驱动亚像素的显示阵列的结构示意图；

[0025] 图6是采用实施例2像素驱动电路驱动亚像素的显示阵列的结构示意图；

[0026] 图7是采用实施例3像素驱动电路驱动亚像素的显示阵列的结构示意图；

[0027] 图8是本发明的显示阵列驱动控制方法流程示意图；

[0028] 图9是本发明实施例9的显示阵列的数字脉宽调制方法的流程示意图。

[0029] 附图标记：

[0030] T1-行选薄膜晶体管；T2-开关薄膜晶体管；T3-驱动薄膜晶体管；Gata-行选数据线；Vdata-电压驱动线；Data-数据线；VDD-第一电压端；VSS-第二电压端；100.电压驱动芯片；200.串进并出移位锁存器；300.LED发光器件。

### 具体实施方式：

[0031] 以下将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清除、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0032] 除非另外定义，本发明实施例中使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明实施例中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的原件或者物件涵盖出现在该词后面列举的原件或者物件及其等同，而不排除其他原件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。

[0033] 具体的，以下结合模拟驱动、数字驱动对本发明做进一步的说明。

[0034] 首先，应当理解的是，LED显示亮度控制有电流控制法和导通时间控制法，即脉冲幅度调制(PAM)、脉冲宽度调制(PWM)两种方法。而采用PCB基板的被动式LED显示屏由于恒流驱动的需要，一般采用电流大小恒定、脉冲宽度调制的方法控制LED显示亮度，形成灰度

等级;而采用TFT基板的主动式LCD、OLED显示屏由于像素电路中储能电容恒压的需要,一般采用电流大小可变、脉冲幅度调制的方法控制LCD、OLED显示亮度,形成灰度等级。相比之下,目前受到驱动方法不同、集成电路技术实现的限制,LCD、OLED常规灰度等级为8Bit、刷新率60Hz,高端显示器为灰度10Bit、刷新240Hz;而LED显示屏灰度能够达到16Bit、刷新率3840Hz以上。

[0035] 同时,现有主动式驱动技术中采用薄膜晶体管(TFT)的像素驱动电路,薄膜晶体管的电子迁移率低、驱动电流小,而Micro/Mini LED发光芯片批量化很难做到 $\leq 100\mu\text{A}$ 小电流情况下的线性区间,超高密度的像素驱动电路整体驱动电流过大容易造成整个显示阵列过载损坏;现有TFT显示驱动控制主要通过调整源极模拟电压的大小实现灰度,压差分档少能够实现灰度等级低以及现有的像素电路受到存储电容充电时间的限制,无法实现整个显示面板的高刷新率。

[0036] 基于此,对于采用了TFT基板的Micro/Mini LED新型显示阵列而言,采用本发明中的像素驱动电路设计方案,采用动态扫描、分时逐行点亮的方法,满足单颗LED点亮较大电流工作在线性区间,同时解决单颗LED点亮电流需求大,容易造成整个显示阵列过载损坏的问题;采用将显示数据赋予权值进行脉宽调制的数字驱动控制方法,解决脉冲幅度调制压差分档少和储能电容充电时间的问题,实现显示阵列的高灰度等级和高刷新率,提高显示效果。

#### [0037] 实施例1

[0038] 如图1所示,本发明的像素驱动电路包括:行选薄膜晶体管T1、电压驱动芯片100、开关薄膜晶体管T2、串进并出移位锁存器200、驱动薄膜晶体管T3。其中,所述行选薄膜晶体管T1的栅极与行选通数据线Gata连接,开关薄膜晶体管T2的栅极与数据线Data连接;行选薄膜晶体管T1的源极通过电压驱动线Vdata与电压驱动芯片100连接,漏极与开关薄膜晶体管T2的源极连接;开关薄膜晶体管T2的漏极与驱动薄膜晶体管T3的栅极连接;驱动薄膜晶体管T3的源极接第一电压端VDD(即LED恒流驱动供电);LED发光器件300的正极接驱动薄膜晶体管T3的漏极,负极接第二电压端VSS(即像素电路公共地)。

#### [0039] 实施例2

[0040] 如图2所示,本发明的像素驱动电路包括:行选薄膜晶体管T1、电压驱动芯片100、开关薄膜晶体管T2、串进并出移位锁存器200、驱动薄膜晶体管T3和LED发光器件300。其中,所述行选薄膜晶体管T1的栅极与行选通数据线Gata连接,开关薄膜晶体管T2的栅极与数据线Data连接;所述行选薄膜晶体管T1的源极通过电压驱动线Vdata与电压驱动芯片100连接,漏极与驱动薄膜晶体管T3的栅极连接;驱动薄膜晶体管T3的源极连接第一电压端VDD(LED恒流驱动供电),漏极连接开关薄膜晶体管T2的源极;开关薄膜晶体管T2的漏极连接LED发光器件300的正极,LED发光器件300的负极接第二电压端VSS(像素电路公共地)。

#### [0041] 实施例3

[0042] 如图3所示,本发明的像素驱动电路包括:行选薄膜晶体管T1、电压驱动芯片100、开关薄膜晶体管T2、串进并出移位锁存器200、驱动薄膜晶体管T3和LED发光器件300。其中,所述行选薄膜晶体管T1的栅极与行选通数据线Gata连接,开关薄膜晶体管T2的栅极与数据线Data连接;行选薄膜晶体管T1的源极通过电压驱动线Vdata与电压驱动芯片100连接,漏极与驱动薄膜晶体管T3的栅极连接;开关薄膜晶体管T2的源极接第一电压端VDD(LED

恒流驱动供电),漏极连接驱动薄膜晶体管T3的源极;驱动薄膜晶体管T3的漏极与LED发光器件300的正极连接;LED发光器件300的负极接第二电压端VSS(像素电路公共地)。

[0043] 当然,以上的本发明实例提供的像素驱动电路中还可能包括其他的晶体管,并相应的连接其他的电压端或者信号线等等,本发明对此不作限定,实际中可以根据需要选择具体的电路设置方式。

[0044] 具体的,本发明实例所述行选薄膜晶体管T1、开关薄膜晶体管T2和驱动薄膜晶体管T3均为P型薄膜晶体管。所述行选薄膜晶体管T1的栅极与行选通数据线Gata连接,所述行选通数据线Gata提供的信号为低电平时,行选薄膜晶体管T1导通,电压驱动芯片100上的数据驱动电压能够通过电压驱动线Vdata得以传输,提供给驱动薄膜晶体管T3,电压驱动芯片100提供的电压大小用于控制流通亚像素中LED发光器件300的电流大小(PAM),使LED发光器件发光。当所述行选通数据线Gata提供的信号为高电平时,所述行选薄膜晶体管T1截止,LED发光器件不发光。

[0045] 本发明实例所述开关薄膜晶体管T2的栅极通过数据线Data与串进并出移位锁存器连接,所述串进并出移位锁存器用于提供开关薄膜晶体管T2导通和截止的脉宽调制(PWM)控制信号;当所述串进并出移位锁存器输出为低电平时,开关薄膜晶体管T2导通,当所述串进并出移位锁存器输出为高电平时,开关薄膜晶体管T2截止。所述开关薄膜晶体管T2导通和截止控制LED发光器件的发光时间,即流通电流的通断由所述脉宽调制控制信号控制。所述驱动薄膜晶体管T3由第一电压端VDD和第二电压端VSS提供工作电压,提供流过LED发光器件的电流,该电流大小由电压驱动芯片100提供的电压大小控制。

[0046] 如图4所示,本发明的串进并出移位锁存器由多个D触发器和反相器组成,具有对“0”、“1”数据串行输入、并行输出和锁存的功能。SDI为输入至移位锁存器的串行数据输入端;LCK为并行输出移位锁存器的输出锁存信号,在LCK的上升沿会锁存并行输出移位锁存器上的数据;Q1-Qn为并行输出端,连接数据线Data; $\overline{OE}$ 为输出使能端,低电平有效;SCK为移位锁存器串行数据输入的时钟信号; $\overline{SCLR}$ 为清除移位锁存器,当 $\overline{SCLR}$ 为低电平时则清除移位锁存器的内容为零。

[0047] 所述电压驱动芯片用于提供控制电流大小的电压,并且有一级或多级电压档位可选,LED发光芯片在所述开关薄膜晶体管、驱动薄膜晶体管导通时流通的静态电流大小根据所述电压驱动芯片提供的电压大小而不同。

[0048] 在所述的像素驱动电路中,开关薄膜晶体管的栅极与串进并出移位锁存器连接,串进并出移位锁存器用于提供开关薄膜晶体管导通和截止的脉宽调制控制信号,LED发光器件的发光时间即流通电流的通断由所述脉宽调制控制信号控制。

[0049] 在所述的像素驱动电路中,LED发光器件为倒装微小尺寸LED,颜色包含红、绿、蓝等颜色。

[0050] 相应的,本发明实例还提供了一种显示阵列,所述显示阵列包含多个亚像素;每一亚像素中包括如上所述的像素驱动电路。

[0051] 本发明实例还提供一种显示阵列,如图5、图6、图7所示,是本发明实施例提供的三种显示阵列的结构示意图,该显示阵列包含多个亚像素;每一亚像素中包括如上所述实例中的相同像素驱动电路,具有与前述实施例提供的图1、图2、图3中像素驱动电路相同的结

构和有益的效果。由于前述实施例已经对像素驱动电路的结构和有益的效果进行了详细的描述,在此处不再进行赘述。当然,以上的本发明实例提供的显示阵列中还可能包括其他类似本发明实例中的像素驱动电路,并相应的连接其他的电压端或者信号线等等,本发明对此不作限定,实际中可以根据需要选择具体的电路设置显示阵列连接方式。

[0052] 本发明实施例还提供一种对前述显示阵列的驱动控制方法,可以理解的是,该驱动控制方法可以适用于前述的任一种显示阵列。

[0053] 具体的,结合图5的像素阵列电路,如图8所示,该驱动方法包括:

[0054] 步骤S801,在一帧图像的时间段内,通过行选薄膜晶体管的栅极输入行选通信号,以便逐行开启显示阵列亚像素;

[0055] 步骤S802,在一行所有亚像素开启的情况下,串进并出移位锁存器通过数据线向不同的亚像素分别输入待显示的帧图像对应的像素数据,以便在一行选通的时间段内通过脉宽调制的方法对所述的帧图像进行显示。

[0056] 由于像素列驱动电路采用由多个D触发器和反相器组成的串进并出移位锁存器,能够快速的对像素数据进行存储,具有对“0”、“1”数据串行输入、并行输出和锁存的功能。在LCK的上升沿锁存串进并出移位锁存器上的数据,当 $\overline{OE}$ 输出使能端为低电平时,串进并出移位锁存器里的数据由Q1-Qn并行输出端并行输出,从而使得本发明中像素驱动电路解决了现有技术中无法满足高刷新率的驱动方式。

[0057] 本发明实例还提供另一种对前述显示阵列的驱动方法,该脉宽调制的数字驱动控制方法具体包括:在一帧图像的显示时间段内,把一帧图像分解成了 $\beta$ 个子帧,显示阵列行数为k,每行图像分解成Q个显示时间长度为T的时间片; $T=1/f_{clk} \times N_{latch}$ , $f_{clk}$ 为串进并出移位锁存器的移位时钟(像素数据移存), $N_{latch}$ 为显示阵列的像素数据移存长度;视频信号源的一帧图像显示时间为 $1/f=T \times Q \times k \times \beta$ ;其中,视频信号源的换帧频率为f,一帧图像会被重复刷新 $\beta$ 次。

[0058] 在此情况下,所述显示阵列灰度等级为N位,从: $\frac{1}{512}T$ 、 $\frac{1}{256}T$ 、 $\frac{1}{128}T$ 、 $\frac{1}{64}T$ 、

$\frac{1}{32}T$ 、 $\frac{1}{16}T$ 、 $\frac{1}{8}T$ 、 $\frac{1}{4}T$ 、 $\frac{1}{2}T$ 、T、2T、4T、8T、16T、32T、64T、128T、256T、512T中选取合适且

连续的每位显示时间权值,将显示数据赋予权值进行脉宽调制,串进并出移位锁存器通过数据线向不同的亚像素分别输入待显示的帧图像数据对应的脉宽数量,通过多个不同的显示灰度组合,以便在一行选通的时间段内通过脉宽调制的方法对所述的帧图像实现高灰度等级的显示。

[0059] 示例的,以 $f=60\text{Hz}$ , $f_{clk}=12.5\text{MHz}$ , $N_{latch}=64$ 点, $k=16$ , $N=13$ 位为例,参考图9,对上述脉宽调制的数字驱动控制方法做具体的说明。单位时间片 $T=1/f_{clk} \times N_{latch}=1/12.5 \times 64=5.12\mu\text{s}$ ,需要对显示阵列的k行亚像素逐行进行相同的灰度和图像显示控制,给每一行可用的时间相同。每帧图像中每一行的总时间片数量= $Q \times \beta=1/f/k/T=1/60/16/5.12 \times 10^6=203$ 片,即每帧图像中每一行用203个时间片实现灰度显示。

[0060] 由于时间片T的相对固定特性,我们可以用时间片T作为基准权值时间,根据二值灰度的权值分解方法,13位灰度的权值可以进行如表1所示,选用

$\frac{1}{256}T$ 、 $\frac{1}{128}T$ 、 $\frac{1}{64}T$ 、 $\frac{1}{32}T$ 、 $\frac{1}{16}T$ 、 $\frac{1}{8}T$ 、 $\frac{1}{4}T$ 、 $\frac{1}{2}T$ 、 $T$ 、 $2T$ 、 $4T$ 、 $8T$ 、 $16T$ 进行分解；对于最低位灰度，则表示当前点亮亚像素需要用到时间为 $\frac{1}{256}T$ ，且必须是最小权值即 $\overline{OE}$ 输出使能打开时间，即为 $5.12\mu\text{s}/256=20\text{ns}$ ，对于当前最低灰度一个时间片内其他的 $\frac{255}{256}T$ 时间，则表示需要关闭 $\overline{OE}$ 输出使能，使亚像素处于不点亮状态；对于最高位灰度，则表示当前点亮亚像素需要用到时间为 $16T$ ，即为 $5.12\mu\text{s}\times 16=81.92\mu\text{s}$ ，在此时间段内 $\overline{OE}$ 输出使能一直处于打开状态，用于点亮亚像素，由此控制每一阶灰度显示的时间，形成13位的灰阶显示。综合上述，完成每个子帧图像一行亚像素13位灰度显示需要时间片数量为 $1+1+1+1+1+1+1+1+1+2+4+8+16=39$ 片，一帧图像能够被重复刷新次数 $\beta=203/39=5$ 次，显示刷新率为 $60\text{Hz}\times 203/39=300\text{Hz}$ ，刷新率越高，人眼看起来效果越好。

[0061] 表1

	<b>灰度</b>	<b>bit0</b>	<b>bit1</b>	<b>bit2</b>	<b>bit3</b>	<b>bit4</b>	<b>bit5</b>	<b>bit6</b>	<b>bit7</b>
[0062]	<b>权值</b>	-	-	-	<b>T/256</b>	<b>T/128</b>	<b>T/64</b>	<b>T/32</b>	<b>T/16</b>
	<b>灰度</b>	<b>bit8</b>	<b>bit9</b>	<b>bit10</b>	<b>bit11</b>	<b>bit12</b>	<b>bit13</b>	<b>bit14</b>	<b>bit15</b>
[0063]	<b>权值</b>	<b>T/8</b>	<b>T/4</b>	<b>T/2</b>	<b>1T</b>	<b>2T</b>	<b>4T</b>	<b>8T</b>	<b>16T</b>

[0064] 对于k行的显示阵列，完成1次逐行、逐阶灰度循环点亮可以算作一次刷新。在实际显示时，可以不用刷完1行所有时间片灰度再换到下一行，可以改为1行刷1/4、1/8或1/10再换到下一行刷新，这样刷新率就能提高4倍、8倍、10倍或更高，形成的刷新率称为动态刷新率。因此，若把以上示例的39片分为10次刷新显示，每显示4片就换行，16行刷新显示完后换下4片显示，则300Hz刷新可倍频到3000Hz。

[0065] 需要说明的是，第一，上述一帧图像的时间为16.67ms（也即1/60s，对应60Hz的图像源显示频率），但本发明实际应用中可以根据视频信号源的需要进行相关驱动方法设置，视频信号源的换帧频率可以为30Hz、50Hz、60Hz、120Hz、144Hz、240Hz。

[0066] 第二，上述N的取值一般大于8Bit，并不限制。例如当，当N=13位时，本发明中显示阵列可以显示13位灰阶（ $2^{13}\times 2^{13}\times 2^{13}=5497$ 亿色）的图像；当取N=16位时，进行合适的权值分解，本发明中显示阵列可以显示16位灰阶（ $2^{16}\times 2^{16}\times 2^{16}=281$ 万亿色）的图像。

[0067] 第三，本发明中对于一个子帧图像时间内，按照权值分解出的多个不同的灰度的显示排列顺序不做具体限定，可以以权值从小到大顺序的时间片灰度调制，可也以进行权值乱序时间片灰度调制，将权值小于1的时间片穿插在权值大于1的时间片当中，将大小不同的数据位打散交错显示，使显示周期内，出现常亮常灭的几率减小，在一定程度上缓解了灰度集中显示的问题，降低了闪烁感。

[0068] 基于此，如图9所示，该驱动方法包括：

[0069] 步骤S1001，在一帧图像的时间段中的 $\beta$ 个子帧内，通过行选薄膜晶体管的栅极输

入显示阵列被分为k行的行选通信号,以便逐行开启显示阵列亚像素;

[0070] 步骤S1002,在一行所有亚像素开启的情况下,由串进并出移位锁存器通过数据线向该行各亚像素分别输入待显示的子帧图像对应的像素数据,通过权值分解控制 $\overline{OE}$ 输出使能打开时间,控制子帧内N位图像深度的每一位显示对应的时间片数量,以便在一行选通的时间段内通过脉宽调制的方法对所述的帧图像进行显示。

[0071] 以下以 $f=60\text{Hz}$ , $f_{clk}=12.5\text{MHz}$ , $N_{latch}=64$ 点, $k=16$ , $N=13$ 位时,参考表1,对本发明的灰阶显示做进一步的说明。

[0072] 当物理电流的大小固定时,LED显示屏通过控制LED发光器件的时长来实现亮度控制,进而通过不同的亮度值实现灰度显示。对于LED发光器件来说,每次只能显示1Bit的数据,对于任意灰度,我们都可以通过2进制分解公式进行分解,得到权值和数据。例如,对于 $6253=2'b1100001101101=1\times 2^{12}+1\times 2^{11}+0\times 2^{10}+0\times 2^9+0\times 2^8+0\times 2^7+1\times 2^6+1\times 2^5+0\times 2^4+1\times 2^3+1\times 2^2+0\times 2^1+1\times 2^0$ ,其中2的幂为数据Bit对应的权值,与权值相乘的1、0为对应的2进制数据,1为点亮,0为不点亮;任意灰度的时间长度可以分解为13份,每份的时间不同,这些灰度的2进制数据可以控制时间的选通( $\overline{OE}$ ),进而控制输出的时间片脉冲宽度,形成13位图像灰度。

[0073] 当然,对于像素驱动电路本身而言(参考图1),可以理解的是,对于一帧图像中分解为 $\beta$ 个的每个子帧图像,必然有,通过行选薄膜晶体管的栅极输入显示阵列被分为k行的行选通信号,行选薄膜晶体管T1导通,以便逐行开启显示阵列亚像素;

[0074] 当像素数据中对于某一灰度权值的数据为0时,串进并出移位锁存器输出为高电平,开关薄膜晶体管T2截止;当像素数据中对于某一灰度权值的数据为1时,串进并出移位锁存器输出为低电平,开关薄膜晶体管T2导通;开关薄膜晶体管T2导通和截止对应控制LED发光芯片的发光时间片,即流通LED发光器件电流的通断由所述脉宽调制控制信号控制,从而实现LED阵列中每个亚像素的不同亮度,完成灰阶显示。

[0075] 额外的,电压驱动芯片用于提供控制电流大小的电压,并且有一级或多级电压档位可选,LED发光芯片在所述开关薄膜晶体管、驱动薄膜晶体管导通时流通的静态电流大小根据所述电压驱动芯片提供的电压大小而不同。则通过不同的驱动电压值配合本文所述的驱动控制方法,则可以灵活的提高显示阵列的灰度显示等级。

[0076] 可选的,在所述的像素驱动电路中,所述LED发光器件为倒装微小尺寸LED,颜色包含红、绿、蓝等颜色。

[0077] 本发明实例另一方面还提供一种如前述的显示阵列的驱动方法,该方法在一帧图像的时间段内,通过行选薄膜晶体管的栅极输入行选通信号,以便逐行开启显示阵列亚像素;在一行所有亚像素开启的情况下,由串进并出移位锁存器通过数据线向不同的亚像素分别输入待显示的帧图像对应的像素数据,以便在一行选通的时间段内通过脉宽调制的方法对所述的帧图像进行显示。

[0078] 具体的,在一帧图像的显示时间段内,视频信号源的一帧图像显示时间为 $1/f=T\times Q\times k\times \beta$ ;其中,所述视频信号源的换帧频率为 $f$ ,一帧图像会被重复刷新 $\beta$ 次;所述重复刷新就是把一帧图像分解成了若干子帧,每个子帧图像分解成 $k$ 行,每行图像分解成 $Q$ 个显示时间长度为 $T$ 的时间片;所述时间片 $T=1/f_{clk}\times N_{latch}$ ;  $f_{clk}$ 为串进并出移位锁存器的移位时

钟频率;N<sub>latch</sub>为显示阵列的像素数据移存长度;在一行所有亚像素开启的情况下,所述显示阵列灰度等级为N位,从: $\frac{1}{512}T$ 、 $\frac{1}{256}T$ 、 $\frac{1}{128}T$ 、 $\frac{1}{64}T$ 、 $\frac{1}{32}T$ 、 $\frac{1}{16}T$ 、 $\frac{1}{8}T$ 、 $\frac{1}{4}T$ 、 $\frac{1}{2}T$ 、 $T$ 、 $2T$ 、 $4T$ 、 $8T$ 、 $16T$ 、 $32T$ 、 $64T$ 、 $128T$ 、 $256T$ 、 $512T$ 中选取合适且连续的每位显示时间权值,将显示数据赋予权值进行脉宽调制,由串转并移位锁存器通过数据线向不同的亚像素分别输入待显示的帧图像数据对应的脉宽数量,以便在一行选通的时间段内通过脉宽调制的方法对所述的帧图像实现高灰度等级的显示。

[0079] 在所述的显示阵列的驱动方法中,显示阵列灰度等级 $N \geq 8\text{bit}$ 。

[0080] 在所述的显示阵列的驱动方法,视频信号源的换帧频率为30Hz、50Hz、60Hz、120Hz、144Hz、240Hz。

[0081] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

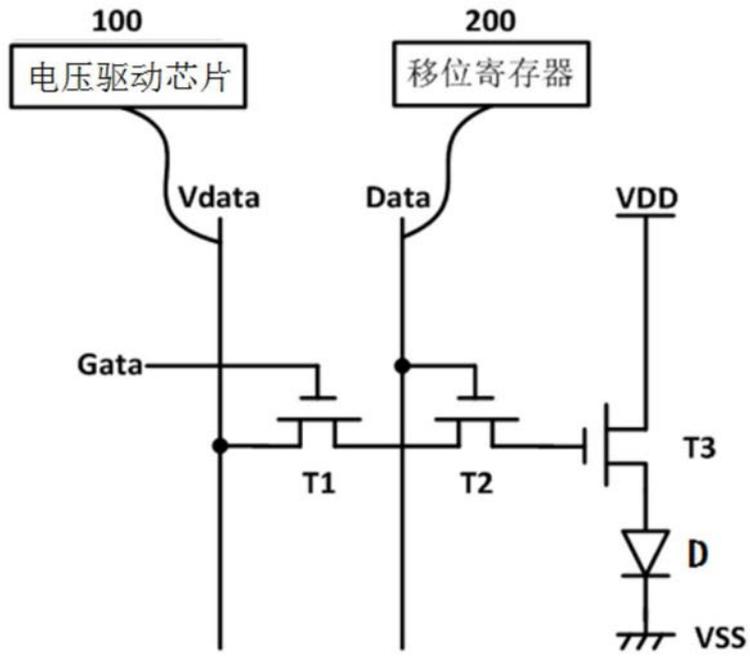


图1

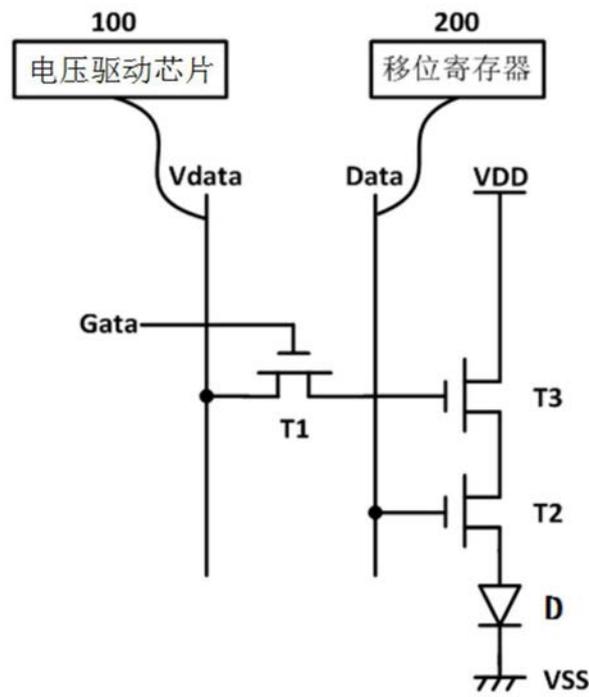


图2

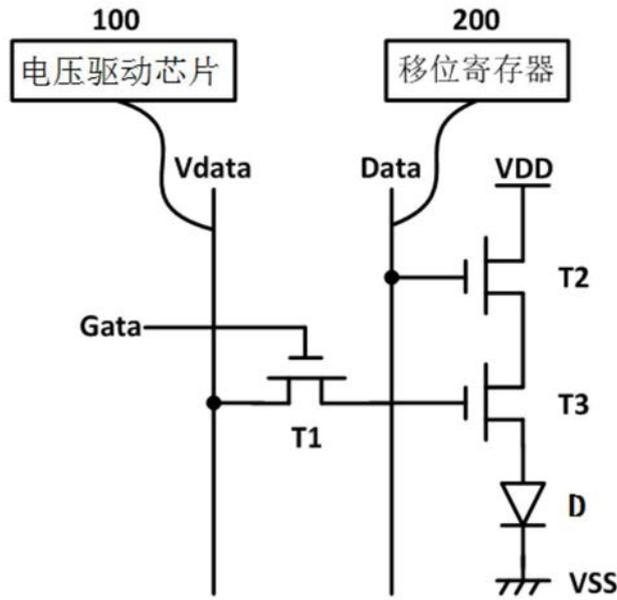


图3

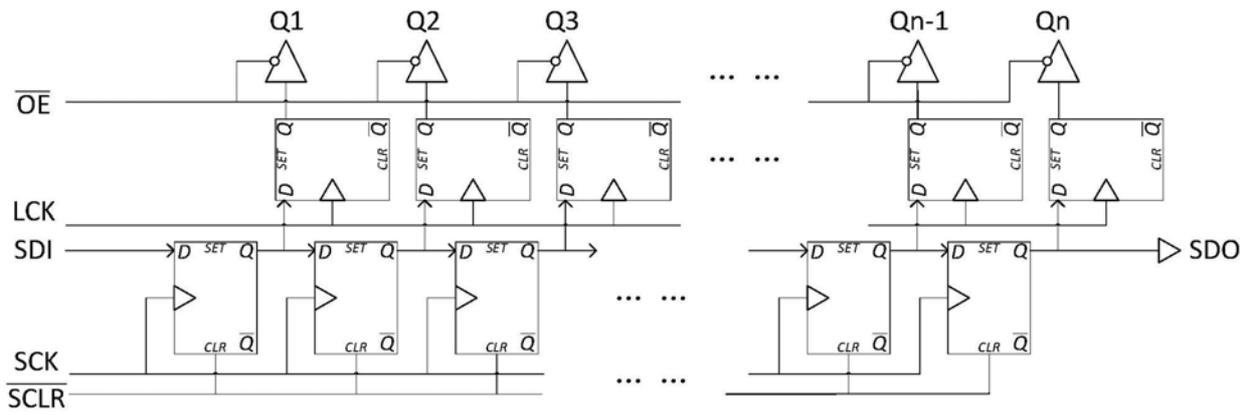


图4

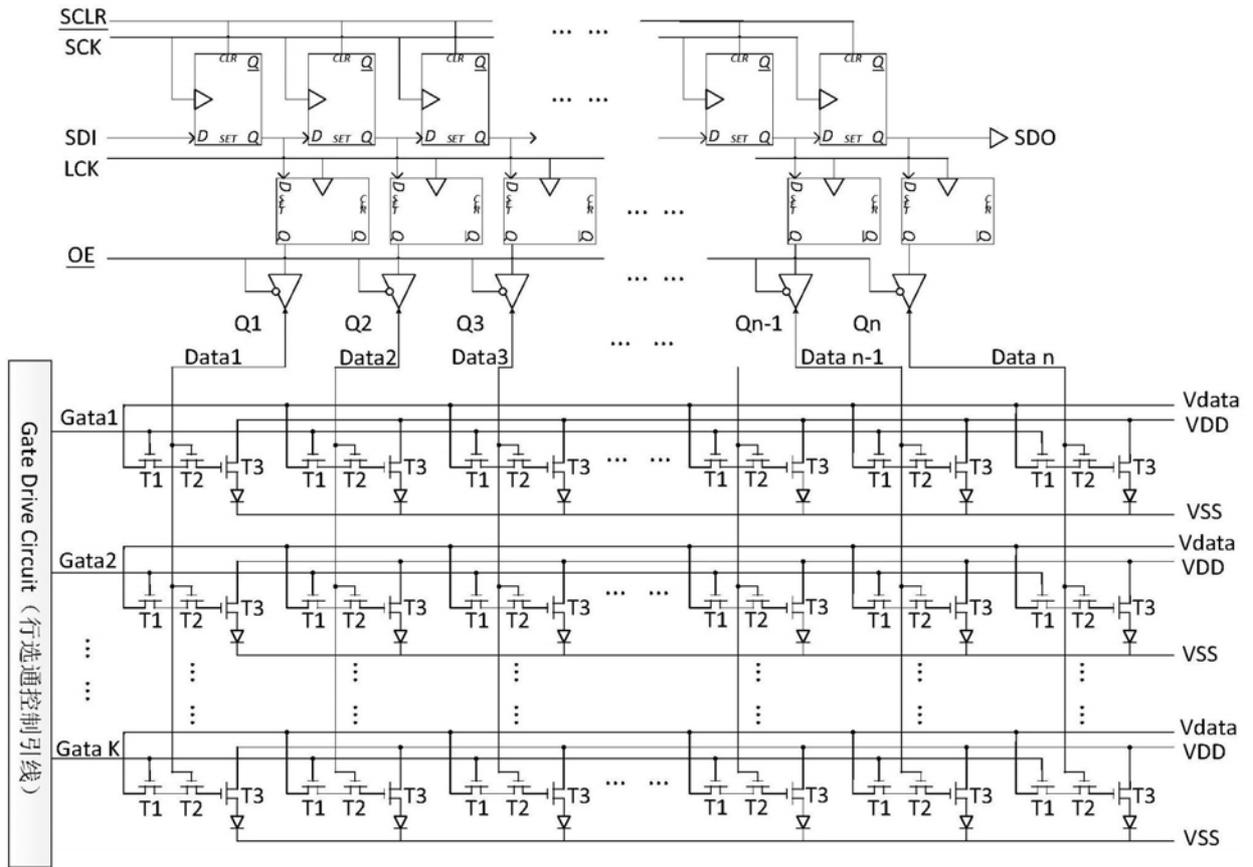


图5

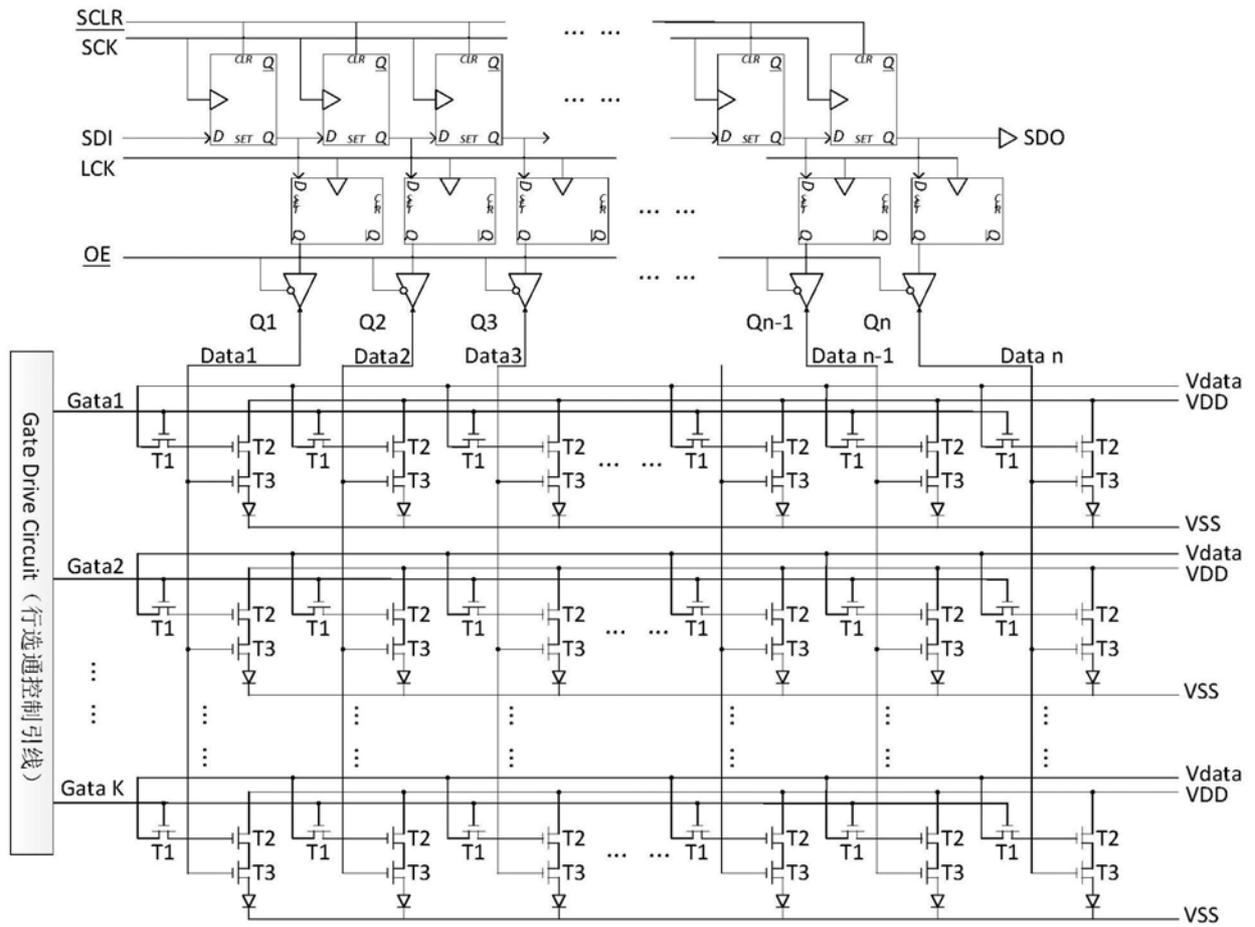


图6

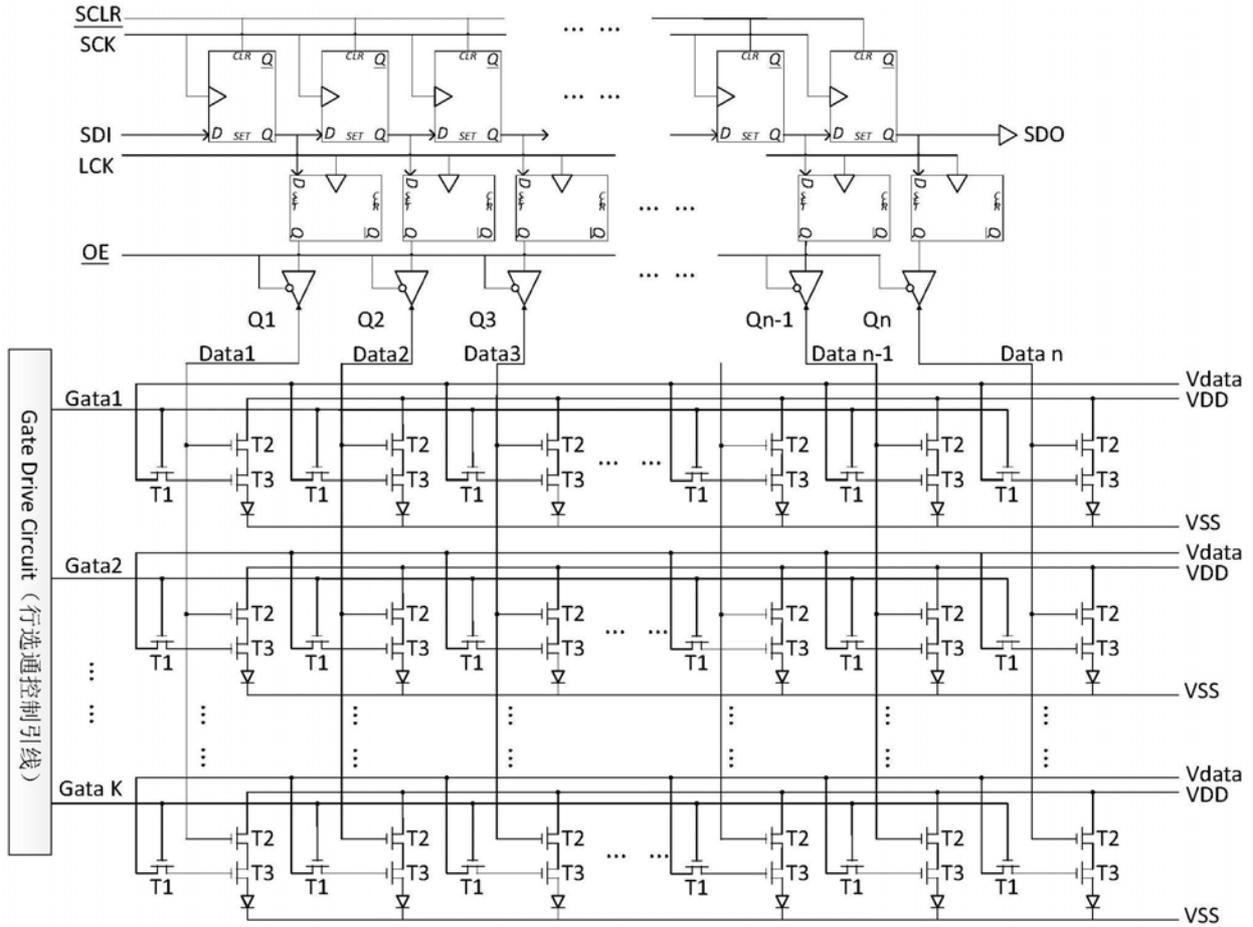


图7

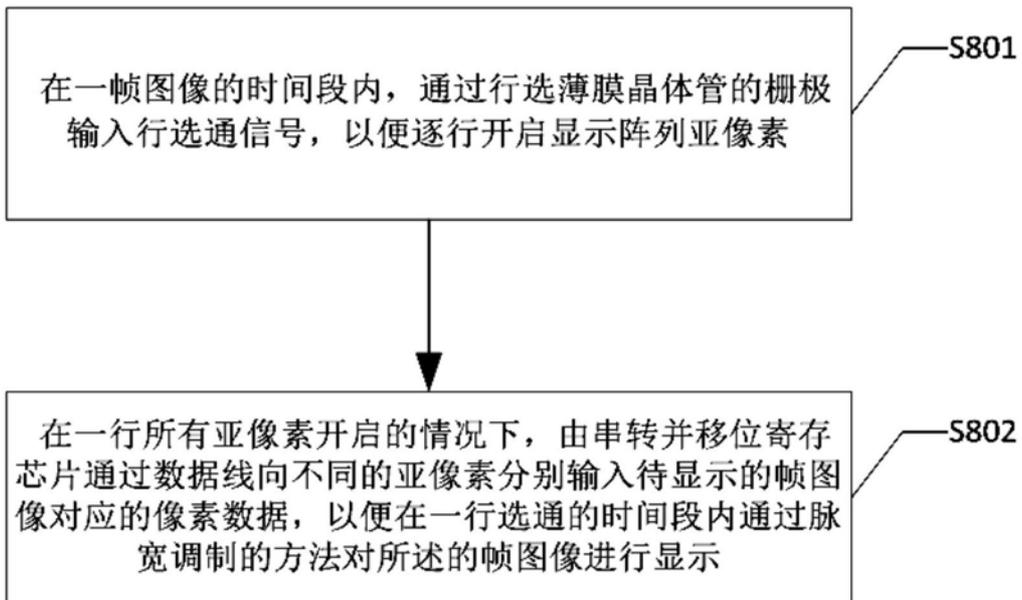


图8

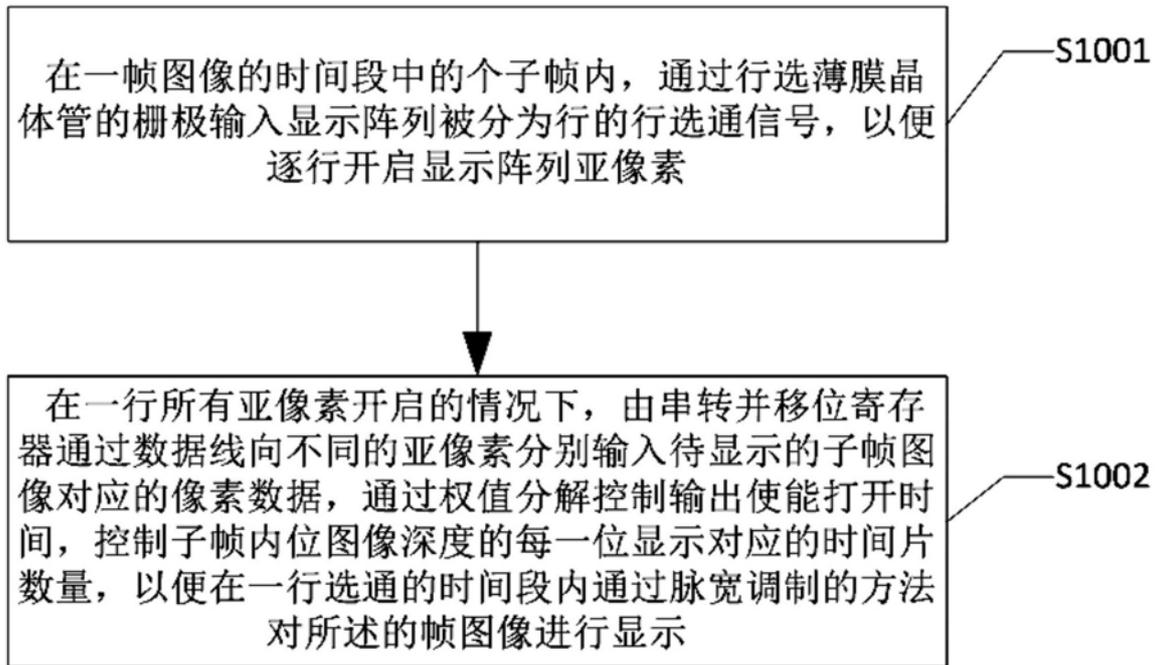


图9