



(12) 发明专利申请

(10) 申请公布号 CN 105807886 A

(43) 申请公布日 2016. 07. 27

(21) 申请号 201410844667. X

(22) 申请日 2014. 12. 30

(71) 申请人 展讯通信(上海)有限公司

地址 201203 上海市浦东新区张江高科技园区祖冲之路 2288 弄展讯中心 1 号楼

(72) 发明人 杨攀

(74) 专利代理机构 上海申新律师事务所 31272

代理人 俞涤炯

(51) Int. Cl.

G06F 1/32(2006. 01)

G06F 13/38(2006. 01)

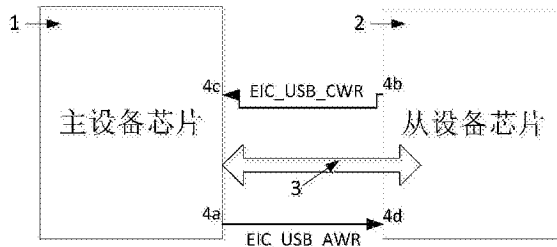
权利要求书2页 说明书8页 附图3页

(54) 发明名称

一种芯片唤醒系统及方法以及移动终端

(57) 摘要

本发明公开了一种芯片唤醒系统及方法以及移动终端,属于移动终端状态控制技术领域;系统包括主设备芯片以及通过高速芯片接口连接的从设备芯片,并包括主设备芯片与从设备芯片进行点评控制信号传输的独立于高速芯片接口的接口;方法包括:主设备芯片通过独立于高速芯片接口的输出端输出第一电平信号,并通过独立于高速芯片接口的输入端接收到预定状态的电平信号并被唤醒;从设备芯片通过独立于高速芯片接口的输出端输出第二电平信号,并通过独立于高速芯片接口的输入端接收到预定状态的电平信号并被唤醒。上述技术方案的有益效果是:简化整个切换过程的设计,降低控制信号传输的脆弱程度,保证控制唤醒过程的稳定性和可靠性。



1. 一种芯片唤醒系统,应用于高速芯片接口;其特征在于,包括:
主设备芯片;
从设备芯片,通过所述高速芯片接口与所述主设备芯片连接;
所述主设备芯片通过一独立于所述高速芯片接口之外的输出端输出一第一电平信号,以及通过一独立于所述高速芯片接口之外的输入端接收到预定状态的电平信号唤醒所述主设备芯片侧的高速芯片接口;
所述从设备芯片通过一独立于所述高速芯片接口之外的输出端输出一第二电平信号,以及通过一独立于所述高速芯片接口之外的输入端接收到预定状态的电平信号唤醒所述从设备芯片侧的高速芯片接口。
2. 如权利要求 1 所述的芯片唤醒系统,其特征在于,所述主设备芯片包括:
第一生成单元,用以可控制地生成并输出所述第一电平信号;
第一控制单元,用以接收所述电平信号,以及判断接收到的所述电平信号的状态,并于接收到预定状态的所述电平信号时唤醒所述主设备芯片侧的高速芯片接口。
3. 如权利要求 2 所述的芯片唤醒系统,其特征在于,所述第一控制单元包括:
第一接收模块,用于接收相应的所述电平信号;
第一判断模块,连接所述第一接收模块,用于判断接收到的所述电平信号是否处于所述预定状态,并输出相应的判断结果;
第一唤醒模块,连接所述第一判断模块,用于根据所述判断结果,在接收到的所述电平信号处于所述预定状态时唤醒所述主设备芯片侧的高速芯片接口。
4. 如权利要求 1 所述的芯片唤醒系统,其特征在于,所述主设备芯片上的所述输入端为一中断输入引脚。
5. 如权利要求 4 所述的芯片唤醒系统,其特征在于,所述主设备芯片的所述中断输入引脚接收到电平信号的上升沿时产生一外部中断以唤醒所述主设备芯片侧的高速芯片接口。
6. 如权利要求 1 所述的芯片唤醒系统,其特征在于,所述从设备芯片包括:
第二生成单元,用以可控制的生成并输出所述第二电平信号,
第二控制单元,连接所述第二生成单元,用以接收电平信号,以及判断接收到的所述电平信号的状态,并于接收到预定状态的所述电平信号时唤醒所述从设备芯片侧的高速芯片接口。
7. 如权利要求 6 所述的芯片唤醒系统,其特征在于,所述第二控制单元包括:
第二接收模块,用于接收相应的所述电平信号;
第二判断模块,连接所述第二接收模块,用于判断接收到的所述电平信号是否处于所述预定状态,并输出相应的判断结果;
第二唤醒模块,连接所述第二判断模块,用于根据所述判断结果,在接收到的所述电平信号处于所述预定状态时唤醒所述从设备芯片侧的高速芯片接口。
8. 如权利要求 1 所述的芯片唤醒系统,其特征在于,所述从设备芯片上的所述输入端为一中断输入引脚。
9. 如权利要求 8 所述的芯片唤醒系统,其特征在于,所述从设备芯片的所述中断输入引脚接收到电平信号的上升沿时产生一外部中断以唤醒所述从设备芯片侧的高速芯片接

口。

10. 一种芯片唤醒方法,应用于高速芯片接口;其特征在于,包括主设备芯片;

所述主设备芯片通过一独立于所述高速芯片接口之外的输出端输出一第一电平信号;

所述主设备芯片通过一独立于所述高速芯片接口之外的输入端接收到预定状态的电平信号,以唤醒所述主设备芯片侧的高速芯片接口。

11. 如权利要求 10 所述的芯片唤醒方法,其特征在于,唤醒所述主设备芯片的步骤具体包括:

步骤 S1a,所述主设备芯片通过一独立于高速芯片接口之外的输出端接收电平信号;

步骤 S2a,判断接收到的所述电平信号的电平状态:

若所述电平信号处于所述预定状态,则唤醒所述主设备芯片侧的高速芯片接口。

12. 如权利要求 10 所述的芯片唤醒方法,其特征在于,所述主设备芯片通过一中断输入引脚接收到处于所述预定状态的电平信号并唤醒所述主设备芯片侧的高速芯片接口。

13. 如权利要求 10 所述的芯片唤醒方法,其特征在于,所述主设备芯片的所述中断输入引脚接收到电平信号的上升沿时产生一外部中断以唤醒所述主设备芯片侧的高速芯片接口。

14. 如权利要求 10 所述的芯片唤醒方法,其特征在于,包括通过所述高速芯片接口与所述主设备芯片连接的从设备芯片;

所述从设备芯片通过一独立于所述高速芯片接口之外的输出端输出一第二电平信号;

所述从设备芯片通过一独立于所述高速芯片接口之外的输入端接收到预定状态的电平信号,以唤醒所述从设备芯片侧的高速芯片接口。

15. 如权利要求 14 所述的芯片唤醒方法,其特征在于,唤醒所述从设备芯片的步骤包括:

步骤 S1b,所述从设备芯片通过一独立于高速芯片接口之外的输入端接收电平信号;

步骤 S2b,判断接收到的所述电平信号的电平状态:

若所述电平信号处于所述预定状态,则唤醒所述从设备芯片侧的高速芯片接口。

16. 如权利要求 14 所述的芯片唤醒方法,其特征在于,所述从设备芯片通过一中断输入引脚接收到处于所述预定状态的电平信号并唤醒所述从设备芯片侧的高速芯片接口。

17. 如权利要求 16 所述的芯片唤醒方法,其特征在于,所述从设备芯片的中断输入引脚接收到电平信号的上升沿时产生一外部中断以唤醒所述从设备芯片侧的高速芯片接口。

18. 一种移动终端,其特征在于,包括如权利要求 1-9 所述的芯片唤醒系统。

19. 一种移动终端,其特征在于,采用如权利要求 10-17 所述的芯片唤醒方法。

一种芯片唤醒系统及方法以及移动终端

技术领域

[0001] 本发明涉及移动终端状态控制技术领域,尤其涉及一种芯片唤醒系统及方法以及移动终端。

背景技术

[0002] 移动终端内部通常包括两个处理器:负责计算业务的应用处理器(Application Processor, AP),以下简称 AP 芯片;以及负责通信业务的基带处理器(Modem),以下简称 Modem 芯片。AP 芯片与 Modem 芯片均拥有各自独立的一套运行过程,例如事先各自独立的休眠与唤醒逻辑,以及拥有各自独立的存储器和内存等。

[0003] 现有技术中,AP 芯片与 Modem 芯片之间通常采用高速芯片接口通信(High Speed Inter-Chip, HSIC)进行通信。

[0004] 现有技术中,AP 芯片与 Modem 芯片之间采用 HSIC 进行通信的过程中,通常会采用 HSIC 接口内部的电气信号实现彼此之间的唤醒功能,即 AP 芯片通过电气信号唤醒处于休眠状态的 Modem 芯片,相应地 Modem 芯片也可以通过电气信号唤醒处于休眠状态的 AP 芯片。但是,HSIC 接口内部的电气信号本身的复杂性和脆弱程度,导致采用电气信号作为控制信号进行唤醒过程的稳定性和可靠性不足,容易导致唤醒失败。

发明内容

[0005] 根据现有技术中存在的问题,现提供一种芯片唤醒系统及方法以及移动终端的技术方案,旨在解决现有技术中唤醒移动终端中芯片的方式比较复杂且控制信号质量比较脆弱的问题。

[0006] 上述技术方案具体包括;

[0007] 一种芯片唤醒系统,应用于高速芯片接口;其中,包括:

[0008] 主设备芯片;

[0009] 从设备芯片,通过所述高速芯片接口与所述主设备芯片连接;

[0010] 所述主设备芯片通过一独立于所述高速芯片接口之外的输出端输出一第一电平信号,以及通过一独立于所述高速芯片接口之外的输入端接收到预定状态的电平信号唤醒所述主设备芯片侧的高速芯片接口;

[0011] 所述从设备芯片通过一独立于所述高速芯片接口之外的输出端输出一第二电平信号,以及通过一独立于所述高速芯片接口之外的输入端接收到预定状态的电平信号唤醒所述从设备芯片侧的高速芯片接口。

[0012] 优选的,该芯片唤醒系统,其中,所述主设备芯片包括:

[0013] 第一生成单元,用以可控制地生成并输出所述第一电平信号;

[0014] 第一控制单元,用以接收所述电平信号,以及判断接收到的所述电平信号的状态,并于接收到预定状态的所述电平信号时唤醒所述主设备芯片侧的高速芯片接口。

[0015] 优选的,该芯片唤醒系统,其中,所述第一控制单元包括:

- [0016] 第一接收模块,用于接收相应的所述电平信号;
- [0017] 第一判断模块,连接所述第一接收模块,用于判断接收到的所述电平信号是否处于所述预定状态,并输出相应的判断结果;
- [0018] 第一唤醒模块,连接所述第一判断模块,用于根据所述判断结果,在接收到的所述电平信号处于所述预定状态时唤醒所述主设备芯片侧的高速芯片接口。
- [0019] 优选的,该芯片唤醒系统,其中,所述主设备芯片上的所述输入端为一中断输入引脚。
- [0020] 优选的,该芯片唤醒系统,其中,所述主设备芯片的所述中断输入引脚接收到电平信号的上升沿时产生一外部中断以唤醒所述主设备芯片侧的高速芯片接口。
- [0021] 优选的,该芯片唤醒系统,其中,所述从设备芯片包括:
- [0022] 第二生成单元,用以可控制的生成并输出所述第二电平信号,
- [0023] 第二控制单元,连接所述第二生成单元,用以接收电平信号,以及判断接收到的所述电平信号的状态,并于接收到预定状态的所述电平信号时唤醒所述从设备芯片侧的高速芯片接口。
- [0024] 优选的,该芯片唤醒系统,其中,所述第二控制单元包括:
- [0025] 第二接收模块,用于接收相应的所述电平信号;
- [0026] 第二判断模块,连接所述第二接收模块,用于判断接收到的所述电平信号是否处于所述预定状态,并输出相应的判断结果;
- [0027] 第二唤醒模块,连接所述第二判断模块,用于根据所述判断结果,在接收到的所述电平信号处于所述预定状态时唤醒所述从设备芯片侧的高速芯片接口。
- [0028] 优选的,该芯片唤醒系统,其中,所述从设备芯片上的所述输入端为一中断输入引脚。
- [0029] 优选的,该芯片唤醒系统,其中,所述从设备芯片的所述中断输入引脚接收到电平信号的上升沿时产生一外部中断以唤醒所述从设备芯片侧的高速芯片接口。
- [0030] 一种芯片唤醒方法,应用于高速芯片接口;其中,包括主设备芯片;
- [0031] 所述主设备芯片通过一独立于所述高速芯片接口之外的输出端输出一第一电平信号;
- [0032] 所述主设备芯片通过一独立于所述高速芯片接口之外的输入端接收到预定状态的电平信号,以唤醒所述主设备芯片侧的高速芯片接口。
- [0033] 优选的,该芯片唤醒方法,其中,唤醒所述主设备芯片的步骤具体包括:
- [0034] 步骤 S1a,所述主设备芯片通过一独立于高速芯片接口之外的输出端接收电平信号;
- [0035] 步骤 S2a,判断接收到的所述电平信号的电平状态;
- [0036] 若所述电平信号处于所述预定状态,则唤醒所述主设备芯片侧的高速芯片接口。
- [0037] 优选的,该芯片唤醒方法,其中,所述主设备芯片通过一中断输入引脚接收到处于所述预定状态的电平信号并唤醒所述主设备芯片侧的高速芯片接口。
- [0038] 优选的,该芯片唤醒方法,其中,所述主设备芯片的所述中断输入引脚接收到电平信号的上升沿时产生一外部中断以唤醒所述主设备芯片侧的高速芯片接口。
- [0039] 优选的,该芯片唤醒方法,其中,包括通过所述高速芯片接口与所述主设备芯片连

接的从设备芯片；

[0040] 所述从设备芯片通过一独立于所述高速芯片接口之外的输出端输出一第二电平信号；

[0041] 所述从设备芯片通过一独立于所述高速芯片接口之外的输入端接收到预定状态的电平信号，以唤醒所述从设备芯片侧的高速芯片接口。

[0042] 优选的，该芯片唤醒方法，其中，唤醒所述从设备芯片的步骤包括：

[0043] 步骤 S1b，所述从设备芯片通过一独立于高速芯片接口之外的输入端接收电平信号；

[0044] 步骤 S2b，判断接收到的所述电平信号的电平状态；

[0045] 若所述电平信号处于所述预定状态，则唤醒所述从设备芯片侧的高速芯片接口。

[0046] 优选的，该芯片唤醒方法，其中，所述从设备芯片通过一中断输入引脚接收到处于所述预定状态的电平信号并唤醒所述从设备芯片侧的高速芯片接口。

[0047] 优选的，该芯片唤醒方法，其中，所述从设备芯片的中断输入引脚接收到电平信号的上升沿时产生一外部中断以唤醒所述从设备芯片侧的高速芯片接口。

[0048] 一种移动终端，其中，包括上述的芯片唤醒系统。

[0049] 一种移动终端，其中，采用上述的芯片唤醒方法。

[0050] 上述技术方案的有益效果是：

[0051] 1) 通过外部中断控制的方式实现移动终端芯片工作状态的切换，简化整个切换过程的设计；

[0052] 2) 通过外部中断控制的方式实现移动终端芯片工作状态的切换，降低了控制信号传输的脆弱程度；

[0053] 3) 通过外部中断控制的方式实现移动终端芯片工作状态的切换，提升唤醒的成功率，保证控制唤醒过程的稳定性和可靠性。

附图说明

[0054] 图 1-2 是现有技术中实现移动终端内部设备芯片状态切换的电气信号的时序示意图；

[0055] 图 3 是本发明的较佳的实施例中，一种芯片唤醒系统的总体结构示意图；

[0056] 图 4 是本发明的较佳的实施例中，于图 3 的基础上，主设备芯片中包含的功能模块的结构示意图；

[0057] 图 5 是本发明的较佳的实施例中，于图 3 的基础上，从设备芯片中包含的功能模块的结构示意图。

[0058] 图 6-7 是本发明的较佳的实施例中，一种芯片唤醒方法的具体流程示意图；

[0059] 图 8 是本发明的较佳的实施例中，采用电平信号实现芯片唤醒的时序示意图。

具体实施方式

[0060] 下面结合附图和具体实施例对本发明作进一步说明，但不作为本发明的限定。

[0061] 现有技术中，采用 HSIC 接口进行通信时，AP 芯片或者 Modem 芯片均具有几种工作状态：

- [0062] 1) 挂起状态 (Suspend) :芯片于该状态下进行休眠,包括局部挂起以及全局挂起;
- [0063] 2) 唤醒状态 (Resume) :芯片于该状态下被唤醒并且开始工作。
- [0064] 现有技术中,在采用 HSIC 进行 AP 芯片 (采用 HSIC_HOST 模式) 与 Modem 芯片 (采用 HSIC_DEVICE 模式) 之间的通信时,这两个芯片之间的逻辑功能通常由内部电气信号实现。换言之,现有技术中,通常采用电气信号进行芯片之间的唤醒操作。
- [0065] 例如,现有技术中,处在挂起状态的 Modem 芯片,当它的上行端口接收到任意一个非空闲信号时,该从设备的操作将被唤醒。尤其,如果从设备的远程唤醒功能被 USB 系统的软件开启时,它将自动给 AP 芯片发送一个信号来执行唤醒操作。现有技术中,唤醒信号是由主设备或者从设备使用的,以使一个挂起的总线段回到活动状态。
- [0066] 相应地,例如,现有技术中,当 AP 芯片被总线置于挂起状态时,将会要求主设备的控制器终止所有形式的信号传输,包括开始帧信号 (Start of Frame, SOF) 的传输。这会使得所有的 Modem 芯片进入挂起状态。在该挂起状态下, HSIC 系统可以使能 AP 芯片的控制器响应相应的总线唤醒事件,以使主设备的控制器响应总线的唤醒信号,重启 AP 芯片。
- [0067] 如图 1 所示为芯片内部实现挂起和唤醒操作的高速信号差分波形图。图 1 中, VSS 表示公共接地端电平, one bit time 表示传输一比特所需的时间, VIH 表示输入高电平, 相应地 VIL 表示输入低电平。图 1 中所示的“signal pins pass input spec levels after one cable delay”表示单电缆时延后经过信号端口的标准输入电。
- [0068] 现有技术中,通过控制 USB 系统的 D+ 线和 D- 线从空闲态 (IDLE State) 到相反的逻辑电平 K 态 (K State), 就可以实现源端口的包发送信号 (Start of Packet, SOP); 并且, 控制 D+ 线和 D- 线一位延时后到达 J 态 (J State), 就可实现包结束信号 (End of Packet, EOP) 的发送。现有技术中,通常要求退出挂起状态的时间不小于 20ms。
- [0069] 相应地,现有技术中,上述 D+ 线的信号和 D- 线的信号进行反转,就是触发唤醒流程的示意图。
- [0070] 上述过程如图 2 所示。
- [0071] 则从上文所述来看,现有技术中,由于需要在 HSIC 接口通信的同时实现 AP 芯片和 Modem 芯片之间的唤醒操作,其中的电气控制信号非常复杂,一旦受到干扰就容易出现偏差或者错误,从而导致唤醒操作失败,进而导致正常的 USB 数据传输失败。
- [0072] 因此,基于现有技术中存在的上述问题,现提供一种芯片唤醒系统,应用于高速芯片接口,即应用 HSIC 接口进行通信。
- [0073] 本发明的较佳的实施例中,如图 3 所示,上述芯片唤醒系统 A 中包括:
- [0074] 主设备芯片 1。本发明的较佳的实施例中,主设备芯片可以为上文中所述的 AP 芯片。
- [0075] 相应地,本发明的较佳的实施例中,上述芯片唤醒系统 A 中还包括:
- [0076] 从设备芯片 2。本发明的较佳的实施例中,从设备芯片 2 可以为上文中所述的 Modem 芯片。
- [0077] 主设备芯片 1 与从设备芯片 2 之间通过高速芯片接口 3 (以下简称 HSIC 接口) 连接,即主设备芯片 1 与从设备芯片 2 之间通过 HSIC 接口进行通信。
- [0078] 本发明的较佳的实施例中,主设备芯片 1 产生一第一电平信号,并通过一独立于上述 HSIC 接口 3 的输出端 4a 输出所产生的第一电平信号;

[0079] 相应地,从设备芯片 2 也产生一第二电平信号,并通过一独立于上述 HSIC 接口 3 的输出端 4b 输出所产生的第二电平信号。

[0080] 本发明的较佳的实施例中,引入外部中断管理机制 (External Interrupt Controller, EIC),使得控制信号的输入和外部中断的产生独立于 HSIC 接口存在。

[0081] 本发明的较佳的实施例中,本发明的较佳的实施例中,主设备芯片 1 通过一输出端 4a 输出所产生的第一电平信号,从设备芯片 2 通过一输出 4b 输出所产生的第二电平信号。上述做法的目的在于将输出电平控制信号的接口独立于 HSIC 接口 3 设置。

[0082] 本发明的较佳的实施例中,主设备芯片 1 通过一独立于上述 HSIC 接口 3 的输入端 4c 接收到处于预定状态的电平信号,并根据该处于预定状态的电平信号唤醒主设备芯片 1 侧的高速芯片接口。进一步地,本发明的较佳的实施例中,上述处于预定状态的电平信号为电平信号的上升沿。

[0083] 相应地,本发明的较佳的实施例中,从设备芯片 2 通过一独立于上述 HSIC 接口 3 的输入端 4d 接收到处于预定状态的电平信号,并根据该处于预定状态的电平信号唤醒从设备芯片 2 侧的高速芯片接口。进一步地,本发明的较佳的实施例中,上述处于预定状态的电平信号为电平信号的上升沿。

[0084] 因此,同样如上文中所述,上述输入端 4c 和输入端 4d 均可以为中断输入引脚 (EIC 输入引脚)。

[0085] 换言之,本发明的较佳的实施例中,主设备芯片 1 通过输出端 4a 输出相应的第一电平信号,从设备芯片 2 通过 EIC 输入引脚 4d 接收相应的电平信号,当从设备芯片 2 接收到的相应的电平信号处于预定状态 (优选的为处于上升沿) 时,该从设备芯片 2 唤醒该侧的高速芯片接口,即主设备芯片 1 通过 EIC 发送上升沿电平信号的方式唤醒从设备芯片侧的高速芯片接口。换言之,从设备芯片 2 的中断输入引脚 4d 在接收到电平信号的上升沿时产生一外部中断以唤醒从设备芯片 2 侧的高速芯片接口。

[0086] 相应地,从设备芯片 2 通过输出端 4b 输出相应的第二电平信号,主设备芯片 1 通过输出端 4c 接收相应的电平信号,当主设备芯片 1 接收到的相应的电平信号处于预定状态 (优选的为处于上升沿) 时,该主设备芯片 1 唤醒该侧的高速芯片接口,即从设备芯片 2 通过 EIC 发送上升沿电平信号的方式唤醒主设备芯片 1 侧的高速芯片接口。换言之,主设备芯片 1 的中断输入引脚 4c 在接收到电平信号的上升沿时产生一外部中断以唤醒主设备芯片 1 侧的高速芯片接口。

[0087] 本发明的较佳的实施例中,上述唤醒过程可以根据实际情况进行相应设置,例如主设备芯片 1 的中断输入引脚根据接收到的电平信号的下降沿产生相应的外部中断来唤醒主设备芯片侧的高速芯片接口;和/或从设备芯片 2 的中断输入引脚根据接收到的电平信号的下降沿产生相应的外部中断来唤醒从设备芯片侧的高速芯片接口等。因此,上文中所述的仅为便于本领域技术人员理解本发明的技术方案,并非因此限定本发明保护范围。

[0088] 本发明的较佳的实施例中,上文中所述的唤醒操作,均为唤醒 AP 芯片或者 Modem 芯片的高速芯片接口,例如激活 AP 芯片与 Modem 芯片之间的数据传输业务等。

[0089] 本发明的较佳的实施例中,进一步地,如图 4 所示,上述主设备芯片 1 中包括:

[0090] 第一生成单元 11。本发明的较佳的实施例中,第一生成单元 11 用以可控制地生成并输出第一电平信号;本发明的较佳的实施例中,第一生成单元 11 通过上述输出端 4a 输出

第一电平信号。

[0091] 第一控制单元 12,用以接收电平信号,以及判断接收到的电平信号的状态,并于接收到预定状态的电平信号时唤醒主设备芯片 1 侧的高速芯片接口。

[0092] 本发明的较佳的实施例中,进一步地,上述第一控制单元 12 通过上述中断输入引脚 4c 接收自从设备芯片 2 发送的电平信号。

[0093] 本发明的较佳的实施例中,上述第一控制单元 12 进一步包括:

[0094] 第一接收模块 121。本发明的较佳的实施例中,第一接收模块 121 用于通过上述中断输入引脚 4c 接收相应的电平信号;

[0095] 第一判断模块 122,连接第一接收模块 121。本发明的较佳的实施例中,上述第一判断模块 122 用于判断接收到的电平信号是否处于预定状态,并输出相应的判断结果;

[0096] 第一唤醒模块 123,连接第一判断模块 122。本发明的较佳的实施例中,上述第一唤醒模块 123 用于根据判断结果,在接收到的电平信号处于预定状态时唤醒主设备芯片 1 侧的高速芯片接口。

[0097] 本发明的较佳的实施例中,如上文中所述,上述预定状态优选地可以为电平信号处于上升沿,也可以为其他状态例如电平信号处于下降沿等。

[0098] 本发明的较佳的实施例中,如上文中所述,上述第一控制单元 12 通过中断输入引脚 4d 接收到电平信号的上升沿,并通过上升沿中断 (EIC_USB_CWR) 的方式唤醒主设备芯片 1,上文中 CWR 表示由 Modem 芯片向 AP 芯片发送的控制信号,用于唤醒主设备芯片 1(AP 芯片)侧的高速芯片接口。

[0099] 相应地,本发明的较佳的实施例中,如图 5 所示,上述从设备芯片 2 中包括:

[0100] 第二生成单元 21。本发明的较佳的实施例中,第二生成单元 21 用以可控制的生成并输出第二电平信号;本发明的较佳的实施例中,第二生成单元 21 通过上述输出端 4b 输出相应的第二电平信号。

[0101] 第二控制单元 22,连接上述第二生成单元 21。本发明的较佳的实施例中,第二控制单元 22 用以接收电平信号,以及判断接收到的电平信号的状态,并于接收到预定状态的电平信号时唤醒从设备芯片 2 侧的高速芯片接口。

[0102] 本发明的较佳的实施例中,上述第二控制单元 22 通过上述中断输入引脚 4d 接收到处于相应的预定状态的电平信号,并根据该处于预定状态的电平信号被唤醒。

[0103] 本发明的较佳的实施例中,上述预定状态可以为电平信号处于上升沿,即当接收到的电平信号处于上升沿时,第二控制单元 22 控制从设备芯片 2 被唤醒。

[0104] 进一步地,本发明的较佳的实施例中,上述第二控制单元 22 中包括:

[0105] 第二接收模块 221。本发明的较佳的实施例中,第二接收模块 221 用于通过上述中断输入引脚 4d 接收相应的电平信号;

[0106] 第二判断模块 222,连接第二接收模块 221。本发明的较佳的实施例中,上述第二判断模块 222 用于判断接收到的电平信号是否处于预定状态,并输出相应的判断结果;

[0107] 第二唤醒模块 223,连接第二判断模块 222。本发明的较佳的实施例中,上述第二唤醒模块 223 用于根据判断结果,在接收到的电平信号处于预定状态时唤醒从设备芯片 2 侧的高速芯片接口。

[0108] 本发明的较佳的实施例中,同样如上文中所述,上述预定状态优选地可以为电平

信号处于上升沿,也可以为其他状态例如电平信号处于下降沿等。

[0109] 本发明的较佳的实施例中,上述第二控制单元 22 通过中断输入引脚 4d 接收到电平信号的上升沿,并通过上升沿中断 (EIC_USB_AWR) 的方式唤醒主设备芯片 2 侧的高速芯片接口,本发明的较佳的实施例中,相应地,AWR 表示 AP 芯片向 Modem 芯片发送的用于唤醒 Modem 芯片的控制信号。

[0110] 综上所述,本发明的发明目的在于,引入 EIC 中断机制,采用独立于 HSIC 通道传输的简单的电平信号替代现有技术中于 HSIC 通道中传输的复杂脆弱的电气信号进行主设备芯片以及从设备芯片的唤醒控制,设计简单实用,信号传输比较稳定,且切换成功率较高。

[0111] 本发明的较佳的实施例中,基于上述芯片唤醒系统,提供一种芯片唤醒方法,该芯片唤醒方法应用 HSIC 接口,其包括主设备芯片(可以为上文中所述的 AP 芯片),以及通过高速芯片接口与主设备芯片连接的从设备芯片(可以为上文中所述的 Modem 芯片);

[0112] 本发明的较佳的实施例中,主设备芯片通过一独立于高速芯片接口之外的输出端输出一第一电平信号,以及通过一独立于高速芯片接口之外的输入端接收到预定状态的电平信号并唤醒主设备芯片侧的高速芯片接口;

[0113] 进一步地,本发明的较佳的实施例中,如图 6 所示,唤醒主设备芯片的步骤具体包括:

[0114] 步骤 S1a,主设备芯片通过一独立于高速芯片接口之外的输入端接收电平信号;

[0115] 步骤 S2a,判断接收到的电平信号的电平状态:

[0116] 若电平信号处于预定状态,则唤醒主设备芯片侧的高速芯片接口。本发明的较佳的实施例中,上述预定状态可以为电平信号处于上升沿。本发明的其他实施例中,上述预定状态还可以自由设定,例如设定为当电平信号处于下降沿时。

[0117] 本发明的一个较佳的实施例中,采用 EIC 单元,以上升沿中断 (EIC_USB_CWR) 的方式实现对主设备芯片侧高速芯片接口的唤醒。

[0118] 本发明的较佳的实施例中,对于从设备芯片而言,从设备芯片输出一第二电平信号,以及接收到预定状态的电平信号并唤醒从设备侧的高速芯片接口。

[0119] 进一步地,本发明的较佳的实施例中,如图 7 所示,唤醒从设备芯片的步骤具体包括:

[0120] 步骤 S1b,从设备芯片通过一独立于高速芯片接口之外的输入端接收电平信号;

[0121] 步骤 S2b,判断接收到的电平信号的电平状态:

[0122] 若电平信号处于预定状态,则唤醒从设备芯片侧的高速芯片接口。

[0123] 本发明的较佳的实施例中,上述预定状态可以为电平信号处于上升沿。本发明的其他实施例中,上述预定状态还可以自由设定,例如设定为当电平信号处于下降沿时。

[0124] 本发明的一个较佳的实施例中,采用 EIC 单元,以上升沿中断 (EIC_USB_AWR) 的方式实现对从设备芯片侧高速芯片接口的唤醒。

[0125] 因此,本发明的较佳的实施例中,如上文中所述,上述独立于高速芯片接口 (HSIC 接口) 的接口 (输入端或输出端) 均为中断输入引脚 (EIC 引脚),即本发明的较佳的实施例中,采用独立于 HSIC 接口的 EIC 数据传输方式,以及区别于电气信号的简单的电平信号进行 AP 芯片与 Modem 芯片之间的唤醒操作,设计比较简单,同时保证了唤醒操作的稳定性和可靠性。

[0126] 如图 8 所示为本发明的较佳的实施例中,通过电平信号实现主设备芯片以及从设备芯片唤醒操作的时序示意图。

[0127] 图 8 中,如上文所述, EIC_USB_CWR 表示 Modem 芯片向 AP 芯片发送的控制信号, 以实现 AP 芯片的唤醒操作,即上述第二电平信号处于预定状态(优选的为上升沿)时,提供中断给 AP 芯片使其唤醒该侧的高速芯片接口;相应地, EIC_USB_AWR 表示 AP 芯片向 Modem 芯片发送的控制信号, 以实现 Modem 芯片侧高速芯片接口的唤醒操作,即上述第一电平信号处于预定状态(优选的为上升沿)时,提供中断给 Modem 芯片使其唤醒该侧的高速芯片接口。

[0128] 本发明的较佳的实施例中,还提供一种移动终端,其中包括上述芯片唤醒系统。

[0129] 本发明的较佳的实施例中,还提供一种移动终端,其中采用上述芯片唤醒方法。

[0130] 以上所述仅为本发明较佳的实施例,并非因此限制本发明的实施方式及保护范围,对于本领域技术人员而言,应当能够意识到凡运用本发明说明书及图示内容所作出的等同替换和显而易见的变化所得到的方案,均应当包含在本发明的保护范围内。

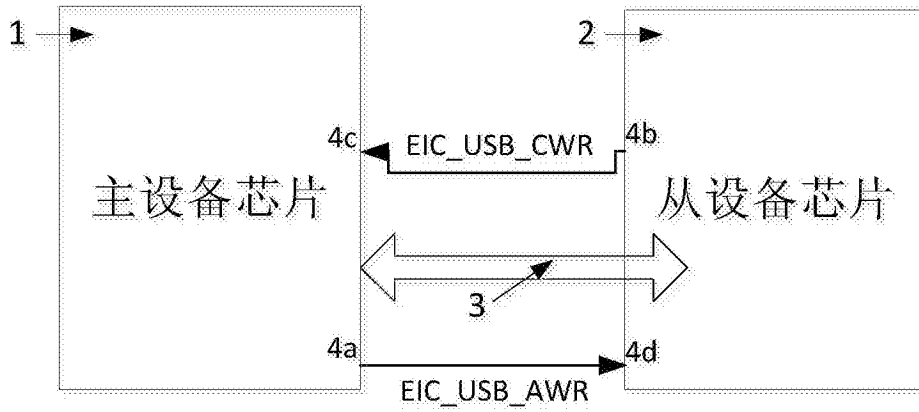


图 3



图 4



图 5

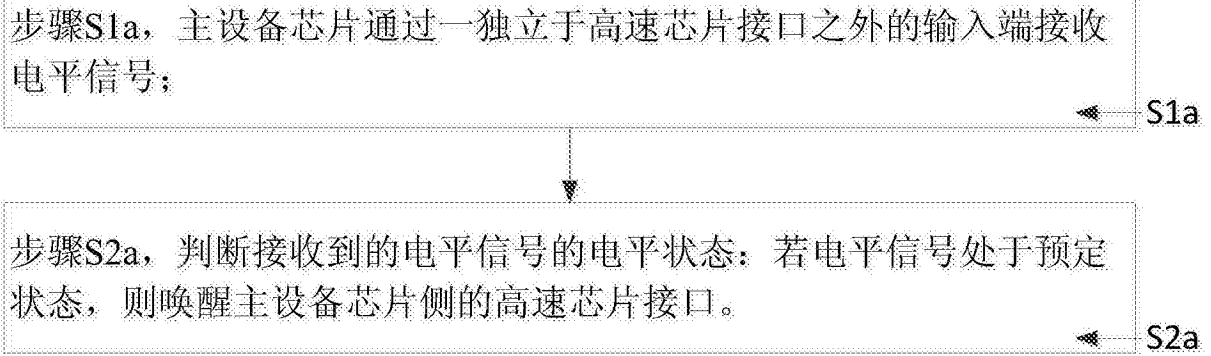


图 6

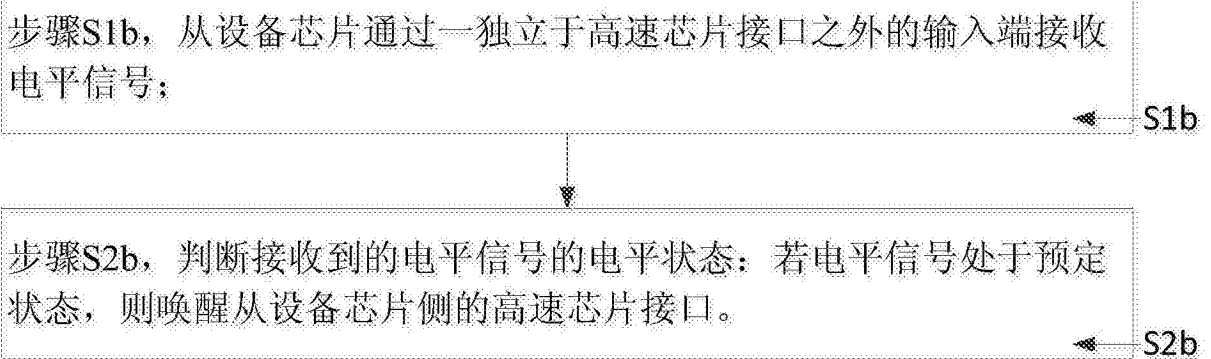


图 7

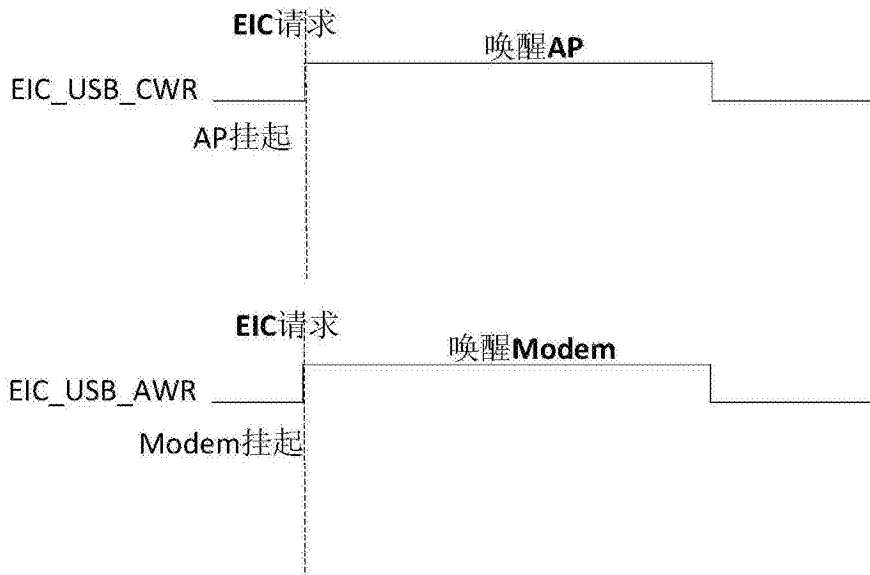


图 8