



(12) 发明专利

(10) 授权公告号 CN 102169259 B

(45) 授权公告日 2014. 04. 16

(21) 申请号 201010619727. X

CN 1991466 A, 2007. 07. 04,

(22) 申请日 2010. 12. 28

JP 2009186869 A, 2009. 08. 20,

(73) 专利权人 昆山龙腾光电有限公司

CN 101373299 A, 2009. 02. 25,

地址 215301 江苏省昆山市龙腾路 1 号

JP 2009181091 A, 2009. 08. 13,

(72) 发明人 钟德镇 廖家德 孔祥建 鲁佳浩

审查员 袁波江

(74) 专利代理机构 中国专利代理(香港)有限公司

72001

代理人 李鹏松 曹若

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

H01L 27/02(2006. 01)

(56) 对比文件

JP 2010113264 A, 2010. 05. 20,

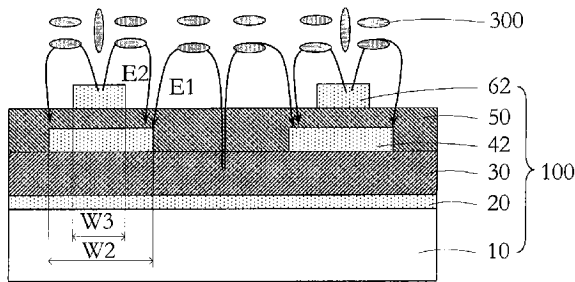
权利要求书2页 说明书8页 附图6页

(54) 发明名称

薄膜晶体管阵列基板及液晶显示装置

(57) 摘要

本发明公开一种薄膜晶体管阵列基板及液晶显示装置。该薄膜晶体管阵列基板包括透明基底以及形成于透明基底上的多条扫描线和多条数据线,多条扫描线和多条数据线交叉限定多个像素区域,每个像素区域包括电性隔离的第一透明电极、第二透明电极以及第三透明电极,第二透明电极包括多个彼此电性连接的条形第二电极部,第三透明电极包括多个彼此电性连接的条形第三电极部,条形第三电极部与条形第二电极部的位置相对应,并且,条形第三电极部的宽度小于条形第二电极部的宽度,当薄膜晶体管阵列基板工作时,在第一透明电极与第二透明电极之间形成第一水平电场,在第三透明电极与第二透明电极之间形成第二水平电场,从而可以提高穿透率。



1. 薄膜晶体管阵列基板,其包括透明基底以及形成于所述透明基底上的多条扫描线和多条数据线,所述多条扫描线和所述多条数据线交叉限定多个像素区域,每个像素区域包括电性隔离的第一透明电极、第二透明电极以及第三透明电极,所述第二透明电极所在层位于所述第一透明电极和所述第三透明电极所在层之间,所述第二透明电极包括多个彼此电性连接的条形第二电极部,所述第三透明电极包括多个彼此电性连接的条形第三电极部,所述条形第三电极部与所述条形第二电极部的位置相对应且其在基板的法向上重叠设置,其特征在于,所述条形第三电极部的宽度小于所述条形第二电极部的宽度,当薄膜晶体管阵列基板工作时,在第一透明电极与第二透明电极之间形成第一水平电场,在第三透明电极与第二透明电极之间形成第二水平电场。

2. 如权利要求 1 所述的薄膜晶体管阵列基板,其中,所述条形第三电极部与所述条形第二电极部在基板的法向上中心位置重叠。

3. 如权利要求 2 所述的薄膜晶体管阵列基板,其中,所述第一透明电极为第一像素电极,所述第二透明电极为公共电极,所述第三透明电极为第二像素电极。

4. 如权利要求 2 所述的薄膜晶体管阵列基板,其中,每个像素区域的所述第一透明电极在像素区域内整片设置。

5. 如权利要求 2 所述的薄膜晶体管阵列基板,其中,每个像素区域的所述第一透明电极在对应于所述条形第二电极部的位置设置有开槽,所述第一透明电极包括借由所述开槽形成的多个彼此电性连接的条形第一电极部,从而使得所述第一透明电极在像素区域内呈条形设置。

6. 如权利要求 5 所述的薄膜晶体管阵列基板,其中,所述第一透明电极上设置的所述开槽与所述条形第二电极部在基板的法向上中心位置重叠。

7. 如权利要求 3 所述的薄膜晶体管阵列基板,其中,每个像素区域还包括用于控制所述第一像素电极的第一薄膜晶体管以及用于控制所述第二像素电极的第二薄膜晶体管。

8. 如权利要求 7 所述的薄膜晶体管阵列基板,其中,所述第一薄膜晶体管的源极连接至所述数据线,所述第二薄膜晶体管的源极与所述第一薄膜晶体管的漏极电性连接,并且所述第二薄膜晶体管的沟道宽长比小于所述第一薄膜晶体管的沟道宽长比。

9. 如权利要求 7 所述的薄膜晶体管阵列基板,其中,所述第一薄膜晶体管的源极与所述第二薄膜晶体管的源极中的其中一个连接至所述数据线,另一个连接至单独设置的走线。

10. 如权利要求 8 所述的薄膜晶体管阵列基板,其中,所述第二透明电极所在层位于所述第一透明电极和所述第三透明电极所在层之间,所述第一透明电极与所述第二透明电极之间隔有栅极绝缘层,所述第二透明电极与所述第三透明电极之间隔有钝化层。

11. 如权利要求 10 所述的薄膜晶体管阵列基板,其中,在所述钝化层上开设有第一通孔,在所述钝化层和所述栅极绝缘层上共同开设有第二通孔,所述第一像素电极通过所述第一通孔和所述第二通孔与所述第一薄膜晶体管的漏极电性连接。

12. 如权利要求 11 所述的薄膜晶体管阵列基板,其中,在所述钝化层上开设有第三通孔,所述第二像素电极通过所述第三通孔与所述第二薄膜晶体管的漏极电性连接。

13. 如权利要求 12 所述的薄膜晶体管阵列基板,其中,在所述透明基底上还形成有公共电极线,在所述钝化层上开设有第四通孔,在所述钝化层和所述栅极绝缘层上共同开设

有第五通孔,所述公共电极通过所述第四通孔和所述第五通孔与所述公共电极线电性连接。

14. 液晶显示装置,其包括液晶显示面板以及连接至所述液晶显示面板的驱动电路,其特征在于,所述液晶显示面板包括如权利要求 1 至 13 中任一项所述的薄膜晶体管阵列基板、对置基板以及夹于所述薄膜晶体管阵列基板与所述对置基板之间的液晶层。

15. 如权利要求 14 所述的液晶显示装置,其中,形成的第一水平电场的电场强度大于第二水平电场的电场强度。

16. 如权利要求 15 所述的液晶显示装置,其中,当液晶显示装置工作时,对于正极性的像素区域,所述第一透明电极和所述第三透明电极上的电压均大于所述第二透明电极上的电压,并且,所述第一透明电极上的电压大于所述第三透明电极上的电压;对于负极性的像素区域,所述第一透明电极和所述第三透明电极上的电压均小于所述第二透明电极上的电压,并且,所述第一透明电极上的电压小于所述第三透明电极上的电压。

薄膜晶体管阵列基板及液晶显示装置

技术领域

[0001] 本发明涉及液晶显示领域,特别涉及一种薄膜晶体管阵列基板及具有该薄膜晶体管阵列基板的液晶显示装置。

背景技术

[0002] 目前薄膜晶体管液晶显示器 (Thin Film Transistor Liquid Crystal Display, TFT-LCD) 因具有低辐射性、厚度薄和耗电低等特点而在平板显示领域占主导地位,已被广泛应用于各种领域。通常当使用者从不同角度观看液晶显示器时,图像的亮度会随着观看角度的增大而降低,从而产生视角限制。为了实现广视角显示,面内切换 (In-Plane Switch, IPS) 型液晶显示面板以及边缘电场开关 (Fringe Field Switching, FFS) 型液晶显示面板均已被开发出来。

[0003] 图 1 是现有的一种 FFS 型液晶显示面板的局部平面图,为了图示的清楚起见,省略了其中的彩色滤光片基板;图 2 是沿图 1 中 A-A 线的局部剖面图,为了图示的清楚起见,省略了在彩色滤光片基板上设置的黑矩阵层和色阻层。参照图 1 和图 2 所示,现有的 FFS 型液晶显示面板包括薄膜晶体管阵列基板 100、彩色滤光片基板 200 以及夹于薄膜晶体管阵列基板 100 与彩色滤光片基板 200 之间的液晶层 300,其中,薄膜晶体管阵列基板 100 包括透明基底 10 以及形成于透明基底 10 上的多条扫描线 101 和多条数据线 102,多条扫描线 101 和多条数据线 102 交叉限定多个像素区域。每个像素区域包括位于下层的第二透明电极 11 以及位于上层的第二透明电极 14,第二透明电极 14 呈条形设置,其中,第二透明电极 11 为公共电极 11,第二透明电极 14 为像素电极 14,每个像素区域还包括用于控制像素电极 14 的薄膜晶体管 103。像素电极 14 包括多个条形开槽 140 以及借由多个条形开槽 140 形成的并且彼此电性连接的多个条形像素电极部 142。像素电极 14 和公共电极 11 之间隔有栅极绝缘层 12 和钝化层 13。薄膜晶体管 103 的栅极为对应扫描线 101 的一部分或与对应的扫描线 101 电性连接,薄膜晶体管 103 的源极与对应的数据线 102 电性连接,薄膜晶体管 103 的漏极通过位于钝化层 13 上的通孔 C 与像素电极 14 电性连接。

[0004] 为了降低 FFS 型液晶显示面板的驱动电压,提高液晶分子的响应速度,FFS 型液晶显示面板中的液晶层 300 通常采用正介电常数取向性液晶分子,然而,现有的 FFS 型液晶显示面板中存在穿透率低的缺陷。

[0005] 该 FFS 型液晶显示面板利用位于上层的像素电极 14 的条形像素电极部 142 与位于下层的公共电极 11 形成边缘电场,边缘电场在条形像素电极部 142 边缘处的水平方向电场分量最强,另外,由于正介电常数取向性液晶分子受电场影响时倾向平行于电场方向转向,因此,条形像素电极部 142 边缘处的液晶分子能够在平行于透明基底 10 的平面内旋转。条形像素电极部 142 之间区域的液晶分子受到的垂直方向电场分量相对于条形像素电极部 142 上方区域的液晶分子来说要弱些,而受到的水平方向电场分量相对较强,此外,再加上液晶分子旋转的弹性作用力,使得液晶分子亦会在平行于透明基底 10 的平面内旋转,因此,该 FFS 型液晶显示面板对应于条形像素电极部 142 之间的区域也有较高的穿透率。然

而,该电场在条形像素电极部 142 上方处具有较强的垂直方向电场分量,而受到的电场的水平方向电场分量几乎相互抵消,因此,条形像素电极部 142 上方的液晶分子基本不会在平行于透明基底 10 的平面内旋转,而仅是在垂直于透明基底 10 的平面内旋转,即发生倾斜站立起来,从而导致像素电极 14 的条形像素电极部 142 正上方的穿透率较低。

[0006] 图 3 是图 2 所示的 FFS 型液晶显示面板的穿透率模拟效果图。如图 3 所示,像素电极 14 的条形像素电极部 142 正上方的区域受到的电场的水平方向电场分量较弱,液晶分子由于处在较弱的该电场的水平方向电场分量作用下,因而具有较小的扭转角度,导致这些区域的穿透率较低,从而影响整个 FFS 型液晶显示面板的穿透率的提高。

[0007] 对于位于下层的第二透明电极 11 为像素电极,位于上层的第二透明电极 14 为公共电极的情况,同样会存在对应于条形的第二透明电极 14 正上方区域的穿透率较低的问题。

[0008] 因此,有必要提出改进以克服现有技术中的以上问题。

发明内容

[0009] 本发明所要解决的技术问题是提供一种薄膜晶体管阵列基板及具有该薄膜晶体管阵列基板的液晶显示装置,其能够提高穿透率。

[0010] 为解决上述技术问题,一方面,本发明提供一种薄膜晶体管阵列基板,其包括透明基底以及形成于所述透明基底上的多条扫描线和多条数据线,所述多条扫描线和所述多条数据线交叉限定多个像素区域,每个像素区域包括电性隔离的第一透明电极、第二透明电极以及第三透明电极,所述第二透明电极所在层位于所述第一透明电极和所述第三透明电极所在层之间,所述第二透明电极包括多个彼此电性连接的条形第二电极部,所述第三透明电极包括多个彼此电性连接的条形第三电极部,所述条形第三电极部与所述条形第二电极部的位置相对应且其在基板的法向上重叠设置,并且,所述条形第三电极部的宽度小于所述条形第二电极部的宽度,当薄膜晶体管阵列基板工作时,在第一透明电极与第二透明电极之间形成第一水平电场,在第三透明电极与第二透明电极之间形成第二水平电场。

[0011] 优选地,所述条形第三电极部与所述条形第二电极部在基板的法向上中心位置重叠。

[0012] 另一方面,本发明还提供一种液晶显示装置,其包括液晶显示面板以及连接至所述液晶显示面板的驱动电路,所述液晶显示面板包括如上所述的薄膜晶体管阵列基板、对置基板以及夹于所述薄膜晶体管阵列基板与所述对置基板之间的液晶层。

[0013] 根据本发明,在薄膜晶体管阵列基板上增设呈条形的第三透明电极,第三透明电极的条形第三电极部与第二透明电极的条形第二电极部的位置相对应,并且条形第三电极部的宽度小于条形第二电极部的宽度,从而,当薄膜晶体管阵列基板工作时,可以在第一透明电极与第二透明电极之间形成第一水平电场,并且在第三透明电极与第二透明电极之间形成第二水平电场,液晶层中的液晶分子可以同时受到第一水平电场和第二水平电场的共同作用。由于第二水平电场出现在第一水平电场较弱的区域,增强了该区域的电场强度,减小第二透明电极的条形第二电极部正上方的穿透率较低现象,因此本发明的液晶显示面板减少了传统液晶显示面板穿透率较低的区域。而且,根据本发明,第二透明电极的条形第二电极部之间的水平距离比传统的 FFS 型液晶显示面板可以设计得更大,因此,本发明的每

个像素区域内第二透明电极的条形第二电极部的数目要比传统的液晶显示面板少,液晶显示面板的穿透率在整体上有较大提高。

[0014] 通过以下参考附图的详细说明,本发明的其它方面和特征变得明显。但是应当知道,该附图仅仅为解释的目的设计,而不是作为本发明的范围的限定,这是因为其应当参考附加的权利要求。还应当知道,除非另外指出,不必要依比例绘制附图,它们仅仅力图概念地说明此处描述的结构和流程。

附图说明

[0015] 图 1 是现有的一种 FFS 型液晶显示面板的局部平面图。

[0016] 图 2 是沿图 1 中 A-A 线的局部剖面图。

[0017] 图 3 是图 2 所示的 FFS 型液晶显示面板的穿透率模拟效果图。

[0018] 图 4 是本发明第一实施例的液晶显示面板的局部平面图。

[0019] 图 5 是沿图 4 中 B-B 线的局部剖面图。

[0020] 图 6 是图 5 所示的液晶显示面板的穿透率模拟效果图。

[0021] 图 7 是本发明第一实施例的薄膜晶体管阵列基板的制作流程图。

[0022] 图 8 是本发明第二实施例的液晶显示面板的局部剖面图。

具体实施方式

[0023] 在本申请中用到以下术语对本发明进行说明,除非给出了其他说明,否则这些术语都应作如下理解。

[0024] 用“水平”、“水平方向”表示与基板平面平行的方向,用“垂直方向”及“法向”表示与基板平面垂直的方向。

[0025] 为使上述目的、特征和优点能够更加明显易懂,下面结合附图对本发明的具体实施方式做详细的说明。

[0026] 需要说明的是,为了图示的清楚起见,本发明的附图仅显示了与本发明的创作点相关的结构特征,而对于其他的结构特征则进行了省略。

[0027] 本发明的液晶显示装置包括液晶显示面板以及连接至液晶显示面板的驱动电路(未图示)。

[0028] 第一实施例

[0029] 图 4 是本发明第一实施例的液晶显示面板的局部平面图,为了图示的清楚起见,省略了其中的对置基板;图 5 是沿图 4 中 B-B 线的局部剖面图。结合参照图 4 和图 5 所示,本发明的液晶显示面板包括薄膜晶体管阵列基板 100、对置基板(未图示)以及夹于薄膜晶体管阵列基板 100 与对置基板之间的液晶层 300,其中,薄膜晶体管阵列基板 100 包括透明基底 10 以及形成于透明基底 10 上的多条扫描线 101、多条数据线 102 和多条公共电极线 104,多条扫描线 101 和多条数据线 102 交叉限定多个像素区域。

[0030] 每个像素区域包括电性隔离的第一透明电极 20、第二透明电极 40 以及第三透明电极 60。第二透明电极 40 所在层位于第一透明电极 20 和第三透明电极 60 所在层之间。在本实施方式中,每个像素区域的第一透明电极 20 在像素区域内整片设置,第二透明电极 40 和第三透明电极 60 在像素区域内均呈条形设置,第二透明电极 40 包括多个彼此电性连

接的条形第二电极部 42, 第三透明电极 60 包括多个彼此电性连接的条形第三电极部 62, 条形第三电极部 62 与条形第二电极部 42 的位置相对应, 即条形第三电极部 62 与条形第二电极部 42 在基板的法向上重叠设置, 优选地, 条形第三电极部 62 在条形第二电极部 42 法向上的投影位于条形第二电极部 42 的中心位置, 即条形第三电极部 62 与条形第二电极部 42 在基板的法向上中心位置重叠。并且, 条形第三电极部 62 的宽度 W_3 小于条形第二电极部 42 的宽度 W_2 , 例如, 条形第三电极部 62 的宽度 W_3 设置为 $3\mu\text{m}$, 条形第二电极部 42 的宽度 W_2 设置为 $9\mu\text{m}$ 。

[0031] 在本实施方式中, 优选地, 第一透明电极 20 为第一像素电极 20, 第二透明电极 40 为公共电极 40, 第三透明电极 60 为第二像素电极 60, 相应地, 条形第二电极部 42 为条形公共电极部 42, 条形第三电极部 62 为条形第二像素电极部 62。当然, 本发明并不限于此, 在本发明的其他实施方式中, 第一透明电极 20 也可以为第一公共电极, 第三透明电极 60 可以为第二公共电极, 第二透明电极 40 可以为像素电极。

[0032] 第一像素电极 20、第二像素电极 60 以及公共电极 40 均由透明导电材料形成, 例如均由 ITO (Indium Tin Oxide, 氧化铟锡) 或 IZO (Indium Zinc Oxide, 氧化铟锌) 等形成。在第一像素电极 20 与公共电极 40 之间隔有栅极绝缘层 30, 在公共电极 40 与第二像素电极 60 之间隔有钝化层 50。

[0033] 每个像素区域还包括用于控制第一像素电极 20 的第一薄膜晶体管 T1 以及用于控制第二像素电极 60 的第二薄膜晶体管 T2。在本实施方式中, 第一薄膜晶体管 T1 的源极连接至对应的数据线 102, 第二薄膜晶体管 T2 的源极与第一薄膜晶体管 T1 的漏极电性连接, 并且, 第二薄膜晶体管 T2 的沟道宽长比小于第一薄膜晶体管 T1 的沟道宽长比。当然, 本发明并不限于此, 在本发明的其他实施方式中, 第一薄膜晶体管 T1 的源极与第二薄膜晶体管 T2 的源极中的其中一个可以连接至数据线 102, 另一个可以连接至单独设置的走线 (未图示), 同样可以实现本发明的目的, 而不脱离本发明的技术方案的实质。

[0034] 在钝化层 50 上分别开设有贯穿钝化层 50 的第一通孔 C1、第三通孔 C3 和第四通孔 C4, 在钝化层 50 和栅极绝缘层 30 上共同开设有同时贯穿钝化层 50 和栅极绝缘层 30 的第二通孔 C2 和第五通孔 C5, 第一像素电极 20 通过第一通孔 C1 和第二通孔 C2 并借助于第二像素电极 60 所在层的透明导电连接部与第一薄膜晶体管 T1 的漏极电性连接, 第二像素电极 60 通过第三通孔 C3 与第二薄膜晶体管 T2 的漏极电性连接, 公共电极 40 通过第四通孔 C4 和第五通孔 C5 并借助于第二像素电极 60 所在层的透明导电连接部与公共电极线 104 电性连接。

[0035] 如图 5 所示, 在液晶显示面板工作期间, 通过驱动电路输入到公共电极线 104 上的公共电压信号通过第四通孔 C4 和第五通孔 C5 施加到公共电极 40 上, 当扫描线 101 处于高电平时, 第一薄膜晶体管 T1 打开, 第一薄膜晶体管 T1 的源极和漏极导通, 通过驱动电路输入到数据线 102 上的数据电压信号通过第一薄膜晶体管 T1 的源极施加到其漏极, 然后通过第一通孔 C1 和第二通孔 C2 施加到第一像素电极 20 上, 同时, 由于第二薄膜晶体管 T2 的源极与第一薄膜晶体管 T1 的漏极电性连接, 第二薄膜晶体管 T2 也打开, 第二薄膜晶体管 T2 的源极和漏极导通, 数据电压信号通过第二薄膜晶体管 T2 的源极施加到其漏极, 然后通过第三通孔 C3 施加到第二像素电极 60 上, 由于第二薄膜晶体管 T2 的沟道宽长比小于第一薄膜晶体管 T1 的沟道宽长比, 从而导致第二像素电极 60 充电不足, 因此, 第一像素电极 20 上

的电压绝对值大于第二像素电极 60 上的电压绝对值。对于如图 5 所示的呈正极性的像素区域来说,第一像素电极 20 和第二像素电极 60 上的电压均大于公共电极 40 上的电压,并且第一像素电极 20 上的电压大于第二像素电极 60 上的电压,因此,在第一像素电极 20 与公共电极 40 之间形成第一水平电场 E1,在第二像素电极 60 与公共电极 40 之间形成第二水平电场 E2,第一水平电场 E1 产生的电力线由位于下层的第二像素电极 60 发出并由位于中间层的公共电极 40 所接收,第二水平电场 E2 产生的电力线由位于上层的第二像素电极 60 发出并由位于中间层的公共电极 40 所接收,并且,形成的第一水平电场 E1 的电场强度大于第二水平电场 E2 的电场强度。类似地,对于呈负极性的像素区域来说,第一像素电极 20 和第二像素电极 60 上的电压均小于公共电极 40 上的电压,并且第一像素电极 20 上的电压小于第二像素电极 60 上的电压,因此,在第一像素电极 20 与公共电极 40 之间形成第一水平电场 E1,在第二像素电极 60 与公共电极 40 之间形成第二水平电场 E2,第一水平电场 E1 产生的电力线由位于中间层的公共电极 40 发出并由位于下层的第二像素电极 60 所接收,第二水平电场 E2 产生的电力线由位于中间层的公共电极 40 发出并由位于上层的第二像素电极 60 所接收,并且,形成的第一水平电场 E1 的电场强度大于第二水平电场 E2 的电场强度。于是液晶层 300 中的液晶分子在受到第一水平电场 E1 和第二水平电场 E2 的共同作用下发生转动,从而控制背光的通过量来实现不同灰阶的显示。

[0036] 本发明的薄膜晶体管阵列基板 100 增设呈条形的第三透明电极 60,第三透明电极 60 的条形第三电极部 62 与第二透明电极 40 的条形第二电极部 42 的位置相对应,并且,条形第三电极部 62 的宽度 W3 小于条形第二电极部 42 的宽度 W2,也就是说,条形第三电极部 62 在水平方向上的尺寸比条形第二电极部 42 小。从而,当薄膜晶体管阵列基板 100 工作时,可以在第一透明电极 20 与第二透明电极 40 之间形成第一水平电场 E1,并且,可以在第三透明电极 60 与第二透明电极 40 之间形成第二水平电场 E2,液晶层 300 中的液晶分子可以同时受到第一水平电场 E1 和第二水平电场 E2 的共同作用。在如图 2 所示的现有液晶显示面板中,对应于条形的第二透明电极正上方区域的液晶分子基本不受第一透明电极与第二透明电极之间形成的电场的水平方向电场分量的作用,因此,这些区域的液晶分子基本不会在平行于透明基底的平面内旋转,而在本发明的如图 5 所示的液晶显示面板中,对应于第二透明电极 40 的条形第二电极部 42 正上方区域的液晶分子可以受到第二水平电场 E2 的作用,并且第二水平电场 E2 在第三透明电极 60 的条形第三电极部 62 边缘处的水平方向电场分量最强,因此,对应于第二透明电极 40 的条形第二电极部 42 的不与第三透明电极 60 的条形第三电极部 62 重叠部分正上方区域的液晶分子能够受到较强的第二水平电场 E2 的水平方向电场分量作用,因此,这些区域的液晶分子能够在平行于透明基底 10 的平面内旋转。由于本发明在对应于第二透明电极 40 的条形第二电极部 42 位置增设第三透明电极 60 的条形第三电极部 62,从而,相对于图 2 所示的对应于条形的第二透明电极正上方整个区域的液晶分子基本不受水平方向电场分量的作用来说,在本发明的液晶显示面板对应于第二透明电极 40 的条形第二电极部 42 正上方区域中,其中有一部分区域的液晶分子可以受到第二水平电场 E2 的水平方向电场分量的作用而在平行于透明基底 10 的平面内旋转,因此,本发明的第二透明电极 40 的条形第二电极部 42 之间的距离相对于图 2 所示的现有液晶显示面板可以设置地较大,因此,从整体上看,本发明的每个像素区域内第二透明电极 40 的条形第二电极部 42 的条数要比图 2 所示的现有液晶显示面板少,因此,本发明的对应于

第二透明电极 40 的条形第二电极部 42 正上方的穿透率较低的区域也比图 2 所示的现有液晶显示面板少,从而本发明的液晶显示面板的穿透率在整体上有较大提高。图 6 是图 5 所示的本发明第一实施例的液晶显示面板的穿透率模拟效果图。图 6 与图 3 是在相同的模拟条件进行的。通过图 6 与图 3 相比较可以明显看出,在图 3 所示的现有液晶显示面板中,其相邻两个穿透率较低的区域之间的间隔 P1 近似为 $7 \sim 8 \mu\text{m}$ (微米),而在图 6 所示的本发明的液晶显示面板中,其相邻两个穿透率较低的区域之间的间隔 P2 近似为 $16 \mu\text{m}$ (微米),因此,本发明的液晶显示面板的相邻两个穿透率较低的区域 P2 之间的间隔大大增大了,进而本发明的液晶显示面板的穿透率较低的区域大为减少,从而,本发明的液晶显示面板的穿透率相比图 3 所示的现有液晶显示面板在整体上有较大提高。

[0037] 如图 7 所示,本发明一种实施方式的薄膜晶体管阵列基板 100 可采用如下七道光罩制程来制造。

[0038] 在步骤 S1 中,采用第一道光罩制程,形成第一透明导电材料层,并对其进行图案化。

[0039] 具体地,在透明基底 10 上依次形成第一透明导电材料层和第一光阻层,以第一道光罩图案对第一光阻层进行曝光显影,从而形成第一光阻层图案,再以第一光阻层图案为遮罩对第一透明导电材料层进行刻蚀以实现图案化,从而由经过图案化的第一透明导电材料层形成第一像素电极 20,随后,移除第一光阻层。

[0040] 在步骤 S2 中,采用第二道光罩制程,形成第一金属层,并对其进行图案化。

[0041] 具体地,在具有图案化的第一透明导电材料层的透明基底 10 上依次形成第一金属层和第二光阻层,以第二道光罩图案对第二光阻层进行曝光显影,从而形成第二光阻层图案,再以第二光阻层图案为遮罩对第一金属层进行刻蚀以实现图案化,从而形成扫描线 101、公共电极线 104、第一薄膜晶体管 T1 和第二薄膜晶体管 T2 的栅极,随后,移除第二光阻层。

[0042] 在步骤 S3 中,采用第三道光罩制程,依次形成栅极绝缘层、非晶硅层和掺杂非晶硅层,并对掺杂非晶硅层和非晶硅层进行图案化。

[0043] 具体地,在形成第二道光罩图案后的透明基底 10 上依次形成栅极绝缘层 30、非晶硅层、掺杂非晶硅层以及第三光阻层,以第三道光罩图案对第三光阻层进行曝光显影,从而形成第三光阻层图案,再以第三光阻层图案为遮罩对掺杂非晶硅层和非晶硅层进行刻蚀以实现图案化,从而形成第一薄膜晶体管 T1 和第二薄膜晶体管 T2 的半导体层,随后,移除第三光阻层。

[0044] 在步骤 S4 中,采用第四道光罩制程,形成第二金属层,并对其进行图案化。

[0045] 具体地,在形成第三道光罩图案后的透明基底 10 上依次形成第二金属层和第四光阻层,以第四道光罩图案对第四光阻层进行曝光显影,从而形成第四光阻层图案,再以第四光阻层图案为遮罩对第二金属层进行刻蚀以实现图案化,从而由经过图案化的第二金属层形成数据线 102、第一薄膜晶体管 T1 与第二薄膜晶体管 T2 的源极和漏极,随后,移除第四光阻层。

[0046] 在步骤 S5 中,采用第五道光罩制程,形成第二透明导电材料层,并对其进行图案化。

[0047] 具体地,在形成第四道光罩图案后的透明基底 10 上依次形成第二透明导电材料

层和第五光阻层,以第五道光罩图案对第五光阻层进行曝光显影,从而形成第五光阻层图案,再以第五光阻层图案为遮罩对第二透明导电材料层进行刻蚀以实现图案化,从而形成包括多个彼此电性连接的条形公共电极部 42 的公共电极 40,随后,移除第五光阻层。

[0048] 在步骤 S6 中,采用第六道光罩制程,形成钝化层,并对其进行图案化。

[0049] 具体地,在形成第五道光罩图案后的透明基底 10 上依次形成钝化层 50 和第六光阻层,以第六道光罩图案对第六光阻层进行曝光显影,从而形成第六光阻层图案,再以第六光阻层图案为遮罩对钝化层 50 和钝化层 50 下方的栅极绝缘层 30 进行刻蚀以实现图案化,从而分别形成第一至第五通孔 C1-C5,其中,第一通孔 C1 仅需要挖通钝化层 50,从而使第一薄膜晶体管 T1 的漏极的一部分暴露出来;第三通孔 C3 仅需要挖通钝化层 50,从而使第二薄膜晶体管 T2 的漏极的一部分暴露出来;第四通孔 C4 也仅需要挖通钝化层 50,从而使公共电极 40 的一部分暴露出来;第二通孔 C2 需要同时挖通钝化层 50 和栅极绝缘层 30,从而使第一像素电极 20 的一部分暴露出来;第五通孔 C5 也需要同时挖通钝化层 50 和栅极绝缘层 30,从而使公共电极线 104 的一部分暴露出来,随后,移除第六光阻层。

[0050] 在步骤 S7 中,采用第七道光罩制程,形成第三透明导电材料层,并对其进行图案化。

[0051] 具体地,在形成第六道光罩图案后的透明基底 10 上依次形成第三透明导电材料层和第七光阻层,以第七道光罩图案对第七光阻层进行曝光显影,从而形成第七光阻层图案,再以第七光阻层图案为遮罩对第三透明导电材料层进行刻蚀以实现图案化,从而形成包括多个彼此电性连接的条形第二像素电极部 62 的第二像素电极 60,并且,同时形成第一通孔 C1 和第二通孔 C2 之间的透明导电连接部、以及第四通孔 C4 和第五通孔 C5 之间的透明导电连接部,其中,第二像素电极 60 覆盖第三通孔 C3 并通过第三通孔 C3 与第二薄膜晶体管 T2 的漏极电性连接;第一像素电极 20 通过第一通孔 C1、第二通孔 C2、以及第一通孔 C1 和第二通孔 C2 之间的透明导电连接部与第一薄膜晶体管 T1 的漏极电性连接;公共电极 40 通过第四通孔 C4、第五通孔 C5、以及第四通孔 C4 和第五通孔 C5 之间的透明导电连接部与公共电极线 104 电性连接。

[0052] 经过以上步骤 S1-S7,形成了本发明的薄膜晶体管阵列基板 100。

[0053] 在以上的薄膜晶体管阵列基板的七道光罩制程中,第一道光罩制程和第二道光罩制程也可以互换进行,即可以先形成第一金属层图案,而后再形成第一透明导电材料层图案。同样地,第四道光罩制程和第五道光罩制程也可以互换进行,即可以先形成第二透明导电材料层图案,而后再形成第二金属层图案。其制作方法与上述类似,故,在此不再赘述。

[0054] 第二实施例

[0055] 如图 8 所示,第二实施例与第一实施例的相同之处在此不再赘述,其不同之处在于,第二实施例中的第一像素电极 20 在像素区域内不是整片设置,而是呈条形设置,每个像素区域的第一透明电极 20 在对应于第二透明电极 40 的条形第二电极部 42 的位置设置有条形开槽 21,第一透明电极 20 包括借由开槽 21 形成的多个彼此电性连接的条形第一电极部 22。优选地,开槽 21 位于条形第二电极部 42 的正下方,即开槽 21 与条形第二电极部 42 在基板的法向上中心位置重叠,并且,优选地,条形开槽 201 的宽度 W1 小于条形第二电极部 42 的宽度 W2。

[0056] 第二实施例同样可以产生与第一实施例相似的第一水平电场 E1 和第二水平电场

E2, 液晶分子 300 在受到第一水平电场 E1 和第二水平电场 E2 的共同作用下发生转动, 从而控制背光的通过量来实现不同灰阶的显示。第二实施例具有与第一实施例相似的有益技术效果。

[0057] 以上对本发明所提供的薄膜晶体管阵列基板及液晶显示装置, 进行了详细介绍, 本文中应用了具体个例对本发明的原理及实施方式进行了阐述, 以上实施方式的说明只是用于帮助理解本发明的方法及其核心思想; 同时, 对于本领域的一般技术人员, 依据本发明的思想, 在具体实施方式及应用范围上均会有改变之处, 综上所述, 本说明书内容不应理解为对本发明的限制, 本发明的保护范围应当以所附权利要求所限定的范围为准。

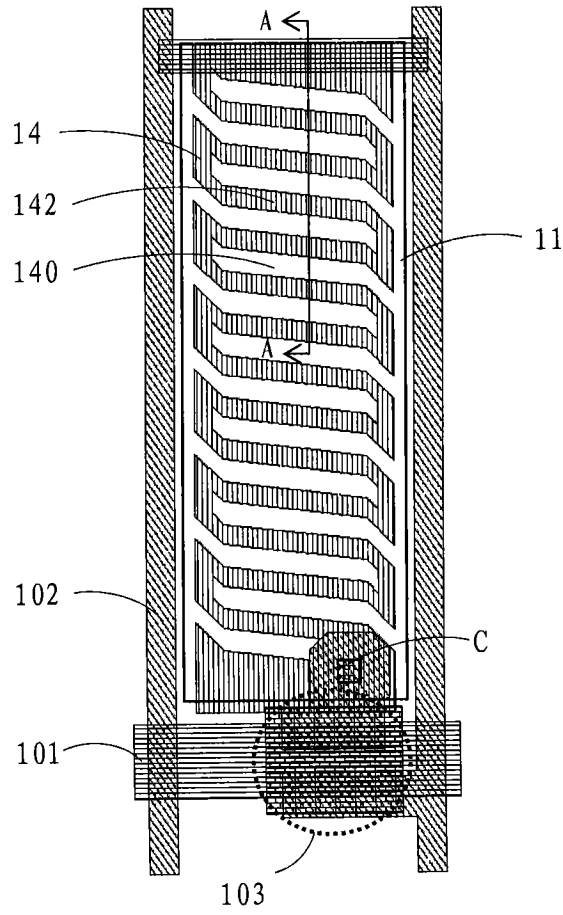


图 1

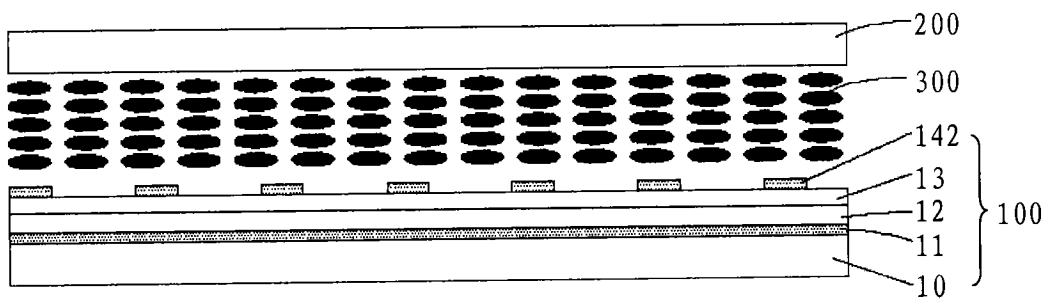


图 2

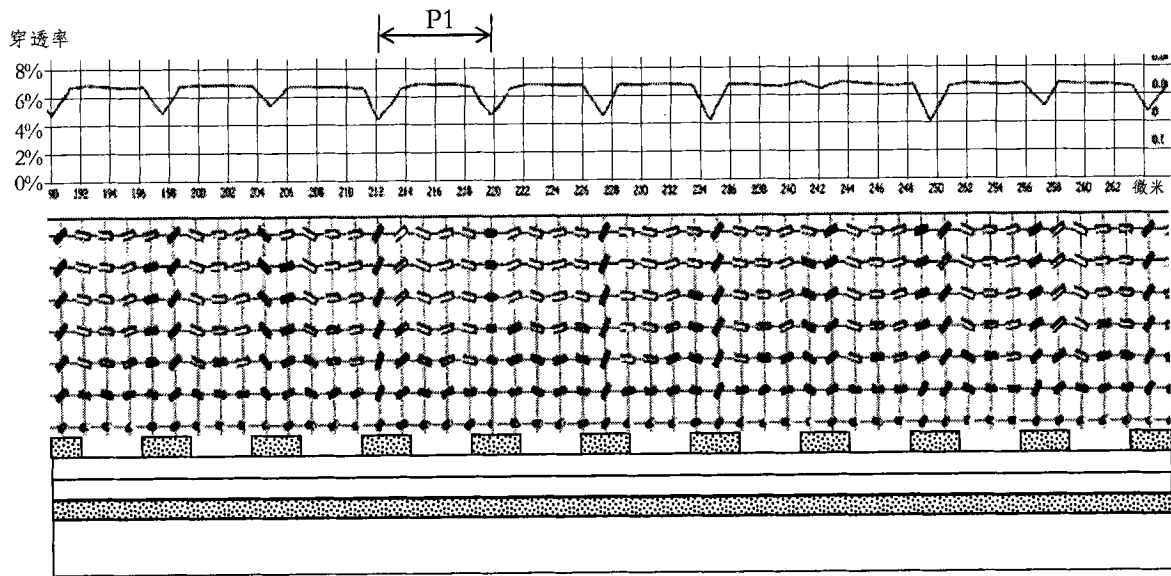


图 3

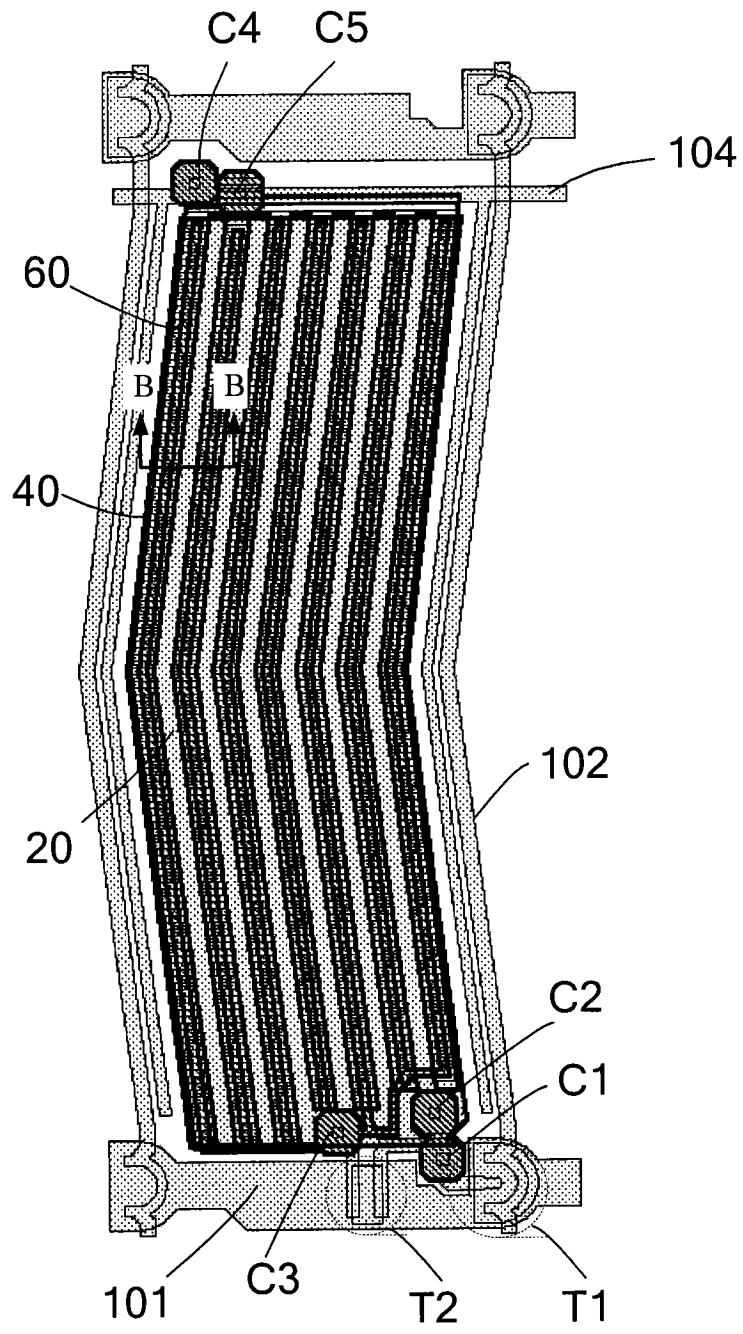


图 4

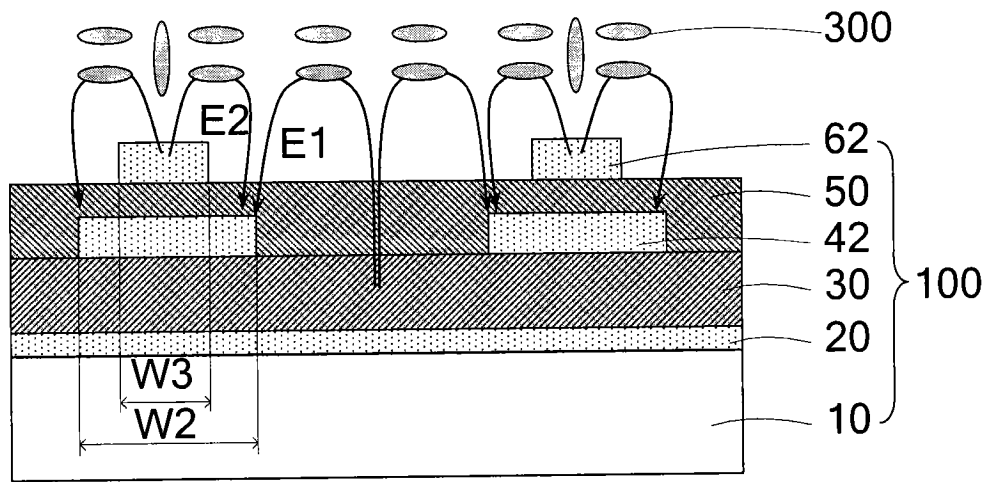


图 5

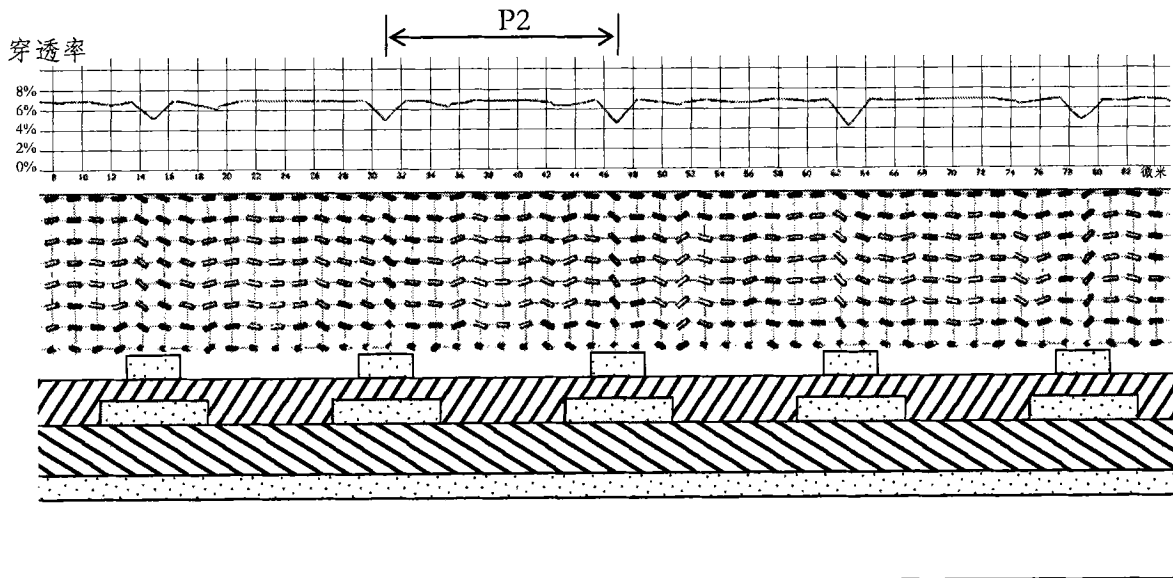


图 6

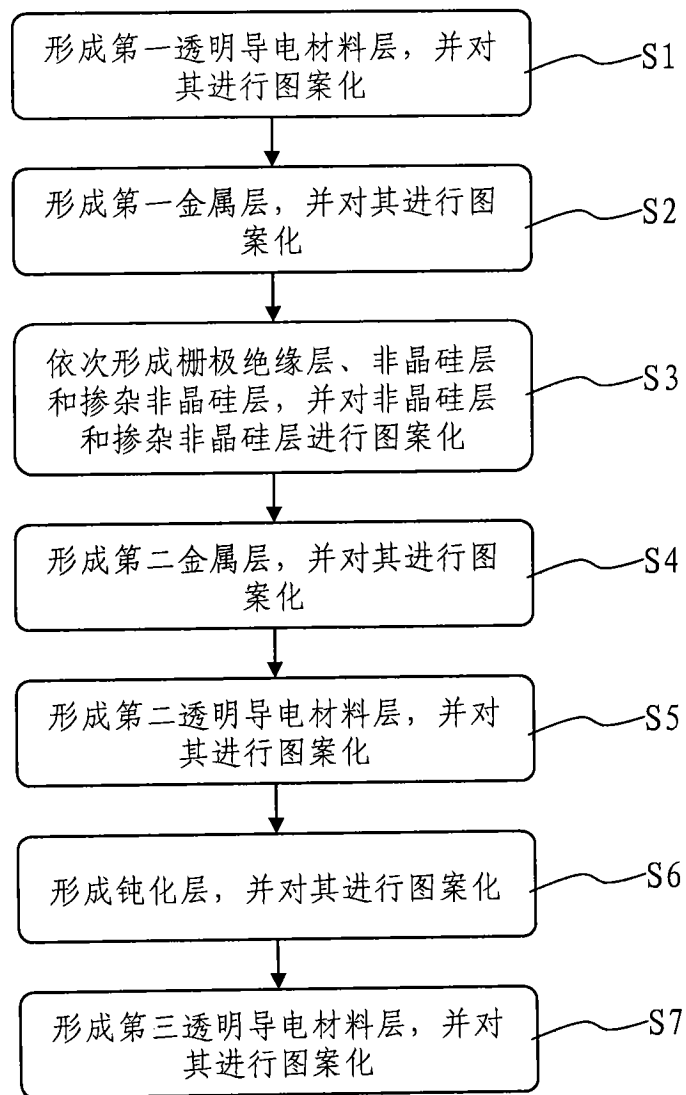


图 7

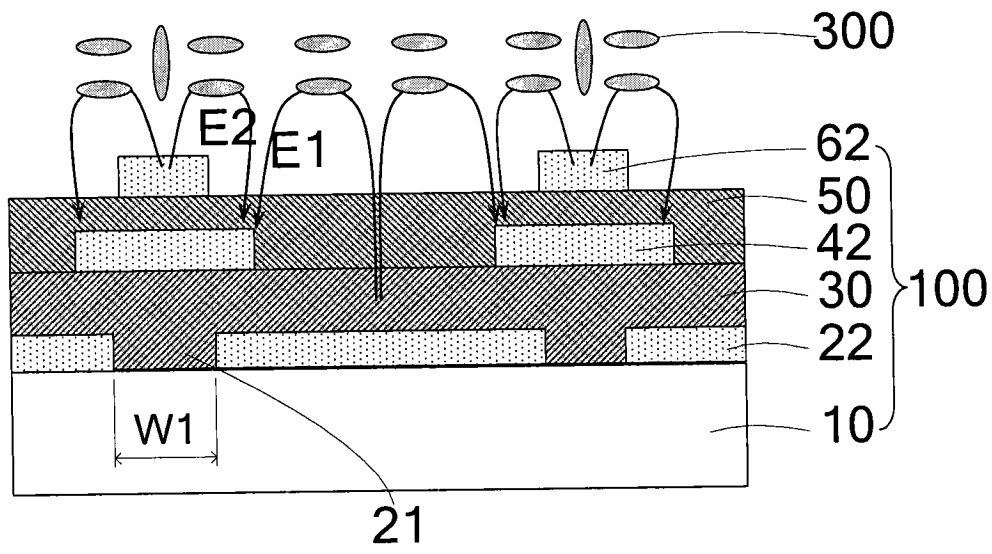


图 8