

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6408386号
(P6408386)

(45) 発行日 平成30年10月17日(2018.10.17)

(24) 登録日 平成30年9月28日(2018.9.28)

(51) Int.Cl.

F 1

G09G 3/36 (2006.01)

G09G 3/36

G09G 3/20 (2006.01)

G09G 3/20 623B

G02F 1/133 (2006.01)

G09G 3/20 612F

G09G 3/20 641Q

G09G 3/20 641C

請求項の数 6 (全 23 頁) 最終頁に続く

(21) 出願番号

特願2015-8919(P2015-8919)

(22) 出願日

平成27年1月20日(2015.1.20)

(65) 公開番号

特開2016-133670(P2016-133670A)

(43) 公開日

平成28年7月25日(2016.7.25)

審査請求日

平成29年7月27日(2017.7.27)

(73) 特許権者 502356528

株式会社ジャパンディスプレイ

東京都港区西新橋三丁目7番1号

(74) 代理人 110002066

特許業務法人筒井国際特許事務所

(72) 発明者 太田 仁

東京都港区西新橋三丁目7番1号 株式会
社ジャパンディスプレイ内

(72) 発明者 植栗 將

東京都港区西新橋三丁目7番1号 株式会
社ジャパンディスプレイ内

審査官 斎藤 厚志

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

表示部と、前記表示部を駆動する駆動部と、を有し、
 前記駆動部は、
 前記表示部に映像データを供給する增幅回路と、
 前記増幅回路に接続される補正回路と、
 前記補正回路に対して別に設けられ、前記表示部の透過率対電圧特性を取得する場合に
 、前記増幅回路からの出力を等間隔な電圧とする電圧調整回路と、
 を含み、

前記補正回路は、前記表示部の前記透過率対電圧特性に基づいて、前記増幅回路から前記表示部に供給する映像データの階調を補正する補正回路であり、

前記電圧調整回路は、

前記等間隔な電圧を生成するための情報を保存する第1保存回路と、

前記第1保存回路で保存された情報に基づいて生成された前記等間隔な電圧を出力させる第1制御信号と、

を含み、

前記補正回路は、前記第1保存回路に保存された情報に基づいて、前記等間隔な電圧を選択して出力する第1選択回路を含み、

前記増幅回路は、前記第1制御信号に基づいて、前記補正回路から出力された前記等間隔な電圧を選択して出力する第2選択回路を含む、液晶表示装置。

10

20

【請求項 2】

表示部と、前記表示部を駆動する駆動部と、を有し、
前記駆動部は、
前記表示部に映像データを供給する増幅回路と、
前記増幅回路に接続される補正回路と、
前記補正回路に対して別に設けられ、前記表示部の透過率対電圧特性を取得する場合に
、前記増幅回路からの出力を等間隔な電圧とする電圧調整回路と、
を含み、
 前記補正回路は、前記表示部の前記透過率対電圧特性に基づいて、前記増幅回路から前記表示部に供給する映像データの階調を補正する補正回路であり、
 前記電圧調整回路は、
前記等間隔な電圧を生成するための線形階調電圧特性プリセット情報を保存する第2保存回路と、
前記等間隔な電圧を生成するための線形階調電圧特性プリセット情報を、選択信号に基づいて選択して出力する第3選択回路と、
前記線形階調電圧特性プリセット情報に基づいた線形階調電圧に割り付ける階調情報と、
前記線形階調電圧特性プリセット情報に基づいた線形階調電圧に割り付ける前記階調情報を、前記選択信号に基づいて選択して出力する第4選択回路と、
を含む、液晶表示装置。

10

20

【請求項 3】

請求項2に記載の液晶表示装置において、
 前記補正回路は、前記第3選択回路から出力された線形階調電圧特性プリセット情報をに基づいて、前記線形階調電圧を出力する第5選択回路を含み、
 前記増幅回路は、前記第4選択回路から出力された前記階調情報を前記線形階調電圧に割り付けた前記等間隔な電圧を出力する第6選択回路を含む、液晶表示装置。

【請求項 4】

表示部と、前記表示部を駆動する駆動部と、を有し、
前記駆動部は、
前記表示部に映像データを供給する増幅回路と、
前記増幅回路に接続される補正回路と、
前記補正回路に対して別に設けられ、前記表示部の透過率対電圧特性を取得する場合に
、前記増幅回路からの出力を等間隔な電圧とする電圧調整回路と、
を含み、
 前記電圧調整回路は、
 前記等間隔な電圧に対応したリファレンス電圧が入力される入力端子と、
 前記入力端子に入力されたリファレンス電圧に対応した前記等間隔な電圧を出力させる第2制御信号と、
を含み、
 前記増幅回路は、前記第2制御信号に基づいて、前記入力端子に入力されたリファレンス電圧に対応した前記等間隔な電圧を選択して出力する第7選択回路を含む、液晶表示装置。

30

40

【請求項 5】

表示部と、前記表示部を駆動する駆動部と、を有し、
前記駆動部は、
前記表示部に映像データを供給する増幅回路と、
前記増幅回路に接続される補正回路と、
前記補正回路に対して別に設けられ、前記表示部の透過率対電圧特性を取得する場合に
、前記増幅回路からの出力を等間隔な電圧とする電圧調整回路と、
を含み、

50

前記增幅回路は、正極側の增幅回路と、負極側の增幅回路と、を有し、
前記電圧調整回路は、正極側の電圧調整回路と、負極側の電圧調整回路と、を有する、
液晶表示装置。

【請求項 6】

請求項 5 に記載の液晶表示装置において、

前記表示部は、

マトリクス状に配置された複数の画素と、

前記複数の画素に走査信号を供給する複数のゲート線と、

前記複数の画素に映像信号を供給する複数のソース線と、

を含み、

10

前記正極側の增幅回路および前記負極側の增幅回路と、前記複数のソース線との接続は
、たすき掛けに交差した接続である、液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特に製品パネル固有の透過率対電圧特性を取得する場合に好適な液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置においては、映像データを最適に表示するために、入力された映像データに対して、製品パネル固有の特性に合致させる補正を必要とする場合がある。その製品パネル固有の特性に合致させる補正として、例えば、製品パネルの階調対輝度特性、いわゆるガンマカーブの調整がある。

20

【0003】

各製品パネルのガンマカーブを調整するためには、まずその製品パネル固有の透過率対電圧特性、いわゆるV-Tカーブを取得し、そのV-Tカーブに基づいてガンマ回路を調整していく必要がある。ガンマカーブの調整に関する技術としては、例えば特許文献1がある。

【先行技術文献】

【特許文献】

30

【0004】

【特許文献1】特許第3697997号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

前述したV-Tカーブを取得するためには、例えば、製品パネルに液晶ドライバICを搭載した後、その液晶ドライバICからガンマ回路の設定値を変えながら所望のカーブに追い込んで、V-Tカーブを求める方法がある。この方法では、手間がかかる、もしくは精度の点で課題があり、望ましくない。

【0006】

40

また、このV-Tカーブについては、等間隔の電圧と透過率の情報を得たいが、この処理は、通常、ガンマ回路を通すので等間隔の電圧を得ることは困難である。前述した特許文献1では、ガンマカーブを調整することはできるが、等間隔の電圧を得ることは考慮されていない。

【0007】

本発明の目的は、V-Tカーブを取得する場合に、等間隔な電圧を得ることが可能な液晶表示装置を提供することにある。

【課題を解決するための手段】

【0008】

本発明の一態様に係わる液晶表示装置は、表示部と、前記表示部を駆動する駆動部と、

50

を有し、前記駆動部は、前記表示部に映像データを供給する増幅回路と、前記増幅回路に接続される補正回路と、前記補正回路に対して別に設けられ、前記表示部の透過率対電圧特性を取得する場合に、前記増幅回路からの出力を等間隔な電圧とする電圧調整回路と、を含む、ものである。

【0009】

また、他の一態様として、前記補正回路は、前記表示部の前記透過率対電圧特性に基づいて、前記増幅回路から前記表示部に供給する映像データの階調を補正する補正回路であるようにしてもよい。

【0010】

また、他の一態様として、前記電圧調整回路は、前記等間隔な電圧を生成するための情報 10 を保存する第1保存回路と、前記第1保存回路で保存された情報に基づいて生成された前記等間隔な電圧を出力させる第1制御信号と、を含むようにしてもよい。

【0011】

また、他の一態様として、前記電圧調整回路は、前記等間隔な電圧を生成するための線形階調電圧特性プリセット情報を保存する第2保存回路と、前記等間隔な電圧を生成するための線形階調電圧特性プリセット情報を、選択信号に基づいて選択して出力する第3選択回路と、前記線形階調電圧特性プリセット情報に基づいた線形階調電圧に割り付ける階調情報を、前記線形階調電圧特性プリセット情報に基づいた線形階調電圧に割り付ける階調情報を、前記選択信号に基づいて選択して出力する第4選択回路と、を含むようにしてもよい。 20

【0012】

また、他の一態様として、前記電圧調整回路は、前記等間隔な電圧に対応したリファレンス電圧が入力される入力端子と、前記入力端子に入力されたリファレンス電圧に対応した前記等間隔な電圧を出力させる第2制御信号と、を含むようにしてもよい。

【図面の簡単な説明】

【0013】

【図1】実施の形態1に係わる液晶表示装置の構成の一例を示すブロック図である。

【図2】図1に示す液晶表示装置において、液晶表示パネルの表示領域の一例を示す断面図である。

【図3】図1に示す液晶表示装置において、液晶表示パネルの表示領域の一例を示す回路図である。 30

【図4】図1に示す液晶表示装置において、V-Tカーブの一例を示すグラフである。

【図5】図1に示す液晶表示装置において、ガンマカーブの一例を示すグラフである。

【図6】図1に示す液晶表示装置において、液晶ドライバICの構成の一例を示すブロック図である。

【図7】図1に示す液晶表示装置において、通常使用時における正極側のガンマ回路およびソースアンプの構成の一例を示す説明図である。

【図8】図1に示す液晶表示装置において、通常使用時における負極側のガンマ回路およびソースアンプの構成の一例を示す説明図である。

【図9】図1に示す液晶表示装置において、液晶表示パネルのV-Tカーブを取得する場合のガンマ回路およびソースアンプの構成の一例を示す説明図である。 40

【図10】実施の形態2に係わる液晶表示装置において、液晶表示パネルのV-Tカーブを取得する場合のガンマ回路およびソースアンプの構成の一例を示す説明図である。

【図11】実施の形態3に係わる液晶表示装置において、液晶表示パネルのV-Tカーブを取得する場合のガンマ回路およびソースアンプの構成の一例を示す説明図である。

【発明を実施するための形態】

【0014】

以下、本発明の各実施の形態について、図面を参照しつつ説明する。なお、開示はあくまでも一例にすぎず、当業者において、発明の主旨を保っての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は 50

説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。

【0015】

また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

【0016】

(実施の形態1)

本実施の形態1に係わる液晶表示装置について、図1～図9を用いて説明する。

【0017】

<液晶表示装置>

まず、本実施の形態1に係わる液晶表示装置の構成を、図1を用いて説明する。図1は、本実施の形態1に係わる液晶表示装置の構成の一例を示すブロック図である。

【0018】

液晶表示装置1は、液晶表示パネル(表示部)10と、この液晶表示パネル10を駆動する液晶ドライバIC(駆動部)20とを備えている。液晶表示パネル10は、映像を表示する表示領域11と、表示領域11のゲート線GLを駆動する2つのゲートドライバ12と、表示領域11のソース線SLを選択するRGB選択スイッチ13とを備えている。

【0019】

液晶表示パネル10は、後で図2を用いて説明するように、素子基板50と、対向基板60とを備えている。素子基板50と対向基板60との間には、複数の液晶分子を含む液晶層70が設けられており、これらは液晶表示パネル10を構成している。

【0020】

素子基板50は、対向基板60と比べて液晶表示パネル10の図1において下方向に大きく形成されており、対向基板60と対向しない下側の領域を備える。この素子基板50のうち対向基板60と対向しない下側の領域には、液晶ドライバIC20が搭載されている。

【0021】

素子基板50と対向基板60とが重なる領域において、素子基板50の中央部には表示領域11が設けられている。表示領域11の周辺領域(額縁領域)において、図1において左右方向の左側端部および右側端部にはゲートドライバ12がそれぞれ設けられ、また、図1において下方向の下側端部にはRGB選択スイッチ13が設けられている。

【0022】

また、素子基板50は、後で図2を用いて説明するように、ガラス基板を有しており、ガラス基板の液晶層70に面する側に、複数のゲート線とソース線とが互いに交差して設けられると共に、ITO(Indium Tin Oxide)やIZO(Indium Zinc Oxide)などの透明導電材料からなる共通電極CEを備えた共通電極層が設けられている。

【0023】

さらに、素子基板50は、共通電極層の上に絶縁層を介して、画素Pのピッチに相当する間隔で、ITOやIZOなどの透明導電材料からなる画素電極PEが形成された画素電極層を有している。

【0024】

さらに、素子基板50には、各画素Pの画素電極PEをスイッチングするための薄膜トランジスタTFT(Thin Film Transistor)が設けられている。薄膜トランジスタTFTは、後で図3を用いて説明するように、ゲートドライバ12から延びるゲート線GLがゲートに接続され、RGB選択スイッチ13から延びるソース線SLがソースに接続され、液晶素子LCおよび画素電極PEがドレインに接続されている。

【0025】

対向基板60は、後で図2を用いて説明するように、ガラス基板を有しており、ガラス基板の液晶層70に面する側において、画素電極PEに対向する領域には、R(赤)、G

10

20

30

40

50

(緑)、B(青)のカラーフィルタ層が形成されている。また、カラーフィルタ層が形成されている領域以外の領域には、ブラックマトリクスとしての遮光膜が形成されている。

【0026】

液晶ドライバIC20は、液晶表示装置1の全体を制御するホストプロセッサからの指示信号に基づいて、ゲートドライバ12によってゲート線GLに電圧を印加すると共に、RGB選択スイッチ13によってソース線SLに電圧を印加する。また、液晶ドライバIC20は、ゲート線GLおよびソース線SLに電圧を印加して画素Pの駆動を行う際に、共通電極CEに共通電圧を印加する。

【0027】

<液晶表示パネルにおける表示領域の断面構造>

10

図2は、液晶表示パネル10における表示領域11の断面構造の一例を示す断面図である。図2では、一例として、FFS(Fringe-Field Switching)モードの液晶表示パネル10に適用した例を示している。FFSモードの液晶表示パネル10は、液晶層70を挟む一対の素子基板50および対向基板60のうち、一方の素子基板50に絶縁膜を挟んで共通電極CEと画素電極PEとを形成し、共通電極CEと画素電極PEとの間に印加される横方向の電界で液晶を駆動するものである。

【0028】

なお、液晶表示パネル10としては、TN(Twisted Nematic)モード、VA(Virtual Alignment)モード、あるいはIPS(In-Place-Switching)モードなどの各種モードの液晶表示パネルを採用することが可能である。

20

【0029】

液晶表示パネル10は、素子基板50と、この素子基板50と対向配置された対向基板60と、素子基板50と対向基板60との間に挟持された液晶層70とを備えている。素子基板50の外面側(液晶層70と反対側)には偏光板51が設けられ、対向基板60の外面側には偏光板61が設けられている。そして、液晶表示パネル10は、素子基板50の外面側から照明光が照射される構成となっている。

【0030】

素子基板50は、例えばガラスや石英、プラスチックなどの透光性材料からなる基板本体52と、基板本体52の内側(液晶層70側)の表面に順に積層されたゲート絶縁膜53、層間絶縁膜54および配向膜55とを備えている。

30

【0031】

また、素子基板50は、基板本体52の内側の表面に配置されたゲート線GLと、各画素領域に対応して設けられた共通電極CEと、ゲート絶縁膜53の内側の表面に配置された半導体層56、ソース57およびドレイン58と、層間絶縁膜54の内側の表面に配置された画素電極PEとを備えている。なお、半導体層56、ソース57およびドレイン58は、画素電極PEをスイッチングするための薄膜トランジスタTFTを構成している。

【0032】

ゲート絶縁膜53は、窒化シリコンや酸化シリコンなどのような絶縁性を有する透光性材料で構成されており、基板本体52上に形成されたゲート線GLおよび共通電極CEを覆うように設けられている。

40

【0033】

層間絶縁膜54は、ゲート絶縁膜53と同様に、窒化シリコンや酸化シリコンなどの絶縁性を有する透光性材料で構成されており、ゲート絶縁膜53上に形成された半導体層56、ソース57およびドレイン58を覆うように設けられている。そして、層間絶縁膜54には、画素電極PEと薄膜トランジスタTFTとの導通を図るための貫通孔であるコンタクトホール59が形成されている。

【0034】

配向膜55は、例えばポリイミドなどの有機材料で構成されており、層間絶縁膜54上に形成された画素電極PEを覆うように設けられている。そして、配向膜55の上面には、液晶層70を構成する液晶分子を配向規制するための配向処理が施されている。この配

50

向膜 5 5 の配向方向は、対向基板 6 0 に備えられる偏光板 6 1 の透過軸と同方向となっている。

【 0 0 3 5 】

対向基板 6 0 は、例えばガラスや石英、プラスチックなどの透光性材料で構成された基板本体 6 2 と、基板本体 6 2 の内側（液晶層 7 0 側）の表面に順に積層されたカラーフィルタ層 6 3 および配向膜 6 4 とを備えている。

【 0 0 3 6 】

カラーフィルタ層 6 3 は、各画素領域に対応して配置されており、例えばアクリルなどで構成されて各画素領域で表示する R（赤）・G（緑）・B（青）の各色に対応する色材を含有している。10

【 0 0 3 7 】

配向膜 6 4 は、例えばポリイミドなどの有機材料やシリコン酸化物などの無機材料で構成されており、その配向方向が素子基板 5 0 の配向膜 5 5 の配向方向と同方向となっている。10

【 0 0 3 8 】

偏光板 5 1 , 6 1 は、それぞれの透過軸が互いに直交するように設けられている。すなわち、偏光板 5 1 の透過軸は、偏光板 6 1 の透過軸および配向膜 5 5 , 6 4 の配向方向と直交する方向となっている。

【 0 0 3 9 】

< 液晶表示パネルにおける表示領域の回路構成 >

図 3 は、液晶表示パネル 1 0 における表示領域 1 1 の回路構成の一例を示す回路図である。20

【 0 0 4 0 】

液晶表示パネル 1 0 は、所定間隔おきに設けられたゲート線 G L 1 ~ G L N と、このゲート線 G L 1 ~ G L N に交差するように設けられたソース線 S L 1 ~ S L M を備えている。ゲート線 G L 1 ~ G L N は、走査線とも呼ばれる。ソース線 S L 1 ~ S L M は、信号線、データ線とも呼ばれる。例えば、FHD (Full High Definition) 方式の FHD = 1 0 8 0 RGB × 1 9 2 0 に対応するためには、ゲート線 G L 1 ~ G L N は N = 1 9 2 0 本、ソース線 S L 1 ~ S L M は M = 1 0 8 0 本となる。ソース線 S L 1 ~ S L M は、それぞれ、R（赤）・G（緑）・B（青）の各色に対応するために、ソース線 S L 1 R , S L 1 G , S L 1 B ~ S L M R , S L M G , S L M B の 3 本からなる。30

【 0 0 4 1 】

各ゲート線 G L 1 ~ G L N と各ソース線 S L 1 ~ S L Mとの交差部分には、画素 P が設けられている。各画素 P は、液晶表示パネル 1 0 の表示領域 1 1 にマトリクス状に配置され、薄膜トランジスタ TFT と、液晶素子 LC と、画素容量 C とで構成される。画素容量 C は、液晶素子 LC に接続された画素電極 PE と、この画素電極 PE に対向して設けられた共通電極 CE との間で、電気光学材料としての誘電体である液晶層 7 0 を挟んで構成される。また、各画素 P は、R（赤）のサブ画素 PR 、G（緑）のサブ画素 PG 、B（青）のサブ画素 PB で構成される。

【 0 0 4 2 】

薄膜トランジスタ TFT のゲートにはゲート線 G L 1 ~ G L N が接続され、ソースにはソース線 S L 1 ~ S L M が接続され、ドレインには、液晶素子 LC の一端および画素容量 C の画素電極 PE がそれぞれ接続されている。液晶素子 LC の他端および画素容量 C の共通電極 CE は、それぞれ接地電位に接続されている。したがって、この薄膜トランジスタ TFT は、ゲート線 G L 1 ~ G L N から電圧が印加されるとオン状態となり、ソース線 S L 1 ~ S L M と画素電極 PE とを導通した状態となる。

【 0 0 4 3 】

ゲートドライバ 1 2 は、薄膜トランジスタ TFT をオン状態にするための電圧を複数のゲート線 G L 1 ~ G L N に順次印加する。例えば、あるゲート線 G L 1 に選択電圧を供給すると、このゲート線 G L 1 に接続された薄膜トランジスタ TFT が全てオン状態となり40

、このゲート線 G L 1 に係る画素 P が全て選択される。

【 0 0 4 4 】

R G B 選択スイッチ 1 3 は、映像信号をソース線 S L 1 ~ S L M に出力し、オン状態の薄膜トランジスタ T F T を介して、この映像信号に基づく映像電圧を画素電極 P E に印加する。この場合に、R G B 選択スイッチ 1 3 は、R (赤) · G (緑) · B (青) のソース線 S L 1 R , S L 1 G , S L 1 B ~ S L M R , S L M G , S L M B をマルチプレクサ M U X で順に切り替える。例えば、上述の例において、あるゲート線 G L 1 に接続された薄膜トランジスタ T F T が全てオン状態となり、このゲート線 G L 1 に係る画素 P が全て選択されると、オン状態の薄膜トランジスタ T F T を介して、映像信号に基づく映像電圧が画素電極 P E に印加される。

10

【 0 0 4 5 】

このような構成により、液晶表示装置 1 は、画素 P の駆動に関して、以下のように動作する。すなわち、ゲートドライバ 1 2 からゲート線 G L 1 ~ G L N に電圧を順次供給することで、各ゲート線 G L 1 ~ G L N に係る全ての薄膜トランジスタ T F T を順次オン状態にして、各ゲート線 G L 1 ~ G L N に係る全ての画素 P を順次選択する。

【 0 0 4 6 】

そして、これら画素 P の選択に同期して、R G B 選択スイッチ 1 3 からソース線 S L 1 ~ S L M に映像信号を供給する。すると、ゲートドライバ 1 2 で選択した全ての画素 P に、R G B 選択スイッチ 1 3 からソース線 S L 1 ~ S L M およびオン状態の薄膜トランジスタ T F T を介して映像信号が供給され、この映像信号に基づく映像電圧が画素電極 P E に印加される。

20

【 0 0 4 7 】

これにより、画素電極 P E と共通電極 C E との間に電位差が生じて、駆動電圧が液晶素子 L C に印加される。液晶素子 L C に駆動電圧が印加されると、液晶の配向や秩序が変化し、液晶を透過する光が変化することで、映像信号に基づく映像を液晶表示パネル 1 0 に表示することができる。

【 0 0 4 8 】

< V - T カーブとガンマカーブ >

図 4 および図 5 は、液晶表示パネル 1 0 の V - T カーブに基づいて所望のガンマカーブを得ることを説明するための図である。図 4 は、V - T カーブの一例を示すグラフである。図 5 は、ガンマカーブの一例を示すグラフである。

30

【 0 0 4 9 】

通常、液晶表示パネル 1 0 の V - T カーブを測定取得し、所望の透過率になる電圧 - 階調関係をガンマレジスタ 1 2 3 P , 1 2 3 N (図 7 , 図 8 などに図示) に設定し、所望のガンマカーブを得る。ガンマカーブ補正の設定は、機種毎に行う。

【 0 0 5 0 】

この液晶表示パネル 1 0 の V - T カーブを取得するためには、例えば、製品の液晶表示パネル 1 0 に液晶ドライバ I C 2 0 を搭載した後、その液晶ドライバ I C 2 0 からガンマ回路 2 8 (図 6 などに図示) の設定値を変えながら所望のカーブに追い込んで、V - T カーブを求める方法がある。この方法では、手間がかかる、もしくは精度の点で課題があり、望ましくない。

40

【 0 0 5 1 】

また、この V - T カーブについては、等間隔の電圧と透過率の情報を得たいが、この処理は、通常、ガンマ回路 2 8 を通すので等間隔の電圧を得ることは困難である。そこで、本実施の形態 1 に係わる液晶表示装置 1 においては、V - T カーブを取得する場合に、等間隔な電圧を得ることを可能とするものである。

【 0 0 5 2 】

V - T カーブは、横軸を V L C D (液晶印加電圧) とし、縦軸を T (透過率) とした場合に、図 4 のようなグラフとなる。図 4 の例では、V L C D (液晶印加電圧) は 0 V から 4 V 程度の範囲で、T (透過率) は 0 % から 1 0 0 % の範囲を示している。このグラフか

50

ら分かるように、V-Tカーブは、電圧間隔が等間隔の液晶印加電圧と、この液晶印加電圧の各電圧に対する透過率との関係を表す。このV-Tカーブを取得するためには、液晶印加電圧を規定するための等間隔な電圧を得ることが必要となる。この方法は、後で図9を用いて説明するが、ソースアンプ24P, 24Nからの出力電圧として得ることができる。

【0053】

この得られた等間隔な電圧のデータは、例えば、一旦、外部に記憶しておく。そして、記憶しておいた等間隔な電圧のデータを用いてV-Tカーブを取得し、このV-Tカーブに基づいて所望の透過率になる電圧-階調関係を求めて所望のガンマカーブを得る。外部に記憶しておいた等間隔な電圧のデータを用いて所望のガンマカーブを得るための処理は、コンピュータを用いて行われる。

【0054】

ガンマカーブは、図5に示すように、横軸を階調とし、縦軸をT(透過率)として、階調と、この各階調に対する透過率との関係を表す。図5の例では、階調は0階調から255階調の範囲で、T(透過率)は0%から100%の範囲を示している。この得られたガンマカーブに基づいて、ガンマカーブ補正値の設定を液晶表示パネル10の機種毎に行う。ガンマカーブ補正値は、後で図7, 図8などを用いて説明するガンマレジスタ123P, 123Nに設定する。このようなV-Tカーブを取得するために行う等間隔な電圧を得るために構成は、初回製品にのみあればよいが、本実施の形態では全ての製品に実装されるものとする。

10

20

【0055】

<液晶ドライバICの構成>

図6は、液晶ドライバIC20の構成の一例を示すブロック図である。

【0056】

液晶ドライバIC20は、インターフェースレシーバ21、映像メモリ22、ラインラッチ回路23、ソースアンプ24、コマンドレジスタ25、パラメータレジスタ26、不揮発性メモリ27、ガンマ回路28、発振器29、および、タイミングコントローラ30などを備えている。映像メモリ22は、FIFO(First-In First-Out)などのバッファ回路に代えることも可能である。

【0057】

30

インターフェースレシーバ21は、ホストプロセッサとの間のインターフェースを司り、ホストプロセッサからの映像データ、コマンド、パラメータなどを受信するレシーバである。ホストプロセッサとインターフェースレシーバ21との間のインターフェースは、同期または非同期で行われる。例えば、インターフェースレシーバ21のインターフェースとして、MIPPI(Mobile Industry Processor Interface)-DSI(Display Serial Interface)などが用いられる。

【0058】

映像メモリ22は、ホストプロセッサからインターフェースレシーバ21を介して受信した映像データ31を保存するメモリである。ラインラッチ回路23は、映像メモリ22に保存した映像データ31を1ライン毎にラッチしてソースアンプ24に出力するラッチ回路である。ソースアンプ24は、ラインラッチ回路23から1ライン毎の映像データを受け取り、ガンマ回路28からの各階調の電圧をリファレンスとして増幅して液晶表示パネル10に供給する増幅回路である。

40

【0059】

コマンドレジスタ25は、ホストプロセッサからインターフェースレシーバ21を介して受信したコマンドを保存するレジスタである。パラメータレジスタ26は、ガンマカーブ補正のためのパラメータなどを保存するレジスタである。不揮発性メモリ27は、ガンマカーブ補正のためのパラメータなどを記憶するメモリである。ガンマ回路28は、パラメータレジスタ26に保存したガンマカーブ補正のためのパラメータに基づいて、各階調の電圧を生成してソースアンプ24に出力する補正回路である。

50

【0060】

発振器29は、液晶表示装置1を駆動するためのクロック信号を発振する発振器である。タイミングコントローラ30は、発振器29から発振されたクロック信号に同期して、コマンドレジスタ25に保存したコマンドに基づいて、映像メモリ22、ラインラッチ回路23、ソースアンプ24などのタイミングを制御するコントローラである。タイミングコントローラ30は、液晶表示パネル10のゲートドライバ12を制御するパネル制御信号32を生成するコントローラでもある。

【0061】

このような構成により、液晶ドライバIC20は、以下のように動作する。インターフェースレシーバ21は、ホストプロセッサから映像データ、コマンドを受信する。ホストプロセッサからインターフェースレシーバ21を介して受信したコマンドは、コマンドレジスタ25に保存される。タイミングコントローラ30により、発振器29から発振されたクロック信号に同期して、コマンドレジスタ25に保存したコマンドに基づいて、映像メモリ22、ラインラッチ回路23、ソースアンプ24などのタイミングが制御される。10

【0062】

ホストプロセッサからインターフェースレシーバ21を介して受信した映像データ31は、映像メモリ22に保存される。ラインラッチ回路23は、映像メモリ22に保存した映像データ31を1ライン毎にラッチしてソースアンプ24に出力する。ガンマ回路28は、パラメータレジスタ26に保存したガンマカーブ補正のためのパラメータに基づいて、各階調の電圧を生成してソースアンプ24に出力する。20

【0063】

ソースアンプ24は、ラインラッチ回路23から1ライン毎の映像データを受け取り、また、ガンマ回路28から各階調の電圧を受け取り、各階調の電圧をリファレンスとして、1ライン毎の映像データを増幅して液晶表示パネル10に供給する。この場合に、液晶ドライバIC20のソースアンプ24と液晶表示パネル10のソース線SLとの接続は、例えば図3のようになる。

【0064】

図3において、液晶ドライバIC20側のソースアンプ24では、アンプ132P-1が正極側、アンプ132N-1が負極側、アンプ132P-2が正極側、アンプ132N-2が負極側、…、アンプ132N-M/2が負極側にそれぞれ割り付けられている。また、液晶表示パネル10側では、R(赤)・G(緑)・B(青)に対応するソース線SL1R, SL1G, SL1B、ソース線SL2R, SL2G, SL2B、ソース線SL3R, SL3G, SL3B、ソース線SL4R, SL4G, SL4B、…、ソース線SLMR, SLMG, SLMBがそれぞれRGB選択スイッチ13で選択される。そして、RGB選択スイッチ13で選択されたR・G・Bに対応するソース線がソース線SL1～SLMとして、対応するソースアンプ24の各アンプと接続される。30

【0065】

この場合に、正極側のソースアンプのアンプ132P-1はソース線SL2に接続され、負極側のソースアンプのアンプ132N-1はソース線SL1に接続されて、たすき掛けに交差した接続となる。同様に、正極側のソースアンプのアンプ132P-2はソース線SL4に接続され、負極側のソースアンプのアンプ132N-2はソース線SL3に接続されて、たすき掛けに交差した接続となる。その他の部分も同様である。このようなたすき掛けに交差した接続は、正極と負極の電圧を交互に掛ける交流の印加による駆動を行い、画素電極側に正負電荷の偏りが生じて寿命が短くなることを避けるためである。40

【0066】

<通常使用時におけるガンマ回路およびソースアンプの構成>

図7および図8は、通常使用時におけるガンマ回路28およびソースアンプ24を説明するための図である。図7は、通常使用時における正極側のガンマ回路28Pおよびソースアンプ24Pの構成の一例を示す説明図である。図8は、通常使用時における負極側のガンマ回路28Nおよびソースアンプ24Nの構成の一例を示す説明図である。図7およ50

び図8は、液晶表示パネル10のV-Tカーブに基づいた所望のガンマカーブが得られる補正値がガンマレジスタ123P, 123Nに設定された後の通常使用時における構成を示している。

【0067】

本実施の形態は、一例として、ノーマリーブラックモードで、V-Tカーブにて電圧Vが最大となるときに白表示を達成できる表示モードに適用する。ノーマリーブラックモードは、電圧を印加していない状態で暗表示（黒表示）となる表示モードである。なお、表示モードとしては、電圧を印加していない状態で明表示（白表示）となるノーマリーホワイトモードにも適用可能である。

【0068】

図7に示すように、正極側のガンマ回路28Pは、正極ガンマ電源生成部110Pと、正極階調電圧生成部120Pとを備えている。正極ガンマ電源生成部110Pは、ラダー抵抗111Pと、セレクタ112Pと、電源レジスタ113Pと、アンプ114Pとを備えている。ラダー抵抗111Pは、抵抗値が等しい複数の抵抗が直列に接続されて構成され、正極電源VSPとグランド電源GNDとの間に接続されている。セレクタ112Pは、ラダー抵抗111Pの各抵抗の接続点からの電圧を入力として、電源レジスタ113Pに保存されている値に基づいて、1つの電圧を選択してアンプ114Pに出力するセレクタである。パネル特性により、白表示となる電圧の大きさは異なり、例えば3Vで白表示となるパネルもあれば、白表示とするためには5Vを要するパネルも存在する。電源レジスタ113Pは、当該パネルにおける白表示を達成できる正極ガンマ電源GVDDPを生成するための値を保存するレジスタである。アンプ114Pは、セレクタ112Pで選択された電圧を增幅し、正極ガンマ電源GVDDPとして出力するアンプである。

10

【0069】

正極階調電圧生成部120Pは、ラダー抵抗121Pと、複数のセレクタ122P-0～122P-255と、ガンマレジスタ123Pと、複数のアンプ124P-0～124P-255とを備えている。複数のセレクタ122P-0～122P-255および複数のアンプ124P-1～124P-255は、0階調から255階調に対応して少なくとも256個設けられている。ラダー抵抗121Pは、抵抗値が等しい複数の抵抗が直列に接続されて構成され、正極ガンマ電源生成部110Pで生成された正極ガンマ電源GVDDPとグランド電源GNDとの間に接続されている。複数のセレクタ122P-0～122P-255は、それぞれ、ラダー抵抗121Pの各抵抗の接続点からの電圧を入力として、ガンマレジスタ123Pに保存されている値に基づいて、1つの電圧を選択して複数のアンプ124P-0～124P-255のそれぞれに出力するセレクタである。ガンマレジスタ123Pは、ガンマカーブ補正のための値を保存するレジスタである。複数のアンプ124P-0～124P-255は、それぞれ、セレクタ122P-0～122P-255で選択された電圧を增幅し、正極ガンマ電源生成部110Pから出力される電圧値に対して0階調から255階調に対応した正極階調電圧VP0～VP255として出力するアンプである。

20

【0070】

正極側のソースアンプ24Pは、複数のセレクタ131P-1～131P-M/2と、複数のアンプ132P-1～132P-M/2とを備えている。複数のセレクタ131P-1～131P-M/2および複数のアンプ132P-1～132P-M/2は、ソース線SL1～SLM(M=1080)の正極側(1080/2)に対応して540個設けられている。複数のセレクタ131P-1～131P-M/2は、それぞれ、ラインラッチ回路23から入力された階調データに対して、ガンマ回路28Pで生成された正極階調電圧VP0～VP255をリファレンスとして選択して複数のアンプ132P-1～132P-M/2のそれぞれに出力するセレクタである。複数のアンプ132P-1～132P-M/2は、それぞれ、セレクタ131P-1～131P-M/2から出力された階調データを増幅して出力するアンプである。

30

【0071】

40

50

このような構成により、正極側のガンマ回路 28P およびソースアンプ 24P は、以下のように動作する。ガンマ回路 28P の正極ガンマ電源生成部 110Pにおいて、セレクタ 112P は、正極電源 VSP とグランド電源 GNDとの間に接続されているラダー抵抗 111P の各抵抗の接続点からの電圧を入力として、電源レジスタ 113P に保存されている値に基づいて、1つの電圧を選択してアンプ 114P に出力する。これを受け、アンプ 114P は、セレクタ 112P で選択された電圧を增幅し、正極ガンマ電源 GVDDP として出力する。

【0072】

さらに、ガンマ回路 28P の正極階調電圧生成部 120Pにおいて、複数のセレクタ 122P - 0 ~ 122P - 255 は、それぞれ、正極ガンマ電源 GVDDP とグランド電源 GNDとの間に接続されているラダー抵抗 121P の各抵抗の接続点からの電圧を入力として、ガンマレジスタ 123P に保存されている値に基づいて、1つの電圧を選択して複数のアンプ 124P - 0 ~ 124P - 255 のそれぞれに出力する。これを受け、複数のアンプ 124P - 0 ~ 124P - 255 は、それぞれ、セレクタ 122P - 0 ~ 122P - 255 で選択された電圧を增幅し、0 階調から 255 階調に対応した正極階調電圧 VP0 ~ VP255 として出力する。

【0073】

そして、ソースアンプ 24Pにおいて、複数のセレクタ 131P - 1 ~ 131P - M / 2 は、それぞれ、ラインラッチ回路 23 から入力された階調データに対して、ガンマ回路 28P で生成された正極階調電圧 VP0 ~ VP255 をリファレンスとして選択して複数のアンプ 132P - 1 ~ 132P - M / 2 のそれぞれに出力する。これを受け、複数のアンプ 132P - 1 ~ 132P - M / 2 は、それぞれ、セレクタ 131P - 1 ~ 131P - M / 2 から出力された階調データを増幅して出力する。このソースアンプ 24P の複数のアンプ 132P - 1 ~ 132P - M / 2 からのそれぞれの出力は、前に図 3 で示した正極側に対応するソース線 SL2, SL4, ..., SLM に供給される。

【0074】

図 8 に示すように、負極側のガンマ回路 28N は、負極ガンマ電源生成部 110N と、負極階調電圧生成部 120N とを備えている。負極ガンマ電源生成部 110N は、ラダー抵抗 111N と、セレクタ 112N と、電源レジスタ 113N と、アンプ 114N とを備えている。負極階調電圧生成部 120N は、ラダー抵抗 121N と、複数のセレクタ 122N - 0 ~ 122N - 255 と、ガンマレジスタ 123N と、複数のアンプ 124N - 0 ~ 124N - 255 とを備えている。負極側のガンマ回路 28N も、正極側のガンマ回路 28P と同様に構成され、同様に動作する構成となっている。ただし、正極電源 VSP は負極電源 VSN に代わり、正極ガンマ電源 GVDDP は負極ガンマ電源 GVDNN に代わり、正極階調電圧 VP0 ~ VP255 は負極階調電圧 VN0 ~ VN255 に代わる。

【0075】

負極側のソースアンプ 24N は、複数のセレクタ 131N - 1 ~ 131N - M / 2 と、複数のアンプ 132N - 1 ~ 132N - M / 2 を備えている。負極側のソースアンプ 24N も、正極側のソースアンプ 24P と同様に構成され、同様に動作する構成となっている。ただし、負極側のソースアンプ 24N の複数のアンプ 132N - 1 ~ 132N - M / 2 からのそれぞれの出力は、前に図 3 で示した負極側に対応するソース線 SL1, SL3, ..., SLM - 1 に供給される。

【0076】

< 液晶表示パネルの V - T カーブを取得する場合の構成 >

図 9 は、液晶表示パネル 10 の V - T カーブを取得する場合を説明するための図である。図 9 は、液晶表示パネル 10 の V - T カーブを取得する場合のガンマ回路 28 およびソースアンプ 24 の構成の一例を示す説明図である。図 9 では、正極側のガンマ回路 28P およびソースアンプ 24P を示しているが、負極側のガンマ回路 28N およびソースアンプ 24N においても同様であるので、負極側の構成要素の符号は括弧内に記載している。

【0077】

10

20

30

40

50

本実施の形態 1 における正極側のガンマ回路（補正回路）28P およびソースアンプ（増幅回路）24P には、液晶表示パネル 10 のV-Tカーブを取得する場合の構成として、液晶表示パネル 10 に映像データを供給するソースアンプ 24P からの出力を等間隔な電圧とする電圧調整回路を備えている。電圧調整回路としては、電圧ステップレジスタ 301P と、VTモードイネーブル信号 302P とを備えている。この電圧調整回路により、ガンマ回路 28P で等間隔な電圧の正極ガンマ電圧 GVDPP が生成され、この正極ガンマ電圧 GVDPP はソースアンプ 24P で選択されて出力される構成となっている。この電圧調整回路の構成は、前に図 7 に示した通常使用時におけるガンマ回路 28P およびソースアンプ 24P の構成に追加された部分である。

【0078】

10

電圧ステップレジスタ 301P は、等間隔な電圧を生成するための情報を保存する保存回路である。この電圧ステップレジスタ 301P は、ガンマ回路 28P のセレクタ 112P に接続されている。この電圧ステップレジスタ 301P は、例えば、0 階調から 255 階調の場合の電圧調整幅よりも広くして、例えば正極ガンマ電源 GVDPP を 0V から 6V 程度まで 0.1V 刻みで振るなどして正極ガンマ電圧 GVDPP 自体を可変にできるような値を保存している。

【0079】

VTモードイネーブル信号 302P は、電圧ステップレジスタ 301P で保存された情報に基づいて生成された等間隔な電圧を出力させる制御信号である。この VT モードイネーブル信号 302P は、ソースアンプ 24P の複数のセレクタ 131P - 1 ~ 131P - M / 2 に入力され、液晶表示パネル 10 のV-Tカーブを取得する場合には活性化される。この VT モードイネーブル信号 302P が活性化された場合には、0V から 6V 程度まで 0.1V 刻みで振った 60 ステップ程度の正極ガンマ電圧 GVDPP が、ソースアンプ 24P の複数のセレクタ 131P - 1 ~ 131P - M / 2 で選択されて出力される構成となっている。

20

【0080】

このような構成により、液晶表示パネル 10 のV-Tカーブを取得する場合は、以下のように動作する。液晶表示パネル 10 のV-Tカーブを取得する場合には、VTモードイネーブル信号 302P を活性化する。

【0081】

30

まず、電圧ステップレジスタ 301P が接続されたガンマ回路 28P のセレクタ 112P は、電圧ステップレジスタ 301P に保存されている値に基づいて、0V から 6V 程度まで 0.1V 刻みで振った正極ガンマ電圧 GVDPP をアンプ 114P に出力する。これを受けて、アンプ 114P は、0V から 6V 程度まで 0.1V 刻みで振った正極ガンマ電圧 GVDPP を増幅して出力する。この 0V から 6V 程度まで 0.1V 刻みで振った正極ガンマ電圧 GVDPP は、ソースアンプ 24P の複数のセレクタ 131P - 1 ~ 131P - M / 2 の入力となる。

【0082】

そして、ソースアンプ 24P の複数のセレクタ 131P - 1 ~ 131P - M / 2 には、それぞれ、0V から 6V 程度まで 0.1V 刻みで振った正極ガンマ電圧 GVDPP と、活性化された VT モードイネーブル信号 302P とが入力される。これにより、複数のセレクタ 131P - 1 ~ 131P - M / 2 では、それぞれ、活性化された VT モードイネーブル信号 302P に基づいて、0V から 6V 程度まで 0.1V 刻みで振った正極ガンマ電圧 GVDPP を選択して複数のアンプ 132P - 1 ~ 132P - M / 2 に出力する。これを受けて、複数のアンプ 132P - 1 ~ 132P - M / 2 は、それぞれ、複数のセレクタ 131P - 1 ~ 131P - M / 2 から出力された 0V から 6V 程度まで 0.1V 刻みの等間隔な電圧を出力する。このようにして、液晶表示パネル 10 のV-Tカーブを取得する場合には、ソースアンプ 24P から、0V から 6V 程度まで 0.1V 刻みの等間隔な電圧を出力させることができる。この結果、当該パネルにおける各電圧に対する透過度を取得することができる。

40

50

【 0 0 8 3 】

同様に、負極側のガンマ回路（補正回路）28Nおよびソースアンプ（増幅回路）24Nにおいても、電圧調整回路としては、電圧ステップレジスタ301Nと、VTモードイネーブル信号302Nとを備えている。この電圧調整回路により、ガンマ回路28Nで負極ガンマ電圧GVDDNが生成され、この負極ガンマ電圧GVDDNはソースアンプ24Nに出力される構成となっている。

【 0 0 8 4 】

電圧ステップレジスタ301Nは、例えば、0階調から255階調の場合の電圧調整幅よりも広くして、例えば負極ガンマ電源GVDDNを0Vから-6V程度まで0.1V刻みで振るなどして負極ガンマ電圧GVDDN自体を可変にできるような値を保存している。

10

【 0 0 8 5 】

VTモードイネーブル信号302Nが活性化された場合には、0Vから-6V程度まで0.1V刻みで振った60ステップ程度の負極ガンマ電圧GVDDNが、ソースアンプ24Nで選択されて出力される構成となっている。これにより、液晶表示パネル10のV-Tカーブを取得する場合には、ソースアンプ24Nから、0Vから-6V程度まで0.1V刻みの等間隔な電圧を出力させることができる。

【 0 0 8 6 】

< 実施の形態1の効果 >

以上説明した本実施の形態1に係わる液晶表示装置1によれば、正極階調電圧生成部120P（負極階調電圧生成部120N）を経由せずに直接、正極ガンマ電源生成部110P（負極ガンマ電源生成部110N）からの階段状の電圧をセレクタ131P（セレクタ131N）に供給することができ、従来技術よりもより正確にV-T特性を確認することができる。より具体的には、階調電圧供給源となる正極ガンマ電源生成部110P（負極ガンマ電源生成部110N）自体で等間隔な電圧を供給し、それを正極階調電圧生成部120P（負極階調電圧生成部120N）を経由せずにセレクタ131P（セレクタ131N）に供給するので、液晶表示パネル10のV-Tカーブを取得する場合に、等間隔な電圧を得ることができる。これにより、等間隔な電圧のデータを用いてV-Tカーブを取得し、このV-Tカーブに基づいて所望の透過率になる電圧-階調関係を求めて所望のガンマカーブを得ることができる。特に、従来技術の方法に比べて、簡単に精度のよい実測のV-Tカーブを得ることができ、時間と手間が省けるようになる。

20

【 0 0 8 7 】

より詳細には、ソースアンプ24P, 24Nからの出力を等間隔な電圧とする電圧調整回路として、電圧ステップレジスタ301P, 301Nと、VTモードイネーブル信号302P, 302Nとを備えることで、ソースアンプ24P, 24Nからの出力として等間隔な電圧を得ることができる。

30

【 0 0 8 8 】

この場合に、ガンマ回路28P, 28Nにおいて、セレクタ112P, 112Nは、電圧ステップレジスタ301P, 301Nに保存された情報に基づいて、等間隔な電圧を選択して出力する。そして、ソースアンプ24P, 24Nにおいて、セレクタ131P-1~131P-M/2, 131N-1~131N-M/2は、VTモードイネーブル信号302P, 302Nに基づいて、ガンマ回路28P, 28Nから出力された等間隔な電圧を選択して出力する。この結果、液晶表示パネル10のV-Tカーブを取得する場合に、等間隔な電圧を得ることができる。

40

【 0 0 8 9 】

(実施の形態2)

本実施の形態2に係わる液晶表示装置は、液晶表示パネルのV-Tカーブを取得する場合の構成の別の一例である。本実施の形態2においては、前記実施の形態1と異なる点を主に説明する。本実施の形態2は、各階調を等間隔な電圧に割り付ける処理を行い、電圧の調整は階調データを0階調から255階調まで切り替えることで実施する例である。ま

50

た、通常使用時とV-Tカーブ取得時の切り替えは、ハードピンもしくはコマンドで変更することが考えられるが、本実施の形態ではハードピンを設けて変更する例を説明する。

【0090】

<液晶表示パネルのV-Tカーブを取得する場合の構成>

図10は、本実施の形態2に係わる液晶表示装置1において、液晶表示パネル10のV-Tカーブを取得する場合のガンマ回路28およびソースアンプ24の構成の一例を示す説明図である。図10では、正極側のガンマ回路28Pおよびソースアンプ24Pを示しているが、負極側のガンマ回路28Nおよびソースアンプ24Nにおいても同様であるので、負極側の構成要素の符号は括弧内に記載している。

【0091】

本実施の形態2における正極側のガンマ回路28Pおよびソースアンプ24Pには、液晶表示パネル10のV-Tカーブを取得する場合の構成として、液晶表示パネル10に映像データを供給するソースアンプ24Pからの出力を等間隔な電圧とする電圧調整回路を備えている。電圧調整回路としては、V Tモード選択端子401Pと、線形階調電圧カーブプリセットテーブル402Pと、セレクタ403Pと、階調データ404Pと、複数のセレクタ405P - 1 ~ 405P - M / 2とを備えている。この電圧調整回路の構成は、前に図7に示した通常使用時におけるガンマ回路28Pおよびソースアンプ24Pの構成に追加された部分である。

【0092】

ガンマ回路28Pにおいて、正極ガンマ電源生成部110Pの部分は、液晶表示パネル10のV-Tカーブを取得する場合にも通常使用時と同様に動作し、正極ガンマ電源生成部110Pで生成された正極ガンマ電圧GVDDPが、電圧調整回路の線形階調電圧カーブプリセットテーブル402Pなどを備えた正極階調電圧生成部120Pへ供給される。

【0093】

V Tモード選択端子401Pは、V-Tカーブ取得時と通常使用時とを切り替えるための端子であり、V-Tカーブ取得時には液晶ドライバIC20の外部から活性化された選択信号が供給される。このV Tモード選択端子401Pからの選択信号は、セレクタ403Pおよび複数のセレクタ405P - 1 ~ 405P - M / 2にそれぞれ入力される。

【0094】

線形階調電圧カーブプリセットテーブル402Pは、等間隔な電圧を生成するための線形階調電圧特性プリセット情報を保存する保存回路である。この線形階調電圧特性プリセット情報は、線形階調電圧カーブにするためのプリセット値である。この線形階調電圧カーブプリセットテーブル402Pは、セレクタ403Pに接続されている。

【0095】

線形階調電圧カーブプリセットテーブル402Pは、V-Tカーブ取得時に使用されるが、通常使用時に使用されるガンマレジスタ123Pとの対比は、以下の通りである。ガンマレジスタ123Pは、所望のガンマ値を得るためにレジスタ、すなわちガンマ値を主眼とした（優先した）セレクタ122P（122P - 0 ~ 122P - 255）を選ぶためのレジスタである。これに対して、線形階調電圧カーブプリセットテーブル402Pは、理想的な線形階調電圧カーブを得ることを優先してセレクタ122Pを選択するテーブルである。

【0096】

所望のガンマ値または理想的な線形階調電圧カーブはいずれも、セレクタ122Pを介して出力されるが、線形階調電圧カーブプリセットテーブル402Pの方も実現しようとすると、セレクタ122Pが0 ~ 255では足りない場合がある（256の階調を得るためにのガンマ値の数 線形階調電圧カーブを得るためにのセレクタの数）。

【0097】

詳細には、ガンマレジスタ123Pでは、例えば、階調1を得るためにセレクタ122P - 1、階調2を得るためにセレクタ122P - 5、階調3を得るためにセレクタ122P - 8、...が必要である。これに対して、線形階調電圧カーブプリセットテーブル402

10

20

30

40

50

Pは、理想的な線形階調を得るための電圧カーブを得るべく、等間隔な電圧を出力可能なセレクタの選択として、セレクタ122P-1、セレクタ122P-2、セレクタ122P-4、セレクタ122P-8、…がプリセットされる。このようにして、セレクタ122P-0～122P-255が選択される。

【0098】

セレクタ403Pは、線形階調電圧カーブプリセットテーブル402Pの線形階調電圧特性プリセット情報を、VTモード選択端子401Pからの選択信号に基づいて選択して出力する選択回路である。このセレクタ403Pの入力側には、線形階調電圧カーブプリセットテーブル402Pとガンマレジスタ123Pとが接続され、V-Tカーブ取得時にはVTモード選択端子401Pからの選択信号に基づいて線形階調電圧カーブプリセットテーブル402Pが選択される構成となっている。このセレクタ403Pの出力側は、複数のセレクタ122P-0～122P-255に接続され、V-Tカーブ取得時には選択された線形階調電圧カーブプリセットテーブル402Pの情報が複数のセレクタ122P-0～122P-255へ出力される。
10

【0099】

階調データ404Pは、線形階調電圧特性プリセット情報に基づいた線形階調電圧に割り付ける階調情報であり、0階調から255階調まで256ステップで電圧を振るための階調データである。この階調データ404Pは、例えば不揮発性メモリ27に記憶されているデータを用いる。

【0100】

複数のセレクタ405P-1～405P-M/2は、線形階調電圧特性プリセット情報に基づいた線形階調電圧に割り付ける階調データ404Pを、VTモード選択端子401Pからの選択信号に基づいて選択して出力する選択回路である。このセレクタ405Pの入力側には、階調データ404Pとラインラッチ回路23からの階調データとが入力され、V-Tカーブ取得時にはVTモード選択端子401Pからの選択信号に基づいて階調データ404Pが選択される構成となっている。このセレクタ405Pの出力側は、複数のセレクタ131P-1～131P-M/2に接続され、V-Tカーブ取得時には選択された階調データ404Pが複数のセレクタ131P-1～131P-M/2へ出力される。
20

【0101】

このような構成により、液晶表示パネル10のV-Tカーブを取得する場合は、以下のように動作する。液晶表示パネル10のV-Tカーブを取得する場合には、VTモード選択端子401Pから、活性化された選択信号を供給する。これにより、セレクタ403Pは線形階調電圧カーブプリセットテーブル402Pの情報が選択可能になり、複数のセレクタ405P-1～405P-M/2は階調データ404Pが選択可能になる。
30

【0102】

まず、ガンマ回路28Pのセレクタ403Pは、線形階調電圧カーブプリセットテーブル402Pの線形階調電圧特性プリセット情報を、VTモード選択端子401Pからの選択信号に基づいて選択して複数のセレクタ122P-0～122P-255に出力する。そして、複数のセレクタ122P-0～122P-255では、それぞれ、線形階調電圧カーブプリセットテーブル402Pの線形階調電圧特性プリセット情報に基づいて、線形階調電圧を複数のアンプ124P-0～124P-255に出力する。これを受けて、複数のアンプ124P-0～124P-255は、それぞれ、線形階調電圧を增幅して線形階調電圧VP0～VP255として出力する。この線形階調電圧VP0～VP255は、ソースアンプ24Pの複数のセレクタ131P-1～131P-M/2の入力となる。
40

【0103】

また、ソースアンプ24Pの複数のセレクタ405P-1～405P-M/2は、それぞれ、線形階調電圧VP0～VP255に割り付ける階調データ404Pを、VTモード選択端子401Pからの選択信号に基づいて選択して複数のセレクタ131P-1～131P-M/2に出力する。そして、複数のセレクタ131P-1～131P-M/2では、それぞれ、階調データ404Pを線形階調電圧VP0～VP255に割り付けて複数の
50

アンプ 132P - 1 ~ 132P - M / 2 に出力する。これを受け、複数のアンプ 132P - 1 ~ 132P - M / 2 は、それぞれ、セレクタ 131P - 1 ~ 131P - M / 2 から出力された階調データ 404P を線形階調電圧 VP0 ~ VP255 に割り付けた等間隔な電圧を出力する。このようにして、液晶表示パネル 10 の V - T カーブを取得する場合には、ソースアンプ 24P から等間隔な電圧を出力させることができる。

【0104】

同様に、負極側のガンマ回路 28N およびソースアンプ 24N においても、電圧調整回路としては、VT モード選択端子 401N と、線形階調電圧カーブプリセットテーブル 402N と、セレクタ 403N と、階調データ 404N と、複数のセレクタ 405N - 1 ~ 405N - M / 2 とを備えている。これにより、液晶表示パネル 10 の V - T カーブを取得する場合には、ソースアンプ 24N から等間隔な電圧を出力させることができる。10

【0105】

< 実施の形態 2 の効果 >

以上説明した本実施の形態 2 に係わる液晶表示装置 1 によれば、前記実施の形態 1 と同様に、液晶表示パネル 10 の V - T カーブを取得する場合に、等間隔な電圧を得ることができる。これにより、等間隔な電圧のデータを用いて V - T カーブを取得し、この V - T カーブに基づいて所望の透過率になる電圧 - 階調関係を求めて所望のガンマカーブを得ることができる。特に、従来技術の方法に比べて、簡単に精度のよい実測の V - T カーブを得ることができ、時間と手間が省けるようになる。

【0106】

より詳細には、ソースアンプ 24P, 24N からの出力を等間隔な電圧とする電圧調整回路として、線形階調電圧カーブプリセットテーブル 402P, 402N と、セレクタ 403P, 403N と、階調データ 404P, 404N と、複数のセレクタ 405P - 1 ~ 405P - M / 2, 405N - 1 ~ 405N - M / 2 とを備えることで、ソースアンプ 24P, 24N からの出力として等間隔な電圧を得ることができる。20

【0107】

この場合に、ガンマ回路 28P, 28N において、セレクタ 122P - 0 ~ 122P - 255, 122N - 0 ~ 122N - 255 は、セレクタ 403P, 403N から出力された線形階調電圧カーブプリセットテーブル 402P, 402N の線形階調電圧カーブプリセット値に基づいて、線形階調電圧 VP0 ~ VP255 を出力する。そして、ソースアンプ 24P, 24N において、セレクタ 131P - 1 ~ 131P - M / 2, 131N - 1 ~ 131N - M / 2 は、セレクタ 405P - 1 ~ 405P - M / 2, 405N - 1 ~ 405N - M / 2 から出力された階調データ 404P, 404N を線形階調電圧 VP0 ~ VP255 に割り付けた等間隔な電圧を出力する。この結果、液晶表示パネル 10 の V - T カーブを取得する場合に、等間隔な電圧を得ることができる。30

【0108】

(実施の形態 3)

本実施の形態 3 に係わる液晶表示装置は、液晶表示パネルの V - T カーブを取得する場合の構成の一例である。本実施の形態 3 においては、前記実施の形態 1 および 2 と異なる点を主に説明する。本実施の形態 3 は、外部からのリファレンス電圧に応じてソースアンプの出力が変化するモードを持たせ、ガンマ回路は停止し、ソースアンプが外部入力の電圧をリファレンスに動作する例である。また、外部からのリファレンス電圧は、任意のステップで調整を可能にするものである。40

【0109】

< 液晶表示パネルの V - T カーブを取得する場合の構成 >

図 11 は、本実施の形態 3 に係わる液晶表示装置 1 において、液晶表示パネル 10 の V - T カーブを取得する場合のガンマ回路 28 およびソースアンプ 24 の構成の一例を示す説明図である。図 11 では、正極側のガンマ回路 28P およびソースアンプ 24P を示しているが、負極側のガンマ回路 28N およびソースアンプ 24N においても同様であるので、負極側の構成要素の符号は括弧内に記載している。50

【0110】

本実施の形態3における正極側のガンマ回路28Pおよびソースアンプ24Pには、液晶表示パネル10のV-Tカーブを取得する場合の構成として、液晶表示パネル10に映像データを供給するソースアンプ24Pからの出力を等間隔な電圧とする電圧調整回路を備えている。電圧調整回路としては、リファレンス電圧入力端子501Pと、VTモードイネーブル信号502Pとを備えている。この電圧調整回路の構成は、前に図7に示した通常使用時におけるガンマ回路28Pおよびソースアンプ24Pの構成に追加された部分である。

【0111】

リファレンス電圧入力端子501Pは、等間隔な電圧に対応したリファレンス電圧が入力される入力端子である。このリファレンス電圧入力端子501Pは、V-Tカーブ取得時に用いる端子であり、V-Tカーブ取得時には液晶ドライバIC20の外部から任意のステップで調整が可能なリファレンス電圧REFPが供給される。このリファレンス電圧入力端子501Pからのリファレンス電圧REFPは、複数のセレクタ131P-1~131P-M/2に入力される。

10

【0112】

VTモードイネーブル信号502Pは、リファレンス電圧入力端子501Pに入力されたリファレンス電圧REFPに対応した等間隔な電圧を出力させる制御信号である。このVTモードイネーブル信号502Pは、ソースアンプ24Pの複数のセレクタ131P-1~131P-M/2に入力され、V-Tカーブ取得時には活性化される。このVTモードイネーブル信号502Pが活性化された場合には、リファレンス電圧入力端子501Pから供給されたリファレンス電圧REFPが、ソースアンプ24Pの複数のセレクタ131P-1~131P-M/2で選択されて出力される構成となっている。

20

【0113】

このような構成により、液晶表示パネル10のV-Tカーブを取得する場合は、以下のように動作する。液晶表示パネル10のV-Tカーブを取得する場合には、VTモードイネーブル信号502Pを活性化する。

【0114】

まず、リファレンス電圧入力端子501Pから、例えば、0階調から255階調のリファレンス電圧REFPをソースアンプ24Pの複数のセレクタ131P-1~131P-M/2に入力する。そして、ソースアンプ24Pの複数のセレクタ131P-1~131P-M/2には、それぞれリファレンス電圧REFPと、活性化されたVTモードイネーブル信号502Pとが入力される。

30

【0115】

これにより、複数のセレクタ131P-1~131P-M/2では、それぞれ、活性化されたVTモードイネーブル信号502Pに基づいて、0階調から255階調のリファレンス電圧REFPを選択して複数のアンプ132P-1~132P-M/2に出力する。これを受けて、複数のアンプ132P-1~132P-M/2は、それぞれ、複数のセレクタ131P-1~131P-M/2から出力された0階調から255階調の等間隔な電圧を出力する。このようにして、液晶表示パネル10のV-Tカーブを取得する場合には、ソースアンプ24Pから、0階調から255階調の等間隔な電圧を出力させることができる。

40

【0116】

同様に、負極側のガンマ回路28Nおよびソースアンプ24Nにおいても、電圧調整回路としては、リファレンス電圧入力端子501Nと、VTモードイネーブル信号502Nとを備えている。これにより、液晶表示パネル10のV-Tカーブを取得する場合には、ソースアンプ24Nから、0階調から255階調の等間隔な電圧を出力させることができる。

【0117】

<実施の形態3の効果>

50

以上説明した本実施の形態3に係わる液晶表示装置1によれば、前記実施の形態1および2と同様に、液晶表示パネル10のV-Tカーブを取得する場合に、等間隔な電圧を得ることができる。これにより、等間隔な電圧のデータを用いてV-Tカーブを取得し、このV-Tカーブに基づいて所望の透過率になる電圧-階調関係を求めて所望のガンマカーブを得ることができ。特に、従来技術の方法に比べて、簡単に精度のよい実測のV-Tカーブを得ることができ、時間と手間が省けるようになる。

【0118】

より詳細には、ソースアンプ24P, 24Nからの出力を等間隔な電圧とする電圧調整回路として、リファレンス電圧入力端子501P, 501Nと、VTモードイネーブル信号502P, 502Nとを備えることで、ソースアンプ24P, 24Nからの出力として等間隔な電圧を得ることができる。
10

【0119】

この場合に、ソースアンプ24P, 24Nにおいて、セレクタ131P-1~131P-M/2, 131N-1~131N-M/2は、VTモードイネーブル信号502P, 502Nに基づいて、リファレンス電圧入力端子501P, 501Nに入力されたリファレンス電圧に対応した等間隔な電圧を選択して出力する。この結果、液晶表示パネル10のV-Tカーブを取得する場合に、等間隔な電圧を得ることができる。

【0120】

本発明の思想の範疇において、当業者であれば、各種の変形例および修正例に想到し得るものであり、それら変形例および修正例についても本発明の範囲に属するものと了解される。例えば、前述の各実施の形態に対して、当業者が適宜、構成要素の追加、削除もしくは設計変更を行ったもの、または、工程の追加、省略もしくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。
20

【0121】

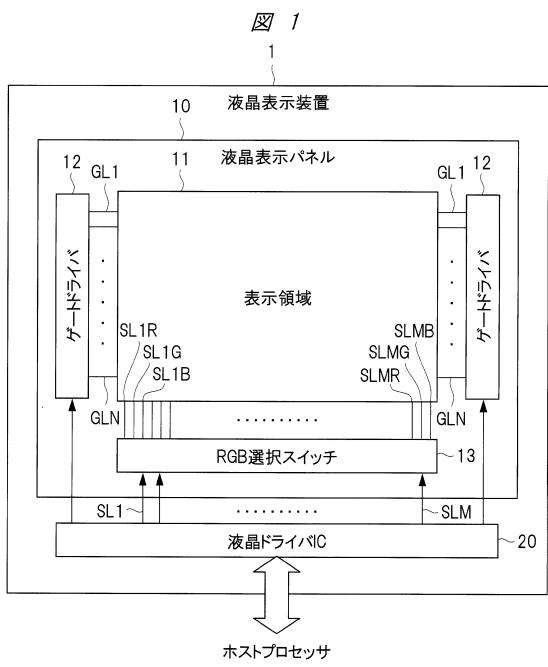
また、前述の各実施の形態において述べた様によりもたらされる他の作用効果について本明細書の記載から明らかなもの、または当業者において適宜想到し得るものについては、当然に本発明によりもたらされるものと解される。

【符号の説明】

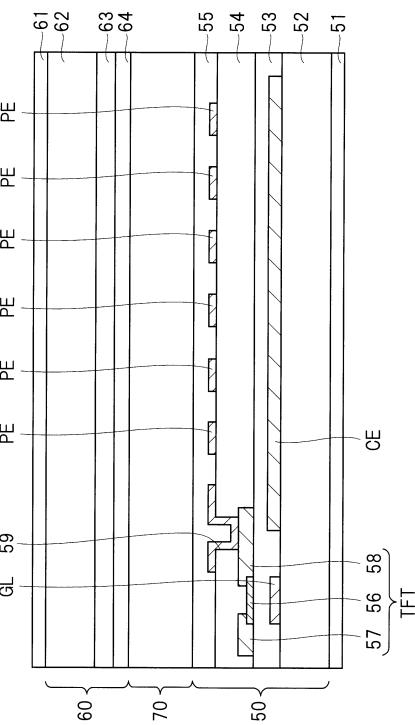
【0122】

- | | |
|---------------------------------------|----|
| 1 液晶表示装置 | 30 |
| 10 液晶表示パネル | |
| 11 表示領域 | |
| 12 ゲートドライバ | |
| 13 RGB選択スイッチ | |
| 20 液晶ドライバI C | |
| 24, 24P, 24N ソースアンプ | |
| 28, 28P, 28N ガンマ回路 | |
| 301P, 301N 電圧ステップレジスタ | |
| 302P, 302N VTモードイネーブル信号 | |
| 401P, 401N VTモード選択端子 | 40 |
| 402P, 402N 線形階調電圧カーブプリセットテーブル | |
| 403P, 403N セレクタ | |
| 404P, 404N 階調データ | |
| 405P-1~405P-M/2, 405N-1~405N-M/2 セレクタ | |
| 501P, 501N リファレンス電圧入力端子 | |
| 502P, 502N VTモードイネーブル信号 | |

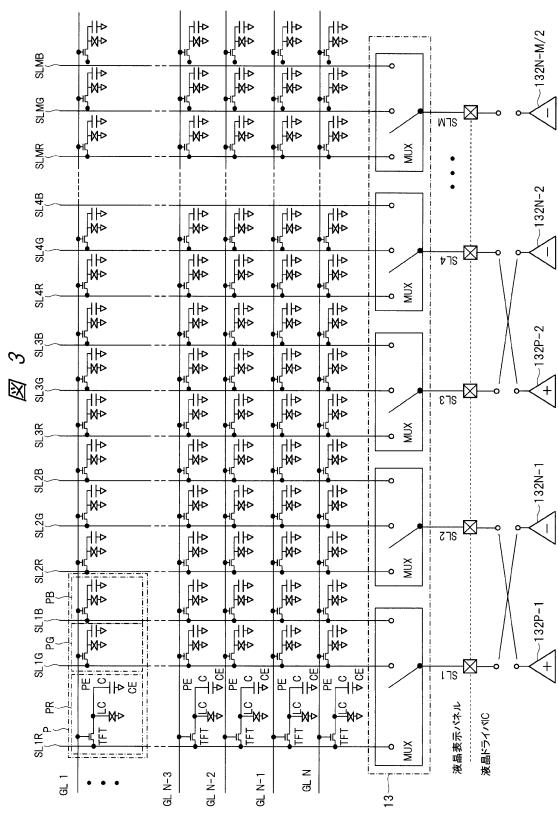
【図1】



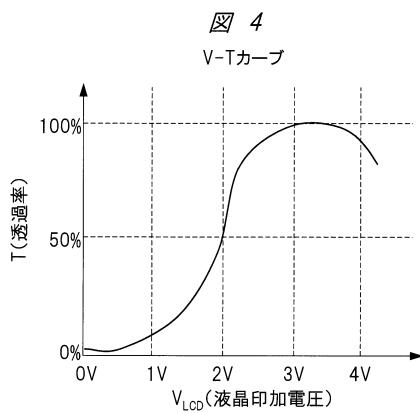
【図2】



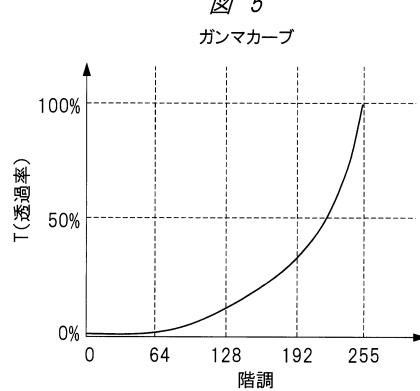
【図3】



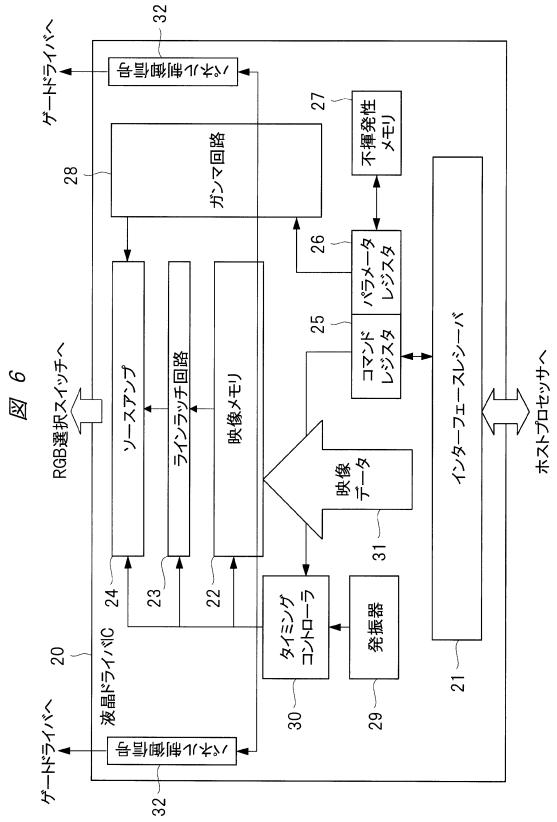
【図4】



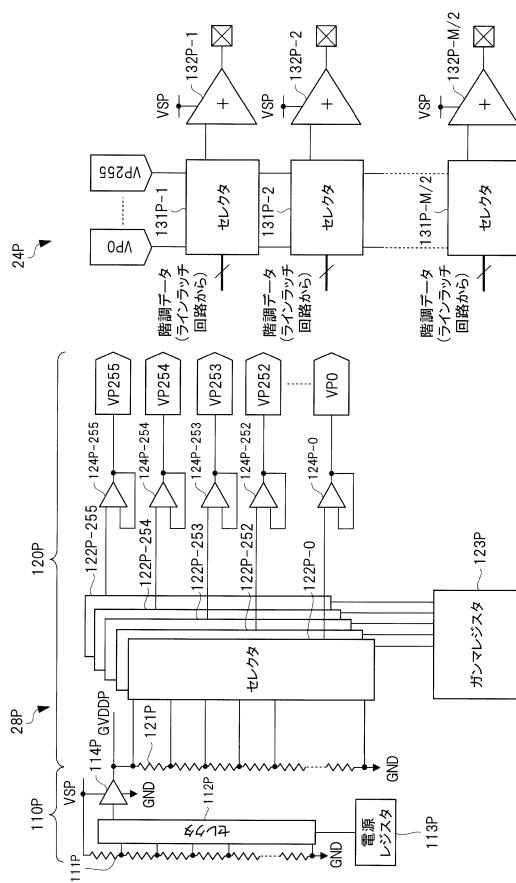
【図5】



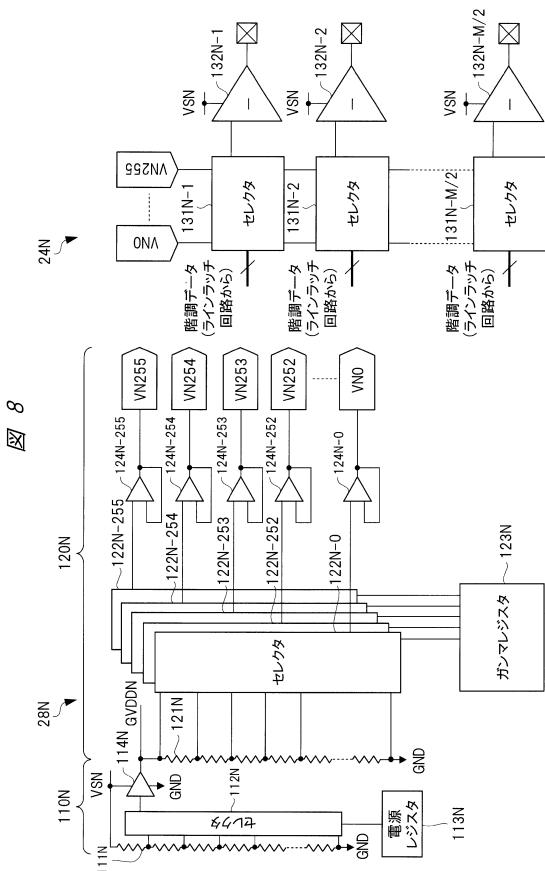
【図6】



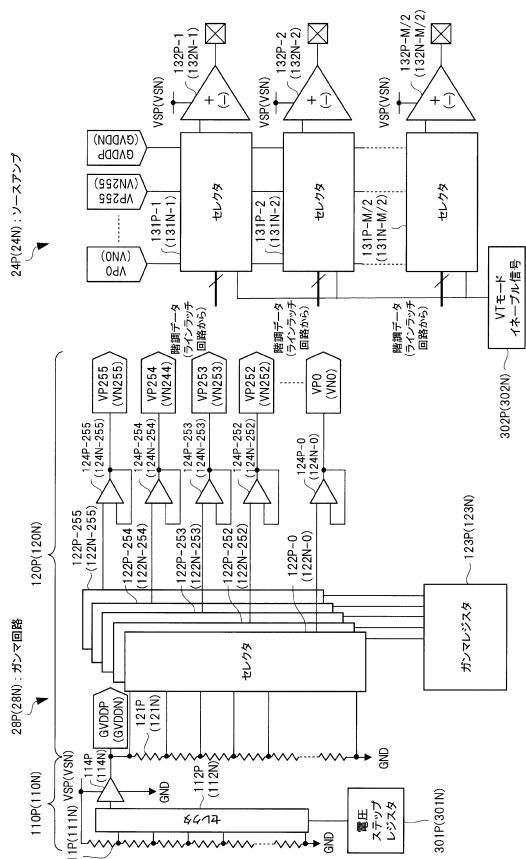
【図7】



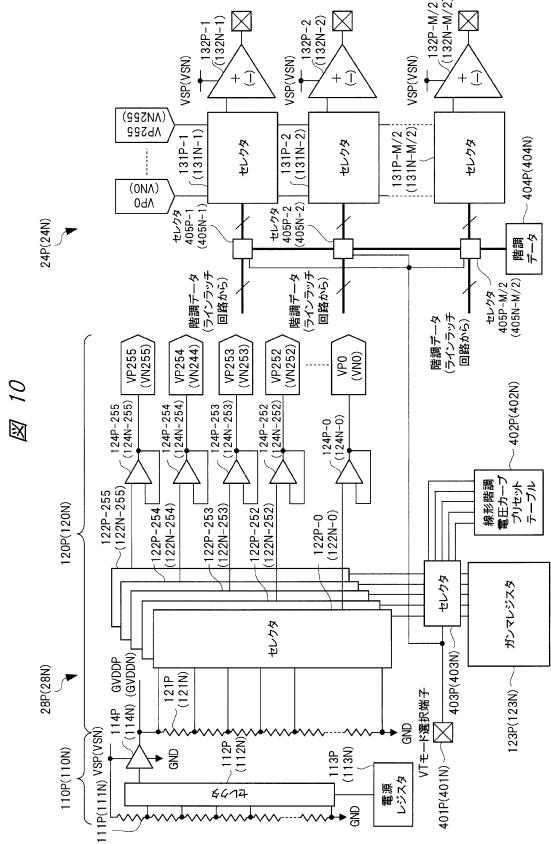
【図8】



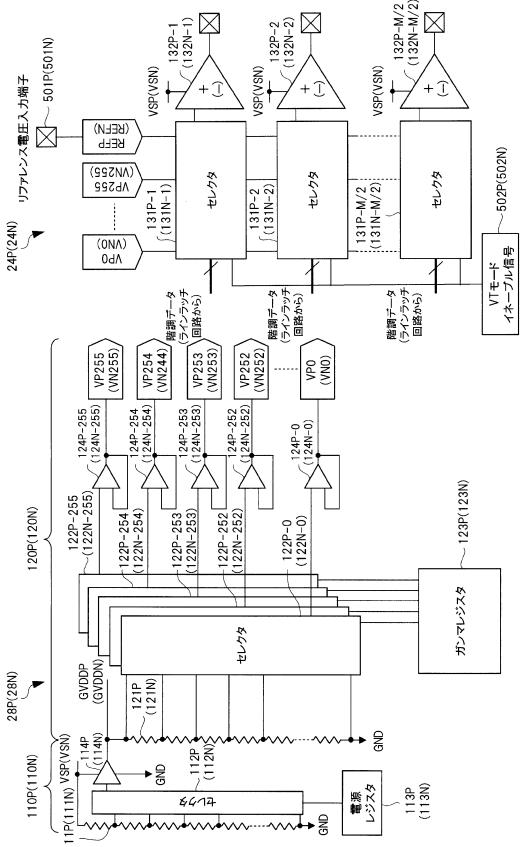
【図9】



【図10】



【図11】



フロントページの続き

(51)Int.Cl.

F I		
G 0 9 G	3/20	6 3 1 U
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 2 3 W
G 0 9 G	3/20	6 2 3 X
G 0 9 G	3/20	6 7 0 K
G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 3 1 K
G 0 2 F	1/133	5 5 0

(56)参考文献 特開平05-064037(JP,A)

特開2008-152076(JP,A)

特開2008-122745(JP,A)

特開2002-41004(JP,A)

特開2002-258816(JP,A)

米国特許出願公開第2006/0139272(US,A1)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 3 6

G 0 2 F 1 / 1 3 3

G 0 9 G 3 / 2 0