



# (12) 发明专利

(10) 授权公告号 CN 112913158 B

(45) 授权公告日 2022. 10. 04

(21) 申请号 201880098703.9  
 (22) 申请日 2018.10.31  
 (65) 同一申请的已公布的文献号  
 申请公布号 CN 112913158 A  
 (43) 申请公布日 2021.06.04  
 (85) PCT国际申请进入国家阶段日  
 2021.04.20  
 (86) PCT国际申请的申请数据  
 PCT/CN2018/112927 2018.10.31  
 (87) PCT国际申请的公布数据  
 W02020/087328 ZH 2020.05.07  
 (73) 专利权人 华为技术有限公司  
 地址 518129 广东省深圳市龙岗区坂田华为总部办公楼  
 (72) 发明人 程远兵 王衡 戴竞 董英华  
 (74) 专利代理机构 广州三环专利商标代理有限公司 44202  
 专利代理师 熊永强 李稷芳

(51) Int. Cl.  
 H04B 10/25 (2006.01)  
 H04J 14/02 (2006.01)  
 G02B 6/42 (2006.01)  
 (56) 对比文件  
 CN 102882601 A, 2013.01.16  
 US 5239410 A, 1993.08.24  
 WO 03102659 A2, 2003.12.11  
 US 6410941 B1, 2002.06.25  
 US 8611756 B1, 2013.12.17  
 EP 0386797 A2, 1990.09.12  
 JP S61114588 A, 1986.06.02  
 US 2004119079 A1, 2004.06.24  
 JP H03161967 A, 1991.07.11  
 CN 108089262 A, 2018.05.29  
 US 2003015707 A1, 2003.01.23

审查员 张娟娟

权利要求书2页 说明书9页 附图3页

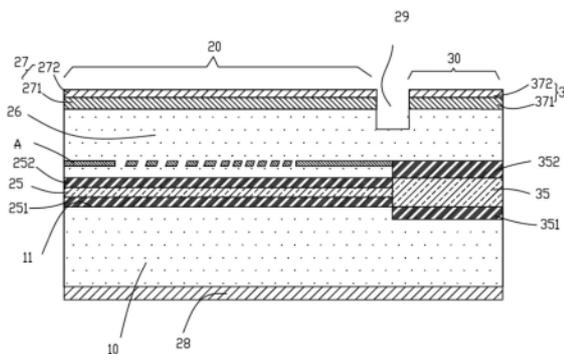
## (54) 发明名称

光电探测器芯片、光接收及收发组件、光模块及通讯设备

## (57) 摘要

本发明实施例提供一种光电探测器芯片,其包括衬底、半导体光放大部分以及光电探测部分,所述衬底包括表面;所述光电探测部分与所述半导体光放大部分设于所述衬底的表面上,所述光电探测部分位于所述半导体光放大部分的出光方向上并与所述半导体光放大部分;所述半导体光放大部分对输入的光信号进行放大及滤波,输出放大及滤波后的光信号至所述光电探测部分;所述光电探测部分用于将所述放大及滤波后的光信号转变为电信号;所述半导体光放大部分包含光栅,所述光栅包括级联的第一光栅和第二光栅,所述第一光栅是倾斜光栅;所述第一光栅和第二光栅用于对进入所述半导体光放大部分

的光信号进行滤波,以使特定频段的波通过且同时屏蔽其它频段的波。



1. 一种光电探测器芯片,其特征在于,包括衬底、半导体光放大部分以及光电探测部分,所述衬底包括表面;

所述半导体光放大部分包括第一耦合端,所述光电探测部分包括第二耦合端,所述光电探测部分与所述半导体光放大部分设于所述衬底的表面上,所述光电探测部分位于所述半导体光放大部分的出光方向上,第一耦合端与所述第二耦合端相对;

所述半导体光放大部分对输入的光信号进行放大及滤波,输出放大及滤波后的光信号经所述第一耦合端和所述第二耦合端耦合至所述光电探测部分;

所述光电探测部分用于将所述放大及滤波后的光信号转变为电信号;

所述半导体光放大部分包含光栅,所述光栅包括第一光栅和第二光栅,沿着出光方向,所述第一光栅与所述第二光栅依次级联,所述第一光栅是倾斜光栅;

所述第一光栅和第二光栅用于对进入所述半导体光放大部分的光信号进行滤波,以使特定频段的波通过且同时屏蔽其它频段的波。

2. 如权利要求1所述的光电探测器芯片,其特征在于,所述第一光栅的周期与所述第二光栅的周期不等。

3. 如权利要求1或2所述的光电探测器芯片,其特征在于,所述第一光栅在垂直于所述衬底的表面方向上相对所述出光方向倾斜设置。

4. 如权利要求1或2所述的光电探测器芯片,其特征在于,所述第一光栅在平行于所述衬底的表面的平面上相较于所述出光方向半导体光放大部分倾斜设置。

5. 如权利要求1或2所述的光电探测器芯片,其特征在于,所述第一光栅的倾斜角度为2-10度。

6. 如权利要求1或2所述的光电探测器芯片,其特征在于,所述第一光栅与所述第二光栅之间的间距的尺寸为所述第一光栅长度的整数倍,并且为所述第二光栅长度的整数倍。

7. 如权利要求1或2所述的光电探测器芯片,其特征在于,所述第二光栅为倾斜光栅或非倾斜光栅。

8. 如权利要求7所述的光电探测器芯片,其特征在于,所述第二光栅在垂直于或平行于所述衬底的表面方向上相对所述出光方向倾斜设置,且倾斜角度为2-10度。

9. 如权利要求1所述的光电探测器芯片,其特征在于,垂直于所述衬底的表面的方向,所述第一光栅和第二光栅位于所述半导体光放大部分的有源层的上方或下方;所述第一光栅和第二光栅与所述半导体光放大部分的有源层之间的垂直距离小于1000纳米。

10. 如权利要求1所述的光电探测器芯片,其特征在于,所述第一光栅和第二光栅的厚度为10到500纳米,由InGaAsP、Si、GeSi或InGaN中的一种材料制成。

11. 如权利要求1所述的光电探测器芯片,其特征在于,所述半导体光放大部分与所述光电探测部分直接连接,以使经由所述半导体光放大部分放大的光信号直接耦合进入所述光电探测部分。

12. 如权利要求11所述的光电探测器芯片,其特征在于,所述半导体光放大部分的波导宽度向所述光电探测部分方向逐渐变小,光电探测部分的波导宽度向所述半导体光放大部分方向逐渐增加。

13. 如权利要求1所述的光电探测器芯片,其特征在于,所述光电探测器芯片包括无源波导层,经由所述半导体光放大部分放大的光信号通过所述无源波导耦合进入所述光电探

测部分的波导。

14. 如权利要求13所述的光电探测器芯片,其特征在于,沿光传输方向,所述无源波导层的波导的宽度逐渐增大。

15. 如权利要求14所述的光电探测器芯片,其特征在于,所述无源波导的带隙波长小于所述半导体光放大部分有源层的带隙波长,且差值至少为150nm。

16. 如权利要求1所述的光电探测器芯片,其特征在于,所述光电探测器芯片包括稀释波导层,垂直于所述衬底的表面方向,所述稀释波导层位于所述半导体光放大部分的有源层和光电探测部分的有源层的下方并位于所述表面之上,所述稀释波导层用于将经由所述半导体光放大部分放大的光信号通过所述稀释波导层耦合进入所述光电探测部分。

17. 如权利要求1所述的光电探测器芯片,其特征在于,所述光电探测器芯片包括第一电极层、第二电极层和第三电极层以及电隔离槽,垂直于所述衬底的表面方向,所述第一电极层位于所述半导体光放大部分的顶部,所述第二电极层位于所述光电探测部分的顶部,所述第三电极层位于所述衬底背向所述半导体光放大部分的外表面;所述电隔离槽位于第一电极和第二电极层之间以隔离所述第一电极和第二电极。

18. 如权利要求17所述的光电探测器芯片,其特征在于,沿光传输方向,所述半导体光放大部分的长度为50-800微米,所述电隔离槽的长度为20微米,所述光电探测部分的长度为5-100微米。

19. 如权利要求1所述的光电探测器芯片,其特征在于,所述半导体光放大部分包括依次层叠设置的第一限制层、有源层及第二限制层,所述光电探测部分包括依次层叠设置的第三限制层、光电探测部分有源层及第四限制层,所述半导体光放大部分的有源层与所述光电探测部分的有源层对准耦合。

20. 一种光接收组件,其特征在于,包括接收基座和如权利要求1-19任一项所述的光电探测器芯片,所述光电探测器芯片封装设于所述接收基座上。

21. 一种光收发组件,其特征在于,基座、光发射器和权利要求20所述光接收组件,所述光发射器和所述光接收组件封装设于所述基座上。

22. 一种光模块,其特征在于,包括电路板及设于电路板上的如权利要求21所述的光收发组件。

23. 一种通讯设备,其特征在于,包括主板及插接于所述主板上的如权利要求22所述的光模块。

24. 如权利要求23所述的通讯设备,其特征在于,所述通讯设备为光线路终端OLT或光网络单元ONU。

## 光电探测器芯片、光接收及收发组件、光模块及通讯设备

### 技术领域

[0001] 本发明涉及光通信技术领域,尤其涉及一种光电探测器芯片、光接收组件、光收发组件、光模块及通讯设备。

### 背景技术

[0002] 日益增长的数据需求对传输网络的容量、带宽提出了更高的要求,高速通信设备互联成为了构建高速大容量传输网络的基础。高速光接收组器件是数据传输网络重要组成部分,主要用来实现光模块的光接收及光电转换。其中,光电探测器芯片是光接收机器件的重要元件。现有技术中,主要通过提升单通道调制速率来实现高速大容量传输网络,但光接收机器件受限于大调制带宽引入的大过剩噪声,难以满足高灵敏度的需求。

### 发明内容

[0003] 本申请实施例提供一种光电探测器芯片,可以在获取较大增益效果的同时减小放大器引入的ASE噪音,继而提升光接收组件的灵敏度。

[0004] 本申请实施例还提供一种光接收组件、光收发组件、光模块及通讯设备。

[0005] 第一方面,提供一种单片集成光接收芯片,包括衬底、半导体光放大部分包括衬底或者放大部分以及光电探测部分,所述衬底包括表面;所述光电探测部分和所述半导体光放大部分为水平集成在所述衬底的表面上;所述光电探测部分位于所述半导体光放大部分的出光方向上;

[0006] 所述半导体光放大部分对输入的光信号进行放大及滤波,输出放大及滤波后的光信号至所述光电探测部分;

[0007] 所述光电探测部分用于将所述放大及滤波后的光信号转变为电信号;

[0008] 所述半导体光放大部分包含光栅,所述光栅包括第一光栅和第二光栅,沿着出光方向,所述第一光栅与所述第二光栅依次级联,且所述第一光栅为倾斜光栅;

[0009] 所述第一光栅和第二光栅用于对进入所述半导体光放大部分的光信号进行滤波,以使特定波长的光通过且同时过滤掉其它波长的光。

[0010] 本申请所述的光电探测器芯片中,通过将半导体光放大部分和光电探测部分的单片集成来实现了高预放增益;而且在半导体光放大部分内设置两个级联的第一光栅和第二光栅构成带通滤波器的功能,来对经过半导体光放大部分的光信号进行滤波,保证高增益的同时减小半导体光放大部分的高增益带来的放大自发辐射即ASE的噪声,提升了光电探测器芯片的灵敏度。

[0011] 其中,所述第一光栅的周期与所述第二光栅的周期不等。通过控制第一光栅和第二光栅的光栅周期来调整光栅滤波的带通波长宽度。同时,可通过增加光栅耦合强度来增加带通滤波器禁带宽度和提高滤波器的对比度。

[0012] 一种实施例中,所述第一光栅在垂直于所述衬底表面方向上相对所述出光方向倾斜设置。本实施例中以所述第一光栅为例,所述第一光栅的遮光线为条状且横截面为矩形,

包括两个相对的侧面和连接两个侧面的相互平行的表面,所述两个侧面相互平行并且相对所述出光方向倾斜,本实施例中,所述出光方向可以看做是所述半导体光放大部分波导方向。增加发射面积,以实现所述的特定频段的波通过且同时屏蔽其它频段的波。可以理解为,所述第一光栅沿波导方向横截面为周期性排列的平行四边形,一个光栅周期包括一个高折射率材料组成的平行四边形和连接的一个低折射率材料组成的平行四边形,并且这两个平行四边形侧边平行,所述两个侧边相互平行并且相对所述半导体光放大部分波导方向倾斜

[0013] 另一种实施例中,所述第一光栅的在平行于所述衬底的表面的平面上相较于所述出光方向倾斜设置。

[0014] 一种实施方式中,所述第二光栅为倾斜光栅或非倾斜光栅。所述第二光栅在垂直于或平行于所述衬底的表面方向上相对所述出光方向倾斜设置,且倾斜角度为2-10度。

[0015] 可以理解为,所述第一光栅的在所述半导体光放大部分的有源层平行的平面上和在垂直于所述衬底的表面方向均相较于所述半导体光放大部分的波导方向倾斜设置。所述第二光栅在所述半导体光放大部分的有源层平行的平面上和在垂直于所述衬底的表面方向均相较于所述半导体光放大部分的波导方向倾斜设置。

[0016] 其中,所述第一光栅的倾斜角度为2-10度。所述光栅的反射光不能耦合进半导体光放大部分探测器波导,以实现所述的特定波长的光通过且同时过滤掉其它波长的光。

[0017] 进一步的,所述第一光栅与所述第二光栅之间的间距为所述第一光栅长度的整数倍,并且为所述第二光栅长度的整数倍。沿着光波导方向,所述第一光栅与所述第二光栅依次级联。

[0018] 其中,垂直于所述衬底表面的方向上,所述第一光栅和第二光栅位于所述半导体光放大部分的有源层的上方或下方;所述第一光栅和第二光栅与所述半导体光放大部分的有源层之间的垂直距离小于1000纳米。

[0019] 其中,所述第一光栅和第二光栅的厚度为10到500纳米,由InGaAsP、Si、GeSi或InGaN中的一种材料制成。

[0020] 其中,所述半导体光放大部分与所述光电探测部分直接连接,(可以理解为所述半导体光放大部分包括第一耦合端,所述光检测器包括第二耦合端,所述第一耦合端与所述第二耦合端直接连接)以使经由所述半导体光放大部分放大的光信号直接耦合进入所述光电探测部分,以保证经由所述半导体光放大部分放大的光信号直接耦合进入所述光电探测部分耦合效率。

[0021] 其中,所述半导体光放大部分的波导宽度由入光侧的耦合端至光电探测部分方向逐渐变小,光电探测部分的波导宽度向所述半导体光放大部分入光侧的耦合方向逐渐增加,以保证半导体光放大部分光电探测部分光耦合效率。

[0022] 其中,所述光电探测器芯片包括无源波导,经由所述半导体光放大部分放大的光信号通过所述无源波导耦合进入所述光电探测部分的波导;沿光传输方向,所述无源波导层的波导的宽度逐渐增大,使得进入无源波导的光功率逐渐增加。具体的,所述无源波导层设于所述半导体光放大部分与光电探测部分之间,所述无源光波导的第一和第二耦合面所述半导体光放大部分和所述光电探测部分连接对准,所述第一耦合面内的波导尺寸与所述半导体光放大部分的波导截面尺寸相匹配以减小模式失配所述第二耦合面内的波导尺寸

与所述光电探测部分的波导尺寸相匹配以减小模式失配,以提高所述半导体光放大部分与所述光电探测部分的耦合效率。

[0023] 其中,所述无源波导的带隙波长小于所述半导体光放大部分的有源层带隙波长,且差值至少为150nm;保证光传输损耗足够小。

[0024] 其中,所述光电探测器芯片包括稀释波导层,垂直于所述衬底的表面方向,所述稀释波导层位于所述半导体光放大部分的有源层和光电探测部分的有源层的下方并位于所述表面半导体衬底之上,所述稀释波导层主要的作用是扩大半导体光放大部分的基横模光斑,减小单模光纤和半导体光放大部分的模式失配,从而增加光耦合效率。同时,所述稀释波导也可用于将经由所述半导体光放大部分放大的光信号通过所述稀释波导层耦合进入所述光电探测部分。其中,所述稀释波导层由两个或以上折射率大小交替的材料组成。具体的,当所述光电探测器芯片包括无源波导层或稀释波导层时,所述无源波导层或稀释波导层形成于所述衬底上,半导体光放大部分和探测器有源层之下。进一步的,沿光传输方向,所述半导体光放大部分的波导宽度逐渐变小,所述光电探测部分的波导宽度逐渐增加。以实现所述半导体光放大部分与所述光电探测部分的耦合匹配度。

[0025] 其中,所述光电探测器芯片包括第一电极层、第二电极层和第三电极层以及隔离槽,垂直于所述衬底的表面方向,所述第一电极层位于所述半导体光放大部分的顶部,所述第二电极层位于所述光电探测部分的顶部,所述第三电极层位于所述衬底背向所述半导体光放大部分的外表面;所述隔离槽位于第一电极层和第二电极层之间以隔离所述第一电极和第二电极层。所述隔离槽用于将所述第一电极和第二电极绝缘,以减小光电探测器芯片的电串扰。

[0026] 其中,沿光传输方向,所述半导体光放大部分的长度为50-800微米,所述隔离槽的长度为20微米,所述光电探测部分的长度为5-100微米。

[0027] 其中,所述半导体光放大部分包括依次层叠设置的第一限制层、有源层及第二限制层,所述光电探测部分包括依次层叠设置的第三限制层、光电探测部分有源层及第四限制层,所述半导体光放大部分的有源层与所述光电探测部分的有源层耦合。

[0028] 第二方面,本申请提供一种光接收组件,其包括接收基座和所述的光电探测器芯片,所述光电探测器芯片封装设于所述接收基座上。

[0029] 第三方面,本申请提供一种光收发组件,包括基座、光发射器和所述光接收组件,所述光发射器和所述光接收组件封装装设于所述基座上。

[0030] 第四方面,本申请提供一种光模块,其包括电路板及设于电路板上的所述的光收发组件。

[0031] 第五方面,本申请提供一种通讯设备,其包括主板及插接于所述主板上的所述的光模块,所述通讯设备为光线路终端OLT或光网络单元ONU。

[0032] 本申请所述的光电探测器芯片中在半导体光放大部分内设置两个级联的第一光栅和第二光栅构成带通滤波器的功能,来对经过半导体光放大部分的光信号进行滤波,保证高增益的同时减小半导体光放大部分的高增益带来的放大自发辐射即ASE的噪声,提升了光电探测器芯片的灵敏度。

## 附图说明

[0033] 图1是本申请实施例提供的光电探测器芯片的结构示意图,其中展现了半导体光放大部分截面图,该截面是垂直于波导方向的截面;

[0034] 图2是图1所示光电探测器芯片的展现了光电探测部分的部分截面图,该截面是垂直于波导方向的截面;

[0035] 图3是图1所示光电探测器芯片的光栅的第一实施例沿着波导方向的截面示意图;

[0036] 图4是图1所示的光电探测器芯片包括图3所示的光栅的另一角度沿着波导方向的截面示意图;

[0037] 图5和图6是图1所示光电探测器芯片的光栅的第二实施例的两个不同角度沿着波导方向的截面示意图;

[0038] 图7是本申请的光电探测器芯片的第二实施例的截面示意图,与图1的第一实施例不同的是半导体光放大部分与光电探测部分的耦合方式;

[0039] 图8是本申请的光电探测器芯片的第三实施例的截面示意图,与图1的第一实施例不同的是半导体光放大部分与光电探测部分的耦合方式。

## 具体实施方式

[0040] 下面将结合本发明实施方式中的附图,对本发明实施方式中的技术方案进行清楚、完整地描述。

[0041] 请参阅图1和图2,本申请实施例提供一种光电探测器芯片,用于光接收组件内进行光的光电信号转换。所述光电探测器芯片包括衬底10、半导体光放大部分20以及光电探测部分30;所述衬底10包括表面11,所述光电探测部分30与所述半导体光放大部分20设于所述衬底的表面上,所述光电探测部分30位于所述半导体光放大部分20的出光方向上,所述光电探测部分30与所述半导体光放大部分20的集成实现小型化的单片集成性能。

[0042] 所述半导体光放大部分20对输入的光信号进行放大及滤波,输出放大及滤波后的光信号至所述光电探测部分;所述光电探测部分30用于将所述放大及滤波后的光信号转变为电信号。

[0043] 请一并参阅图3与图4,所述半导体光放大部分20包含光栅A,所述光栅包括第一光栅21和第二光栅22。沿着所述半导体光放大部分20的出光方向(光从所述半导体光放大部分20的入光侧的耦合面进入所述半导体光放大部分20内经与耦合面相对的另一端面射出并进入所述光电探测部分30内),所述第一光栅21与第二光栅22依次级联,所述第一光栅21是倾斜的光栅;所述第一光栅21和第二光栅22用于对进入所述半导体光放大部分20的光信号进行滤波,以使特定波长的光通过且同时过滤掉其它波长的光。

[0044] 本申请所述的光电探测器芯片中,通过将半导体光放大部分20和光电探测部分30水平集成而非层叠垂直集成来实现了高预放增益;而且在半导体光放大部分20内设置两个级联的第一光栅21和第二光栅22构成带通滤波器的功能,满足宽入射波长带宽需求,来对经过半导体光放大部分20的光信号进行滤波,保证高增益和宽入射波长带宽的同时减小半导体光放大部分20的高增益带来的放大自发辐射即ASE的噪声,提升了光电探测器芯片的灵敏度。

[0045] 请参阅图3,进一步的,所述第一光栅21的周期与所述第二光栅22的周期不等。通

过控制第一光栅21和第二光栅22的光栅周期来调整光栅滤波的带通波长宽度,满足宽入射波长带宽通过的需求。也可通过增加光栅耦合因子来增加带通滤波器禁带宽度和提高滤波的对比度。

[0046] 具体的,请参阅图4,本实施例中,所述衬底10由磷化铟材料形成。所述半导体光放大部分20包括依次层叠生长的第一限制层251、有源层25、第二限制层252。所述光电探测部分30包括依次层叠生长的第三限制层351、有源层35、第四限制层352。所述半导体光放大部分20的有源层25与所述光电探测部分的有源层35在光的传输方向上依次排列并耦合,即水平集成。半导体光放大部分20以及光电探测部分30通过生长的方式形成于所述衬底10上,也就是说,一种方式中所述半导体光放大部分与所述光电探测部分直接连接,以使经由所述半导体光放大部分放大的光信号直接耦合进入所述光电探测部分。所述光电探测器芯片还包括波导盖层26,所述波导盖层26覆盖所述第二限制层252和第四限制层352上,所述第一限制层251和所述第三限制层351形成于衬底10的表面11上。本实施例中,所述波导盖层26用于与芯片的电极层形成光传输的波导,由InP材料制成,厚度为1.5微米至2微米,掺杂浓度大于 $1E18\text{cm}^{-3}$ 。

[0047] 所述光栅A与所述半导体光放大部分20的第二限制层252之间设有空间隔离层261,具体的是位于有源层25的第二限制层252上远离有源层25的一侧并与第二限制层252通过空间隔离层261间隔设置。所述光栅A为均匀光栅,进一步的,所述第一光栅21和第二光栅22的厚度为10到500纳米,由InGaAsP、Si、GeSi或InGaN中的一种材料制成。

[0048] 所述第一光栅21包括数个狭缝211和间隔于每两个狭缝211之间的遮光线212,所述第一光栅21的数个狭缝211的宽度相同。所述第二光栅22包括数个狭缝221和间隔于每两个狭缝之间的遮光线222,所述第二光栅22的数个狭缝222的宽度相同。本实施例中,所述第一光栅21的狭缝212大于所述第二光栅22的狭缝222,即第一光栅21大于第二光栅22光栅常数。所述光栅可以使全光栅形式也可以是部分光栅形式,全光栅形式是指光栅长度内全部有遮光线和狭缝,比如形成多个第一光栅21和第二光栅22;部分光栅是光栅长度内部分有遮光线和狭缝,比如只包括第一光栅21和第二光栅22,光栅长度为L,第一光栅21和第二光栅22长度和为L1,L-L1区域无光栅狭缝和遮光线。其中狭缝211是指高折射率材料的部分,遮光线212是指低折射率材料的部分。

[0049] 本实施例中,垂直于所述衬底10的表面11方向,所述光栅A层叠于所述半导体光放大部分20的有源层25的上方或下方。具体的是,所述光栅A层叠于所述半导体光放大部分20的有源层25朝向所述衬底10的一侧或者背向所述衬底10的一侧并与所述半导体光放大部分20的有源层25之间并间隔设置;具体是通过空间隔离层261间隔。本实施例中,所述光栅的第一光栅21和第二光栅22位于所述半导体光放大部分20的有源层25的背向所述衬底10表面11的一侧并与所述第二限制层252间隔。

[0050] 其中,所述空间间隔层位于第一分别限制层251和所述衬底10之间或者位于所述半导体光放大部分20的上限制层252与波导盖层26之间,第二分别限制层252和所述光栅层A之间由空间间隔层261间隔。所述半导体光放大部分20的波导盖层26覆盖所述光栅A。

[0051] 进一步的,所述第一光栅21和第二光栅22与所述半导体光放大部分20的有源层25之间的垂直距离小于1000纳米。

[0052] 如图3与图4,本申请的第一种实施例中,所述第一光栅21和所述第二光栅22在垂

直于所述的衬底10的表面11方向上相对所述半导体光放大部分20的出光方向倾斜设置。本实施例中以所述第一光栅21和第二光栅22均倾斜为例,所述第一光栅21和第二光栅22沿波导方向横截面为平行四边形,均包括两个相对的侧面2121和连接两个侧面2121的相互平行的表面,具体的第一光栅21的所述两个侧面2121和第二光栅22的所述两个侧面2221相互平行并且相对所述半导体光放大部分20波导方向(出光方向)倾斜,即倾斜光栅;同时,第一光栅21和第二光栅22的长度方向上不倾斜。当所述第一光栅21和所述第二光栅22均倾斜设置时,所述第一光栅21的和所述第二光栅22的倾斜角度可以相同,也可以不同。其他实施方式中,所述第一光栅21为倾斜的光栅,所述第二光栅22不倾斜。

[0053] 请参阅图5和图6,本申请的光栅的第二种实施例中,所述第一光栅21和所述第二光栅22在与衬底10的表面平行的平面上相较于所述半导体光放大部分20的出光方向倾斜设置。具体的所述第一光栅21的高折射率层212和第二光栅22的遮光线222为条状,遮光线长度延伸方向相较于波导方向倾斜且所述第一光栅21的两个侧面2121与第二光栅22的两个侧面2212在所述有源层所在平面垂直。当然,所述第二光栅可以不倾斜。

[0054] 进一步的,所述第一光栅21和所述第二光栅22倾斜时,其倾斜角度为2-10度,保证经过所述光栅的反射光不能耦合进半导体光放大部分20波导,以实现所述的特定波长的波通过且同时过滤掉其它波长的光。

[0055] 进一步的,所述第一光栅21与所述第二光栅22之间的间距的尺寸满足所述第一光栅21长度的整数倍,以及满足所述第二光栅22长度的整数倍,以减小相位的影响,实现平坦的反射谱。

[0056] 本实施例中,为减小放大器放大引入的ASE噪声的影响,采用级联倾斜的光栅作为滤波器结构形成了带通滤波器的性能,由于采用倾斜的光栅,故光栅的反射在腔内无法满足谐振条件,无法实现增益钳制放大器的功能。可通过控制第一光栅21和第二光栅22的周期来实现带通滤波器的滤波宽度,也可通过增加光栅耦合因子来增加带通滤波器禁带宽度和提高滤波器的对比度。

[0057] 如图4所示,进一步的,所述光电探测器芯片包括第一电极层27、第二电极层37和第三电极层28以及电隔离槽29,垂直于所述衬底10的表面11方向,所述第一电极层27位于所述半导体光放大部分20的顶部,所述第二电极层37位于所述光电探测部分30的顶部。具体的,所述第一电极层27位于所述半导体光放大部分20的波导上远离衬底10的一侧,所述第二电极层37位于所述光电探测部分30的波导上远离衬底10的一侧,实际上所述第一电极层27和第二电极层37为同一步骤形成。所述第三电极层28位于所述衬底10的外表面12上;所述电隔离槽29位于第一电极层27和第二电极层37之间以隔离所述第一电极层27和第二电极层37。具体的,所述电隔离槽29的表面无金属电极,向衬底10方向凹设一定深度形成,所述第一子电极为所述半导体光放大部分20电极,所述第二电极层37为所述光探测电极。具体的,所述第一电极层27、第二电极层37和第三电极层28可以通过电子束蒸发或热蒸发并光刻方式形成。

[0058] 进一步的,本实施例中,沿光传输方向,所述半导体光放大部分20的长度为50-800微米,所述电隔离槽29的长度为20微米,所述光探测器的长度为5-100微米。

[0059] 本实施例中,垂直于所述衬底10的表面11方向上,位于半导体光放大部分20的区域内,第一限制层251、有源层、第二限制层252、间隔层、半导体光放大部分20的波导依次层

叠于所述衬底10的表面11。位于光电探测部分30的区域,所述第三限制层351、有源层、第四限制层352、光电探测部分30的波导依次层叠于所述衬底10的表面11,所述波导覆盖所述半导体光放大部分20与光电探测部分30之前的位置。所述光放大器的有源层、第一限制层251和第二限制层252沿着光传输方向的长度相同并且朝向所述光电探测部分30的一端构成耦合端;所述光电探测部分30的有源层、第三限制层351和第四限制层352沿着光传输方向的长度相同并且朝向所述半导体光放大部分20的一端构成耦合端,用于与半导体光放大部分20的耦合端耦合。

[0060] 本实施例中,对于半导体光放大部分20来说,所述第一限制层251和第二限制层252用于垂直衬底10的表面方向载流子和光子限制。所述第一限制层251和第二限制层252为减小损耗,由非故意掺杂的折射率渐变 (GRIN) 的InGaAlAs等四元材料制成GRIN-SCH,且厚度均为10至400纳米。所述半导体光放大部分20的有源层25用于将电能转化为光子,由非故意掺杂的InGaAlAs等四元材料制成,并且该有源层厚度为15纳米至300纳米。进一步的,该所述半导体光放大部分20的有源层25可以是体材料、量子阱、量子线或量子点。其他实施例中,所述半导体光放大部分20的有源层25为量子阱或量子点,对于量子阱形式的有源层,可以通过设计量子阱的应变使得所述半导体光放大部分20变为TE偏振、TM偏振或偏振不敏感的光放大器。

[0061] 所述第一电极层27包括金属电极层271和接触层272。接触层272为了便于和金属形成欧姆接触,通常有重掺杂的In<sub>0.53</sub>Ga<sub>0.47</sub>As,掺杂浓度大于 $1E19cm^{-3}$ ,厚度为50-300纳米。所述金属电极层271层叠于所述波导盖层26上,所述接触层272叠于金属电极层271上,金属电极层的材料为钛、铂、金合金,其总厚度为500纳米至2微米。

[0062] 本实施例中,对于光电探测部分30来说,所述第三限制层351和第四限制层352用于垂直方向光子限制,为减小损耗,由非故意掺杂的折射率渐变 (GRIN) 的InGaAlAs等四元材料制成GRIN-SCH,厚度为20至500纳米。所述光电探测部分30的有源层用于吸收经所述半导体光放大部分传递的信号,可以是体材料、量子阱、量子线或量子点。本实施例中,所述光电探测部分30的有源层为体材料,其带隙决定了能工作的波长范围,通常为非故意掺杂的InGaAs,其厚度为10-300nm。所述第三电极层28的材料为金钴镍合金或金,厚度为200至500纳米。本实施例中,所述光电探测部分30的有源层35与所述半导体光放大部分20的有源层25为相同的材料形成;所述第三限制层351和第四限制层352与所述第一限制层251和第二限制层252采用相同的材料形成,在其它实施方式中,有源层35与有源层25可以为不同材料;所述第三限制层351和第四限制层352与所述第一限制层251和第二限制层252可以为不同材料。

[0063] 所述第二电极层37包括金属电极层和接触层。第二电极层37为了便于和金属形成欧姆接触,通常有重掺杂的In<sub>0.53</sub>Ga<sub>0.47</sub>As,掺杂浓度大于 $1E19cm^{-3}$ ,厚度为50-300纳米。所述金属电极层层叠于所述波导盖层26上,所述接触层层叠于所述金属电极层上,金属电极层的材料为钛、铂、金合金,其厚度为500纳米至2微米。实际上所述第一电极层27和第二电极层37为同一电极层,只是通过电隔离槽29分割,并且所述第一电极层27和第二电极层37与波导盖层26构成光电检测芯片的波导。

[0064] 所述电隔离槽29通过刻金属电极层和接触层,并刻蚀波导盖层26一定深度实现第一电极层27和第二电极层37之间的电隔离,隔离电阻大于1000欧姆。

[0065] 本实施例的一种实施方式中,所述半导体光放大部分包括第一耦合端,所述光电检测部分包括第二耦合端,所述第一耦合端与所述第二耦合端直接连接,以使经由所述半导体光放大部分20放大的光信号直接耦合进入所述光电探测部分30,以保证耦合效果。其中所述第一耦合端为半导体光放大部分20的有源层25、波导盖层26、限制层朝向相同的端部共同形成,而发生耦合的为半导体光放大部分20的有源层。具体的,光由所述半导体光放大部分端面进入半导体光放大部分20波导实现光放大后直接耦合进入所述光电探测部分30波导中。所述半导体光放大部分20和所述光电探测部分30通过对接生长的方式(butt-joint)或者选区外延(selective area growth)的方式在水平单片集成,以保证经由所述半导体光放大部分放大的光信号直接耦合进入所述光电探测部分耦合效率。

[0066] 进一步的,所述半导体光放大部分20的波导宽度由半导体光放大部分20的入光侧的耦合端面向光电探测部分30方向逐渐变小,光电探测部分30的波导宽度向所述半导体光放大部分方向逐渐增加,以保证所述半导体光放大部分20的波导与光电探测部分30的波导的光耦合效率。通常情况光电探测部分30的有源层厚度大于所述半导体光放大部分20的有源层25厚度,为了能精确的耦合且避免损耗,将发生耦合连接的波导端部的尺寸差度减小。

[0067] 参阅图7,本实施例的另一种实施方式中,所述光电探测器芯片包括无源波导层40,无源波导层40形成于所述半导体光放大部分20与所述光电探测部分30之间的衬底10上,所述半导体光放大部分20放大的光信号通过所述无源波导层40耦合进入所述光电探测部分30。具体的,所述无源波导层40设于所述半导体光放大部分20与光电探测部分30之间,所述无源波导层40的相对两端分别与所述半导体光放大部分20及所述光电探测部分30对接,无源波导层40与半导体光放大部分20耦合的无源波导层40波导尺寸与所述半导体光放大部分的波导尺寸相匹配,与光电探测部分30耦合的波导截面尺寸与所述光电探测部分30的波导截面尺寸相匹配,以分别减小半导体光放大部分和无源波导、无源波导和光电探测部分间的模式失配,从而实现所述半导体光放大部分20与所述光电探测部分30的高耦合效率。

[0068] 进一步的,所述无源波导层40的带隙波长小于所述半导体光放大部分的有源层的带隙波长,且差值至少为150nm;保证经由无源波导产生的传输损耗足够小。

[0069] 请参阅图8,本实施例的另一种实施方式中,所述光电探测器芯片包括稀释波导层50,垂直于衬底10的表面11方向,所述稀释波导层50位于所述半导体光放大部分20的有源层25和光电探测部分30的有源层的与衬底10之间,所述稀释波导层50用于将经由所述半导体光放大部分20放大的光信号通过所述稀释波导层50耦合进入所述光电探测部分30。其中,所述稀释波导层50由两个或以上折射率大小交替的材料组成。具体的,当所述光电探测器芯片包括无源波导层40或稀释波导层50时,所述无源波导层40或稀释波导层50形成于所述衬底上。进一步的,沿光传输方向,所述半导体光放大部分20的波导宽度逐渐变小,所述光电探测部分30的波导宽度逐渐增加。以实现所述半导体光放大部分20与所述光电探测部分30的高耦合效率。

[0070] 本申请实施例提供一种光接收组件,其包括接收基座、放置于所述接收基座的光学透镜、管帽、跨阻放大器、限幅放大器和所述的光电探测器芯片等,所述光电探测器芯片封装设于所述接收基座上,用于接受光信号并将光信号转换为电信号。

[0071] 本申请实施例提供一种光收发组件,包括基座、设于基座的光发射器、光学透镜、

管帽、跨阻放大器、限幅放大器和所述光接收组件,所述设于基座的光发射器、光学透镜、管帽、跨阻放大器、限幅放大器与所述光接收组件配合实现光信号与电信号的转换和传输。

[0072] 本申请实施例提供一种光模块,其包括电路板及设于电路板上的所述的光收发组件。

[0073] 本申请实施例提供一种通讯设备,其包括主板及插接于所述主板上的所述的光模块,所述通讯设备为PON系统中的光线路终端(Optical Line Terminal,OLT),也可以是PON系统中的光网络单元(Optical Network Unit,ONU)。或者,该通讯设备也可以为OLT和ONU以外的其他设备。

[0074] 以上是本发明实施例的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明实施例原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也视为本发明实施例的保护范围。

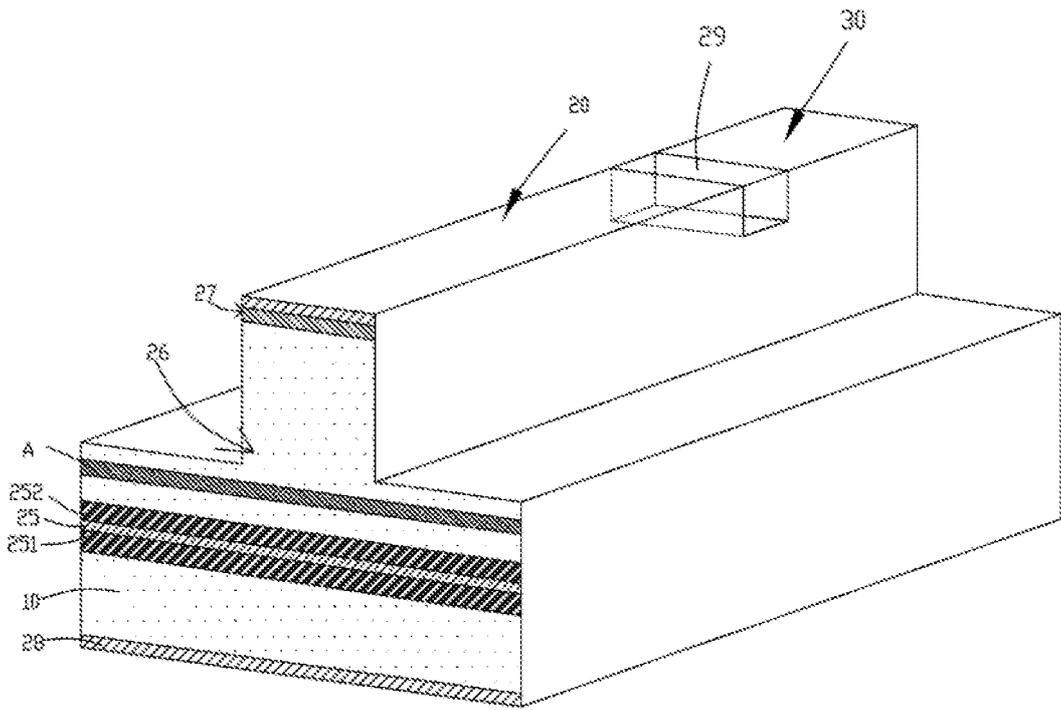


图1

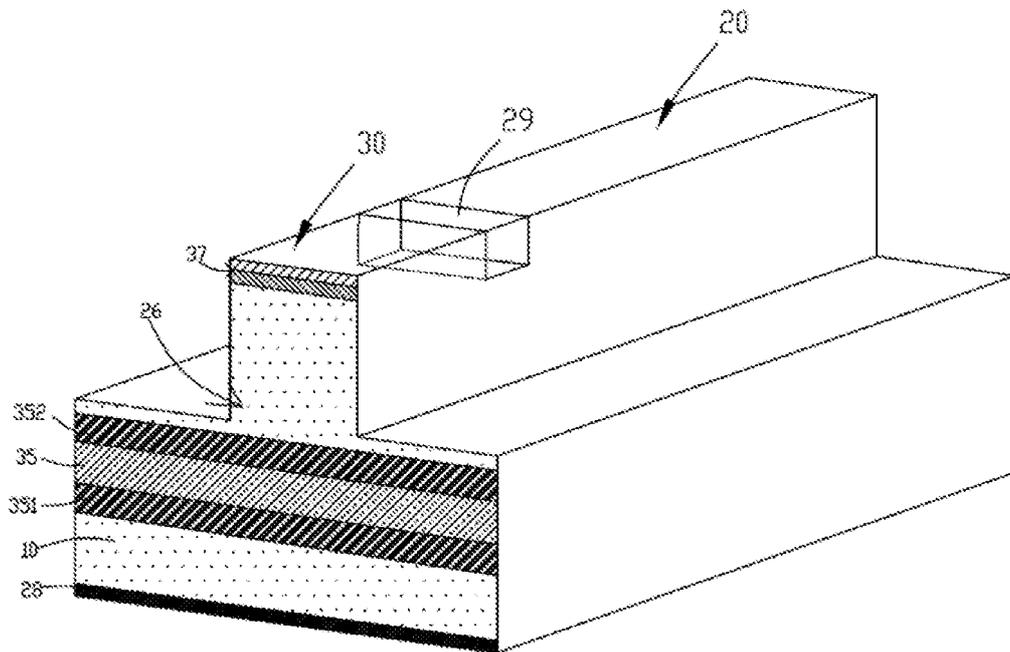


图2

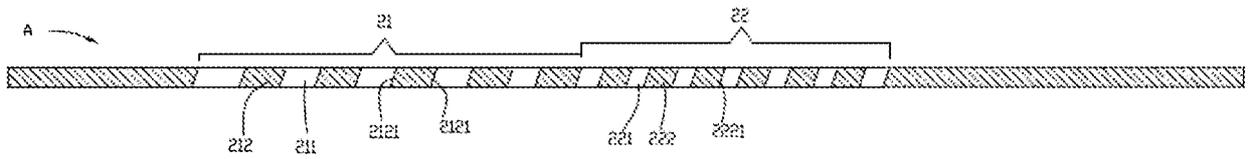


图3

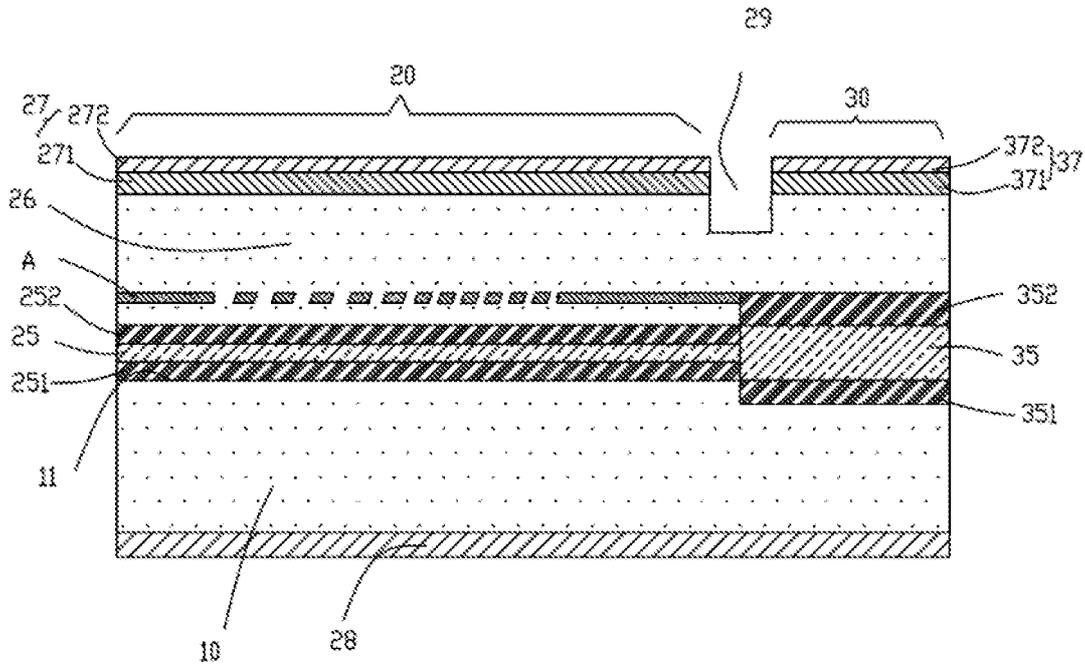


图4

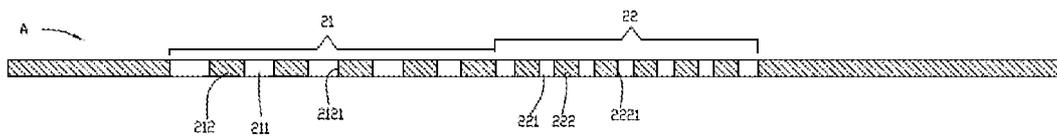


图5

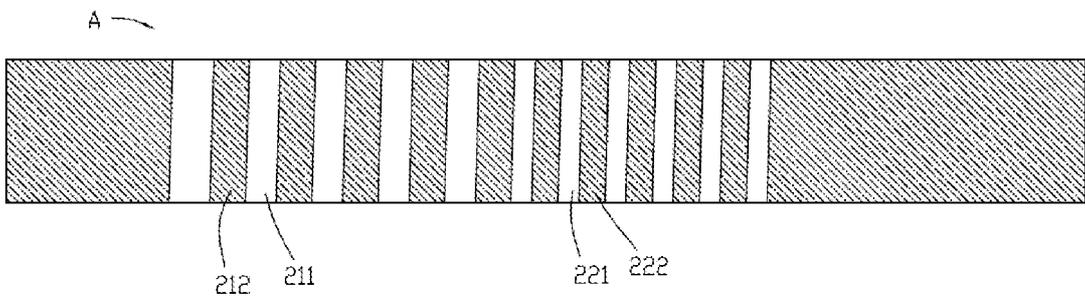


图6

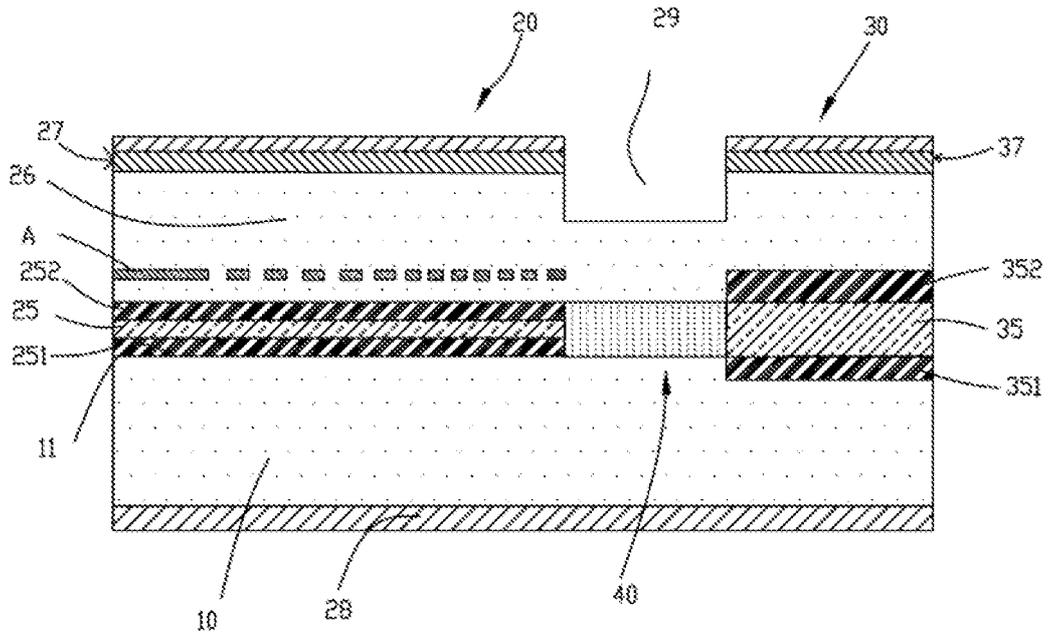


图7

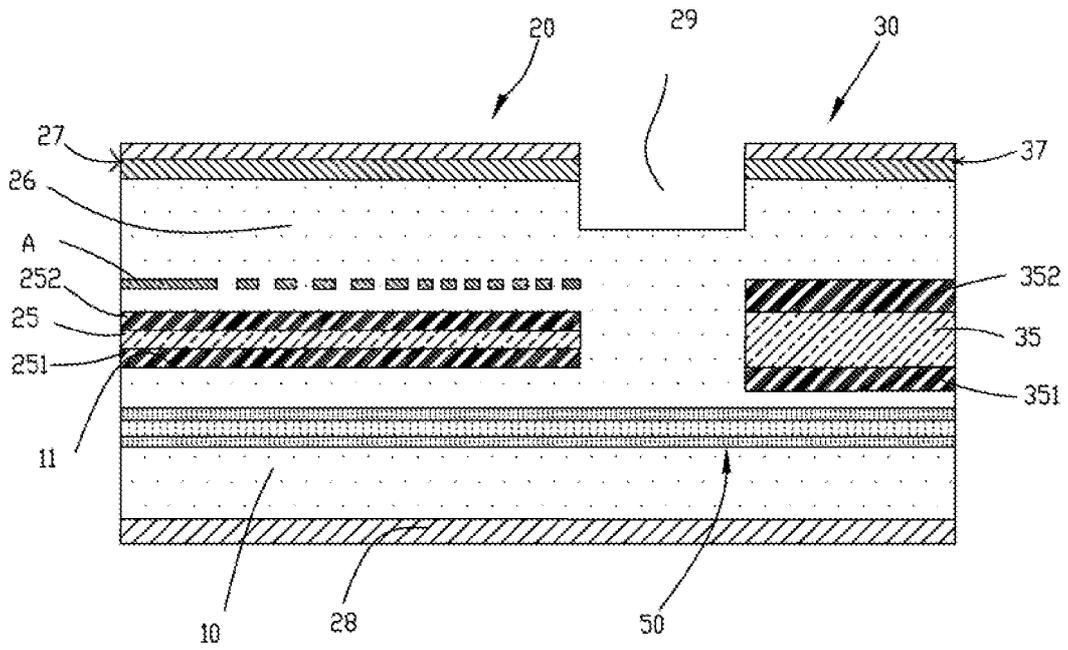


图8