

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5088043号
(P5088043)

(45) 発行日 平成24年12月5日(2012.12.5)

(24) 登録日 平成24年9月21日(2012.9.21)

(51) Int.Cl. F I
G 1 1 B 7/1263 (2012.01) G 1 1 B 7/125 C
G 1 1 B 7/1267 (2012.01)

請求項の数 9 (全 13 頁)

<p>(21) 出願番号 特願2007-213018 (P2007-213018) (22) 出願日 平成19年8月17日 (2007.8.17) (65) 公開番号 特開2009-48694 (P2009-48694A) (43) 公開日 平成21年3月5日 (2009.3.5) 審査請求日 平成22年3月19日 (2010.3.19)</p>	<p>(73) 特許権者 000002185 ソニー株式会社 東京都港区港南1丁目7番1号 (74) 代理人 100094053 弁理士 佐藤 隆久 (72) 発明者 中村 仁 東京都港区港南1丁目7番1号 ソニー株 式会社内 審査官 中野 和彦</p>
--	---

最終頁に続く

(54) 【発明の名称】 信号出力回路、光ピックアップ、および光装置

(57) 【特許請求の範囲】

【請求項1】

所定の伝送特性を有する伝送路に信号を出力する信号出力回路であって、
 入力信号を電流駆動する駆動回路と、
 上記駆動回路の出力段に接続され、出力信号波形を抵抗値に応じて調整可能な出力抵抗と、を有し、
 上記駆動回路の駆動電流および上記出力抵抗の抵抗値が可変であり、
 上記駆動回路の電流駆動能力および上記出力抵抗の抵抗値が上記伝送路の伝送特性に合わせて制御可能であり、
上記駆動回路は、
信号入力に対して並列に配置された複数のプッシュプル出力段と、
上記各プッシュプル出力段の入力側回路にそれぞれ接続され、制御信号により動作状態が制御される電流源と、
出力端子と、を有し、
上記各プッシュプル出力段の出力側に出力抵抗の一端側がそれぞれ接続され、
上記各出力抵抗の他端側が共通の上記出力端子に接続され、
 上記伝送路の伝送特性が第1の状態にあるときは、上記出力抵抗の抵抗値が変化するように制御され、
 上記伝送路の伝送特性が第2の状態にあるときは、上記電流源が上記制御信号によりオン、オフ動作、および電流値のうち、少なくとも一方が制御されて、上記駆動回路の電流

駆動能力が変化するように制御される

信号出力回路。

【請求項 2】

上記伝送路の伝送特性が第 1 の状態にあるときは、上記伝送路の共振の Q 値が理想時より大きいときであり、当該第 1 の状態のときは、上記出力抵抗の抵抗値が大きくなるように制御され、

上記伝送路の伝送特性が第 2 の状態にあるときは、上記駆動回路の電流駆動能力が足りないときであり、当該第 2 の状態のときは、上記駆動回路の電流駆動能力が上がるように制御される

請求項 1 記載の信号出力回路。

10

【請求項 3】

上記駆動回路は、

上記各出力抵抗の抵抗値が異なる

請求項 1 または 2 記載の信号出力回路。

【請求項 4】

上記駆動回路と上記出力抵抗が同一回路内に集積化されている

請求項 1 から 3 のいずれか一に記載の信号出力回路。

【請求項 5】

レーザ光源と、

上記レーザ光源によるレーザ光または記録媒体からの戻り光を光電変換する受光素子と

20

上記受光素子で光電変換された信号を、所定の伝送特性を有する伝送路に出力する信号出力回路と、を有し、

上記信号出力回路は、

入力信号を電流駆動する駆動回路と、

上記駆動回路の出力段に接続され、出力信号波形を抵抗値に応じて調整可能な出力抵抗と、を有し、

上記駆動回路の駆動電流および上記出力抵抗の抵抗値が可変であり、

上記駆動回路の電流駆動能力および上記出力抵抗の抵抗値が上記伝送路の伝送特性に合わせて制御可能であり、

30

上記駆動回路は、

信号入力に対して並列に配置された複数のプッシュプル出力段と、

上記各プッシュプル出力段の入力側回路にそれぞれ接続され、制御信号により動作状態が制御される電流源と、

出力端子と、を有し、

上記各プッシュプル出力段の出力側に出力抵抗の一端側がそれぞれ接続され、

上記各出力抵抗の他端側が共通の上記出力端子に接続され、

上記伝送路の伝送特性が第 1 の状態にあるときは、上記出力抵抗の抵抗値が変化するように制御され、

上記伝送路の伝送特性が第 2 の状態にあるときは、上記電流源が上記制御信号によりオン、オフ動作、および電流値のうち、少なくとも一方が制御されて、上記駆動回路の電流駆動能力が変化するように制御される

40

光ピックアップ。

【請求項 6】

上記伝送路の伝送特性が第 1 の状態にあるときは、上記伝送路の共振の Q 値が理想時より大きいときであり、当該第 1 の状態のときは、上記出力抵抗の抵抗値が大きくなるように制御され、

上記伝送路の伝送特性が第 2 の状態にあるときは、上記駆動回路の電流駆動能力が足りないときであり、当該第 2 の状態のときは、上記駆動回路の電流駆動能力が上がるように制御される

50

請求項 5 記載の光ピックアップ。

【請求項 7】

上記駆動回路と上記出力抵抗が同一回路内に集積化されている
請求項 5 または 6 記載の光ピックアップ。

【請求項 8】

光記録媒体と、
光ピックアップと、を有し、
上記光ピックアップは、
レーザ光源と、

上記レーザ光源によるレーザ光または上記光記録媒体からの戻り光を光電変換する受
光素子と、 10

上記受光素子で光電変換された信号を、所定の伝送特性を有する伝送路に出力する信
号出力回路と、を有し、

上記信号出力回路は、

入力信号を電流駆動する駆動回路と、

上記駆動回路の出力段に接続され、出力信号波形を抵抗値に応じて調整可能な出力
抵抗と、を有し、

上記駆動回路の駆動電流および上記出力抵抗の抵抗値が可変であり、

上記駆動回路の電流駆動能力および上記出力抵抗の抵抗値が上記伝送路の伝送特性
に合わせて制御可能であり、 20

上記駆動回路は、

信号入力に対して並列に配置された複数のプッシュプル出力段と、

上記各プッシュプル出力段の入力側回路にそれぞれ接続され、制御信号により動作
状態が制御される電流源と、

出力端子と、を有し、

上記各プッシュプル出力段の出力側に出力抵抗の一端側がそれぞれ接続され、

上記各出力抵抗の他端側が共通の上記出力端子に接続され、

上記伝送路の伝送特性が第 1 の状態にあるときは、上記出力抵抗の抵抗値が変化す
るように制御され、

上記伝送路の伝送特性が第 2 の状態にあるときは、上記電流源が上記制御信号によ
りオン、オフ動作、および電流値のうち、少なくとも一方が制御されて、上記駆動回路の
電流駆動能力が変化するように制御される 30

光装置。

【請求項 9】

上記伝送路の伝送特性が第 1 の状態にあるときは、上記伝送路の共振の Q 値が理想時
より大きいときであり、当該第 1 の状態のときは、上記出力抵抗の抵抗値が大きくなるよ
うに制御され、

上記伝送路の伝送特性が第 2 の状態にあるときは、上記駆動回路の電流駆動能力が足
りないときであり、当該第 2 の状態のときは、上記駆動回路の電流駆動能力が上がるよ
うに制御される 40

請求項 8 記載の光装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、所定の伝送特性を有する伝送路に信号を出力する信号出力回路、光ピックア
ップ、および光装置に関するものである。

【背景技術】

【0002】

光ディスクのピックアップは、製品毎に異なる伝送特性の比較的長いフレキシブルケー
ブルを經由して後段の信号処理回路に信号を伝達する必要がある。 50

このため送信側回路(IC)の出力端にフレキシブルケーブルに最適なダンピング抵抗を付加する等の細かい工夫が必要となっている。

【 0 0 0 3 】

これまでピックアップから後段の IC までの信号伝送は、ピックアップに搭載された IC の出力端に外付けのチップ抵抗を加えることで、伝送の最適化を図ってきた。

【 0 0 0 4 】

CD, DVD の高倍速や BD, HD-DVD 等は、信号帯域として 100 MHz 以上が必要であり、FPC (Flexible Printed Circuit) や FFC (Flat Flexible Cable) 等のフレキシブル伝送路を介すると信号が劣化してしまう。

10

このため、現在の光ピックアップでは FPC および FFC の共振を抑えて 100 MHz 付近でもある程度平坦な伝送特性になるように外付け抵抗(ダンピング抵抗)を追加して伝送波形の調整を行っている。

【 0 0 0 5 】

図 1 は、一般的な光ピックアップにおける信号伝送系の等価回路を示す図である。

この回路においては、光ピックアップ側の送信 IC である出力回路の出力側に外付けで抵抗 R_d を付加する。

抵抗 R_d の値は、フレキシブルケーブル等の伝送路 2 と後段 IC 3 の入力インピーダンスに対して最適になるように値を調整する。

【 0 0 0 6 】

20

この方法を使用することで、伝送の最適化(フレキシブルな伝送路のピーキングを抑える)はある程度可能である。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

しかしながら、上記した信号伝送系においては、外付け部品が必要であるため光ピックアップの部品点数と基板面積が増加するという不利益がある。

また、負荷 C が大きい場合、大きな駆動電流が必要となり、固定された出力と抵抗 R_d の調整では最適化できないという不利益がある。

【 0 0 0 8 】

30

本発明は、異なる伝送特性の伝送路毎に信号波形を、外付け抵抗無しで伝送路に合わせて調整可能であり、ひいては伝送路の伝送特性に合わせた最適な伝送を行うことが可能な信号出力回路、ピックアップ、および光装置を提供することにある。

【 課題を解決するための手段 】

【 0 0 0 9 】

本発明の第 1 の観点は、所定の伝送特性を有する伝送路に信号を出力する信号出力回路であって、入力信号を電流駆動する駆動回路と、上記駆動回路の出力段に接続され、出力信号波形を抵抗値に応じて調整可能な出力抵抗と、を有し、上記駆動回路の駆動電流および上記出力抵抗の抵抗値が可変であり、上記駆動回路の電流駆動能力および上記出力抵抗の抵抗値が上記伝送路の伝送特性に合わせて制御可能であり、上記駆動回路は、信号入力に対して並列に配置された複数のプッシュプル出力段と、上記各プッシュプル出力段の入力側回路にそれぞれ接続され、制御信号により動作状態が制御される電流源と、出力端子と、を有し、上記各プッシュプル出力段の出力側に出力抵抗の一端側がそれぞれ接続され、上記各出力抵抗の他端側が共通の上記出力端子に接続され、上記伝送路の伝送特性が第 1 の状態にあるときは、上記出力抵抗の抵抗値が変化するように制御され、上記伝送路の伝送特性が第 2 の状態にあるときは、上記電流源が上記制御信号によりオン、オフ動作、および電流値のうち、少なくとも一方が制御されて、上記駆動回路の電流駆動能力が変化するように制御される。

40

【 0 0 1 1 】

好適には、上記駆動回路と上記出力抵抗が同一回路内に集積化されている。

50

【0013】

好適には、上記駆動回路は、上記各出力抵抗の抵抗値が異なる。

【0016】

本発明の第2の観点の光ピックアップは、レーザ光源と、上記レーザ光源によるレーザ光または記録媒体からの戻り光を光電変換する受光素子と、上記受光素子で光電変換された信号を、所定の伝送特性を有する伝送路に出力する信号出力回路と、を有し、上記信号出力回路は、入力信号を電流駆動する駆動回路と、上記駆動回路の出力段に接続され、出力信号波形を抵抗値に応じて調整可能な出力抵抗と、を有し、上記駆動回路の駆動電流および上記出力抵抗の抵抗値が可変であり、上記駆動回路の電流駆動能力および上記出力抵抗の抵抗値が上記伝送路の伝送特性に合わせて制御可能であり、上記駆動回路は、信号入力に対して並列に配置された複数のプッシュプル出力段と、上記各プッシュプル出力段の入力側回路にそれぞれ接続され、制御信号により動作状態が制御される電流源と、出力端子と、を有し、上記各プッシュプル出力段の出力側に出力抵抗の一端側がそれぞれ接続され、上記各出力抵抗の他端側が共通の上記出力端子に接続され、上記伝送路の伝送特性が第1の状態にあるときは、上記出力抵抗の抵抗値が変化するように制御され、上記伝送路の伝送特性が第2の状態にあるときは、上記電流源が上記制御信号によりオン、オフ動作、および電流値のうち、少なくとも一方が制御されて、上記駆動回路の電流駆動能力が変化するように制御される。

10

【0017】

本発明の第3の観点の光装置は、光記録媒体と、光ピックアップと、を有し、上記光ピックアップは、レーザ光源と、上記レーザ光源によるレーザ光または上記光記録媒体からの戻り光を光電変換する受光素子と、上記受光素子で光電変換された信号を、所定の伝送特性を有する伝送路に出力する信号出力回路と、を有し、上記信号出力回路は、入力信号を電流駆動する駆動回路と、上記駆動回路の出力段に接続され、出力信号波形を抵抗値に応じて調整可能な出力抵抗と、を有し、上記駆動回路の駆動電流および上記出力抵抗の抵抗値が可変であり、上記駆動回路の電流駆動能力および上記出力抵抗の抵抗値が上記伝送路の伝送特性に合わせて制御可能であり、上記駆動回路は、信号入力に対して並列に配置された複数のプッシュプル出力段と、上記各プッシュプル出力段の入力側回路にそれぞれ接続され、制御信号により動作状態が制御される電流源と、出力端子と、を有し、上記各プッシュプル出力段の出力側に出力抵抗の一端側がそれぞれ接続され、上記各出力抵抗の他端側

20

30

【0018】

本発明によれば、たとえば伝送路の共振のQ値が大きい場合には、出力抵抗の抵抗値を大きくなるように制御し、電流が足りない場合は、駆動能力を上げるように制御する。

【発明の効果】

【0019】

本発明によれば、出力抵抗を同一回路内に集積化することにより、外付けで必要であった抵抗が削減でき、ピックアップの小型化に有効である。

40

また、異なる伝送特性の伝送路毎に信号波形を、外付け抵抗無しで伝送路に合わせて調整可能であり、ひいては伝送路の伝送特性に合わせた最適な伝送を行うことが可能となる。

【発明を実施するための最良の形態】

【0020】

以下、本発明の実施の形態を図面に関連付けて説明する。

【0021】

図2は、本発明の実施形態に係る情報処理装置としての光ディスク装置の要部の構成例を示す図である。

50

【0022】

本光ディスク装置10は、図2に示すように、信号を読み取るための可動部分である光ピックアップ(Optical Pickup:OP)20と、アナログフロントエンド(Analog Front End:AFE)ICを搭載した固定部分であるAFE実装基板30とが信号伝送路40で接続されている。また、図2において、50は光ディスクを示している。

【0023】

伝送路40は、FPC(Flexible Printed Circuit)やFFC(Flat Flexible Cable)等のフレキシブルな伝送路により形成されている。

10

また、たとえば図3(A),(B)に示すように、ディスクトレイ60と光ピックアップ20が合体した構成を有している。

その結果、伝送路40は、ディスク開放分だけ配線長が長くなっている。

【0024】

図4は、本実施形態に係る光ピックアップの主要部の構成例を示す図である。図4は、自動パワーコントロール(APC:Auto Power Control)システムを示している。

【0025】

図4の光ピックアップ20は、レーザ光源であるレーザダイオード(以下、LD)21、レーザダイオードドライバ(以下、LDD)22、偏光ビームスプリッタ23、およびパワーモニタ回路(IC)24を有している。

20

また、図示しないが光ピックアップ20には、光記録媒体である光ディスク50からの戻り光を光電変換するフォトダイオードを有する。

【0026】

そして、パワーモニタ回路24は、受光素子であるフォトディテクタ(以下、PD)241、および信号出力回路242を有している。

【0027】

信号出力回路242は、PD241で光電変換された信号を出力する駆動回路(ドライバ)DRVと、ドライバDRVの出力段に接続されたダンピング調整用の出力抵抗R0により構成されている。

本実施形態において、信号出力回路242は出力抵抗R0をIC内部に形成し(集積化し)、ドライバDRVの駆動電流および出力抵抗の抵抗値を伝送路40の伝送特性に合わせて制御可能に構成されている。

30

【0028】

すなわち、本実施形態においては、信号出力回路242は、信号出力回路242を含むIC内部に可変のダンピング抵抗を設け、あるいはIC内部に複数のダンピング抵抗を設けて切替えられるようにし、かつ、ドライブ能力(出力回路のバイアス電流)も可変することで異なる伝送特性のフレキシブルな伝送路40に対して最適な伝送を行えるように構成されている。

このようにダンピング抵抗R0をIC内部に取り込むことにより、光ピックアップ20の部品点数、実装面積を共に削減できる。また、出力の駆動電流を制御することで、フレキシブルな伝送路40の負荷の変動に対しても対応が可能となっている。

40

【0029】

たとえば、信号波形にリングングが発生する原因が、フレキシブルな伝送路40の共振のQが大きいためか、信号出力回路(IC)の出力の電流駆動能力が足りないためかによって調整方法は異なる。

フレキシブルな伝送路40の共振のQが大きい場合には、出力抵抗値を大きくなるように制御し、駆動電流が足りない場合は、電流駆動能力を上げるように制御する。

【0030】

ここで、出力抵抗と駆動電流の制御が必要となる理由について説明する。

【0031】

50

図4のレーザのAPCシステムを示す。LD21は、LDD22により駆動される。LDD22により流される駆動電流ILDによってLD21の発光パワーは決定される。

発光したレーザ光の一部は、パワーモニタ回路24に搭載されたPD241に入射し、光電変換され電圧として出力される。

PD241から出力された信号は、フレキシブルな伝送路40を介して、後段のAFE実装基板30に信号が伝送される。

後段のAFE(IC)31は、出力信号に応じてレーザパワーを調整する信号をLDD22に送信する。

LDD22は、AFE31から受けた信号を駆動電流ILDに反映しレーザパワーを調整する。レーザパワーは、このシステムにより設定した任意の値に制御される。

【0032】

このシステムで伝送路40を伝送される信号は、光ディスク50のデータを読み取り時と書き込み時では異なる。

読み取り時は、LD21をDC発光させており、高速な信号を伝送することがないためフレキシブルな伝送路40の伝送特性にはほとんど影響されない。

しかし、書き込みの際は、LD21を、パルス発光をさせるため高速な信号が伝送される。

パワーモニタ回路24に入力されたパルス信号は高速で、そのIC出力の信号はフレキシブルな伝送路40の伝送特性に影響される。

【0033】

図5は、書き込み波形の例を示す図である。

伝送路40の伝送特性によっては、図5に示すように、パルス波形にリングングが発生する場合がある。これでは、書き込み部のパワー(光ディスク50のマーク部)や、書き込まない部分のパワー(光ディスク50のスペース部)の値を正確に読み取ることが困難になる。

そこで、上述したように、出力抵抗と駆動電流の制御が必要となる。

【0034】

そして、本実施形態においては、上述したように、信号波形にリングングが発生する原因が、フレキシブルな伝送路40の共振のQ値が大きいためか、IC出力の電流駆動能力が足りないためかによって異なる調整方法を適用する。

フレキシブルな伝送路40の共振のQ値が大きい場合には、出力抵抗の抵抗値を大きくするように制御し、電流が足りない場合は、駆動能力を上げるように制御する。

【0035】

図6は、本実施形態の調整後の書き込み波形の例を示す図である。

図6に示すように、この調整により、フレキシブルな伝送路40の伝送特性への影響を軽減した波形を観測することができる。

【0036】

次に、本実施形態に係る信号出力回路の具体的な構成例およびその機能について説明する。

【0037】

図7は、本実施形態に係る信号出力回路の具体的な構成例を示す回路図である。

【0038】

信号出力回路242は、信号入力に対して複数(図7の例では2)個の出力回路242-1~242-n(図7ではn=2)が配置されている。

【0039】

出力回路242-1は、pnp型トランジスタP11、P12、npn型トランジスタQ11、Q12、電流源I11、I12、および出力抵抗R1により構成されている。

【0040】

トランジスタP11のコレクタが基準電位、たとえば接地電位GNDに接続され、エミッタがトランジスタQ11のエミッタおよび出力抵抗R1の一端に接続され、ベースがト

10

20

30

40

50

ランジスタQ12のエミッタおよび電流源I11に接続されている。出力抵抗R1の出力端が信号出力回路242の出力端子TOに接続されている。また、電流源I11は接地電位GNDに接続されている。

トランジスタQ11のコレクタが電源電位VCCに接続され、ベースがトランジスタP12のエミッタおよび電流源I12に接続されている。また、電流源I12は電源電位VCCに接続されている。

トランジスタP12のコレクタは接地電位GNDに接続され、トランジスタQ12のコレクタは電源電位VCCに接続され、両トランジスタP12, Q12のベースが信号源であるPD241の信号供給ラインに共通に接続されている。

【0041】

これらの構成要素のうち、トランジスタP11、P12、トランジスタQ11, Q12、および電流源I11, I12によりドライバDRVが構成されている。

また、トランジスタP11とトランジスタQ11はそれぞれエミッタフォロワを形成し、両トランジスタP11, Q11のエミッタ同士が接続され、その接続点が出力抵抗R1の一端に接続されて、いわゆるプッシュプル(push-pull)出力段PSPL1が構成されている。

また、電流源I11, I12は、図示しない制御系による制御信号CTL11、CTL12によりオン、オフ制御され、あるいは電流値が制御される。

【0042】

出力回路242-2は、npn型トランジスタP21、P22、npn型トランジスタQ21, Q22、電流源I21, I22、および出力抵抗R2により構成されている。

【0043】

トランジスタP21のコレクタが基準電位、たとえば接地電位GNDに接続され、エミッタがトランジスタQ21のエミッタおよび出力抵抗R2の一端に接続され、ベースがトランジスタQ22のエミッタおよび電流源I21に接続されている。出力抵抗R2の出力端が信号出力回路242の出力端子TOに接続されている。また、電流源I21は接地電位GNDに接続されている。

トランジスタQ21のコレクタが電源電位VCCに接続され、ベースがトランジスタP22のエミッタおよび電流源I22に接続されている。また、電流源I22は電源電位VCCに接続されている。

トランジスタP22のコレクタは接地電位GNDに接続され、トランジスタQ22のコレクタは電源電位VCCに接続され、ベースが信号源であるPD241の信号供給ラインに共通に接続されている。

【0044】

これらの構成要素のうち、トランジスタP21、P22、トランジスタQ21, Q22、および電流源I21, I22によりドライバDRVが構成されている。

また、トランジスタP21とトランジスタQ21はそれぞれエミッタフォロワを形成し、両トランジスタP21, Q21のエミッタ同士が接続され、その接続点が出力抵抗R2の一端に接続されて、いわゆるプッシュプル(push-pull)出力段PSPL2が構成されている。

また、電流源I21, I22は、図示しない制御系による制御信号CTL21、CTL22によりオン、オフ制御され、あるいは電流値が制御される。

【0045】

このように、図7の信号出力回路242は、各出力回路242-1, 242-2にそれぞれプッシュプル(push-pull)出力段PSPL1, PSPL2が配置され、これらのプッシュプル出力段PSPL1, PSPL2の出力にそれぞれ抵抗値の異なる出力抵抗R1, R2が配置され、その各出力抵抗R1, R2の出力端が信号出力回路242の出力端子TOに接続されている。

そして、たとえば動作時に、使用を所望する出力回路242-1または242-2の電流Iref1の電流源I11, I12または電流Iref2の電流源I21, I22を動

10

20

30

40

50

作させ、使用しない出力回路 2 4 2 - 2 または 2 4 1 - 1 の電流 I_{ref2} の電流源 I_{21} , I_{22} または電流 I_{ref1} の電流源 I_{11} , I_{12} をオフにしておく。

【 0 0 4 6 】

また、動作時に出力回路 2 4 1 - 1 およびは 2 4 2 - 2 の電流 I_{ref1} の電流源 I_{11} , I_{12} および電流 I_{ref2} の電流源 I_{21} , I_{22} を動作させることも可能である。

この場合、出力抵抗値は出力抵抗 R_1 と出力抵抗 R_2 の並列合成抵抗値となる。

【 0 0 4 7 】

出力駆動電流 I_{out1} , I_{out2} は、それぞれ電流源 I_{11} , I_{12} 、 I_{21} , I_{22} による電流 I_{ref1} , I_{ref2} を制御することで変化し、電流駆動能力と出力インピーダンスが変化する。

10

このように、出力駆動電流 I_{out1} , I_{out2} を変える際は、電流 I_{ref1} , I_{ref2} の値を変えることで制御可能である。

【 0 0 4 8 】

信号出力回路 2 4 2 の全体の出力抵抗 R_0 の値は、抵抗とプッシュプル出力段 $PSPL_1$, $PSPL_2$ の電流から以下のように求められる。

【 0 0 4 9 】

[数 1]

$$R_o = R + (R_{inQ}/h_{feQ} + V_t/I_{out}) // (R_{inP}/h_{feP} + V_t/I_{out})$$

【 0 0 5 0 】

20

ここで、 $V_t = kT/q$, R_{inQ} は npn 型トランジスタ Q の入力インピーダンス、 R_{inP} は pnp 型トランジスタの入力インピーダンスをそれぞれ示している。

【 0 0 5 1 】

駆動電流 I_{out} は、各出力回路 2 4 2 - 1 , 2 4 2 - 2 のトランジスタ P_{12} と P_{11} 、 P_{22} と P_{21} 、およびトランジスタ Q_{12} と Q_{11} 、 Q_{22} と Q_{21} の比で決まる。

ここで、トランジスタ P_{11} 、 P_{12} のサイズ（たとえばエミッタ面積）を P_1 、トランジスタ P_{21} 、 P_{22} のサイズ（たとえばエミッタ面積）を P_2 とし、トランジスタ Q_{11} 、 Q_{12} のサイズ（たとえばエミッタ面積）を Q_1 、トランジスタ Q_{21} 、 Q_{22} のサイズ（たとえばエミッタ面積）を Q_2 とすると、 $P_1/P_2 = Q_1/Q_2$ のとき、駆動電流 I_{out} は、以下で求められる。

30

【 0 0 5 2 】

[数 2]

$$I_{out} = P_1/P_2 \times I_{ref} = Q_1/Q_2 \times I_{ref}$$

【 0 0 5 3 】

以上の構成において、出力回路 2 4 2 - 1 の出力抵抗 R_1 の抵抗値が出力回路 2 4 2 - 2 の出力抵抗 R_2 の抵抗値より大きく設定され、出力回路 2 4 2 - 2 の電流駆動能力が出力回路 2 4 2 - 1 より大きく設定されているとする。

この構成において、フレキシブルな伝送路 4 0 の共振の Q 値が大きい場合には、出力抵抗の抵抗値を大きくなるように、出力回路 2 4 2 - 1 の電流源 I_{11} , I_{12} を動作させて、出力回路 2 4 2 - 2 の電流源 I_{21} , I_{22} をオフとなるように制御される。

40

また、駆動電流が足りない場合は、駆動能力を上げるように、出力回路 2 4 2 - 2 の電流源 I_{21} , I_{22} を動作させて、出力回路 2 4 2 - 1 の電流源 I_{11} , I_{12} をオフとなるように制御される。

また、フレキシブルな伝送路 4 0 の共振の Q 値が大きく、かつ電流駆動が足りない場合には、たとえば、出力抵抗の抵抗値を大きくなるように、出力回路 2 4 2 - 1 の電流源 I_{11} , I_{12} を動作させ、かつ、電流 I_{ref1} が増えるように制御信号 CTL_{11} , 1_2 で制御され、出力回路 2 4 2 - 2 の電流源 I_{21} , I_{22} をオフとなるように制御される。

50

【 0 0 5 4 】

以上説明したように、本実施形態によれば、信号出力回路 2 4 2 は、P D 2 4 1 で光電変換された信号を出力する駆動回路（ドライバ）D R V と、ドライバ D R V の出力段に接続されたダンピング調整用の出力抵抗 R 0 により構成され、出力抵抗 R 0 を I C 内部に形成され、ドライバ D R V の駆動電流および出力抵抗の抵抗値が伝送路 4 0 の伝送特性に合わせて制御可能に構成されていることから、以下の効果を得ることができる。

【 0 0 5 5 】

出力抵抗を同一回路（同一 I C ）内に集積化する（取り込む）ことにより、外付けで必要であった抵抗が削減でき、ピックアップの小型化に有効である。

また、フレキシブルな伝送路が異なる各光ピックアップ毎に信号波形を、外付け抵抗無しで伝送路に合わせて調整可能であり、ひいては伝送路の伝送特性に合わせた最適な伝送を行うことが可能となる。

光ピックアップにかかわらず、フレキシブルケーブル等に信号を伝送し、抵抗によって波形調整を行うシステムに有効である。

【 0 0 5 6 】

このように、この発明は光ディスクに関わらず応用可能である。

図 8 は、本発明が応用可能なシステムの等価回路を示す図である。

【 0 0 5 7 】

図 8 において、信号伝送システム 3 0 0 においては、電流駆動能力可変のドライバ D R V と抵抗値可変の出力抵抗 R D を有する信号出力回路 3 1 0 に、所定の伝送特性を有する伝送路 3 2 0 が接続され、伝送路 3 2 0 には受信側の I C 3 3 0 が接続されている。

【 0 0 5 8 】

この信号伝送システム 3 0 0 においては、送信側（出力側）の出力が低出力抵抗であり、受信側のインピーダンスが高い場合の波形調整に有効である。

同じ効果は、受信側の入力インピーダンスを下げることで得られるが、消費電力等の増大を招くため本発明の系を使う方が有効である。

【 図面の簡単な説明 】

【 0 0 5 9 】

【 図 1 】 一般的なピックアップにおける信号伝送系の等価回路を示す図である。

【 図 2 】 本発明の実施形態に係る情報処理装置としての光ディスク装置の要部の構成例を示す図である。

【 図 3 】 ディスクトレイと光ピックアップが合体した構成例を示す図である。

【 図 4 】 本実施形態に係る光ピックアップの主要部の構成例を示す図である。

【 図 5 】 書き込み波形の例を示す図である。

【 図 6 】 本実施形態の調整後の書き込み波形の例を示す図である。

【 図 7 】 本実施形態に係る信号出力回路の具体的な構成例を示す回路図である。

【 図 8 】 本発明が応用可能なシステムの等価回路を示す図である。

【 符号の説明 】

【 0 0 6 0 】

1 0・・・光ディスク装置、2 0・・・光ピックアップ、2 1・・・レーザダイオード（L D）、2 2・・・レーザダイオードドライバ（L D D）、2 3・・・偏光ビームスプリッタ、2 4・・・パワーモニタ回路（I C）、2 4 1・・・フォトディテクタ、2 4 2・・・信号出力回路、D R V・・・ドライバ、R 0・・・出力抵抗（ダンピング抵抗）、3 0・・・A F E 実装基板、4 0・・・信号伝送路、5 0・・・光ディスク、6 0・・・ディスクトレイ、3 0 0・・・信号伝送システム、3 1 0・・・信号出力回路、3 2 0・・・伝送路、3 3 0・・・受信側 I C。

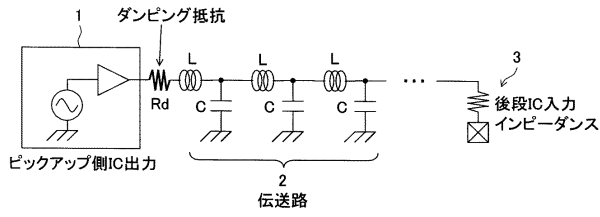
10

20

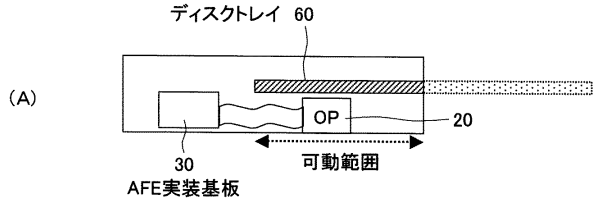
30

40

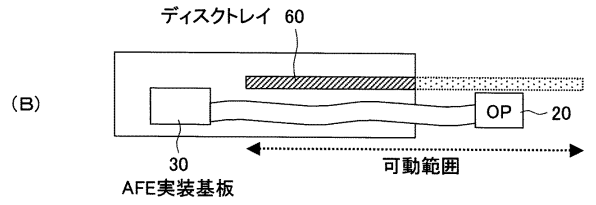
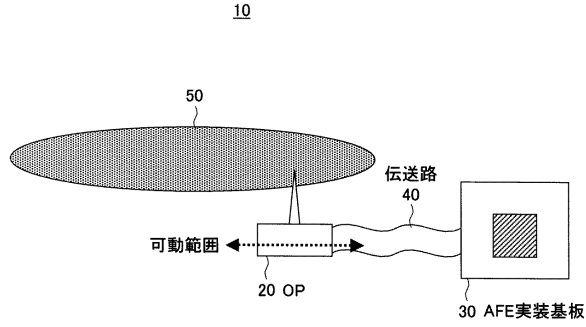
【図1】



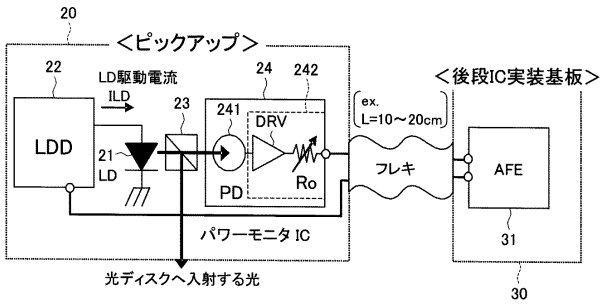
【図3】



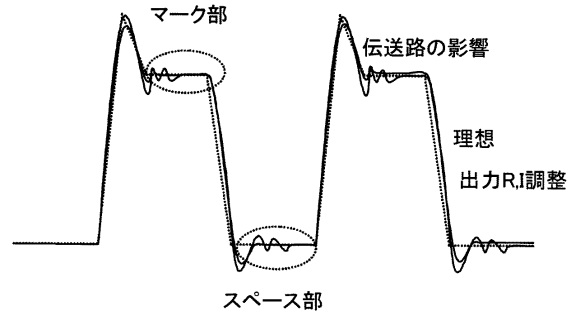
【図2】



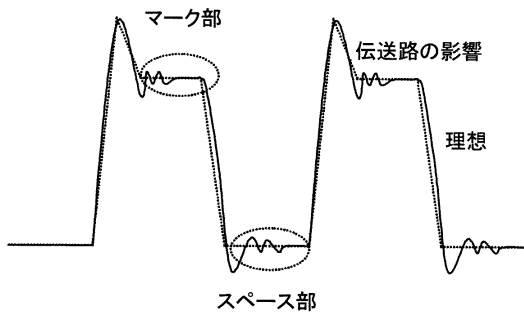
【図4】



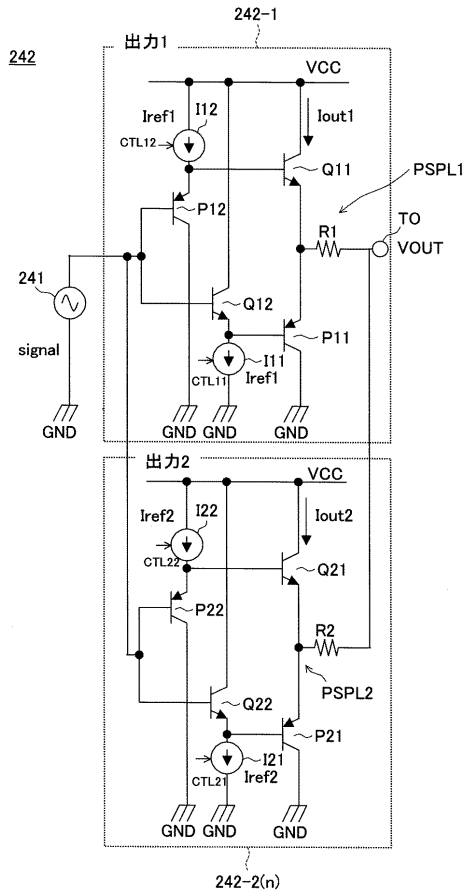
【図6】



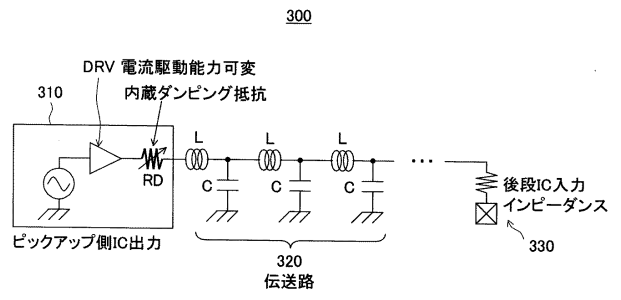
【図5】



【図7】



【図8】



フロントページの続き

(56)参考文献 特開2006-323980(JP,A)
特開2007-157193(JP,A)
特開2005-057207(JP,A)
特開平07-307033(JP,A)

(58)調査した分野(Int.Cl., DB名)
G11B 7/12-7/22