

(12) 发明专利

(10) 授权公告号 CN 101256291 B

(45) 授权公告日 2011.06.29

(21) 申请号 200710073411.3

审查员 吴松江

(22) 申请日 2007.02.28

(73) 专利权人 群康科技(深圳)有限公司

地址 518109 广东省深圳市宝安区龙华镇富  
士康科技工业园 E 区 4 栋 1 层

专利权人 奇美电子股份有限公司

(72) 发明人 陈景丰 陈思孝

(51) Int. Cl.

G02F 1/133(2006.01)

G09G 3/36(2006.01)

G09G 3/20(2006.01)

(56) 对比文件

CN 1797140 A, 2006.07.05, 全文.

JP 特开 2005-49775 A, 2005.02.24, 全文.

CN 1043795 A, 1990.07.11, 说明书第 8-9

页、图 3.

US 20060028463 A1, 2006.02.09, 全文.

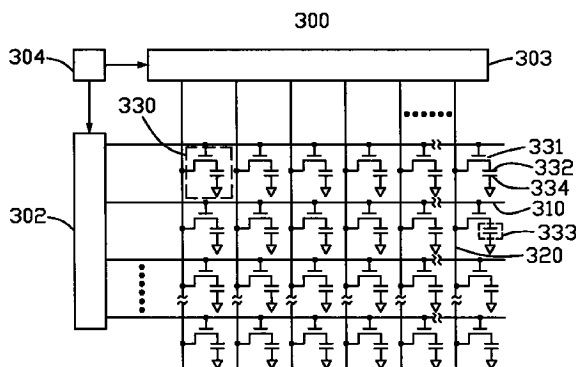
权利要求书 1 页 说明书 10 页 附图 4 页

(54) 发明名称

液晶显示装置及其驱动方法

(57) 摘要

本发明提供一种液晶显示装置。该液晶显示装置包括多条平行设置的扫描线、多条与该扫描线垂直设置的数据线、多个由该扫描线和该数据线分隔界定且呈矩阵分布的像素单元、一与该扫描线相连接的栅极驱动器、一与该数据线相连接的源极驱动器以及一与该栅极驱动器和该源极驱动器相连接的时序控制器,该时序控制器包括一插黑发生器,该插黑发生器根据显示信号的目标像素单元的地址向其输出一控制信号,以控制该像素单元进行插黑。本发明同时提供一种该液晶显示装置的驱动方法。



1. 一种液晶显示装置,其包括多条平行设置的扫描线、多条与该扫描线垂直设置的数据线、多个由该扫描线和该数据线分隔界定且呈矩阵分布的像素单元、一与该扫描线相连接的栅极驱动器、一与该数据线相连接的源极驱动器以及一与该栅极驱动器和该源极驱动器相连接的时序控制器,其特征在于:该时序控制器包括一插黑发生器,该插黑发生器根据显示信号的目标像素单元的地址向其输出一控制信号,以控制该像素单元进行插黑,其中,该插黑发生器包括两个存储单元、两个数据选择器和一多路器,每一数据选择器分别对应一存储单元,该两个数据选择器在该像素单元的地址的控制下分别选择该存储单元中对应的数据作为该控制信号并输出到该多路器。

2. 如权利要求1所述的液晶显示装置,其特征在于:该时序控制器还包括一与该插黑发生器相连接的逻辑运算单元,该逻辑运算单元对该显示信号与该控制信号进行逻辑运算,并将结果输出到该源极驱动器。

3. 如权利要求1所述的液晶显示装置,其特征在于:该两个存储单元所存储的数据为0110和1001。

4. 如权利要求1所述的液晶显示装置,其特征在于:该两个存储单元所存储的数据为0011和1100。

5. 如权利要求1所述的液晶显示装置,其特征在于:该两个存储单元所存储的数据为0101和1010。

6. 一种液晶显示装置的驱动方法,其中该液晶显示装置包括多条平行设置的扫描线、多条与该扫描线垂直设置的数据线、多个由该扫描线与该数据线分隔界定且呈矩阵分布的像素单元和一插黑发生器,该驱动方法包括以下步骤:将一帧分为第一子帧和第二子帧;进入第一子帧,产生一显示信号,同时确定该显示信号的目标像素单元的地址;该插黑发生器根据该像素单元的地址输出一控制信号,根据该控制信号,将该显示信号转换成相应的灰阶电压或黑电平;将该灰阶电压或黑电平输出到该像素单元,显示画面;进入第二子帧,将该像素单元的灰阶电压或黑电平相互转换;将转换后的黑电平或灰阶电压输出到该像素单元,实现该像素单元在两个子帧中分别显示正常画面和黑画面;进入下一帧,重复上述驱动步骤,其中,该插黑发生器包括两个存储单元、两个数据选择器和一多路器,每一数据选择器分别对应一存储单元,该两个数据选择器在该像素单元的地址的控制下分别选择该存储单元中对应的数据并输出到该多路器。

7. 如权利要求6所述的液晶显示装置的驱动方法,其中该插黑发生器根据该像素单元的地址输出一控制信号,根据该控制信号,将该显示信号转换成相应的灰阶电压或黑电平的步骤包括:根据该像素单元的行地址最低有效位和列地址最低有效位,在该两个存储单元选择相应的数据,并将所选择的来自其中一存储单元的数据输出;将该数据作为控制信号与该显示信号进行逻辑与运算;将运算结果转换成对应的灰阶电压或黑电平。

8. 如权利要求7所述的液晶显示装置的驱动方法,其中将该像素单元的灰阶电压或黑电平相互转换的步骤包括:将所选择的来自另一存储单元的数据输出;将该数据作为控制信号与该显示信号进行逻辑与运算;将运算结果转换成对应的黑电平或灰阶电压。

## 液晶显示装置及其驱动方法

### 技术领域

[0001] 本发明涉及一种液晶显示装置及其驱动方法。

### 背景技术

[0002] 液晶显示装置因其具有重量轻、体积小和耗电少等优点,广泛应用于电视、笔记本、计算机、移动电话、个人数字助理等现代化信息设备。然而,液晶是具有黏滞性的物质,因而液晶显示装置的响应时间一般较长,且由于通常液晶显示装置是采用稳态 (HoldType) 的驱动方式进行驱动,因此当其进行动态显示时,容易因为反应速度不足而造成拖影现象,影响动态影像品质。

[0003] 一种用于解决液晶显示装置动态显示时拖影现象的方法称为插黑技术 (Black Frame Insertion Technology),其是在相邻帧与帧之间插入一帧黑画面,使帧与帧的灰阶变化更加明显,由此减少液晶显示装置的响应时间,提高其在动态画面显示时的显示效果。

[0004] 请参阅图 1,是一种现有技术采用插黑技术的液晶显示装置的结构示意图,该液晶显示装置 100 包括多条平行设置的扫描线 110、多条与该扫描线 110 垂直设置的数据线 120、多个由该扫描线 110 和该数据线 120 分隔界定且呈矩阵分布的像素单元 130、一与该扫描线 110 相连接的栅极驱动器 102 以及一与该数据线 120 相连接的源极驱动器 103。

[0005] 在该像素单元 130 中,设置有一作为信号切换开关的薄膜晶体管 131、一像素电极 132、一与该像素电极 132 相对设置的公共电极 134 和一设置在该像素电极 132 和该公共电极 134 之间的液晶层 (图未示)。该薄膜晶体管 131 的栅极、源极和漏极分别连接到其对应的扫描线 110、数据线 120 和像素电极 132。该像素电极 132、该液晶层和该公共电极 101 形成一液晶电容 133。

[0006] 请一并参阅图 2,是该液晶显示装置 100 的扫描信号的波形图。该液晶显示装置 100 一帧的时间被分为相等的第一时段  $T_1$  和第二时段  $T_2$ 。

[0007] 在该第一时段  $T_1$  中,该栅极驱动器 102 产生多个扫描脉冲信号 150,并依次施加到每一扫描线 110。该扫描脉冲信号 150 作用期间,与该扫描线 110 相连接的一行薄膜晶体管 131 导通。同时该源极驱动器 103 通过该数据线 120 将数据信号施加到对应的薄膜晶体管 131 的源极,并通过该薄膜晶体管 131 的漏极传送到该像素电极 132。此时段该像素单元 130 所接收的数据信号为正常显示画面的灰阶电压信号,其使得该列的液晶电容 133 处在充电状态,且充电完成后该液晶电容 133 在该第一时段  $T_1$  中保持该灰阶电压。

[0008] 当该扫描脉冲信号 150 施加到最后一扫描线 110 之后,进入第二时段  $T_2$ 。在该第二时段  $T_2$  中,该栅极驱动器 102 连续产生多个扫描脉冲信号 160,并依次施加到每一扫描线 110。该扫描脉冲信号 160 作用期间,与该扫描线 110 相连接的一行薄膜晶体管 131 导通。同时该源极驱动器 103 通过该数据线 120 将数据信号施加到对应的薄膜晶体管 131 的源极,并通过该薄膜晶体管 104 的漏极传送到该像素电极 132。此时段该像素单元 130 所接收的数据信号是与该公共电极 134 电位相同的黑电平,其使得该列中各液晶电容 133 处在放电状态,且放电结束后该液晶电容 133 在该第二时段  $T_2$  中保持该黑电平。

[0009] 该液晶显示装置 100 下一帧重复上述工作状态。

[0010] 该液晶显示装置 100 由此实现在一帧中,第一时段  $T_1$  正常显示画面,第二时段  $T_2$  显示一黑画面,即在二正常显示的画面间插入一黑画面,该黑画面使得该像素单元 130 在帧与帧之间的灰阶电压变化明显,由此实现避免在进行动态显示时产生拖影现象。

[0011] 但是该液晶显示装置 100 工作时,是正常画面与黑画面交替显示,因此人眼将明显感受到画面在闪烁,由此降低该液晶显示装置 100 的画面显示效果。

## 发明内容

[0012] 为解决现有技术液晶显示装置工作时产生画面闪烁的问题,有必要提供一种降低画面闪烁现象的液晶显示装置。

[0013] 同时有必要提供一种该液晶显示装置的驱动方法。

[0014] 一种液晶显示装置,其包括多条平行设置的扫描线、多条与该扫描线垂直设置的数据线、多个由该扫描线和该数据线分隔界定且呈矩阵分布的像素单元、一与该扫描线相连接的栅极驱动器、一与该数据线相连接的源极驱动器以及一与该栅极驱动器和该源极驱动器相连接的时序控制器,该时序控制器包括一插黑发生器,该插黑发生器根据显示信号的目标像素单元的地址向其输出一控制信号,以控制该像素单元进行插黑,其中,该插黑发生器包括两个存储单元、两个数据选择器和一多路器,每一数据选择器分别对应一存储单元,该两个数据选择器在该像素单元的地址的控制下分别选择该存储单元中对应的数据作为该控制信号并输出到该多路器。

[0015] 一种液晶显示装置的驱动方法,其中该液晶显示装置包括多条平行设置的扫描线、多条与该扫描线垂直设置的数据线、多个由该扫描线与该数据线分隔界定且呈矩阵分布的像素单元和一插黑发生器,该驱动方法包括以下步骤:将一帧分为第一子帧和第二子帧;进入第一子帧,产生一显示信号,同时确定该显示信号的目标像素单元的地址;该插黑发生器根据该像素单元的地址输出一控制信号,根据该控制信号,将该显示信号转换成相应的灰阶电压或黑电平;将该灰阶电压或黑电平输出至该像素单元,显示画面;进入第二子帧,将该像素单元的灰阶电压或黑电平相互转换;将转换后的黑电平或灰阶电压输出至该像素单元,实现该像素单元在两个子帧中分别显示正常画面和黑画面;进入下一帧,重复上述驱动步骤,其中,该插黑发生器包括两个存储单元、两个数据选择器和一多路器,每一数据选择器分别对应一存储单元,该两个数据选择器在该像素单元的地址的控制下分别选择该存储单元中对应的数据作为该控制信号并输出到该多路器。

[0016] 相较于现有技术,本发明的液晶显示装置中,该时序控制器包括了一插黑发生器,该插黑发生器根据显示信号的目标像素单元的地址输出一控制信号,以控制该像素单元进行插黑。该液晶显示装置的像素单元是否显示黑画面是由其地址决定的,由于相邻两个像素单元的行地址最低有效位与列地址最低有效位均不同,因此该插黑发生器输出的控制信号也不同,由该控制信号控制该像素单元进行插黑,便实现对该液晶显示装置进行隔点插黑、隔行插黑或隔列插黑,使画面闪烁平均化,由此降低该液晶显示装置工作时人眼感觉到的画面闪烁现象,提高显示效果。

[0017] 相较于现有技术,本发明的液晶显示装置的驱动方法,其将一帧分成两个子帧,并在第一子帧确定显示信号的目标像素单元的地址,并根据该像素单元的地址由该插黑发生

器输出控制信号来控制将该显示信号转换成正常显示画面的灰阶电压或显示黑画面的黑电平,而在第二子帧将该灰阶电压与该黑电平相互转换。该驱动方法中各像素单元在任一子帧是否显示黑画面是由其地址决定的,由于相邻两个像素单元的行地址最低有效位与列地址最低有效位均不同,因此该插黑发生器输出的控制信号也不同,该驱动方法便实现液晶显示装置的隔点插黑、隔行插黑或隔列插黑,使画面闪烁平均化,由此降低该液晶显示装置工作时人眼感觉到的画面闪烁现象,提高显示效果。

#### 附图说明

- [0018] 图 1 是一种现有技术液晶显示装置的结构示意图。  
[0019] 图 2 是图 1 所示液晶显示装置的驱动波形图。  
[0020] 图 3 是本发明液晶显示装置一种较佳实施方式的结构示意图。  
[0021] 图 4 是图 3 所示的液晶显示装置的时序控制器的结构示意图。  
[0022] 图 5 是图 3 所示的液晶显示装置的源极驱动器的结构示意图。  
[0023] 图 6 是图 3 所示液晶显示装置的驱动波形图。  
[0024] 图 7 是本发明液晶显示装置驱动方法的流程图。

#### 具体实施方式

[0025] 请参阅图 3,是本发明液晶显示装置一种较佳实施方式的结构示意图。该液晶显示装置 300 包括多条平行设置的扫描线 310、多条与该扫描线 310 垂直设置的数据线 320、多个由该扫描线 310 和该数据线 320 分隔界定且呈矩阵分布的像素单元 330、一与该扫描线 310 相连接的栅极驱动器 302、一与该数据线 320 相连接的源极驱动器 303 以及一与该栅极驱动器 302 和该源极驱动器 303 相连接的时序控制器 304。

[0026] 在该像素单元 330 中,设置有一作为信号切换开关的薄膜晶体管 331、一像素电极 332、一与该像素电极 332 相对设置的公共电极 334 和一设置在该像素电极 332 和该公共电极 334 之间的液晶层(图未示)。该薄膜晶体管 331 的栅极、源极和漏极分别连接至其对应的扫描线 310、数据线 320 和像素电极 332。该像素电极 332、该液晶层和该公共电极 334 形成一液晶电容 333。

[0027] 该时序控制器 304 产生时序信号,并分别施加到该栅极驱动器 302 和该源极驱动器 303。该栅极驱动器 302 具有移位功能,其对该时序控制器 304 发出的时序信号进行移位处理,由此产生多个扫描脉冲信号并依次施加到对应的扫描线 310。该源极驱动器 303 根据该时序控制器 304 发出的时序信号,通过该数据线 320 将数据信号施加到对应的像素单元 330。

[0028] 请参阅图 4,是图 3 所示液晶显示装置 300 的时序控制器 304 的结构示意图,该时序控制器 304 包括相互连接的一插黑发生器(Black Insertion Generator)410 和一逻辑运算单元 420。该插黑发生器 410 包括一第一输入端 411、一第二输入端 412、一第三输入端 413、一输出端 414、一第一存储单元 415、一第二存储单元 416、一第一数据选择器 417、一第二数据选择器 418 和一多路器 419。该第一存储单元 415 和该第二存储单元 416 均为 4 位存储单元,其分别连接到该第一数据选择器 417 和该第二数据选择器 418,且该第一存储单元 415 存储的 4 位数据为 0110,该第二存储单元 416 存储的 4 位数据为 1001。

[0029] 该第一输入端 411 和该第二输入端 412 作为该第一数据选择器 417 和该第二数据选择器 418 的两个控制端,其均连接到该液晶显示装置 300 的地址缓存器(图未示),且该第一输入端 411 接收显示信号的目标像素单元 330 的行地址最低有效位(Least Significant Bit, LSB),该第二输入端 412 接收显示信号的目标像素单元 330 的列地址最低有效位。该第三输入端 413 作为该多路器 419 的控制端,其接收该时序控制器 304 内部产生的时序信号。

[0030] 该第一数据选择器 417 和该第二数据选择器 418 的输出端作为该多路器 419 的两个输入端,该多路器 419 的输出端作为该插黑发生器 410 的输出端 414。

[0031] 该逻辑运算单元 420 是一与门(And Gate),其包括两个输入端和一个输出端,其中一输入端用在接收来自缩放控制器(Scalar)(图未示)的数字显示信号,另一输入端连接到该插黑发生器 410 的输出端 414,用于接收该插黑发生器 410 输出的控制信号,且其输出端连接到该源极驱动器 303。

[0032] 请参阅图 5,是图 3 所示液晶显示装置 300 的源极驱动器 303 的结构示意图。该源极驱动器 303 包括依次连接的一数据锁存器 501、一数字/模拟(D/A)转换器 502 和一输出缓冲器 503。该数据锁存器 501 将该逻辑运算单元 420 输出的数字信号保存在其内部相应的缓存单元内,并在该时序控制器 304 内部产生的时序信号作用下将该数字信号输出到该数字/模拟转换器 502,该数字/模拟转换器 502 将该数字信号转换成相应的模拟信号后,通过该输出缓冲器 503 将该模拟信号输出到该数据线 320。

[0033] 请一并参阅图 3、图 4、图 5 和图 6,其中图 6 是本发明液晶显示装置 300 的驱动波形图。该液晶显示装置 300 完整显示一帧的时间被分为相等的第一时段  $T_a$  和第二时段  $T_b$ 。

[0034] 在该第一时段  $T_a$  中,该栅极驱动器 302 对来自该时序控制器 304 的时序信号进行移位处理,产生多个扫描脉冲信号 350,并依次施加到该扫描线 310。该扫描脉冲信号 350 作用期间,与该扫描线 310 相连接的一行薄膜晶体管 331 导通。

[0035] 同时该时序控制器 304 中,该第一输入端 411 将显示信号的目标像素单元 330 的行地址最低有效位传送到该第一数据选择器 417 和该第二数据选择器 418 的其中一控制端,该第二输入端 412 将显示信号的目标像素单元 330 的列地址最低有效位传送到该第一数据选择器 417 和该第二数据选择器 418 的另一控制端;该第一数据选择器 417 和该第二数据选择器 418 在该行地址最低有效位和该列地址最低有效位控制下,分别在该第一存储单元 415 和该第二存储单元 416 选择对应的存储数据,并分别通过其输出端将该存储数据输出到该多路器 419。

[0036] 具体而言,当目标像素单元 330 位于奇数行奇数列时,该第一数据选择器 417 的控制端所接收到的行地址最低有效位为 0,该第二数据选择器 418 的控制端所接收到的列地址最低有效位为 0。此时,该第一数据选择器 417 选择该 4 位数据 0110 的最低位 0 并输出到该多路器 419 的其中一输入端,该第二数据选择器 418 选择该 4 位数据 1001 的最低位 1 并输出到该多路器 419 的另一输入端。

[0037] 当目标像素单元 330 位于奇数行偶数列时,该第一数据选择器 417 的控制端所接收到的行地址最低有效位为 0,该第二数据选择器 418 的控制端所接收到的列地址最低有效位为 1。此时,该第一数据选择器 417 选择该 4 位数据 0110 的次低位 1 并输出到该多路器 419 的其中一输入端,该第二数据选择器 418 选择该 4 位数据 1001 的次低位 0 并输出到

该多路器 419 的另一输入端。

[0038] 当目标像素单元 330 位于偶数行奇数列时,该第一数据选择器 417 的控制端所接收到的行地址最低有效位为 1,该第二数据选择器 418 的控制端所接收到的列地址最低有效位为 0。此时,该第一数据选择器 417 选择该 4 位数据 0110 的次高位 1 并输出到该多路器 419 的其中一输入端,该第二数据选择器 418 选择该 4 位数据 1001 的次高位 0 并输出到该多路器 419 的另一输入端。

[0039] 当目标像素单元 330 位于偶数行偶数列时,该第一数据选择器 417 的控制端所接收到的行地址最低有效位为 1,该第二数据选择器 418 的控制端所接收到的列地址最低有效位为 1。此时,该第一数据选择器 417 选择该 4 位数据 0110 的最高位 0 并输出到该多路器 419 的其中一输入端,该第二数据选择器 418 选择该 4 位数据 1001 的最高位 1 并输出到该多路器 419 的另一输入端。

[0040] 下页表 1 列出了当两个存储单元 415 和 416 所存储的数据分别为 0110 和 1001 时,在行地址最低有效位和列地址最低有效位的控制下,该多路器 419 两个输入端所接收的数据。

[0041] 由表 1 可得到,当该第一存储单元 415 存储的 4 位数据为 0110,该第二存储单元 416 存储的 4 位数据为 1001 时,该两个存储单元 415 和 416 对应位的数据保持相反(本说明书所述的两个数据相反是代表其中一为 0,另一为 1),因此不管目标像素单元的具体位置,该多路器 419 两个输入端所接收到的数据始终保持相反。且,当两个像素单元的行地址最低有效位或两个像素单元的列地址最低有效位相反时,该多路器 419 的相应输入端所接收到的数据分别相反。

[0042]

		列地址最低有效位	
		0	1
行地址最低有效位	0	(0,1)	(1,0)
	1	(1,0)	(0,1)

[0043] 表 1

[0044] 该多路器 419 在该第三输入端 413 所接收到的时序信号作用下,将其与该第一数据选择器 417 相连接的输入端接收到的数据作为控制信号,传送到该逻辑运算单元 420 的一输入端。同时该逻辑运算单元 420 通过其另一输入端接收数字显示信号,并对其两个输入端所接收到的信号进行逻辑与运算,该逻辑运算单元 420 运算后得到的数字信号输出到该数据锁存器 501,该数字/模拟转换器 502 再将该数据锁存器 501 输出的数字信号转换为

对应的模拟数据信号,最终该输出缓冲器 503 将该数据信号输出到该数据线 320,并通过该薄膜晶体管 331 输出到该像素电极 332。

[0045] 具体而言,当该多路器 419 输出的控制信号为 0 时,该逻辑运算单元 420 进行逻辑与运算后输出为一零信号,若该零信号为 8 位时,其即为 00000000,该零信号输出到该数字/模拟转换器 502 后得到的数据信号为一与该公共电极 334 相同电位的黑电平,最终该黑电平通过该输出缓冲器 503 施加到对应的数据线 320,再通过该数据线 320 输出到其目标像素单元 330 的像素电极 332。该黑电平使得该液晶电容 333 处在放电状态,且放电结束后该液晶电容 333 在该第一时段  $T_a$  中保持该黑电平,由此,该目标像素单元 330 在此时段内显示一黑画面。

[0046] 而当该多路器 419 输出的控制信号为 1 时,该逻辑运算单元 420 进行逻辑与运算后得到的结果仍为该数字显示信号,该数字显示信号输出到该数字/模拟转换器 502 得到的数据信号为对应正常显示画面的灰阶电压信号,最终该灰阶电压信号通过该输出缓冲器 503 施加到对应的数据线 320,再通过该数据线 320 输出到其目标像素单元 330 的像素电极 332。该灰阶电压信号使得该液晶电容 333 处在充电状态,且充电结束后该液晶电容 333 在该第一时段  $T_a$  中保持该灰阶电压,由此该目标像素单元 330 在此时段内显示一正常画面。

[0047] 当该扫描脉冲信号 350 施加到最后一扫描线 310 之后,进入第二时段  $T_b$ 。

[0048] 在该第二时段  $T_b$  中,根据该时钟发生器 304 发出的时序信号,该栅极驱动器 302 再次产生多个扫描脉冲信号 360,并将该扫描脉冲信号依次施加到该扫描线 310。该扫描脉冲信号 360 作用期间,与该扫描线 310 相连接的一行薄膜晶体管 331 导通。

[0049] 同时该时序控制器 410 中,该第一输入端 411 将显示信号的目标像素单元 330 的行地址最低有效位传送至该两个数据选择器 417 和 418 的其中一控制端,同时该第二输入端 412 将显示信号的目标像素单元 330 的列地址最低有效位传送至该两个数据选择器 417 和 418 的另一控制端。该两个数据选择器 417 和 418 在该行地址最低有效位和该列地址最低有效位的控制下,分别在该第一存储单元 415 和该第二存储单元 416 选择对应的存储数据,并分别通过其输出端将该存储数据输出到该多路器 419。而且由于在该第一时段  $T_a$  和该第二时段  $T_b$  中,该第一存储单元 415 和该第二存储单元 416 所存储的数据保持不变,因此在该第二时段  $T_b$  中,该多路器 419 两个输入端所接收的数据与其在该第一时段  $T_a$  中所接收的数据相同。

[0050] 该多路器 419 在该第三输入端 413 所接收的时序信号作用下,将其与该第二数据选择器 418 相连接的输入端接收到的数据作为控制信号,传送到该逻辑运算单元 420。

[0051] 由于该多路器 419 两个端所接收到的数据始终保持相反。因此,在该第二时段  $T_b$  中,该逻辑运算单元 420 所接收的来自该多路器 419 输出端的控制信号与其在第一时段  $T_a$  中所接收到的控制信号相反。

[0052] 该逻辑运算单元 420 通过其另一输入端接收数字显示信号,并对其两个输入端所接收的信号进行逻辑与运算,该逻辑运算单元 420 运算后得到的数字信号输出到该数据锁存器 501,该数字/模拟转换器 502 再将该数据锁存器 501 输出的数字信号转换为对应的模拟数据信号,最终该输出缓冲器 503 将该模拟数据信号输出到该数据线 320,并通过该薄膜晶体管 331 输出到该像素电极 332。

[0053] 如上所述,由于在该第二时段  $T_b$  中该多路器 419 输出的控制信号其在第一时段



$T_a$  中相反,因此,在经过该数字/模拟转换器 502 转换得到对应的数据信号并输出到其目标像素单元 330 时,若对应的数据信号在该第一时段  $T_a$  中为黑电平,则其在该第二时段  $T_b$  中为正常显示画面的灰阶电压,若对应的数据信号在该第一时段  $T_a$  中为正常显示画面的灰阶电压,则其在该第二时段  $T_b$  中为黑电平。即在一个完整帧的两个时段  $T_a$  和  $T_b$  中,不管该像素单元 330 的具体位置,在其中某一时段该像素单元 330 显示为一正常画面,而在另一时段其显示为一黑画面。

[0054] 而且,相邻两个像素单元 330 的行地址最低有效位和列地址最低有效位相反,因此该液晶显示装置 300 相邻两个像素单元 330 在同一时段中,其中一显示的画面为正常画面,另一显示的画面为黑画面。即在一帧中,处在奇数行奇数列或偶数行偶数列的像素单元 330 在该第一时段  $T_a$  中显示黑画面,在该第二时段  $T_b$  中正常显示画面;处在奇数行偶数列或偶数行奇数列的像素单元 330 在该第一时段  $T_a$  中正常显示画面,在该第二时段  $T_b$  中显示黑画面。

[0055] 该液晶显示装置 300 下一帧重复上述工作状态。

[0056] 该液晶显示装置 300 由此便实现将一帧分为两个周期相同的子帧,即第一子帧和第二子帧,且第一子帧占用的时间为该第一时段  $T_a$ ,第二子帧占用的时间为该第二时段  $T_b$ 。因此,对于该液晶显示装置 300,每一子帧在空间上呈正常画面与黑画面交错分布,即在同一子帧中相邻两个像素单元 330 一呈黑画面,另一呈正常画面;且同一像素单元 330 在时间上也呈正常画面与黑画面交错分布,即在一帧的两个子帧中,同一像素单元 330 在其中一子帧呈黑画面,在另一子帧呈正常画面。由此,该液晶显示装置 300 实现隔点插黑,使得各像素单元 330 的灰阶电压变化明显,不会产生拖影现象。

[0057] 相较于现有技术,本发明的液晶显示装置 300,其在该时序控制器 304 中增加一该插黑发生器 410,该插黑发生器 410 根据显示信号的目标像素单元 330 的地址输出一控制信号,有效控制该源极驱动器 303 输出的数据信号,使得同一像素单元 330 在一完整帧的两个子帧中,一呈黑画面,另一呈正常画面;在同一子帧中相邻两个像素单元 330 一呈黑画面,另一呈正常画面,由此实现隔点插黑。因此,该液晶显示装置 300 便实现将由在画面插黑而产生的画面闪烁现象平均化,有效降低了现有技术液晶显示装置 100 进行整帧插黑而导致严重的画面闪烁现象,提高显示效果。

[0058] 本发明液晶显示装置 300 中包括该插黑发生器 410 和逻辑运算单元 420 的插黑功能块结构简单,其是在该时序控制器 304 内部实现,并不需要增加其它硬件。因此,本发明的液晶显示装置 300 不会明显增加驱动电路的复杂性,其实现隔点插黑的功能简单易行。

[0059] 另外,本发明液晶显示装置 300 并不局限于以上实施方式所描述。根据本发明液晶显示装置 300 的电路结构,仅需改变该插黑发生器 410 中该第一存储单元 415 和该第二存储单元 416 中所存储的 4 位数据,便可实现其它插黑方式。如,在该液晶显示装置 300 其它部分电路结构保持不变的情况下,将该第一存储单元 415 所存储的数据设置为 1001,并将该第二存储单元 416 所存储的数据设置为 0110,则可以实现在一个帧中,处在奇数行奇数列或偶数行偶数列的像素单元 330 在该第一时段  $T_a$  中正常显示画面,在该第二时段  $T_b$  中显示黑画面;而处在奇数行偶数列或偶数行奇数列的像素单元 330 在该第一时段  $T_a$  中显示黑画面,在该第二时段  $T_b$  中正常显示画面。又如,将该第一存储单元 415 和该第二存储单元 416 所存储的数据一设置为 1010,另一设置为 0101,便可实现对该液晶显示装置 300 进

行隔行插黑。再如,将该第一存储单元 415 和该第二存储单元 416 所存储的数据一设置为 0011,另一设置为 1100,便可实现对该液晶显示装置 300 进行隔列插黑。

[0060] 请参阅图 7,是本发明液晶显示装置 300 的驱动方法的流程图。该驱动方法 700 包括以下步骤:

[0061] 步骤 701,将一帧分为第一子帧和第二子帧。

[0062] 其中,该第一子帧对应该第一时段  $T_a$ ,该第二子帧对应该第二时段  $T_b$ ,因此,该第一子帧与该第二子帧所占用的时间相同。

[0063] 步骤 702,进入第一子帧,产生一显示信号,同时确定该显示信号的目标像素单元的地址。

[0064] 该步骤 702 具体如下:

[0065] 进入第一子帧,即进入该第一时段  $T_a$ ,该栅极驱动器 302 发出扫描脉冲信号 350 并施加到对应的扫描线 310,使与该扫描线 310 相连接的薄膜晶体管 331 导通。

[0066] 该缩放控制器产生一数字显示信号并传送到该逻辑运算单元 420;同时该时序控制器 304 确定该数字显示信号所要施加的目标像素单元 330 的行地址最低有效位和列地址最低有效位,并将该行地址最低有效位和列地址最低有效位输出到该插黑发生器 410。

[0067] 步骤 703,该插黑发生器根据该像素单元的地址输出一控制信号,根据该控制信号,将该显示信号转换成相应的灰阶电压或黑电平。

[0068] 该步骤 703 具体如下:

[0069] 703A,根据该像素单元 330 的行地址最低有效位和列地址最低有效位,在该两个存储单元 415 和 416 中选择对应的数据,并将所选择的来自该存储单元 415 的数据输出。具体而言,该行地址最低有效位和列地址最低有效位控制该数据选择器 417 和 418 分别选择该存储单元 415 和 416 中对应的数据并输出至该多路器 419,该多路器 419 将其输入端中由该数据选择器 417 所选择的来自该存储单元 415 的数据输出到该逻辑运算单元 420。通过预先对该存储单元 415 和 416 分别设置对应数据,使得无论该像素单元 330 的具体位置如何,该多路器 419 两个输入端的数据始终保持相反。本驱动方法 700 中,该数据选择器 415 存储的数据为 0110,该数据选择器 416 存储的数据为 1001。

[0070] 703B,将该数据作为控制信号与该显示信号进行逻辑与运算。即利用该逻辑运算单元 420 将该数字显示信号与该多路器 419 输出的控制信号进行逻辑与运算,并将运算结果输出到该源极驱动器 303。由此实现,若该像素单元 330 处在奇数行奇数列或处在偶数行偶数列,即行地址最低有效位和列地址最低有效位均为 0 或均为 1,该逻辑运算单元 420 输出的运算结果为一零信号;而若该像素单元 330 处在奇数行偶数列或处在偶数行奇数列,即行地址最低有效位和列地址最低有效位一为 0,另一为 1,该逻辑运算单元 420 输出的运算结果仍为该数字显示信号。

[0071] 703C,将运算结果转换成对应的灰阶电压或黑电平。即该源极驱动器 303 通过该数字/模拟转换器 502 将运算结果转换为对应的灰阶电压或黑电平。若该像素单元 330 处在奇数行奇数列或处在偶数行偶数列,该数字/模拟转换器 323 将该零信号转换为一黑电平;若该像素单元 330 处在奇数行偶数列或处在偶数行奇数列,该数字/模拟转换器 323 将该数字显示信号转换成正常显示画面的灰阶电压。

[0072] 步骤 704,将该灰阶电压或黑电平输出到该像素单元,显示画面。

[0073] 该步骤 704 具体如下：

[0074] 将该灰阶电压或黑电平输出至该像素电极 332, 该像素电极 332 与该公共电极 334 间形成一电场, 该液晶层中液晶分子在该电场作用下进行旋转, 正常显示画面或显示黑画面。具体而言, 该源极驱动器 303 通过该输出缓冲器 503 将该灰阶电压或黑电平输出到该数据线 320, 并通过该薄膜晶体管 331 将该灰阶电压或黑电平输出到该像素电极 332, 由此该像素电极 332 与该公共电极 334 之间形成一电场, 在该电场作用下, 该像素电极 332 与该公共电极 334 之间的液晶分子发生旋转, 显示画面。当该灰阶电压输出到目标像素单元 330 时, 该像素单元 330 正常显示画面; 而当将该黑电平输出到目标像素单元 300 时, 该像素单元 330 显示黑画面。即若该像素单元 330 处在奇数行奇数列或处在偶数行偶数列, 其显示一黑画面; 若该像素单元 330 处在奇数行偶数列或处在偶数行奇数列, 其显示一正常画面。

[0075] 步骤 705, 进入第二子帧, 将该像素单元的灰阶电压或黑电平相互转换。

[0076] 该步骤 705 具体如下：

[0077] 705A, 进入第二子帧, 即进入该第二时段  $T_b$ , 该栅极驱动器 302 发出扫描脉冲信号 360 并施加到对应的扫描线 310, 使与该扫描线 310 相连接的薄膜晶体管 331 导通。

[0078] 705B, 将所选择的来自另一存储单元的数据输出。具体而言, 该像素单元 330 的行地址最低有效位和列地址最低有效位控制该两个数据选择器 417 和 418 分别在该存储单元 415 和 416 选择与其在该第一时段  $T_a$  对应的数据并输出到该多路器 419, 该多路器 419 将其输入端中由该数据选择器 418 所选择的来自该存储单元 416 的数据输出到该逻辑运算单元 420, 由此, 该多路器 419 输出的数据与其在该第一子帧中所输出的数据相反。

[0079] 705C, 将该数据作为控制信号与该显示信号进行逻辑与运算。即利用该逻辑运算单元 420 将该数字显示信号与该多路器 419 输出的控制信号进行逻辑与运算, 并将运算结果输出到该源极驱动器 303。由于该多路器 419 在该第二子帧中所输出的控制信号与其在该第一子帧中所输出的控制信号相反, 因此, 当该逻辑运算单元 420 在第一子帧的运算结果为一零信号时, 其在该第二子帧的运算结果为该数字显示信号; 反之, 当该逻辑运算单元 420 在第一子帧的运算结果为该数字显示信号时, 其在该第二子帧的运算结果为一零信号。

[0080] 705D, 将运算结果转换为对应的黑电平或灰阶电压。即该源极驱动器 303 通过该数字/模拟转换器 502 将运算结果转换为对应的灰阶电压或黑电平。由此实现, 当该数字/模拟转换器 502 在该第一子帧输出为正常显示的灰阶电压时, 其在该第二子帧输出为一黑电平; 而该数字/模拟转换器 502 在该第一子帧输出为黑电平时, 其在该第二时段  $T_b$  中输出为一正常显示画面的灰阶电压。

[0081] 因此, 在该第二子帧中, 若该像素单元 330 处在奇数行奇数列或处在偶数行偶数列, 该步骤 705 实现将其用于显示画面的数据信号由一黑电平转换成一正常显示画面的灰阶电压; 若该像素单元 330 处在奇数行偶数列或处在偶数行奇数列, 该步骤 705 实现将该数据信号由一灰阶电压转换成一黑电平。由此, 实现将该像素单元 330 相应的灰阶电压或黑电平相互转换。

[0082] 步骤 706, 将转换后的黑电平或灰阶电压输出到该像素单元, 实现该像素单元在二子帧中分别显示正常画面和黑画面。

[0083] 该步骤 706 具体如下：

[0084] 将该灰阶电压或黑电平输出到该像素电极 332, 该像素电极 332 与该公共电极 334

之间形成一电场,该液晶层中液晶分子在该电场作用下进行旋转,正常显示画面或显示黑画面。具体而言,该源极驱动器 303 通过该输出缓冲器 503 将该灰阶电压或黑电平输出到该数据线 320,并通过该薄膜晶体管 331 将该灰阶电压或黑电平输出到该像素电极 332,由此该像素电极 332 与该公共电极 334 之间形成一电场,在该电场作用下,该像素电极 332 与该公共电极 334 之间的液晶分子发生旋转,显示画面。若像素单元 330 处在奇数行奇数列或处在偶数行偶数列,其接收该灰阶电压,并显示一正常画面;若像素单元 330 处在奇数行偶数列或处在偶数行奇数列,其接收该黑电平,并显示一黑画面。

[0085] 由上可得,无论该像素单元 330 的具体位置如何,该驱动方法 700 均可实现该像素单元 330 在两个子帧中一显示正常画面,另一显示黑画面。

[0086] 步骤 707,进入下一帧,重复上述驱动步骤。

[0087] 相较于现有技术,本发明的液晶显示装置的驱动方法 700,其在向各像素单元 330 施加数据信号之前,先确定该像素单元 330 的地址,并根据其地址的最低有效位由该插黑发生器 410 输出控制信号来控制将显示信号转换为正常显示画面的灰阶电压或显示黑画面的黑电平,且由于相邻两个像素单元 330 的行地址最低有效位与列地址最低有效位均不同,因此该驱动方法 700 使得同一像素单元 330 在一帧的两个子帧中,一呈黑画面,另一呈正常画面;在同一子帧中相邻两个像素单元一呈黑画面,另一呈正常画面,实现隔点插黑。该驱动方法 700 便由此将画面插黑导致的画面闪烁现象平均化,明显降低由于插入整帧黑画面而造成严重的画面闪烁现象,提高该液晶显示装置 300 的显示效果。

[0088] 另外,本发明液晶显示装置的驱动方法 700 并不局限于以上实施方式所描述。根据本发明的驱动方法 700,重新设置该第一存储单元 415 和该第二存储单元 416 中所存储的 4 位数据,便可实现其它插黑方式。如,将该第一存储单元 415 所存储的数据设置为 1001,并将该第二存储单元 416 所存储的数据设置为 0110,则可以实现在一个帧中,处在奇数行奇数列或偶数行偶数列的像素单元 330 在该第一时段  $T_a$  中正常显示画面,在该第二时段  $T_b$  中显示黑画面;而处在奇数行偶数列或偶数行奇数列的像素单元 330 在该第一时段  $T_a$  中显示黑画面,在该第二时段  $T_b$  中正常显示画面。又如,将该第一存储单元 415 和该第二存储单元 416 所存储的数据一设置为 1010,另一设置为 0101,便可实现对该液晶显示装置 300 进行隔行插黑的驱动。再如,将该第一存储单元 415 和该第二存储单元 416 所存储的数据一设置为 0011,另一设置为 1100,便可实现对该液晶显示装置 300 进行隔列插黑的驱动。

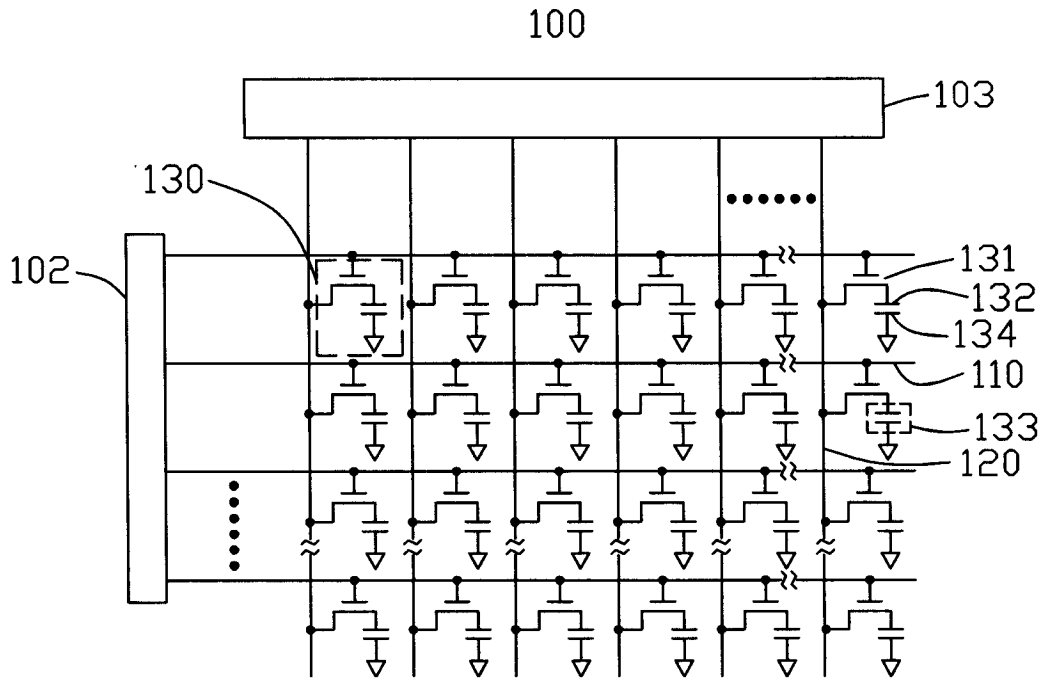


图 1

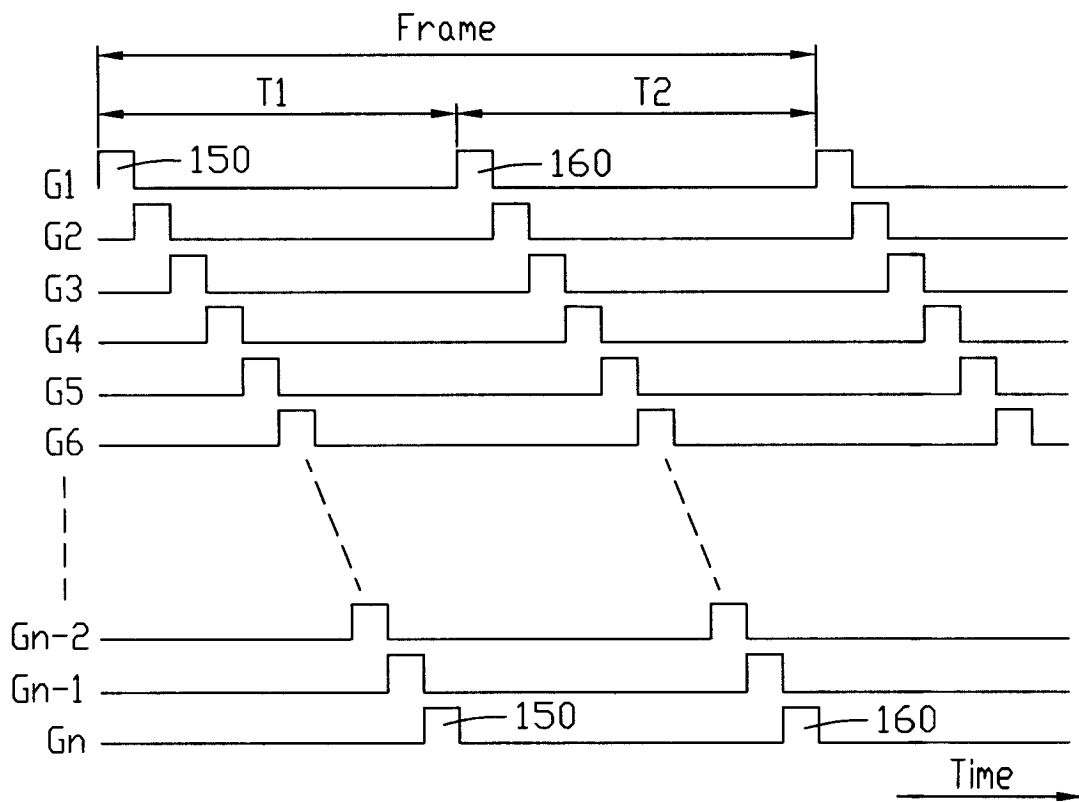


图 2

300

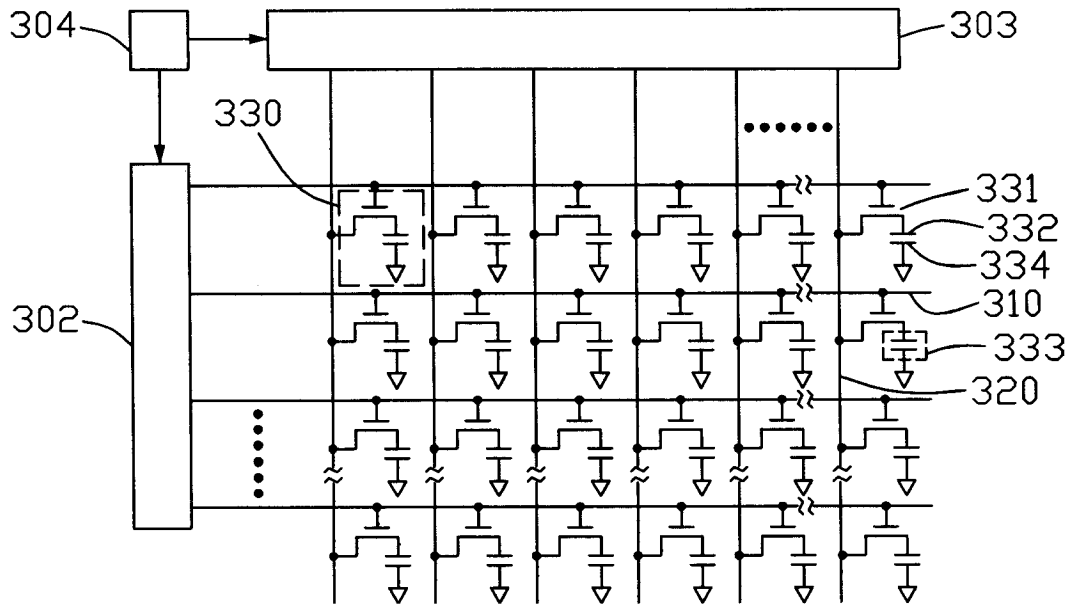


图 3

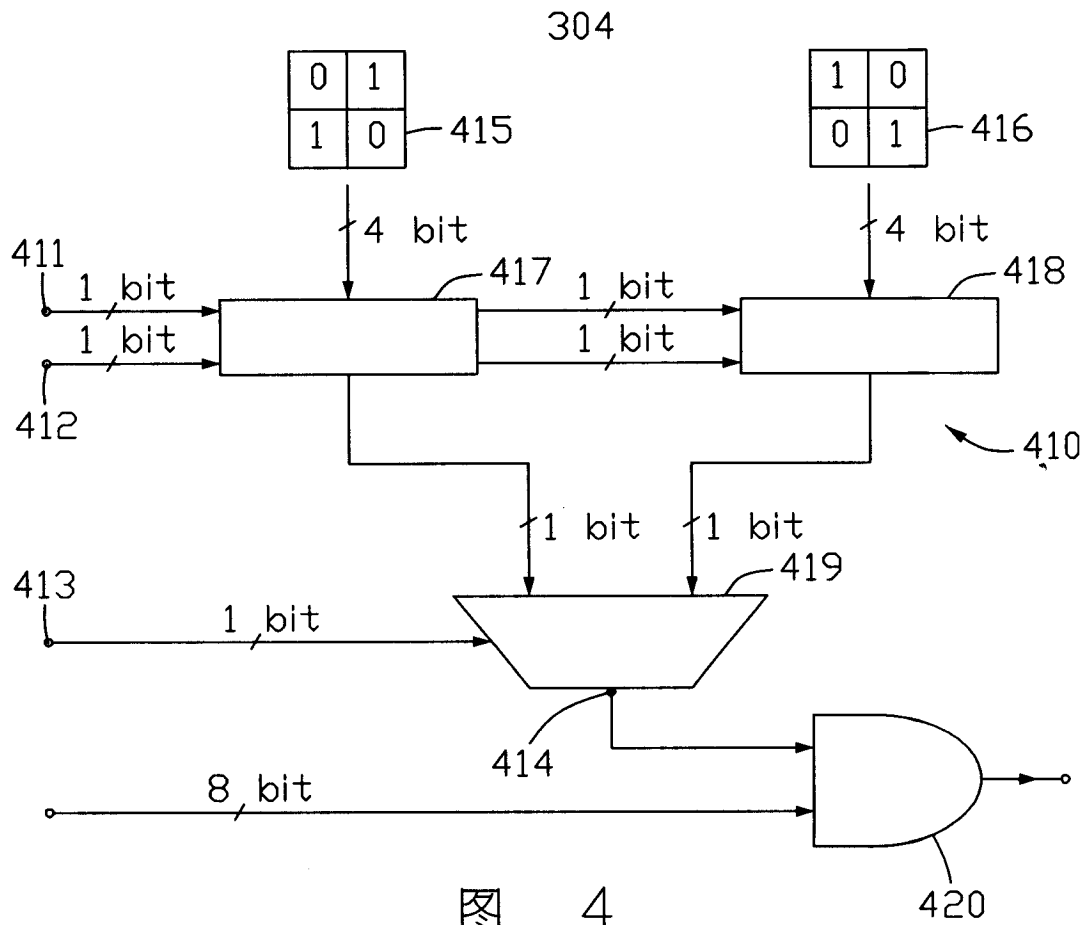


图 4

303

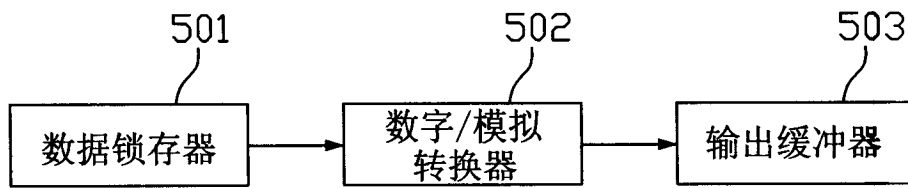


图 5

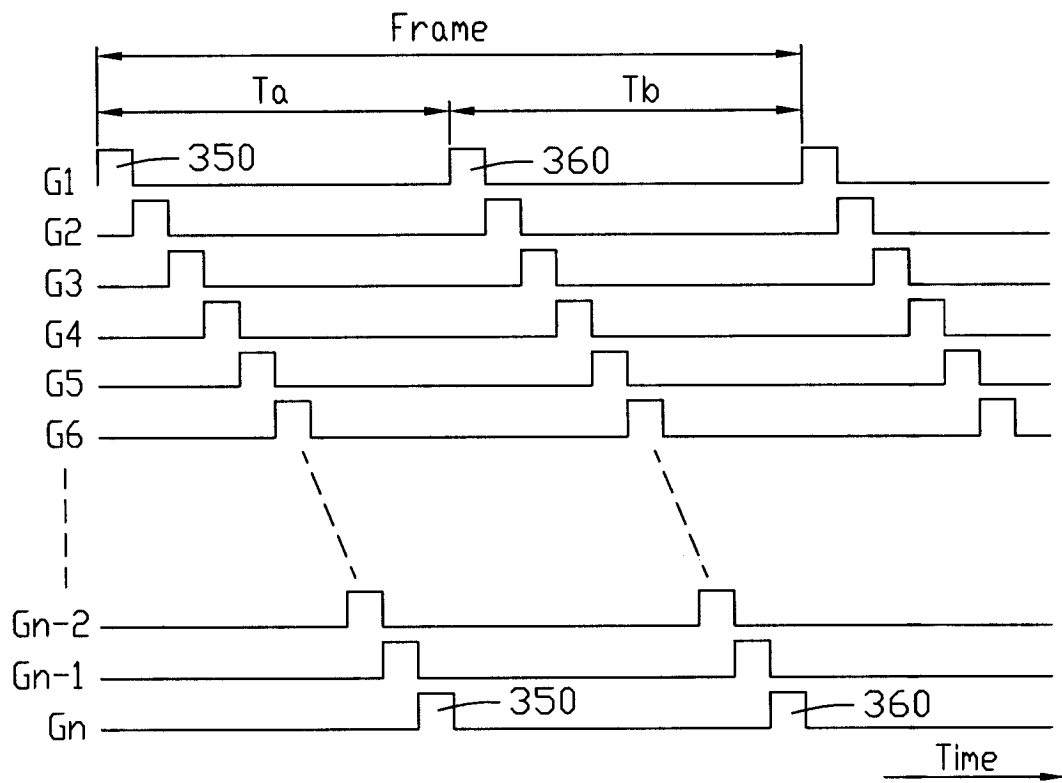


图 6

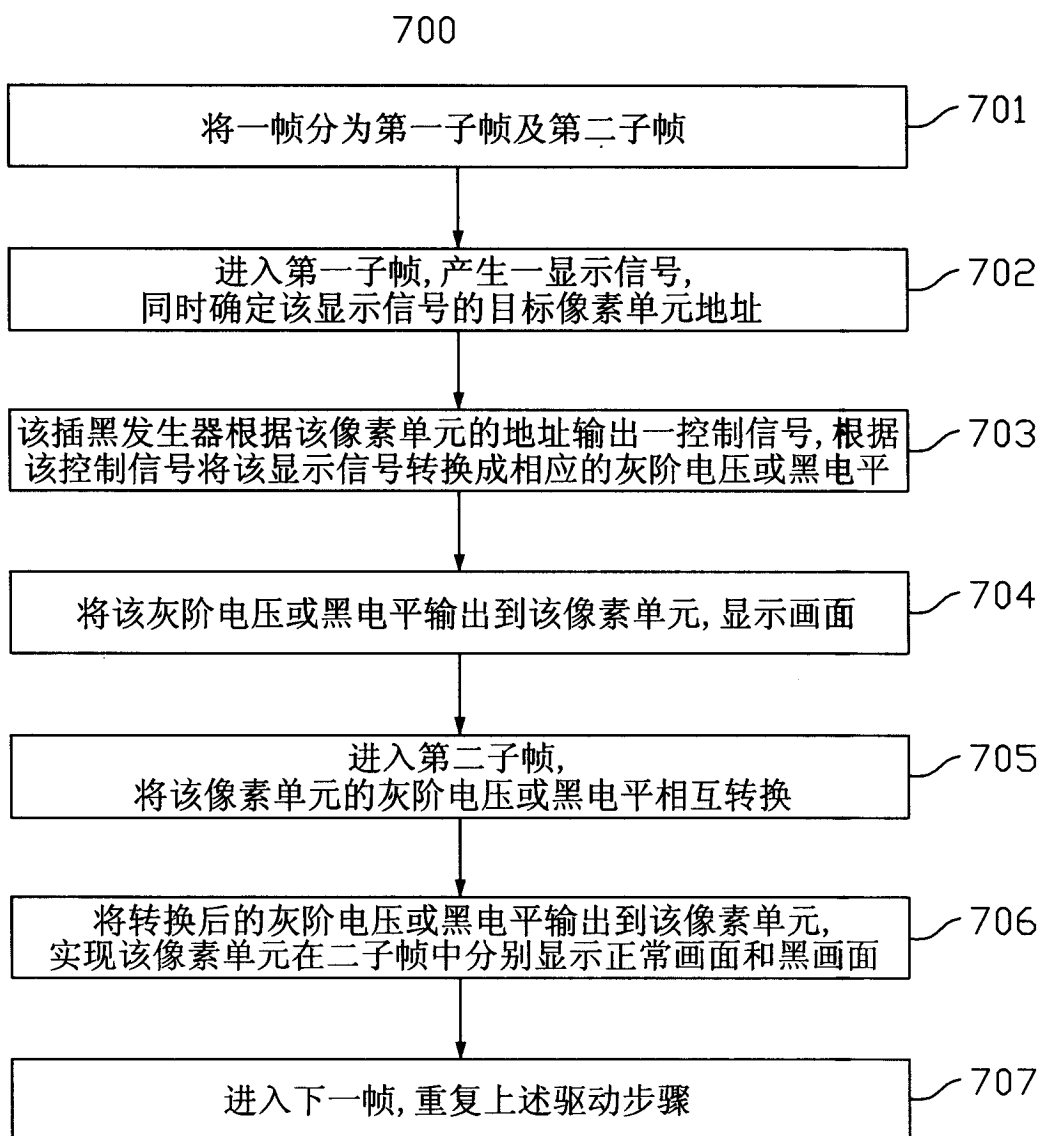


图 7