

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.

GO3G 15/02 (2006.01)

(21) 출원번호10-2008-7009515(22) 출원일자2008년04월21일

심사청구일자 **없음**

번역문제출일자 2008년04월21일

(86) 국제출원번호 PCT/US2006/041814 국제출원일자 2006년10월24일

(87) 국제공개번호 **WO 2007/120191** 국제공개일자 **2007년10월25일**

(30) 우선권주장

60/730,161 2005년10월24일 미국(US) 60/798,016 2006년05월04일 미국(US) (11) 공개번호 10-2008-0059579

(43) 공개일자 2008년06월30일

(71) 출원인

로렌스 리버모어 내쇼날 시큐리티, 엘엘시

미국 캘리포니니아 94551-9234 리버모어 엘-703 이스트 애버뉴 7000 로렌스 리버모어 내쇼날 래보 러토리

(72) 발명자

카포라소 조지 제이.

미국 94551 캘리포니아주 리버모어 레굴루스 로드 542

샘파얀 스티븐 이.

미국 95337 캘리포니아주 만테카 타이틀리스트 웨 이 1456

(뒷면에 계속)

(74) 대리인

유미특허법인

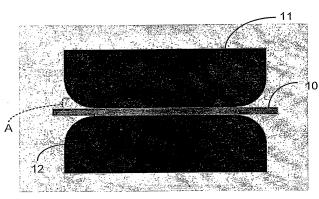
전체 청구항 수 : 총 36 항

(54) 광학적으로 기동되는 탄화규소 고전압 스위치

(57) 요 약

본 발명의 광도전성 스위치는, SiC 또는 GaAs 등의 다른 넓은 밴드갭 기판 재료로 이루어지는 기판과, 바람직하게는 SiN으로 구성되고, 전극 선단부에 인접하여 기판 상에 형성되거나 또는 기판 선단부에 인접하여 형성되어, 전기장을 완화시키는 전기장-완화 라이너를 포함한다.

대표도 - 도1



(종래 기술)

(72) 발명자

설리번 제임스 에스.

미국 94550 캘리포니아주 리버모어 다운 스트리트 1747

샌더스 데이비드 엠.

미국 94550 캘리포니아주 로버모어 벤쿠버 웨이 1348

특허청구의 범위

청구항 1

광도전성 스위치에 있어서,

1.6eV보다 큰 넓은 밴드갭을 갖는 재료로 구성되고, 하나 이상의 오목부(concavity)를 가지며, 또한 광학 소스에 광학적으로 연결 가능하여 상기 광학 소스로부터 광학 에너지를 수신하는 면을 갖는 광도전성 기판; 및

상기 광도전성 기관에 전기 접속되어 상기 광도전성 기관에 걸쳐 전위를 인가하는 2개의 전극

을 포함하며,

상기 전극의 하나 이상이 상기 하나 이상의 오목부 중의 대응하는 오목부에 접촉식으로 위치되는 볼록 표면을 갖는,

광도전성 스위치.

청구항 2

제1항에 있어서,

상기 광도전성 기판 상에 형성되어 전극-접촉 표면을 둘러싸며, 상기 전극-접촉 표면을 따라 전기장을 완화시키는 2개의 전기장-완화 라이너(field-grading liner)를 더 포함하는, 광도전성 스위치.

청구항 3

제2항에 있어서,

상기 전기장-완화 라이너는 상기 전극의 선단부에 인접하여 위치되어 있는, 광도전성 스위치.

청구항 4

제3항에 있어서,

2개의 상기 전기장-완화 라이너는 2개의 상기 오목부의 원주(rim)를 형성하여, 상기 광도전성 기판과 상기 전극이 분리되는 지점에서 전기장을 완화시키는, 광도전성 스위치.

청구항 5

제2항에 있어서,

상기 전기장-완화 라이너는 상기 광도전성 기판 상에 일체로 형성되는, 광도전성 스위치.

청구항 6

제2항에 있어서,

상기 전기장-완화 라이너는 고유전율(high permittivity) 재료인, 광도전성 스위치.

청구항 7

제2항에 있어서,

상기 전기장-완화 라이너는 도전성 재료와 반도전성 재료로 이루어진 군에서 선택되는, 광도전성 스위치.

청구항 8

제7항에 있어서,

상기 전기장-완화 라이너는 질화규소로 구성되는, 광도전성 스위치.

청구항 9

제7항에 있어서,

상기 도전성 재료 또는 상기 반도전성 재료는 상기 광도전성 기판의 도핑된 부표면층(doped sub-surface laye r)으로서 형성되는, 광도전성 스위치.

청구항 10

제9항에 있어서,

도전성 또는 반도전성의 상기 도핑된 부표면층은 약 1/m의 깊이로 상기 광도전성 기판 내로 연장하는, 광도전성 스위치.

청구항 11

제1항에 있어서.

상기 광도전성 기판은, 분할층(divider layer)에 의해 분리된 2개 이상의 광도전성층을 갖는 다중층인, 광도전성 스위치.

청구항 12

제11항에 있어서,

상기 분할층은 도전성 재료 및 반도전성 재료로 이루어진 군에서 선택되는, 광도전성 스위치.

청구항 13

제1항에 있어서.

상기 광도전성 기판은 4h SiC, 6h SiC, 및 GaN으로 이루어진 군에서 선택된 보상된 반절연성 재료(compensated semi-insulating material)인, 광도전성 스위치.

청구항 14

제13항에 있어서,

상기 광도전성 기판은, 6각 결정 구조를 갖고, 또한 A-평면, C-평면 및 M-평면으로 이루어진 군에서 선택된 평면으로 절단되는 반절연성 SiC인, 광도전성 스위치.

청구항 15

제14항에 있어서,

상기 광도전성 기판은, C-평면으로 절단되고 서로 오프셋되는 2개 이상의 층을 포함하는, 광도전성 스위치.

청구항 16

제13항에 있어서,

상기 반절연성 SiC는, 붕소, 바나듐, 질소, 알루미늄, 인, 산소, 텅스텐, 및 아연을 도펀트(dopant)로 하여 그 중의 하나 이상으로 도핑되는, 광도전성 스위치.

청구항 17

제1항에 있어서,

상기 광도전성 기판의 하나 이상의 면이 내부 전반사를 발생하기 위해 유전체로 코팅되는, 광도전성 스위치.

청구항 18

광도전성 스위치에 있어서,

1.6eV보다 큰 넓은 밴드갭을 갖는 재료로 구성되고, 서로 대향하는 전국-접촉 표면을 가지며, 또한 광학 소스에 광학적으로 연결 가능하여 상기 광학 소스로부터 광학 에너지를 수신하는 면을 갖는 광도전성 기판;

상기 광도전성 기판의 전극-접촉 표면에 전기 접속되어 상기 광도전성 기판에 걸쳐 전위를 인가하는 2개의

전극; 및

상기 광도전성 기판 상에 형성되어 상기 전극-접촉 표면 중의 대응하는 전극-접촉 표면을 둘러싸고, 상기 전극접촉 표면을 따라 전기장을 완화시키는 하나 이상의 전기장-완화 라이너(field-grading liner)

를 포함하는 광도전성 스위치.

청구항 19

제18항에 있어서,

상기 전기장-완화 라이너는 전극 선단부에 인접하여 위치되어 있는, 광도전성 스위치.

청구항 20

제19항에 있어서,

상기 전기장-완화 라이너는 상기 광도전성 기판과 상기 전극 선단부 사이에 형성되는, 광도전성 스위치.

청구항 21

제20항에 있어서,

2개의 상기 전기장-완화 라이너는 상기 전극-접촉 표면의 레벨 아래로 리세스되는, 광도전성 스위치.

청구항 22

제21항에 있어서,

상기 전기장-완화 라이너의 외측 표면은, 상기 전국-접촉 표면과 공통 평면이어서, 상기 전국-접촉 표면의 연장 부를 형성하는, 광도전성 스위치.

청구항 23

제18항에 있어서,

상기 전기장-완화 라이너는 상기 광도전성 기판의 선단부에 인접하여 위치되는, 광도전성 스위치.

청구항 24

제18항에 있어서,

상기 전기장-완화 라이너는 상기 광도전성 기판 상에 일체로 형성되는, 광도전성 스위치.

청구항 25

제18항에 있어서,

상기 전기장-완화 라이너는 고유전율(high permittivity) 재료인, 광도전성 스위치.

청구항 26

제18항에 있어서,

상기 전기장-완화 라이너는 도전성 재료와 반도전성 재료로 이루어진 군에서 선택되는, 광도전성 스위치.

청구항 27

제26항에 있어서,

상기 전기장-완화 라이너는 질화규소로 구성되는, 광도전성 스위치.

청구항 28

제26항에 있어서,

상기 도전성 재료 또는 상기 반도전성 재료는 상기 광도전성 기판의 도핑된 부표면층(doped sub-surface layer)으로서 형성되는, 광도전성 스위치.

청구항 29

제28항에 있어서,

도전성 또는 반도전성의 상기 도핑된 부표면층은 약 1 μ m의 깊이로 상기 광도전성 기판 내로 연장하는, 광도전성 스위치.

청구항 30

제18항에 있어서,

상기 광도전성 기판은, 분할층(divider layer)에 의해 분리된 2개 이상의 광도전성층을 갖는 다중층인, 광도전성 스위치.

청구항 31

제30항에 있어서.

상기 분할층은 도전성 재료 및 반도전성 재료로 이루어진 군에서 선택되는, 광도전성 스위치.

청구항 32

제18항에 있어서,

상기 광도전성 기판은 4h SiC, 6h SiC, 및 GaN으로 이루어진 군에서 선택된 보상된 반절연성 재료(compensated semi-insulating material)인, 광도전성 스위치.

청구항 33

제32항에 있어서,

상기 광도전성 기판은, 6각 결정 구조를 갖고, 또한 A-평면, C-평면 및 M-평면으로 이루어진 군에서 선택된 평면으로 절단되는 반절연성 SiC인, 광도전성 스위치.

청구항 34

제33항에 있어서,

상기 광도전성 기판은, C-평면으로 절단되고 서로 오프셋되는 2개 이상의 층을 포함하는, 광도전성 스위치.

청구항 35

제32항에 있어서,

상기 반절연성 SiC는, 붕소, 바나듐, 질소, 알루미늄, 인, 산소, 텅스텐, 및 아연을 도펀트(dopant)로 하여 그 중의 하나 이상으로 도핑되는, 광도전성 스위치.

청구항 36

제18항에 있어서,

상기 광도전성 기판의 하나 이상의 면이 내부 전반사를 발생하기 위해 유전체로 코팅되는, 광도전성 스위치.

명세서

기 술 분 야

- <!> 본 발명은 광도전성 스위치에 관한 것으로, 보다 구체적으로는 광학적으로 기동되는 탄화규소(SiC) 고전압 스위치에 관한 것이다.
- <2> 미합중국 정부는 Lawrence Livermore National Laboratory의 운영에 대한 캘리포니아 대학과 미합중국 에너지

부 간의 계약(계약 번호 W-7405-ENG-48)에 따라 본 발명에 대한 권리를 갖고 있다.

<3> 본 출원은 2005년 10월 24일자로 출원된 미국 가출원 번호 60/730,161호 및 2006년 5월 4일자로 출원된 미국 가출원 번호 60/798,016호를 우선권으로 주장하며, 상기 특허 출원은 그 전체 내용이 본 명세서에 원용되어 있다.

배경기술

- 여컨대 유전성 벽면 가속기(DWA: Dielectric Wall Accelerator) 등의 입자 가속기는 나노세컨드의 정밀도로 작동될 수 있는 고전압 고전류의 고속 폐쇄 스위치(fast closing switch)에 크게 좌우된다. 광도전성 스위치는, 이러한 고전압 및 고전류를, 최소의 인덕턴스, 고속 폐쇄, 정밀한 온도 제어 및 수명 연장의 가능성을 갖고 처리한다는 점에서 매우 큰 잠재력을 제공한다. 광도전성 스위칭은, 반도체 재료에 광학 에너지를 가하고, 그 광학 에너지가 반도체 내에서 캐리어를 생성하여 반도체에 도전성을 부여하는 기술이다.
- <5> 광도전성 스위치 응용장치를 위해 최근까지 사용되어 왔던 재료로는 실리콘 및 갈륨 아세나이드(GaAs) 등이 있다. 이러한 재료가 갖고 있는 문제점은 가장 적당한 파라미터에서조차도 다양한 장애 메카니즘이 발생한다는 점이다. 또한, 이들 재료의 광학적 흡수 깊이가 낮아서, 캐리어가 재료의 표면 바로 아래의 매우 얇은 영역에 흐르게 된다. 그러므로, 광도전성 스위치가 갖고 있는 기본적인 문제점은 지나친(overstressing) 전류 및 전압조건으로 인해 수명이 단축된다는 점이다.
- 또한, 탄화규소(SiC)는 장기간 동안 광도전성 스위치 재료로서 사용하기 위해 대안이 될 수 있는 유망한 후보이었다. 그러나, 이 재료는 최근에서야 비로서 고전압 스위치로서의 응용에 이점을 갖는 크기 및 순도(purity)로 상업적으로 이용 가능하게 되었다. SiC 재료는 고체 상태 재료(~4MV/cm)보다 높은 절연성 파괴 강도 (dielectric breakdown strength)를 갖고, 높은 열전도율(구리의 열전도율에 비해) 및 낮은 광학적 흡수를 갖는다. 그러므로, 단결정성 탄화규소의 이용 가능성에 의해, 새로운 부류의 광도전성 스위치가 이용 가능하게 되고 있다.
- 스러나, SiC가 유망하기는 하지만, 이 재료 또한 전극과 광도전성 기판의 접촉이 분리되는 곳에서 국부적으로 발생되는 높은 전기장으로 인해 장애가 발생한다. 도 1은 SiC 광도전성 기판(10) 및 2개의 대향 전극(11, 12)을 갖는 종래 기술로 공지되어 있는 광도전성 스위치를 도시하고 있다. 도 2는 도 1 내의 박스 A를 확대도로 도시하여, 전극과 기판 표면 사이의 금속 접점에 형성된 요철부를 보여주고 있다. 도 3은 접촉 표면 상의 전기장의 크기를 나타내며, 3중 지점(triple point)에서 스파이크가 발생한다는 것을 예시하고 있다. 이러한 "3중지점"에서의 이들 전기장을 감소시켜 최소화하기 위해 고유전율(high permittivity) 재료의 가판과 전극 사이의 공간을 채우는 단계를 포함하는 각종 방법이 채용되었다. 이것은 도 4 내지 도 6에 도시되어 있다. 도 1과 유사하게, 도 4는 기판(15)과 2개의 전극(16, 17)을 도시하고 있다. 또한, 고유전율 절연체(18)가 기판과 전극이 분리된 부분 사이의 공간에 채워진다. 도 5에서, 요철부(19)는 3중 지점에서 보여지고 있으며, 3중 지점은 여기에서는 절연체 재료(18)를 포함하고 있다. 그러나, 도 6은 이러한 전극-기판 분리부의 3중 지점에서 비록 크기가 작기는 하지만 여전히 스파이크가 발생한다는 것을 보여주고 있다.
- <8> 따라서, 전극-기판 분리부의 지점에서의 커다란 크기의 전기장을 최소화시키거나 또는 적어도 감소시킬 수 있는, 바람직하게는 SiC 재료 또는 GaAs 등의 기타 광도전성 재료로 구성되는, 입자 가속기용과 같은 고전압 응용장치용의 광도전성 스위치가 요망된다.

발명의 상세한 설명

- 본 발명은, 1.6eV보다 큰 넓은 밴드갭을 갖는 재료로 구성되고, 서로 대향하는 2개의 오목부(concavity)를 가지며, 또한 광학 소스에 광학적으로 연결 가능하여 상기 광학 소스로부터 광학 에너지를 수신하는 면을 갖는 광도 전성 기판, 및 상기 오목부에 접촉식으로 위치되는 볼록 표면을 갖고, 상기 광도전성 기판에 걸쳐 전위를 인가하는 2개의 전극을 포함하는 광도전성 스위치를 제공한다.
- <10> 또한, 본 발명은, 1.6eV보다 큰 넓은 밴드갭을 갖는 재료로 구성되고, 서로 대향하는 전극-접촉 표면을 가지며, 또한 광학 소스에 광학적으로 연결 가능하여 상기 광학 소스로부터 광학 에너지를 수신하는 면을 갖는 광도전성 기판과, 상기 광도전성 기판의 상기 전극 접촉 표면에 전기 접속되어 상기 광도전성 기판에 걸쳐 전위를 인가하는 2개의 전극과, 상기 광도전성 기판 상에 형성되어 상기 전극-접촉 표면을 둘러싸고, 상기 전극-접촉 표면을 따라 전기장을 완화시키는 2개의 전기장-완화 라이너(field-grading liner)를 포함하는 광도전성 스위치를 제공한다.

실시예

- 본 발명의 광도전성 스위치는 도 7에 도시된 기본적인 광도전성 스위치의 구조 및 동작을 향상시킨 것이며, 이러한 향상에 의하여 본 발명의 광도전성 스위치는, 고전압 및 고전류를, 최소의 인덕턴스, 고속 폐쇄, 정밀한온도 제어 및 수명 연장의 가능성을 갖고 처리할 수 있게 된다. 이와 같이, 본 발명의 광도전성 스위치는 상당한 부분에서 일반적으로 2개의 전극(22, 23) 사이에 광도전성 재료(21)를 갖는 도 7에 도시된 기본적인 광도전성 스위치와 동일한 구성을 갖는다. 광학 에너지 주입이 없는 경우, 즉 어둠 속에서는, 광도전성 재료는 저항값이 큰(회로 임피던스보다 훨씬 큰) 절연체이므로, 광도전성 스위치는 필수적으로 전류 흐름을 차단한다. 광학에너지가 주입되어 광도전성 재료에 흡수될 때, 광도전성 스위치 저항은 낮은 값(회로 임피던스보다 훨씬 작은)으로 강하되어, 광도전성 스위치는 전류를 도통하게 된다. 그러므로, 기본적인 광도전성 스위치는 광학적으로 제어되는 저항이라 할 수 있다. 비교적 작은 필스의 레이저 또는 다른 광학 소스를 이용하는 경우에는, 광학에너지를 짧은 필스로 주입할 수 있게 되어, 광도전성 스위치를, 전류를 차단하는 큰 저항의 상태와 전류를 도통시키는 작은 저항의 상태 간에 전환시키는 스위칭 시간이 수 나노초로 될 수 있다.
- <27> 이러한 2가지의 광도전율 모드는 또한 선형 및 비선형 스위치 시스템에서 작동된다. 선형 광도전성 스위치에서, 각각의 흡수된 광자는 하나의 전자 및 하나의 전자 베이컨시(electron vacancy) 또는 정공을 생성 하며, 이들은 전자-정공쌍으로 지칭된다. 또한, 스위치가 폐쇄하는 속도는, 폐쇄 시간이 광학 펄스폭에 대략 동등하게 되도록, 광학 에너지가 스위치 볼륨에 주입되는 속도에 좌우된다. 선형 광-스위치에서의 전류 밀도는 스위치 볼륨 내에서의 광학 에너지의 분포에 의해 결정된다.
- 본 발명에서는 선형의 외인성 모드의 동작이 바람직하며, 그 이유는 광학 흡수 깊이 및 전도 단면의 치수가 인터밴드 도편트(interband dopant)의 밀도를 제어함으로써 추적될 수 있기 때문이다. 그러나, 본 발명은 이러한 것으로 제한되지 않는다. 인터밴드 도펀트의 밀도는 또한 전류 캐리어(전자 및 정공)의 최대 밀도 및 전도가가능하게 되는 전류 밀도를 결정한다(선형 모드의 동작인 경우에는, 전류 밀도 자체가 제한됨). 선형 모드의 동작은 전류 캐리어쌍이 광자에 의해 생성되는 것을 필요로 하며, 접점 및 벌크 재료에 손상을 주는 극히 조밀한 전류 필라멘트를 생성할 시에 보여지는 내부 어발런치 프로세스(internal avalnche process)에 의존하지 않는다.
- *29> 바람직하게는, 본 발명의 광도전성 스위치는 하이 파워 광도전성 스위치 응용장치에 적용하기 위한 최상의 재료로 생각되는 보상된 반절연성 탄화규소(compensated semi-insulating SiC, CSI-SiC)를 광도전성 기판으로서 사용한다. 그 이유는 다음과 같다. 먼저, CSI-SiC는 매우 큰 유전 강도(3MV/m)를 가지므로, 초막박층으로도 큰전압을 지원할 수 있기 때문이다(GaAs는 불과 ~250kV/cm을 지원할 수 있다). 또한, CSI-SiC 스위치는 요구된 광학 폐쇄 에너지가 CSI-SiC 재료의 두께에 따라 정해지므로 감소된 레벨의 광학 폐쇄 에너지를 필요로 하기 때문이다. 또한, CSI-SiC의 큰 암상태 저항(dark resistance)(10¹¹~10¹⁵ 0hm-cm)이 저속의 전압 인가 또는 충전을 허용하기 때문이다(최대 GaAs 저항율은 ~10⁹ 0hm-cm). CSI-SiC의 큰 열전도율이 열적으로 유기된 전도없이 높은 평균 파워 작동을 가능하게 하기 때문이다(GaAs의 열전도율은 SiC의 10%에 불과함). 마지막으로, CSI-SiC의 보상된 특성(compensated nature)이 재결합 시간, 광학 흡수 깊이 및 전류 밀도의 설계를 가능하게 하기 때문이다.
- *30> 광도전성 기판은 4h SiC, 6h SiC, 및 GaN으로 이루어진 군에서 선택된 보상된 반절연성 재료로 구성된다. 기판은 6각 결정 구조를 갖고, 또한 A-평면, C-평면 및 M-평면으로 이루어진 군에서 선택된 평면으로 절단되는 것이 바람직하다. 복수의 층을 적층한 형태로 이용하면, 마이크로파이프의 길이를 감소시킬 수 있다. 반절연성 SiC는 이하의 도펀트, 즉 붕소, 바나듐, 질소, 알루미늄, 인, 산소, 텅스텐, 아연 중의 적어도 하나로 도핑되는 것이 바람직하다. 그리고, 기판의 적어도 하나의 비-전극화 면(non-electroded facet)이 내부 전반사를 발생하기

위해 유전체로 코팅되는 것이 바람직하다.

- <31> 도 8은 광섬유(38)를 통해 레이저 등의 광학 소스(37)에 연결된 본 발명의 광도전성 스위치(30)의 일례의 실시예에 대한 개략도이다. 광도전성 스위치(30)는 광도전성 기판에 전기 접속된 2개의 전극(32, 33)(대향하는 것이 바람직하지만, 필수적이지는 않음)을 갖는 광도전성 기판(31)을 포함한다. 또한, 전기장을 완화(grading)시키기 위해 기판 상에 형성되어 있는 전기장-완화 라이너(34, 35)가 도시되어 있다.
- <32> 도 9 내지 도 13은 전극과 이들 전극에 접촉하는 기판의 표면(예컨대 도 11의 도면부호 63) 간의 전기 접속에 대한 각종 실시예를 도시한다. 도 9는, 평면인 전극-접촉 표면과, 기판 아래에 리세스되어 있는 라이너(42)를 도시하고 있다. 또한, 라이너(42)는 기판과 전극 선단부 사이에 위치하고 있다. 도 10은 기판 선단부/끝단에 인접하여 있는 라이너(55, 56)를 도시하고 있다. 도 11은 볼록 전극(62)을 수용하기 위해 2개의 대향 요철부를 갖는 전극-접촉 표면을 도시하고 있다. 전극-접촉 표면(63)은 따라서 오목하게 형성되어 있다. 도 12는 도 11의 스위치 구성과 유사하고, 전극 선단부와 기판 사이에 라이너(75)를 포함하는 스위치 구성을 도시하고 있다.도 13은 도 12의 스위치 구성과 유사하고, 라이너가 기판 선단부에 인접하여 있는 스위치 구성을 도시하고 있다.
- <33> 광도전성 스위치는, 1.6eV보다 큰 넓은 밴드갭을 갖는 재료로 구성되고, 서로 대향하는 2개의 오목부를 가지며, 또한 광학 소스에 광학적으로 연결 가능하여 광학 소스로부터 광학 에너지를 수신하는 면을 갖는 광도전성 기판, 및 오목부에 접촉식으로 위치되는 볼록 표면을 갖고, 광도전성 기판에 걸쳐 전위를 인가하는 2개의 전극을 포함하는 것이 바람직하다.
- <34> 또한, 기판 상에 형성된 적어도 하나의 전기장-완화 라이너가 전극-접촉 표면 중의 대응하는 표면을 둘러싸고, 그 전극-접촉 표면을 따라 전기장을 완화시킨다. 2개의 전기장 완화 라이너는 전극 선단부에 인접하여 있다. 또한, 2개의 전기장-완화 라이너는 기판과 전극이 분리되어 있는 지점에서 전기장을 완화시키기 위해 2개의 오목부의 원주(rim)를 형성한다. 전기장-완화 라이너는 기판 상에 일체로 형성되는 것이 바람직하다.
- <35> 전기장-완화 라이너용으로 바람직한 재료는 고유전율 재료 또는 도전성 및 반도전성 모두를 나타내는 재료이다. 전기장-완화 라이너는 질화규소로 구성되는 것이 바람직하다. 도전성 또는 반도전성 재료는 약 1μm의 깊이로 기판 내로 연장하는 기판의 도핑된 부표면층으로서 형성될 수도 있다. 옵션으로는, 기판은 도전성 및 반도전성 재료로 이루어지는 분할층에 의해 분리된 적어도 2개의 광도전성층을 갖는 다층일 수도 있다.
- <36> 또한, 본 발명의 광도전성 스위치는, 1.6eV보다 큰 넓은 밴드갭을 갖는 재료로 구성되고, 서로 대항하는 전극접촉 표면을 가지며, 또한 광학 소스에 광학적으로 연결 가능하여 광학 소스로부터 광학 에너지를 수신하는 면을 갖는 광도전성 기판과, 광도전성 기판의 전극-접촉 표면에 전기 접속되어 광도전성 기판에 걸쳐 전위를 인가하는 2개의 전극과, 광도전성 기판 상에 형성되어 전극-접촉 표면을 둘러싸고, 전극-접촉 표면을 따라 전기장을 완화시키는 2개의 전기장-완화 라이너(field-grading liner)를 포함한다. 전기장-완화 라이너가 전극 선단부에 인접하여 있는 경우에, 전기장-완화 라이너는 기판과 전극 선단부 사이에 형성되는 것이 바람직하다. 또한, 2개의 전기장-완화 라이너는 전극-접촉 표면의 레벨 아래에 리세스되어 있다. 여기서, 전기장-완화 라이너의 외측 표면은 전극-접촉 표면과의 공통 평면이 되어 연장부를 형성한다.
- <37> 대부분의 기판에서는, 도 14에 도시된 바와 같이 구조 내에 결함이 존재한다. 이러한 결함(92)은 보이드, 갈라짐 등을 포함할 수 있다. 도면부호 90으로 나타낸 바와 같은 SiC의 특정 평면에서, 이들 보이드는 도면부호 91로 도시된 바와 같은 "마이크로파이프"를 포함할 수 있다. 마이크로파이프는 기판의 전체 길이를 통과하는 길고 폭이 좁은 튜브형 보이드이다. 기판에 고전압이 인가될 때, 보이드를 연결하거나 또는 마이크로파이프를 완전하게 연결함으로써 디바이스의 전체 길이를 통해 아크 브레이크다운이 발생할 수 있다. 브레이크다운은 이온화에 의하여 보이드 내에 생성된 전하 입자의 가속 및 충돌에 의해 보이드에서 발생한다는 것은 당업자에게 널리 공지되어 있다. 이러한 충돌은 풀 어밸런치(full avalnche), 즉 아크가 발생할 때까지 프로세스에 기여하는 이온-전자쌍을 생성한다. 전하 입자가 이동할 수 있는 거리가 짧을수록, 그들이 받아들일 수 있는 에너지가 적어지고, 또한 어밸런치가 발생할 수 있는 가능성이 줄어든다는 것 또한 당업자에게 널리 공지되어 있다. 그러므로, 작은 보이드는 대형 보이드보다 적은 영향을 가질 수 있다. 보이드 전부를 제거하는 것은 어려우며, 또한 많은 비용이 소요된다.
- <38> 본 발명에 따라 보이드를 고립시키고 크기를 감소시키는 향상된 구조가 도 15에 도시되어 있다. 이 구조에서, 광도전성 기판은 3개의 층(100~102)과 같은 적층 구조로 구성된다. 마이크로파이프는 더 이상 기판 두께 전체 에 걸쳐 완전한 연결을 이룰 수 없게 된다. 또한, 보이드의 대부분이 더 작게 될 수 있다.

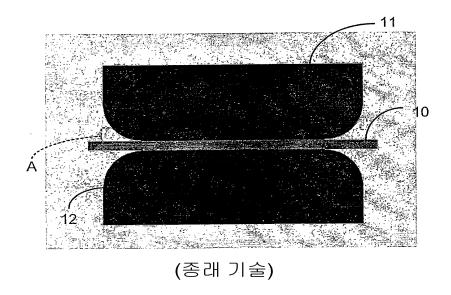
- <39> 다수의 광도전성 기판은, 도 16에 도시된 바와 같이 이들 기판을 부전도 상태에서 전도 상태로 전이시키기 위해 사용되는 광학 에너지에 대해 매우 큰 투광성을 갖는다. 광학 흡수 깊이는 대략 1/m 광에 대해 1cm 정도이다. 그 결과, 광학적으로 짧은 스위치에서, 입력 광학 에너지의 대부분은 낭비된다. 광도전성 기판은 고가의 것이 므로, 광학적으로 긴 스위치는 유효하게 되기 위해서는 고가의 것이 될 것이다. 그 결과, 가속기 등에서 이들 광도전성 스위치의 대형 어레이를 작동시키는 것은 비용면에서 쉽게 이루어지지 않을 것이다. 도 17에 도시된 바와 같이, 본 발명의 일례의 실시예는 허용된 광학 에너지 전부를 수용하는 캐비티(cavity)로 스위치를 구성한다. 이것은 도 17에 도시된 유전체 코팅 등의 수단에 의해 달성되며, 이에 의해 기판 크기가 소형화될 수 있고, 소자 사이즈의 최적화가 스위치 전반의 전류 밀도 등의 전기적인 조건에 맞추어질 수 있다.
- <40> 예컨대 6H-SiC 기판에 전기장-완화 리이너를 일체로 형성하기 위한 일례의 제조 공정은 다음과 같다. 먼저, 6H-SiC 기판에 RCA 세정을 행한다. 그 후, PECVD(plasma-enhanced chemical vapor deposition) 성장법을 통해 6H-SiC 기판의 표면 상에 결화규소층을 350℃에서 0.5μm로 성장시킨다. 질화물층의 표면 상에 열적 산화물 (SiO₂)층을 1μm의 두께로 고온(1200℃) 성장시킨다. SiO₂ 및 Si₃N₄를 관통하여 6H-SiC 기판 표면의 대략 1~2μm 까지 반응성 이온 에칭을 행한다. SF₆-O₂ 가스를 이용한 반응성 이온 에칭은 SiO₂ 및 Si₃N₄를 관통하여 6H-SiC 내부까지 에칭된 패턴의 에지에 방사상의 외형을 생성할 것이다. 다음으로, 에칭된 패턴 위에 접촉 금속층을 직접 증착하여, 메탈라이제이션의 에지에서의 높은 전기장이 열적 SiO₂ 층에 가해지도록 한다. 열적 산화물층은 6H-SiC보다 3배 높은 임계 전기장 세기(critical field strength)를 갖는다.
- <41> RCA 세정은 웨이퍼에서 오염물을 제거하는 산업 표준의 기술이다. 고성능 및 고신뢰도의 반도체 소자를 획득하고, 특히 고온 산화 튜브, 확산 튜브 및 증착 튜브 등의 처리 장치의 오염을 방지하기 위해서는, 이 과정의 개시시에 실리콘 웨이퍼의 표면 상에 존재하거나 또는 공정 동안에 축적된 오염물이 특정한 처리 단계에서 제거되어야 한다. RCA 세정 과정은 순차적으로 이용되는 이하의 3가지의 주요 단계를 갖는다. 첫 번째 단계는, 용해되지 않는 유기 오염물을 5:1:1 H₂O:H₂O₂:NH₄OH 용액으로 제거하는 단계를 포함하는 유기 세정 단계이다. 두 번째 단계는, 첫 번째 단계의 결과로 금속 오염물이 축적될 수도 있는 박막의 이산화규소층을 제거하는 단계를 포함하는 산화물 스트리핑(stripping) 단계이다. 마지막 단계는, 이온화된 중금속 원자 오염물을 6:1:1 H₂O:H₂O₂:HCl의 용액을 이용하여 제거하는 단계를 포함하는 이온 세정(ionic cleaning) 단계이다.
- <42> 본 명세서에는 특정한 동작 순서, 재료, 온도, 파라미터 및 특정 실시예가 예시되거나 및/또는 설명되어 있지만, 이들은 본 발명을 제한하려는 의도의 것은 아니다. 당업자에 의하여 다양한 수정 및 변경이 이루어질 수 있으며, 본 발명의 요지는 첨부된 청구범위에 의해서만 한정되어야 한다.

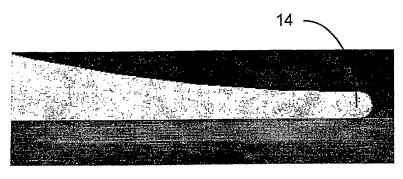
도면의 간단한 설명

- <11> 도 1은 종래 기술로 공지되어 있는 SiC 광도전성 스위치의 측면도이다.
- <12> 도 2는 도 1의 박스 A의 확대 측면도이고, 3중 지점에 형성된 요철부를 예시하는 도면이다.
- <13> 도 3은 SiC 기판과 금속 코팅의 계면을 따라 전기장의 크기를 나타내는 그래프이다.
- <14> 도 4는, 도 1과 유사하고 종래 기술로 공지되어 있으며, 전극의 주변부의 공간을 고유전율 절연체로 채우고 있는 SiC 광도전성 스위치의 측면도이다.
- <15> 도 5는 도 4의 박스 B의 확대 측면도이고, 절연체를 포함하고 있지 않은 3중 지점에 형성된 요철부를 예시하는 도면이다.
- <16> 도 6은 SiC 기판, 금속 코팅, 고유전율 절연체의 계면을 따라 전기장의 크기를 나타내는 그래프이다.
- <17> 도 7은 기본적인 광도전성 스위치의 사시도이다.
- <18> 도 8은 스위칭 시스템에 사용되는 본 발명의 광도전성 스위치의 일례의 실시예의 개략도이다.
- <19> 도 9는 본 발명의 광도전성 스위치의 제1 예시 실시예의 상반부의 단면도이고, 상부 전극과 광도전성 기판 간의 전기 접속을 나타내고 있다.
- <20> 도 10은 본 발명의 광도전성 스위치의 제2 예시 실시예의 상반부의 단면도이다.
- <21> 도 11은 본 발명의 광도전성 스위치의 제3 예시 실시예의 상반부의 단면도이다.

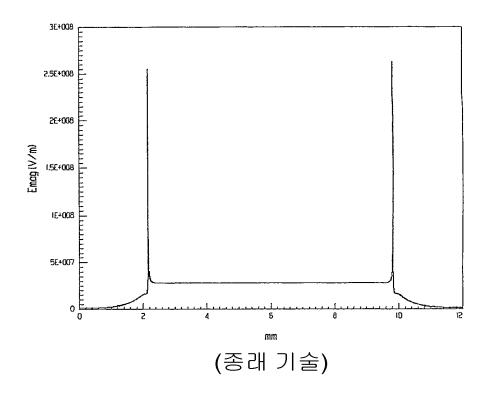
- <22> 도 12는 본 발명의 광도전성 스위치의 제4 예시 실시예의 상반부의 단면도이다.
- <23> 도 13은 본 발명의 광도전성 스위치의 제5 예시 실시예의 상반부의 단면도이다.
- <24> 도 14는 본 발명의 광도전성 스위치의 SiC 기판의 평면에 대한 단면도이다.

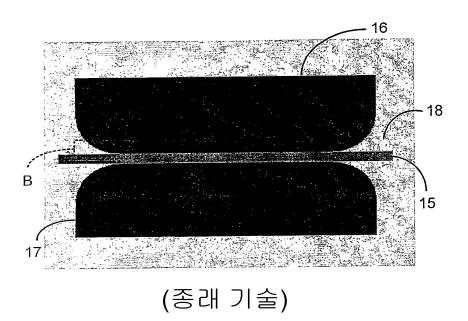
도면1

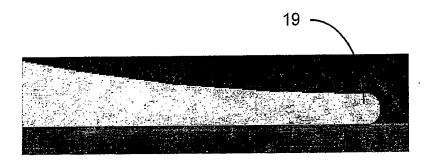




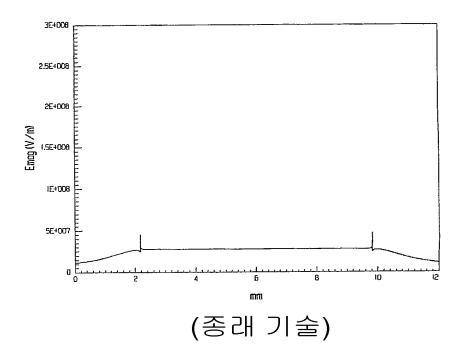
(종래 기술)



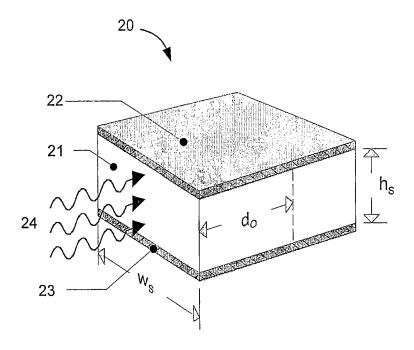


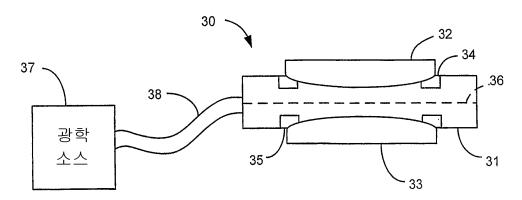


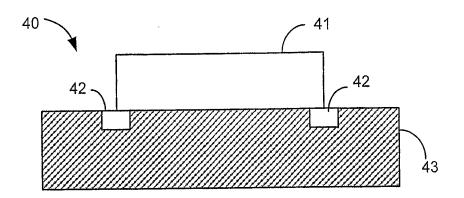
(종래 기술)



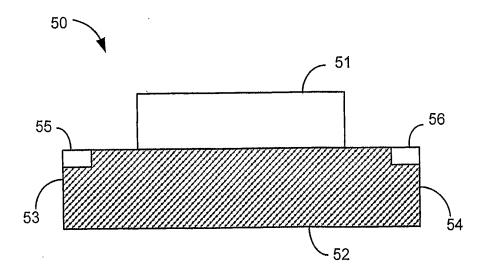
도면7

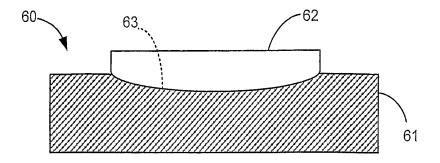




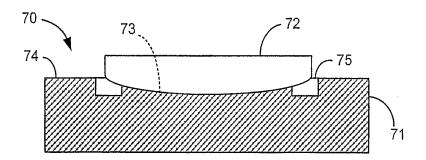


도면10

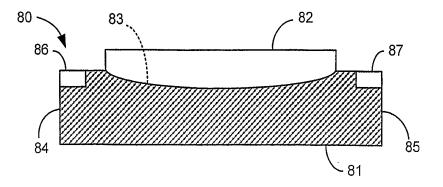




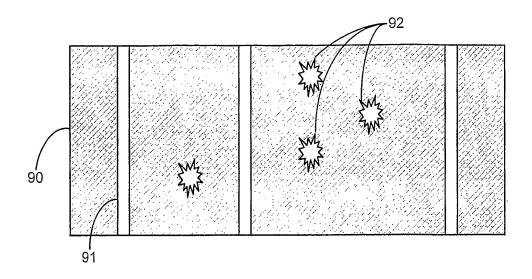
도면12



도면13



도면14



도면15

