



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년12월05일
(11) 등록번호 10-2609143
(24) 등록일자 2023년11월29일

- (51) 국제특허분류(Int. Cl.)
H01F 17/00 (2006.01) H01F 17/04 (2006.01)
H01F 27/29 (2006.01)
- (52) CPC특허분류
H01F 17/0013 (2018.08)
H01F 17/04 (2013.01)
- (21) 출원번호 10-2018-0156895
- (22) 출원일자 2018년12월07일
심사청구일자 2021년11월26일
- (65) 공개번호 10-2020-0069626
- (43) 공개일자 2020년06월17일
- (56) 선행기술조사문헌
KR101548862 B1*
KR1020170097882 A*
KR1020170103422 A*
KR1020180116604 A*
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
삼성전기주식회사
경기도 수원시 영통구 매영로 150 (매탄동)
- (72) 발명자
윤찬
경기도 수원시 영통구 매영로 150 (매탄동)
이동환
경기도 수원시 영통구 매영로 150 (매탄동)
(뒷면에 계속)
- (74) 대리인
특허법인씨엔에스

전체 청구항 수 : 총 10 항

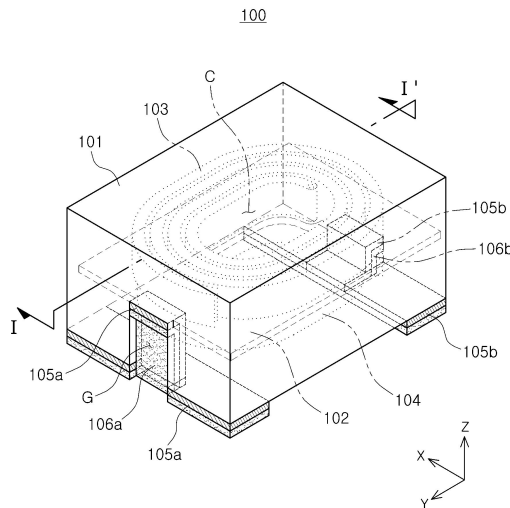
심사관 : 방인환

(54) 발명의 명칭 코일 전자 부품

(57) 요약

본 발명의 일 실시 형태에 따른 코일 전자 부품은 지지기판과, 상기 지지기판의 상면 및 하면에 각각 배치된 제1 코일 패턴 및 제2 코일 패턴과, 상기 지지기판 및 상기 코일 패턴의 적어도 일부를 포함하는 봉합재 및 상기 제1 및 제2 코일 패턴과 각각 연결되고 적어도 상기 봉합재의 하면에 배치된 제1 및 제2 외부 전극을 포함하며, 상기 제1 및 제2 코일 패턴의 하면은 상기 봉합재로부터 노출되며 상기 제1 및 제2 외부 전극은 각각 상기 제1 및 제2 코일 패턴의 노출된 하면과 접속된다.

대표도 - 도1



(52) CPC특허분류

H01F 27/292 (2013.01)

H01F 27/323 (2013.01)

H01F 2017/048 (2013.01)

(72) 발명자

이동진

경기도 수원시 영통구 매영로 150 (매탄동)

안영규

경기도 수원시 영통구 매영로 150 (매탄동)

명세서

청구범위

청구항 1

지지기판;

상기 지지기판의 상면 및 하면에 각각 배치된 제1 코일 패턴 및 제2 코일 패턴;

상기 지지기판 및 상기 제1 및 제2 코일 패턴의 적어도 일부를 포함하는 봉합재; 및

상기 제1 및 제2 코일 패턴과 각각 연결되고 적어도 상기 봉합재의 하면에 배치된 제1 및 제2 외부 전극;을 포함하며,

상기 제1 및 제2 코일 패턴의 하면 중 일부는 상기 제1 및 제2 외부 전극과 각각 접속되며,

상기 봉합재는 상기 봉합재의 하면과 일 측면으로 개방되고 상기 봉합재의 상면과 나머지 측면 방향으로 막혀 있는 형태인 홈을 포함하며,

상기 제1 및 제2 외부 전극은 상기 봉합재에 형성된 홈의 표면을 따라 형성되어 상기 홈을 부분적으로 충전하는 형태인 코일 전자 부품.

청구항 2

제1항에 있어서,

상기 제1 및 제2 외부 전극은 각각 상기 제1 및 제2 코일 패턴의 하면으로부터 상기 봉합재의 하면까지 연장된 형태인 코일 전자 부품.

청구항 3

제2항에 있어서,

상기 봉합재의 하면까지 연장된 영역의 길이는 상기 제1 외부 전극이 상기 제2 외부 전극보다 더 긴 코일 전자 부품.

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

제1항에 있어서,

상기 제1 및 제2 외부 전극을 각각 커버하는 제1 및 제2 도금층을 더 포함하는 코일 전자 부품.

청구항 8

제7항에 있어서,

상기 제1 및 제2 도금층은 각각 상기 제1 및 제2 외부 전극의 표면을 따라 형성된 코일 전자 부품.

청구항 9

제1항에 있어서,

상기 제1 및 제2 외부 전극은 스퍼터링 전극인 코일 전자 부품.

청구항 10

제9항에 있어서,

상기 스퍼터링 전극은 Cu 전극인 코일 전자 부품.

청구항 11

제1항에 있어서,

상기 지지기판은 상기 제1 코일 패턴의 하면을 노출시키도록 일부가 제거된 형태의 홈을 포함하는 코일 전자 부품.

청구항 12

제11항에 있어서,

상기 제1 외부 전극은 상기 지지기판의 홈을 통하여 상기 제1 코일 패턴과 연결된 코일 전자 부품.

청구항 13

제1항에 있어서,

상기 제1 및 제2 코일 패턴에서 상기 제1 및 제2 외부 전극과 각각 접촉된 영역은 곡면을 포함하는 코일 전자 부품.

발명의 설명

기술 분야

[0001] 본 발명은 코일 전자 부품에 관한 것이다.

배경 기술

[0002] 디지털 TV, 모바일 폰, 노트북 등과 같은 전자 기기의 소형화 및 박형화에 수반하여 이러한 전자 기기에 적용되는 코일 전자 부품에도 소형화 및 박형화가 요구되고 있으며, 이러한 요구에 부합하기 위하여 다양한 형태의 권선 타입 또는 박막 타입의 코일 전자 부품의 연구 개발이 활발하게 진행되고 있다.

[0003] 코일 전자 부품의 소형화 및 박형화에 따른 주요한 이슈는 이러한 소형화 및 박형화에도 불구하고 기존과 동등

한 특성을 구현하는 것이다. 이러한 요구를 만족하기 위해서는 자성물질이 충전되는 코어에서 자성물질의 비율을 증가시켜야 하지만, 인덕터 바디의 강도, 절연성에 따른 주파수 특성 변화 등의 이유로 그 비율을 증가시키는 것에 한계가 있다.

[0004] 이러한 코일 전자 부품의 경우, 최근 세트의 복잡화, 다기능화, 슬림화 등의 변화에 따라 칩의 두께를 더욱 얇게 하려는 시도가 계속되고 있다. 이에, 당 기술 분야에서는 이러한 칩의 슬림화 추세에서도 높은 성능과 신뢰성을 확보할 수 있는 방안이 요구된다.

선행기술문헌

특허문헌

(특허문헌 0001) 선행기술 1: 대한민국 공개특허공보 제10-2018-0116604호

(특허문헌 0002) 선행기술 2: 대한민국 등록특허공보 제10-1548862호

(특허문헌 0003) 선행기술 3: 대한민국 공개특허공보 제10-2017-0097882호

(특허문헌 0004) 선행기술 4: 대한민국 공개특허공보 제10-2017-0103422호

(특허문헌 0005) 선행기술 2: 대한민국 공개특허공보 제10-2017-0113136호

발명의 내용

해결하려는 과제

[0005] 본 발명의 목적 중 하나는 코일 패턴과 외부 전극 간의 연결 구조를 최적화하는 것이며, 구체적으로, 더미 패턴을 채용하지 않고 코일 패턴과 봉합재 하면의 외부 전극의 연결 구조를 구현하는 것이다.

과제의 해결 수단

[0006] 상술한 과제를 해결하기 위한 방법으로, 본 발명은 일 예를 통하여 코일 전자 부품의 신규한 구조를 제안하고자 하며, 구체적으로, 지지기판과, 상기 지지기판의 상면 및 하면에 각각 배치된 제1 코일 패턴 및 제2 코일 패턴과, 상기 지지기판 및 상기 코일 패턴의 적어도 일부를 봉합하는 봉합재 및 상기 제1 및 제2 코일 패턴과 각각 연결되고 적어도 상기 봉합재의 하면에 배치된 제1 및 제2 외부 전극을 포함하며, 상기 제1 및 제2 코일 패턴의 하면은 상기 봉합재로부터 노출되며 상기 제1 및 제2 외부 전극은 각각 상기 제1 및 제2 코일 패턴의 노출된 하면과 접속된다.

[0007] 일 실시 예에서, 상기 제1 및 제2 외부 전극은 각각 상기 제1 및 제2 코일 패턴의 노출된 하면으로부터 상기 봉합재의 하면까지 연장된 형태일 수 있다.

[0008] 일 실시 예에서, 상기 봉합재의 하면까지 연장된 영역의 길이는 상기 제1 외부 전극이 상기 제2 외부 전극보다 더 길 수 있다.

[0009] 일 실시 예에서, 상기 제1 및 제2 외부 전극은 상기 봉합재에 형성된 홈의 표면을 따라 형성될 수 있다.

[0010] 일 실시 예에서, 상기 홈은 상기 봉합재의 하면과 일 측면으로 개방되고 상기 봉합재의 상면과 나머지 측면 방향으로는 막혀있는 형태일 수 있다.

[0011] 일 실시 예에서, 상기 홈은 상기 봉합재의 하면과 서로 대향하는 양 측면으로 개방되고 상기 봉합재의 상면과 나머지 측면 방향으로는 막혀있는 형태일 수 있다.

[0012] 일 실시 예에서, 상기 제1 및 제2 외부 전극을 각각 커버하는 제1 및 제2 도금층을 더 포함할 수 있다.

- [0013] 일 실시 예에서, 상기 제1 및 제2 도금층은 각각 상기 제1 및 제2 외부 전극의 표면을 따라 형성될 수 있다.
- [0014] 일 실시 예에서, 상기 제1 및 제2 외부 전극은 스퍼터링 전극일 수 있다.
- [0015] 일 실시 예에서, 상기 스퍼터링 전극은 Cu 전극일 수 있다.
- [0016] 일 실시 예에서, 상기 지지기판은 상기 제1 코일 패턴의 하면을 노출시키도록 일부가 제거된 형태의 홈을 포함할 수 있다.
- [0017] 일 실시 예에서, 상기 제1 외부 전극은 상기 지지기판의 홈을 통하여 상기 제1 코일 패턴과 연결될 수 있다.
- [0018] 일 실시 예에서, 상기 제1 및 제2 코일 패턴의 노출된 하면은 곡면일 수 있다.

발명의 효과

- [0019] 본 발명의 일 예에 따른 코일 전자 부품의 경우, 더미 패턴을 채용하지 않고 코일 패턴과 봉합재 하면의 외부 전극의 연결 구조를 구현할 수 있다. 이에 따라, 코일 패턴과 자성체 코어의 영역을 충분히 확보할 수 있어서 더미 패턴 채용에 따른 성능 열화를 저감할 수 있다.

도면의 간단한 설명

- [0020] 도 1은 본 발명의 일 실시형태의 코일 전자 부품을 개략적으로 나타낸 투과 사시도이다.
- 도 2는 도 1의 I-I' 단면도이다.
- 도 3은 제1 코일 패턴을 상부에서 바라본 개략적인 평면도이다.
- 도 4는 제2 코일 패턴을 하부에서 바라본 개략적인 평면도이다.
- 도 5는 본 발명의 변형된 실시형태의 코일 전자 부품을 개략적으로 나타낸 투과 사시도이다.
- 도 6 내지 10은 본 발명의 코일 전자 제품을 제조하는 방법의 일 예를 나타낸다.

발명을 실시하기 위한 구체적인 내용

- [0021] 이하, 구체적인 실시형태 및 첨부된 도면을 참조하여 본 발명의 실시형태를 설명한다. 그러나, 본 발명의 실시형태는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 이하 설명하는 실시형태로 한정되는 것은 아니다. 또한, 본 발명의 실시형태는 통상의 기술자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면상의 동일한 부호로 표시되는 요소는 동일한 요소이다.
- [0022] 도 1은 본 발명의 일 실시형태의 코일 전자 부품을 개략적으로 나타낸 투과 사시도이다. 도 2는 도 1의 I-I' 단면도이다. 그리고 도 3은 제1 코일 패턴을 상부에서 바라본 개략적인 평면도이며, 도 4는 제2 코일 패턴을 하부에서 바라본 개략적인 평면도이다. 도 5는 본 발명의 변형된 실시형태의 코일 전자 부품을 개략적으로 나타낸 투과 사시도이다.
- [0023] 상기 도면들을 참조하면, 본 발명의 일 실시형태에 따른 코일 전자 부품(100)은 지지기판(102), 제1 및 제2 코일 패턴(104), 봉합재(101), 제1 및 제2 외부 전극(105a, 105b)을 포함하며, 여기서 제1 및 제2 코일 패턴(103, 104)의 하면은 봉합재(101)로부터 노출되어 각각 제1 및 제2 외부 전극(105a, 105b)과 접촉된 형태이다.
- [0024] 봉합재(101)는 지지기판(102) 및 코일 패턴(103)의 적어도 일부를 봉합하며 코일 전자부품(100)의 외관을 이룰 수 있다. 봉합재(101)는 자성 입자들을 포함할 수 있으며, 이러한 자성 입자들 사이에는 절연성 수지가 개재될 수 있다. 또한, 상기 자성 입자들의 표면에는 절연막이 코팅될 수 있다. 봉합재(101)에 포함될 수 있는 자성 입

자는 페라이트, 금속 등이 있으며, 금속인 경우, 예컨대 Fe계 합금 등으로 이루어질 수 있다. 구체적으로, 자성 입자는 Fe-Si-B-Cr 조성의 나노결정립계 합금, Fe-Ni계 합금 등으로 형성될 수 있다. 이와 같이 Fe계 합금으로 자성 입자(112)를 구현할 경우 투자율 등의 자기적 특성이 우수하지만 ESD (Electrostatic Discharge)에 취약할 수 있기 때문에 코일 패턴(103)과 자성 입자 사이에는 추가적인 절연 구조가 개재될 수 있다.

[0025] 도시된 형태의 같이, 봉합재(101)는 일부가 제거된 형태의 홈(G)을 구비할 수 있으며, 이에 의해 제1 및 제2 코일 패턴(103, 104)의 하면이 노출될 수 있다. 여기서 홈(G)은 봉합재(101)의 하면과 일 측면으로만 개방되고 상면과 나머지 측면으로는 막혀 있는 형태로 형성될 수 있다. 그리고 제1 및 제2 외부 전극(105a, 105b)은 봉합재(101)에 형성된 홈(G)의 표면을 따라 형성될 수 있다. 봉합재(101)의 홈(G)을 이용하여 코일 패턴(103, 104)과 외부 전극(105a, 105b)을 접속함에 따라 효과적이고 안정적인 전기 연결 구조를 구현할 수 있다.

[0026] 봉합재(101)의 홈(G) 형태는 도 5의 변형 예와 같은 구조를 가질 수도 있다. 도 5의 변형 예의 경우, 봉합재의 홈과 외부 전극의 형상 면에서 도 1의 실시 형태와 차이가 있으며 나머지 구성 요소들에 대해서는 도 1의 실시 형태에 대한 설명이 그대로 적용될 수 있다. 도 5를 참조하면, 홈(G)은 봉합재(101)의 하면과 서로 대향하는 양 측면으로 개방되고 봉합재(101)의 상면과 나머지 측면 방향으로는 막혀있는 형태일 수 있다. 여기서 봉합재(101)에서 서로 대향하는 양 측면은 봉합재(101)의 폭 방향(도 5를 기준으로 X 방향)일 수 있다. 그리고 도시된 형태와 같이 바디(101)의 홈(G)에는 제1 및 제2 외부 전극(105a, 105b)은 그 표면을 따라 형성될 수 있다. 이렇게 양 측면이 개방된 형태의 홈(G)은 바디(101)를 부품 단위로 개별화하는 다이싱 공정 중에 얻어질 수 있다. 바디(101)를 완전히 관통하지 않는 범위에서 바디(101)를 부분 다이싱하여 홈(G)을 형성한 후 이후 풀 다이싱하여 개별 부품 단위의 바디(101)를 형성하는 방식이다.

[0027] 지지 기관(102)은 폴리프로필렌글리콜(PPG) 기관, 페라이트 기관 또는 금속계 연자성 기관 등으로 형성될 수 있다. 지지 기관(102)의 중앙부는 관통되어 관통 홀을 형성하고, 상기 관통 홀은 봉합재(101)에 의하여 충전되어 코어부(C)를 형성할 수 있다. 또한, 도시된 형태와 같이, 지지기관(102)은 제1 코일 패턴(103)의 하면을 노출시키도록 일부가 제거된 형태의 홈(g)을 포함할 수 있다. 이 경우, 제1 외부 전극(105a)은 지지기관(102)의 홈(g)을 통하여 제1 코일 패턴(103)과 연결될 수 있다. 여기서 홈(g)은 지지기관(102)의 상면과 하면, 그리고 일 측면으로만 개방되고 나머지 측면으로는 막혀 있는 형태로 형성될 수 있다.

[0028] 제1 코일 패턴(103)은 지지기관(102)의 상면에 배치되고, 제2 코일 패턴(104)은 지지기관(102)의 하면에 배치된다. 제1 및 제2 코일 패턴(103, 104)은 1회 이상 턴을 형성하는 나선형 구조를 가질 수 있으며, 지지 기관(102)을 관통하는 비아(V)에 의하여 서로 연결될 수 있다. 이러한 제1 및 제2 코일 패턴(103, 104)은 당 기술 분야에서 사용되는 도금 공정, 예컨대, 패턴 도금, 이방 도금, 등방 도금 등의 방법을 사용하여 형성될 수 있으며, 이들 공정 중 복수의 공정을 이용하여 다층 구조로 형성될 수도 있다.

[0029] 본 실시 형태의 경우, 제1 및 제2 코일 패턴(103, 104)은 하면을 통해 제1 및 제2 외부 전극(105a, 105b)이 각각 연결된다. 여기서, 제1 및 제2 코일 패턴(103, 104)은 제1 및 제2 외부 전극(105a, 105b)과 연결되는 영역에 해당하는 인출 패턴(L1, L2)을 각각 구비할 수 있으며, 인출 패턴(L1, L2)은 제1 및 제2 코일 패턴(103, 104)의 최외곽에 배치될 수 있다. 전기 연결 구조의 안정성 등을 위해 필요한 경우, 인출 패턴(L1, L2)은 제1 및 제2 코일 패턴(103, 104)의 나머지 영역보다 폭이 넓게 구현될 수 있다. 이와 같이, 본 실시 형태에서는 하면 전극 구조의 코일 전자 부품에서, 지지기관(102) 상면에 배치된 제1 코일 패턴(103)의 하면과 제1 외부 전극(105a)이 바로 접속되도록 하였으며 지지기관(102) 하면에 제1 외부 전극(105a)과의 연결을 위한 별도의 더미 패턴을 채용하지 않았다. 이러한 더미 패턴이 없기 때문에 코어 영역(C)의 크기와 코일 패턴(103, 104)의 턴 수도 증가될 수 있으며, 이에 따라 코일 전자 부품(100)의 성능이 향상될 수 있다. 다시 말해, 제1 외부 전극(105a)과 제1 코일 패턴(103)의 연결을 위한 더미 패턴을 채용하는 경우 생길 수 있는 성능 열화를 저감할 수 있다.

[0030] 제1 및 제2 외부 전극(105a, 105b)은 봉합재(101)의 외부 중 적어도 하면에 배치되며 상술한 바와 같이 제1 및

제2 코일 패턴(103, 104)과 각각 연결된다. 이러한 하면 전극 구조의 코일 전자 부품(100)은 인접한 다른 부품과의 배치 간격을 줄일 수 있어서 기판 등에 실장 시 실장 밀도가 높은 장점이 있다. 제1 및 제2 외부 전극(105a, 105b)은 각각 제1 및 제2 코일 패턴(103, 104)의 노출된 하면으로부터 봉합재(101)의 하면까지 연장된 형태일 수 있다. 이 경우, 봉합재(101)의 하면까지 연장된 영역의 길이는 제1 외부 전극(105a)이 제2 외부 전극(105b)보다 더 길게 될 것이다.

[0031] 상술한 바와 같이, 제1 및 제2 외부 전극(105a, 105b)은 봉합재(101)에 형성된 홈(G)의 표면을 따라 형성될 수 있으며, 측면은 봉합재(101)로부터 노출될 수 있다. 제1 및 제2 외부 전극(105a, 105b)은 스퍼터링 전극일 수 있으며, 이 경우, 상기 스퍼터링 전극은 Cu 전극일 수 있다. 다만, Cu 전극 외에 Ag, Ni, Al, Pt 등의 다른 금속 물질을 이용할 수도 있고 스퍼터링 외에 다른 공정, 예컨대, 도전성 페이스트 도포나 도금 등을 이용하여 제1 및 제2 외부 전극(105a, 105b)을 형성할 수도 있을 것이다. 또한, 제1 및 제2 외부 전극(105a, 105b) 외에 추가적인 외부 전극이 구비될 수도 있으며, 예컨대, 제1 및 제2 외부 전극(105a, 105b) 사이의 제3 외부 전극이 배치될 수도 있다.

[0032] 제1 및 제2 도금층(106a, 106b)은 제1 및 제2 외부 전극(105a, 105b)을 각각 커버하도록 형성될 수 있다. 제1 및 제2 도금층(106a, 106b)은 코일 전자 부품(100)의 실장성을 향상시키기 위해 Ni, Sn 등의 성분을 포함할 수 있으며, 다층 구조로 구현될 수도 있다. 도시된 형태와 같이, 제1 및 제2 도금층(106a, 106b)은 각각 제1 및 제2 외부 전극(105a, 105b)의 표면을 따라, 즉, 제1 및 제2 외부 전극(105a, 105b)의 표면을 추종하도록 형성될 수 있으며, 이 경우, 봉합재(101)의 홈(G)은 제1 및 제2 도금층(106a, 106b)에 의해 완전히 충전되지 않을 수 있다.

[0033] 이상에서 설명한 것과 같이, 본 실시 형태의 코일 전자 부품(100)은 제1 및 제2 코일 패턴(103, 104)의 하면이 봉합재(101)로부터 노출되고 이러한 노출면과 접속되도록 제1 및 제2 외부 전극(105a, 105b)을 형성하여 제1 및 제2 외부 전극(105a, 105b)은 비대칭 구조로 구현된다. 이에 따라 더미 패턴 없이도 제1 및 제2 코일 패턴(103, 104)과 제1 및 제2 외부 전극(105a, 105b)의 연결 구조가 효과적으로 얻어지며, 더미 패턴 사용 시 생길 수 있는 코일 전자 부품(100)의 성능 열화를 줄일 수 있다.

[0034] 이하, 도 6 내지 10을 참조하여 상술한 형태의 코일 전자 부품을 제조하는 방법을 설명하며, 코일 패턴과 외부 전극의 연결 구조를 구현하는 방법을 중심으로 설명한다.

[0035] 우선, 도 6에 도시된 형태와 같이, 코일 전자 부품의 바디 구조, 즉, 봉합재(101) 내부에 코일 패턴(103, 104) 등이 구비된 구조를 만들며, 후속 공정을 위해 이를 캐리어 필름(200)에 부착한다. 공정의 예로서, 코일 패턴(103, 104)은 지지기판(102)에 Cu 등의 금속을 도금하여 얻어질 수 있다. 봉합재(101)는 다층의 필름 형태로 코일 패턴(103, 104)의 상부와 하부에 적층 되어 가압, 가열 공정을 거쳐 얻어질 수 있다.

[0036] 다음으로, 도 7에 도시된 형태와 같이, 제1 코일 패턴(103)의 인출 패턴(L1)이 노출되도록 봉합재(101)를 일부 제거하여 오픈 영역(H1)을 형성하고, 마찬가지로 제2 코일 패턴(104)의 인출 패턴(L2)이 노출되도록 봉합재(101)를 일부 제거하여 오픈 영역(H2)을 형성한다. 봉합재(101)에 오픈 영역(H1, H2)을 형성하는 방식은 블레이드 등을 사용한 기계적 가공이나 레이저 가공 등 당 기술 분야에서 활용될 수 있는 적절한 에칭 공정을 사용할 수 있다. 봉합재(101)의 오픈 영역(H1, H2)은 측면이 막힌 홈 형태를 가질 수 있으며, 이 경우, 후속되는 다이싱 공정을 통해 바디(101)에는 도 1의 형태와 같은 홈(G)이 형성될 수 있다. 또한, 봉합재(101)의 오픈 영역(H1, H2)은 부분 다이싱을 통해 서로 대향하는 양 측면으로 개방된 형태일 수도 있으며 이 경우, 후속되는 풀 다이싱 공정을 통해 바디(101)에는 도 5의 형태와 같은 홈(G)이 형성될 수 있다.

[0037] 한편, 제1 코일 패턴(103)을 노출시키는 경우, 봉합재(101)의 일부와 함께 지지기판(102)의 일부도 제거될 수

있다. 또한, 본 공정을 통해 제1 및 제2 코일 패턴(103, 104)의 일부도 제거될 수 있으며, 이 경우, 도 8에 도시된 형태와 같이, 제1 및 제2 코일 패턴(103, 104)의 노출된 하면은 곡면으로 형성될 수 있다.

[0038] 다음으로, 도 9에 도시된 형태와 같이, 제1 및 제2 코일 패턴(103, 104)의 노출된 하면, 더욱 구체적으로는 인출 패턴(L1, L2)의 노출된 하면과 각각 접촉하도록 제1 및 제2 외부 전극(105a, 105b)을 형성한다. 제1 및 제2 외부 전극(105a, 105b)은 예컨대 스퍼터링 공정으로 형성될 수 있으며, 구체적인 물질의 예로서 Cu 전극일 수 있다. 스퍼터링 공정은 오픈 영역(H1, H2)의 폭이 좁은 경우에도 코일 패턴(103, 104)과 안정적으로 결합될 수 있는 외부 전극(105a, 105b)을 의도한 형상에 맞게 구현하는데 적합할 수 있다.

[0039] 다음으로, 도 10에 도시된 형태와 같이, 개별 부품 단위로 분리하기 위하여 다이싱 라인(D1, D2)을 형성하며 이에 의해 제1 및 제2 외부 전극(105a, 105b)의 측면이 봉합재(101)의 측면으로 노출될 수 있다. 본 다이싱 공정은 블레이드 등을 이용한 기계적 가공이나 레이저 가공 등으로 실행될 수 있으며, 이후, 캐리어 필름(200)을 분리함으로써 개별 부품 단위로 완전히 분리될 수 있다. 이후, 제1 및 제2 도금층(106a, 106b)을 제1 및 제2 외부 전극(105a, 105b)의 표면에 각각 형성할 수 있으며, 다만, 제1 및 제2 도금층(106a, 106b)은 다이싱을 수행하기 전에 형성될 수도 있다.

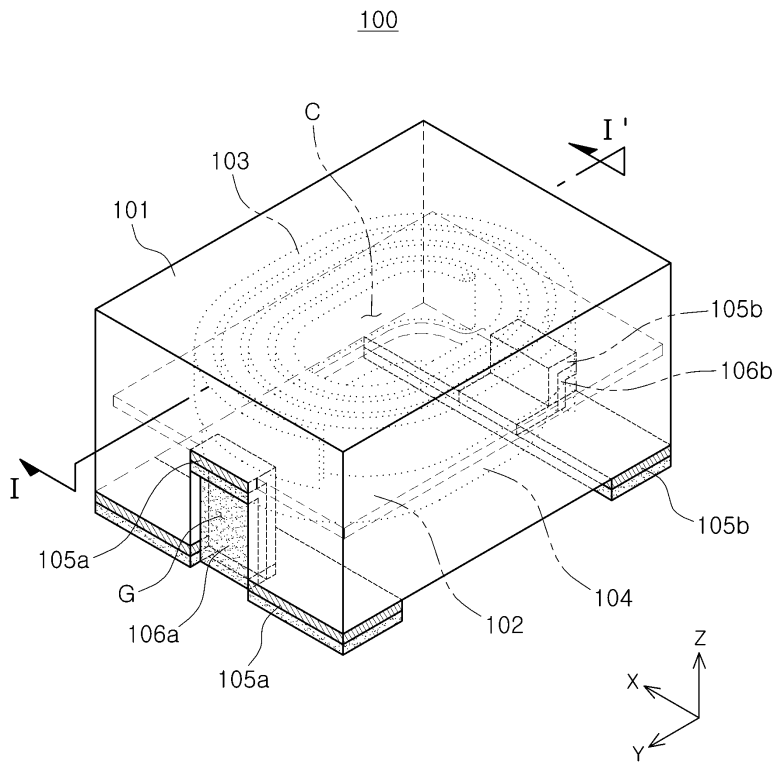
[0040] 본 발명은 상술한 실시형태 및 첨부된 도면에 의해 한정되는 것이 아니며, 첨부된 청구범위에 의해 한정하고자 한다. 따라서, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 당 기술분야의 통상의 지식을 가진 자에 의해 다양한 형태의 치환, 변형 및 변경이 가능할 것이며, 이 또한 본 발명의 범위에 속한다고 할 것이다.

부호의 설명

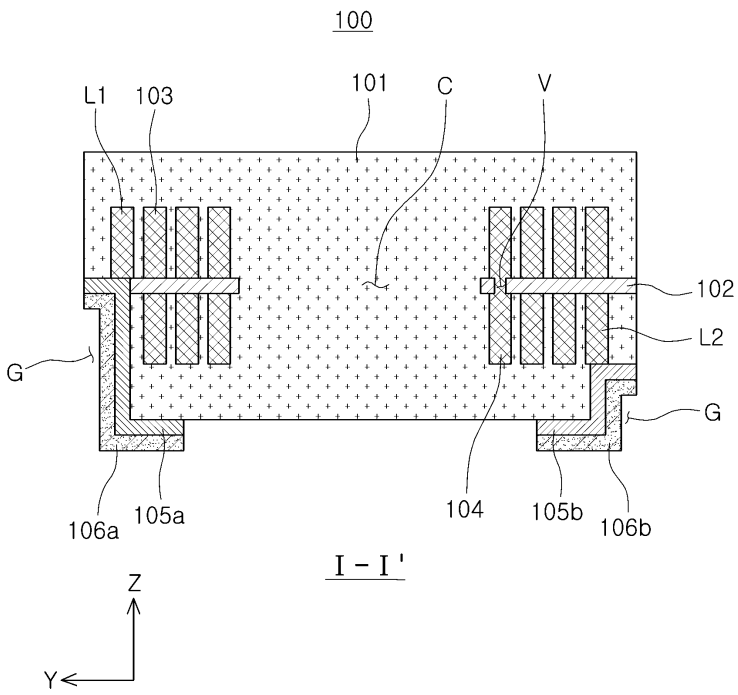
- [0041] 100: 코일 전자 부품
- 101: 봉합재
- 102: 지지 기판
- 103, 104: 코일 패턴
- 105a, 105b: 외부 전극
- 106a, 106b: 도금층
- 200: 캐리어 필름
- L1, L2: 인출 패턴
- V: 비아
- C: 코어부

도면

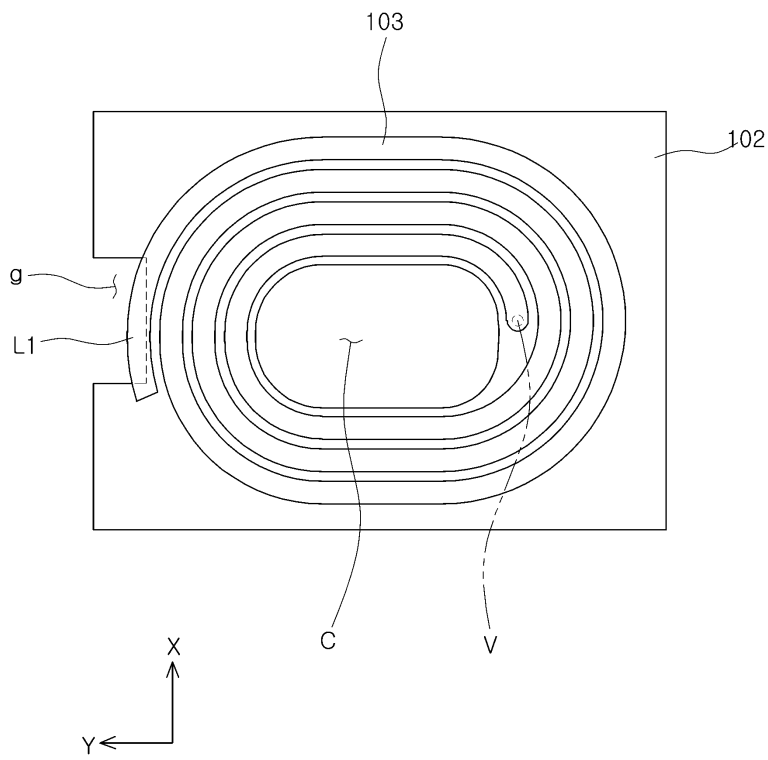
도면1



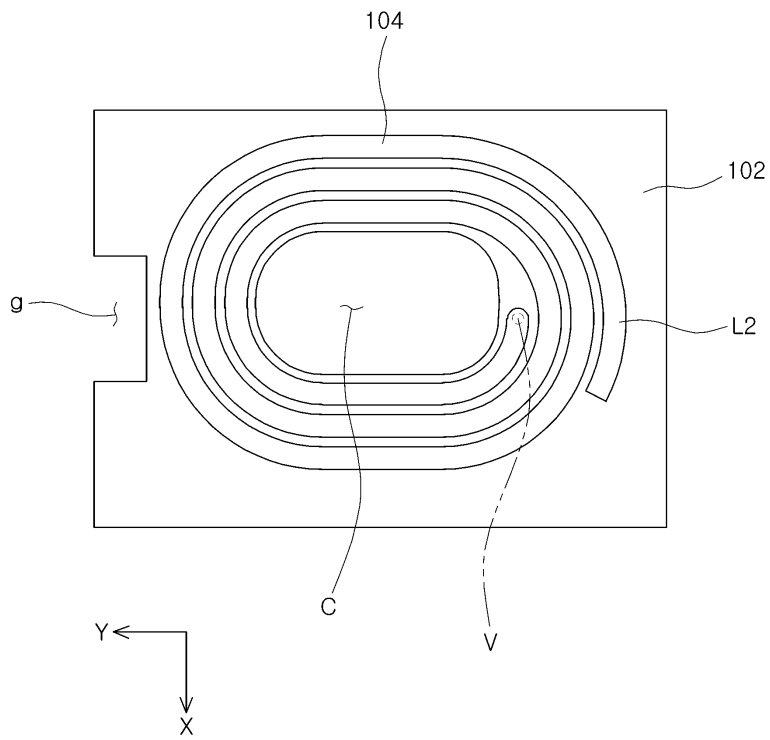
도면2



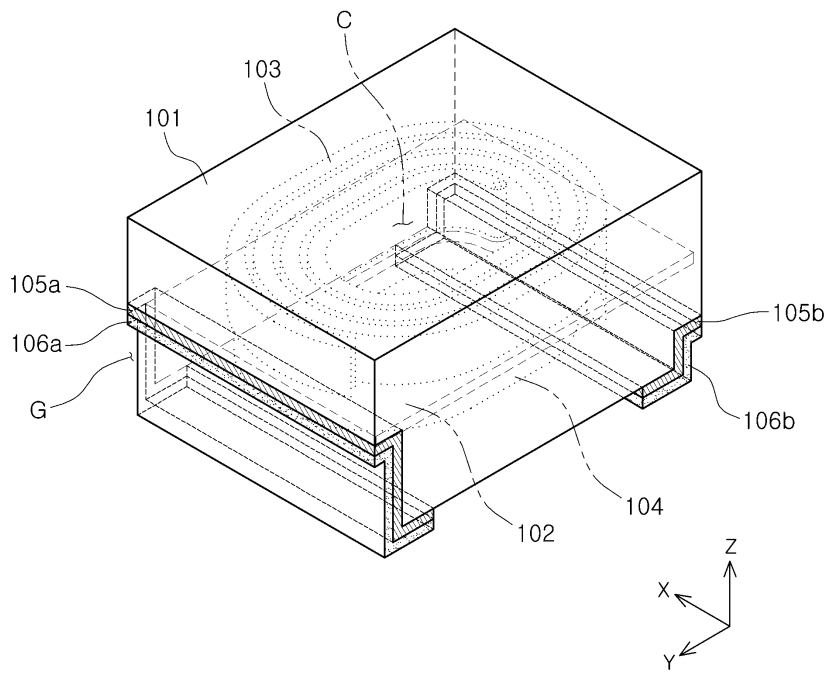
도면3



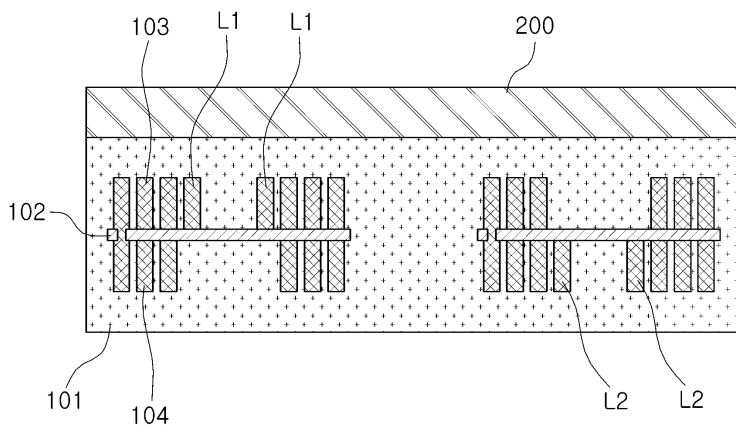
도면4



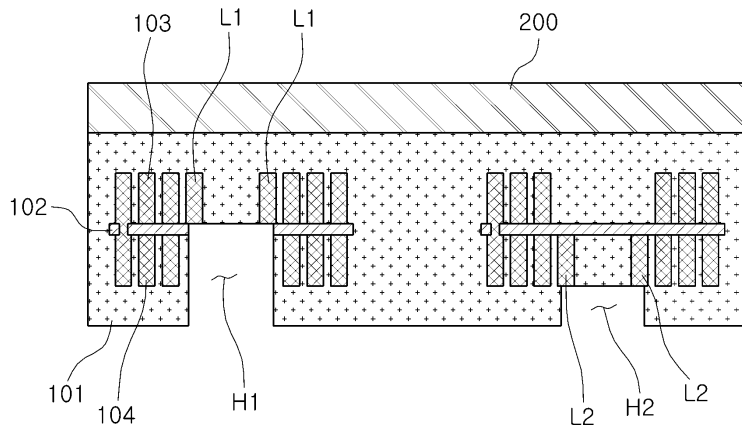
도면5



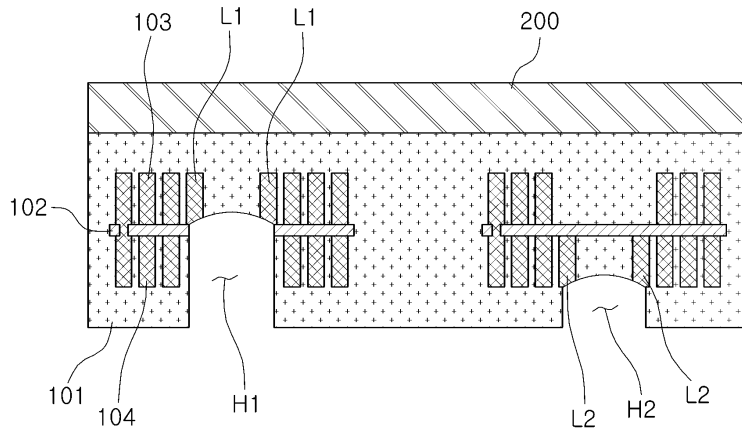
도면6



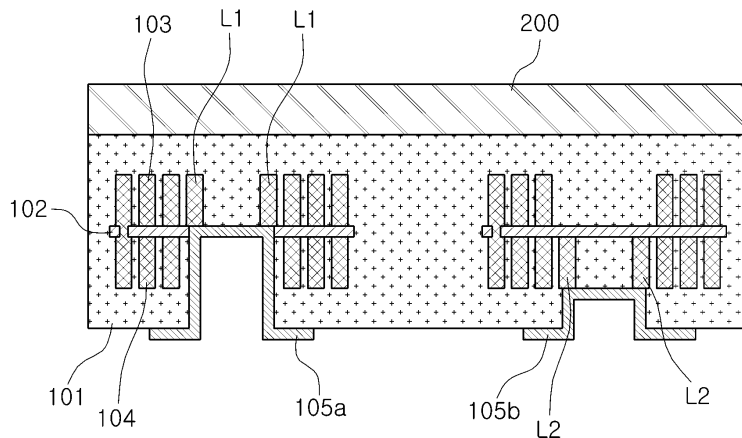
도면7



도면8



도면9



도면10

