

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6494814号
(P6494814)

(45) 発行日 平成31年4月3日(2019.4.3)

(24) 登録日 平成31年3月15日(2019.3.15)

(51) Int.Cl. F I
HO4N 5/3745 (2011.01) HO4N 5/3745 200

請求項の数 15 (全 18 頁)

(21) 出願番号	特願2018-7101 (P2018-7101)	(73) 特許権者	00001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成30年1月19日(2018.1.19)	(74) 代理人	100126240 弁理士 阿部 琢磨
(62) 分割の表示	特願2016-134447 (P2016-134447) の分割	(74) 代理人	100124442 弁理士 黒岩 創吾
原出願日	平成26年3月14日(2014.3.14)	(72) 発明者	市川 武史 東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内
(65) 公開番号	特開2018-61299 (P2018-61299A)	(72) 発明者	小林 昌弘 東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内
(43) 公開日	平成30年4月12日(2018.4.12)		
審査請求日	平成30年1月23日(2018.1.23)		

最終頁に続く

(54) 【発明の名称】 撮像装置、および、撮像システム

(57) 【特許請求の範囲】

【請求項1】

入射光によって生じた電荷の蓄積を行う光電変換部と、前記電荷を保持する保持部と、前記電荷に基づく信号を出力する増幅部と、前記光電変換部から前記保持部へ前記電荷を転送する第1の転送スイッチと、前記保持部から前記増幅部へ前記電荷を転送する第2の転送スイッチと、をそれぞれが有する複数の画素と、

前記複数の画素が接続された出力線と、を有し、

第1の露光期間を持つ第1の撮像と、前記第1の露光期間より短い第2の露光期間を持つ第2の撮像とを行い、

前記第1の露光期間は第1の時刻に開始され、

前記第1の時刻において、前記複数の画素の前記光電変換部が前記電荷の蓄積を開始し

、前記第1の時刻から第2の時刻まで、前記複数の画素の少なくとも1つの画素の前記第1の転送スイッチがオフに維持され、かつ、前記少なくとも1つの画素の前記光電変換部が前記第1の時刻から前記第2の時刻までの第1の期間に生じた電荷を蓄積し、

前記第1の期間に、前記複数の画素の前記第2の転送スイッチが順にオンし、かつ、前記複数の画素の前記増幅部が前記信号を順に出力し、

前記第1の露光期間は、前記第2の時刻より後の第2の期間を含み、

前記第2の期間に、前記複数の画素の前記保持部が、前記光電変換部において前記第1の期間に生じた電荷を保持する、

10

20

ことを特徴とする撮像装置。

【請求項 2】

前記第 2 の露光期間の開始から、前記第 2 の露光期間が終了するまでの間、前記第 1 の転送スイッチがオンである状態は 1 回だけである、

ことを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】

前記第 2 の露光期間においては、前記複数の画素の前記増幅部による前記信号の出力が行われない、

ことを特徴とする請求項 1 に記載の撮像装置。

【請求項 4】

前記第 2 の期間の少なくとも一部において、前記複数の画素の前記光電変換部が前記第 2 の期間に生じる電荷を蓄積する、

ことを特徴とする請求項 2 または請求項 3 に記載の撮像装置。

【請求項 5】

前記第 2 の期間の後の第 3 の時刻に、前記複数の画素の前記第 1 の転送スイッチが、前記第 2 の期間に生じた電荷を前記光電変換部から前記保持部に転送し、

前記第 3 の時刻の後、前記保持部は前記第 1 の期間に生じた電荷と前記第 2 の期間に生じた電荷の両方を保持する、

ことを特徴とする請求項 2 乃至請求項 4 に記載の撮像装置。

【請求項 6】

前記第 2 の時刻に、前記複数の画素の前記第 1 の転送スイッチがオフからオンに制御されることにより、前記第 1 の期間に生じた電荷を前記光電変換部から前記保持部に転送する、

ことを特徴とする請求項 2 乃至請求項 5 のいずれか一項に記載の撮像装置。

【請求項 7】

前記第 2 の期間に、前記複数の画素の前記第 1 の転送スイッチがオンに維持され、前記第 2 の期間に、前記複数の画素の前記保持部が、前記光電変換部において前記第 2 の期間に生じる電荷を蓄積する、

ことを特徴とする請求項 2 または請求項 3 に記載の撮像装置。

【請求項 8】

前記第 1 の露光期間のうちの前記第 2 の期間を通して、前記複数の画素の前記第 2 の転送スイッチがオフに維持され、

前記第 2 の露光期間を通して、前記複数の画素の前記第 2 の転送スイッチがオフに維持される、

ことを特徴とする請求項 2 乃至請求項 7 のいずれか一項に記載の撮像装置。

【請求項 9】

前記複数の画素のそれぞれが、前記光電変換部の電荷を排出する排出スイッチを有し、前記第 1 の時刻から前記第 2 の時刻まで、前記少なくとも 1 つの画素の前記排出スイッチがオフに維持される、

ことを特徴とする請求項 2 乃至請求項 8 のいずれか一項に記載の撮像装置。

【請求項 10】

前記排出スイッチをオンからオフへ制御することによって、前記電荷の蓄積を開始する、

ことを特徴とする請求項 9 に記載の撮像装置。

【請求項 11】

前記第 1 の転送スイッチをオンからオフへ制御することによって、前記電荷の蓄積を開始する、

ことを特徴とする請求項 2 乃至請求項 9 のいずれか一項に記載の撮像装置。

【請求項 12】

前記保持部は、前記電荷を保持する第 1 導電型の第 1 の半導体領域と、前記第 1 の半導

10

20

30

40

50

体領域の上に配された第2導電型の第2の半導体領域を含む、

ことを特徴とする請求項2乃至請求項11のいずれか一項に記載の撮像装置。

【請求項13】

前記複数の画素のそれぞれの前記光電変換部に対応して配された導波路を有する、
ことを特徴とする請求項2乃至請求項12のいずれか一項に記載の撮像装置。

【請求項14】

前記光電変換部および前記保持部が配された半導体基板を有し、
前記半導体基板の表面と平行な面への前記光電変換部の正射影の面積が、前記面への前記保持部の正射影の面積より小さい、
ことを特徴とする請求項2乃至請求項13のいずれか一項に記載の撮像装置。

10

【請求項15】

請求項1乃至請求項14のいずれか一項に記載の撮像装置と、
前記撮像装置からの信号を処理する信号処理装置と、を備える、
こと特徴とする撮像システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置、および、撮像システムに関する。

【背景技術】

【0002】

近年、CMOSイメージセンサにおいて、グローバル電子シャッタを行うことが提案されている。特許文献1、および、特許文献2に記載された撮像装置には、動きの速い被写体を撮影する場合でも被写体像がゆがまないという利点がある。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2004-111590号公報

【特許文献2】特開2006-246450号公報

【発明の概要】

【発明が解決しようとする課題】

30

【0004】

特許文献1に記載の撮像装置は、1つの画像、あるいは、1フレームを得るための光電変換によって生じた電荷の全部を光電変換部に蓄積している。その後、全画素同時に、光電変換部から保持部に電荷を転送し、次の画像、あるいは、次のフレームを得るための光電変換を開始している。そのため、画素の飽和電荷量を増やすためには、光電変換部の飽和電荷量と保持部の飽和電荷量との両方をほぼ同じ大きさを確保しなければならない。光電変換部の飽和電荷量を大きくするとその面積が増加する。したがって、画素サイズが大きくなるという課題がある。

【0005】

特許文献2に記載の撮像装置は、光電変換部では電荷をほとんど蓄積せずに、ほぼすべての電荷を保持部で保持する。そのため、光電変換部の飽和電荷量を増やすことなく、画素の飽和電荷量を増やすことが可能である。しかしながら、この方法では、生じた電荷を蓄積できない期間が生じるため、画質が低下する可能性がある。

40

【0006】

以上に説明した通り、従来の技術では、画素の飽和電荷量を大きくすることが困難であった。上記の課題に鑑み、本発明は、グローバル電子シャッタを行うことができる撮像装置において、画素の飽和電荷量を向上させることを目的とする。

【課題を解決するための手段】

【0007】

本発明の1つの側面に係る実施形態は、入射光によって生じた電荷の蓄積を行う光電変

50

換部と、前記電荷を保持する保持部と、前記電荷に基づく信号を出力する増幅部と、前記光電変換部から前記保持部へ前記電荷を転送する第1の転送スイッチと、前記保持部から前記増幅部へ前記電荷を転送する第2の転送スイッチと、をそれぞれが有する複数の画素と、前記複数の画素が接続された出力線と、を有し、第1の露光期間を持つ第1の撮像と、前記第1の露光期間より短い第2の露光期間を持つ第2の撮像とを行い、前記第1の露光期間は第1の時刻に開始され、前記第1の時刻において、前記複数の画素の前記光電変換部が前記電荷の蓄積を開始し、前記第1の時刻から第2の時刻まで、前記複数の画素の少なくとも1つの画素の前記第1の転送スイッチがオフに維持され、かつ、前記少なくとも1つの画素の前記光電変換部が前記第1の時刻から前記第2の時刻までの第1の期間に生じた電荷を蓄積し、前記第1の期間に、前記複数の画素の前記第2の転送スイッチが順にオンし、かつ、前記複数の画素の前記増幅部が前記信号を順に出力し、前記第1の露光期間は、前記第2の時刻より後の第2の期間を含み、前記第2の期間に、前記複数の画素の前記保持部が、前記光電変換部において前記第1の期間に生じた電荷を保持する、ことを特徴とする。

10

【発明の効果】

【0009】

本発明によれば、飽和電荷量を向上しつつ、グローバル電子シャッタを行うことができる。

【図面の簡単な説明】

【0010】

20

【図1】撮像装置の等価回路を表す図である。

【図2】撮像装置の断面構造を模式的に表す図である。

【図3】撮像装置の駆動パルスを示す図である。

【図4】撮像装置の駆動パルスを示す図である。

【図5】撮像装置の動作を模式的に示す図である。

【図6】撮像装置の断面構造を模式的に表す図である。

【図7】撮像装置の等価回路を表す図である。

【図8】撮像装置の断面構造を模式的に表す図である。

【図9】撮像装置の駆動パルスを示す図である。

【図10】撮像装置の断面構造を模式的に表す図である。

30

【図11】撮像装置の断面構造を模式的に表す図である。

【図12】撮像装置の駆動パルスを示す図である。

【図13】撮像システムの構成を示すブロック図である。

【発明を実施するための形態】

【0011】

本発明に係る1つの実施形態は、複数の画素と、複数の画素からの信号が出力される出力線とを備える撮像装置である。複数の画素のそれぞれが、光電変換部と、電荷を保持する保持部と、電荷に基づく信号を出力する増幅部とを有する。さらに、光電変換部から保持部へ電荷を転送する第1の転送スイッチと、保持部から増幅部へ電荷を転送する第2の転送スイッチとが配される。このような構成により、複数の画素の間で光電変換の期間が一致するような撮像動作、いわゆる、グローバル電子シャッタを行うことができる。電子シャッタとは、入射光によって生じた電荷の蓄積を電気的に制御することである。

40

【0012】

本発明に係るいくつかの実施例では、第1の時刻において、複数の画素の光電変換部が同時に電荷の蓄積を開始する。第1の時刻から第2の時刻まで、少なくとも1つの画素において、第1の転送スイッチがオフに維持される。当該少なくとも1つの画素については、この期間に生じた電荷が光電変換部に蓄積される。第1の時刻から第2の時刻までの期間が第1の期間である。

【0013】

第1の期間に、複数の画素の保持部に保持された電荷に基づく信号を、増幅部が、順次

50

、出力線へ出力する。言い換えると、当該第1の期間に、各画素が少なくとも1回ずつ信号を出力する。具体的な動作としては、当該第1の期間に、複数の画素の第1の転送スイッチが、順次、オンする。第1の期間に生じた電荷は光電変換部に蓄積されるので、保持部は第1の時刻より前に生じた電荷を、この第1の期間の間、保持することができる。

【0014】

第1の期間に出力する信号の数は、出力する画像のフォーマットによって変更されうる。例えば動画の撮影であれば、1フレームに用いられる水平ラインの数だけ信号が出力されればよい。このような実施形態では、撮像装置が備える画素の全部から信号が出力されなくてもよい。

【0015】

複数の画素からの信号の出力が終わった後、少なくとも第2の時刻から第3の時刻までの第2の期間、複数の画素の保持部が電荷を保持する。このとき、保持部は、第1の期間で生じた電荷と第2の期間で生じた電荷とを保持する。第3の時刻に、複数の画素の第1の転送スイッチが同時にオンからオフに制御される。

【0016】

光電変換部は、少なくとも第1の期間に生じる電荷を蓄積できればよいため、光電変換部の飽和電荷量が小さくても、画素の飽和電荷量を維持することができる。したがって、このような構成により、飽和電荷量を維持しつつ、グローバル電子シャッタを行うことができる。なお、いくつかの実施例では、複数の画素の保持部が電荷を保持している第2の期間は、第1の期間よりも長い。第2の期間が第1の期間より長いことにより、光電変換部の飽和電荷量をより小さくできるためである。

【0017】

以下、本発明の実施例について図面を用いて説明する。もちろん、本発明に係る実施例は、以下に説明される実施例のみに限定されない。例えば、以下のいずれかの実施例の一部の構成を、他の実施例に追加した例、あるいは他の実施例の一部の構成と置換した例も本発明の実施例である。また、以下の実施例では、第1導電型がN型であり、第2導電型がP型である。しかし、第1導電型がP型であり、第2導電型がN型であってもよい。

【実施例1】

【0018】

実施例1について説明する。図1は、撮像装置の画素の等価回路を示している。図1には4個の画素20が示されているが、撮像装置はさらに多くの画素を有している。

【0019】

各画素20は、光電変換部1、保持部2、増幅部10、第1の転送スイッチ4、および、第2の転送スイッチ5を含む。さらに、画素20は、リセットトランジスタ9、選択トランジスタ7を含む。

【0020】

光電変換部1は、入射光によって生じた電荷を蓄積する。第1の転送スイッチ4は、光電変換部1の電荷を保持部2に転送する。保持部2は、入射光によって生じた電荷を、光電変換部1とは別の場所で保持する。第2の転送スイッチ5は、保持部2の電荷を増幅部10の入力ノード3に転送する。リセットトランジスタ9は、増幅部10の入力ノード3の電圧をリセットする。選択トランジスタ7は、出力線8に信号を出力する画素20を選択する。増幅部10は、入射光によって生じた電荷に基づく信号を出力線8に出力する。増幅部10は、例えばソースフォロアである。また、第1の転送スイッチ4、および、第2の転送スイッチ5は、それぞれ、MOSトランジスタである。

【0021】

第1の転送スイッチ4には、制御線T×1が接続される。第2の転送スイッチ5には、制御線T×2が接続される。本実施例では、複数の画素が行列状に配される。1つの行に含まれる画素には共通の制御線が接続される。そこで、例えばn行目の画素については、制御線T×1(n)と表記する。

【0022】

10

20

30

40

50

このような構成により、保持部 2 が電荷を保持している間に生じた電荷を、光電変換部 1 が蓄積することができる。そのため、複数の画素の間で光電変換の期間が一致するような撮像動作、いわゆる、グローバル電子シャッタを行うことができる。

【 0 0 2 3 】

図 2 は、撮像装置の断面構造を模式的に示している。図 2 には 1 つの画素の断面が示されている。図 1 と同じ機能を有する部分には同様の符号を付してある。図 2 は表面照射型の撮像装置を示しているが、裏面照射型としてもよい。

【 0 0 2 4 】

光電変換部 1 は埋め込み型のフォトダイオード構造を有する。光電変換部 1 は、N 型の半導体領域 1 1、および、P 型の半導体領域 1 2 を含む。N 型の半導体領域 1 1、および、P 型の半導体領域 1 2 が P N 接合を構成する。P 型の半導体領域 1 2 により界面のノイズを抑制することが可能となる。

【 0 0 2 5 】

P 型の半導体領域 1 4 はウェルである。N 型の半導体領域 1 1 の下に、N 型の半導体領域 1 3 が配される。N 型の半導体領域 1 3 の不純物濃度は、N 型の半導体領域 1 1 の不純物濃度より低い。これにより、深い位置で生じた電荷が N 型の半導体領域に収集される。ここでは、N 型の半導体領域 1 3 は P 型でもよい。N 型の半導体領域 1 3 の下には、電荷に対するポテンシャルバリアとなる P 型の半導体領域 1 7 が配される。

【 0 0 2 6 】

保持部 2 は、N 型の半導体領域 2 0 1 を含む。N 型の半導体領域 2 0 1 に、信号となる電荷が保持される。N 型の半導体領域 2 0 1 の不純物濃度は、N 型の半導体領域 1 1 の不純物濃度より高い。

【 0 0 2 7 】

ゲート電極 4 0 は、第 1 の転送スイッチ 4 のゲートを構成する。また、ゲート電極 5 0 は、第 2 の転送スイッチ 5 のゲートを構成する。N 型の半導体領域 2 0 1 の上に、ゲート絶縁膜を介して、ゲート電極 4 0 の一部が配される。ゲート電極 4 0 に負の電圧を与えることにより、N 型の半導体領域 2 0 1 の表面にホールを誘起することができる。これにより、界面で発生するノイズを抑制することができる。

【 0 0 2 8 】

保持部 2 は、遮光部 2 0 3 によって遮光される。遮光部 2 0 3 は、タングステンやアルミニウム等の可視光にとって光を通しにくい金属で形成される。遮光部 2 0 3 の開口の上に、カラーフィルタ 1 0 0、マイクロレンズ 1 0 1 が配される。

【 0 0 2 9 】

光電変換部 1 および保持部 2 は半導体基板に配される。この実施例では、半導体基板の表面と平行な面への光電変換部 1 の正射影の面積が、当該面への保持部 2 の正射影の面積より小さい。このような構成によれば、ノイズを低減しつつ、画素の飽和電荷量を増やすことができるという効果が得られる。

【 0 0 3 0 】

画素の飽和電荷量を向上させるためには、保持部 2 が大きな飽和電荷量を持つことが好ましい。保持部 2 の N 型の半導体領域 2 0 1 の不純物濃度を高くすること、あるいは、平面視における N 型の半導体領域 2 0 1 の面積を大きくすることにより、保持部 2 の飽和電荷量を増やすことができる。しかし、N 型の半導体領域 2 0 1 の不純物濃度が高いと、リーク電流などが大きくなりやすく、ノイズが大きくなる可能性がある。そのため、平面視における N 型の半導体領域 2 0 1 の面積を大きくすることで、N 型の半導体領域 2 0 1 の不純物濃度を抑えつつ、飽和電荷量を増やすことができる。

【 0 0 3 1 】

このように、平面視における保持部 2 の面積、つまり、保持部 2 の正射影の面積を大きくすることで、ノイズを低減しつつ、画素の飽和電荷量を増やすことができる。そうすると、相対的に、平面視における光電変換部 1 の面積が小さくなりやすく、光電変換部 1 の飽和電荷量を増やすことが困難になる。したがって、光電変換部 1 の飽和電荷量が小さく

10

20

30

40

50

ても、画素の飽和電荷量を維持できるという効果がより顕著になる。

【0032】

実施例の撮像装置の駆動方法について説明する。図3は、本実施例で用いられる駆動パルスを模式的に示している。図3では、 $n \sim n + 2$ 行目の画素の、第1の転送スイッチ4の制御線 $T \times 1$ と第2の転送スイッチ5の制御線 $T \times 2$ に供給される駆動パルスが示されている。駆動パルスがハイレベルの時に、対応するトランジスタまたはスイッチがオンする。駆動パルスがローレベルの時に、対応するトランジスタまたはスイッチがオフする。これらの駆動パルスは、撮像装置に配された制御部が供給する。制御部には、シフトレジスタやアドレスデコーダなどの論理回路が用いられる。

【0033】

まず、時刻 T_1 より前に、前フレームの露光が行われている。露光とは、光電変換によって生じた電荷が信号として蓄積または保持されることを意味する。時刻 T_1 より前に生じた電荷は、保持部2に保持されている。前フレームの露光の終了は、光電変換部1から保持部2への電荷の第1の転送スイッチ4を全画素同時にオンからオフへ制御することである(図1の時刻 T_1)。

【0034】

また、時刻 T_1 においては、光電変換部1の電荷が全て保持部に転送される。つまり、光電変換部1が初期状態になる。そのため、時刻 T_1 において、3行の画素の光電変換部1が同時に電荷の蓄積を開始する。このように、本実施例では、第1の転送スイッチ4がオフすることで、光電変換部1による電荷の蓄積が開始される。

【0035】

時刻 T_1 から第1の期間が経過する時刻 T_2 までは、第1の転送スイッチ4がオフに維持される。この実施例では、全ての画素の第1の転送スイッチ4がオフに維持される。しかし、少なくとも1つの画素において、時刻 T_1 から時刻 T_2 まで、第1の転送スイッチ4がオフに維持されていればよい。

【0036】

時刻 T_1 から第1の期間が経過した時が時刻 T_2 である。すなわち、時刻 T_1 から時刻 T_2 までの期間が第1の期間である。第1の期間においては、当該第1の期間に生じる電荷が光電変換部1に蓄積される。一方、第1の期間には、保持部2は前フレームで生じた電荷を保持している。

【0037】

そして、第1の期間に、保持部2の電荷が増幅部10の入力ノード3に順次読み出される。具体的には、 n 行目の第2の転送スイッチ5をオンとすることで、 n 行目の画素の保持部2の電荷を入力ノード3に転送する。入力ノード3の容量と転送された電荷の量に応じて、入力ノード3の電圧が変化する。増幅部10によって、入力ノードの電圧に基づく信号が出力線8に出力される。次に $n + 1$ 行目の画素について同様の動作が行われる。この動作が、1行目の画素から最後の行の画素までのそれぞれにおいて行われる。最後の画素で読み出しが行われた後には、全ての画素の第1の転送スイッチ4および第2の転送スイッチ5がオフしている。

【0038】

時刻 T_2 に、第1の転送スイッチ4をオンにする。これにより、光電変換部1の電荷が保持部2に転送される。つまり、時刻 T_2 以降は、第1の期間に生じた電荷が、保持部2によって保持される。この実施例では、全ての画素の第1の転送スイッチ4が同時にオフからオンに遷移する。しかし、時刻 T_2 までに、複数の画素の第1の転送スイッチ4がオンしていればよく、遷移のタイミングは互いに異なっていてもよい。たとえば、上述の読み出し動作が終わった画素から順に、第1の転送スイッチ4をオンにしてもよい。

【0039】

その後、時刻 T_2 から第2の期間が経過する時刻 T_3 まで、保持部が、第1の期間に生じた電荷と、第2の期間に生じた電荷との両方を保持する。この実施例では、第2の期間において第1の転送スイッチ4がオンに維持される。そのため、第2の期間に生じた電荷

10

20

30

40

50

は、即座に保持部 2 に転送される。なお、光電変換部 1 から保持部 2 に電荷を転送する期間は自由に設定することができる。第 2 の期間の一部で、第 1 の転送スイッチ 4 がオフしていてもよい。

【 0 0 4 0 】

時刻 T 3 において、全ての行の画素の第 1 の転送スイッチ 4 がオンからオフに同時に制御される。これにより、1 フレームの露光期間が終了する。このように、全ての画素の間で、露光期間が互いに一致している。つまり、全ての画素において、時刻 T 1 に露光が開始し、時刻 T 3 に露光が終了する。また、時刻 T 3 において、次フレームの露光が開始され、以降、時刻 T 1 から時刻 T 3 までの動作が繰り返される。

【 0 0 4 1 】

次に、1 画素からの信号の読み出しの動作を簡単に説明する。図 4 は、撮像装置に用いられる駆動パルスを模式的に示している。図 4 には、選択トランジスタ 7 に供給される駆動パルス S E L、リセットトランジスタ 9 に供給される駆動パルス R E S、及び、第 2 の転送スイッチ 5 に供給される駆動パルス T x 2 が示される。駆動パルスがハイレベルの時に、対応するトランジスタまたはスイッチがオンする。駆動パルスがローレベルの時に、対応するトランジスタまたはスイッチがオフする。

【 0 0 4 2 】

図 4 に示される駆動パルスにしたがって、画素の選択、リセット、ノイズ信号の読み出し (N 読み)、電荷の転送、光信号の読み出し (S 読み) が行われる。出力された信号は、撮像装置の外部で A D 変換されてもよい。撮像装置の内部で A D 変換されてもよい。

【 0 0 4 3 】

続いて本実施例の効果の説明する。図 5 は、撮像装置の動作を模式的に示している。図 5 には、第 n フレームから第 n + 1 フレームまでの撮像動作が示されている。第 n フレームに関する動作は実線で、第 n + 1 フレームに関する動作は点線で示されている。

【 0 0 4 4 】

図 5 には、各フレームでの露光期間、光電変換部 1 が電荷を蓄積している期間、および、保持部 2 が電荷を保持している期間が示されている。また、図 5 は、第 1 の期間において、複数の画素の読み出し動作が行われていることを示している。図 5 における読み出し動作とは、図 3 および図 4 で説明した、第 2 の転送スイッチ 5 による電荷の転送と、増幅部 1 0 による信号の出力とを含む動作である。

【 0 0 4 5 】

図 5 が示すように、1 フレームの露光が終了してからすぐに、次の露光を開始することができる。したがって、情報が欠落する期間をほとんどなくすることができるため、画質を向上させることができる。

【 0 0 4 6 】

また、図 5 が示すように、光電変換部 1 が電荷を蓄積している第 1 の期間に、複数の画素のそれぞれに対して読み出し動作が行われる。このため、光電変換部 1 の飽和電荷量が小さくても、画素の飽和電荷量を増加させることができる。画素の飽和電荷量は、1 回の露光で生じる電荷のうち、信号として扱うことができる電荷量の最大値である。光電変換部 1 の飽和電荷量、および、保持部 2 の飽和電荷量は、それぞれ、光電変換部 1 が蓄積できる電荷量の最大値、および、保持部 2 が保持できる電荷量の最大値である。

【 0 0 4 7 】

1 回の露光期間は、第 1 の期間と第 2 の期間の合計である。ここで、保持部 2 に保持された前フレームの電荷は、第 1 の期間に読み出される。そのため、第 1 の期間が終われば、保持部 2 が電荷を保持することができる。したがって、光電変換部 1 は、少なくとも第 1 の期間に生じる電荷を蓄積できればよい。通常は、第 1 の期間に生じる電荷の量は、1 回の露光期間に生じる電荷の量より少ないため、光電変換部 1 の飽和電荷量を小さくすることができるのである。

【 0 0 4 8 】

図 5 が示すように、本実施例では、保持部 2 が電荷を保持している第 2 の期間の方が、

10

20

30

40

50

第1の期間よりも長い。そのため、光電変換部1の飽和電荷量をより小さくできる。しかし、第1の期間が第2の期間と等しくてもよいし、第1の期間が第2の期間より長くてもよい。

【0049】

図5では、1行目から順に読み出し動作を行う例を示している。しかし、読み出し動作を行う順序はこの例に限られない。第1の期間に、1フレームを構成する画素のそれぞれに対して少なくとも1回ずつ読み出しが行われればよい。また、少なくとも一部の画素においては、あるフレームで保持部2が電荷の保持を開始してから、次のフレームで当該保持部2が電荷の保持を開始するまでの期間が、露光期間に等しい。

【0050】

第1の期間に対する、第1の期間と第2の期間との合計の比と、光電変換部1の飽和電荷量に対する保持部2の飽和電荷量の比が、ほぼ等しいことが好ましい。ここで、第1の期間と第2の期間との合計は、1回の露光期間のことである。

【0051】

この実施例では、第1の期間に対する1回の露光期間の比は4である。つまり、第1の期間は、1回の露光期間の1/4である。例えば、毎秒60フレームの動画を撮影する場合、第1の期間は1/240秒である。

【0052】

そのため、光電変換部1の飽和電荷量に対する、保持部2の飽和電荷量の比は4に近いことが好ましい。これは、保持部2は1回の露光期間で生じた電荷の全部を保持するのに対し、光電変換部1はその1/4の量の電荷を保持すればよいからである。このような飽和電荷量の比とすることで、光電変換部1と保持部2のサイズを最適化することができる。

【0053】

なお、本実施例の撮像装置は、ローリングシャッタを行う動作モードを有していてもよい。ローリングシャッタの動作モードでは、複数の画素の光電変換部1による電荷の蓄積を、順次、開始する。その後、複数の画素の第1の転送スイッチ4を、順次、オンに制御する。また、別の方式のグローバル電子シャッタを行う動作モードを有していてもよい。別の方式のグローバル電子シャッタとは、光電変換部1が電荷を蓄積している期間が露光期間と等しくなるような動作である。

【0054】

以上に説明した通り、本実施例の撮像装置によれば、飽和電荷量を向上しつつ、グローバル電子シャッタを行うことができる。

【実施例2】

【0055】

別の実施例を説明する。本実施例では、保持部の構造が実施例1と異なる。そこで、実施例1と異なる点のみを説明し、実施例1と同様の部分についての説明は省略する。

【0056】

本実施例の等価回路は、実施例1と同じである。すなわち、図1は、本実施例の撮像装置の画素の等価回路を示している。図1についての説明は、実施例1と同様なので、省略する。

【0057】

本実施例の駆動方法は、実施例1と同じである。すなわち、図3および図4は、それぞれ、本実施例で用いられる駆動パルスを模式的に示している。また、図5は、本実施例の撮像装置の動作を模式的に示している。図3～5についての説明は、実施例1と同様なので、省略する。

【0058】

図6は、撮像装置の断面構造を模式的に示している。図6には1つの画素の断面が示されている。図1～5と同じ機能を有する部分には同様の符号を付してある。

【0059】

10

20

30

40

50

保持部 2 は、N 型の半導体領域 201 と、P 型の半導体領域 202 を含む。P 型の半導体領域 202 は、N 型の半導体領域 201 の上に配される。P 型の半導体領域 202 により界面のノイズを抑制することが可能となる。

【0060】

また、第 1 の転送スイッチ 4 のゲート電極 40 は、N 型の半導体領域 201 の上に延在していない。このため、レイアウトの制約が少なくなるため、設計の自由度を高めることができる。

【0061】

以上に説明した通り、本実施例によれば、実施例 1 の効果に加え、ノイズを低減することができる。

【実施例 3】

【0062】

別の実施例を説明する。本実施例では、画素が排出スイッチを有する点が実施例 1 および実施例 2 と異なる。そこで、実施例 1 および実施例 2 と異なる点のみを説明し、実施例 1 あるいは実施例 2 と同様の部分についての説明は省略する。

【0063】

図 7 は、撮像装置の画素の等価回路を示している。図 1 と同様の部分には同じ符号を付してある。なお、図面の簡略化のため、制御線 $T \times 1$ 、および、制御線 $T \times 2$ の符号は省略してある。制御線 $T \times 1$ 、および、制御線 $T \times 2$ は実施例 1 と同様の構成である。

【0064】

各画素は、排出スイッチ 18 を有している。排出スイッチ 18 は、光電変換部 1 の電荷をオーバーフローラインなどの電源ノードに排出する。排出スイッチ 18 には、制御線 OFG が接続される。排出スイッチ 18 は、例えば、MOS トランジスタである。

【0065】

実施例 1 では、光電変換部 1 による電荷の蓄積が、第 2 の転送スイッチ 5 をオンからオフへ制御することによって開始される。本実施例では、図 9 で示すように、排出スイッチ 18 を制御して、露光開始を制御することも可能である。具体的には、排出スイッチ 18 をオンからオフへ制御することで、光電変換部 1 による電荷の蓄積が開始される。これにより、露光時間を自由に設定することが可能である。

【0066】

図 8 は、撮像装置の断面構造を模式的に示している。図 1 および図 2 と同様の機能を有する部分には同じ符号を付してある。図 8 は、実施例 2 と同様に、保持部 2 が P 型の半導体領域 202 を含む例を示している。図 1 のように、保持部 2 に P 型の半導体領域 202 が含まれなくてもよい。

【0067】

排出スイッチ 18 は、オーバーフロー制御電極 16 とオーバーフローライン 15 とを有する。オーバーフロー制御電極 16 に供給される電圧に応じて、光電変換部 1 の電荷がオーバーフローライン 15 に排出される。オーバーフローライン 15 には、所定の電圧が供給される。オーバーフロー制御電極 16 とオーバーフローライン 15 は、遮光部 203 によって遮光される。

【0068】

実施例の撮像装置の駆動方法について説明する。図 9 は、本実施例で用いられる駆動パルスを模式的に示している。図 9 では、 $n \sim n + 2$ 行目の画素の、制御線 $T \times 1$ 、制御線 $T \times 2$ 、および、制御線 OFG に供給される駆動パルスが示されている。制御線 $T \times 1$ 、および、制御線 $T \times 2$ に供給される駆動パルスは、実施例 1 と同じである。

【0069】

駆動パルスがハイレベルの時に、対応するトランジスタまたはスイッチがオンする。駆動パルスがローレベルの時に、対応するトランジスタまたはスイッチがオフする。これらの駆動パルスは、撮像装置に配された制御部が供給する。制御部には、シフトレジスタやアドレスデコーダなどの論理回路が用いられる。

10

20

30

40

50

【 0 0 7 0 】

図 9 (a) と図 9 (b) とは、排出スイッチ 1 8 の動作するタイミングを変更している。図 9 (a) では、時刻 T 4 に排出スイッチ 1 8 をオンからオフに制御している。排出スイッチ 1 8 がオンしている間は生じた電荷が排出される。そのため、図 9 (a) の駆動によれば、露光期間は時刻 T 4 から時刻 T 3 である。図 9 (b) では、時刻 T 5 に時刻 T 4 に排出スイッチ 1 8 をオンからオフに制御している。そのため、図 9 (b) の駆動によれば、露光期間は時刻 T 5 から時刻 T 3 である。

【 0 0 7 1 】

本実施例によれば、被写体の明るさに応じて、駆動方法を変えることができる。例えば、通常は図 3 の駆動パルスを用い、明るい時は図 9 (a) の駆動パルスを用い、さらに明るい時は図 9 (b) の駆動パルスを用いる。

10

【 0 0 7 2 】

なお、図 9 (a) においては、時刻 T 4 に光電変換部 1 による電荷の蓄積が開始される。そして、時刻 T 4 から時刻 T 3 までの間、排出スイッチ 1 8 はオフに維持される。また、読み出し動作は、図 4 に示された駆動パルスに基づいて行われる。

【 0 0 7 3 】

このように、本実施例によれば、実施例 1 の効果に加えて、露光期間を自由に設定することができる。

【 実施例 4 】

【 0 0 7 4 】

20

別の実施例を説明する。本実施例では、光電変換部に光を導く導波路が設けられた点が実施例 1 乃至実施例 3 と異なる。そこで、実施例 1 乃至実施例 3 と異なる点のみを説明し、実施例 1 乃至実施例 3 のいずれかと同様の部分についての説明は省略する。

【 0 0 7 5 】

本実施例の等価回路は、実施例 1 あるいは実施例 3 と同じである。すなわち、図 1 および図 7 は、本実施例の撮像装置の画素の等価回路を示している。図 1 および図 7 についての説明は、それぞれ、実施例 1 および実施例 3 と同様なので、省略する。

【 0 0 7 6 】

本実施例の駆動方法は、実施例 1 あるいは実施例 3 と同じである。すなわち、排出スイッチがない場合には、図 3 および図 4 に示される駆動パルスが用いられる。画素が排出スイッチを有する場合には、図 9 および図 4 に示される駆動パルスが用いられる。また、図 5 は、本実施例の撮像装置の動作を模式的に示している。図 3 ~ 5、および、図 9 についての説明は、それぞれ、実施例 1 および実施例 3 と同様なので、省略する。

30

【 0 0 7 7 】

図 1 0 は、撮像装置の断面構造を模式的に示している。図 1、図 2、図 6、図 7、または、図 8 と同様の部分には同じ符号を付してある。図 1 0 は、実施例 2 と同様に、保持部 2 が P 型の半導体領域 2 0 2 を含み、かつ、実施例 3 と同様に、画素が排出スイッチ 1 8 を含む例を示している。しかし、P 型の半導体領域 2 0 2 および排出スイッチ 1 8 は省略されてもよい。

【 0 0 7 8 】

40

本実施例では、光電変換部 1 に対応して導波路 3 0 1 が配される。導波路 3 0 1 は、入射した光を光電変換部 1 に導く。これにより、感度を向上させることができる。特に、斜めに入射する光に対しての感度低下を低減することができる。

【 0 0 7 9 】

導波路 3 0 1 には、公知の構造が用いられる。本実施例では、導波路 3 0 1 は、周囲の絶縁膜よりも高い屈折率を有する材料で構成される。例えば、周囲の絶縁膜としては、シリコン酸化膜で構成された層間絶縁膜が用いられ、導波路 3 0 1 にはシリコン窒化膜が用いられる。あるいは、導波路 3 0 1 の周囲に反射層が設けられる。導波路 3 0 1 は、全ての画素の光電変換部 1 に対応して配されてもよいし、一部の画素の光電変換部 1 にのみ配されてもよい。

50

【0080】

カラーフィルタ100と導波路301との間に、層内レンズ302が配されてもよい。層内レンズ302は、カラーフィルタ100を通過した光を導波路301に集光する。層内レンズ302により、感度を向上させることができる。特に、斜めに入射する光に対しての感度低下を低減することができる。

【0081】

以上に説明した通り、本実施例によれば、実施例1の効果に加えて、感度を向上させることができる。特に、平面視における保持部2の面積を大きくするため、平面視における光電変換部1の面積を小さくした場合に、感度を向上の効果が顕著である。

【実施例5】

【0082】

別の実施例を説明する。本実施例では、保持部の構造が実施例1乃至実施例4と異なる。そこで、実施例1乃至実施例4と異なる点のみを説明し、実施例1乃至実施例4のいずれかと同様の部分についての説明は省略する。

【0083】

本実施例の等価回路は、実施例1あるいは実施例3と同じである。すなわち、図1および図7は、本実施例の撮像装置の画素の等価回路を示している。図1および図7についての説明は、それぞれ、実施例1および実施例3と同様なので、省略する。

【0084】

本実施例の駆動方法は、実施例1あるいは実施例3と同じである。すなわち、排出スイッチがない場合には、図3および図4に示される駆動パルスが用いられる。排出スイッチを有する場合には、図9および図4に示される駆動パルスが用いられる。また、図5は、本実施例の撮像装置の動作を模式的に示している。図3～5、および、図9についての説明は、それぞれ、実施例1および実施例3と同様なので、省略する。

【0085】

図11は、撮像装置の断面構造を模式的に示している。図1、図2、図6、図7、図8、または、図10と同様の部分には同じ符号を付してある。図11は、実施例2と同様に、保持部2がP型の半導体領域202を含み、かつ、実施例3と同様に、画素が排出スイッチ18を含む例を示している。しかし、P型の半導体領域202および排出スイッチ18は省略されてもよい。また、図11は、導波路301および層内レンズ302が配された例を示している。しかし、導波路301および層内レンズ302は省略されてもよい。

【0086】

本実施例では、保持部2に含まれ、電荷を保持するN型の半導体領域201の下に、P型の半導体領域303、および、P型の半導体領域304が配される。P型の半導体領域304はP型の半導体領域303の下に配される。P型の半導体領域303の不純物濃度は、P型の半導体領域304の不純物濃度より高い。このような構成により、基板の深部の電荷がN型の半導体領域201に侵入することを防ぐことができる。結果として、ノイズを低減することができる。

【0087】

また、本実施例では、P型の半導体領域304が、P型の半導体領域17に到達するまで延在している。このような構成により、画素間の電荷の混色を低減することが可能である。

【0088】

以上に説明した通り、本実施例によれば、実施例1の効果に加えて、ノイズを低減することができる。

【実施例6】

【0089】

別の実施例を説明する。本実施例では、駆動方法が実施例1乃至実施例5と異なる。そこで、実施例1乃至実施例5と異なる点のみを説明し、実施例1乃至実施例5のいずれかと同様の部分についての説明は省略する。

10

20

30

40

50

【0090】

本実施例の等価回路は、実施例1あるいは実施例3と同じである。すなわち、図1および図7は、本実施例の撮像装置の画素の等価回路を示している。図1および図7についての説明は、それぞれ、実施例1および実施例3と同様なので省略する。

【0091】

本実施例の画素の断面構造は、実施例1乃至実施例5と同じである。すなわち、図2、図6、図8、図10、および、図11は、本実施例の画素の断面構造を模式的に示している。

【0092】

実施例の撮像装置の駆動方法について説明する。図12は、本実施例で用いられる駆動パルスを模式的に示している。図12では、 $n \sim n + 2$ 行目の画素の、制御線 $T \times 1$ 、制御線 $T \times 2$ 、および、制御線 OFG に供給される駆動パルスが示されている。制御線 $T \times 1$ 、制御線 $T \times 2$ 、および、制御線 OFG に供給される駆動パルスは、実施例1または実施例3と同じである。なお、画素が排出スイッチ18を有していない場合は、制御線 OFG に供給する駆動パルスは不要である。

10

【0093】

駆動パルスがハイレベルの時に、対応するトランジスタまたはスイッチがオンする。駆動パルスがローレベルの時に、対応するトランジスタまたはスイッチがオフする。これらの駆動パルスは、撮像装置に配された制御部が供給する。制御部には、シフトレジスタやアドレスデコーダなどの論理回路が用いられる。

20

【0094】

本実施例では、第2の期間の一部に、第1の転送スイッチ4がオフになる。具体的には、時刻 $T6$ において、第1の転送スイッチ4がオンからオフへ制御される。その後、時刻 $T7$ において、第1の転送スイッチ4がオフからオンへ制御される。このような構成により、第1の転送スイッチ4がオンしている期間を短くすることができる。その結果、第1の転送スイッチ4で生じるノイズを低減することができる。

【0095】

本実施例では、時刻 $T8$ に、再び、第1の転送スイッチ4をオフからオンへ制御している。このように、第1の転送スイッチ4のオフからオンへの制御が、第2の期間に複数回行われる。このような構成により、さらにノイズを低減することができる。

30

【0096】

また、このオフからオンへの制御の回数は、光電変換部1の飽和電荷量に対する保持部2の飽和電荷量の比と同じか、それよりも大きいことが好ましい。本実施例では、光電変換部1の飽和電荷量に対する保持部2の飽和電荷量の比が4である。そのため、第1の転送スイッチ4のオフからオンへの制御は、第2の期間に4回行われる。

【0097】

以上に説明した通り、本実施例によれば、実施例1の効果に加えて、ノイズを低減することができる。

【実施例7】

【0098】

本発明に係る撮像システムの実施例について説明する。撮像システムとして、デジタルスチルカメラ、デジタルカムコーダ、複写機、ファックス、携帯電話、車載カメラ、観測衛星などがあげられる。また、レンズなどの光学系と撮像装置とを備えるカメラモジュールも、撮像システムに含まれる。図13に、撮像システムの例としてデジタルスチルカメラのブロック図を示す。

40

【0099】

図13において、1001はレンズの保護のためのバリア、1002は被写体の光学像を撮像装置1004に結像させるレンズ、1003はレンズ1002を通った光量を可変するための絞りである。1004は上述の各実施例で説明した撮像装置であって、レンズ1002により結像された光学像を画像データとして変換する。ここで、撮像装置100

50

4の半導体基板にはAD変換部が形成されているものとする。1007は撮像装置1004より出力された撮像データに各種の補正やデータを圧縮する信号処理部である。そして、図13において、1008は撮像装置1004および信号処理部1007に、各種タイミング信号を出力するタイミング発生部、1009はデジタルスチルカメラ全体を制御する全体制御部である。1010は画像データを一時的に記憶する為のフレームメモリ部、1011は記録媒体に記録または読み出しを行うためのインターフェース部、1012は撮像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体である。そして、1013は外部コンピュータ等と通信する為のインターフェース部である。ここで、タイミング信号などは撮像システムの外部から入力されてもよく、撮像システムは少なくとも撮像装置1004と、撮像装置1004から出力された撮像信号を処理する信号処理部1007とを有すればよい。

10

【0100】

本実施例では、撮像装置1004とAD変換部とが同一の半導体基板に形成された構成を説明した。しかし、撮像装置1004とAD変換部とが別の半導体基板に設けられていてもよい。また、撮像装置1004と信号処理部1007とが同一の半導体基板に形成されていてもよい。

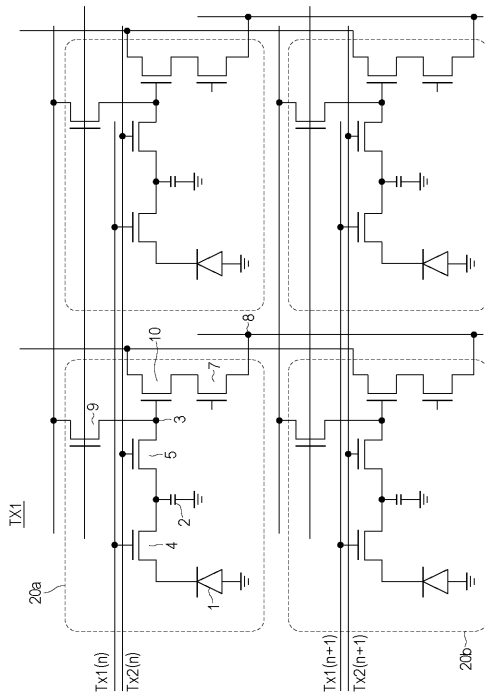
【符号の説明】

【0101】

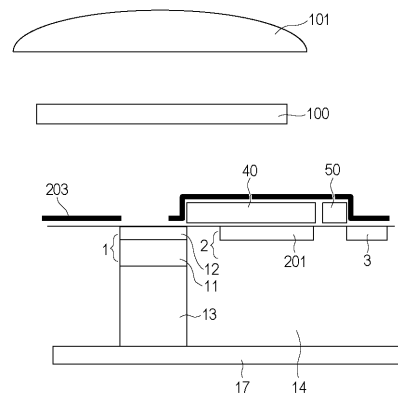
- 1 光電変換部
- 2 保持部
- 4 第1の転送スイッチ
- 5 第2の転送スイッチ
- 8 出力線
- 10 増幅部

20

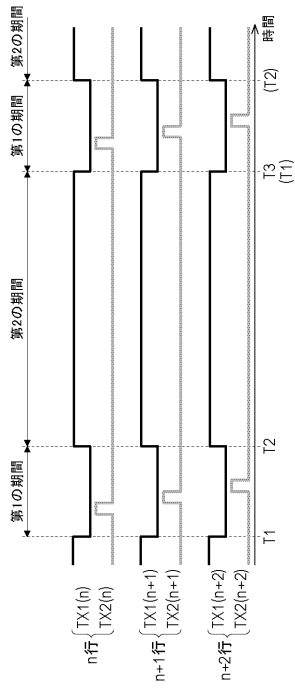
【図1】



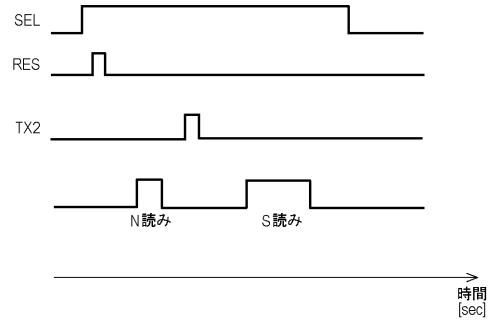
【図2】



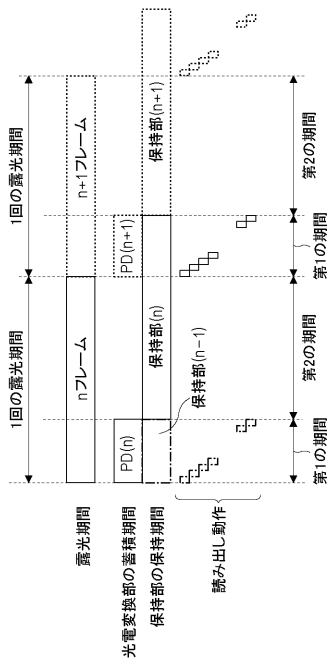
【図3】



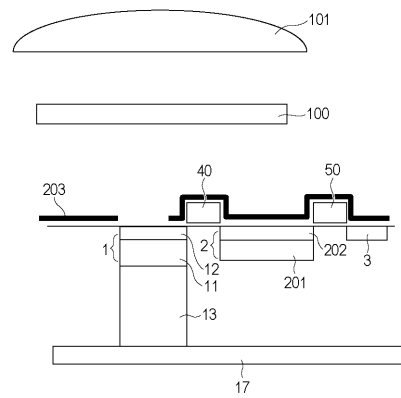
【図4】



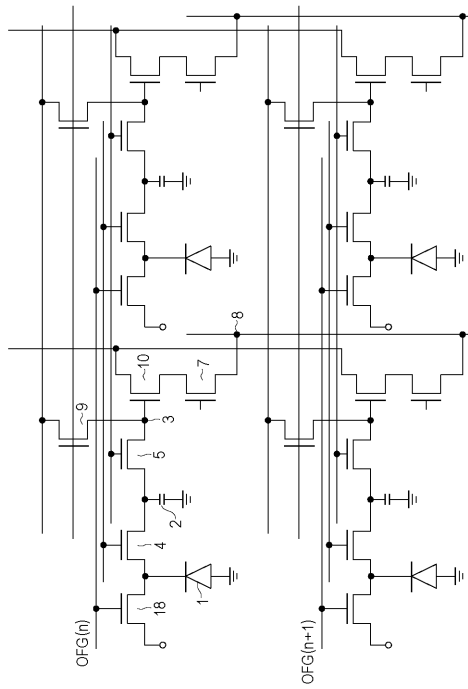
【図5】



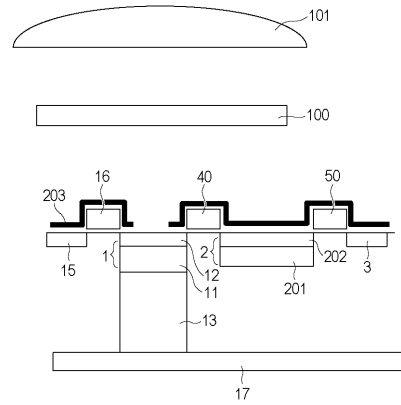
【図6】



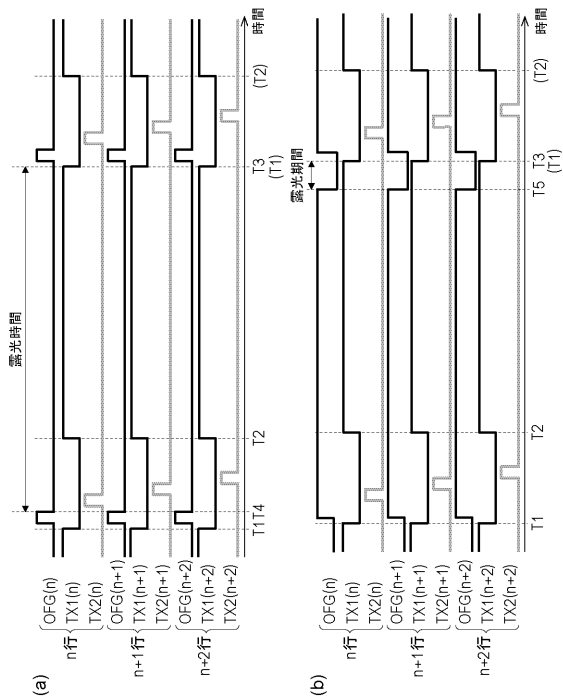
【 図 7 】



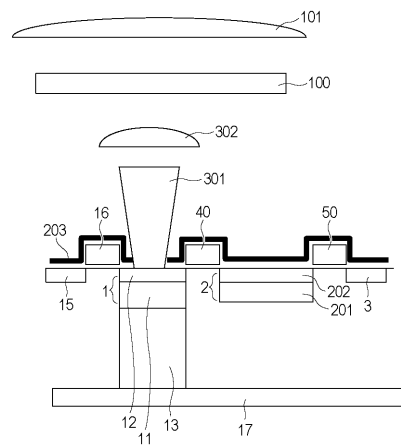
【 図 8 】



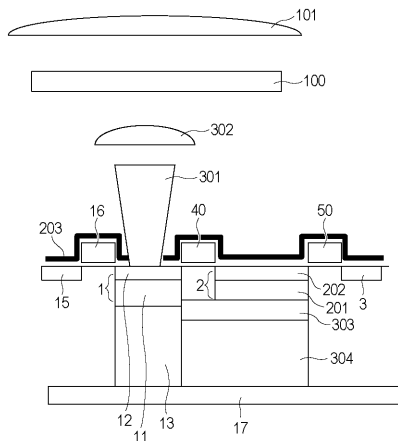
【 図 9 】



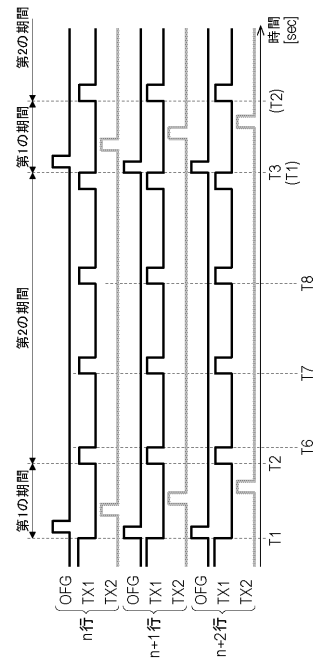
【 図 10 】



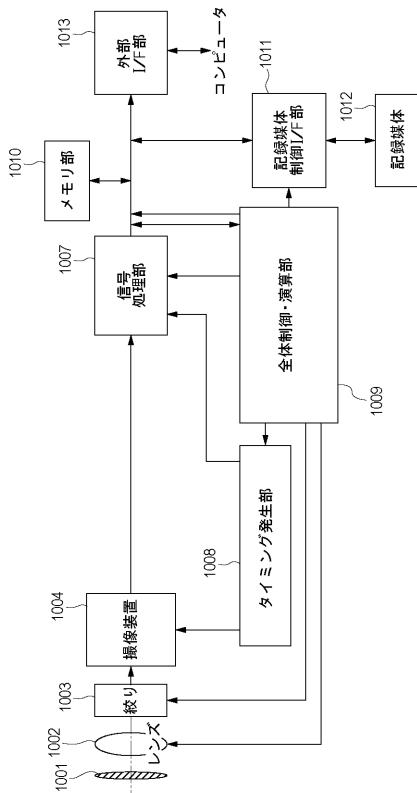
【図 1 1】



【図 1 2】



【図 1 3】



フロントページの続き

- (72)発明者 大貫 裕介
東京都大田区下丸子3丁目30番2号キヤノン株式会社内
- (72)発明者 小泉 徹
東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 鈴木 明

- (56)参考文献 特表2007-503722(JP,A)
特開2013-161945(JP,A)
特開2009-246728(JP,A)
特開平11-177076(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H04N 5/30 - 5/378