

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02005/104248

発行日 平成19年8月30日(2007.8.30)

(43) 国際公開日 **平成17年11月3日(2005.11.3)**

(51) Int. Cl. F I テーマコード(参考)
H O 1 L 33/00 (2006.01) H O 1 L 33/00 N 5 F O 4 1

審査請求 有 予備審査請求 未請求 (全 53 頁)

出願番号	特願2006-512534 (P2006-512534)	(71) 出願人	000005821
(21) 国際出願番号	PCT/JP2005/007412		松下電器産業株式会社
(22) 国際出願日	平成17年4月18日(2005.4.18)		大阪府門真市大字門真1006番地
(31) 優先権主張番号	特願2004-123453 (P2004-123453)	(74) 代理人	100101454
(32) 優先日	平成16年4月19日(2004.4.19)		弁理士 山田 卓二
(33) 優先権主張国	日本国(JP)	(74) 代理人	100081422
			弁理士 田中 光雄
		(74) 代理人	100125874
			弁理士 川端 純市
		(72) 発明者	後藤 周作
			大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72) 発明者	川原 司
			大阪府門真市大字門真1006番地 松下電器産業株式会社内

最終頁に続く

(54) 【発明の名称】 発光素子駆動用半導体チップ、発光装置及び照明装置

(57) 【要約】

実装面積の小さい発光装置を提供する。本発明の発光装置は、電気信号端子を備えてこの電気信号端子に外部から与えられる電気信号によって駆動され発光する発光素子と、電気信号を出力して電気信号端子に印加する発光素子駆動用回路を半導体を用いて形成した発光素子駆動用半導体チップと、を有し、発光素子を発光素子駆動用半導体チップの面上に装着すると共に、発光素子駆動用半導体チップの面上に複数個の発光素子を相互接続する導電経路を備える。

【特許請求の範囲】

【請求項 1】

電気信号端子を備え、前記電気信号端子に外部から与えられる電気信号によって駆動され発光する発光素子と、

前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路を半導体を用いて形成した発光素子駆動用半導体チップと、

を有し、

前記発光素子を前記発光素子駆動用半導体チップの面上に装着したことを特徴とする発光装置。

【請求項 2】

前記発光素子駆動用半導体チップが、

前記発光素子又は前記発光素子駆動用回路を外部から印加される静電気や高電圧から保護する保護回路と、

前記保護回路を外部と電気的に接続するための保護端子と、

を備え、

前記保護端子を前記発光素子の前記電気信号端子に接続したことを特徴とする請求項 1 に記載の発光装置。

【請求項 3】

前記保護回路が、前記発光素子駆動用半導体チップの発光素子駆動用回路を形成する素子と同一の製法によって形成された一若しくは複数個の素子を備えたことを特徴とする請求項 2 に記載の発光装置。

【請求項 4】

前記発光素子駆動用半導体チップの面上に、それぞれ別個のチップで構成された複数個の前記発光素子が装着されており、

前記発光素子駆動用半導体チップが、前記発光素子を相互に接続する導電経路を設けたことを特徴とする請求項 1 に記載の発光装置。

【請求項 5】

前記発光素子駆動用半導体チップにおいて、前記導電経路が、前記発光素子駆動用回路を形成する拡散層又は金属配線層と同一処理方法によって形成された拡散層又は金属配線層によって形成されたことを特徴とする請求項 4 に記載の発光装置。

【請求項 6】

前記導電経路が、所定の値を有する抵抗を備えたことを特徴とする請求項 4 に記載の発光装置。

【請求項 7】

前記発光装置が、異なる波長で発光する複数個の可視発光素子を備えたことを特徴とする請求項 1 に記載の発光装置。

【請求項 8】

前記発光素子が、赤、緑、青の 3 原色でそれぞれ発光する複数個の可視発光素子を含むことを特徴とする請求項 7 に記載の発光装置。

【請求項 9】

複数個の前記発光素子が、前記発光装置に一体で形成された一透過型集光レンズの焦点近傍に配置されていることを特徴とする請求項 7 に記載の発光装置。

【請求項 10】

複数個の前記発光素子が、前記発光装置に一体で形成された一反射面の焦点近傍に配置されていることを特徴とする請求項 7 に記載の発光装置。

【請求項 11】

前記発光素子に所定の電流を印加する定電流回路又は前記発光素子に所定の電圧を印加する定電圧回路を有する前記発光素子駆動用半導体チップを備えた、請求項 1 に記載の発光装置を複数個有することを特徴とする照明装置。

【請求項 12】

10

20

30

40

50

電気信号端子を備えて、前記電気信号端子に与えられる電気信号によって駆動され発光する、複数個の発光素子を装着する発光素子駆動用半導体チップであって、

半導体を用いて形成され、前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路と、

前記複数個の発光素子の前記電気信号端子を相互に接続する導電経路と、

を備えたことを特徴とする発光素子駆動用半導体チップ。

【請求項 13】

それぞれ別個のチップで構成された個数 P (P は 1 以上の正整数) の前記発光素子と、前記発光素子駆動用半導体回路の回路素子は、前記導電経路に設けられたパンプを経由して相互に接続されることを特徴とする請求項 12 に記載の発光素子駆動用半導体チップ。

10

【請求項 14】

前記導電経路が、個数 P の前記発光素子に代えて、前記発光素子とほぼ同一形状の個数 Q (Q は P と異なる正整数) の発光素子を実装する導電経路形状を有することを特徴とする請求項 13 に記載の発光素子駆動用半導体チップ。

【請求項 15】

前記発光素子駆動用半導体チップは、前記発光素子を駆動する電流又は電圧値を可変とするための外部接続端子を有することを特徴とする請求項 12 に記載の発光素子駆動用半導体チップ。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、発光素子駆動用半導体チップ、発光装置及び照明装置に関する。

【背景技術】

【0002】

近年、携帯電話やデジタルカメラ等の電子機器において、可視発光ダイオード (可視光 LED) 等の発光素子を駆動する発光装置、及びその発光装置を複数個用いた照明装置が利用される機会が増えている。電子機器の高集積化に伴い、実装面積の小さい発光装置が市場より要求されている。可視発光ダイオード等の発光素子は静電破壊や耐圧破壊しやすいため、保護素子を必要とし、さらに発光素子を駆動するドライバ IC を必要とするため、発光装置の実装面積が大きくなるという問題があった。

30

【0003】

特開 2003 - 8075 号公報 (特許文献 1) に、保護素子の上に発光素子を実装し、1つの発光モジュールとすることで発光装置の実装面積を削減する技術が開示されている。図 12 ~ 図 14 を用いて、特許文献 1 に記載された従来例の発光装置について説明する。図 12 は、従来例の発光装置の構成を示す平面図である。図 13 は、図 12 の破線 A - A ' の断面図である。図 14 は、図 12 及び図 13 に示す従来例の発光装置の回路図である。図 12 ~ 14 において、同じ構成要素については、同じ符号を用いている。

【0004】

まず、図 12 及び図 13 について説明する。従来例の発光装置は、基板 1202 上に基板配線 1203 (VCC 配線及び GND 配線を含む。) を形成し、基板配線 1203 上に発光モジュール 1201 と電源回路 104 とドライバ IC 1204 とを実装している。発光モジュール 1201、電源回路 104、及びドライバ IC 1204 を構成している内部回路の各素子は、基板配線 1203 により、それぞれ電氣的に接続されている。

40

【0005】

電源回路 104 は、VCC 配線と GND 配線との間に接続された入力コンデンサ 143 と、VCC 配線を介して入力コンデンサ 143 に接続されたコイル 141 と、基板配線 1203 によりコイル 141 に接続されたショットキーダイオード 142 と、一端を基板配線 1203 を介してショットキーダイオード 142 と電圧帰還端子 125 とに接続されて他端を GND 配線に接続された出力コンデンサ 144 を有する。

【0006】

50

発光モジュール1201の各構成要素について説明する。発光モジュール1201において、リードフレーム114は、基板1202の上方に実装されている。ツェナダイオード1213は、リードフレーム114上に固定される。ツェナダイオード1213の上面は、パッド孔113を除いて絶縁膜131で覆われている。

【0007】

ツェナダイオード1213上の両端に近い部分を除くパッド孔113にはバンブ115が載せられ、バンブ115の上に発光素子111が実装されている。発光素子111は、可視発光ダイオード(LED)である。ツェナダイオード1213は、発光素子111を静電破壊及び高耐圧破壊から保護している。

【0008】

図12及び図13において2個のツェナダイオード1213の上に、それぞれ1つずつ発光素子111が実装されている。従来例の発光装置は、発光素子111をツェナダイオード1213上に実装して一体化したモジュールとすることで、ツェナダイオード1213と発光素子111とを別々に実装する場合よりも、実装面積を小さくしている。

【0009】

ツェナダイオード1213上の両端に近い部分のパッド孔113には、2つのボンディングワイヤ116のそれぞれの一端が接続されている。一方のボンディングワイヤ116の他端は、アノード側端子1253に接続され、もう一方のボンディングワイヤ116の他端は、カソード側端子1254に接続される。

【0010】

発光素子111の上部に凸レンズ119が配置されている。凸レンズ119は、発光素子111の光を集光し、光の指向性を強くし、基板1202に垂直な方向の輝度を高める。

【0011】

光透過性樹脂モールド117は、発光素子111、ツェナダイオード1213、リードフレーム114、及び凸レンズ119を含む全体を覆い、基板1202と一体に構成されている。光透過性樹脂モールド117の上半分は、パラボラ形状であって、光を実効的に全反射して集光する反射面を形成している。

【0012】

ドライバIC1204の各構成要素について説明する。ドライバIC1204において、リードフレーム114は、基板1202の上方に実装される。ドライバICチップ112は、リードフレーム114上に固定されている。ドライバICチップ112の上面は、パッド孔113を除いて絶縁膜131に覆われている。

【0013】

6つのパッド孔には6つのボンディングワイヤ116の一端がそれぞれ接続され、各ボンディングワイヤ116の他端はそれぞれ外部接続端子(制御端子123、電圧帰還端子125、スイッチング端子124、電流帰還端子126、VCC端子121、GND端子122)に接続されている。このように複数のボンディングワイヤ116を通して、ドライバICチップ112は、外部接続端子に電氣的に接続されている。

【0014】

VCC端子121は、VCC配線に接続されている。GND端子122は、GND配線に接続されている。制御端子123は、ドライバIC1204のON/OFFの切替を行うための信号を入力される端子である。制御端子123に入力された入力電圧がHighの時には、ドライバICチップ112は動作して、発光素子111が連続発光する。入力電圧がLowの時には、ドライバICチップ112は動作を停止し、発光素子111の発光も停止する。制御端子123にパルス電圧を入力することで、発光素子111の点滅の動作を繰り返すこともできる。

【0015】

スイッチング端子124は、基板配線1203によりショットキーダイオード142のアノード端子とコイル141とに接続している。電圧帰還端子125は、基板配線120

10

20

30

40

50

3によって、ショットキーダイオード142のカソード端子、発光モジュール1201のアノード側端子1253、及び出力コンデンサ144と接続している。電流帰還端子126は、基板配線1203によって、発光モジュール1201のカソード側端子1254と接続している。

【0016】

図14の従来例の発光装置の回路構成を説明する。図14に示すように、従来例の発光装置は、外部電源140の出力する電圧を昇圧する電源回路104と、外部接続端子(VCC端子121、スイッチング端子124、電圧帰還端子125)を介して電源回路104に接続されるドライバIC1204と、アノード側端子1253を介して電源回路104に接続されカソード側端子1254を介してドライバIC1204に接続される発光モジュール1201とを有する。

10

【0017】

図14においてドライバIC1204の枠内に示す回路は、ドライバICチップ112に搭載される内部回路である。ドライバICチップ112は、電圧帰還端子125とGND端子122との間に接続された第1の保護回路501、VCC端子121とGND端子122との間に接続され、その中間接続点に電流帰還端子126を接続された第2の保護回路1401、電流帰還端子126と接地電位との間に接続された電流検出抵抗504、制御端子123と電圧帰還端子125と電流帰還端子126に接続された電圧検出回路503、及び制御端子123と電圧検出回路503とスイッチング端子124に接続された駆動回路502を有する。

20

【0018】

第1の保護回路501は、電圧帰還端子125へのサージ印加により、電圧検出回路503が静電破壊されることを防ぐもので、ツェナダイオード、MOSトランジスタ、又はバイポーラトランジスタ等で構成される。図14の第1の保護回路501は、ツェナダイオードである。

【0019】

第2の保護回路1401は、電流帰還端子126へのサージ印加により、ドライバICチップ112の内部回路が静電破壊されることを防ぐ。図14において、第2の保護回路1401は、2個のダイオードの直列接続回路で構成している。

【0020】

駆動回路502は、スイッチング端子124を介してコイル141とショットキーダイオード142を駆動し、外部電源140からの入力電圧を昇圧する。これにより、出力コンデンサ144には、入力電圧より高い電圧が出力電圧として印加される。出力コンデンサ144の電圧は、発光モジュール1201のアノード側端子1253を通して、発光素子111のアノード側に印加される。

30

【0021】

発光モジュール1201において、ツェナダイオード1213と発光素子111は1対で並列接続されている。ツェナダイオード1213は、発光モジュール1201の実装時等にアノード側端子1253あるいはカソード側端子1254に印加されるサージから発光素子111を保護する。

40

【0022】

発光モジュール1201のカソード側端子1254は、ドライバICチップ112内部の電流検出抵抗504に接続された電流帰還端子126に接続される。電圧検出回路503は、電流検出抵抗504の端子電圧を一定に保つことにより、発光素子111に流れる電流を一定に保つ。電圧検出回路503は、電圧帰還端子125の電圧が規定値を超えないように、出力電圧の検出及び制御を行う。

【0023】

従来例の駆動回路502及び電圧検出回路503は本発明と同じであるため、図14において内部の回路を省略又は簡略化して記載している。駆動回路502及び電圧検出回路503の内部回路の詳細は、本発明の実施の形態1で説明する。

50

【特許文献1】特開2003-8075号公報

【発明の開示】

【発明が解決しようとする課題】

【0024】

上記のように構成された従来例の発光装置は、発光素子111を含む発光モジュール1201と、ドライバICチップ112を含むドライバIC1204とが別々のリードフレームに実装されているため、実装面積が大きくなるという問題があった。特に発光素子111が複数個使用される場合、ツェナダイオード1213の占めるスペースが大きくなり、問題となっていた。従来例の発光装置において、発光素子111の静電破壊や耐圧破壊を保護する保護素子1213と、発光素子111を駆動するドライバIC112とは必要であったため、実装面積を小さくするために取り除くことはできない。

10

【0025】

本発明は、上記問題を解決するもので、実装面積の小さい発光装置を提供することを目的とする。

本発明は、任意の数の発光素子と組み合わせて使用できる安価な発光素子駆動用半導体チップを提供することを目的とする。

本発明は、安価な照明装置を提供することを目的とする。

本発明は、高輝度で小型の照明装置を提供することを目的とする。

【課題を解決するための手段】

【0026】

上記課題を解決するため、本発明は下記の構成を有する。

本発明の1つの観点による発光装置は、電気信号端子を備え、前記電気信号端子に外部から与えられる電気信号によって駆動され発光する発光素子と、前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路を半導体を用いて形成した発光素子駆動用半導体チップと、を有し、前記発光素子を前記発光素子駆動用半導体チップの面上に装着する。

20

【0027】

この発明は、発光素子駆動用半導体チップ(ドライバICチップ)上に発光素子を実装することで、実装面積の小さい発光装置を実現できる。

【0028】

本発明の他の観点による上記の発光装置において、前記発光素子駆動用半導体チップは、前記発光素子又は前記発光素子駆動用回路を外部から印加される静電気や高電圧(以下、静電気や高電圧を「サージ電圧」と呼ぶ。)から保護する保護回路と、前記保護回路を外部と電氣的に接続するための保護端子と、を備え、前記保護端子を前記発光素子の前記電気信号端子に接続する。

30

【0029】

ドライバICチップの内部回路を保護するための保護回路を設ける工程で、発光素子の保護回路をドライバICチップ上に設けることにより、又はドライバICチップの内部回路の保護と発光素子の保護とを兼ねる保護回路を設けることによって、信頼性の高い発光装置を安価に実現できる。この発明によれば、発光素子を外部から印加されるサージ電圧から保護するためだけの従来のような第1の保護回路をドライバICチップの外部に設けないため、従来と比較して安価で実装面積の小さい発光装置を実現できる。

40

【0030】

本発明の別の観点による上記の発光装置において、前記保護回路は、前記発光素子駆動用半導体チップの発光素子駆動用回路を形成する素子と同一の製法によって形成された、一若しくは複数個の素子を備える。

【0031】

例えば、保護回路は、PN接合のダイオード、バイポーラトランジスタ、MOSトランジスタの中の少なくとも1つを用いて形成される。この発明は、安価で信頼性が高く実装面積の小さい発光装置を実現できる。

50

【0032】

本発明の更に別の観点による上記の発光装置において、前記発光素子駆動用半導体チップの面上に、それぞれ別個のチップで構成された複数個の前記発光素子が装着されており、前記発光素子駆動用半導体チップは、前記発光素子を相互に接続する導電経路を設ける。

【0033】

ドライバICチップ上に複数の発光素子の相互接続のみのための導電経路を設けることにより、安価で実装面積の小さい発光装置を実現できる。

導電経路は、極めて低い抵抗値の導電体であっても良く、所定の抵抗値又は所定の電圧降下を生じる経路であっても良い。一般的には、導電経路は極めて低い抵抗値の導電体で形成されることが好ましい場合が多い。導電経路は、ドライバICチップの半導体基板自体に拡散層で形成されても良く、半導体基板の上に蒸着、接着、塗布等の任意の方法で形成されても良い。導電経路の材質は任意である。例えば、ドライバICチップ上に形成された拡散層、金属配線層、樹脂導電層等である。

10

【0034】

本発明の更に別の観点による上記の発光装置において、前記導電経路は、前記発光素子駆動用半導体チップにおいて前記発光素子駆動用回路を形成する拡散層又は金属配線層と同一処理方法によって形成された拡散層又は金属配線層によって形成される。

【0035】

この発明により、安価で実装面積の小さい発光装置を実現できる。

20

【0036】

本発明の更に別の観点による上記の発光装置において、前記導電経路は、所定の値を有する抵抗を備える。

【0037】

この発明によれば、例えば導電経路の抵抗値の変化に基づいて発光素子近傍の温度を検出したり、導電経路の両端電圧に基づいて発光素子を流れる電流を検出したり、複数の発光素子を並列に接続した回路においてそれぞれの発光素子に抵抗値を有する導電経路を直列接続することにより各発光素子に流れる電流を均一化したりできる。

【0038】

本発明の更に別の観点による上記の発光装置は、異なる波長で発光する複数個の可視発光素子を備える。

30

【0039】

この発明によれば、発光色が異なる複数の発光素子を非常に近接した位置に配置できるので、例えば複数の発光素子を同時に点灯した場合、複数の発光素子は良く混色し、どの角度から見ても色ムラが生じにくい。

【0040】

本発明の更に別の観点による上記の発光装置において、前記発光素子は、赤、緑、青の3原色でそれぞれ発光する複数の可視発光素子を含む。

【0041】

この発明の発光装置は、カラー表示が出来る。発光装置単体がドライバICチップを有する故に、周辺回路を削減でき、複数の発光装置を接続することは容易である。発光装置の実装面積が小さく、各発光装置の全体面積の中で発光面積が占める割合が大きいので、複数の発光装置を密集して並べると、従来よりはるかに高輝度の発光装置の表示装置(照明装置)を実現できる。例えば屋外用画像表示装置として有用である。

40

【0042】

本発明の更に別の観点による上記の発光装置において、複数個の前記発光素子が、前記発光装置に一体で形成された一透過型集光レンズの焦点近傍に配置されている。

【0043】

発光素子を集光用光学系の焦点に配置することにより、発光素子が発する光を所定の方向に集中できる。発光素子を回路基板に取り付ける精度上の制約等により、回路基板上に

50

複数の発光素子を配置した従来の発光装置においては、各発光素子をある程度の距離を置いて配置せざるを得なかった。それ故に、複数の発光素子は集光用光学系の焦点から少し離れた所に取り付けられた。例えば、複数の発光素子は、大きめのパラボラ型反射面の下にパラボラの焦点から少しずつずれた位置に配置され、パラボラの底で各発光素子の真上に個別の樹脂製の凸レンズが設けられていた。それ故に、発光素子が発した光の一部が所定の方向に向かわず、一定以上集光率を高められないという問題があった。この発明によれば、従来より高い集光率、強い指向性を有する発光装置を実現できる。

【 0 0 4 4 】

本発明の更に別の観点による上記の発光装置において、複数個の前記発光素子は、前記発光装置に一体で形成された一反射面の焦点近傍に配置されている。

10

【 0 0 4 5 】

反射面は、典型的には、内面で光が全反射するように形成された透明の樹脂の反射面である。この発明によれば、高い集光率、強い指向性を有する発光装置を実現できる。

【 0 0 4 6 】

本発明の1つの観点による照明装置は、前記発光素子に所定の電流を印加する定電流回路又は前記発光素子に所定の電圧を印加する定電圧回路を有する前記発光素子駆動用半導体チップを備えた、上記の発光装置を複数個有する。

【 0 0 4 7 】

この発明により、発光装置の相互の配線を簡素化した安価な照明装置を実現できる。発光装置を密集して配置することにより、従来より高輝度の及び/又は小型の照明装置を実現できる。照明装置は、例えば通常の照明装置、大型の表示パネル、映像表示装置等を含む。

20

【 0 0 4 8 】

本発明の1つの観点による発光素子駆動用半導体チップは、電気信号端子を備えて、前記電気信号端子に与えられる電気信号によって駆動され発光する、複数個の発光素子を装着する発光素子駆動用半導体チップであって、半導体を用いて形成され、前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路と、前記複数個の発光素子の前記電気信号端子を相互に接続する導電経路と、を備える。

【 0 0 4 9 】

この発明によれば、発光素子駆動用半導体チップ(ドライバICチップ)上に、複数の発光素子の相互接続のみのための導電経路を設けることにより、安価で実装面積の小さい発光素子駆動用半導体チップを実現できる。

30

【 0 0 5 0 】

本発明の他の観点による上記の発光素子駆動用半導体チップにおいて、それぞれ別個のチップで構成された個数P(Pは1以上の正整数)の前記発光素子と、前記発光素子駆動用半導体回路の回路素子は、前記導電経路に設けられたバンプを経由して相互に接続される。

【 0 0 5 1 】

この発明によれば、ワイヤボンディングが不要な安価で実装面積の小さい発光素子駆動用半導体チップを実現できる。

40

【 0 0 5 2 】

本発明の別の観点による上記の発光素子駆動用半導体チップにおいて、前記導電経路は、個数Pの前記発光素子に代えて、前記発光素子とほぼ同一形状の個数Q(QはPと異なる正整数)の発光素子を実装する導電経路形状を有する。

【 0 0 5 3 】

この発明により、1種類の導電経路パターン(例えばアルミ配線パターン)で、発光素子の搭載場所を変更することにより、異なる数の発光素子を有する複数の発光装置を作ることが出来る。この発明によれば、導電経路パターンを形成するマスクが1種類で済む。又、1種類のドライバICチップと、任意の発光素子とを組み合わせ、需要に応じた発光装置を製造できるので、LEDの材料としてのドライバICチップの在庫を少なくでき

50

る。この発明によれば、工場の管理コストを削減できる。

【0054】

本発明の更に別の観点による上記の発光素子駆動用半導体チップは、前記発光素子を駆動する電流又は電圧値を可変とするための外部接続端子を有する。

【0055】

例えばドライバICチップが1個の発光素子を駆動する場合と、4個の発光素子を駆動する場合とでは、ドライバICチップの設定を変更する場合がある。この発明の発光素子駆動用半導体チップは、外部接続端子から発光素子に流す電流又は発光素子に印加する電圧を可変できるので、1種類のドライバICチップを用いて、多種類の発光装置を製造できる。

10

【0056】

発明の新規な特徴は添付の請求の範囲に特に記載したものであるが、構成及び内容の双方に関して本発明は、他の目的や特徴と共に、図面と共同して理解されるところの以下の詳細な説明から、より良く理解され評価されるであろう。

【0057】

図面の一部又は全部は、図示を目的とした概要的表現により描かれており、必ずしもそこに示された要素の実際の相対的大きさや位置を忠実に描写しているとは限らないことは考慮願いたい。

【発明の効果】

【0058】

本発明によれば、実装面積の小さい発光装置を実現できるという有利な効果が得られる。

20

本発明によれば、従来必要であったツェナダイオード等の保護素子をなくすことにより、安価で信頼性が高い発光装置を実現できるという有利な効果が得られる。

本発明によれば、発光モジュールの外部接続端子の静電破壊の耐圧を高くする発光装置を実現できるという有利な効果が得られる。

本発明の発光装置によれば、ドライバICチップ上に発光素子を搭載するため、従来と比較して基板配線の寄生抵抗、浮遊容量が減る。そのため、電流値を安定させる位相補償の設計が容易となり、発光の輝度が安定し発光のちらつきが無くなるという有利な効果が得られる。

30

本発明によれば、任意の数の発光素子と組み合わせて使用できる安価な発光素子駆動用半導体チップを実現できるという有利な効果が得られる。

本発明によれば、安価な照明装置を実現できるという有利な効果が得られる。

本発明によれば、高輝度で小型の照明装置を実現できるという有利な効果が得られる。

【図面の簡単な説明】

【0059】

【図1】図1は、本発明の実施の形態1の発光装置の構成を示す平面図である。

【図2】図2は、図1の破線A-A'間で切断した断面図である。

【図3】図3は、本発明の実施の形態1のドライバICチップの部分拡大断面図である。

【図4】図4は、本発明の実施の形態1の発光装置の発光素子とドライバICチップとの間を接続するアルミ配線の形状を示す平面図である。

40

【図5】図5は、本発明の実施の形態1の発光装置の回路図である。

【図6】図6は、本発明の実施の形態2の発光装置の回路図である。

【図7】図7は、本発明の実施の形態3の保護回路の回路図である。

【図8】図8は、本発明の実施の形態4の保護回路の回路図である。

【図9】図9は、本発明の実施の形態5の保護回路の回路図である。

【図10】図10は、本発明の実施の形態6のドライバICチップの部分拡大断面図である。

【図11】図11は、本発明の実施の形態7のドライバICチップの部分拡大断面図である。

50

【図 1 2】図 1 2 は、従来例の発光装置の構成を示す平面図である。

【図 1 3】図 1 3 は、図 1 2 の破線 A - A ' 間で切断した断面図である。

【図 1 4】図 1 4 は、従来例の発光装置の回路図である。

【図 1 5】図 1 5 は、本発明の実施の形態 8 の発光装置の発光素子とドライバ I C チップとの間を接続するアルミ配線の形状を示す平面図である。

【発明を実施するための最良の形態】

【0060】

以下本発明の実施をするための最良の形態を具体的に示した実施の形態について、図面とともに記載する。

【0061】

《実施の形態 1》

図 1 ~ 5 を用いて、本発明の実施の形態 1 の発光装置について説明する。図 1 は、本発明の実施の形態 1 における発光装置の平面図である。図 2 は、図 1 中の破線 A - A ' で切断した断面図である。図 3 は、ドライバ I C チップ 1 1 2 の部分拡大断面図である。図 4 は、LED である発光素子 1 1 1 a、1 1 1 b とドライバ I C チップ 1 1 2 との間を接続するアルミ配線の形状を示す平面図である。図 5 は、本発明の実施の形態 1 の発光装置の回路図である。図 1 ~ 5 において、同じ構成要素については同じ符号を用いている。図 1 ~ 5 において、従来例の図 1 2 ~ 1 4 と同じ構成要素については同じ符号を用いている。

【0062】

図 1 及び図 2 を用いて、本発明の実施の形態 1 の発光装置について説明する。本発明の実施の形態 1 の発光装置は、基板 1 0 2 上に基板配線 1 0 3 (V C C 配線及び G N D 配線を含む。) を形成し、基板配線 1 0 3 上に電源回路 1 0 4 と発光モジュール 1 0 1 とを実装する。発光モジュール 1 0 1 の内部回路の各素子と電源回路 1 0 4 の内部回路の各素子は、基板配線 1 0 3 により、それぞれ電氣的に接続される。V C C 配線は外部電源に接続され、G N D 配線は接地電位に接続される。

【0063】

電源回路 1 0 4 は、V C C 配線と G N D 配線との間に接続された入力コンデンサ 1 4 3 と、V C C 配線を介して入力コンデンサ 1 4 3 に接続されたコイル 1 4 1 と、基板配線 1 0 3 によりコイル 1 4 1 に接続されたショットキーダイオード 1 4 2 と、一端を基板配線 1 0 3 を介してショットキーダイオード 1 4 2 に接続されて他端を G N D 配線に接続された出力コンデンサ 1 4 4 を有する。

【0064】

発光モジュール 1 0 1 は、基板配線 1 0 3 により電源回路 1 0 4 に接続される外部接続端子 (V C C 端子 1 2 1、G N D 端子 1 2 2、制御端子 1 2 3、スイッチング端子 1 2 4、電圧帰還端子 1 2 5) を有する。

【0065】

V C C 端子 1 2 1 は、V C C 配線に接続されている。G N D 端子 1 2 2 は、G N D 配線に接続されている。制御端子 1 2 3 は、通常、マイクロコンピュータ等の制御回路の出力に接続され、発光素子 1 1 1 a、1 1 1 b の発光 / 停止を切り替える信号を入力される。

【0066】

スイッチング端子 1 2 4 は、基板配線 1 0 3 により、ショットキーダイオード 1 4 2 のアノード端子とコイル 1 4 1 とに接続している。電圧帰還端子 1 2 5 は、基板配線 1 0 3 により、ショットキーダイオード 1 4 2 のカソード端子と出力コンデンサ 1 4 4 とに接続している。

【0067】

発光モジュール 1 0 1 を構成する各素子について更に説明する。本発明の実施の形態 1 の発光モジュール 1 0 1 において、リードフレーム 1 1 4 が基板 1 0 2 の上方に実装され、リードフレーム 1 1 4 上にドライバ I C チップ (発光素子駆動用半導体チップ) 1 1 2 が固定されている。ドライバ I C チップ 1 1 2 の上面は、パッド孔 1 1 3 を除いて、絶縁膜 1 3 1 で覆われている。パッド孔 1 1 3 は、ドライバ I C チップ 1 1 2 上において、絶

10

20

30

40

50

縁膜 131 が存在しない部分である。両端に近い部分を除いて、パッド孔 113 にバンブ 115 が設けられ、発光素子 111a、111b はバンブ 115 の上に実装される。

【0068】

本発明の発光装置が従来例の発光装置と異なる特徴点は、発光モジュール 101 内にドライバ IC チップ 112 が内蔵されており、発光素子 111a、111b がドライバ IC チップ 112 上に実装されていることである。そのため、本発明の基板 102 のサイズは、従来例の基板 1202 よりも小さい。本発明の発光装置は、発光素子 111a、111b をドライバ IC チップ 112 上に実装するため、従来と比較して発光装置の実装面積を小さくすることができる。

【0069】

発光素子 111a、111b (両者をまとめて発光素子 111 と表示する。) は、それぞれ別個のチップで構成される。本発明の実施の形態 1 において、複数の発光素子がドライバ IC チップ 112 上に実装される。図 1 ~ 5 においては、2 個の発光素子 111a、111b が実装されている。

【0070】

発光素子 111a、111b は、可視発光ダイオード (LED) である。発光素子の色は所望のものを用いる。実施の形態 1 においては、発光素子 111a、111b は青色発光ダイオードであって、表面に白色の蛍光物質を塗布した透過型集光レンズ 119 を通して白色光を外部に放射する。本発明において、複数の発光素子がそれぞれ異なる波長で発光しても良い。発光素子 111 の上部に配置された凸レンズ 119 は、発光素子 111

10

20

【0071】

光透過性樹脂モールド 117 は、発光素子 111、ドライバ IC チップ 112、リードフレーム 114、及び凸レンズ 119 を含む全体を覆い、固定し保護している。光透過性樹脂モールド 117 は、発光素子 111 の光を集光し、輝度や光の指向性を調整する役割を果たしている。光透過性樹脂モールド 117 の上半分は、パラボラ形状であって、光を実効的に全反射して集光し、基板 102 に垂直な方向の輝度を高める反射面を形成している。

【0072】

実施の形態 1 において、光透過性樹脂モールド 117 及び凸レンズ 119 は、同一材質で一体に形成されている。複数の発光素子 111a、111b が、発光装置に一体で形成された 1 個の表面に白色の蛍光物質を塗布した透過型集光レンズ 119 及び 1 個の反射面 117 の焦点近傍に配置される。

30

【0073】

図 3 は、ドライバ IC チップ 112 の上面の一部を拡大した図である。ドライバ IC チップ 112 の基板である P 型シリコン基板 132 は、上面を絶縁膜 133a で覆われている。絶縁膜 133a の上面は、導電経路であるアルミ配線 118a、118b、118c の箇所を除いて、絶縁膜 133b で覆われている。

【0074】

実施の形態 1 において、絶縁膜 133a 及び絶縁膜 133b は、酸化膜 (SiO₂) である。なお、絶縁膜 133a、133b の材質は、酸化膜 (SiO₂) に限定されず、窒化膜 (SiN)、高分子化合物 (ポリイミド等)、樹脂 (エポキシ等) 等であっても良い。

40

【0075】

絶縁膜 133b と、アルミ配線 118a、118b、118c の上面は、パッド孔 113 を除いて絶縁膜 131 で覆われている。パッド孔 113 は、ボンディングワイヤ 116 を接続するためと、バンブ 115 を載せるために設けられる。アルミ配線 118a、118b、118c 上のパッド孔 113 のある所定の位置に、バンブ 115 が設けられる。

【0076】

発光素子 111a、111b は、バンブ 115 の上に実装される。発光素子 111a、

50

111bは、ランプ115を通じて、ドライバICチップ112上のアルミ配線118a、118b、118cに接続される。

【0077】

図3の両端に近い部分に示すパッド孔113には、図1及び図2に示すようにボンディングワイヤ116が接続される。ドライバICチップ112は、ボンディングワイヤ116により、内部回路と外部接続端子（VCC端子121、GND端子122、制御端子123、スイッチング端子124、電圧帰還端子125）とを電氣的に接続される。

【0078】

図4のアルミ配線の形状及び図5の回路図に示すように、発光素子111bのアノード（電気信号端子）は、ランプ115及びアルミ配線118cを介してドライバICチップ112の内部回路素子及び電圧帰還端子（保護端子）125に接続される。発光素子111bのカソードは、ランプ115及びアルミ配線118bを介して発光素子111aのアノードに接続される。発光素子111aのカソードは、ランプ115及びアルミ配線118aを介してドライバICチップ112の内部回路素子（電流帰還用の抵抗素子504等）と接続される。発光素子111a、111bのアノード及びカソードは、電気信号端子である。

【0079】

アルミ配線118bは、発光素子111bのカソードと発光素子111aのアノードとを接続する役割のみを有し、ドライバICチップ112上に形成された回路素子と接続されない。

【0080】

本発明の実施の形態1のアルミ配線118a、118b、118cに代えて、金属配線層又は拡散層等で形成された導電経路により、ドライバICチップ112及び複数の発光素子111a、111bを相互に接続しても良い。金属配線層は、例えばアルミ、金又は銅で形成される。

【0081】

図5の実施の形態1の発光装置の回路図を説明する。図5に示すように、本発明の実施の形態1の発光装置は、外部電源140の出力する電圧を昇圧する電源回路104と、外部接続端子（VCC端子121、スイッチング端子124、電圧帰還端子125）を介して電源回路104に接続される発光モジュール101とを有する。

【0082】

電源回路104において、外部電源140に入力コンデンサ143の一端が接続されている。入力コンデンサ143の他端は、接地電位に接続される。コイル141は、入力電源140とショットキーダイオード142のアノード端子とに接続される。ショットキーダイオード142のカソード端子は、出力コンデンサ144の一端に接続される。出力コンデンサの他端は接地電位に接続されている。

【0083】

図5に示す発光モジュール101の枠内に記載された第1の保護回路501、駆動回路502、電圧検出回路503、及び電流検出抵抗504は、ドライバICチップ112に搭載される発光素子駆動用回路である。ドライバICチップ112は、入力コンデンサ143とコイル141との間に接続されているVCC端子121から電源を供給されて駆動する。

【0084】

電圧帰還端子125は、ショットキーダイオード142のカソード端子と出力コンデンサ144との間に接続されて、出力電圧を入力する。GND端子122は、接地電位に接続される。

【0085】

電圧帰還端子125とGND端子122の間には、第1の保護回路501と、電圧検出回路503の第1の分圧抵抗521及び第2の分圧抵抗522とが並列に接続されている。

10

20

30

40

50

【0086】

実施の形態1において、第1の保護回路501はツェナダイオードである。第1の保護回路501は、電圧帰還端子125にサージ電圧が印加されることにより、電圧検出回路503が静電破壊されることを防止する。

【0087】

電圧帰還端子125には、更に発光素子111bのアノードが接続されている。発光素子111bのカソードは、発光素子111aのアノードに接続されている。発光素子111aのカソードは、電流検出抵抗504を介して接地電位に接続されている。

【0088】

発光素子111bのアノード側は、電圧帰還端子125を通して外部に電氣的に露出している。実装工程などにおいて、電圧帰還端子125を通して発光素子111bのアノードに印加されるサージ電圧は、第1の保護回路501により吸収される。これにより、発光素子111a及び111bは、静電破壊から防止される。

【0089】

第1の保護回路501は、本来ドライバICチップ112の内部を保護するための回路であるが、発光素子111bと発光モジュール101内で接続されているため、発光素子111a及び111bの保護回路としても機能する。よって本発明の発光装置は、従来例の発光装置で必要であった図14のツェナダイオード1213を省略することができる。

【0090】

発光素子111aのカソード側は、発光モジュール101内部で電流検出抵抗504に接続されているため、外部からのサージ電圧の印加を受けることがない。そのため、本発明の発光装置は、従来例の発光装置で必要であった第2の保護回路1401(図14)も不要となる。これにより、本発明は従来例の発光装置と比較して、ドライバICチップ112の面積を削減できる。

【0091】

発光素子111aと電流検出抵抗504との接続点は、誤差アンプ526の反転入力端子に接続されている。誤差アンプ526の非反転入力端子には、第1の基準電圧525の一端が接続されている。第1の基準電圧525の他端は接地電位に接続されている。誤差アンプ525の出力端子は、PWMコンパレータ528の非反転入力端子に接続されるとともに、コンデンサ及び抵抗を介して誤差アンプ525の非反転入力端子に接続されている。

【0092】

PWMコンパレータ528の反転入力端子には、制御端子123に一端を接続された鋸波発振器527の他端に接続されている。PWMコンパレータ528の出力端子は、駆動回路502内部のAND回路511の入力端子に接続されている。

【0093】

上記のように電圧検出回路503の内部の各素子を相互に接続することにより、電流検出抵抗504の端子間電圧が誤差アンプ526の非反転入力端子に入力される第1の基準電圧525と等しくなるように、負帰還の動作を行う。こうして、電流検出抵抗504に流れる電流を一定にすることにより、発光素子111に流れる電流を一定に制御し、発光の明るさを一定に保つことができる。

【0094】

駆動回路502内部のAND回路511の入力端子には、更にコンパレータ524の出力端子が接続されている。コンパレータ524の反転入力端子には、第1の分圧回路521と第2の分圧回路522の接続点が接続されている。コンパレータ524の非反転入力端子には、第2の基準電圧523の一端が接続されている。第2の基準電圧523の他端は接地電位に接続されている。

【0095】

上記のように接続された第1の分圧抵抗521、第2の分圧抵抗522、第2の基準電圧523、及びコンパレータ524は、出力コンデンサ144の出力電圧(電圧帰還端子

10

20

30

40

50

125の電圧)が規定値を超えないように、出力電圧の検出及び制御を行うための保護回路である。

【0096】

駆動回路502において、AND回路511の出力端子は、アンプを介してNチャンネルMOSトランジスタ512のゲートに接続されている。NチャンネルMOSトランジスタ512のソースは接地電位に接続され、ドレインはスイッチング端子124に接続されている。

【0097】

駆動回路502は、AND回路511の出力により、Nチャンネル型MOSトランジスタ512のオンオフのスイッチング動作を制御する。このスイッチング動作により、外部電源140の出力する入力電圧は昇圧され、出力コンデンサ144には入力電圧より高い電圧が印加される。

【0098】

AND回路511の入力端子には、制御端子123が接続されている。制御端子123に入力される入力電圧がHighの時に、ドライバICチップ112は動作し、駆動回路502は発光素子111を連続発光させる。入力電圧がLowの時に、ドライバICチップ112は動作を停止し、駆動回路502は発光素子111の発光を停止させる。このように駆動回路502は、制御端子123に入力される入力電圧に基づいて発光素子111のON/OFFの切替を行う。制御端子123にパルス電圧を入力することで、発光素子111の点滅の動作を繰り返すこともできる。

【0099】

上記のように構成された本発明の発光装置において、発光素子111a及び111bに定電流が供給される動作について説明する。発光素子111aと発光素子111bに流れる電流が増加すると、電流検出抵抗504の端子電圧は高くなる。電流検出抵抗504の端子電圧が第1の基準電圧525よりも高くなり、電流検出抵抗504の端子電圧と第1の基準電圧525との差が大きくなると、電圧検出回路503の誤差アンプ526の出力信号は低くなる。

【0100】

誤差アンプ526の出力信号を非反転入力端子に入力され、発振器527の出力信号を反転入力端子に入力されるPWMコンパレータ528の出力信号は、誤差アンプ526の出力信号が低くなるにつれロー(Low)期間が長くなり、ハイ(High)期間が短くなる。PWMコンパレータ528の出力信号がハイの間、Nチャンネル型MOSトランジスタ512はオンになる。オン時間が短くなるため、外部電源140から入力された電流をコイル141に蓄積する量が少なくなる。

【0101】

コイル141に蓄積される電流が少ないため、PWMコンパレータ528の出力信号がローになり、Nチャンネル型MOSトランジスタ512がオフになったときに、出力コンデンサ144及び電圧帰還端子125に印加される電圧値は小さくなる。電圧帰還端子125から発光素子111a及び発光素子111bに流れる電流は少なくなる。すると、電流検出抵抗504の端子電圧が下がり、電流検出抵抗504の端子電圧と第1の基準電圧525との差が小さくなる。

【0102】

発光素子111a及び111bに流れる電流が少なくなったときの動作については、上記の動作と逆の動作を行う。上記のように、電圧検出回路503は電流検出抵抗504の端子電圧が第1の基準電圧525と等しくなるように、駆動回路502のNチャンネル型MOSトランジスタ512のスイッチング動作を制御する。こうして、発光素子111に一定電流が流れる。

【0103】

本発明の実施の形態1の発光装置においては、発光モジュール101に外部接続端子としての電流帰還端子126が設けられていない。従来例の発光装置においては、電流帰還

10

20

30

40

50

端子126はドライバIC1204に設けられて、従来の発光モジュール1201のカソード側端子1254に接続していた。本発明の実施の形態1においては、発光モジュール101内に発光素子111とドライバICチップ112を搭載し、それぞれを接続する故、従来のような電流帰還端子126は不要である。

【0104】

本発明の実施の形態1のドライバICチップ112は、定電流回路であって、入力電圧を昇圧し、発光素子111a、111bに所定の電流を流すよう構成されていた。その構成に代えて、ドライバICチップ112は、定電圧回路であって、入力電圧を昇圧し、発光素子111a、111bに所定の電圧を印加するよう構成しても良い。

【0105】

また別構成として、ドライバICチップ112は、入力電圧を一定電圧に昇圧する定電圧回路と、並列に接続された複数の発光素子のそれぞれに所定の電流を流す定電流回路とを有していても良い。ドライバICチップ112は、入力電圧を降圧し、発光素子111a、111bに所定の電流を流す定電流回路、又は発光素子111a、111bに所定の電圧を印加する定電圧回路であっても良い。

【0106】

本発明の発光装置は、発光素子111をドライバICチップ112上に実装する構成である故、従来例の発光装置と比較して、大幅に実装面積を削減できることができる。

【0107】

本発明によれば、従来のツェナダイオード等によるディスクリット保護素子による保護に比べて、ドライバICチップ112内において多種類の保護回路構成が可能となるため、発光モジュール101の外部接続端子の静電破壊の耐圧を高くすることができる。

【0108】

《実施の形態2》

図6を用いて、実施の形態2の発光装置を説明する。図6は、実施の形態2の発光装置を示す回路図である。図6において、図5と同一の素子には同一の符号を付している。実施の形態6の発光装置が実施の形態1の発光装置と異なる点は、発光素子111(111a、111b、111c、111d)を4つ直列接続していることである。それ以外の構成は、実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態2においても要部の構成が同一である故、実施の形態1と同一の効果をも有する。

【0109】

なお、発光素子111の個数や接続は、実施の形態1及び実施の形態2に限定するものではなく、任意の所望の数の発光素子を接続することや、複数の発光素子と直列抵抗とを並列接続する実施の態様も本発明に含まれる。もちろん、発光素子が1つであっても構わない。

【0110】

また、実施の形態1及び2では、発光素子111の上部に配置される凸レンズ119は一つであったが、発光素子の数に合わせて複数の凸レンズを配置することも可能である。例えば、発光素子1つに対して凸レンズ1つの組合せであっても良い。

【0111】

《実施の形態3》

図7を用いて、実施の形態3の発光装置を説明する。実施の形態3の発光装置は、第1の保護回路501の構成のみが実施の形態1(図5)と異なる。図7は、実施の形態3の発光装置の保護回路の構成を示す回路図である。実施の形態3の第1の保護回路501は、ツェナダイオード711とダイオード712とを並列に接続した回路である。

【0112】

ダイオード712は、主にPN接合が用いられる。ツェナダイオード711及びダイオード712のカソードが実施の形態1の図5の電圧帰還端子125に接続される。ツェナダイオード711及びダイオード712のアノードは、図5のGND端子122に接続される。なお、第1の保護回路501は、ダイオード712のみであっても良い。

10

20

30

40

50

【0113】

実施の形態3において、第1の保護回路501の構成以外は実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態3においても要部の構成が同一である故、実施の形態1と同一の効果をも有する。本実施の形態においても、実施の形態1及び2と同様に、発光素子と凸レンズの数の組合せは任意である。

【0114】

《実施の形態4》

図8を用いて、実施の形態4の発光装置を説明する。実施の形態4の発光装置は、第1の保護回路501の構成のみが実施の形態1(図5)と異なる。図8は、実施の形態4の発光装置の保護回路の構成を示す回路図である。実施の形態4の第1の保護回路501は、NPN型バイポーラトランジスタ811のベース-エミッタ間に抵抗812を接続した構成である。

10

【0115】

NPN型バイポーラトランジスタ811のエミッタは、実施の形態1の図5のGND端子122に接続される。NPN型バイポーラトランジスタ811のコレクタは、実施の形態1の図5の電圧帰還端子125に接続される。実施の形態4の第1の保護回路501は、抵抗812の抵抗値を変化させることで耐圧を調整できる。バイポーラトランジスタ811を用いた保護回路は一般的に、ダイオードを用いた保護回路よりも小さい面積で実現できる。

【0116】

実施の形態4において、第1の保護回路501以外の構成は実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態4においても要部の構成が同一である故、実施の形態1と同一の効果をも有する。本実施の形態においても、実施の形態1及び2と同様に、発光素子と凸レンズの数の組合せは任意である。

20

【0117】

《実施の形態5》

図9を用いて、実施の形態5の発光装置を説明する。実施の形態5の発光装置は、第1の保護回路501の構成のみが実施の形態1(図5)と異なる。図9は、実施の形態5の発光装置の保護回路の構成を示す回路図である。実施の形態5の第1の保護回路501は、Nチャンネル型MOSトランジスタ911を用いる。

30

【0118】

Nチャンネル型MOSトランジスタ911のゲート、バックゲート、ソース端子を共通にし、実施の形態1の図5のGND端子122に接続された構成である。Nチャンネル型MOSトランジスタ911のドレインが実施の形態1の図5の電圧帰還端子125に接続される。Nチャンネル型MOSトランジスタ911を用いた保護回路501は一般的に、ダイオードを用いた保護回路よりも小さい面積で実現できる。

【0119】

実施の形態5において、第1の保護回路501外の構成は実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態5においても要部の構成が同一である故、実施の形態1と同一の効果をも有する。本実施の形態においても、実施の形態1及び2と同様に、発光素子と凸レンズの数の組合せは任意である。

40

【0120】

《実施の形態6》

図10を用いて、実施の形態6の発光装置を説明する。図10は、実施の形態6のドライバICチップ112の部分拡大断面図である。図10において、実施の形態1の図3と同一の構成要素には、同一の符号を付している。実施の形態6の発光装置が実施の形態1の発光装置と異なる点は、発光素子111aと発光素子111bの接続である。

【0121】

実施の形態6の発光装置は、ドライバICチップ112の基板であるP型シリコン基板132の上部に、P型拡散抵抗1002を配置し、P型拡散抵抗1002の周囲をN型ウ

50

エル1001で覆っている。P型シリコン基板132の上面は、アルミ配線1018a、1018a'と絶縁膜133aで覆われている。更にその上は、絶縁膜133bとアルミ配線118a、1018b、1018b'、118cで覆われている。

【0122】

絶縁膜133bとアルミ配線118a、1018b、1018b'、118cの上は、パッド孔113を除いて絶縁膜131で覆われている。実施の形態6の絶縁膜131は、ポリイミドである。パッド孔113の所定の位置には、バンプ115が載せられ、その上に発光素子111a及び111bが実装される。発光素子111aは、バンプ115、アルミ配線1018b、アルミ配線1018a、P型拡散抵抗1002、アルミ配線1018a'、アルミ配線1018b'を介して、発光素子111bに、電氣的に接続される。

10

【0123】

実施の形態6の発光装置において、その他の構成は実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態6においても要部の構成が同一である故、実施の形態1の発光装置と同一の効果をも有する。本実施の形態において、凸レンズの数を発光素子111a及び111bの数に合わせて2つにしても良い。

【0124】

《実施の形態7》

図11を用いて、実施の形態7の発光装置を説明する。図11は、ドライバICチップ112の部分拡大断面図である。図11において、実施の形態1の図3及び実施の形態6の図10と同一の構成要素には、同一の符号を付している。実施の形態3の発光装置が実施の形態1及び実施の形態6と異なる点は、複数の発光素子111の相互の接続の仕方である。

20

【0125】

実施の形態7の発光装置は、ドライバICチップ112のP型シリコン基板132の上部に、P型拡散抵抗1002を配置し、P型拡散抵抗1002の周囲をN型ウェル1001で覆っている。P型シリコン基板132の上面は、4層の絶縁膜(下から133a、133b、133c、133d)と、4層のアルミ配線(1118aと1118a'、1118bと1118b'、1118cと1118c'、1118aと1118dと1118d')で覆われている。

【0126】

上層の絶縁膜133dとアルミ配線118a、1118d、1118d'の上には、更に絶縁膜131がパッド孔113を除いて形成されている。実施の形態7の絶縁膜131は、ポリイミドである。パッド孔113の所定の位置にはバンプ115が設けられ、その上に発光素子111a、111bが実装されている。発光素子111aと111bは互いに、バンプ115、4層のアルミ配線(1118a、1118a'、1118b、1118b'、1118c、1118c'、1118d、1118d')、P型拡散抵抗1002を介して、電氣的に接続される。

30

【0127】

実施の形態7の発光装置において、その他の構成は実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態7においても要部の構成が同一である故、実施の形態1の発光装置と同一の効果をも有する。本実施の形態において、凸レンズ119の数を発光素子111の数に合わせて複数個配置しても良い。

40

【0128】

《実施の形態8》

図15を用いて、実施の形態8の発光装置を説明する。図15(a)は、実施の形態8の導電経路であるアルミ配線の形状を示す平面図である。図15(b)から図15(d)は、それぞれ2個、3個、4個の発光素子をアルミ配線1510上に搭載した図である。図15(a)から図15(d)のアルミ配線1510は、すべて同じ形状である。実施の形態8の発光装置のアルミ配線1510は、2個から4個の任意の数の発光素子を電氣的に接続可能な形状を有する。

50

【0129】

実施の形態8の発光装置は、複数のアルミ配線1510をドライバICチップ112上に実装している。図15(a)~(d)において、アルミ配線1510上の白丸1511は、バンプの位置を示している。発光素子1501~1509は、アルミ配線1510の上に設けられたバンプを介して、アルミ配線1510と電氣的に接続される。実施の形態8の発光装置が実施の形態1と異なる点は、アルミ配線1510の形状のみである。図15(b)~(c)において、各発光素子1501~1509が接続しているバンプ1511とバンプ1511の間には、電流が流れる経路1512を示している。

【0130】

本発明の実施の形態8によれば、1種類の導電経路パターン(例えばアルミ配線1510のパターン)を用いて、発光素子1501~1509の搭載場所を変更するだけで、異なる数の発光素子を有する複数の発光装置を作ることが出来る。本発明の実施の形態8によれば、導電経路パターンを形成するマスクが1種類で済む。また、1種類のドライバICチップと、任意の発光素子とを組み合わせ、需要に応じた発光装置を製造できるので、LEDの材料としてのドライバICチップの在庫を少なくできる。工場の管理コストを削減できる。

【0131】

実施の形態8の発光装置のドライバICチップ112は、発光素子に流す電流又は発光素子に印加する電圧を可変するための外部接続端子を有していても良い。

【0132】

実施の形態8の発光装置において、導電経路であるアルミ配線の形状以外の構成は実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態8においても要部の構成が同一である故、実施の形態1の発光装置と同一の効果を有する。本実施の形態において、凸レンズの数を発光素子の数に合わせて複数個配置しても良い。

【0133】

上記の実施の形態1から実施の形態8の発光装置は、異なる波長で発光する複数の可視発光素子を有していても良い。上記の実施の形態1から実施の形態8の発光装置は、赤、緑、青の3原色でそれぞれ発光する複数の可視発光素子を有していても良い。上記の実施の形態1から実施の形態8の発光装置を複数個並列に接続した照明装置を作ることが出来る。

【0134】

発明をある程度の詳細さをもって好適な形態について説明したが、この好適形態の現開示内容は構成の細部において変化してしかるべきものであり、各要素の組合せや順序の変化は請求された発明の範囲及び思想を逸脱することなく実現し得るものである。

【産業上の利用可能性】

【0135】

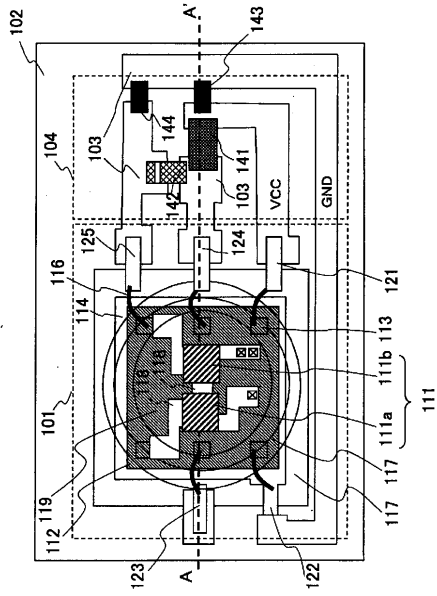
本発明は、発光素子駆動用半導体チップ、発光装置及び照明装置に有用である。

10

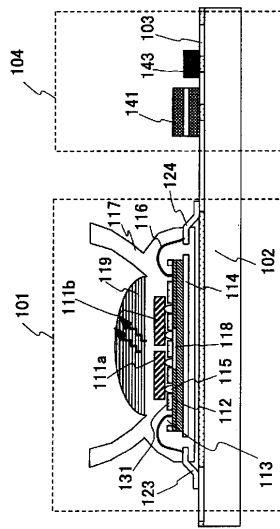
20

30

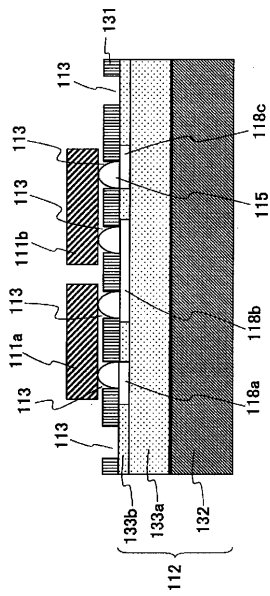
【 図 1 】



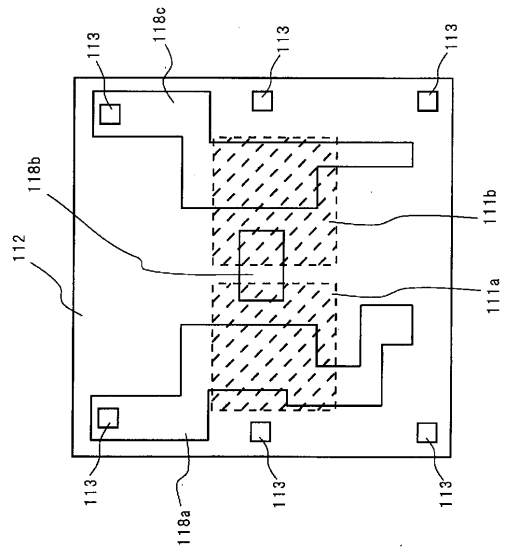
【 図 2 】



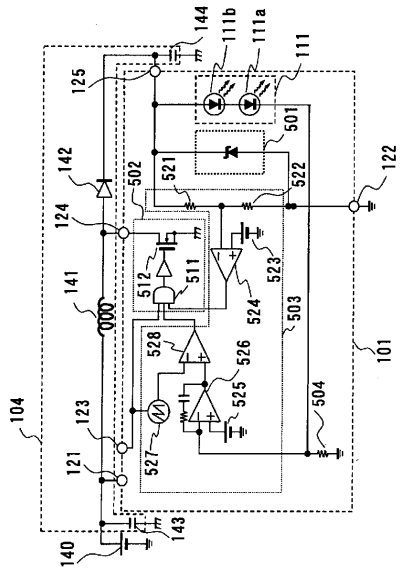
【 図 3 】



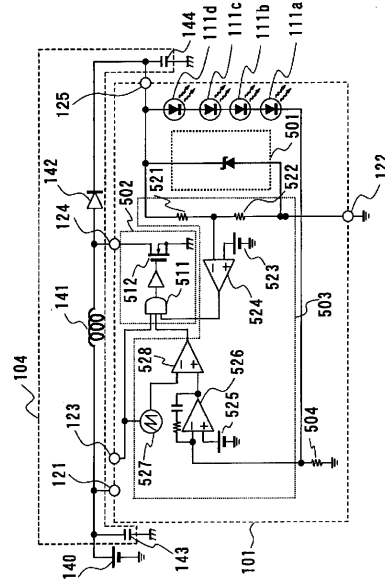
【 図 4 】



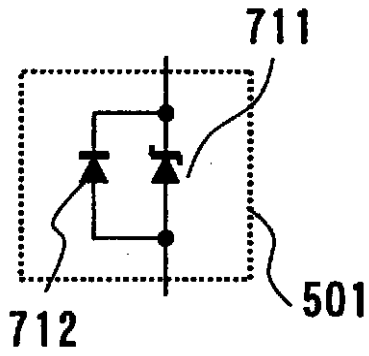
【 図 5 】



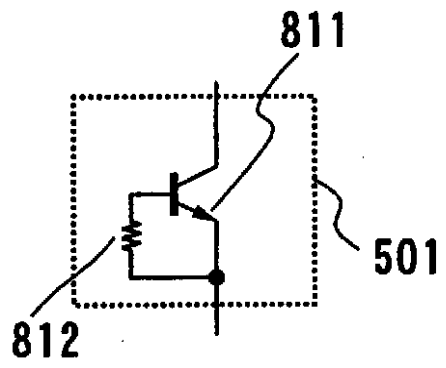
【 図 6 】



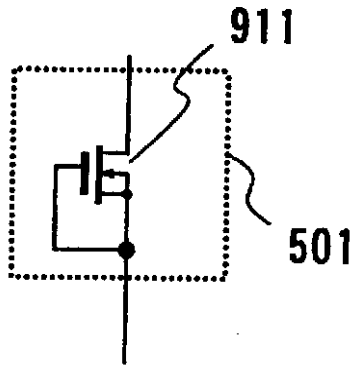
【 図 7 】



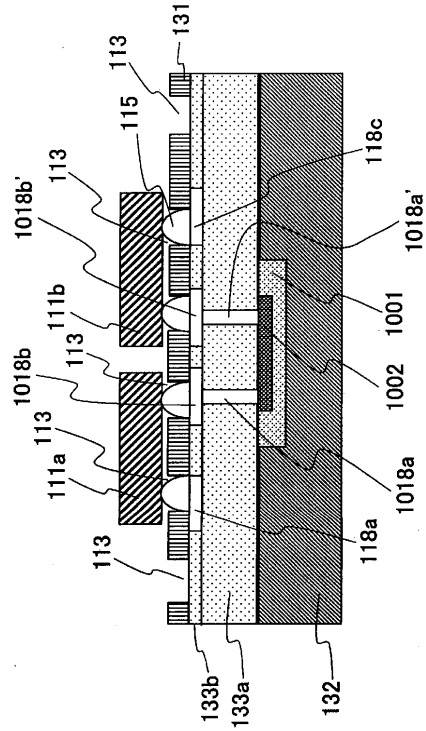
【 図 8 】



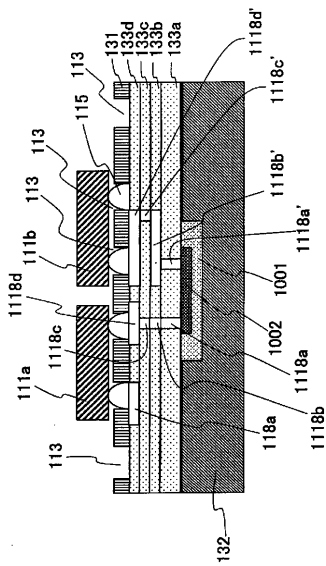
【図9】



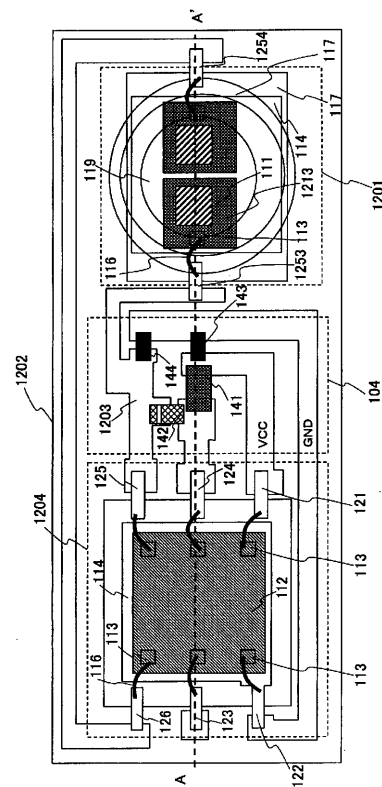
【図10】



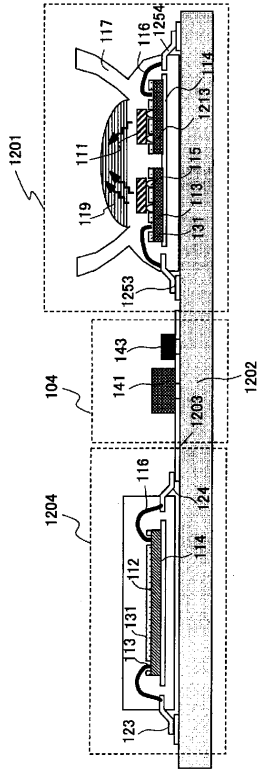
【図11】



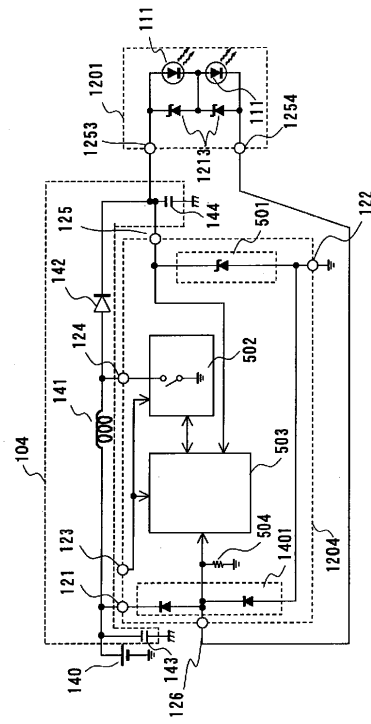
【図12】



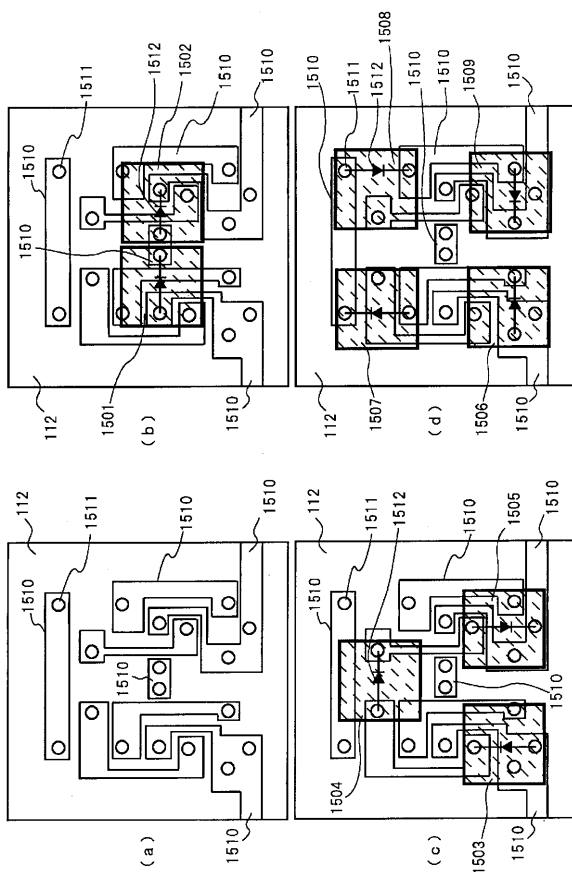
【 図 1 3 】



【 図 1 4 】



【 図 1 5 】



【手続補正書】

【提出日】平成17年9月20日(2005.9.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【書類名】請求の範囲

【請求項1】(補正後) 電気信号端子を備え、前記電気信号端子に外部から与えられる電気信号によって駆動され発光する発光素子と、

前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路、及び外部と電氣的に接続するための保護端子に接続された保護回路を、半導体を用いて形成した発光素子駆動用半導体チップと、

を有し、

前記発光素子は、絶縁膜を介して前記発光素子駆動用半導体チップ上に配置され、前記絶縁膜を貫通する接続体によって前記発光素子駆動用半導体チップに接続され、

前記発光素子及び前記発光素子駆動用回路のそれぞれは、前記保護端子を通して外部と接続されることを特徴とする発光装置。

【請求項2】(削除)

【請求項3】前記保護回路が、前記発光素子駆動用半導体チップの発光素子駆動用回路を形成する素子と同一の製法によって形成された一若しくは複数個の素子を備えたことを特徴とする請求項2に記載の発光装置。

【請求項4】前記発光素子駆動用半導体チップの面上に、それぞれ別個のチップで構成された複数個の前記発光素子が装着されており、

前記発光素子駆動用半導体チップが、前記発光素子を相互に接続する導電経路を設けたことを特徴とする請求項1に記載の発光装置。

【請求項5】前記発光素子駆動用半導体チップにおいて、前記導電経路が、前記発光素子駆動用回路を形成する拡散層又は金属配線層と同一処理方法によって形成された拡散層又は金属配線層によって形成されたことを特徴とする請求項4に記載の発光装置。

【請求項6】前記導電経路が、所定の値を有する抵抗を備えたことを特徴とする請求項4に記載の発光装置。

【請求項7】前記発光装置が、異なる波長で発光する複数個の可視発光素子を備えたことを特徴とする請求項1に記載の発光装置。

【請求項8】前記発光素子が、赤、緑、青の3原色でそれぞれ発光する複数の可視発光素子を含むことを特徴とする請求項7に記載の発光装置。

【請求項9】複数個の前記発光素子が、前記発光装置に一体で形成された一透過型集光レンズの焦点近傍に配置されていることを特徴とする請求項7に記載の発光装置。

【請求項10】複数個の前記発光素子が、前記発光装置に一体で形成された一反射面の焦点近傍に配置されていることを特徴とする請求項7に記載の発光装置。

【請求項11】前記発光素子に所定の電流を印加する定電流回路又は前記発光素子に所定の電圧を印加する定電圧回路を有する前記発光素子駆動用半導体チップを備えた、請求項1に記載の発光装置を複数個有することを特徴とする照明装置。

【請求項12】電気信号端子を備えて、前記電気信号端子に与えられる電気信号によって駆動され発光する、複数個の発光素子を装着する発光素子駆動用半導体チップであって、半導体を用いて形成され、前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路と、

前記複数個の発光素子の前記電気信号端子を相互に接続する導電経路と、

を備えたことを特徴とする発光素子駆動用半導体チップ。

【請求項13】それぞれ別個のチップで構成された個数P(Pは1以上の正整数)の前記発光素子と、前記発光素子駆動用半導体回路の回路素子は、前記導電経路に設けられたバ

ンプを經由して相互に接続されることを特徴とする請求項 1 2 に記載の発光素子駆動用半導体チップ。

【請求項 1 4】前記導電経路が、個数 P の前記発光素子に代えて、前記発光素子とほぼ同一形状の個数 Q (Q は P と異なる正整数) の発光素子を実装する導電経路形状を有することを特徴とする請求項 1 3 に記載の発光素子駆動用半導体チップ。

【請求項 1 5】前記発光素子駆動用半導体チップは、前記発光素子を駆動する電流又は電圧値を可変とするための外部接続端子を有することを特徴とする請求項 1 2 に記載の発光素子駆動用半導体チップ。

2 5

【手続補正書】

【提出日】平成 18 年 12 月 26 日 (2006.12.26)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

電気信号端子を備え、前記電気信号端子に外部から与えられる電気信号によって駆動され発光する発光素子と、

前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路、及び外部と電氣的に接続するための保護端子に接続された保護回路を、半導体を用いて形成した発光素子駆動用半導体チップと、

を有し、

前記発光素子は、絶縁膜を介して前記発光素子駆動用半導体チップ上に配置され、前記絶縁膜を貫通する接続体によって前記発光素子駆動用半導体チップに接続され、

前記発光素子及び前記発光素子駆動用回路のそれぞれは、前記保護端子を通して外部と接続されることを特徴とする発光装置。

【請求項 2】

前記保護回路が、前記発光素子駆動用半導体チップの発光素子駆動用回路を形成する素子と同一の製法によって形成された一若しくは複数個の素子を備えたことを特徴とする請求項 1 に記載の発光装置。

【請求項 3】

前記発光素子駆動用半導体チップの面上に、それぞれ別個のチップで構成された複数個の前記発光素子が装着されており、

前記発光素子駆動用半導体チップが、前記発光素子を相互に接続する導電経路を設けたことを特徴とする請求項 1 に記載の発光装置。

【請求項 4】

前記発光素子駆動用半導体チップにおいて、前記導電経路が、前記発光素子駆動用回路を形成する拡散層又は金属配線層と同一処理方法によって形成された拡散層又は金属配線層によって形成されたことを特徴とする請求項 3 に記載の発光装置。

【請求項 5】

前記導電経路が、所定の値を有する抵抗を備えたことを特徴とする請求項 3 に記載の発光装置。

【請求項 6】

前記発光装置が、異なる波長で発光する複数個の可視発光素子を備えたことを特徴とする請求項 1 に記載の発光装置。

【請求項 7】

前記発光素子が、赤、緑、青の3原色でそれぞれ発光する複数の可視発光素子を含むことを特徴とする請求項6に記載の発光装置。

【請求項8】

複数の前記発光素子が、前記発光装置に一体で形成された一透過型集光レンズの焦点近傍に配置されていることを特徴とする請求項6に記載の発光装置。

【請求項9】

複数の前記発光素子が、前記発光装置に一体で形成された一反射面の焦点近傍に配置されていることを特徴とする請求項6に記載の発光装置。

【請求項10】

前記発光素子に所定の電流を印加する定電流回路又は前記発光素子に所定の電圧を印加する定電圧回路を有する前記発光素子駆動用半導体チップを備えた、請求項1に記載の発光装置を複数個有することを特徴とする照明装置。

【請求項11】

電気信号端子を備えて、前記電気信号端子に与えられる電気信号によって駆動され発光する、複数の発光素子を装着する発光素子駆動用半導体チップであって、

半導体を用いて形成され、前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路と、

前記複数の発光素子の前記電気信号端子を相互に接続する導電経路と、

を備えたことを特徴とする発光素子駆動用半導体チップ。

【請求項12】

それぞれ別個のチップで構成された個数P（Pは1以上の正整数）の前記発光素子と、前記発光素子駆動用回路の回路素子は、前記導電経路に設けられたバンプを経由して相互に接続されることを特徴とする請求項11に記載の発光素子駆動用半導体チップ。

【請求項13】

前記導電経路が、個数Pの前記発光素子に代えて、前記発光素子とほぼ同一形状の個数Q（QはPと異なる正整数）の発光素子を実装する導電経路形状を有することを特徴とする請求項12に記載の発光素子駆動用半導体チップ。

【請求項14】

前記発光素子駆動用半導体チップは、前記発光素子を駆動する電流又は電圧値を可変とするための外部接続端子を有することを特徴とする請求項11に記載の発光素子駆動用半導体チップ。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光素子駆動用半導体チップ、発光装置及び照明装置に関する。

【背景技術】

【0002】

近年、携帯電話やデジタルカメラ等の電子機器において、可視発光ダイオード（可視光LED）等の発光素子を駆動する発光装置、及びその発光装置を複数個用いた照明装置が利用される機会が増えている。電子機器の高集積化に伴い、実装面積の小さい発光装置が市場より要求されている。可視発光ダイオード等の発光素子は静電破壊や耐圧破壊しやすいため、保護素子を必要とし、さらに発光素子を駆動するドライバICを必要とするため、発光装置の実装面積が大きくなるという問題があった。

【0003】

特開2003-8075号公報（特許文献1）に、保護素子の上に発光素子を実装し、

1つの発光モジュールとすることで発光装置の実装面積を削減する技術が開示されている。図12～図14を用いて、特許文献1に記載された従来例の発光装置について説明する。図12は、従来例の発光装置の構成を示す平面図である。図13は、図12の破線A-A'の断面図である。図14は、図12及び図13に示す従来例の発光装置の回路図である。図12～14において、同じ構成要素については、同じ符号を用いている。

【0004】

まず、図12及び図13について説明する。従来例の発光装置は、基板1202上に基板配線1203（VCC配線及びGND配線を含む。）を形成し、基板配線1203上に発光モジュール1201と電源回路104とドライバIC1204とを実装している。発光モジュール1201、電源回路104、及びドライバIC1204を構成している内部回路の各素子は、基板配線1203により、それぞれ電氣的に接続されている。

【0005】

電源回路104は、VCC配線とGND配線との間に接続された入力コンデンサ143と、VCC配線を介して入力コンデンサ143に接続されたコイル141と、基板配線1203によりコイル141に接続されたショットキーダイオード142と、一端を基板配線1203を介してショットキーダイオード142と電圧帰還端子125とに接続されて他端をGND配線に接続された出力コンデンサ144を有する。

【0006】

発光モジュール1201の各構成要素について説明する。発光モジュール1201において、リードフレーム114は、基板1202の上方に実装されている。ツェナダイオード1213は、リードフレーム114上に固定される。ツェナダイオード1213の上面は、パッド孔113を除いて絶縁膜131で覆われている。

【0007】

ツェナダイオード1213上の両端に近い部分を除くパッド孔113にはバンブ115が載せられ、バンブ115の上に発光素子111が実装されている。発光素子111は、可視発光ダイオード（LED）である。ツェナダイオード1213は、発光素子111を静電破壊及び高耐圧破壊から保護している。

【0008】

図12及び図13において2個のツェナダイオード1213の上に、それぞれ1つずつ発光素子111が実装されている。従来例の発光装置は、発光素子111をツェナダイオード1213上に実装して一体化したモジュールとすることで、ツェナダイオード1213と発光素子111とを別々に実装する場合よりも、実装面積を小さくしている。

【0009】

ツェナダイオード1213上の両端に近い部分のパッド孔113には、2つのボンディングワイヤ116のそれぞれの一端が接続されている。一方のボンディングワイヤ116の他端は、アノード側端子1253に接続され、もう一方のボンディングワイヤ116の他端は、カソード側端子1254に接続される。

【0010】

発光素子111の上部に凸レンズ119が配置されている。凸レンズ119は、発光素子111の光を集光し、光の指向性を強くし、基板1202に垂直な方向の輝度を高める。

【0011】

光透過性樹脂モールド117は、発光素子111、ツェナダイオード1213、リードフレーム114、及び凸レンズ119を含む全体を覆い、基板1202と一体に構成されている。光透過性樹脂モールド117の上半分は、パラボラ形状であって、光を実効的に全反射して集光する反射面を形成している。

【0012】

ドライバIC1204の各構成要素について説明する。ドライバIC1204において、リードフレーム114は、基板1202の上方に実装される。ドライバICチップ112は、リードフレーム114上に固定されている。ドライバICチップ112の上面は、

パッド孔 1 1 3 を除いて絶縁膜 1 3 1 に覆われている。

【 0 0 1 3 】

6つのパッド孔には6つのボンディングワイヤ 1 1 6 の一端がそれぞれ接続され、各ボンディングワイヤ 1 1 6 の他端はそれぞれ外部接続端子（制御端子 1 2 3、電圧帰還端子 1 2 5、スイッチング端子 1 2 4、電流帰還端子 1 2 6、VCC端子 1 2 1、GND端子 1 2 2）に接続されている。このように複数のボンディングワイヤ 1 1 6 を通して、ドライバICチップ 1 1 2 は、外部接続端子に電氣的に接続されている。

【 0 0 1 4 】

VCC端子 1 2 1 は、VCC配線に接続されている。GND端子 1 2 2 は、GND配線に接続されている。制御端子 1 2 3 は、ドライバIC 1 2 0 4 のON/OFFの切替を行うための信号を入力される端子である。制御端子 1 2 3 に入力された入力電圧がHighの時には、ドライバICチップ 1 1 2 は動作して、発光素子 1 1 1 が連続発光する。入力電圧がLowの時には、ドライバICチップ 1 1 2 は動作を停止し、発光素子 1 1 1 の発光も停止する。制御端子 1 2 3 にパルス電圧を入力することで、発光素子 1 1 1 の点滅の動作を繰り返すこともできる。

【 0 0 1 5 】

スイッチング端子 1 2 4 は、基板配線 1 2 0 3 によりショットキーダイオード 1 4 2 のアノード端子とコイル 1 4 1 とに接続している。電圧帰還端子 1 2 5 は、基板配線 1 2 0 3 によって、ショットキーダイオード 1 4 2 のカソード端子、発光モジュール 1 2 0 1 のアノード側端子 1 2 5 3、及び出力コンデンサ 1 4 4 と接続している。電流帰還端子 1 2 6 は、基板配線 1 2 0 3 によって、発光モジュール 1 2 0 1 のカソード側端子 1 2 5 4 と接続している。

【 0 0 1 6 】

図 1 4 の従来例の発光装置の回路構成を説明する。図 1 4 に示すように、従来例の発光装置は、外部電源 1 4 0 の出力する電圧を昇圧する電源回路 1 0 4 と、外部接続端子（VCC端子 1 2 1、スイッチング端子 1 2 4、電圧帰還端子 1 2 5）を介して電源回路 1 0 4 に接続されるドライバIC 1 2 0 4 と、アノード側端子 1 2 5 3 を介して電源回路 1 0 4 に接続されカソード側端子 1 2 5 4 を介してドライバIC 1 2 0 4 に接続される発光モジュール 1 2 0 1 とを有する。

【 0 0 1 7 】

図 1 4 においてドライバIC 1 2 0 4 の枠内に示す回路は、ドライバICチップ 1 1 2 に搭載される内部回路である。ドライバICチップ 1 1 2 は、電圧帰還端子 1 2 5 とGND端子 1 2 2 との間に接続された第1の保護回路 5 0 1、VCC端子 1 2 1 とGND端子 1 2 2 との間に接続され、その中間接続点に電流帰還端子 1 2 6 を接続された第2の保護回路 1 4 0 1、電流帰還端子 1 2 6 と接地電位との間に接続された電流検出抵抗 5 0 4、制御端子 1 2 3 と電圧帰還端子 1 2 5 と電流帰還端子 1 2 6 に接続された電圧検出回路 5 0 3、及び制御端子 1 2 3 と電圧検出回路 5 0 3 とスイッチング端子 1 2 4 に接続された駆動回路 5 0 2 を有する。

【 0 0 1 8 】

第1の保護回路 5 0 1 は、電圧帰還端子 1 2 5 へのサージ印加により、電圧検出回路 5 0 3 が静電破壊されることを防ぐもので、ツェナダイオード、MOSトランジスタ、又はバイポーラトランジスタ等で構成される。図 1 4 の第1の保護回路 5 0 1 は、ツェナダイオードである。

【 0 0 1 9 】

第2の保護回路 1 4 0 1 は、電流帰還端子 1 2 6 へのサージ印加により、ドライバICチップ 1 1 2 の内部回路が静電破壊されることを防ぐ。図 1 4 において、第2の保護回路 1 4 0 1 は、2個のダイオードの直列接続回路で構成している。

【 0 0 2 0 】

駆動回路 5 0 2 は、スイッチング端子 1 2 4 を介してコイル 1 4 1 とショットキーダイオード 1 4 2 を駆動し、外部電源 1 4 0 からの入力電圧を昇圧する。これにより、出力コ

ンデンサ 144 には、入力電圧より高い電圧が出力電圧として印加される。出力コンデンサ 144 の電圧は、発光モジュール 1201 のアノード側端子 1253 を通して、発光素子 111 のアノード側に印加される。

【0021】

発光モジュール 1201 において、ツェナダイオード 1213 と発光素子 111 は 1 対で並列接続されている。ツェナダイオード 1213 は、発光モジュール 1201 の実装時等にアノード側端子 1253 あるいはカソード側端子 1254 に印加されるサージから発光素子 111 を保護する。

【0022】

発光モジュール 1201 のカソード側端子 1254 は、ドライバ IC チップ 112 内部の電流検出抵抗 504 に接続された電流帰還端子 126 に接続される。電圧検出回路 503 は、電流検出抵抗 504 の端子電圧を一定に保つことにより、発光素子 111 に流れる電圧を一定に保つ。電圧検出回路 503 は、電圧帰還端子 125 の電圧が規定値を超えないように、出力電圧の検出及び制御を行う。

【0023】

従来例の駆動回路 502 及び電圧検出回路 503 は本発明と同じであるため、図 14 において内部の回路を省略又は簡略化して記載している。駆動回路 502 及び電圧検出回路 503 の内部回路の詳細は、本発明の実施の形態 1 で説明する。

【特許文献 1】特開 2003 - 8075 号公報

【発明の開示】

【発明が解決しようとする課題】

【0024】

上記のように構成された従来例の発光装置は、発光素子 111 を含む発光モジュール 1201 と、ドライバ IC チップ 112 を含むドライバ IC 1204 とが別々のリードフレームに実装されているため、実装面積が大きくなるという問題があった。特に発光素子 111 が複数個使用される場合、ツェナダイオード 1213 の占めるスペースが大きくなり、問題となっていた。従来例の発光装置において、発光素子 111 の静電破壊や耐圧破壊を保護する保護素子 1213 と、発光素子 111 を駆動するドライバ IC 112 とは必要であったため、実装面積を小さくするために取り除くことはできない。

【0025】

本発明は、上記問題を解決するもので、実装面積の小さい発光装置を提供することを目的とする。

本発明は、任意の数の発光素子と組み合わせて使用できる安価な発光素子駆動用半導体チップを提供することを目的とする。

本発明は、安価な照明装置を提供することを目的とする。

本発明は、高輝度で小型の照明装置を提供することを目的とする。

【課題を解決するための手段】

【0026】

上記課題を解決するため、本発明は下記の構成を有する。

本発明の 1 つの観点による発光装置は、電気信号端子を備え、前記電気信号端子に外部から与えられる電気信号によって駆動され発光する発光素子と、前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路、及び外部と電氣的に接続するための保護端子に接続された保護回路を半導体を用いて形成した発光素子駆動用半導体チップと、を有し、前記発光素子は、絶縁膜を介して前記発光素子駆動用半導体チップ上に配置され、前記絶縁膜を貫通する接続体によって前記発光素子駆動用半導体チップに接続され、前記発光素子及び前記発光素子駆動用回路のそれぞれは、前記保護端子を通して外部と接続される。

【0027】

この発明は、発光素子駆動用半導体チップ（ドライバ IC チップ）上に発光素子を実装することで、実装面積の小さい発光装置を実現できる。

【0028】

保護回路は、発光素子又は発光素子駆動用回路を外部から印加される静電気や高電圧（以下、静電気や高電圧を「サージ電圧」と呼ぶ。）から保護する。

【0029】

ドライバICチップの内部回路を保護するための保護回路を設ける工程で、発光素子の保護回路をドライバICチップ上に設けることにより、又はドライバICチップの内部回路の保護と発光素子の保護とを兼ねる保護回路を設けることによって、信頼性の高い発光装置を安価に実現できる。この発明によれば、発光素子を外部から印加されるサージ電圧から保護するためだけの従来のような第1の保護回路をドライバICチップの外部に設けないため、従来と比較して安価で実装面積の小さい発光装置を実現できる。

【0030】

本発明の別の観点による上記の発光装置において、前記保護回路は、前記発光素子駆動用半導体チップの発光素子駆動用回路を形成する素子と同一の製法によって形成された、一若しくは複数個の素子を備える。

【0031】

例えば、保護回路は、PN接合のダイオード、バイポーラトランジスタ、MOSトランジスタの中の少なくとも1つを用いて形成される。この発明は、安価で信頼性が高く実装面積の小さい発光装置を実現できる。

【0032】

本発明の更に別の観点による上記の発光装置において、前記発光素子駆動用半導体チップの面上に、それぞれ別個のチップで構成された複数個の前記発光素子が装着されており、前記発光素子駆動用半導体チップは、前記発光素子を相互に接続する導電経路を設ける。

【0033】

ドライバICチップ上に複数の発光素子の相互接続のみのための導電経路を設けることにより、安価で実装面積の小さい発光装置を実現できる。

導電経路は、極めて低い抵抗値の導電体であっても良く、所定の抵抗値又は所定の電圧降下を生じる経路であっても良い。一般的には、導電経路は極めて低い抵抗値の導電体で形成されることが好ましい場合が多い。導電経路は、ドライバICチップの半導体基板自体に拡散層で形成されても良く、半導体基板の上に蒸着、接着、塗布等の任意の方法で形成されても良い。導電経路の材質は任意である。例えば、ドライバICチップ上に形成された拡散層、金属配線層、樹脂導電層等である。

【0034】

本発明の更に別の観点による上記の発光装置において、前記導電経路は、前記発光素子駆動用半導体チップにおいて前記発光素子駆動用回路を形成する拡散層又は金属配線層と同一処理方法によって形成された拡散層又は金属配線層によって形成される。

【0035】

この発明により、安価で実装面積の小さい発光装置を実現できる。

【0036】

本発明の更に別の観点による上記の発光装置において、前記導電経路は、所定の値を有する抵抗を備える。

【0037】

この発明によれば、例えば導電経路の抵抗値の変化に基づいて発光素子近傍の温度を検出したり、導電経路の両端電圧に基づいて発光素子を流れる電流を検出したり、複数の発光素子を並列に接続した回路においてそれぞれの発光素子に抵抗値を有する導電経路を直列接続することにより各発光素子に流れる電流を均一化したりできる。

【0038】

本発明の更に別の観点による上記の発光装置は、異なる波長で発光する複数個の可視発光素子を備える。

【0039】

この発明によれば、発光色が異なる複数の発光素子を非常に近接した位置に配置できるので、例えば複数の発光素子を同時に点灯した場合、複数の発光素子は良く混色し、どの角度から見ても色ムラが生じにくい。

【0040】

本発明の更に別の観点による上記の発光装置において、前記発光素子は、赤、緑、青の3原色でそれぞれ発光する複数の可視発光素子を含む。

【0041】

この発明の発光装置は、カラー表示が出来る。発光装置単体がドライバICチップを有する故に、周辺回路を削減でき、複数の発光装置を接続することは容易である。発光装置の実装面積が小さく、各発光装置の全体面積の中で発光面積が占める割合が大きいので、複数の発光装置を密集して並べると、従来よりはるかに高輝度の発光装置の表示装置（照明装置）を実現できる。例えば屋外用画像表示装置として有用である。

【0042】

本発明の更に別の観点による上記の発光装置において、複数個の前記発光素子が、前記発光装置に一体で形成された一透過型集光レンズの焦点近傍に配置されている。

【0043】

発光素子を集光用光学系の焦点に配置することにより、発光素子が発する光を所定の方向に集中できる。発光素子を回路基板に取り付ける精度上の制約等により、回路基板上に複数の発光素子を配置した従来の発光装置においては、各発光素子をある程度の距離を置いて配置せざるを得なかった。それ故に、複数の発光素子は集光用光学系の焦点から少し離れた所に取り付けられた。例えば、複数の発光素子は、大きめのパラボラ型反射面の下にパラボラの焦点から少しずつずれた位置に配置され、パラボラの底で各発光素子の真上に個別の樹脂製の凸レンズが設けられていた。それ故に、発光素子が発した光の一部が所定の方向に向かわず、一定以上集光率を高められないという問題があった。この発明によれば、従来より高い集光率、強い指向性を有する発光装置を実現できる。

【0044】

本発明の更に別の観点による上記の発光装置において、複数個の前記発光素子は、前記発光装置に一体で形成された一反射面の焦点近傍に配置されている。

【0045】

反射面は、典型的には、内面で光が全反射するように形成された透明の樹脂の反射面である。この発明によれば、高い集光率、強い指向性を有する発光装置を実現できる。

【0046】

本発明の1つの観点による照明装置は、前記発光素子に所定の電流を印加する定電流回路又は前記発光素子に所定の電圧を印加する定電圧回路を有する前記発光素子駆動用半導体チップを備えた、上記の発光装置を複数個有する。

【0047】

この発明により、発光装置の相互の配線を簡素化した安価な照明装置を実現できる。発光装置を密集して配置することにより、従来より高輝度の及び/又は小型の照明装置を実現できる。照明装置は、例えば通常の照明装置、大型の表示パネル、映像表示装置等を含む。

【0048】

本発明の1つの観点による発光素子駆動用半導体チップは、電気信号端子を備えて、前記電気信号端子に与えられる電気信号によって駆動され発光する、複数個の発光素子を装着する発光素子駆動用半導体チップであって、半導体を用いて形成され、前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路と、前記複数個の発光素子の前記電気信号端子を相互に接続する導電経路と、を備える。

【0049】

この発明によれば、発光素子駆動用半導体チップ（ドライバICチップ）上に、複数の発光素子の相互接続のみのための導電経路を設けることにより、安価で実装面積の小さい発光素子駆動用半導体チップを実現できる。

【0050】

本発明の他の観点による上記の発光素子駆動用半導体チップにおいて、それぞれ別個のチップで構成された個数 P (P は1以上の正整数)の前記発光素子と、前記発光素子駆動用回路の回路素子は、前記導電経路に設けられたパンプを経由して相互に接続される。

【0051】

この発明によれば、ワイヤボンディングが不要な安価で実装面積の小さい発光素子駆動用半導体チップを実現できる。

【0052】

本発明の別の観点による上記の発光素子駆動用半導体チップにおいて、前記導電経路は、個数 P の前記発光素子に代えて、前記発光素子とほぼ同一形状の個数 Q (Q は P と異なる正整数)の発光素子を実装する導電経路形状を有する。

【0053】

この発明により、1種類の導電経路パターン(例えばアルミ配線パターン)で、発光素子の搭載場所を変更することにより、異なる数の発光素子を有する複数の発光装置を作ることが出来る。この発明によれば、導電経路パターンを形成するマスクが1種類で済む。又、1種類のドライバICチップと、任意の発光素子とを組み合わせ、需要に応じた発光装置を製造できるので、LEDの材料としてのドライバICチップの在庫を少なくできる。この発明によれば、工場の管理コストを削減できる。

【0054】

本発明の更に別の観点による上記の発光素子駆動用半導体チップは、前記発光素子を駆動する電流又は電圧値を可変とするための外部接続端子を有する。

【0055】

例えばドライバICチップが1個の発光素子を駆動する場合と、4個の発光素子を駆動する場合とでは、ドライバICチップの設定を変更する場合がある。この発明の発光素子駆動用半導体チップは、外部接続端子から発光素子に流す電流又は発光素子に印加する電圧を可変できるので、1種類のドライバICチップを用いて、多種類の発光装置を製造できる。

【0056】

発明の新規な特徴は添付の請求の範囲に特に記載したものであるが、構成及び内容の双方に関して本発明は、他の目的や特徴と共に、図面と共同して理解されるところの以下の詳細な説明から、より良く理解され評価されるであろう。

【発明の効果】

【0057】

本発明によれば、実装面積の小さい発光装置を実現できるという有利な効果が得られる。

本発明によれば、従来必要であったツェナダイオード等の保護素子をなくすことにより、安価で信頼性が高い発光装置を実現できるという有利な効果が得られる。

本発明によれば、発光モジュールの外部接続端子の静電破壊の耐圧を高くする発光装置を実現できるという有利な効果が得られる。

本発明の発光装置によれば、ドライバICチップ上に発光素子を搭載するため、従来と比較して基板配線の寄生抵抗、浮遊容量が減る。そのため、電流値を安定させる位相補償の設計が容易となり、発光の輝度が安定し発光のちらつきが無くなるという有利な効果が得られる。

本発明によれば、任意の数の発光素子と組み合わせ使用できる安価な発光素子駆動用半導体チップを実現できるという有利な効果が得られる。

本発明によれば、安価な照明装置を実現できるという有利な効果が得られる。

本発明によれば、高輝度で小型の照明装置を実現できるという有利な効果が得られる。

【発明を実施するための最良の形態】

【0058】

以下本発明の実施をするための最良の形態を具体的に示した実施の形態について、図面

とともに記載する。

【0059】

《実施の形態1》

図1～5を用いて、本発明の実施の形態1の発光装置について説明する。図1は、本発明の実施の形態1における発光装置の平面図である。図2は、図1中の破線A-A'で切断した断面図である。図3は、ドライバICチップ112の部分拡大断面図である。図4は、LEDである発光素子111a、111bとドライバICチップ112との間を接続するアルミ配線の形状を示す平面図である。図5は、本発明の実施の形態1の発光装置の回路図である。図1～5において、同じ構成要素については同じ符号を用いている。図1～5において、従来例の図12～14と同じ構成要素については同じ符号を用いている。

【0060】

図1及び図2を用いて、本発明の実施の形態1の発光装置について説明する。本発明の実施の形態1の発光装置は、基板102上に基板配線103（VCC配線及びGND配線を含む。）を形成し、基板配線103上に電源回路104と発光モジュール101とを実装する。発光モジュール101の内部回路の各素子と電源回路104の内部回路の各素子は、基板配線103により、それぞれ電氣的に接続される。VCC配線は外部電源に接続され、GND配線は接地電位に接続される。

【0061】

電源回路104は、VCC配線とGND配線との間に接続された入力コンデンサ143と、VCC配線を介して入力コンデンサ143に接続されたコイル141と、基板配線103によりコイル141に接続されたショットキーダイオード142と、一端を基板配線103を介してショットキーダイオード142に接続されて他端をGND配線に接続された出力コンデンサ144を有する。

【0062】

発光モジュール101は、基板配線103により電源回路104に接続される外部接続端子（VCC端子121、GND端子122、制御端子123、スイッチング端子124、電圧帰還端子125）を有する。

【0063】

VCC端子121は、VCC配線に接続されている。GND端子122は、GND配線に接続されている。制御端子123は、通常、マイクロコンピュータ等の制御回路の出力に接続され、発光素子111a、111bの発光/停止を切り替える信号を入力される。

【0064】

スイッチング端子124は、基板配線103により、ショットキーダイオード142のアノード端子とコイル141とに接続している。電圧帰還端子125は、基板配線103により、ショットキーダイオード142のカソード端子と出力コンデンサ144とに接続している。

【0065】

発光モジュール101を構成する各素子について更に説明する。本発明の実施の形態1の発光モジュール101において、リードフレーム114が基板102の上方に実装され、リードフレーム114上にドライバICチップ（発光素子駆動用半導体チップ）112が固定されている。ドライバICチップ112の上面は、パッド孔113を除いて、絶縁膜131で覆われている。パッド孔113は、ドライバICチップ112上において、絶縁膜131が存在しない部分である。両端に近い部分を除いて、パッド孔113にバンブ115が設けられ、発光素子111a、111bはバンブ115の上に実装される。

【0066】

本発明の発光装置が従来例の発光装置と異なる特徴点は、発光モジュール101内にドライバICチップ112が内蔵されており、発光素子111a、111bがドライバICチップ112上に実装されていることである。そのため、本発明の基板102のサイズは、従来例の基板1202よりも小さい。本発明の発光装置は、発光素子111a、111bをドライバICチップ112上に実装するため、従来と比較して発光装置の実装面積を

小さくすることができる。

【0067】

発光素子111a、111b（両者をまとめて発光素子111と表示する。）は、それぞれ別個のチップで構成される。本発明の実施の形態1において、複数の発光素子がドライバICチップ112上に実装される。図1～5においては、2個の発光素子111a、111bが実装されている。

【0068】

発光素子111a、111bは、可視発光ダイオード（LED）である。発光素子の色は所望のものを用いる。実施の形態1においては、発光素子111a、111bは青色発光ダイオードであって、表面に白色の蛍光物質を塗布した透過型集光レンズ119を通して白色光を外部に放射する。本発明において、複数の発光素子がそれぞれ異なる波長で発光しても良い。発光素子111の上部に配置された凸レンズ119は、発光素子111の光を集光し、光の指向性を強くし、基板102に垂直な方向の輝度を高める。

【0069】

光透過性樹脂モールド117は、発光素子111、ドライバICチップ112、リードフレーム114、及び凸レンズ119を含む全体を覆い、固定し保護している。光透過性樹脂モールド117は、発光素子111の光を集光し、輝度や光の指向性を調整する役割を果たしている。光透過性樹脂モールド117の上半分は、パラボラ形状であって、光を実効的に全反射して集光し、基板102に垂直な方向の輝度を高める反射面を形成している。

【0070】

実施の形態1において、光透過性樹脂モールド117及び凸レンズ119は、同一材質で一体に形成されている。複数の発光素子111a、111bが、発光装置に一体で形成された1個の表面に白色の蛍光物質を塗布した透過型集光レンズ119及び1個の反射面117の焦点近傍に配置される。

【0071】

図3は、ドライバICチップ112の上面の一部を拡大した図である。ドライバICチップ112の基板であるP型シリコン基板132は、上面を絶縁膜133aで覆われている。絶縁膜133aの上面は、導電経路であるアルミ配線118a、118b、118cの箇所を除いて、絶縁膜133bで覆われている。

【0072】

実施の形態1において、絶縁膜133a及び絶縁膜133bは、酸化膜（SiO₂）である。なお、絶縁膜133a、133bの材質は、酸化膜（SiO₂）に限定されず、窒化膜（SiN）、高分子化合物（ポリイミド等）、樹脂（エポキシ等）等であっても良い。

【0073】

絶縁膜133bと、アルミ配線118a、118b、118cの上面は、パッド孔113を除いて絶縁膜131で覆われている。パッド孔113は、ボンディングワイヤ116を接続するためと、 bumps 115を載せるために設けられる。アルミ配線118a、118b、118c上のパッド孔113のある所定の位置に、 bumps 115が設けられる。

【0074】

発光素子111a、111bは、 bumps 115の上に実装される。発光素子111a、111bは、 bumps 115を通じて、ドライバICチップ112上のアルミ配線118a、118b、118cに接続される。

【0075】

図3の両端に近い部分に示すパッド孔113には、図1及び図2に示すようにボンディングワイヤ116が接続される。ドライバICチップ112は、ボンディングワイヤ116により、内部回路と外部接続端子（VCC端子121、GND端子122、制御端子123、スイッチング端子124、電圧帰還端子125）とを電氣的に接続される。

【0076】

図4のアルミ配線の形状及び図5の回路図に示すように、発光素子111bのアノード（電気信号端子）は、バンク115及びアルミ配線118cを介してドライバICチップ112の内部回路素子及び電圧帰還端子（保護端子）125に接続される。発光素子111bのカソードは、バンク115及びアルミ配線118bを介して発光素子111aのアノードに接続される。発光素子111aのカソードは、バンク115及びアルミ配線118aを介してドライバICチップ112の内部回路素子（電流帰還用の抵抗素子504等）と接続される。発光素子111a、111bのアノード及びカソードは、電気信号端子である。

【0077】

アルミ配線118bは、発光素子111bのカソードと発光素子111aのアノードとを接続する役割のみを有し、ドライバICチップ112上に形成された回路素子と接続されない。

【0078】

本発明の実施の形態1のアルミ配線118a、118b、118cに代えて、金属配線層又は拡散層等で形成された導電経路により、ドライバICチップ112及び複数の発光素子111a、111bを相互に接続しても良い。金属配線層は、例えばアルミ、金又は銅で形成される。

【0079】

図5の実施の形態1の発光装置の回路図を説明する。図5に示すように、本発明の実施の形態1の発光装置は、外部電源140の出力する電圧を昇圧する電源回路104と、外部接続端子（VCC端子121、スイッチング端子124、電圧帰還端子125）を介して電源回路104に接続される発光モジュール101とを有する。

【0080】

電源回路104において、外部電源140に入力コンデンサ143の一端が接続されている。入力コンデンサ143の他端は、接地電位に接続される。コイル141は、入力電源140とショットキーダイオード142のアノード端子とに接続される。ショットキーダイオード142のカソード端子は、出力コンデンサ144の一端に接続される。出力コンデンサの他端は接地電位に接続されている。

【0081】

図5に示す発光モジュール101の枠内に記載された駆動回路502、電圧検出回路503、及び電流検出抵抗504は、ドライバICチップ112に搭載される発光素子駆動用回路である。ドライバICチップ112は、入力コンデンサ143とコイル141との間に接続されているVCC端子121から電源を供給されて駆動する。

【0082】

電圧帰還端子125は、ショットキーダイオード142のカソード端子と出力コンデンサ144との間に接続されて、出力電圧を入力する。GND端子122は、接地電位に接続される。

【0083】

電圧帰還端子125とGND端子122の間には、第1の保護回路501と、電圧検出回路503の第1の分圧抵抗521及び第2の分圧抵抗522とが並列に接続されている。

【0084】

実施の形態1において、第1の保護回路501はツェナダイオードである。第1の保護回路501は、電圧帰還端子125にサージ電圧が印加されることにより、電圧検出回路503が静電破壊されることを防止する。

【0085】

電圧帰還端子125には、更に発光素子111bのアノードが接続されている。発光素子111bのカソードは、発光素子111aのアノードに接続されている。発光素子111aのカソードは、電流検出抵抗504を介して接地電位に接続されている。

【0086】

発光素子 1 1 1 b のアノード側は、電圧帰還端子 1 2 5 を通して外部に電氣的に露出している。実装工程などにおいて、電圧帰還端子 1 2 5 を通して発光素子 1 1 1 b のアノードに印加されるサージ電圧は、第 1 の保護回路 5 0 1 により吸収される。これにより、発光素子 1 1 1 a 及び 1 1 1 b は、静電破壊から防止される。

【 0 0 8 7 】

第 1 の保護回路 5 0 1 は、本来ドライバ IC チップ 1 1 2 の内部を保護するための回路であるが、発光素子 1 1 1 b と発光モジュール 1 0 1 内で接続されているため、発光素子 1 1 1 a 及び 1 1 1 b の保護回路としても機能する。よって本発明の発光装置は、従来例の発光装置で必要であった図 1 4 のツェナダイオード 1 2 1 3 を省略することができる。

【 0 0 8 8 】

発光素子 1 1 1 a のカソード側は、発光モジュール 1 0 1 内部で電流検出抵抗 5 0 4 に接続されているため、外部からのサージ電圧の印加を受けることがない。そのため、本発明の発光装置は、従来例の発光装置で必要であった第 2 の保護回路 1 4 0 1 (図 1 4) も不要となる。これにより、本発明は従来の発光装置と比較して、ドライバ IC チップ 1 1 2 の面積を削減できる。

【 0 0 8 9 】

発光素子 1 1 1 a と電流検出抵抗 5 0 4 との接続点は、誤差アンプ 5 2 6 の反転入力端子に接続されている。誤差アンプ 5 2 6 の非反転入力端子には、第 1 の基準電圧 5 2 5 の一端が接続されている。第 1 の基準電圧 5 2 5 の他端は接地電位に接続されている。誤差アンプ 5 2 6 の出力端子は、PWM コンパレータ 5 2 8 の非反転入力端子に接続されるとともに、コンデンサ及び抵抗を介して誤差アンプ 5 2 6 の反転入力端子に接続されている。

【 0 0 9 0 】

PWM コンパレータ 5 2 8 の反転入力端子には、制御端子 1 2 3 に一端を接続された鋸波発振器 5 2 7 の他端に接続されている。PWM コンパレータ 5 2 8 の出力端子は、駆動回路 5 0 2 内部の AND 回路 5 1 1 の入力端子に接続されている。

【 0 0 9 1 】

上記のように電圧検出回路 5 0 3 の内部の各素子を相互に接続することにより、電流検出抵抗 5 0 4 の端子間電圧が誤差アンプ 5 2 6 の非反転入力端子に入力される第 1 の基準電圧 5 2 5 と等しくなるように、負帰還の動作を行う。こうして、電流検出抵抗 5 0 4 に流れる電流を一定にすることにより、発光素子 1 1 1 に流れる電流を一定に制御し、発光の明るさを一定に保つことができる。

【 0 0 9 2 】

駆動回路 5 0 2 内部の AND 回路 5 1 1 の入力端子には、更にコンパレータ 5 2 4 の出力端子が接続されている。コンパレータ 5 2 4 の反転入力端子には、第 1 の分圧抵抗 5 2 1 と第 2 の分圧抵抗 5 2 2 の接続点が接続されている。コンパレータ 5 2 4 の非反転入力端子には、第 2 の基準電圧 5 2 3 の一端が接続されている。第 2 の基準電圧 5 2 3 の他端は接地電位に接続されている。

【 0 0 9 3 】

上記のように接続された第 1 の分圧抵抗 5 2 1、第 2 の分圧抵抗 5 2 2、第 2 の基準電圧 5 2 3、及びコンパレータ 5 2 4 は、出力コンデンサ 1 4 4 の出力電圧 (電圧帰還端子 1 2 5 の電圧) が規定値を超えないように、出力電圧の検出及び制御を行うための保護回路である。

【 0 0 9 4 】

駆動回路 5 0 2 において、AND 回路 5 1 1 の出力端子は、アンプを介して N チャネル MOS トランジスタ 5 1 2 のゲートに接続されている。N チャネル MOS トランジスタ 5 1 2 のソースは接地電位に接続され、ドレインはスイッチング端子 1 2 4 に接続されている。

【 0 0 9 5 】

駆動回路 5 0 2 は、AND 回路 5 1 1 の出力により、N チャネル型 MOS トランジスタ

512のオンオフのスイッチング動作を制御する。このスイッチング動作により、外部電源140の出力する入力電圧は昇圧され、出力コンデンサ144には入力電圧より高い電圧が印加される。

【0096】

AND回路511の入力端子には、制御端子123が接続されている。制御端子123に入力される入力電圧がHighの時に、ドライバICチップ112は動作し、駆動回路502は発光素子111を連続発光させる。入力電圧がLowの時に、ドライバICチップ112は動作を停止し、駆動回路502は発光素子111の発光を停止させる。このように駆動回路502は、制御端子123に入力される入力電圧に基づいて発光素子111のON/OFFの切替を行う。制御端子123にパルス電圧を入力することで、発光素子111の点滅の動作を繰り返すこともできる。

【0097】

上記のように構成された本発明の発光装置において、発光素子111a及び111bに定電流が供給される動作について説明する。発光素子111aと発光素子111bに流れる電流が増加すると、電流検出抵抗504の端子電圧は高くなる。電流検出抵抗504の端子電圧が第1の基準電圧525よりも高くなり、電流検出抵抗504の端子電圧と第1の基準電圧525との差が大きくなると、電圧検出回路503の誤差アンプ526の出力信号は低くなる。

【0098】

誤差アンプ526の出力信号を非反転入力端子に入力され、発振器527の出力信号を反転入力端子に入力されるPWMコンパレータ528の出力信号は、誤差アンプ526の出力信号が低くなるにつれロー(Low)期間が長くなり、ハイ(High)期間が短くなる。PWMコンパレータ528の出力信号がハイの間、Nチャンネル型MOSトランジスタ512はオンになる。オン時間が短くなるため、外部電源140から入力された電流をコイル141に蓄積する量が少なくなる。

【0099】

コイル141に蓄積される電流が少ないため、PWMコンパレータ528の出力信号がローになり、Nチャンネル型MOSトランジスタ512がオフになったときに、出力コンデンサ144及び電圧帰還端子125に印加される電圧値は小さくなる。電圧帰還端子125から発光素子111a及び発光素子111bに流れる電流は少なくなる。すると、電流検出抵抗504の端子電圧が下がり、電流検出抵抗504の端子電圧と第1の基準電圧525との差が小さくなる。

【0100】

発光素子111a及び111bに流れる電流が少なくなったときの動作については、上記の動作と逆の動作を行う。上記のように、電圧検出回路503は電流検出抵抗504の端子電圧が第1の基準電圧525と等しくなるように、駆動回路502のNチャンネル型MOSトランジスタ512のスイッチング動作を制御する。こうして、発光素子111に一定電流が流れる。

【0101】

本発明の実施の形態1の発光装置においては、発光モジュール101に外部接続端子としての電流帰還端子126が設けられていない。従来例の発光装置においては、電流帰還端子126はドライバIC1204に設けられて、従来例の発光モジュール1201のカソード側端子1254に接続していた。本発明の実施の形態1においては、発光モジュール101内に発光素子111とドライバICチップ112を搭載し、それぞれを接続する故、従来例のような電流帰還端子126は不要である。

【0102】

本発明の実施の形態1のドライバICチップ112は、定電流回路であって、入力電圧を昇圧し、発光素子111a、111bに所定の電流を流すよう構成されていた。その構成に代えて、ドライバICチップ112は、定電圧回路であって、入力電圧を昇圧し、発光素子111a、111bに所定の電圧を印加するよう構成しても良い。

【0103】

また別構成として、ドライバICチップ112は、入力電圧を一定電圧に昇圧する定電圧回路と、並列に接続された複数の発光素子のそれぞれに所定の電流を流す定電流回路とを有していても良い。ドライバICチップ112は、入力電圧を降圧し、発光素子111a、111bに所定の電流を流す定電流回路、又は発光素子111a、111bに所定の電圧を印加する定電圧回路であっても良い。

【0104】

本発明の発光装置は、発光素子111をドライバICチップ112上に実装する構成である故、従来例の発光装置と比較して、大幅に実装面積を削減することができる。

【0105】

本発明によれば、従来ツェナダイオード等によるディスクリット保護素子による保護に比べて、ドライバICチップ112内において多種類の保護回路構成が可能となるため、発光モジュール101の外部接続端子の静電破壊の耐圧を高くすることができる。

【0106】

《実施の形態2》

図6を用いて、実施の形態2の発光装置を説明する。図6は、実施の形態2の発光装置を示す回路図である。図6において、図5と同一の素子には同一の符号を付している。実施の形態6の発光装置が実施の形態1の発光装置と異なる点は、発光素子111(111a、111b、111c、111d)を4つ直列接続していることである。それ以外の構成は、実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態2においても要部の構成が同一である故、実施の形態1と同一の効果をも有する。

【0107】

なお、発光素子111の個数や接続は、実施の形態1及び実施の形態2に限定するものではなく、任意の所望の数の発光素子を接続することや、複数の発光素子と直列抵抗とを並列接続する実施の形態も本発明に含まれる。もちろん、発光素子が1つであっても構わない。

【0108】

また、実施の形態1及び2では、発光素子111の上部に配置される凸レンズ119は一つであったが、発光素子の数に合わせて複数の凸レンズを配置することも可能である。例えば、発光素子1つに対して凸レンズ1つの組合せであっても良い。

【0109】

《実施の形態3》

図7を用いて、実施の形態3の発光装置を説明する。実施の形態3の発光装置は、第1の保護回路501の構成のみが実施の形態1(図5)と異なる。図7は、実施の形態3の発光装置の保護回路の構成を示す回路図である。実施の形態3の第1の保護回路501は、ツェナダイオード711とダイオード712とを並列に接続した回路である。

【0110】

ダイオード712は、主にPN接合が用いられる。ツェナダイオード711及びダイオード712のカソードが実施の形態1の図5の電圧帰還端子125に接続される。ツェナダイオード711及びダイオード712のアノードは、図5のGND端子122に接続される。なお、第1の保護回路501は、ダイオード712のみであっても良い。

【0111】

実施の形態3において、第1の保護回路501の構成以外は実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態3においても要部の構成が同一である故、実施の形態1と同一の効果をも有する。本実施の形態においても、実施の形態1及び2と同様に、発光素子と凸レンズの数の組合せは任意である。

【0112】

《実施の形態4》

図8を用いて、実施の形態4の発光装置を説明する。実施の形態4の発光装置は、第1の保護回路501の構成のみが実施の形態1(図5)と異なる。図8は、実施の形態4の

発光装置の保護回路の構成を示す回路図である。実施の形態4の第1の保護回路501は、NPN型バイポーラトランジスタ811のベース - エミッタ間に抵抗812を接続した構成である。

【0113】

NPN型バイポーラトランジスタ811のエミッタは、実施の形態1の図5のGND端子122に接続される。NPN型バイポーラトランジスタ811のコレクタは、実施の形態1の図5の電圧帰還端子125に接続される。実施の形態4の第1の保護回路501は、抵抗812の抵抗値を変化させることで耐圧を調整できる。バイポーラトランジスタ811を用いた保護回路は一般的に、ダイオードを用いた保護回路よりも小さい面積で実現できる。

【0114】

実施の形態4において、第1の保護回路501以外の構成は実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態4においても要部の構成が同一である故、実施の形態1と同一の効果を有する。本実施の形態においても、実施の形態1及び2と同様に、発光素子と凸レンズの数の組合せは任意である。

【0115】

《実施の形態5》

図9を用いて、実施の形態5の発光装置を説明する。実施の形態5の発光装置は、第1の保護回路501の構成のみが実施の形態1(図5)と異なる。図9は、実施の形態5の発光装置の保護回路の構成を示す回路図である。実施の形態5の第1の保護回路501は、Nチャンネル型MOSトランジスタ911を用いる。

【0116】

Nチャンネル型MOSトランジスタ911のゲート、バックゲート、ソース端子を共通にし、実施の形態1の図5のGND端子122に接続された構成である。Nチャンネル型MOSトランジスタ911のドレインが実施の形態1の図5の電圧帰還端子125に接続される。Nチャンネル型MOSトランジスタ911を用いた保護回路501は一般的に、ダイオードを用いた保護回路よりも小さい面積で実現できる。

【0117】

実施の形態5において、第1の保護回路501外の構成は実施の形態1と同一である。それ故重複する説明を省略する。この実施の形態5においても要部の構成が同一である故、実施の形態1と同一の効果を有する。本実施の形態においても、実施の形態1及び2と同様に、発光素子と凸レンズの数の組合せは任意である。

【0118】

《実施の形態6》

図10を用いて、実施の形態6の発光装置を説明する。図10は、実施の形態6のドライバICチップ112の部分拡大断面図である。図10において、実施の形態1の図3と同一の構成要素には、同一の符号を付している。実施の形態6の発光装置が実施の形態1の発光装置と異なる点は、発光素子111aと発光素子111bの接続である。

【0119】

実施の形態6の発光装置は、ドライバICチップ112の基板であるP型シリコン基板132の上部に、P型拡散抵抗1002を配置し、P型拡散抵抗1002の周囲をN型ウエル1001で覆っている。P型シリコン基板132の上面は、アルミ配線1018a、1018a'と絶縁膜133aで覆われている。更にその上は、絶縁膜133bとアルミ配線118a、1018b、1018b'、118cで覆われている。

【0120】

絶縁膜133bとアルミ配線118a、1018b、1018b'、118cの上は、パッド孔113を除いて絶縁膜131で覆われている。実施の形態6の絶縁膜131は、ポリイミドである。パッド孔113の所定の位置には、バンプ115が載せられ、その上に発光素子111a及び111bが実装される。発光素子111aは、バンプ115、アルミ配線1018b、アルミ配線1018a、P型拡散抵抗1002、アルミ配線101

8 a'、アルミ配線 1 0 1 8 b' を介して、発光素子 1 1 1 b に、電氣的に接続される。

【 0 1 2 1 】

実施の形態 6 の発光装置において、その他の構成は実施の形態 1 と同一である。それ故重複する説明を省略する。この実施の形態 6 においても要部の構成が同一である故、実施の形態 1 の発光装置と同一の効果を有する。本実施の形態において、凸レンズの数を発光素子 1 1 1 a 及び 1 1 1 b の数に合わせて 2 つにしても良い。

【 0 1 2 2 】

《 実施の形態 7 》

図 1 1 を用いて、実施の形態 7 の発光装置を説明する。図 1 1 は、ドライバ I C チップ 1 1 2 の部分拡大断面図である。図 1 1 において、実施の形態 1 の図 3 及び実施の形態 6 の図 1 0 と同一の構成要素には、同一の符号を付している。実施の形態 3 の発光装置が実施の形態 1 及び実施の形態 6 と異なる点は、複数の発光素子 1 1 1 の相互の接続の仕方である。

【 0 1 2 3 】

実施の形態 7 の発光装置は、ドライバ I C チップ 1 1 2 の P 型シリコン基板 1 3 2 の上部に、P 型拡散抵抗 1 0 0 2 を配置し、P 型拡散抵抗 1 0 0 2 の周囲を N 型ウェル 1 0 0 1 で覆っている。P 型シリコン基板 1 3 2 の上面は、4 層の絶縁膜（下から 1 3 3 a、1 3 3 b、1 3 3 c、1 3 3 d）と、4 層のアルミ配線（1 1 1 8 a と 1 1 1 8 a'、1 1 1 8 b と 1 1 1 8 b'、1 1 1 8 c と 1 1 1 8 c'、1 1 8 a と 1 1 1 8 d と 1 1 1 8 d'）で覆われている。

【 0 1 2 4 】

上層の絶縁膜 1 3 3 d とアルミ配線 1 1 8 a、1 1 1 8 d、1 1 1 8 d' の上には、更に絶縁膜 1 3 1 がパッド孔 1 1 3 を除いて形成されている。実施の形態 7 の絶縁膜 1 3 1 は、ポリイミドである。パッド孔 1 1 3 の所定の位置にはバンプ 1 1 5 が設けられ、その上に発光素子 1 1 1 a、1 1 1 b が実装されている。発光素子 1 1 1 a と 1 1 1 b は互いに、バンプ 1 1 5、4 層のアルミ配線（1 1 1 8 a、1 1 1 8 a'、1 1 1 8 b、1 1 1 8 b'、1 1 1 8 c、1 1 1 8 c'、1 1 1 8 d、1 1 1 8 d'）、P 型拡散抵抗 1 0 0 2 を介して、電氣的に接続される。

【 0 1 2 5 】

実施の形態 7 の発光装置において、その他の構成は実施の形態 1 と同一である。それ故重複する説明を省略する。この実施の形態 7 においても要部の構成が同一である故、実施の形態 1 の発光装置と同一の効果を有する。本実施の形態において、凸レンズ 1 1 9 の数を発光素子 1 1 1 の数に合わせて複数個配置しても良い。

【 0 1 2 6 】

《 実施の形態 8 》

図 1 5 を用いて、実施の形態 8 の発光装置を説明する。図 1 5 (a) は、実施の形態 8 の導電経路であるアルミ配線の形状を示す平面図である。図 1 5 (b) から図 1 5 (d) は、それぞれ 2 個、3 個、4 個の発光素子をアルミ配線 1 5 1 0 上に搭載した図である。図 1 5 (a) から図 1 5 (d) のアルミ配線 1 5 1 0 は、すべて同じ形状である。実施の形態 8 の発光装置のアルミ配線 1 5 1 0 は、2 個から 4 個の任意の数の発光素子を電氣的に接続可能な形状を有する。

【 0 1 2 7 】

実施の形態 8 の発光装置は、複数のアルミ配線 1 5 1 0 をドライバ I C チップ 1 1 2 上に実装している。図 1 5 (a) ~ (d) において、アルミ配線 1 5 1 0 上の白丸 1 5 1 1 は、バンプの位置を示している。発光素子 1 5 0 1 ~ 1 5 0 9 は、アルミ配線 1 5 1 0 の上に設けられたバンプを介して、アルミ配線 1 5 1 0 と電氣的に接続される。実施の形態 8 の発光装置が実施の形態 1 と異なる点は、アルミ配線 1 5 1 0 の形状のみである。図 1 5 (b) ~ (c) において、各発光素子 1 5 0 1 ~ 1 5 0 9 が接続しているバンプ 1 5 1 1 とバンプ 1 5 1 1 の間には、電流が流れる経路 1 5 1 2 を示している。

【 0 1 2 8 】

本発明の実施の形態 8 によれば、1 種類の導電経路パターン（例えばアルミ配線 1510 のパターン）を用いて、発光素子 1501 ~ 1509 の搭載場所を変更するだけで、異なる数の発光素子を有する複数の発光装置を作ることが出来る。本発明の実施の形態 8 によれば、導電経路パターンを形成するマスクが 1 種類で済む。また、1 種類のドライバ IC チップと、任意の発光素子とを組み合わせ、需要に応じた発光装置を製造できるので、LED の材料としてのドライバ IC チップの在庫を少なくできる。工場の管理コストを削減できる。

【0129】

実施の形態 8 の発光装置のドライバ IC チップ 112 は、発光素子に流す電流又は発光素子に印加する電圧を可変するための外部接続端子を有していても良い。

【0130】

実施の形態 8 の発光装置において、導電経路であるアルミ配線の形状以外の構成は実施の形態 1 と同一である。それ故重複する説明を省略する。この実施の形態 8 においても要部の構成が同一である故、実施の形態 1 の発光装置と同一の効果を有する。本実施の形態において、凸レンズの数を発光素子の数に合わせて複数個配置しても良い。

【0131】

上記の実施の形態 1 から実施の形態 8 の発光装置は、異なる波長で発光する複数の可視発光素子を有していても良い。上記の実施の形態 1 から実施の形態 8 の発光装置は、赤、緑、青の 3 原色でそれぞれ発光する複数の可視発光素子を有していても良い。上記の実施の形態 1 から実施の形態 8 の発光装置を複数個並列に接続した照明装置を作ることが出来る。

【0132】

図面の一部又は全部は、図示を目的とした概要的表現により描かれており、必ずしもそこに示された要素の実際の相対的大きさや位置を忠実に描写しているとは限らないことは考慮願いたい。

【0133】

発明をある程度の詳細さをもって好適な形態について説明したが、この好適形態の現開示内容は構成の細部において変化してしかるべきものであり、各要素の組合せや順序の変化は請求された発明の範囲及び思想を逸脱することなく実現し得るものである。

【産業上の利用可能性】

【0134】

本発明は、発光素子駆動用半導体チップ、発光装置及び照明装置に有用である。

【図面の簡単な説明】

【0135】

【図 1】図 1 は、本発明の実施の形態 1 の発光装置の構成を示す平面図である。

【図 2】図 2 は、図 1 の破線 A - A' 間で切断した断面図である。

【図 3】図 3 は、本発明の実施の形態 1 のドライバ IC チップの部分拡大断面図である。

【図 4】図 4 は、本発明の実施の形態 1 の発光装置の発光素子とドライバ IC チップとの間を接続するアルミ配線の形状を示す平面図である。

【図 5】図 5 は、本発明の実施の形態 1 の発光装置の回路図である。

【図 6】図 6 は、本発明の実施の形態 2 の発光装置の回路図である。

【図 7】図 7 は、本発明の実施の形態 3 の保護回路の回路図である。

【図 8】図 8 は、本発明の実施の形態 4 の保護回路の回路図である。

【図 9】図 9 は、本発明の実施の形態 5 の保護回路の回路図である。

【図 10】図 10 は、本発明の実施の形態 6 のドライバ IC チップの部分拡大断面図である。

【図 11】図 11 は、本発明の実施の形態 7 のドライバ IC チップの部分拡大断面図である。

【図 12】図 12 は、従来例の発光装置の構成を示す平面図である。

【図 13】図 13 は、図 12 の破線 A - A' 間で切断した断面図である。

【図 1 4】図 1 4 は、従来例の発光装置の回路図である。

【図 1 5】図 1 5 は、本発明の実施の形態 8 の発光装置の発光素子とドライバ I C チップとの間を接続するアルミ配線の形状を示す平面図である。

【符号の説明】

【 0 1 3 6 】

<u>1 0 1</u>	発光モジュール
<u>1 0 2</u>	基板
<u>1 0 3</u>	基板配線
<u>1 1 1 a、1 1 1 b</u>	発光素子
<u>1 1 2</u>	ドライバ I C チップ
<u>1 1 3</u>	パッド孔
<u>1 1 4</u>	リードフレーム
<u>1 1 5</u>	バンブ
<u>1 1 6</u>	ボンディングワイヤ
<u>1 1 7</u>	光透過性樹脂モールド
<u>1 1 8 a、1 1 8 b、1 1 8 c</u>	アルミ配線
<u>1 1 9</u>	凸レンズ
<u>1 2 1</u>	V C C 端子
<u>1 2 2</u>	G N D 端子
<u>1 2 3</u>	制御端子
<u>1 2 4</u>	スイッチング端子
<u>1 2 5</u>	電圧帰還端子
<u>1 2 6</u>	電流帰還端子
<u>1 3 1</u>	絶縁膜
<u>1 3 2</u>	P 型シリコン基板
<u>1 3 3 a、1 3 3 b、1 3 3 c、1 3 3 d</u>	絶縁膜
<u>1 4 0</u>	外部電源
<u>1 4 1</u>	コイル
<u>1 4 2</u>	ショットキーダイオード
<u>1 4 3</u>	入力コンデンサ
<u>1 4 4</u>	出力コンデンサ
<u>5 0 1</u>	第 1 の保護回路
<u>5 0 2</u>	駆動回路
<u>5 0 3</u>	電圧検出回路
<u>5 0 4</u>	電流検出抵抗
<u>1 2 0 4</u>	ドライバ I C
<u>1 2 1 3</u>	ツェナダイオード
<u>1 4 0 1</u>	第 2 の保護回路

【手続補正 3】

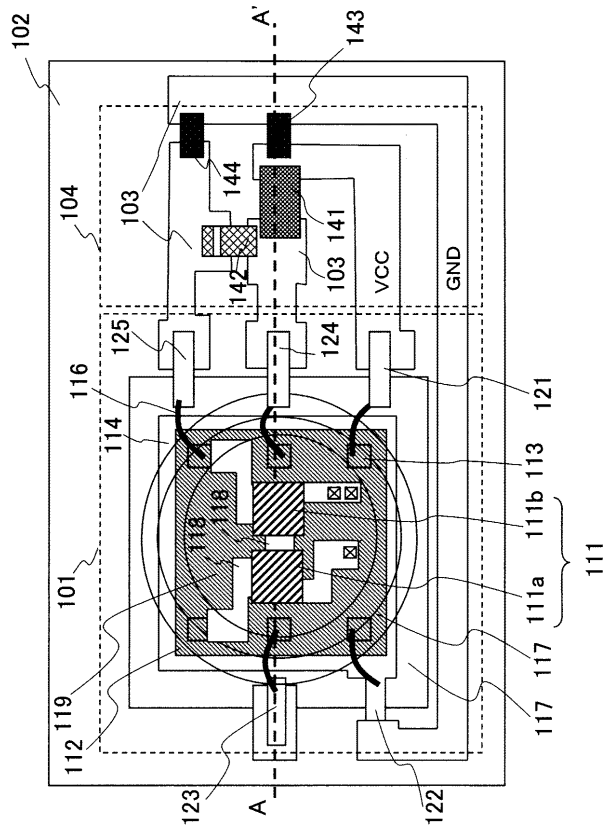
【補正対象書類名】図面

【補正対象項目名】全図

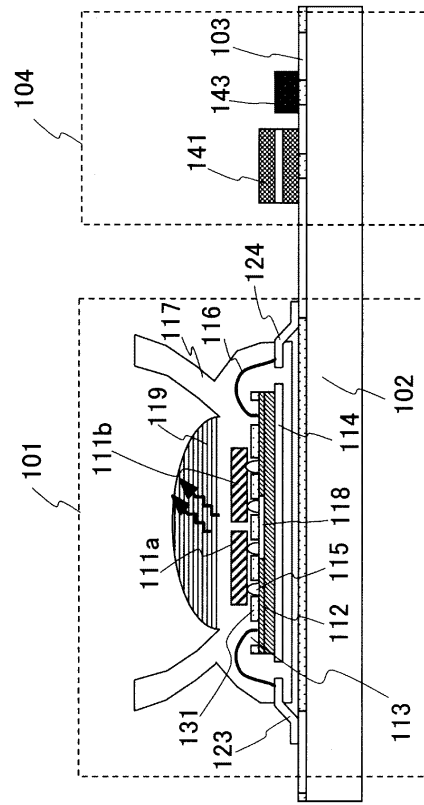
【補正方法】変更

【補正の内容】

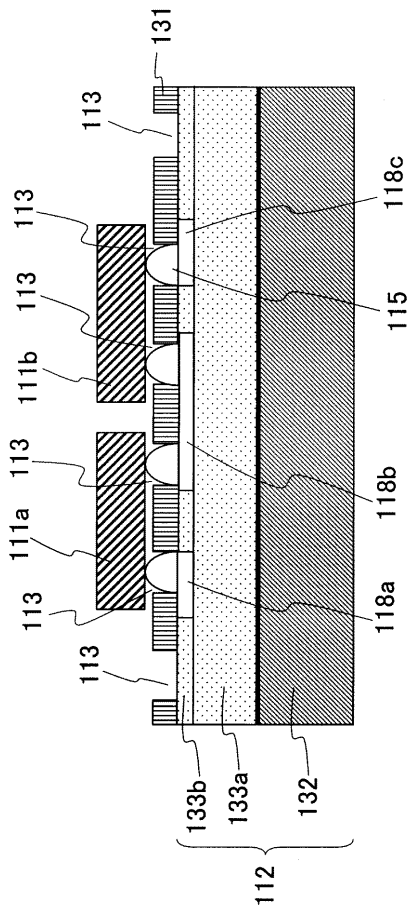
【図 1】



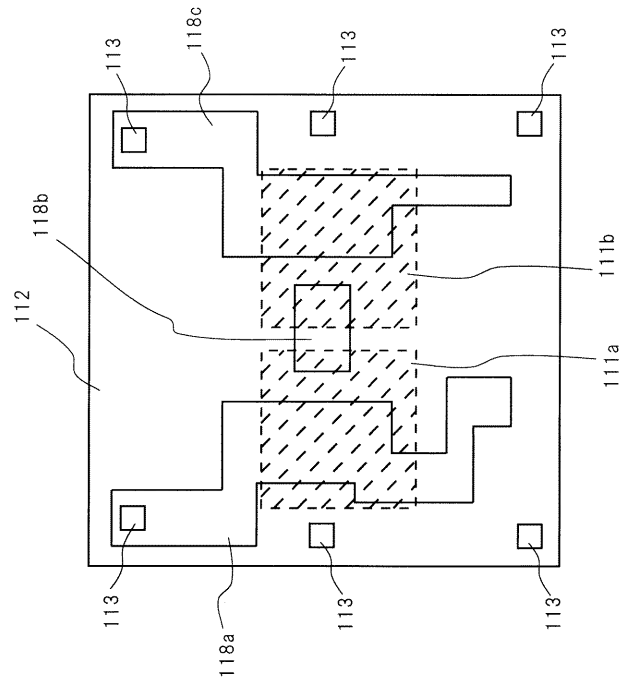
【図 2】



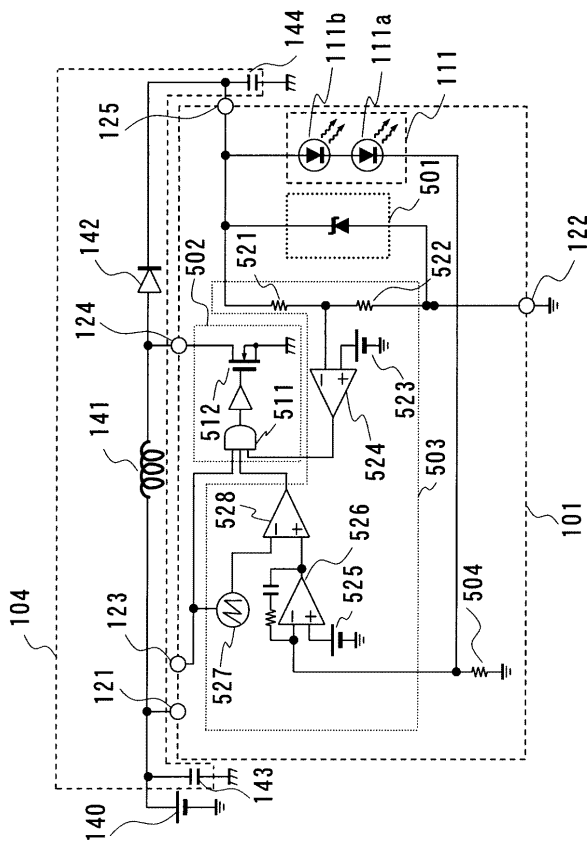
【図 3】



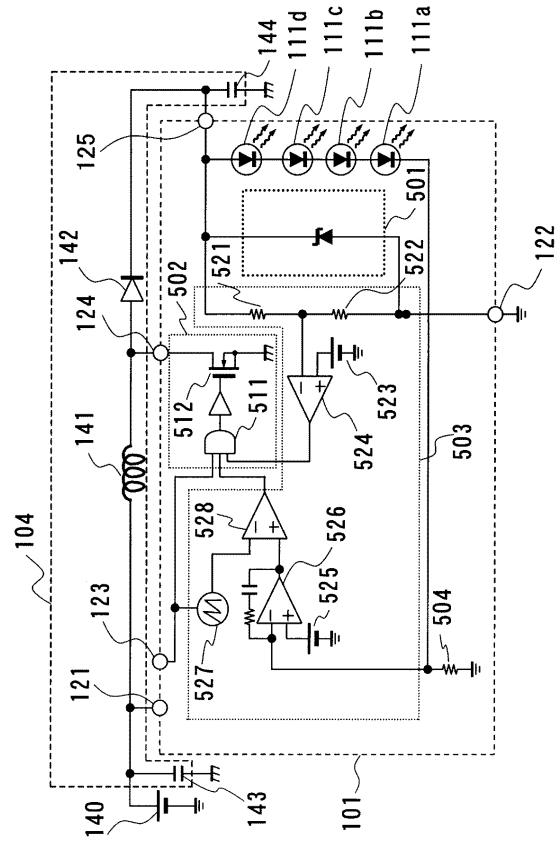
【図 4】



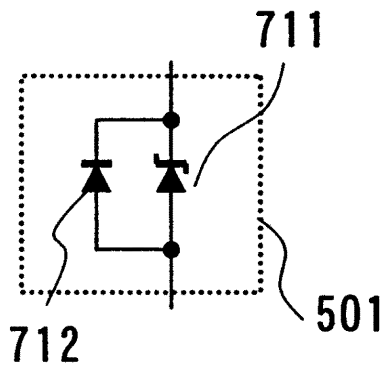
【 図 5 】



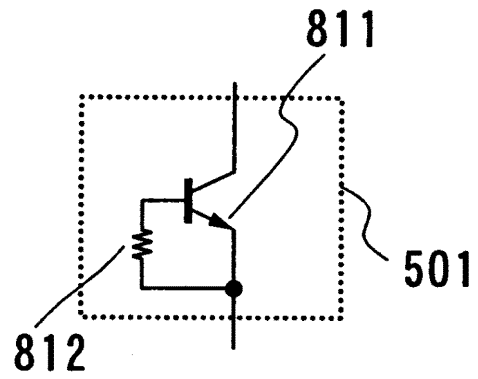
【 図 6 】



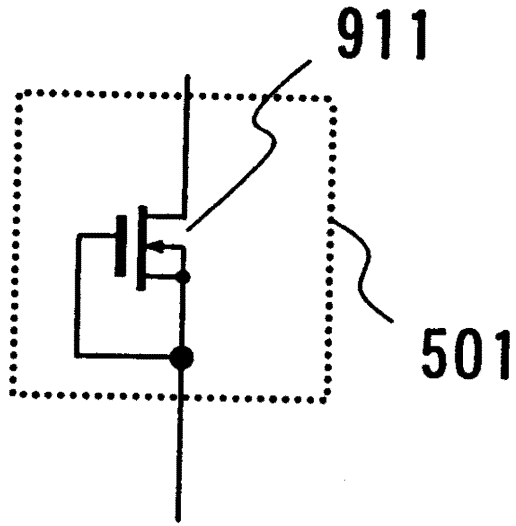
【 図 7 】



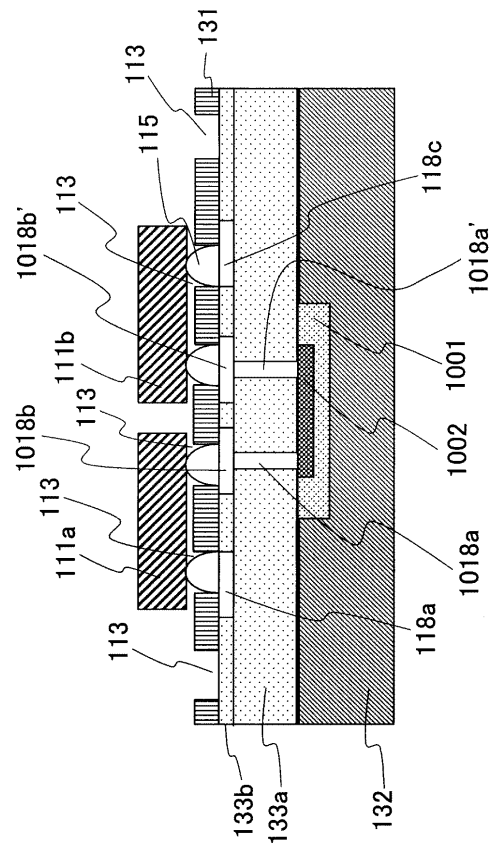
【 図 8 】



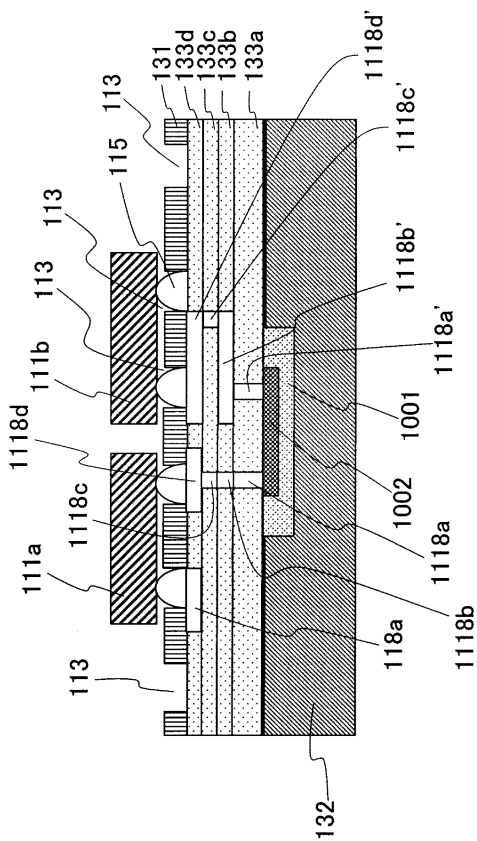
【 図 9 】



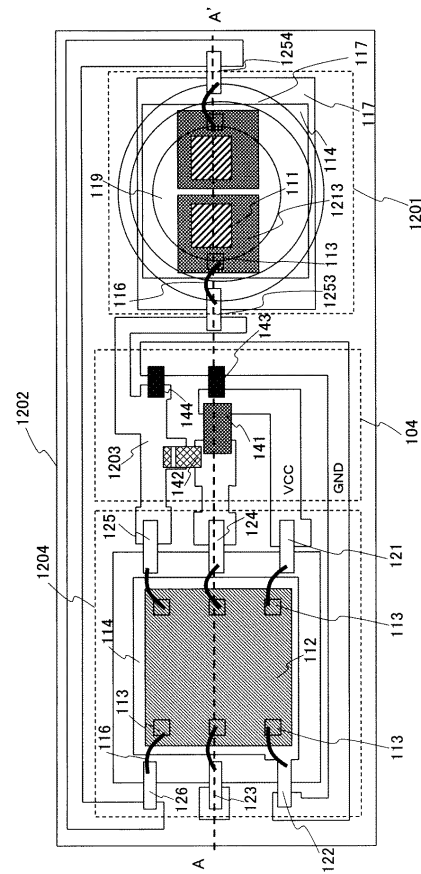
【 図 10 】



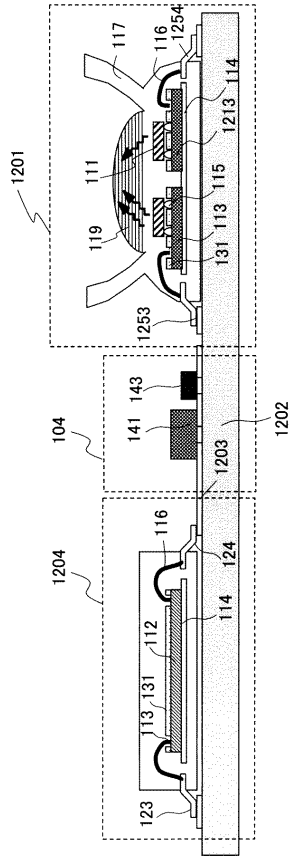
【 図 11 】



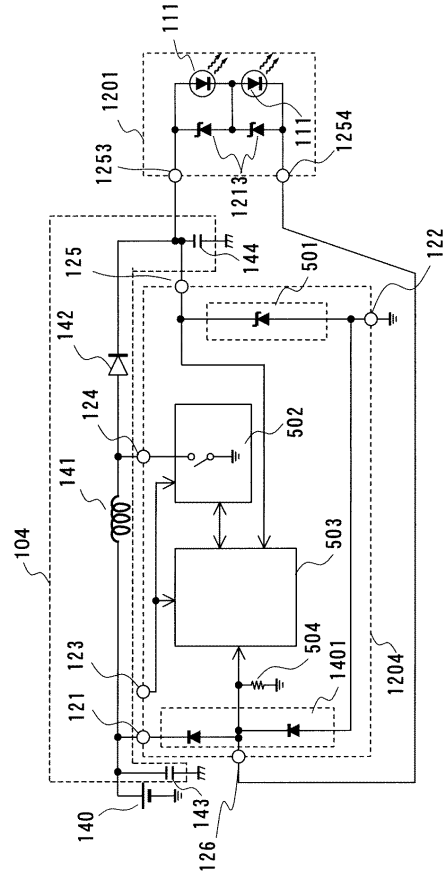
【 図 12 】



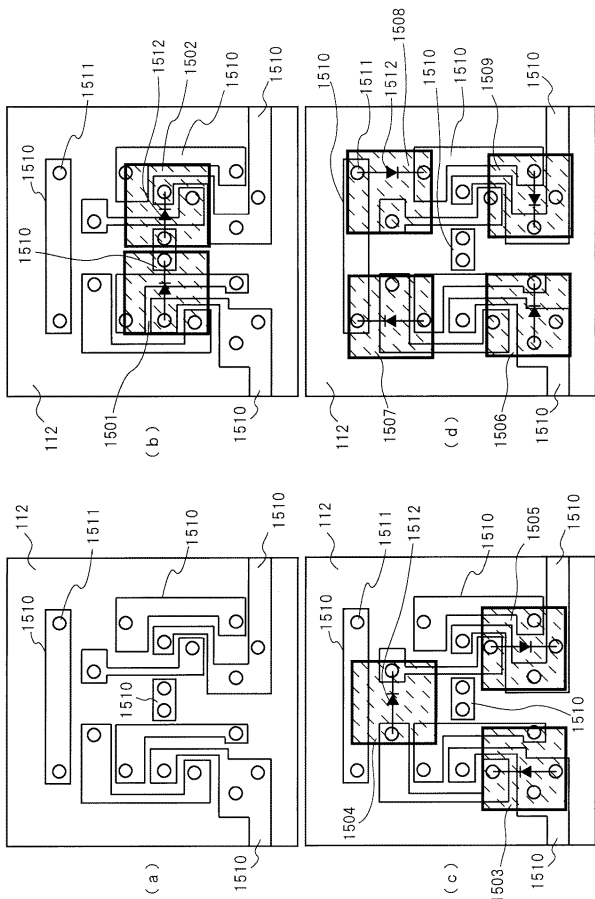
【 図 1 3 】



【 図 1 4 】



【 図 1 5 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2005/007412
A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. ⁷ H01L33/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) Int.Cl. ⁷ H01L33/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005 Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2002-9343 A (Sanken Electric Co., Ltd.), 11 January, 2002 (11.01.02), Par. Nos. [0009] to [0013]; Figs. 1 to 4 (Family: none)	1-3 4-15
X Y	JP 6-237016 A (Matsushita Electric Industrial Co., Ltd.), 23 August, 1994 (23.08.94), Par. No. [0008]; Fig. 1 & US 5434939 A	1 4-15
X Y	JP 11-354829 A (Yokogawa Electric Corp.), 24 December, 1999 (24.12.99), Par. No. [0028]; Fig. 3 (Family: none)	1 4-15
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 06 July, 2005 (06.07.05)		Date of mailing of the international search report 26 July, 2005 (26.07.05)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/007412

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 5-93058 U (Sharp Corp.),	1
Y	17 December, 1993 (17.12.93), Par. No. [0008]; Fig. 1 (Family: none)	4-15
Y	JP 2003-307771 A (Fuji Photo Film Co., Ltd.), 31 October, 2003 (31.10.03), Par. Nos. [0048] to [0054]; Figs. 3 to 4 (Family: none)	4-15
A	JP 3-251467 A (NEC Corp.), 08 November, 1991 (08.11.91), Full text; all drawings (Family: none)	1-15
A	JP 6-45654 A (Eastman Kodak Japan Ltd.), 18 February, 1994 (18.02.94), Full text; all drawings (Family: none)	1-15
A	JP 2003-8075 A (Toyoda Gosei Co., Ltd.), 10 January, 2003 (10.01.03), Full text; all drawings & US 2002/149314 A1 & DE 10216008 A1	1-15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/007412

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The matter common to the inventions of claims 1-15 relates to that "there are provided: a light emitting element having an electric signal terminal and is driven to emit light by an electric signal given to the electric signal terminal from outside; and a semiconductor chip for driving the light emitting element having a light emitting element drive circuit formed by using a semiconductor for outputting an electric signal to be applied to the electric signal terminal, wherein the light emitting element is mounted on the surface of the semiconductor chip for driving the light emitting element."

(Continued to extra sheet)

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- The additional search fees were accompanied by the applicant's protest.
- No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/007412

Continuation of Box No.III of continuation of first sheet(2)

However, the search has revealed that this common matter is not novel since it is disclosed in documents JP 2002-9343 A (Sanken Electric Co., Ltd.), 11 January, 2002 (11.01.02), paragraphs [0009]-[0013], Figs. 1-4, JP 6-237016 A (Matsushita Electric Industrial Co., Ltd.), 23 August 1994 (23.08.94), paragraph [0008], Fig. 1, JP 11-354829 A (Yokogawa Electric Corp.), 24 December, 1999 (24.12.99), paragraph [0028], Fig. 3, and JP 5-93058 U (Sharp Corp.), 17 December, 1993 (17.12.93), paragraph [0008], Fig. 1. As result, the common matter that "there are provided: a light emitting element having an electric signal terminal and is driven to emit light by an electric signal given to the electric signal terminal from outside; and a semiconductor chip for driving the light emitting element having a light emitting element drive circuit formed by using a semiconductor for outputting an electric signal to be applied to the electric signal terminal, wherein the light emitting element is mounted on the surface of the semiconductor chip for driving the light emitting element" makes no contribution over the prior art and this common matter cannot be a special technical feature within the meaning of PCT Rule 13.2, second sentence. Accordingly, there exists no matter common to all the inventions of claims 1-15.

Since there exists no other common feature which can be considered as a special technical feature within the meaning of PCT Rule 13.2, second sentence, no technical relationship within the meaning of PCT Rule 13 between the different inventions can be seen. Consequently, it is obvious that the inventions of claims 1-15 do not satisfy the requirement of unity of invention.

国際調査報告		国際出願番号 PCT/JP2005/007412	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. ⁷ H01L33/00			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. ⁷ H01L33/00			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年			
国際調査で使用了電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名、及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
X	JP 2002-9343 A (サンケン電気株式会社)	1-3	
Y	2002.01.11, 段落【0009】-【0013】, 図1-4 (ファミリーなし)	4-15	
X	JP 6-237016 A (松下電器産業株式会社)	1	
Y	1994.08.23, 段落【0008】, 図1 & US 5434939 A	4-15	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。	
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献	
国際調査を完了した日 06.07.2005		国際調査報告の発送日 26.7.2005	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 道祖土 新吾	2K 3498
		電話番号 03-3581-1101 内線 3255	

国際調査報告

国際出願番号 PCT/JP2005/007412

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 11-354829 A (横河電機株式会社)	1
Y	1999.12.24, 段落【0028】, 図3 (ファミリーなし)	4-15
X	JP 5-93058 U (シャープ株式会社)	1
Y	1993.12.17, 段落【0008】, 図1 (ファミリーなし)	4-15
Y	JP 2003-307771 A (富士写真フイルム株式会社) 2003.10.31, 段落【0048】 - 【0054】, 図3-4 (ファミリーなし)	4-15
A	JP 3-251467 A (日本電気株式会社) 1991.11.08, 全文, 全図 (ファミリーなし)	1-15
A	JP 6-45654 A (イーストマン・コダックジャパン株式会社) 1994.02.18, 全文, 全図 (ファミリーなし)	1-15
A	JP 2003-8075 A (豊田合成株式会社) 2003.01.10, 全文, 全図 & US 2002/149314 A1 & DE 10216008 A1	1-15

国際調査報告

国際出願番号 PCT/JP2005/007412

第II欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項 (PCT17条(2)(a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. 請求の範囲 _____ は、この国際調査機関が調査することを要しない対象に係るものである。つまり、
2. 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第III欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲1-15に係る発明の共通の事項は、「電気信号端子を備え、前記電気信号端子に外部から与えられる電気信号によって駆動され発光する発光素子と、前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路を半導体を用いて形成した発光素子駆動用半導体チップと、を有し、前記発光素子を前記発光素子駆動用半導体チップの面上に装着した」である。

しかしながら、調査の結果、この共通の事項は、文献JP 2002-9843 A (サンケン電気株式会社) 2002.01.11, 段落【0009】～【0013】、図1～図4、JP 6-237016 A (松下電器産業株式会社) 1994.08.23, 段落【0008】、図1、JP 11-354828 A (横河電機株式会社) 1999.12.24, 段落【0028】、図3、JP 5-93058 U (シャープ株式会社) 1993.12.17, 段落【0008】、図1に開示されているから、新規でないことが明らかとなった。結果として、共通の事項「電気信号端子を備え、前記電気信号端子に外部から与えられる電気信号によって駆動され発光する発光素子と、前記電気信号を出力して前記電気信号端子に印加する発光素子駆動用回路を半導体を用いて形成した発光素子駆動用半導体チップと、を有し、前記発光素子を前記発光素子駆動用半導体チップの面上に装着した」は、先行技術の域を出ないから、PCT規則13.2の第2文の意味において、この共通事項は特別な技術的特徴ではない。それ故、請求の範囲1-15に係る発明全てに共通の事項はない。

PCT規則13.2の第2文の意味において特別な技術的特徴と考えられる他の共通の事項は存在しないので、それらの相違する発明の間にPCT規則13の意味における技術的な関連を見いだすことはできない。よって、請求の範囲1-15に係る発明は、発明の単一性の要件を満たしていないことが明らかである。

1. 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- 追加調査手数料の納付と共に出願人から異議申立てがあった。
 追加調査手数料の納付と共に出願人から異議申立てがなかった。

様式PCT/ISA/210 (第1ページの続葉(2)) (2004年1月)

フロントページの続き

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 池田 忠昭

鹿児島県日置市伊集院町徳重 1 7 8 6 - 6 パナソニック半導体オプトデバイス株式会社内

(72) 発明者 青柳 徹

鹿児島県日置市伊集院町徳重 1 7 8 6 - 6 パナソニック半導体オプトデバイス株式会社内

Fターム(参考) 5F041 AA05 AA42 AA47 BB02 BB04 BB10 BB25 DA09 DA13 DA20

DA42 DA43 DA57 DA83 FF11

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。