



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I474450 B

(45)公告日：中華民國 104 (2015) 年 02 月 21 日

(21)申請案號：102135022

(22)申請日：中華民國 102 (2013) 年 09 月 27 日

(51)Int. Cl. : **H01L23/485 (2006.01)****H01L21/60 (2006.01)**(71)申請人：旭德科技股份有限公司 (中華民國) SUBTRON TECHNOLOGY CO., LTD. (TW)
新竹縣新竹工業區光復北路 8 號

(72)發明人：孫世豪 SUN, SHIH HAO (TW)

(74)代理人：詹銘文；葉環宗

(56)參考文獻：

TW 200539776A

TW 200845340A

TW 201117681A

TW 201218323A1

審查人員：楊啟全

申請專利範圍項數：20 項 圖式數：3 共 25 頁

(54)名稱

封裝載板及其製作方法

PACKAGE CARRIER AND MANUFACTURING METHOD THEREOF

(57)摘要

一種封裝載板的製作方法包括下列步驟。接合兩基底金屬層。分別壓合兩支撐層於兩基底金屬層上。分別設置兩離型金屬膜於兩支撐層上，各離型金屬膜包括可彼此分離之第一金屬箔層以及第二金屬箔層。分別形成兩第一圖案化金屬層於兩離型金屬膜上，各第一圖案化金屬層包括接墊圖案。分別形成兩介電層於兩離型金屬膜上並覆蓋對應的第一圖案化金屬層。各介電層具有導通孔，分別連接對應的接墊圖案。分別形成兩第二圖案化金屬層於兩介電層上，各第二圖案化金屬層至少覆蓋對應的導通孔的上表面。令兩基底金屬層分離，以形成各自獨立的兩封裝載板。

A manufacturing method of a package carrier includes the following steps. Two base metal layers are bonded together. Two supporting layers are laminated onto the base metal layers respectively. Two release metal films are disposed on the supporting layers respectively. Each release metal film includes a first metal film and a second metal film separable from each other. Two first patterned metal layers are formed on the release metal films respectively. Each first patterned metal layer includes a pad pattern. Two dielectric layers are formed on the release metal films and covers the corresponding first patterned metal layers. Each dielectric layer has a via connecting to the corresponding pad pattern. Two second patterned metal layers are formed on the dielectric layers respectively. Each second patterned metal layer at least covers the via. The base metal layers are separated from each other to form two package carriers independent from each other.

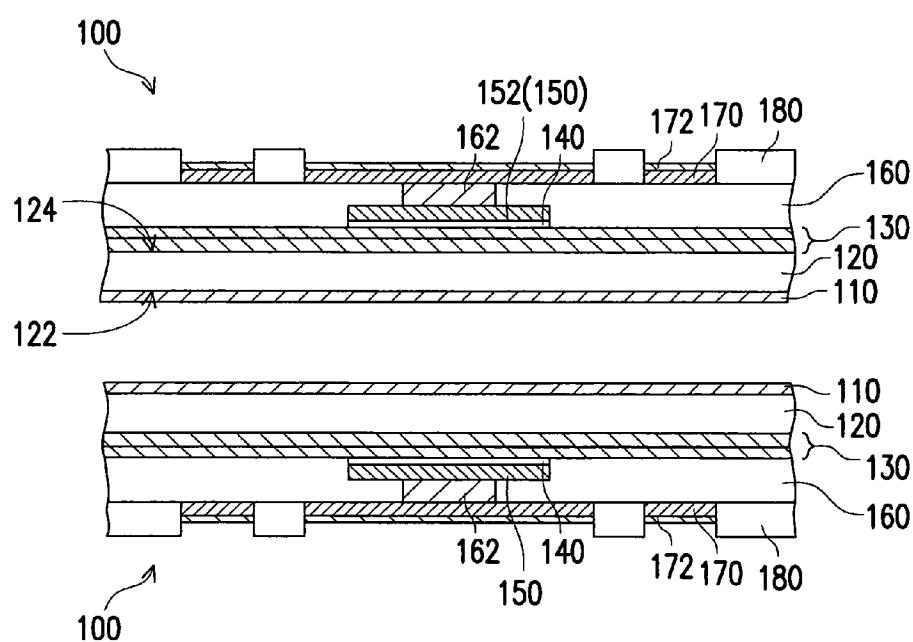
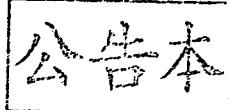


圖 1H

- | | |
|-----|--------------------|
| 100 | • • • 封裝載板 |
| 110 | • • • 基底金屬層 |
| 120 | • • • 支撐層 |
| 122 | • • • 第一表面 |
| 124 | • • • 第二表面 |
| 130 | • • • 離型金屬膜 |
| 140 | • • • 蝕刻終止層 |
| 150 | • • • 第一圖案化
金屬層 |
| 152 | • • • 接墊圖案 |
| 160 | • • • 介電層 |
| 162 | • • • 導通孔 |
| 170 | • • • 第二圖案化
金屬層 |
| 172 | • • • 表面處理層 |
| 180 | • • • 圖案化防焊
層 |



發明摘要

※ 申請案號 : 102135022

H01L 23/485 (2006.01)

※ 申請日 : 102. 9. 27

※ IPC 分類 :

H01L 21/60 (2006.01)

【發明名稱】 封裝載板及其製作方法

PACKAGE CARRIER AND MANUFACTURING METHOD THEREOF

【中文】

一種封裝載板的製作方法包括下列步驟。接合兩基底金屬層。分別壓合兩支撐層於兩基底金屬層上。分別設置兩離型金屬膜於兩支撐層上，各離型金屬膜包括可彼此分離之第一金屬箔層以及第二金屬箔層。分別形成兩第一圖案化金屬層於兩離型金屬膜上，各第一圖案化金屬層包括接墊圖案。分別形成兩介電層於兩離型金屬膜上並覆蓋對應的第一圖案化金屬層。各介電層具有導通孔，分別連接對應的接墊圖案。分別形成兩第二圖案化金屬層於兩介電層上，各第二圖案化金屬層至少覆蓋對應的導通孔的上表面。令兩基底金屬層分離，以形成各自獨立的兩封裝載板。

【英文】

A manufacturing method of a package carrier includes the following steps. Two base metal layers are bonded together. Two supporting layers are laminated onto the base metal layers respectively. Two release metal films are disposed on the supporting layers respectively. Each release metal film includes a

first metal film and a second metal film separable from each other. Two first patterned metal layers are formed on the release metal films respectively. Each first patterned metal layer includes a pad pattern. Two dielectric layers are formed on the release metal films and covers the corresponding first patterned metal layers. Each dielectric layer has a via connecting to the corresponding pad pattern. Two second patterned metal layers are formed on the dielectric layers respectively. Each second patterned metal layer at least covers the via. The base metal layers are separated from each other to form two package carriers independent from each other.

【代表圖】

【本案指定代表圖】：圖 1H。

【本代表圖之符號簡單說明】：

100：封裝載板

110：基底金屬層

120：支撐層

122：第一表面

124：第二表面

130：離型金屬膜

140：蝕刻終止層

150：第一圖案化金屬層

152：接墊圖案

160：介電層

162：導通孔

170：第二圖案化金屬層

172：表面處理層

180：圖案化防焊層

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】封裝載板及其製作方法

PACKAGE CARRIER AND MANUFACTURING METHOD THEREOF

【技術領域】

【0001】本發明是有關於一種封裝結構及其製作方法，且特別是有關於一種封裝載板及其製作方法。

【先前技術】

【0002】晶片封裝的目的在於保護裸露的晶片、降低晶片接點的密度及提供晶片良好的散熱。常見的封裝方法是晶片透過打線接合（wire bonding）或覆晶接合（flip chip bonding）等方式而安裝至一封裝載板，以使晶片上的接點可電性連接至封裝載板。因此，晶片的接點分佈可藉由封裝載板重新配置，以符合下一層級的外部元件的接點分佈。

【0003】一般來說，封裝載板的製作通常是以核心（core）介電層作為蕊材，並利用全加成法（fully additive process）、半加成法（semi-additive process）、減成法（subtractive process）或其他方式，將圖案化線路層與圖案化介電層交錯堆疊於核心介電層上。如此一來，核心介電層在封裝載板的整體厚度上便會佔著相當大的比例。因此，若無法有效地縮減核心介電層的厚度，勢必會使

封裝結構於厚度縮減上產生極大的障礙。

【發明內容】

【0004】 本發明提供一種封裝載板，適於承載一晶片，且使用此封裝載板之封裝結構的封裝厚度較小。

【0005】 本發明提供一種封裝載板的製作方法，用以製作上述之封裝載板。

【0006】 本發明的封裝載板的製作方法包括下列步驟：首先，接合兩基底金屬層。接著，分別壓合兩支撐層於兩基底金屬層上。之後，分別設置兩離型金屬膜於兩支撐層上，其中，各離型金屬膜包括可彼此分離之第一金屬箔層以及第二金屬箔層。接著，分別形成兩第一圖案化金屬層於兩離型金屬膜上。各第一圖案化金屬層包括接墊圖案。接著，分別形成兩介電層於兩離型金屬膜上並覆蓋對應的第一圖案化金屬層，且各介電層具有導通孔，分別連接對應的接墊圖案。接著，分別形成兩第二圖案化金屬層於兩介電層上。各第二圖案化金屬層至少覆蓋對應的導通孔的上表面。之後，令兩基底金屬層分離，以形成各自獨立的兩封裝載板。

【0007】 本發明的封裝載板適於承載一晶片，其包括一支撐層、一基底金屬層、一離型金屬膜、一第一圖案化金屬層、一介電層以及一第二圖案化金屬層。支撐層包括一第一表面以及相對第一表面的一第二表面。基底金屬層設置於支撐層的第一表面上。離型金屬膜設置於支撐層的第二表面上。離型金屬膜包括可彼此分

離之一第一金屬箔層以及一第二金屬箔層，其中第二金屬箔層與支撐層接合。第一圖案化金屬層設置於離型金屬膜上並包括至少一接墊圖案。介電層設置於離型金屬膜上並覆蓋第一圖案化金屬層。介電層具有至少一導通孔，連接對應的接墊圖案。第二圖案化金屬層設置於介電層上並至少覆蓋對應的導通孔的一上表面。晶片適於設置於第二圖案化金屬層上並與其電性連接。

【0008】 基於上述，本發明的封裝載板採用對稱的方式分別於兩彼此接合的基底金屬層上進行封裝載板的製程，因此，在兩基底金屬層上分別形成堆疊結構後，將兩彼此接合的基底金屬層分離，即可同時得到兩個各自獨立的封裝載板，有效節省製程時間，並提高生產效能。此外，本發明利用壓合介電層於支撐層上並於介電層上形成導通孔及圖案化金屬層的方法來形成承載及電性連接晶片的疊構，並且將離型金屬膜連接於支撐層以及圖案化金屬層之間，使支撐層適於透過離型金屬膜的可分離特性而輕易被移除。因此，相較於習知的封裝載板而言，本發明的封裝載板可使後續完成的封裝結構具有較薄的封裝厚度。

【0009】 為讓本發明的上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【圖式簡單說明】

【0010】

圖 1A 至圖 1H 是依照本發明的一實施例的一種封裝載板的製

程步驟的剖面示意圖。

圖 2A 至圖 2C 為圖 1H 之封裝載板承載一晶片之製程步驟的剖面示意圖。

圖 3 是依照本發明的另一實施例的封裝載板承載一晶片的剖面示意圖。

【實施方式】

【0011】 圖 1A 至圖 1H 是依照本發明的一實施例的一種封裝載板的製程步驟的剖面示意圖。在本實施例中，封裝載板的製作方法包括下列步驟：首先，請參照圖 1A，接合兩基底金屬層 110。在本實施例中，兩基底金屬層 110 可分別為兩銅箔層，並藉由將膠層 105 塗佈於兩基底金屬層 110 的周緣來接合兩基底金屬層 110，並於兩基底金屬層 110 的周緣形成一密合區，使兩基底金屬層 110 暫時地接合在一起，以避免後續製程中所使用的藥劑滲入於兩基底金屬層 110 之間。

【0012】 請接續參照圖 1B，分別壓合兩支撐層 120 於兩基底金屬層 110 上。接著，再分別設置兩離型金屬膜 130 於兩支撐層 120 上，其中，各離型金屬膜 130 包括可彼此分離之第一金屬箔層 132 及第二金屬箔層 134。在本實施例中，第二金屬箔層 134 的厚度實質上大於第一金屬箔層 132 的厚度。具體而言，第二金屬箔層 134 的厚度約為 18 微米 (μm)，第一金屬箔層 132 的厚度約為 5 微米 (μm)。當然，本實施例僅用以舉例說明而並不以此為限。

【0013】接著，請同時參照圖 1C，分別形成兩第一圖案化金屬層 150 於兩離型金屬膜 130 上，其中，各第一圖案化金屬層 150 包括至少一接墊圖案 152。在此，圖 1C 所示的第一圖案化金屬層 150 僅用以舉例說明，本實施例並不限定接墊圖案 152 的數量。第一圖案化金屬層 150 可透過圖案化電鍍等加成法（additive process）而形成，當然，在本發明的其他實施例中，圖案化金屬層 150 亦可透過蝕刻製程等減成法（subtractive process）形成。

【0014】此外，在本發明的一實施例中，可在形成圖案化金屬層 150 之前，先分別形成如圖 1C 所示的兩蝕刻終止層 140 於離型金屬膜 130 上。蝕刻終止層 140 例如為一鎳層，並可透過電鍍的方式形成於離型金屬膜 130 上。

【0015】接著，請同時參照圖 1D 以及圖 1E，分別形成兩介電層 160 於兩離型金屬膜 130 上，兩介電層 160 如圖 1D 所示覆蓋對應的第一圖案化金屬層 150。接著，如圖 1E 所示，形成至少一通孔 164 於各介電層 160 上，其中，各通孔 164 暴露對應的接墊圖案 152。接著，再形成一導電層 166 於各通孔 164 內，以形成至少一導通孔 162 於各介電層 160 上，以使各介電層 160 具有至少一導通孔 162，其分別連接對應的接墊圖案 152。在本實施例中，通孔 164 可例如透過雷射鑽孔形成於介電層 160 上，再透過例如化學鍍等方法形成導電層 166 於通孔 164 內。此外，在其他實施例中，導電層 166 亦可透過電鍍等方法填充於通孔 164 內。本發明並不限制導通孔 162 的形成方式。

【0016】接著，請再參照圖 1F，分別形成兩第二圖案化金屬層 170 於兩介電層 160 上，其中，各第二圖案化金屬層 170 至少覆蓋對應的導通孔 162 的上表面。在本實施例中，若各第二圖案化金屬層 170 的一寬度約介於 15 微米至 35 微米之間，意即，第二圖案化金屬層 170 可視為一種細線路，則第二圖案化金屬層 170 的形成方式可例如透過圖案化電鍍等加成法（additive process）而形成。詳細而言，第二圖案化金屬層 170 的形成方法可包括下列步驟：首先，分別形成兩圖案化光阻層於兩介電層 160 上，各圖案化光阻層暴露對應的部份介電層 160 以及對應的導通孔 162。接著，再以圖案化光阻層為電鍍罩幕，分別透過電鍍形成第二圖案化金屬層 170 於暴露的部份介電層 160 上。之後，再移除圖案化光阻層即可。

【0017】此外，本實施例亦可在移除圖案化光阻層之前，先分別形成如圖 1F 所示的兩表面處理層 172 於兩第二圖案化金屬層 170 的上表面上。在本實施例中，表面處理層 172 可包括一電鍍金層、一電鍍銀層、一還原金層、一還原銀層、一電鍍鎳鈀金層、一化鎳鈀金層或一有機保焊劑（organic solderability preservatives, OSP）層，當然，本實施例並不以此為限。之後，再移除圖案化光阻層，即可形成如圖 1F 所示的第二圖案化金屬層 170 及表面處理層 172 於介電層 160 上。

【0018】當然，在其他實施例中，第二圖案化金屬層 170 亦可透過蝕刻製程等減成法（subtractive process）形成。詳細而言，若

各第二圖案化金屬層 170 的寬度例如為 35 微米以上，則第二圖案化金屬層 170 的形成方法可例如包括下列步驟：首先，分別形成兩第二金屬層於兩介電層 160 上，各第二金屬層全面性覆蓋對應的介電層 160，接著，在分別形成兩圖案化光阻層於兩第二金屬層上，各圖案化光阻層覆蓋對應的部份第二金屬層以及對應的導通孔 162 的上表面，之後，再移除未被兩圖案化光阻層覆蓋的部份兩第二金屬層，以形成第二圖案化金屬層 170。當然，本發明並不限制第二圖案化金屬層 170 的形成方法及其線寬。

【0019】 此外，本實施例亦可在形成圖案化光阻層於第二金屬層上之前，先分別形兩表面處理層 172 於第二金屬層上。在本實施例中，表面處理層 172 可包括一電鍍金層、一電鍍銀層、一還原金層、一還原銀層、一電鍍鎳鈀金層、一化鎳鈀金層或一有機保焊劑（organic solderability preservatives, OSP）層，當然，本實施例並不以此為限。之後，再對第二金屬層以及表面處理層 172 一起進行後續的圖案化製程，即可形成如圖 1F 所示的第二圖案化金屬層 170 及表面處理層 172 於介電層 160 上。

【0020】 接著，請再參照圖 1G，分別形成兩圖案化防焊層 180 於兩介電層 160 上，各圖案化防焊層 180 如圖 1G 所示具有多個開口，以暴露對應的第二圖案化金屬層 170。接著，再如圖 1H 所示，分離兩基底金屬層 110 的密合區，以令兩基底金屬層 110 分離而形成各自獨立的兩封裝載板 100。如此，依上述製作方法所形成的各封裝載板 100 包括一支撑層 120、一基底金屬層 110、一離型金

屬膜 130、一第一圖案化金屬層 150、一介電層 160 以及一第二圖案化金屬層 170。支撐層 120 包括一第一表面 122 以及相對第一表面 122 的一第二表面 124。基底金屬層 110 設置於支撐層 120 的第一表面 122 上，而離型金屬膜 130 則設置於支撐層 120 的第二表面 124 上。離型金屬膜 130 包括可彼此分離的一第一金屬箔層 132 以及一第二金屬箔層 134，其中，第二金屬箔層 134 與支撐層 120 接合，而第一圖案化金屬層 150 則設置於離型金屬膜 130 的第一金屬箔層 132 上並包括至少一接墊圖案 152。介電層 160 設置於離型金屬膜 130 上並覆蓋第一圖案化金屬層 150。介電層 160 具有至少一導通孔 162，連接對應的接墊圖案 152。第二圖案化金屬層 170 則設置於介電層 160 上並至少覆蓋對應的導通孔 162 的上表面。

【0021】在此需說明的是，本實施例的封裝載板 100 僅說明堆疊單層介電層的製作方法，當然，本發明並不限定封裝載板 100 的疊構層數，任何所屬技術領域中具有通常知識者皆可依產品的需求對封裝載板 100 的疊構層數自行做變動及調整。並且，由於本實施例是採用對稱的方式來進行封裝載板的製程，因此於拆板後（即分離兩基底金屬層 110 之後），可同時得到兩個各自獨立的封裝載板，可有效節省製程時間，並提高生產效能。

【0022】圖 2A 至圖 2C 為圖 1H 之封裝載板承載一晶片之製程步驟的剖面示意圖。請先參考圖 2A，在本實施例中，前述製作方法所形成的封裝載板 100 適用於承載以及電性連接一晶片 200。在本實施例中，晶片 200 例如是單一晶片或是一晶片模組。本實施例

並不限定晶片 200 的種類，而第二圖案化金屬層 170 可包括至少一晶片接墊 174 以及多個接合接墊 176，晶片 200 可透過一黏著層而配置於晶片接墊 174 上，且晶片 200 可例如透過至少一導線 210 與第二圖案化金屬層 170 的接合接墊 176 電性連接。也就是說，本實施例之晶片 200 是透過打線接合而電性連接至第二圖案化金屬層 170。

【0023】 接著，如圖 2B 所示，進行一封膠製程，以形成封裝膠體 220 於封裝載板 100 上，其中，封裝膠體 220 包覆晶片 200、導線 210 以及封裝載板 100 的上表面。之後，再使第一金屬箔層 132 以及第二金屬箔層 134 彼此分離，以移除支撐層 120，並透過蝕刻製程移除殘留於介電層 160 上的離型金屬膜 130(例如為第一金屬箔層 132)，以暴露出介電層 160 以及第一圖案化金屬層 150 的下表面。

【0024】 在此，由於本實施例在形成第一圖案化金屬層 150 之前，先形成蝕刻終止層 140 於離型金屬膜 130 上，也就是說，蝕刻終止層 140 位於第一圖案化金屬層 150 與離型金屬膜 130 之間。因此，在透過蝕刻製程移除殘留的離型金屬膜 130 時，蝕刻製程會停止於蝕刻終止層 140 而不會傷害到第一圖案化金屬層 150。最後，再移除蝕刻終止層 140 即可形成如圖 2C 所示的封裝結構 10。

【0025】 圖 3 是依照本發明的另一實施例的封裝載板承載一晶片的剖面示意圖。在此必須說明的是，圖 3 的實施例與圖 2C 之封裝結構 10 相似，因此沿用前述實施例的元件標號與部分內容，其中

採用相同的標號來表示相同或近似的元件，並且省略了相同技術內容的說明。關於省略部分的說明可參考前述實施例，下述實施例不再重複贅述。

【0026】請先參照圖 3，本實施例的封裝載板適於承載多個晶片 200（繪示為兩個），基此，各第一圖案化金屬層 150 可包括對應於晶片 200 的多個接墊圖案 152，而介電層 160 則對應包括與接墊圖案 152 連接的多個導通孔 162，第二圖案化金屬層 170 亦對應包括多個晶片接墊 174。晶片 200 分別設置於晶片接墊 174 上，並透過多條導線 210 分別與第二圖案化金屬層 170 的多個接合接墊 176 電性連接，之後，封裝結構 10a 再例如透過多個焊球 230 與外部電子元件電性連接。除此之外，本實施例更可選擇性地形成圖案化防焊層 180 於介電層 160 上，各圖案化防焊層 180 如圖 3 所示具有多個開口，以暴露對應的第二圖案化金屬層 170，而導通孔 162 可如圖 3 所示透過雷射鑽孔形成微通孔（micro via）於介電層 160 上，再透過例如化學鍍等方法形成導電層於微通孔內。或者，在其他實施例中，導通孔 162 亦可例如透過電鍍等方法而形成導電凸柱（conductive post）。當然，本發明並不限制導通孔 162 的形成方式，更不限定封裝載板承載晶片的數量。

【0027】綜上所述，本發明的封裝載板採用對稱的方式分別於兩彼此接合的基底金屬層上進行封裝載板的製程，因此，在封裝載板的製程完成後，將兩彼此接合的基底金屬層，即可同時得到兩個各自獨立的封裝載板，有效節省製程時間，並提高生產效能。

此外，本發明利用壓合介電層於支撐層上並於介電層上形成導通孔及圖案化金屬層的方法來形成承載及電性連接晶片的疊構，並且將離型金屬膜連接於支撐層以及圖案化金屬層之間，使支撐層在完成晶片的封膠製程後可透過離型金屬膜的分離特性而輕易被移除。因此，相較於習知由多層圖案化線路層與圖案化介電層交錯堆疊於核心介電層所構成之封裝載板而言，本發明的封裝載板可使後續完成的封裝結構具有較薄的封裝厚度。因此，本發明的封裝載板不僅可有效節省製程時間，提高生產效能，更可有效減少其後續完成的封裝結構的封裝厚度。

【0028】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍當視後附的申請專利範圍所界定者為準。

【符號說明】

【0029】

10、10a：封裝結構

100：封裝載板

105：膠層

110：基底金屬層

120：支撐層

122：第一表面

124：第二表面

130：離型金屬膜

132：第一金屬箔層

134：第二金屬箔層

140：蝕刻終止層

150：第一圖案化金屬層

152：接墊圖案

160：介電層

162：導通孔

164：通孔

166：導電層

170：第二圖案化金屬層

172：表面處理層

174：晶片接墊

176：接合接墊

180：圖案化防焊層

200：晶片

210：導線

220：封裝膠體

230：焊球

申請專利範圍

103年1月20日修正
第1頁(本)

1. 一種封裝載板的製作方法，包括：

接合兩基底金屬層；

分別壓合兩支撐層於該兩基底金屬層上；

分別設置兩離型金屬膜於該兩支撐層上，其中各該離型金屬膜包括可彼此分離之一第一金屬箔層以及一第二金屬箔層；

分別形成兩第一圖案化金屬層於該兩離型金屬膜上，各該第一圖案化金屬層包括至少一接墊圖案；

分別形成兩介電層於該兩離型金屬膜上並覆蓋對應的該第一圖案化金屬層，各該介電層具有至少一導通孔，分別連接對應的接墊圖案；

分別形成兩第二圖案化金屬層於該兩介電層上，各該第二圖案化金屬層至少覆蓋對應的導通孔的一上表面；以及

令該兩基底金屬層分離，以形成各自獨立的兩封裝載板。

2. 如申請專利範圍第 1 項所述的封裝載板的製作方法，其中該第二金屬箔層的厚度實質上大於該第一金屬箔層的厚度。

3. 如申請專利範圍第 1 項所述的封裝載板的製作方法，其中各該介電層具有至少一導通孔的步驟更包括：

形成至少一通孔於各該介電層上，其中各該通孔暴露對應的接墊圖案；以及

形成一導電層於各該通孔內，以形成該至少一導通孔於各該介電層上。

4. 如申請專利範圍第 3 項所述的封裝載板的製作方法，其中形成該導電層於各該通孔內的方法包括化學鍍或電鍍。

5. 如申請專利範圍第 1 項所述的封裝載板的製作方法，其中分別形成該兩第二圖案化金屬層於該兩介電層上的步驟包括：

分別形成兩圖案化光阻層於該兩介電層上，各該圖案化光阻層暴露對應的部份介電層以及對應的導通孔；

以該兩圖案化光阻層為罩幕，分別形成該兩第二圖案化金屬層於暴露的部份該兩介電層上；以及

移除該兩圖案化光阻層。

6. 如申請專利範圍第 5 項所述的封裝載板的製作方法，其中各該第二圖案化金屬層的一寬度實質上介於 15 微米至 35 微米之間。

7. 如申請專利範圍第 1 項所述的封裝載板的製作方法，其中分別形成該兩第二圖案化金屬層於該兩介電層上的步驟包括：

分別形成兩第二金屬層於該兩介電層上；

分別形成兩圖案化光阻層於該兩第二金屬層上，各該圖案化光阻層覆蓋對應的部份第二金屬層以及對應的導通孔；以及

移除未被該兩圖案化光阻層覆蓋的部份該兩第二金屬層，以形成該兩第二圖案化金屬層於該兩介電層上。

8. 如申請專利範圍第 7 項所述的封裝載板的製作方法，其中各該第二圖案化金屬層的一寬度實質上為 35 微米以上。

9. 如申請專利範圍第 1 項所述的封裝載板的製作方法，更包

括：

在分別形成該兩第一圖案化金屬層於該兩離型金屬膜上之前，分別形成兩蝕刻終止層於該兩離型金屬膜上。

10. 如申請專利範圍第 9 項所述的封裝載板的製作方法，其中該兩蝕刻終止層包括電鍍鎳層。

11. 如申請專利範圍第 1 項所述的封裝載板的製作方法，更包括：

在分別形成該兩第二圖案化金屬層於該兩介電層上之後，分別形成兩圖案化防焊層於該兩介電層上，並暴露對應的第二圖案化金屬層。

12. 如申請專利範圍第 1 項所述的封裝載板的製作方法，更包括：

在分別形成該兩第二圖案化金屬層於該兩介電層上之後，分別形成兩表面處理層於該兩第二圖案化金屬層上。

13. 如申請專利範圍第 12 項所述的封裝載板的製作方法，其中各該表面處理層包括電鍍金層、電鍍銀層、還原金層、還原銀層、電鍍鎳鈀金層、化鎳鈀金層或有機保焊劑(organic solderability preservatives, OSP)層。

14. 一種封裝載板，適於承載一晶片，包括：

一支撐層，包括一第一表面以及相對該第一表面的一第二表面；

一基底金屬層，設置於該支撐層的該第一表面上；

一離型金屬膜，設置於該支撐層的該第二表面上，該離型金屬膜包括可彼此分離之一第一金屬箔層以及一第二金屬箔層，該第二金屬箔層與該支撐層接合；

一第一圖案化金屬層，設置於該離型金屬膜上並包括至少一接墊圖案，其中該第一圖案化金屬層設置於該第一金屬箔層上；

一介電層，設置於該離型金屬膜上並覆蓋該第一圖案化金屬層，該介電層具有至少一導通孔，連接對應的接墊圖案；以及

一第二圖案化金屬層，設置於該介電層上並至少覆蓋對應的導通孔的一上表面，其中該晶片適於設置於該第二圖案化金屬層上並與其電性連接。

15. 如申請專利範圍第 14 項所述的封裝載板，其中該第二金屬箔層的厚度實質上大於該第一金屬箔層的厚度。

16. 如申請專利範圍第 14 項所述的封裝載板，更包括一蝕刻終止層，設置於該離型金屬膜與該圖案化金屬層之間。

17. 如申請專利範圍第 16 項所述的封裝載板，其中該蝕刻終止層包括電鍍鎳層。

18. 如申請專利範圍第 14 項所述的封裝載板，更包括一表面處理層，覆蓋該圖案化金屬層的一上表面。

19. 如申請專利範圍第 18 項所述的封裝載板，其中該表面處理層包括電鍍金層、電鍍銀層、還原金層、還原銀層、電鍍鎳鉑金層、化鎳鉑金層或有機保焊劑(organic solderability preservatives, OSP) 層。

20. 如申請專利範圍第 14 項所述的封裝載板，更包括一防焊層，設置於該介電層上並暴露該第二圖案化金屬層。

圖式

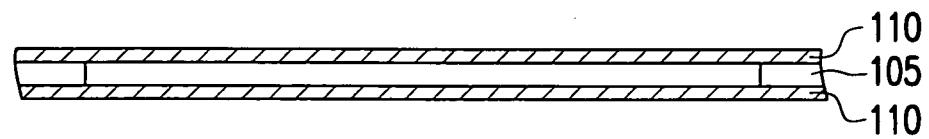


圖 1A

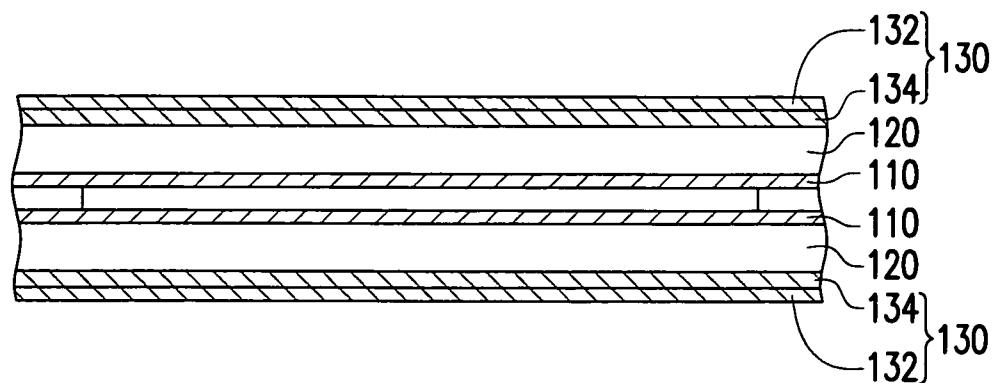


圖 1B

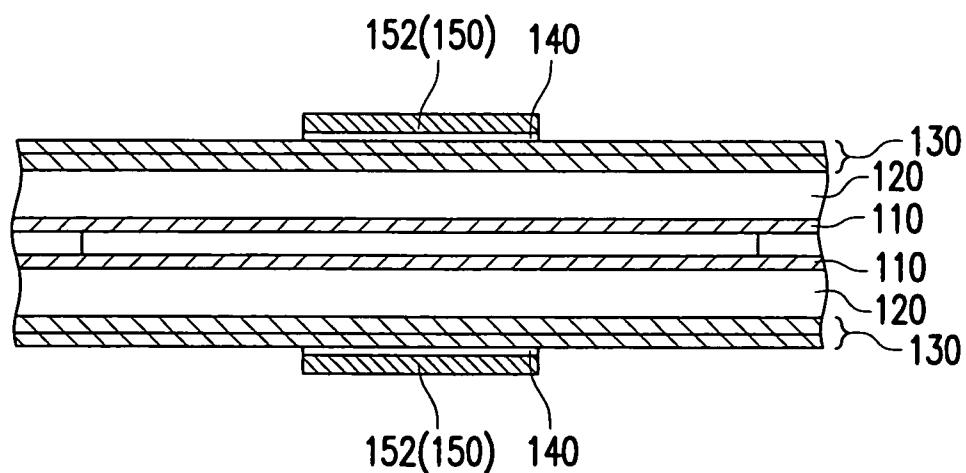


圖 1C

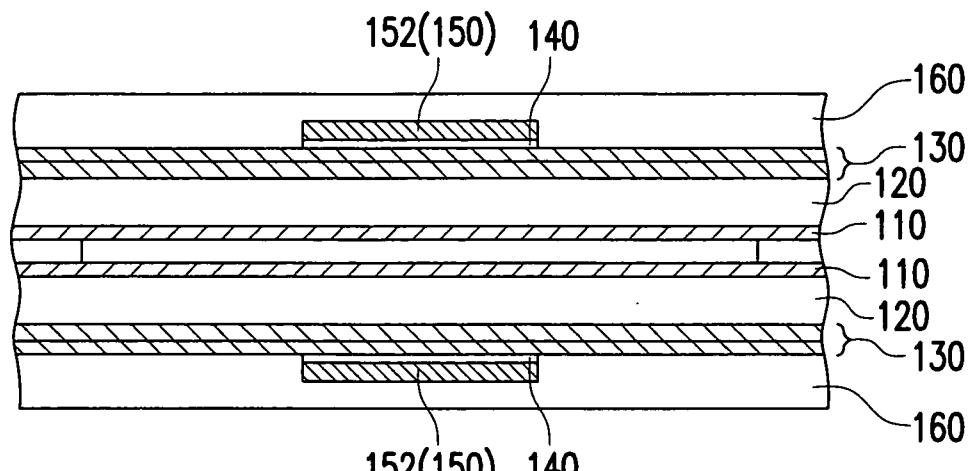


圖 1D

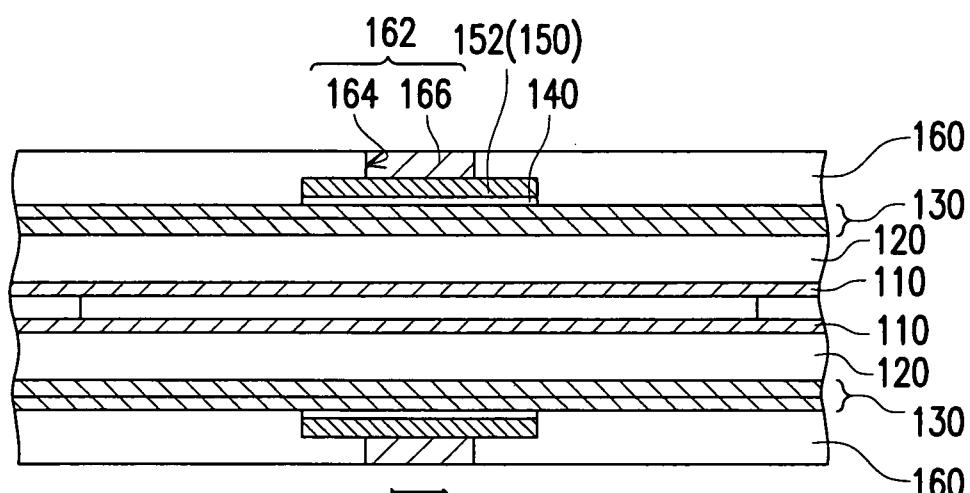


圖 1E

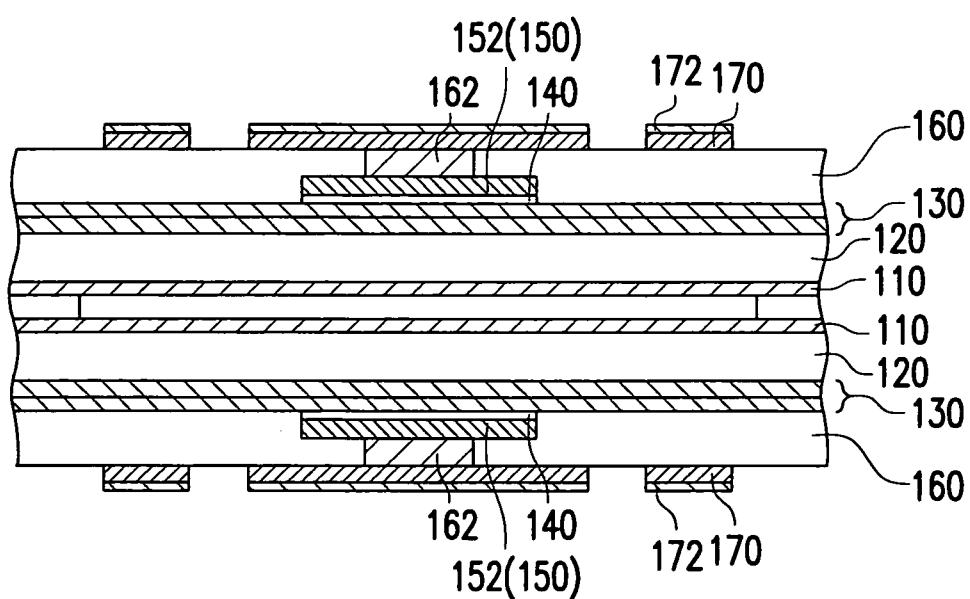


圖 1F

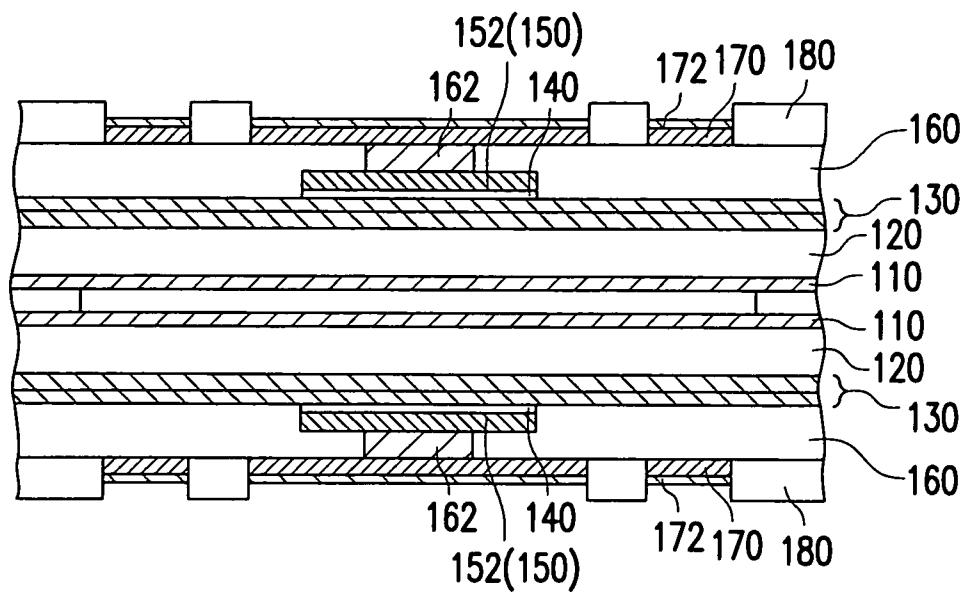


圖 1G

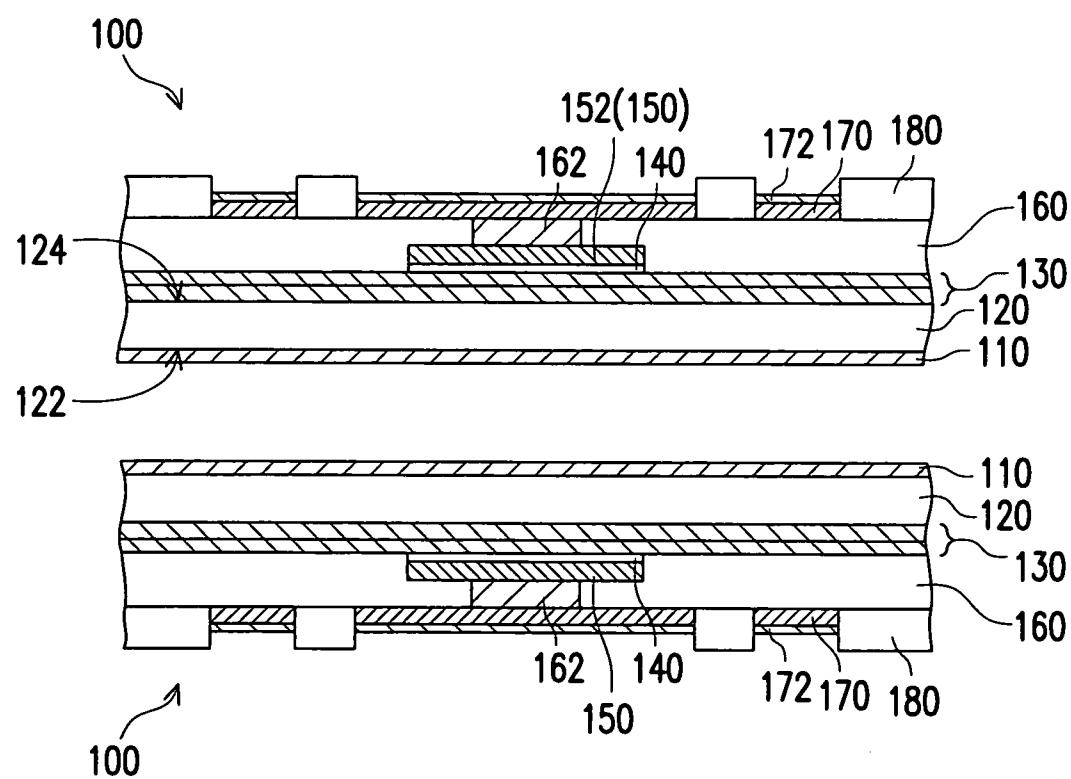


圖 1H

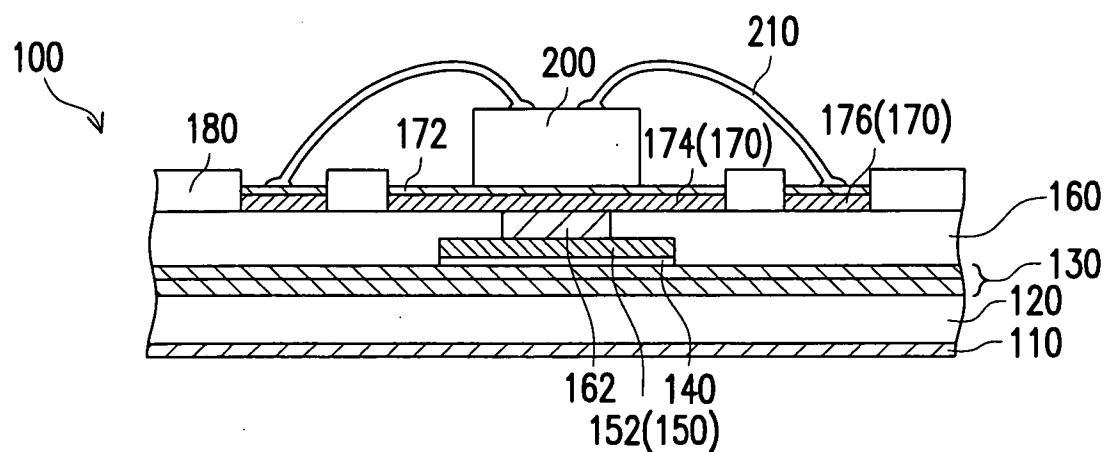


圖 2A

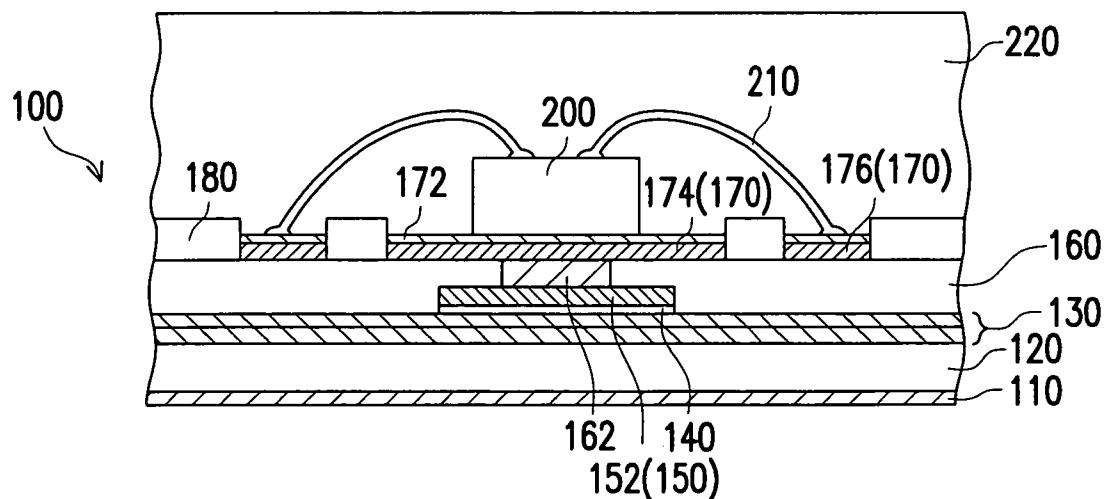


圖 2B

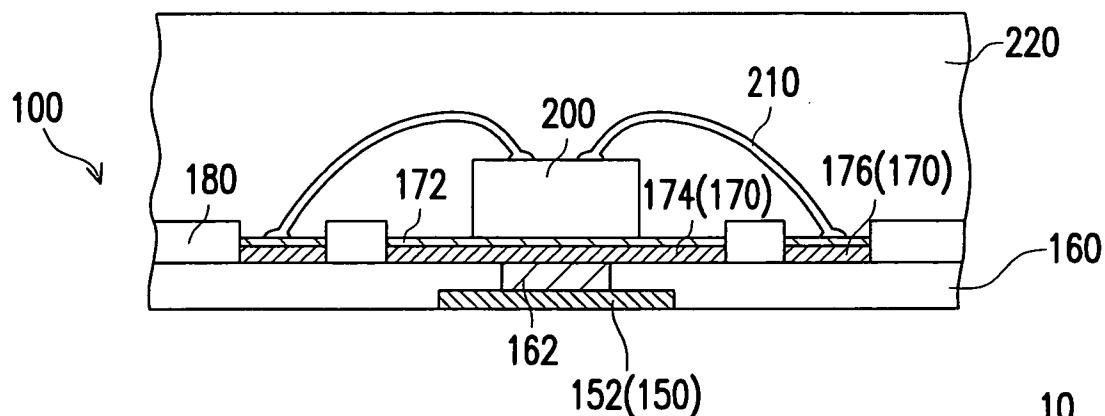


圖 2C

10

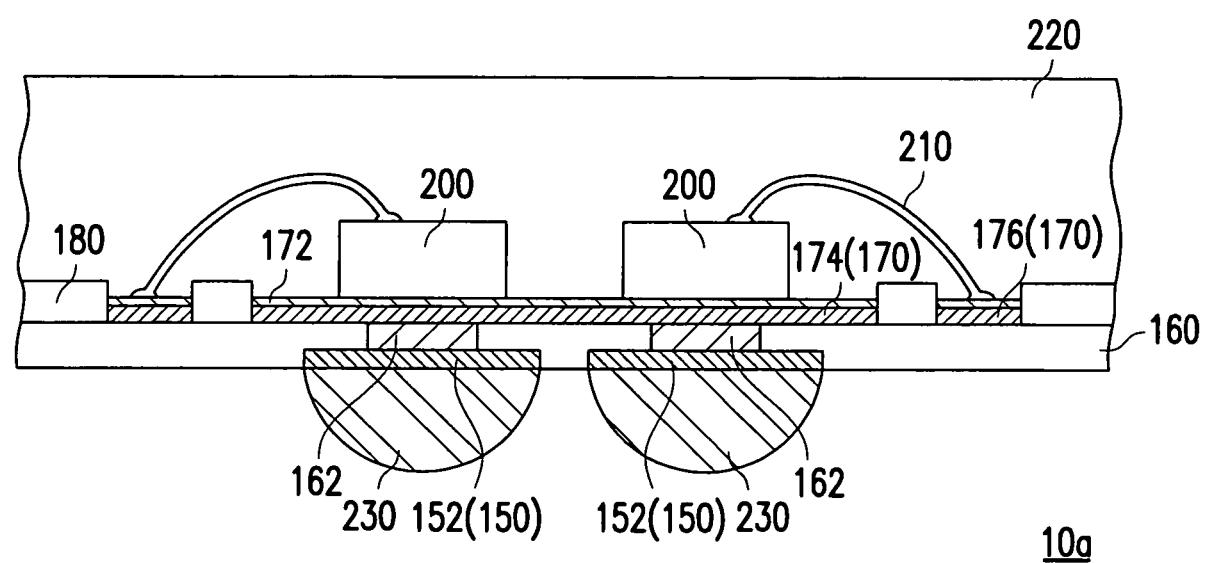


圖 3