

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-179649
(P2004-179649A)

(43) 公開日 平成16年6月24日(2004.6.24)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 27/12	HO 1 L 27/12	5 F O 5 2
HO 1 L 21/02	HO 1 L 21/02	
HO 1 L 21/20	HO 1 L 21/02	
HO 1 L 21/265	HO 1 L 21/20	
	HO 1 L 21/265	
		Q
審査請求 未請求 請求項の数 102 O L (全 45 頁)		

(21) 出願番号	特願2003-383056 (P2003-383056)	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成15年11月12日 (2003.11.12)	(74) 代理人	100084294 弁理士 有吉 教晴
(31) 優先権主張番号	特願2002-327732 (P2002-327732)	(74) 代理人	100114627 弁理士 有吉 修一朗
(32) 優先日	平成14年11月12日 (2002.11.12)	(72) 発明者	山中 英雄 福岡県福岡市早良区百道浜2丁目3番2号 ソニーセミコンダクタ九州株式会社内
(33) 優先権主張国	日本国 (JP)	Fターム(参考)	5F052 DA03 KA01

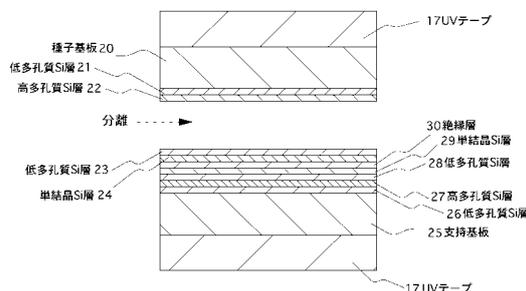
(54) 【発明の名称】 超薄型半導体装置の製造方法および製造装置

(57) 【要約】

【課題】 従来の50μmよりも薄い、例えば1~10μm程度の超薄型半導体装置の製造方法および製造装置の提供。

【解決手段】 種子基板20に低多孔質Si層21、高多孔質Si層22、低多孔質Si層23、単結晶Si層24を形成し、支持基板25に低多孔質Si層26、高多孔質Si層27、低多孔質Si層28、単結晶Si層29、絶縁層30を形成し、種子基板20および支持基板25を絶縁層30の形成面で貼り合わせ、種子基板20を、種子基板20の高多孔質Si層22から分離し、水素アニール処理により単結晶Si層24の表面をエッチングして平坦化し、単結晶Si層24に半導体デバイスおよび突起状のバンプ電極を形成し、スクライブライン内に、少なくとも高多孔質Si層27まで切り溝を入れた後、糊残りのない導電性のUV照射硬化型テープで、単結晶Si層24の表面を保護し、高多孔質Si層27から支持基板25を分離する。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

それぞれ半導体からなる種子基板と支持基板とを絶縁層を介して貼り合わせる工程と、前記種子基板に形成した多孔質層から前記種子基板を分離する工程と、前記支持基板に形成した多孔質層から前記支持基板を分離する工程とを含む超薄型半導体装置の製造方法。

【請求項 2】

それぞれ半導体からなる種子基板および支持基板の両方に多孔質層を形成する工程と、前記種子基板および支持基板の両方に、それぞれ前記多孔質層を介して半導体層を形成する工程と、
前記種子基板および支持基板の少なくとも一方に、前記半導体層を介して絶縁層を形成する工程と、
前記種子基板および支持基板を前記絶縁層の形成面で貼り合わせる工程と、
前記種子基板を、同種子基板の多孔質層から分離する工程と、
水素アニール処理により前記半導体層の表面をエッチングして平坦化する工程と、
前記半導体層に半導体デバイスを形成する工程と、
前記支持基板を、同支持基板の多孔質層から分離する工程とを含む超薄型半導体装置の製造方法。

10

【請求項 3】

前記多孔質層からの分離は、回転中の前記多孔質層への気体、液体、または気体と液体との混合体の高圧流体ジェットのスプレーにより行うことを特徴とする請求項 2 記載の超薄型半導体装置の製造方法。

20

【請求項 4】

前記高圧流体ジェットは、微細な固体を添加したものであることを特徴とする請求項 3 記載の超薄型半導体装置の製造方法。

【請求項 5】

前記高圧流体ジェットは、超音波を印加したものであることを特徴とする請求項 3 記載の超薄型半導体装置の製造方法。

【請求項 6】

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザー加工により行うことを特徴とする請求項 2 記載の超薄型半導体装置の製造方法。

30

【請求項 7】

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザーウオータージェット加工により行うことを特徴とする請求項 2 記載の超薄型半導体装置の製造方法。

【請求項 8】

前記支持基板の分離は、各超薄型半導体装置に分割する際の分割線に沿って前記半導体層から少なくとも多孔質層まで溝を形成した後に行うことを特徴とする請求項 2 記載の超薄型半導体装置の製造方法。

【請求項 9】

前記多孔質層からの分離は、回転中の前記多孔質層への気体、液体、または気体と液体との混合体の高圧流体ジェットのスプレーにより行うことを特徴とする請求項 8 記載の超薄型半導体装置の製造方法。

40

【請求項 10】

前記高圧流体ジェットは、微細な固体を添加したものであることを特徴とする請求項 9 記載の超薄型半導体装置の製造方法。

【請求項 11】

前記高圧流体ジェットは、超音波を印加したものであることを特徴とする請求項 9 記載の超薄型半導体装置の製造方法。

【請求項 12】

50

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザー加工により行うことを特徴とする請求項 8 記載の超薄型半導体装置の製造方法。

【請求項 13】

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザーウオータージェット加工により行う

ことを特徴とする請求項 8 記載の超薄型半導体装置の製造方法。

【請求項 14】

前記支持基板の多孔質層に、n型またはp型の不純物を添加して導電性とすることを特徴とする請求項 2 記載の超薄型半導体装置の製造方法。

【請求項 15】

前記種子基板および支持基板の分離は、紫外線照射硬化型テープにより保持した状態で行う

ことを特徴とする請求項 2 記載の超薄型半導体装置の製造方法。

【請求項 16】

前記溝を形成する前に、前記半導体層に半導体デバイスと、この半導体デバイスに接続する突起状の接続電極とを形成する

ことを特徴とする請求項 8 記載の超薄型半導体装置の製造方法。

【請求項 17】

前記溝を形成した後に、前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含めて前記半導体層の表面を糊残りのない帯電防止の紫外線照射硬化型テープにより覆った状態で、前記支持基板を分離する

ことを特徴とする請求項 16 記載の超薄型半導体装置の製造方法。

【請求項 18】

前記種子基板に形成する多孔質層は、前記支持基板に形成する多孔質層よりも高い多孔率とする

ことを特徴とする請求項 2 記載の超薄型半導体装置の製造方法。

【請求項 19】

前記種子基板に形成する多孔質層は、前記支持基板に形成する多孔質層よりも厚くすることを特徴とする請求項 2 記載の超薄型半導体装置の製造方法。

【請求項 20】

前記絶縁層は、
酸化シリコン膜、
窒化シリコン膜、
酸化シリコンと窒化シリコンとの積層膜、
窒化シリコン膜、
酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、
および、酸化アルミニウム膜

のうち少なくとも一種を含むものである

ことを特徴とする請求項 2 記載の超薄型半導体装置の製造方法。

【請求項 21】

前記溝を形成した後に、
前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含む半導体層の表面および前記溝内に樹脂保護膜を形成し、

この樹脂保護膜の表面を研磨して前記突起状の接続電極を露出させ、

さらに前記支持基板の分離後、前記溝内の樹脂保護膜をペレタイズ分割する

ことを特徴とする請求項 8 記載の超薄型半導体装置の製造方法。

【請求項 22】

前記露出させた突起状の接続電極を含めて前記半導体層の表面を糊残りのない帯電防止の紫外線照射硬化型テープにより覆った状態で、前記支持基板を分離する

ことを特徴とする請求項 21 記載の超薄型半導体装置の製造方法。

10

20

30

40

50

【請求項 23】

前記ペレタイズ分割は、前記紫外線照射硬化型テープを含めて行うことを特徴とする請求項 22 記載の超薄型半導体装置の製造方法。

【請求項 24】

前記ペレタイズ分割後の超薄型半導体装置を絶縁性接着剤を介して複数枚積層して固着させ、

この積層した各超薄型半導体装置の突起状の接続電極を貫通するビアホールを形成し、このビアホールに導電性ペーストを充填固着することを特徴とする請求項 21 記載の超薄型半導体装置の製造方法。

【請求項 25】

前記突起状の接続電極以外の部分を樹脂保護膜で封止することを特徴とする請求項 24 記載の超薄型半導体装置の製造方法。

【請求項 26】

それぞれ半導体からなる種子基板と支持基板とを絶縁層を介して貼り合わせる工程と、前記種子基板に形成したイオン注入層から前記種子基板を分離する工程と、前記支持基板に形成したイオン注入層から前記支持基板を分離する工程とを含む超薄型半導体装置の製造方法。

【請求項 27】

半導体からなる種子基板に第 1 イオン注入層を形成する工程と、半導体からなる支持基板に絶縁層を形成する工程と、前記種子基板の第 1 イオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記第 1 イオン注入層と絶縁層とを共有結合させる工程と、剥離用アニール処理を行い、前記種子基板を前記第 1 イオン注入層から分離して半導体層を形成する工程と、

水素アニール処理により前記半導体層の表面をエッチングして平坦化する工程と、このエッチングした半導体層に半導体デバイスを形成する工程とを含み、さらにこれらの工程後に、

前記支持基板の表面から所定深さに第 2 イオン注入層を形成する工程と、前記第 2 イオン注入層の剥離用アニール処理を行う工程と、前記支持基板を前記第 2 イオン注入層から分離する工程と

を含む超薄型半導体装置の製造方法。

【請求項 28】

前記第 2 イオン注入層からの分離は、回転中の前記第 2 イオン注入層へのレーザー加工により行うことを特徴とする請求項 27 記載の超薄型半導体装置の製造方法。

【請求項 29】

前記第 2 イオン注入層からの分離は、回転中の前記第 2 イオン注入層へのレーザーウオージェット加工により行うことを特徴とする請求項 27 記載の超薄型半導体装置の製造方法。

【請求項 30】

前記支持基板の分離は、各超薄型半導体装置に分割する際の分割線に沿って前記半導体層から少なくとも第 2 イオン注入層まで溝を形成した後に行うことを特徴とする請求項 27 記載の超薄型半導体装置の製造方法。

【請求項 31】

前記第 2 イオン注入層からの分離は、前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含めた前記半導体層と前記支持基板とを、糊残りのない帯電防止の紫外線照射硬化型テープにより保持した状態で引っ張り剥離することにより行うことを特徴とする請求項 27 記載の超薄型半導体装置の製造方法。

【請求項 32】

前記第 2 イオン注入層からの分離は、回転中の前記第 2 イオン注入層へのレーザー加工

10

20

30

40

50

により行う

ことを特徴とする請求項 30 記載の超薄型半導体装置の製造方法。

【請求項 33】

前記第 2 イオン注入層からの分離は、回転中の前記第 2 イオン注入層へのレーザーウオウタージェット加工により行う

ことを特徴とする請求項 30 記載の超薄型半導体装置の製造方法。

【請求項 34】

前記種子基板および支持基板の分離は、紫外線照射硬化型テープにより保持した状態で行う

ことを特徴とする請求項 27 記載の超薄型半導体装置の製造方法。

10

【請求項 35】

前記溝を形成する前に、前記半導体層に半導体デバイスと、この半導体デバイスに接続する突起状の接続電極とを形成する

ことを特徴とする請求項 30 記載の超薄型半導体装置の製造方法。

【請求項 36】

前記溝を形成した後に、前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含めて前記半導体層の表面を糊残りのない帯電防止の紫外線照射硬化型テープにより覆った状態で、前記支持基板を分離する

ことを特徴とする請求項 35 記載の超薄型半導体装置の製造方法。

【請求項 37】

20

前記絶縁層は、

酸化シリコン膜、

酸化窒化シリコン膜、

酸化シリコンと窒化シリコンとの積層膜、

窒化シリコン膜、

酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、

および、酸化アルミニウム膜

のうち少なくとも一種を含むものである

ことを特徴とする請求項 27 記載の超薄型半導体装置の製造方法。

【請求項 38】

30

前記剥離用アニールは、ラピッドサーマルアニールにより行う

ことを特徴とする請求項 27 記載の超薄型半導体装置の製造方法。

【請求項 39】

前記剥離用アニールは、前記支持基板の裏面から熱放射させる

ことを特徴とする請求項 38 記載の超薄型半導体装置の製造方法。

【請求項 40】

前記半導体層の表面を、紫外線照射硬化型テープを介して流体冷却する

ことを特徴とする請求項 39 記載の超薄型半導体装置の製造方法。

【請求項 41】

前記溝を形成した後に、

40

前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含む半導体層の表面および前記溝内に樹脂保護膜を形成し、

この樹脂保護膜の表面を研磨して前記突起状の接続電極を露出させ、

さらに前記支持基板の分離後、前記溝内の樹脂保護膜をペレタイズ分割する

ことを特徴とする請求項 30 記載の超薄型半導体装置の製造方法。

【請求項 42】

前記露出させた突起状の接続電極を含めて前記半導体層の表面を糊残りのない帯電防止の紫外線照射硬化型テープにより覆ってから前記支持基板を分離する

ことを特徴とする請求項 41 記載の超薄型半導体装置の製造方法。

【請求項 43】

50

前記ペレタイズ分割は、前記紫外線照射硬化型テープを含めて行うことを特徴とする請求項 4 2 記載の超薄型半導体装置の製造方法。

【請求項 4 4】

前記ペレタイズ分割後の超薄型半導体装置を絶縁性接着剤を介して複数枚積層して固着させ、

この積層した各超薄型半導体装置の突起状の接続電極を貫通するビアホールを形成し、このビアホールに導電性ペーストを充填固着する

ことを特徴とする請求項 4 1 記載の超薄型半導体装置の製造方法。

【請求項 4 5】

前記突起状の接続電極以外の部分を樹脂保護膜で封止する

ことを特徴とする請求項 4 4 記載の超薄型半導体装置の製造方法。

【請求項 4 6】

それぞれ半導体からなる種子基板と支持基板とを絶縁層を介して貼り合わせる工程と、前記種子基板に形成したイオン注入層から前記種子基板を分離する工程と、

前記支持基板に形成した多孔質層から前記支持基板を分離する工程と

を含む超薄型半導体装置の製造方法。

【請求項 4 7】

半導体からなる種子基板にイオン注入層を形成する工程と、

半導体からなる支持基板に多孔質層を形成する工程と、

前記支持基板上に、前記多孔質層を介して半導体層を形成する工程と、

前記半導体層上に、絶縁層を形成する工程と、

前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記種子基板のイオン注入層と前記支持基板の絶縁層とを共有結合させる工程と、

剥離用アニール処理を行い、前記種子基板を前記イオン注入層から分離する工程と、

水素アニール処理により前記半導体層の表面をエッチングして平坦化する工程と、

このエッチングした半導体層に半導体デバイスを形成する工程と、

前記支持基板を前記多孔質層から分離する工程と

を含む超薄型半導体装置の製造方法。

【請求項 4 8】

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザー加工により行う

ことを特徴とする請求項 4 7 記載の超薄型半導体装置の製造方法。

【請求項 4 9】

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザーウオータージェット加工により行う

ことを特徴とする請求項 4 7 記載の超薄型半導体装置の製造方法。

【請求項 5 0】

前記支持基板の分離は、各超薄型半導体装置に分割する際の分割線に沿って前記半導体層から少なくとも多孔質層まで溝を形成した後に行う

ことを特徴とする請求項 4 7 記載の超薄型半導体装置の製造方法。

【請求項 5 1】

前記多孔質層からの分離は、回転中の前記多孔質層への気体、液体、または気体と液体との混合体の高圧流体ジェットの噴射により行う

ことを特徴とする請求項 5 0 記載の超薄型半導体装置の製造方法。

【請求項 5 2】

前記高圧流体ジェットは、微細な固体を添加したものである

ことを特徴とする請求項 5 1 記載の超薄型半導体装置の製造方法。

【請求項 5 3】

前記高圧流体ジェットは、超音波を印加したものである

ことを特徴とする請求項 5 1 記載の超薄型半導体装置の製造方法。

【請求項 5 4】

10

20

30

40

50

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザー加工により行うことを特徴とする請求項 50 記載の超薄型半導体装置の製造方法。

【請求項 55】

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザーウオータージェット加工により行うことを特徴とする請求項 50 記載の超薄型半導体装置の製造方法。

【請求項 56】

前記支持基板の多孔質層に、n型またはp型の不純物を添加して導電性とすることを特徴とする請求項 47 記載の超薄型半導体装置の製造方法。

【請求項 57】

前記種子基板および支持基板の分離は、紫外線照射硬化型テープにより保持した状態で行うことを特徴とする請求項 47 記載の超薄型半導体装置の製造方法。

【請求項 58】

前記溝を形成する前に、前記半導体層に半導体デバイスと、この半導体デバイスに接続する突起状の接続電極とを形成することを特徴とする請求項 50 記載の超薄型半導体装置の製造方法。

【請求項 59】

前記溝を形成した後に、前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含めて前記半導体層の表面を糊残りのない帯電防止の紫外線照射硬化型テープにより覆った状態で、前記支持基板を分離することを特徴とする請求項 58 記載の超薄型半導体装置の製造方法。

【請求項 60】

前記絶縁層は、
酸化シリコン膜、
酸化窒化シリコン膜、
酸化シリコンと窒化シリコンとの積層膜、
窒化シリコン膜、
酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、
および、酸化アルミニウム膜
のうち少なくとも一種を含むものである

ことを特徴とする請求項 47 記載の超薄型半導体装置の製造方法。

【請求項 61】

前記剥離用アニールは、ラピッドサーマルアニールにより行うことを特徴とする請求項 47 記載の超薄型半導体装置の製造方法。

【請求項 62】

前記溝を形成した後に、前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含む半導体層の表面および前記溝内に樹脂保護膜を形成し、

この樹脂保護膜の表面を研磨して前記突起状の接続電極を露出させ、
さらに前記支持基板の分離後、前記溝内の樹脂保護膜をペレタイズ分割することを特徴とする請求項 50 記載の超薄型半導体装置の製造方法。

【請求項 63】

前記露出させた突起状の接続電極を含めて前記半導体層の表面を糊残りのない帯電防止の紫外線照射硬化型テープにより覆った状態で、前記支持基板を分離することを特徴とする請求項 62 記載の超薄型半導体装置の製造方法。

【請求項 64】

前記ペレタイズ分割は、前記紫外線照射硬化型テープを含めて行うことを特徴とする請求項 63 記載の超薄型半導体装置の製造方法。

【請求項 65】

10

20

30

40

50

前記ペレタイズ分割後の超薄型半導体装置を絶縁性接着剤を介して複数枚積層して固着させ、

この積層した各超薄型半導体装置の突起状の接続電極を貫通するビアホールを形成し、このビアホールに導電性ペーストを充填固着することを特徴とする請求項 6 4 記載の超薄型半導体装置の製造方法。

【請求項 6 6】

支持基板に多孔質層を形成する工程と、

前記支持基板上に前記多孔質層を介して半導体層を形成する工程と、

各超薄型半導体装置に分割する際の分割線に沿って前記半導体層から少なくとも前記多孔質層まで溝を形成する工程と、

前記溝を形成した後に、前記支持基板を前記多孔質層から分離する工程とを含む超薄型半導体装置の製造方法。

10

【請求項 6 7】

前記多孔質層からの分離は、回転中の前記多孔質層への気体、液体、または気体と液体との混合体の高圧流体ジェットのスプレーにより行う

ことを特徴とする請求項 6 6 記載の超薄型半導体装置の製造方法。

【請求項 6 8】

前記高圧流体ジェットは、微細な固体を添加したものである

ことを特徴とする請求項 6 7 記載の超薄型半導体装置の製造方法。

【請求項 6 9】

前記高圧流体ジェットは、超音波を印加したものである

ことを特徴とする請求項 6 7 記載の超薄型半導体装置の製造方法。

20

【請求項 7 0】

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザー加工により行う

ことを特徴とする請求項 6 6 記載の超薄型半導体装置の製造方法。

【請求項 7 1】

前記多孔質層からの分離は、回転中の前記多孔質層へのレーザーウオータージェット加工により行う

ことを特徴とする請求項 6 6 記載の超薄型半導体装置の製造方法。

【請求項 7 2】

前記支持基板の分離は、紫外線照射硬化型テープにより保持した状態で行う

ことを特徴とする請求項 6 6 記載の超薄型半導体装置の製造方法。

30

【請求項 7 3】

前記溝を形成する前に、前記半導体層に半導体デバイスと、この半導体デバイスに接続する突起状の接続電極とを形成する

ことを特徴とする請求項 6 6 記載の超薄型半導体装置の製造方法。

【請求項 7 4】

前記溝を形成した後に、前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含めて前記半導体層の表面を、糊残りのない帯電防止の紫外線照射硬化型テープにより覆った状態で、前記支持基板を分離する

ことを特徴とする請求項 7 3 記載の超薄型半導体装置の製造方法。

40

【請求項 7 5】

前記溝を形成した後に、

前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含む半導体層の表面および前記溝内に樹脂保護膜を形成し、

この樹脂保護膜の表面を研磨して前記突起状の接続電極を露出させ、

さらに前記支持基板の分離後、前記溝内の樹脂保護膜をペレタイズ分割する

ことを特徴とする請求項 7 3 記載の超薄型半導体装置の製造方法。

【請求項 7 6】

前記露出させた突起状の接続電極を含めて前記半導体層の表面を、糊残りのない帯電防

50

止の紫外線照射硬化型テープにより覆った状態で、前記支持基板を分離することを特徴とする請求項 7 5 記載の超薄型半導体装置の製造方法。

【請求項 7 7】

前記ペレタイズ分割は、前記紫外線照射硬化型テープを含めて行うことを特徴とする請求項 7 6 記載の超薄型半導体装置の製造方法。

【請求項 7 8】

前記ペレタイズ分割後の超薄型半導体装置を絶縁性接着剤を介して複数枚積層して固着させ、

この積層した各超薄型半導体装置の突起状の接続電極を貫通するビアホールを形成し、このビアホールに導電性ペーストを充填固着する

ことを特徴とする請求項 7 5 記載の超薄型半導体装置の製造方法。

【請求項 7 9】

前記突起状の接続電極以外の部分を樹脂保護膜で封止することを特徴とする請求項 7 8 記載の超薄型半導体装置の製造方法。

【請求項 8 0】

支持基板の表面に半導体層を形成する工程と、
前記基板表面から所定深さにイオン注入層を形成する工程と、
前記イオン注入層の剥離用アニール処理を行う工程と、
各超薄型半導体装置に分割する際の分割線に沿って前記半導体層から少なくとも前記イオン注入層まで溝を形成する工程と、

前記溝を形成した後に、前記支持基板を前記イオン注入層から分離する工程とを含む超薄型半導体装置の製造方法。

【請求項 8 1】

前記イオン注入層からの分離は、回転中の前記イオン注入層へのレーザー加工により行うことを特徴とする請求項 8 0 記載の超薄型半導体装置の製造方法。

【請求項 8 2】

前記イオン注入層からの分離は、回転中の前記イオン注入層へのレーザーウオータージェット加工により行うことを特徴とする請求項 8 0 記載の超薄型半導体装置の製造方法。

【請求項 8 3】

前記支持基板の分離は、紫外線照射硬化型テープにより保持した状態で行うことを特徴とする請求項 8 0 記載の超薄型半導体装置の製造方法。

【請求項 8 4】

前記溝を形成する前に、前記半導体層に半導体デバイスと、この半導体デバイスに接続する突起状の接続電極とを形成する

ことを特徴とする請求項 8 0 記載の超薄型半導体装置の製造方法。

【請求項 8 5】

前記溝を形成した後に、前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含めて前記半導体層の表面を、糊残りのない帯電防止の紫外線照射硬化型テープにより覆った状態で、前記支持基板を分離する

ことを特徴とする請求項 8 0 記載の超薄型半導体装置の製造方法。

【請求項 8 6】

前記剥離用アニールは、ラピッドサーマルアニールにより行うことを特徴とする請求項 8 0 記載の超薄型半導体装置の製造方法。

【請求項 8 7】

前記剥離用アニールは、前記支持基板の裏面から熱放射させることを特徴とする請求項 8 6 記載の超薄型半導体装置の製造方法。

【請求項 8 8】

前記半導体層の表面を、紫外線照射硬化型テープを介して流体冷却する

10

20

30

40

50

ことを特徴とする請求項 87 記載の超薄型半導体装置の製造方法。

【請求項 89】

前記溝を形成した後に、

前記半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含む半導体層の表面および前記溝内に樹脂保護膜を形成し、

この樹脂保護膜の表面を研磨して前記突起状の接続電極を露出させ、

さらに前記支持基板の分離後、前記溝内の樹脂保護膜をペレタイズ分割することを特徴とする請求項 80 記載の超薄型半導体装置の製造方法。

【請求項 90】

前記露出させた突起状の接続電極を含めて前記半導体層の表面を、糊残りのない帯電防止の紫外線照射硬化型テープにより覆ってから前記支持基板を分離することを特徴とする請求項 89 記載の超薄型半導体装置の製造方法。

【請求項 91】

前記ペレタイズ分割後の超薄型半導体装置を絶縁性接着剤を介して複数枚積層して固着させ、

この積層した各超薄型半導体装置の突起状の接続電極を貫通するビアホールを形成し、このビアホールに導電性ペーストを充填固着する

ことを特徴とする請求項 89 記載の超薄型半導体装置の製造方法。

【請求項 92】

前記突起状の接続電極以外の部分を樹脂保護膜で封止する

ことを特徴とする請求項 91 記載の超薄型半導体装置の製造方法。

【請求項 93】

チャンネルが誘起されるチャンネル半導体層と、格子定数が前記チャンネル半導体層のそれと異なり、前記チャンネル半導体に歪みを印加する歪み印加半導体層を多孔質半導体層上に形成する

ことを特徴とする請求項 2 ~ 請求項 25、請求項 47 ~ 請求項 79 のいずれかに記載の超薄型半導体装置の製造方法。

【請求項 94】

チャンネルが誘起されるチャンネル半導体層と、格子定数が前記チャンネル半導体層のそれと異なり、前記チャンネル半導体に歪みを印加する歪み印加半導体層を単結晶半導体層上に形成する

ことを特徴とする請求項 2 ~ 請求項 25、請求項 27 ~ 請求項 45、請求項 47 ~ 請求項 92 のいずれかに記載の超薄型半導体装置の製造方法。

【請求項 95】

チャンネルが誘起されるチャンネル半導体層と、格子定数が前記チャンネル半導体層のそれと異なり、前記チャンネル半導体に歪みを印加する歪み印加半導体層を絶縁層上に形成する

ことを特徴とする請求項 2 ~ 請求項 25、請求項 27 ~ 請求項 45、請求項 47 ~ 請求項 65 のいずれかに記載の超薄型半導体装置の製造方法。

【請求項 96】

前記チャンネル半導体層はシリコン層、前記歪み印加半導体層はシリコンゲルマニウム層である

ことを特徴とする請求項 93、請求項 94、請求項 95 のいずれかに記載の超薄型半導体装置の製造方法。

【請求項 97】

前記歪み印加半導体層中のゲルマニウム濃度は、前記多孔質半導体層の接触面から、あるいは前記単結晶半導体層の接触面から、あるいは前記絶縁層の接触面から徐々に増加して前記歪み印加半導体層表面で所望濃度となる傾斜組成である

ことを特徴とする請求項 96 に記載の超薄型半導体装置の製造方法。

【請求項 98】

種子基板分離した後の超薄型 S O I 層を含む支持基板表面の周辺部を C 面取りする

50

ことを特徴とする請求項 2 ~ 請求項 2 5、請求項 2 7 ~ 請求項 4 5、請求項 4 7 ~ 請求項 6 5 のいずれかに記載の超薄型半導体装置の製造方法。

【請求項 9 9】

多孔質半導体層を介して単結晶半導体層形成した種子基板の直径を、多孔質半導体層を介して単結晶半導体層及び絶縁層形成した支持基板の直径よりも大きく或いは小さくして貼り合せた後に、高圧流体ジェット噴射或いはレーザーウオータージェット噴射を真横方向又は斜目方向から種子基板の多孔質半導体層に当てて種子基板を分離し、種子基板分離後の超薄型 S O I 層を含む支持基板表面の周辺部を C 面取りする

ことを特徴とする請求項 2 ~ 請求項 2 5 のいずれかに記載の超薄型半導体装置の製造方法。

10

【請求項 1 0 0】

回転中の基板の分離層に微細ノズルから噴射する高圧流体ジェットを当てて分離することにより超薄型半導体装置を得る超薄型半導体装置の製造装置であって、

前記分離層と微細ノズルとの間に、前記高圧流体ジェットの幅を制御するためのスリットを形成した治具を設けた超薄型半導体装置の製造装置。

【請求項 1 0 1】

回転中の基板の分離層にレーザー出力部から照射するレーザー光を当てて分離することにより超薄型半導体装置を得る

超薄型半導体装置の製造装置。

20

【請求項 1 0 2】

回転中の基板の分離層に出力部から照射するレーザーウオータージェットを当てて分離することにより超薄型半導体装置を得る

超薄型半導体装置の製造装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、基板の上に形成された半導体層を基板から分離して超薄型の半導体装置を得るための超薄型半導体装置の製造方法および製造装置に関する。

【背景技術】

30

【0 0 0 2】

現在、50 μm 厚程度の薄型半導体チップは、半導体ウエーハ表面を保護テープで保持し、裏面研削、裏面研削および裏面研磨、または、裏面研削および化学的エッチングなどにより作製している。

【0 0 0 3】

例えば、本発明者は、特許文献 1 において、スクライプライン内に所望のチップ厚さとなる例えば 50 μm 深さのダイシング切溝を形成し、表面を保護テープで保持してダイシング切溝まで裏面研削、裏面研削および裏面研磨、または、裏面研削および Si エッチングして薄型半導体チップを作製することを提案している。

【0 0 0 4】

40

また、特許文献 2 には、スクライプライン内に所望のチップ厚さとなる例えば 50 μm 深さのダイシング切溝を形成し、その内壁に光硬化性の樹脂膜を形成することにより、割れや欠けの発生を防止することが記載されている。

【0 0 0 5】

さらに、本発明者は、特許文献 3 および特許文献 4 において、スクライプライン内に所望のチップ厚さとなる例えば 50 μm 深さのダイシング切溝を形成し、バンプ電極を形成した表面と切溝をエポキシ系樹脂等で封止した後に、ダイシング切溝まで裏面研削、裏面研削および裏面研磨、または、裏面研削および Si エッチングして薄型半導体チップを作製することを提案している。

【0 0 0 6】

50

ところで、S O I (Silicon On Insulator) 基板の製法として、キャノン社の E L T R A N (商標) 技術、仏 S o i t e c 社の S M A R T C U T (商標) 技術や、S I M O X (Separation by Implanted Oxygen) 技術などが知られている。

【0007】

例えば、E L T R A N 法では、特許文献 5 に開示されているように、まずシード S i ウエーハ表面を陽極酸化により直径 0.01 μm の極細の穴が無数に空いた多孔質のスポンジ構造に化学処理し、この多孔質 S i 上に単結晶 S i 層をエピタキシャル成長させる。さらに、この単結晶 S i 層表面を熱酸化して絶縁膜を形成し、ハンドル S i ウエーハと貼り合せた後、ウォータージェットにより多孔質層のところでシード S i ウエーハを分離する。その後、超高選択エッチングでハンドル S i ウエーハ上に残された多孔質層を除去する。最後に、水素アニール処理で表面を平滑化することで S O I 基板を作製する。また、特許文献 6 には、シード S i ウエーハの分離を、多孔質層の引っ張り剥離により行うことが記載されている。

10

【0008】

一方、S M A R T C U T 法では、特許文献 7, 8, 9, 10 などに記載のように、S i ウエーハ表面から所定の深さの所に高水素イオン注入層を形成し、別に熱酸化して絶縁膜を形成した S i ウエーハと貼り合せた後、剥離熱処理して高水素イオン注入領域で剥離し、最後に水素アニール処理で表面を平滑化することで S O I 基板を作製する。

【0009】

【特許文献 1】特開平 4 - 297056 号公報

20

【特許文献 2】特開平 6 - 85055 号公報

【特許文献 3】特開 2000 - 40711 号公報

【特許文献 4】特開 2000 - 40773 号公報

【特許文献 5】特許第 2608351 号公報

【特許文献 6】特開平 11 - 195562 号公報

【特許文献 7】特許第 3048201 号公報

【特許文献 8】特開 2000 - 196047 号公報

【特許文献 9】特開 2001 - 77044 号公報

【特許文献 10】特開平 5 - 211128 号公報

【発明の開示】

30

【発明が解決しようとする課題】

【0010】

上記のような現行主流の裏面研削、裏面研削および裏面研磨、または、裏面研削および S i エッチングなどの機械的加工法、または機械的および化学的加工法では、50 μm 前後の半導体チップ厚さが限界である。しかしながら、大容量メモリなどの三次元積層チップでは、さらに薄い超薄型半導体チップが望まれている。

【0011】

特許文献 5 に記載の E L T R A N 法のポイントは、ウォータージェットにより多孔質層のところでシード S i ウエーハを分離することであるが、ウエーハサイズが大きくなると分離しにくくなるため、特に薄型半導体装置となるほど割れ、欠け、クラックの発生などにより歩留および品質が問題となりやすい。また、特許文献 6 に記載の方法では、多孔質層の引っ張り剥離を行うため、特に薄型半導体装置となるほど割れ、欠け、クラックの発生などにより歩留および品質が問題となりやすい。

40

【0012】

一方、特許文献 7, 8, 9, 10 などに記載の S M A R T C U T 法のポイントは、剥離アニールにより、水素微小気泡内の圧力作用および結晶再配列作用で高水素イオン注入層に歪みを発生させ、両基板を引っ張り剥離することであるが、ウエーハサイズが大きくなると分離しにくくなるため、特に薄型半導体装置となるほど割れ、欠け、クラックの発生などで歩留および品質が問題となりやすい。

【0013】

50

また、SOI基板では、いずれもSi基板表面に絶縁膜を介して超薄の単結晶Si層を形成しているが、基本的に厚いSi基板は機械的強度を得る支持台の役目を果たしている。したがって、最終的に裏面研削等で余分な部分を除去するものの、その方法は上記と同様の機械的加工法、または機械的および化学的加工法であるため、50 μ m前後の半導体チップ厚さが限界である。

【0014】

そこで、本発明においては、従来の50 μ mよりも薄い、例えば1~10 μ m程度の超薄型半導体装置の製造方法および製造装置を提供することを目的とする。

【課題を解決するための手段】

【0015】

本発明の超薄型半導体装置の製造方法は、それぞれ半導体からなる種子基板と支持基板とを絶縁層を介して貼り合わせる工程と、種子基板に形成した多孔質層から種子基板を分離する工程と、支持基板に形成した多孔質層から支持基板を分離する工程とを含む。

【0016】

本製造方法によれば、絶縁層を介して貼り合わせた種子基板および支持基板のそれぞれに形成した多孔質層から、種子基板および支持基板を分離することにより、超薄型のSOI基板が作製される。

【0017】

本発明の超薄型半導体装置の製造方法は、それぞれ半導体からなる種子基板および支持基板の両方に多孔質層を形成する工程と、種子基板および支持基板の両方に、それぞれ多孔質層を介して半導体層を形成する工程と、種子基板および支持基板の少なくとも一方に、半導体層を介して絶縁層を形成する工程と、種子基板および支持基板を絶縁層の形成面で貼り合わせる工程と、種子基板を、種子基板の多孔質層から分離する工程と、水素アニール処理により種子基板の半導体層の表面をエッチングして平坦化する工程と、その半導体層に半導体デバイスを形成する工程と、支持基板を、支持基板の多孔質層から分離する工程とを含む。

【0018】

本製造方法では、種子基板および支持基板の両方に多孔質層および半導体層を形成し、絶縁層を介してこれらの両基板を貼り合わせ、種子基板を種子基板の多孔質層において分離し、水素アニール処理により種子基板の半導体層の表面をエッチングして平坦化することにより、支持基板上に超薄型のSOI層が形成される。その後、この超薄型SOI層の半導体層に半導体デバイスを形成し、多孔質層において支持基板から分離することによって、超薄型半導体装置が得られる。

【0019】

ここで、種子基板に形成する多孔質層は、支持基板に形成する多孔質層よりも高い多孔率とするか、あるいは、支持基板に形成する多孔質層よりも厚くするのが望ましい。これにより、支持基板よりも先に分離する種子基板の方が分離しやすくなり、この種子基板の分離の際に支持基板が剥離しないようにすることができる。

【0020】

本発明の超薄型半導体装置の製造方法は、それぞれ半導体からなる種子基板と支持基板とを絶縁層を介して貼り合わせる工程と、種子基板に形成したイオン注入層から種子基板を分離する工程と、支持基板に形成したイオン注入層から支持基板を分離する工程とを含む。

【0021】

本製造方法によれば、絶縁層を介して貼り合わせた種子基板および支持基板にそれぞれ形成したイオン注入層から、それぞれ種子基板および支持基板を分離することにより、超薄型のSOI基板が作製される。

【0022】

本発明の超薄型半導体装置の製造方法は、半導体からなる種子基板に第1イオン注入層を形成する工程と、支持基板に絶縁層を形成する工程と、種子基板の第1イオン注入層と

10

20

30

40

50

支持基板の絶縁層とを貼り合わせ、熱処理により第1イオン注入層と絶縁層とを共有結合させる工程と、剥離用アニール処理を行い、種子基板を、第1イオン注入層から分離して半導体層を形成する工程と、水素アニール処理により半導体層の表面をエッチングして平坦化する工程と、このエッチングした半導体層に半導体デバイスを形成する工程とを含み、さらにこれらの工程後に、支持基板の表面から所定深さに第2イオン注入層を形成する工程と、第2イオン注入層の剥離用アニール処理を行う工程と、支持基板を第2イオン注入層から分離する工程とを含む。

【0023】

本製造方法では、第1イオン注入層を形成した種子基板に、絶縁層を形成した支持基板を貼り合わせ、剥離用アニール処理後に種子基板を第1イオン注入層において分離して半導体層を形成し、さらに水素アニール処理により半導体層の表面をエッチングして平坦化を行うことにより、支持基板上に超薄型のSOI層が形成される。その後、このSOI層の半導体層に半導体デバイスを形成してから、支持基板に第2イオン注入層を形成し、剥離用アニール処理後に超薄型SOI層を第2イオン注入層において分離することによって、超薄型の半導体装置が得られる。また、第2イオン注入層の形成を、SOI層の半導体層に半導体デバイス形成の500以上の熱処理工程以降に行うことから、注入した第2イオン注入層がこれらの熱処理によって影響を受けることなく、所望の位置で支持基板を分離することができる。

10

【0024】

本発明の超薄型半導体装置の製造方法は、それぞれ半導体からなる種子基板と支持基板とを絶縁層を介して貼り合わせる工程と、種子基板に形成したイオン注入層から種子基板を分離する工程と、支持基板に形成した多孔質層から支持基板を分離する工程とを含む。

20

【0025】

本製造方法によれば、絶縁層を介して貼り合わせた種子基板および支持基板にそれぞれ形成したイオン注入層および多孔質層から、それぞれ種子基板および支持基板を分離することにより、超薄型のSOI基板が作製されるため、この超薄型SOI基板を利用した超薄型半導体装置を得ることができる。

【0026】

本発明の超薄型半導体装置の製造方法は、半導体からなる種子基板にイオン注入層を形成する工程と、半導体からなる支持基板に多孔質層を形成する工程と、支持基板上に、多孔質層を介して半導体層を形成する工程と、半導体層上に、絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させる工程と、剥離用アニール処理を行い、種子基板を、イオン注入層から分離する工程と、水素アニール処理により半導体層の表面をエッチングして平坦化する工程と、このエッチングした半導体層に半導体デバイスを形成する工程と、支持基板を多孔質層から分離する工程とを含む。

30

【0027】

本製造方法では、イオン注入層を形成した種子基板に、多孔質層、半導体層および絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させ、剥離用アニール処理後に種子基板をイオン注入層において分離して半導体層を形成し、さらに水素アニール処理により半導体層の表面をエッチングして平坦化を行うことにより、支持基板上に超薄型のSOI層が形成される。その後、この超薄型SOI層の半導体層に半導体デバイスを形成してから多孔質層において支持基板から分離することによって、超薄型の半導体装置が得られる。

40

【0028】

上記本発明の超薄型半導体装置の製造方法において、支持基板の分離は、各超薄型半導体装置に分割する際の分割線に沿って半導体層から少なくとも多孔質層または第2イオン注入層まで溝形成（ブレードダイシングの切り溝、ウエットエッチングまたはドライエッチングの溝など）した後に行うものとすれば、後の工程で支持基板から分離される超薄型SOI層が予めペレタイズ分割されるため、超薄型SOI層の分離後には既にペレタイズ

50

分割された超薄型半導体装置が得られる。なお、この溝形成の際、超薄型SOI層は支持基板によって支持されているため、切り溝形成時の割れや欠けの発生が防止される。

【0029】

本発明の超薄型半導体装置の製造方法は、支持基板に多孔質層を形成する工程と、前記支持基板上に前記多孔質層を介して半導体層を形成する工程と、各超薄型半導体装置に分割する際の分割線に沿って前記半導体層から少なくとも前記多孔質層まで例えば切り溝を形成する工程と、前記切り溝を形成した後に、前記支持基板を前記多孔質層から分離する工程とを含む。

【0030】

本製造方法では、支持基板に多孔質層および半導体層を形成し、さらに少なくとも多孔質層まで各超薄型半導体装置に分割する際の分割線に沿って例えば切り溝を形成することにより、後の工程で支持基板から分離する半導体層が予めペレタイズ分割される。そして、このペレタイズ分割された半導体層を多孔質層において支持基板から分離することによって、超薄型の半導体装置が得られる。なお、切り溝形成の際、半導体層は支持基板によって支持されているため、この切り溝形成による割れや欠けの発生が防止される。

【0031】

本発明の超薄型半導体装置の製造方法は、支持基板の表面に半導体層を形成する工程と、前記基板表面から所定深さにイオン注入層を形成する工程と、前記イオン注入層の剥離用アニール処理を行う工程と、各超薄型半導体装置に分割する際の分割線に沿って前記半導体層から少なくとも前記イオン注入層まで例えば切り溝を形成する工程と、前記切り溝を形成した後に、前記支持基板を前記イオン注入層から分離する工程とを含む。

【0032】

本製造方法では、支持基板に半導体層およびイオン注入層を形成し、さらに少なくともイオン注入層まで各超薄型半導体装置に分割する際の分割線に沿って例えば切り溝を形成することにより、後の工程で支持基板から分離する半導体層が予めペレタイズ分割される。そして、このペレタイズ分割された半導体層をイオン注入層において支持基板から分離することによって、超薄型の半導体装置が得られる。なお、この切り溝形成の際、半導体層は支持基板によって支持されているため、この切り溝形成による割れや欠けの発生が防止される。

【0033】

ところで、例えば単結晶Si層の格子定数と異なり、前記単結晶Si層に歪みを印加する歪み印加半導体のシリコンゲルマニウム（以後、SiGeと称する）層を多孔質Si層上に形成した後に、半導体エピタキシャル成長により歪み印加半導体のSiGe層をシードに歪みチャンネル層の単結晶Si層を形成、あるいは半導体エピタキシャル成長により単結晶Si基板上に歪み印加半導体のSiGe層を形成した後に、半導体エピタキシャル成長により歪み印加半導体のSiGe層をシードに歪みチャンネル層の単結晶Si層を形成、あるいは絶縁層上に歪み印加半導体のSiGe層を形成し、歪み印加半導体のSiGe層をシードに歪みチャンネル層の単結晶Si層を形成することにより、歪みチャンネル半導体層に歪みをかけるとそのバンド構造が変化し、その結果、縮退が解けて電子散乱が抑制され、更に電子移動度を高めることが出来るので、従来の無歪みチャンネル層の単結晶Si層に比べ約1.76倍の大幅な高い電子移動度が実現し、高い電子・正孔移動度で高い駆動能力を有するMOSFTからなる高性能、高品質の超薄型半導体装置が可能となる。

このときに、歪み印加半導体層中のゲルマニウム濃度は、多孔質Si層の接触面から、あるいは単結晶Si基板の接触面から、あるいは絶縁層の接触面から徐々に増加して歪み印加半導体層のSiGe層表面で所望濃度例えばGe濃度20~30%となる傾斜組成とすると、所望の大幅な高い電子移動度が実現する。

【0034】

ここで、多孔質層からの分離は、回転中の多孔質層への気体、液体、または気体と液体との混合体の高圧流体ジェットの噴射により行うことができる。特に気体と液体との混合

体の高圧流体ジェットの高圧流体ジェットの噴射では、液体に気体のバブルが混入し、このバブルによってより効果的に分離を行える。さらに、高圧流体ジェットは、微細な固体を添加したものとすれば、この微細な固体が多孔質層に直に衝突することによってより効果的に分離を行える。また、高圧流体ジェットは、超音波を印加したものとすれば、超音波振動が多孔質層に作用し、より効果的に多孔質層からの分離を行える。

【0035】

あるいは、回転中の多孔質層へのレーザー加工あるいはレーザーウオータージェット加工により多孔質層からの分離を行うことができる。また、切り溝を形成した場合に、回転中の多孔質層への高圧流体ジェット加工またはレーザー加工またはレーザーウオータージェット加工により多孔質層からの分離を行えば、さらに効果的に多孔質層からの分離を行える。

10

【0036】

また、切り溝を形成する前に、半導体層に半導体デバイスと、この半導体デバイスに接続する突起状の接続電極とを形成するものとすれば、半導体デバイスおよび接続電極の形成の際、半導体層が支持基板によって支持されるため、半導体デバイスおよび接続電極形成による割れや欠けの発生が防止される。

【0037】

さらに、切り溝を形成した後に、半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含めて半導体層の表面を糊残りのない導電性の紫外線照射硬化型テープにより覆った状態で、支持基板を分離することが望ましい。

20

【0038】

紫外線照射硬化型テープは接着力が強いため、この紫外線照射硬化型テープにより半導体層を保持し、また接続電極および半導体層の表面を保護した状態で、超薄型SOI層または超薄型半導体層を支持基板から分離することができる。また、紫外線照射硬化型テープは紫外線の照射によって粘着力が弱まり剥離し易くなるため、超薄型SOI層または超薄型半導体層の分離後は超薄型SOI層または超薄型半導体層へのダメージなくかつ糊残りなく、紫外線照射硬化型テープを除去することができる。さらに、紫外線照射硬化型テープが導電性であることによって、半導体層に形成した半導体デバイスが超薄型SOI層または超薄型半導体層の分離および紫外線照射硬化型テープの除去時に静電気ダメージを受けるのを防止することができる。

30

【0039】

なお、半導体層に形成した半導体デバイスの種類によっては、静電気ダメージの恐れがないものや糊残りが問題とならないものもあるため、種子基板および支持基板の分離時に保持する紫外線照射硬化型テープは、糊残りや導電性の有無に限定されるものではなく、通常の紫外線照射硬化型テープや熱膨張剥離性テープを使用することもできる。

【0040】

また、支持基板の多孔質層には、n型またはp型の不純物を添加して導電性とするのが望ましい。これにより、超薄型SOI層の半導体層へ形成する半導体デバイスへのパッケージング時における静電気ダメージの防止および電磁波遮蔽を行うことができる。

【0041】

第2イオン注入層からの分離は、超薄型SOI層の半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含めた半導体層と支持基板とを、糊残りのない導電性の紫外線照射硬化型テープにより保持した状態で引っ張り剥離することにより行うことが望ましい。

40

【0042】

紫外線照射硬化型テープの強い接着力によって保持し、また接続電極および半導体層の表面を保護した状態で、半導体層を基板から引っ張り剥離分離することで、超薄型半導体装置の割れ、欠けを防止することができる。また、紫外線照射硬化型テープへの紫外線の照射によって粘着力が弱まり剥離し易くなるため、分離後は糊残りなく除去することができる。さらに、紫外線照射硬化型テープが導電性であることによって、半導体層に形成し

50

た半導体デバイスが剥離時に静電気ダメージを受けるのを防止することができる。

【0043】

また、イオン注入層からの分離は、回転中のイオン注入層へのレーザー加工あるいはレーザーウオータージェット加工により行うことができる。特に、切り溝を形成した場合に、イオン注入層へのレーザー加工あるいはレーザーウオータージェット加工により分離を行えば、さらに効果的にイオン注入層からの分離を行える。

【0044】

種子基板に形成する多孔質半導体層は、支持基板に形成する多孔質半導体層よりも高い多孔率である方が望ましい。更に、本発明の第2の超薄型電気光学表示装置の製造方法において、種子基板に形成する多孔質半導体層は、支持基板に形成する多孔質半導体層よりも厚くする方が望ましい。これにより、種子基板と支持基板の多孔質半導体層の多孔率と厚み調整を緩和でき、表示素子および周辺回路の形成プロセス中、単結晶半導体層が支持基板に形成した多孔質半導体層の熱膨張の悪影響例えば反り歪を受けるのを防止することができる。

また、本発明の超薄型半導体装置の製造方法において、種子基板分離した後の超薄型SOI層を含む支持基板表面の周辺部をC面取りする方が好ましい。これにより、二重多孔質半導体層分離法のみならず、二重イオン注入層分離法、多孔質・イオン注入層分離法においても、種子基板分離した後の超薄型SOI層を含む支持基板表面の周辺部をC面取りすることで、周辺部の超薄型SOI層などの欠け、クラック、割れを防止することが出来る。

なお、C面取りの角度と幅は任意に設定でき、砥石、ダイヤモンドホイール、レーザーなどで行うのが好ましい。更に、必要に応じてSiダストやマイクロクラックを除去する為に、フッ酸系エッチャントでライトエッチングしてもよい。

【0045】

また、本発明の超薄型半導体装置の製造方法において、多孔質半導体層を介して単結晶半導体層形成した種子基板の直径を、多孔質半導体層を介して単結晶半導体層及び絶縁層形成した支持基板の直径よりも大きく或いは小さくして貼り合わせた後に、高圧流体ジェット噴射或いはレーザーウオータージェット噴射を真横方向又は斜目方向から種子基板の多孔質半導体層に当てて種子基板を分離し、種子基板分離後の超薄型SOI層を含む支持基板表面の周辺部をC面取りする方が望ましい。これにより、高圧流体ジェット噴射或いはレーザーウオータージェット噴射を真横方向又は斜目方向から種子基板の多孔質半導体層に当てて種子基板を分離すると同時に、支持基板の多孔質半導体層への高圧流体ジェット噴射或いはレーザーウオータージェット噴射の衝撃力を弱めるので、支持基板の多孔質半導体層から支持基板が分離することはない。

【0046】

ところで、SOI層を構成する絶縁層は、酸化シリコン膜、窒化シリコン膜、酸化シリコンと窒化シリコンとの積層膜、窒化シリコン膜、酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、および、酸化アルミニウム膜のうち少なくとも一種を含むものとするのが望ましいが、特に窒化系シリコン膜を含むものとするのが望ましい。これにより、パッケージング時や半導体デバイス形成プロセス中に、支持基板側から半導体層へのハロゲン元素の浸透を防止することができる。また、半導体デバイス形成プロセス中、半導体層が、支持基板に形成した多孔質層の熱膨張の影響を受けるのを防止することができる。

【0047】

本発明の半導体装置の製造方法において、切り溝を形成した後に、半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含む半導体層の表面および切り溝内に樹脂保護膜を形成し、この樹脂保護膜の表面を研磨して突起状の接続電極を露出させ、さらに支持基板の分離後、切り溝内の樹脂保護膜をペレタイズ分割することにより、片面を樹脂封止した超薄型の半導体装置が得られる。

【0048】

10

20

30

40

50

ここで、支持基板の分離は、前述と同様の方法により行うのが望ましい。また、露出させた突起状の接続電極を含めて半導体層を糊残りのない導電性の紫外線照射硬化型テープにより覆った状態で、支持基板を分離することが望ましいのは前述と同様である。さらに、ペレタイズ分割を、紫外線照射硬化型テープを含めて行うことによって、分割後の超薄型半導体装置を紫外線照射によって紫外線照射硬化型テープからいつでも分離可能な状態として、保持、保管や運搬等を行うことが可能となる。

【0049】

さらに、ペレタイズ分割後の超薄型半導体装置を絶縁性接着剤を介して複数枚積層して固着させ、この積層した各超薄型半導体装置の突起状の接続電極を貫通するビアホールを形成し、このビアホールに導電性ペーストを充填固着することにより、必要な電氣的接続抵抗および機械的強度を確保した、超薄型の半導体装置を積層した超多層半導体チップサイズパッケージが得られる。

10

【0050】

本発明の半導体装置の製造装置は、回転中の基板の分離層に微細ノズルから噴射する高圧流体ジェットを当てて分離することにより半導体装置を得る半導体装置の製造装置であって、分離層と微細ノズルとの間に、高圧流体ジェットの幅を制御するためのスリットを形成した治具を設けたものである。尚、高圧流体ジェット噴射分離での分離層には、多孔質層と剥離アニールしたイオン注入層が含まれる。

【0051】

この製造装置によれば、微細ノズルから噴射する高圧流体ジェットの幅をスリットにより制御して狙った分離層に正確に当てることが可能となる。これにより、本発明の半導体装置のように、一つの基板に複数の分離層としての多孔質層を形成したものについては、複数の多孔質層のうち狙った多孔質層のみに正確に高圧流体ジェットを当てて他の多孔質層に影響を及ぼすことなく狙った多孔質層から分離することが可能となる。

20

【0052】

また、本発明の超薄型半導体装置の製造装置は、回転中の基板の分離層にレーザー出力部から照射するレーザー光を当てて分離することにより超薄型半導体装置を得るものである。

【0053】

この製造装置によれば、レーザー光を狙った分離層に正確に当て、他の分離層に影響を及ぼすことなく、その狙った分離層から分離することが可能となる。尚、レーザー加工分離での分離層には、多孔質層と剥離アニールしていないイオン注入層が含まれる。

30

【0054】

また、本発明の超薄型半導体装置の製造装置は、回転中の基板の分離層に出力部から照射するレーザー光含むウオージェットを当てて分離することにより超薄型半導体装置を得るものである。

この製造装置によれば、レーザー光含むウオージェットを狙った分離層に正確に当て、他の分離層に影響を及ぼすことなく、その狙った分離層から分離することが可能となる。尚、レーザーウオージェット加工分離での分離層には、多孔質層と剥離アニールしていないイオン注入層が含まれる。

40

【発明の効果】

【0055】

本発明により、以下の効果を奏することができる。

【0056】

(1) それぞれ半導体からなる種子基板と支持基板とを絶縁層を介して貼り合わせ、種子基板に形成した多孔質層から種子基板を分離し、支持基板に形成した多孔質層から支持基板を分離する構成(二重多孔質層分離法)、それぞれ半導体からなる種子基板と支持基板とを絶縁層を介して貼り合わせ、種子基板に形成したイオン注入層から種子基板を分離し、支持基板に形成したイオン注入層から支持基板を分離する構成(二重イオン注入層分離法)、または、それぞれ半導体からなる種子基板と支持基板とを絶縁層を介して貼り合わ

50

せ、種子基板に形成したイオン注入層から種子基板を分離し、支持基板に形成した多孔質層から支持基板を分離する構成（多孔質層・イオン注入層分離法）により、従来の機械的および化学的加工法の限界であった $50\mu\text{m}$ 前後の半導体チップ厚さよりも薄い、例えば $1\sim 10\mu\text{m}$ 程度の超薄型SOI基板を作製することができる。そして、この超薄型SOI基板に半導体デバイスを形成することにより、超薄型半導体装置が得られる。こうして得られた超薄型半導体装置は、超薄型SOI層の厚さが $10\mu\text{m}$ 程度以下なので、この半導体層に形成した半導体デバイスの熱放散性が格段に向上し、超薄型半導体装置の特性向上が実現できる。そして本発明の任意の厚みに制御できる超薄型SOI基板により、リーク電流を低く抑さえ、LSIの高速化、低電圧動作によるローパワー化とコストダウンが可能となる。これにより、小型、軽量、超薄型で高性能の半導体装置が可能となり、小型、軽量、薄型のエレクトロニクス製品の実現に寄与する。 10

例えば単結晶Si層の格子定数と異なり、前記単結晶Si層に歪みを印加する歪み印加半導体のSiGe層を多孔質Si層上に形成した後に、半導体エピタキシャル成長により歪み印加半導体のSiGe層をシードに歪みチャンネル層の単結晶Si層を形成、あるいは半導体エピタキシャル成長により単結晶Si基板上に歪み印加半導体のSiGe層を形成した後に、半導体エピタキシャル成長により歪み印加半導体のSiGe層をシードに歪みチャンネル層の単結晶Si層を形成、あるいは絶縁層上に歪み印加半導体のSiGe層を形成し、歪み印加半導体のSiGe層をシードに歪みチャンネル層の単結晶Si層を形成することにより、歪みチャンネル半導体層に歪みをかけるとそのバンド構造が変化し、その結果、縮退が解けて電子散乱が抑制され、更に電子移動度を高めることが出来るので、従来の無歪みチャンネル層の単結晶半導体層に比べ約1.76倍の大幅な電子移動度の向上を達成した、高い電子・正孔移動度で高い駆動能力を有するMOSFETの高性能、高精細、高品質の超薄型半導体装置が実現する。この時に、歪み印加半導体層中のゲルマニウム濃度は、多孔質Si層の接触面から、あるいは単結晶Si基板の接触面から、あるいは絶縁層の接触面から徐々に増加して前記歪み印加半導体層表面で所望濃度例えば $20\sim 30\%$ となる傾斜組成とすることで、所望の大幅な電子移動度の向上が実現する。 20

【0057】

(2) 支持基板に多孔質層を形成し、支持基板上に多孔質層を介して半導体層を形成し、各超薄型半導体装置に分割する際の分割線に沿って半導体層から少なくとも多孔質層まで切り溝を形成し、切り溝を形成した後に、支持基板を多孔質層から分離する構成（多孔質層分離法）、または、支持基板の表面に半導体層を形成し、基板表面から所定深さにイオン注入層を形成し、イオン注入層の剥離用アニール処理を行い、各超薄型半導体装置に分割する際の分割線に沿って半導体層から少なくともイオン注入層まで切り溝を形成し、切り溝を形成した後に、支持基板をイオン注入層から分離する構成（イオン注入層分離法）により、従来の機械的および化学的加工法の限界であった $50\mu\text{m}$ 前後の半導体チップ厚さよりも薄い、例えば $1\sim 10\mu\text{m}$ 程度の絶縁層のない超薄型半導体装置を作製することができる。こうして得られた超薄型半導体装置は、半導体層の厚さが $10\mu\text{m}$ 程度以下なので、この半導体層に形成した半導体デバイスの熱放散性が格段に向上し、超薄型半導体装置の特性向上が実現できる。これにより、小型、軽量、超薄型で高性能の半導体装置が可能となり、小型、軽量、薄型のエレクトロニクス製品の実現に寄与する。 40

【0058】

(3) 各製法において種子基板および支持基板の分離を、紫外線照射硬化型テープにより保持した状態で行うことによって、種子基板および支持基板を強力的に保持し、また種子基板および支持基板の表面を保護した状態で分離することができる。また、分離後はUV照射硬化により紫外線照射硬化型テープを容易に除去できるので、超薄型半導体層及び超薄型SOI層の割れ、欠け、クラック防止により超薄型半導体装置の歩留および生産性が高くなる。

【0059】

(4) 支持基板の分離を、各超薄型半導体装置に分割する際の分割線に沿って半導体層から少なくとも多孔質層または第2イオン注入層まで切り溝を形成した後に行う構成によっ 50

て、後の工程で支持基板から分離される超薄型SOI層及び超薄型半導体層が予めペレタイズ分割されるため、横方向からの高圧流体ジェット噴射分離、レーザー加工分離、レーザーウオータージェット加工分離または引張り剥離などにより、超薄型SOI層及び超薄型半導体層に割れ、欠け、クラックが発生することなく、効率良く分離することができる。これにより、超薄型の半導体装置を、歩留良く、高い生産性で製造することができる。

【0060】

(5) 各製法において、剥離した種子基板および支持基板は再使用できるので、コストダウンが可能である。

【0061】

(6) 超薄型SOI層を構成する絶縁層に窒化系シリコン膜を含むものとすることによって、パッケージング時やデバイスプロセス中に、支持基板側から半導体層へのハロゲン元素の浸透を防止することができる。また、デバイスプロセス中、半導体層が、支持基板に形成した多孔質層の膨張の影響を受けて、反り歪みするのを低減または防止することができる。これらにより、特性向上、歩留および品質が向上する。

【0062】

(7) 支持基板の多孔質層に、n型またはp型の不純物を添加して導電性とすることにより、パッケージング時における静電気ダメージの防止および電磁波遮蔽を行うことができるため、超薄型半導体装置の品質および信頼性が向上する。

【0063】

(8) 超薄型化した後の取り出し電極形成では基板の割れ、欠け、クラック、作業性などの問題があるが、本発明では厚い基板状態でめっき主体のバンプやAu線などのスタッドバンプなどの突起状の接続電極を形成した後に、切り溝を形成し、分離して超薄型化するため、歩留および品質が改善でき、生産性も高くなる。

【0064】

(9) 各製法において切り溝を形成した後に、半導体層に形成した半導体デバイスと突起状の電極のすべてを含めて半導体層を糊残りのない導電性の紫外線照射硬化型テープにより覆った状態で支持基板を分離することで、切り溝によって分割された半導体層を強力な接着力により保持し、また半導体層に形成した半導体デバイスおよび突起状の接続電極の表面を保護した状態で超薄型半導体装置を分離することができるため、切り溝によって分割された超薄型半導体装置の割れ、欠け、クラックを防止できるとともに、半導体デバイスへの静電気ダメージ防止および電極接続不良防止が可能である。また、分離後はUV照射硬化により糊残りなく容易に除去できるので、歩留および生産性が高くなる。

【0065】

(10) 二重多孔質層分離法において、種子基板に形成する半導体層の厚みを、支持基板に形成する半導体層の厚みと同等以下とすることによって、半導体デバイス作製プロセス中の多孔質層の酸化による膨張などにより、半導体デバイス作製する半導体層への歪み低減または防止が可能となり、歩留および品質が向上する。

【0066】

(11) 各製法において切り溝を形成した後に、半導体層に形成した半導体デバイスと突起状の接続電極のすべてを含む半導体層の表面および切り溝内に樹脂保護膜を形成し、この樹脂保護膜の表面を研磨して突起状の接続電極を露出させ、さらに支持基板の分離後、切り溝内の樹脂保護膜をペレタイズ分割することにより、片面が樹脂で保護および保持された高品質の樹脂封止型超薄型の半導体装置が歩留良く、高い生産性で製造できる。

【0067】

(12) 各製法において露出させた突起状の接続電極を含めて半導体層を糊残りのない導電性の紫外線照射硬化型テープにより覆ってから支持基板を分離することで、この紫外線照射硬化型テープにより半導体層全体を保持し、また露出させた突起状の取り出し電極および半導体層の表面を保護した状態で、半導体層全体を支持基板から分離し、さらにペレタイズ分割することができるため、超薄型半導体装置の割れ、欠けを防止でき、確実なペレタイズが高い生産性で得られる。更に、静電気ダメージによる半導体特性不良を防止で

10

20

30

40

50

きるので、高い歩留及び品質が得られる。

【0068】

(13) ペレタイズ分割後の超薄型半導体装置を接着剤を介して複数枚積層して接着剤で固着させ、この積層した各超薄型半導体装置の突起状の接続電極を貫通するビアホールを形成し、このビアホールに導電性ペーストを充填固着することにより、電極の厚み方向の接触で機械的および電氣的接続が得られるので、品質および信頼性の高い超多層チップサイズパッケージが得られる。

【0069】

(14) ペレタイズ分割を、紫外線照射硬化型テープを含めて行うことによって、紫外線照射硬化型テープに保持された状態で超薄型半導体装置をペレタイズ分割し、紫外線照射硬化していつでも分離可能な状態となった紫外線照射硬化型テープ支持状態で、保管や運搬等を行うことができる。これにより、超薄型半導体装置の保持、保管、運搬等の際の割れ、欠けを防止することができる。

10

【発明を実施するための最良の形態】

【0070】

(A) 二重多孔質層分離法

本実施形態においては、二重に形成した多孔質Si層から分離する(種子基板に形成した多孔質Si(シリコン)層から種子基板を分離し、支持基板に形成した多孔質Si層から支持基板を分離することにより、超薄型半導体装置を製造する方法について説明する。図1から図7は、本発明の実施の形態における二重多孔質Si層分離法による超薄型半導体装置の製造工程図である。

20

【0071】

(1) シードSiウエーハ基板(以下「種子基板」と称す)20とハンドルSiウエーハ基板(以下「支持基板」と称す)25に、陽極化成法で多孔質Si層を形成する(図1参照)。このとき、種子基板20には支持基板25よりも厚目で高い多孔率の高多孔質Si層22を形成する。

【0072】

[1]まず、p型単結晶Si(抵抗率 $0.01 \sim 0.02 \text{ } \Omega \cdot \text{cm}$)の種子基板20に、モノシランガス、ジボランガスの化学蒸気堆積(CVD; Chemical Vapor Deposition)法によりボロン $1 \times 10^{19} \text{ atoms/cm}^3$ 程度の濃度でp型不純物を添加し、約 $10 \mu\text{m}$ 厚の高濃度のエピタキシャル成長の単結晶Si層(後述する低多孔質Si層21に相当する)を形成する。

30

【0073】

[2]この高濃度層表面に、モノシランガス、ジボランガスのCVD法によりボロン $5 \times 10^{14} \text{ atoms/cm}^3$ 程度の濃度でp型不純物を添加し、約 $20 \mu\text{m}$ 厚の低濃度のエピタキシャル成長の単結晶Si層(後述する高多孔質Si層22に相当する)を形成する。

【0074】

[3]さらに、この低濃度層表面に、モノシランガス、ジボランガスのCVD法によりボロン $5 \times 10^{19} \text{ atoms/cm}^3$ 程度の濃度でp型不純物を添加し、約 $5 \mu\text{m}$ の高濃度のエピタキシャル成長の単結晶Si層(後述する低多孔質Si層23に相当する)を形成する。

40

【0075】

[4]その後、陽極化成法により、例えば電解液に50%フッ化水素溶液とエチルアルコールとを2:1の体積割合で混合した混合液を用い、 10 mA/cm^2 の電流密度で約5分間流し、高濃度層に多孔率の低い低多孔質Si層21, 23、低濃度層に多孔率の高い高多孔質Si層22を形成する。

【0076】

[5]上記と同様に、p型単結晶Si(抵抗率 $0.01 \sim 0.02 \text{ } \Omega \cdot \text{cm}$)の支持基板25に、モノシランガス、ジボランガスのCVD法によりボロン $1 \times 10^{19} \text{ atoms/cm}^3$ 程度の濃度でp型不純物を添加し、約 $10 \mu\text{m}$ 厚の高濃度のエピタキシャル成長の単

50

結晶 Si 層（後述する低多孔質 Si 層 26 に相当する）を形成する。

【0077】

【6】この高濃度層表面に、シランガス、ジボランガスの CVD 法によりボロン 1×10^{15} atoms/cm³ 程度の濃度で p 型不純物を添加し、約 2 μm 厚の低濃度のエピタキシャル成長の単結晶 Si 層（後述する高多孔質 Si 層 27 に相当する）を形成する。

【0078】

【7】さらに、この低濃度層表面に、モノシランガス、ジボランガスの CVD 法によりボロン 3×10^{19} atoms/cm³ 程度の濃度で p 型不純物を添加し、約 10 μm の高濃度のエピタキシャル成長の単結晶 Si 層（後述する低多孔質 Si 層 28 に相当する）を形成する。

10

【0079】

【8】その後、陽極化成法により、例えば電解液に 50% フッ化水素溶液とエチルアルコールとを 2 : 1 の体積割合で混合した混合液を用い、10 mA/cm² の電流密度で約 5 分間流し、高濃度層に多孔率の低い低多孔質 Si 層 26, 28、低濃度層に多孔率の高い高多孔質 Si 層 27 を形成する。

【0080】

なお、このように、陽極化成法により多孔質層を形成する場合は、多孔質層を多孔率の異なる複数の層で構成することができる。例えば、上記のように、種子基板 20 上に第 1 の低多孔質 Si 層 21、高多孔質 Si 層 22、第 2 の低多孔質 Si 層 23 を順に形成した 3 層構造とするほか、種子基板 20 の上に高多孔質 Si 層 22 と低多孔質 Si 層 23 とを順に形成した 2 層構造としてもよい。支持基板 25 についても同様に、支持基板 25 上に高多孔質 Si 層 27 と低多孔質 Si 層 23 とを順に形成した 2 層構造としてもよい。

20

【0081】

このとき、高多孔質 Si 層の多孔率は 40 ~ 80% の範囲で、低多孔質 Si 層の多孔率は 10 ~ 30% の範囲とする。このように異なる多孔率の複数の層のそれぞれの厚みは、陽極化成時の電流密度および時間や、陽極化成時の化成溶液の種類または濃度を変えることで任意に調整することができる。

【0082】

また、多孔質 Si 層の形成後、約 400 °C でドライ酸化することにより、多孔質 Si の孔の内壁を 1 ~ 3 nm ほど酸化するのが好ましい。これにより、多孔質 Si が後の高温処理により構造変化を起こすのを防止することができる。

30

【0083】

また、低多孔質 Si 層 23, 28 については、不純物濃度を高く (1×10^{19} atoms/cm³ 以上) し、かつ可能な限り多孔率を低く (10 ~ 30% 程度) しておくのが好ましい。これらの低多孔質 Si 層 23, 28 の上には、後述する半導体デバイス形成のために優れた結晶性の単結晶 Si 層 24 を形成する必要があるからである。

【0084】

このとき、後述する単結晶 Si 層 24 (図 2 参照) の歪み低減のため、

多孔率 : 低多孔質 Si 層 23 < 低多孔質 Si 層 28

膜厚 : 低多孔質 Si 層 23 < 低多孔質 Si 層 28

40

とするのが好ましい。

【0085】

また、後の工程で種子基板 20 を剥離しやすくするため、かつ種子基板 20 の剥離時に支持基板 25 が剥離しないようにするため、

多孔率 : 高多孔質 Si 層 22 > 高多孔質 Si 層 27

膜厚 : 高多孔質 Si 層 22 > 高多孔質 Si 層 27

とするのが好ましい。

【0086】

なお、陽極化成における Si の溶解反応ではフッ化水素溶液中の Si の陽極反応には正孔が必要であるため、基板には多孔質化しやすい P 型 Si を用いるのが望ましいが、これ

50

に限るものではない。

【0087】

また、種子基板20および支持基板25は、CZ (Czochralski) 法、MCZ (Magnetic Field Applied Czochralski) 法やFZ (Floating Zone) 法などで作製された単結晶Si基板のみならず、基板表面が水素アニール処理された単結晶Si基板、あるいはエピタキシャル単結晶Si基板などを用いることができる。もちろん、単結晶Si基板に代えてSiGe基板、SiC基板、GaAs基板やInP基板等の単結晶化合物半導体基板を用いることもできる。

【0088】

(2) 種子基板20および支持基板25の両基板に、それぞれ半導体層としてのエピタキシャル成長の単結晶Si層24, 29を形成し、少なくとも一方に絶縁層30としてのSiO₂酸化膜またはSiO₂/Si₃N₄/SiO₂積層膜を形成する(図2参照)。なお、ここでのポイントは、半導体素子および半導体集積回路のいずれか一方または両方の半導体デバイスを形成する単結晶Si層24の厚さを単結晶Si層29の厚さよりも薄くすることである。

【0089】

まず、CVDエピタキシャル成長装置内において、水素雰囲気中1000~1100程度でプリベークを行い、低多孔質Si層23, 28の表面の孔を封止して表面を平坦化する。その後、1020まで降温し、モノシランガスを原料ガスとするCVDを行い、約1~10μm厚さのエピタキシャル成長の単結晶Si層24, 29を形成する。このとき、ジボラン、フォスフィンガスなどを適当に添加して不純物濃度を制御してもよい。

【0090】

なお、CVD法での単結晶Si層24, 29形成には、モノシラン(SiH₄)以外にSiH₂Cl₂、SiHCl₃、SiCl₄などの原料ガスを用いることができる。単結晶Si層24, 29の形成方法としては、CVD法に限らず、MBE法、スパッター法等でもよい。

【0091】

ここで、デバイス作製する種子基板20のエピタキシャル成長の単結晶Si層24は、他方の支持基板25のエピタキシャル成長の単結晶Si層29と同等以下の膜厚とする。これは、デバイスプロセス中の高多孔質Si層27の酸化による膨張によって、デバイス作製するエピタキシャル成長の単結晶Si層24に歪みが発生するのを低減および防止するためである。

【0092】

また、デバイス作製するエピタキシャル成長の単結晶Si層24の厚みは、作製するデバイスによって任意に変える。SiO₂酸化膜(絶縁層30)形成後の実効厚みは、MOSLSI (Metal-Oxide Semiconductor Large Scale Integrated circuit) の場合は約50nm、BiPLSI (Bipolar LSI)、BiCMOSLSI (Bipolar Complementary Metal-Oxide Semiconductor LSI) の場合は約5~6μmである。単結晶Si層29の厚みは、最終的に架台となるので5~10μm程度が望ましい。

【0093】

また、単結晶Si層29のSiO₂酸化膜(絶縁層30)の厚みは、多孔質層27の熱酸化歪みの影響を受けないように、200~500nmとするのが望ましい。長時間熱酸化してμm単位程度に厚くすると、多孔質層27の熱酸化歪みの影響により単結晶Si層29に反り歪みが発生するためである。

【0094】

なお、絶縁層30(SiO₂酸化膜)は、酸化シリコン膜(SiO₂)のみならず減圧CVDで単結晶Si層29上に窒化シリコン膜を形成し熱酸化することで、酸化シリコン膜/窒化シリコン膜の積層膜(例えば、SiO₂; 400nm/Si₃N₄; 50nm)や酸化シリコン膜/窒化シリコン膜/酸化シリコン膜(例えば、SiO₂; 200nm/Si₃N₄; 50nm/SiO₂; 200nm)としてもよい。あるいは、酸窒化シリコ

ン膜 (SiON) や、窒化シリコン膜 (Si₃N₄)、酸化アルミニウム膜、あるいはそれらの複合膜とすることもできる。

【0095】

要するに適当な膜厚の窒化系シリコン膜があることで、後の工程におけるパッケージング時や半導体デバイス形成プロセス中に、支持基板25側からハロゲン元素が浸透し、単結晶Si層24を汚染するのを防止することができる。また、半導体デバイス形成プロセス中の高多孔質Si層27の酸化による膨張によって、半導体デバイスを作製するエピタキシャル成長の単結晶Si層29に反り歪みが発生するのを低減および防止することができる。

【0096】

また、単結晶Si層29に形成した半導体デバイスへのパッケージング時における静電気ダメージおよび電磁波遮蔽対策として、イオン注入時またはエピタキシー成長時に低多孔質Si層28に任意の濃度のn型またはp型不純物を添加し、酸化膜形成時に活性化して導電性とするのが望ましい。一方、単結晶Si層24には、半導体デバイスの種類に応じて任意濃度の不純物を添加するのが望ましい。

【0097】

ところで、電子移動度を高める手段のひとつとして、チャネル半導体層に歪みをかける技術が知られている。これはチャネル半導体層に歪みをかけると、そのバンド構造が変化し、その結果、縮退が解けて電子散乱が抑制されるので電子移動度を高めることが出来る。

具体的には、単結晶Si基板の上にSiよりも格子定数の大きい材料からなる混晶層の歪み印加半導体層、例えば、Ge濃度20~30%のSiGe混晶層(以下、SiGe層と称する)を形成し、このSiGe層上にチャネル半導体層としての単結晶Si層を形成すると、格子定数の違いにより、歪みのかかった単結晶Si層(以下、歪みチャネル層と称する)が形成される。この歪みチャネル層を用いると、無歪みチャネル層を用いた場合に比べ約1.76倍の大幅な電子移動度の向上を達成できることが報告されている。(J. Welser, J. L. Hoyt, S. Takagi, and J. F. Gibbons, I E D M 94-373)

【0098】

そこで、例えば、Ge濃度20~30%のSiGe層である歪み印加半導体層としての単結晶Si層24を形成し、その上に歪みチャネル層としての単結晶Si層を形成すると、従来の無歪みチャネル層の単結晶Si層に比べ約1.76倍の大幅な電子移動度の向上を達成したMOSFTの表示部及び周辺回路が実現するので、高性能、高精細、高品質の超薄型電気光学表示装置が実現する。

このGe組成比は大きい方が良く、0.2を大きく下回る場合はMOSFTの移動度の顕著な向上は期待できず、また、0.5を大きく超える場合はSiGe層表面凹凸の増加や膜質低下等の問題があり、0.3程度が好ましい。

また、Ge濃度はSiGe層である歪み印加半導体層としての単結晶Si層12の中で徐々に増加させ、表面で所望濃度例えばGe濃度20~30%となる傾斜組成とし、この傾斜組成のSiGe層をシードにSiエピタキシャル成長により歪みチャネル層としての単結晶Si層を形成することが好ましい。

【0099】

尚、SiGe層の成膜方法としては、CVD法、MBE法等のエピタキシャル成長法や、LPE(Liquid Phase Epitaxy)法等の液相成長法、ポリSiGe層やアモルファスSiGe層の固相成長法などがあるが、Ge組成比の制御が可能な結晶成長方法であれば、他の成長方法でもよい。

また、Si原料としては水素化物原料のモノシラン(SiH₄)、ジシラン(Si₂H₆)、トリシラン(Si₃H₈)、テトラシラン(Si₄H₁₀)や、ハロゲン化物原料のジクロルシラン(SiH₂Cl₂)、トリクロルシラン(SiHCl₃)、四塩化ケイ素(SiCl₄)など、Ge原料としてはゲルマン(GeH₄)、四塩化ゲルマニウム(GeCl₄)、四フッ化ゲルマニウム(GeF₄)などが適している。

10

20

30

40

50

【0100】

尚、歪み半導体層としてSiGe層の代わりに、SiCやSiN等のようにSiと他の元素との混晶層、ZnSe層等の二 - 六族混晶層もしくはGaAsやInP等の三 - 五族混晶層などの互いに格子定数の異なる材料からなる混晶層でもよい。

【0101】

(3) 種子基板20と支持基板25を貼り合わせる(図3参照)。

室温で種子基板20の単結晶Si層24と支持基板25の絶縁層30の表面同士を接触させ、ファンデアワールス力により結合させる。この後、400 30分間の熱処理を行って共有結合させ、貼り合せを強固にする。熱処理は、窒素中、不活性ガス中、または、窒素と不活性ガスの混合ガス中で行う。このとき、双方の基板の表面に塵や汚れ付着がないことを確認する。なお、異物があつた時は、剥離洗浄する。

10

【0102】

あるいは、減圧熱処理炉に重ね合わせた2枚の基板をセットし、真空引きで所定圧力(例えば133Pa(1Torr)以下)に保持し、一定時間経過後に大気圧にブレークしたときの加圧で密着させ、連続して窒素中、不活性ガス中、または、窒素と不活性ガスの混合ガス中で昇温加熱して熱処理接合する連続作業をしてもよい。

【0103】

(4) ウォータージェット、エアージェットなどの高圧流体ジェット噴射剥離法により、高多孔質Si層22から種子基板20を分離する(図4参照)。このとき、高多孔質Si層27から支持基板25が分離しないようにすることが重要である。また、分離は、種子基板20および支持基板25を紫外線照射硬化型テープ(以下「UVテープ」と称す)17により保持した状態で行う。

20

【0104】

本実施形態においては、図26に示す超薄型半導体装置の製造装置としての高圧流体ジェット噴射剥離装置を用いる。図26は本発明の実施の形態における高圧流体ジェット噴射剥離装置の概略断面図である。

【0105】

図26に示す高圧流体ジェット噴射剥離装置は、上下から基板を真空吸着して回転させる一対のホルダ81a, 81bと、高圧流体ジェットを噴射する微細ノズル83とを備える。ガードリングストップ80は、ホルダ81a, 81bの周囲を囲む円筒状の治具である。ガードリングストップ80には、微細ノズル83から噴射される高圧流体ジェットの幅を制御して通過させる10~50μm程度の径のスリット孔84が形成されている。なお、スリット孔84の径については、高圧流体ジェットの水压および風圧との相関によって決定する。

30

【0106】

このような高圧流体ジェット噴射剥離装置において、例えば、ホルダ81a, 81b間に図3に示す種子基板20と支持基板25とを貼り合わせた基体を挟持する。この基体には二つの高多孔質Si層22, 27が形成されているが、ここで分離したい層(分離層)は高多孔質Si層22である。なお、図26においては簡単のため、高多孔質Si層22, 27以外については図示を省略している。

40

【0107】

ここで、ガードリングストップ80の高さと、ホルダ81a, 81bで挟持する種子基板20および支持基板25の高さを調整し、微細ノズル83から噴射される高圧流体ジェットが分離したい高多孔質Si層22に正確に当たるように微調整する。その後、ホルダ81a, 81bを回転させ、微細ノズル83から噴射する高圧流体ジェットの圧力を高多孔質Si層22に作用させて種子基板20を分離する。

【0108】

このとき、微細ノズル83から噴射する高圧流体ジェットは、ガードリングストップ80のスリット孔84によってその幅が制御されるうえ、分離したい高多孔質Si層22に正確に当たるようにその高さが微調整されているため、狙った高多孔質Si層22以外の

50

部分には分離するほど強く当たらない。これにより、図 26 に示すように二つの高多孔質 Si 層 22, 27 が存在する場合でも、他の高多孔質層 27 に影響を及ぼすことなく、狙った高多孔質 Si 層 22 から分離することができる。

【0109】

あるいは、回転中の基板の分離層にレーザー出力部から照射するレーザー光を当てて分離するレーザー加工剥離装置（図示せず）を用いることもできる。なお、このレーザー加工剥離装置と前述の高圧流体ジェット噴射剥離装置との違いは、レーザー出力部が前述の微細ノズル 83 とスリット孔 84 を組み合わせたものに相当することのみであり、他は同じ構成である。

【0110】

このレーザー加工剥離装置では、回転中の基板の高多孔質 Si 層 22 の横方向から一つ以上のレーザー照射によるレーザー加工（アブレーション加工、熱加工など）によって、この高多孔質 Si 層 22 から分離することができる。

【0111】

ここで、レーザーとしては、炭酸ガスレーザー、YAG（Yttrium Aluminum Garnet）レーザー、エキシマレーザー、高調波変調レーザーなどからなる可視光、近紫外線、遠紫外線、近赤外線、遠赤外線などのレーザー光を使用できる。

【0112】

レーザー加工では、加工対象物が吸収する少なくとも一つ以上のパルス波または連続波のレーザー光を照射して、熱加工やアブレーション加工で分離する方法と、加工対象物に対して透明な波長を有する少なくとも一つ以上のパルス波または連続波の近赤外線レーザー（Nd:YAGレーザー、Nd:YVO₄レーザー、Nd:YLFレーザー、チタンサファイアレーザーなど）を加工対象物内部に焦点を合わせて照射し、多光子吸収による光学的損傷現象を発生させて改質領域（例えばクラック領域、熔融処理領域、屈折率変化領域など）を形成し、そこを起点として比較的小さな力で分離する方法とがあり、状況に応じて使い分けてもよい。

【0113】

一般的に、後者の場合は加工対象物例えば単結晶半導体基板の内部に集光点を合わせて、集光点におけるピークパワー密度（パルスレーザー光の集光点の電界強度）が 1×10^8 (W/cm²) 以上で且つパルス幅が 1 μs 以下の条件でレーザー光を照射すると、加工対象物内部には多光子吸収による光学的損傷現象が発生し、この光学的損傷により内部に熱ひずみが誘起され、これにより内部に改質領域例えばクラック領域が形成され、そこを起点として比較的小さな力で分離させるが、単結晶半導体基板に比べ多孔質半導体層や後述するイオン注入層の単結晶半導体層の場合は、上記以下のピークパワー密度により多光子吸収による光学的損傷現象を発生させて改質領域（例えばクラック領域、熔融処理領域、屈折率変化領域など）の形成が可能であり、この多孔質半導体層や後述するイオン注入層からの分離が容易である。

【0114】

レーザー加工の場合は、上記のいずれの方法でもレーザー光線を集光レンズで加工対象物内部（つまり多孔質半導体層や後述するイオン注入層の内部）に焦点を合せ、その焦点を徐々に回転中の加工対象物内部に移動させることで分離することができる。特に、本発明の場合は、加工対象物が多孔質 Si 層やイオン注入層なので、このレーザー光による分離加工を高精度で効率良く行うことができる。

このとき、後述のように必要に応じて流体冷却した支持治具を用いて、UVテープを介して半導体デバイス形成した超薄型半導体基板側を冷却しながら多孔質層やイオン注入層から支持基板を分離してもよい。これにより、半導体特性の変動又は劣化防止を図ることが出来る。

【0115】

また、回転中の基板の高多孔質 Si 層 11b に、出力部からレーザー光とウオータージェットを組み合わせたレーザーウオータージェットを照射して分離するレーザーウオータ

10

20

30

40

50

ージェット加工剥離装置（図示せず）を用いることもできる。なお、このレーザーウオージェット加工剥離装置と前述のレーザー加工剥離装置および高圧流体ジェット噴射剥離装置との違いは、レーザーウオージェット出力部が前述の微細ノズル83とスリット孔84を組み合わせたものに相当することのみであり、他はほとんど同じ構成である。

レーザーウオージェット加工剥離法は、ウオージェットとレーザーの利点を組み合わせ、水と空気の境界面でレーザー光が完全に反射することを利用し、ガラスファイバー内と同じようにウオージェットがレーザー光を全反射して平行にガイドし、このレーザー光の吸収による熱加工やアブレーション加工で分離する方法である。従来の熱変形が問題となるレーザー加工法と違い、レーザーウオージェットは常時水による冷却がされているので、分離面の熱影響、例えば熱変形などが低減される。

10

このレーザーウオージェット加工剥離法では、例えば、少なくとも一つ以上のパルス波または連続波の近赤外線レーザー（Nd：YAGレーザー、Nd：YVO₄レーザー、Nd：YLFレーザー、チタンサファイアレーザーなど）が任意の水圧の純水または超純水の水柱内に封じ込まれた一つ以上のレーザーウオージェットを、回転中の基板の高多孔質Si層11bの横方向から照射する加工（アブレーション加工、熱加工など）によって、この高多孔質Si層11bから分離することができる。

【0116】

なお、レーザーとしては、炭酸ガスレーザー、YAGレーザー、エキシマレーザー、高調波変調レーザーなどからなる可視光、近赤外線、遠赤外線、近紫外線、遠紫外線などのレーザー光を使用できる。また、任意の水圧のウオージェットの水柱は水道水でもよいが、レーザーの種類によってはレーザーを乱反射で散乱させずに減衰させない純水または超純水によるウオージェットの水柱が望ましい。

20

更に、上記の高圧流体ジェット噴射剥離法、レーザー加工剥離法およびレーザーウオージェット加工剥離法は、超薄型半導体層或いは超薄型SOI半導体層の剥離による映像信号処理LSI、メモリLSI、CPLSI、DSPLSI、音声信号処理LSI、CCD、CMOSセンサ、BiCMOSなどの半導体デバイスの製造にも使用できる。さらに、高圧流体ジェット噴射法、レーザー加工法およびレーザーウオージェット加工法により、単結晶あるいは多結晶半導体基板あるいは透明または不透明支持基板の切断や、回転中の単結晶あるいは多結晶半導体インゴットのスライシングなどにも使用できる。

【0117】

30

この時に、図27(a)、(b)のように、多孔質半導体層21, 22, 23を介して単結晶半導体層24を形成した種子基板20の直径を、多孔質半導体層26, 27, 28を介して単結晶半導体層29を形成した支持基板25の直径よりも若干小さくするか又は大きくするのが好ましい。

そして、例えば図27(a)種子基板直径>支持基板直径の場合は真横方向から、図27(b)種子基板直径<支持基板直径の場合は任意の角度の斜目上方向から高圧流体ジェット噴射を種子基板20の高多孔質半導体層22に当てて種子基板を20を分離すると同時に、支持基板25の高多孔質半導体層27から支持基板が分離しないようにする。

【0118】

これにより種子基板20と支持基板25の多孔質半導体層の多孔率と厚み調整を緩和でき、表示素子および周辺回路の形成プロセス中、単結晶半導体層24が支持基板25に形成した多孔質半導体層26, 27, 28の熱膨張の悪影響例えば反り歪を受けるのを防止することができる。

40

【0119】

そして、図28(a)のように、種子基板分離した後の単結晶半導体層24と29、多孔質半導体層23, 26, 27, 28などを含む支持基板25表面の周辺部をC面取り化することで、周辺部の超薄型SOI層などの欠け、クラック、割れを防止するので、歩留、品質が向上してコストダウンが実現する。

【0120】

(5)水素アニール処理により、低多孔質Si層23および単結晶Si層24表面をエッ

50

チングする。図5はエッチング後の状態であって、(a)は絶縁層30として SiO_2 30aを形成した場合の例を、(b)は絶縁層30として SiO_2 30a/ Si_3N_4 30b/ SiO_2 30aを形成した場合の例をそれぞれ示している。

【0121】

ここでは、剥離残りの高多孔質 Si 層22および低多孔質 Si 層23の全部と単結晶 Si 層24表面の一部を水素アニールによりエッチングし、所望の厚みと高平坦性の、例えば50nm厚の単結晶 Si 層24を形成する。水素アニールは、1050で0.0013nm/min、1100で0.0022nm/minのエッチング速度で行う。

尚、必要に応じて、水素アニール処理した単結晶 Si 層32をシードに Si エピタキシャル成長により、さらに高結晶性の任意厚みの単結晶 Si 層13を積層形成してもよい。

図22は水素アニール処理のエッチング後に単結晶 Si 層13を積層形成した状態であって、(a)は絶縁層36として SiO_2 36aを形成した場合の例を、(b)は絶縁層36として SiO_2 36a/ Si_3N_4 36b/ SiO_2 36aを形成した場合の例をそれぞれ示している。

この時に、(A)に述べたように、種子基板の多孔質 Si 層を介して例えばGe濃度20~30%の SiGe 層である歪み印加半導体層としての単結晶 Si 層32を形成し、種子基板分離後の単結晶 Si 層32上に歪みチャンネル層としての単結晶 Si 層13を形成すると、従来の無歪みチャンネル層の単結晶 Si 層32に比べ約1.76倍の大幅な電子移動度の向上を達成したMOSFETの表示部及び周辺回路が実現するので、高性能、高精細、高品質の超薄型電気光学表示装置が実現する。

このGe組成比は大きい方が良く、0.2を大きく下回る場合はMOSFETの移動度の顕著な向上は期待できず、また、0.5を大きく超える場合は SiGe 層表面凹凸の増加や膜質低下等の問題があり、0.3程度が好ましい。

また、Ge濃度は SiGe 層である歪み印加半導体層としての単結晶 Si 層32の中で徐々に増加させ、表面で所望濃度となる傾斜組成とし、この傾斜組成の SiGe 層上に歪みチャンネル層としての単結晶 Si 層13を順次形成することが好ましい。

つまり、歪み印加半導体層の単結晶 Si 層32は絶縁層36に接した部分から傾斜組成してGe濃度が徐々に増加して表面濃度が例えばGe濃度20~30%の所望値となるように設定し、この傾斜組成の SiGe 層である歪み印加半導体層としての単結晶 Si 層32をシードに Si エピタキシャル成長により歪みチャンネル層としての単結晶 Si 層13を形成することが好ましい。

【0122】

(6)汎用技術により単結晶 Si 層24内に、nMOSFET(n-MOS Thin Film Transistor)、pMOSFET(p-MOS TFT)、CMOSFET、バイポーラTFT、ダイオード、コイル、キャパシタ等の半導体素子や、MOSLSI、BiPLSI、BiCMOSLSI(Bipolar Complementary Metal-Oxide Semiconductor LSI)、CCD(Charge-Coupled Device)、CMOS(Complementary Metal-Oxide Semiconductor)センサ、マイクロプロセッサ、ロジックIC(Integrated Circuit)、メモリなどの半導体集積回路等の半導体デバイスを多数形成し、さらにこれらの半導体デバイスに接続する複数の突起状の接続電極としてのパンプ電極15を形成する(図6参照)。なお、種子基板20として化合物半導体基板を用いた場合には、 SiC 、 GaAs 、 InP などの化合物半導体デバイスを形成することができる。

【0123】

パンプ電極15はチップ周辺のペリフェラルパンプ、チップ内部のインナーエリアパンプ、あるいは、双方の組み合わせのいずれでもよい。また、パンプはめっき主体のパンプまたはAu線などのスタッドパンプのいずれでもよいが、Au線などのスタッドパンプ場合は、ワイヤーボディングの衝撃で単結晶 Si 層24のみならず架台の単結晶 Si 層29や低多孔質 Si 層26がダメージを受けないように注意する。パンプ電極15の高さは、所望の超薄型半導体装置厚さに準拠した高さ、例えば1~10 μm の範囲で任意に選択すればよい。

10

20

30

40

50

【0124】

また、はんだパンブを形成する場合には、スーパージャフィット法、スーパーソルダー法、ビームソルダーPC（プリコート）法などの公知の形成方法が採用可能である。

【0125】

スーパージャフィット法とは、例えばAlパッド上にのみCrとCuとの積層膜からなるバリアメタル層表面を薬剤で処理して粘着性皮膜を形成し、この粘着性被膜をはんだ粉と接触させることでバリアメタル層表面にはんだ粉末を付着させ、加熱処理することによってはんだパンブを形成する方法である。スーパージャフィット法によれば、鉛フリーのSn-Ag系やSn-Zn系のはんだからなるパンブが形成される。

【0126】

スーパーソルダー法とは、はんだ粉を系中に含まず、有機酸鉛と有機酸錫の反応によりペースト中にはんだを合成し、上記同様のバリアメタル層表面の銅上に析出させてはんだパンブを形成する方法である。スーパーソルダー法によれば、Sn-Pb系のはんだからなるパンブが形成される。

【0127】

ビームソルダーPC法とは、下地の銅と錫および鉛が構成するガルバニ電池での置換反応により、錫および鉛を銅表面に析出させて皮膜を形成し、電解めっきすることによってはんだパンブを形成する方法である。ビームソルダーPC法によれば、Sn-Pb系のはんだからなるパンブが形成される。

【0128】

(7) 各超薄型半導体装置に分割する際の分割線、いわゆるスクライプライン内に、少なくとも低多孔質Si層26までダイシングにより切り溝16を入れた後に、UVテープ17などで、単結晶Si層24に形成した各半導体デバイスやパンブ電極15のすべてを含めて単結晶Si層24の表面を保護する。

【0129】

なお、溝16は、ドライエッチング(SF₆、CF₄、Cl+O₂、HBr+O₂などでのプラズマエッチング、逆スパッタエッチングなど)、ウエットエッチング(HF+H₂O₂+H₂O混合液、HF+HNO₃+CH₃COOH混合液などのフッ酸系エッチャント、アルカリ系エッチャントなど)や機械的加工(ブレードダイシング、ダイヤモンドカッター、超硬合金カッター、超音波カッターなどによる切り溝)、炭酸ガスレーザー、YAGレーザー、エキシマレーザー等のレーザー加工等により、任意の幅で単結晶Si層表面から少なくとも高多孔質Si層27内部あるいは低多孔質Si層28と高多孔質Si層27との界面に位置するように形成してもよい。これにより、分離層からの分離を容易に行うことができる。

【0130】

この中で、Siと絶縁膜(SiO₂、Si₃N₄など)とのエッチング選択比の高いドライエッチング又はウエットエッチングの場合や、機械的加工とドライエッチング又はウエットエッチングの組み合わせにより、超薄型SOI構造の絶縁膜下の多孔質Si層のサイドエッチングを促進することで、剥離時の分離を促進させてもよい。

【0131】

また、UVテープ17は、透明なUVテープ基材17aおよび強い接着力で糊残りのない導電性のUV照射硬化型接着剤17bからなるものを用いるのが望ましい。また、UV照射硬化型接着剤17bの厚さは、少なくともパンブ電極15の高さ以上であることが望ましい。このように導電性のUV照射硬化型接着剤17bによりパンブ電極15をすべてショートさせることで、製造工程中の静電破壊を防止することができるため、静電気ダメージによる半導体特性不良を防止することができる。なお、UV照射硬化型接着剤17bの硬化前および硬化後の表面抵抗は、10⁶~10¹²Ω/程度の静電気ダメージを防止するレベルであることが望ましい。

【0132】

(8) 前述したのと同様のウォータージェット、エアージェット、ウォーターエアージェ

10

20

30

40

50

ットなどの高圧流体ジェット噴射剥離、レーザー加工剥離、レーザーウオータージェット加工剥離や引張り剥離などで高多孔質Si層27から支持基板25を分離し、UV照射硬化してUVテープを剥離し、超薄型半導体装置としての超薄型半導体デバイスチップを得る(図7参照)。

【0133】

ここで、超薄型半導体デバイスチップには、低多孔質Si層28が残っているため、封止樹脂などとの密着性が向上する。さらに、この低多孔質Si層28に任意の濃度のn型またはp型不純物が添加され、導電性を有しているため、パッケージング時における静電気ダメージを防止し、また電磁波を遮蔽することができ、超薄型半導体デバイスチップの品質および信頼性が向上する。

10

【0134】

なお、分離した支持基板25は、必要に応じて表面再研磨、エッチング、水素を含む雰囲気での熱処理等を行い、再使用することができる。あるいは、別目的の基板として利用することもできる。

【0135】

ところで、(4)および(8)でそれぞれ説明した高多孔質Si層22からの種子基板20の分離および高多孔質Si層27からの支持基板25の分離は、上述のようにウオータージェット、エアージェットその他、水、エッチング液やアルコールなどの液体、空気、窒素ガスやアルゴンガスなどの気体や、前記液体に前記気体を適当比率で混在させた液体と気体との混合体などのジェットの噴射により行うことができる。特に液体と気体との混合体のジェットの噴射では、液体に気体のバブルが混入し、このバブルによってより効果的に分離を行える。

20

【0136】

このとき、図26に示す製造装置を用い、ホルダ81a, 81bによって挟持して回転させ、高多孔質Si層22, 27に対して横方向から微細ノズル83を一つ以上用いて高圧流体ジェット82を吹き付けることにより剥離することができる。高圧流体ジェットを吹き付ける場合には、流体に超音波を印加すると、超音波振動が多孔質層に作用するため、より効果的に多孔質層からの分離を行える。

【0137】

また、この高圧流体ジェット82に、さらに微細な固体としての粒体や粉体(研磨剤、氷、プラスチック片など)の超微粉末を添加してもよい。このように高圧流体ジェットに、微細な固体を添加すれば、この微細な固体が高多孔質Si層22, 27に直に衝突することによって、より効果的に分離を行える。

30

【0138】

あるいは、回転中の高多孔質Si層22, 27に対して横方向から一つ以上のレーザー照射によるレーザー加工(アブレーション加工、熱加工、多光子吸収改質レーザー加工など)により分離することもできる。このレーザー加工の詳細については、(4)で説明したのと同様である。

あるいは、回転中の高多孔質Si層22, 27に対して横方向から一つ以上のレーザーウオータージェット照射によるレーザーウオータージェット加工により分離することもできる。このレーザーウオータージェット加工の詳細については、(4)で説明したのと同様である。

40

【0139】

また、(8)で説明した高多孔質Si層27からの支持基板25の分離時には、単結晶Si層24に形成した半導体デバイスやこれに接続する突起状の接続電極の熱による特性変動防止などのために、必要に応じて冷却した支持治具を用い、UVテープを介してSi基板10を冷却しながら分離してもよい。

【0140】

また、UVテープ17のUV照射硬化型接着剤17bは接着力が強いため、このUVテープ17により単結晶Si層24等を保持し、またこの単結晶Si層24の表面やパンプ

50

電極 15 等を保護した状態で、単結晶 Si 層 24 を支持基板 25 から分離することができることから、超薄型半導体装置の割れ、欠けを防止できる。また、UV テープ 17 が導電性であることによって、単結晶 Si 層 24 に形成した半導体デバイスが分離時に静電気ダメージを受けるのを防止することができる。また、UV 照射硬化型接着剤 17b は、UV (紫外) 線の照射硬化によって粘着力が弱まるため、分離後は糊残りなく除去することができる。

【0141】

以上のように、本実施形態における二重多孔質層分離法では、絶縁層 30 を介して貼り合わせた種子基板 20 および支持基板 25 のそれぞれに形成した高多孔質 Si 層 22, 27 から、種子基板 20 および支持基板 25 を分離することにより、単結晶 Si 層 29、絶縁層 30 および単結晶 Si 層 24 からなる超薄型の SOI 基板が作製される。これにより、この超薄型 SOI 基板を利用した超薄型半導体装置を得ることができる。

10

【0142】

また、本実施形態においては、各超薄型半導体装置に分割する際の分割線に沿って切り溝 16 を形成した後に分離を行うため、後の工程で支持基板 25 から分離される超薄型 SOI 層が予めペライズ分割されている。このため、支持基板 25 の分離後には既にペライズ分割された超薄型半導体装置が得られることになり、従来のように分離後にペライズ分割した際に発生する割れや欠けの問題がない超薄型半導体装置が得られる。また、切り溝 16 形成の際には、超薄型 SOI 層は支持基板 25 によって支持されているため、切り溝 16 形成時の割れや欠けの発生も防止される。

20

【0143】

(B) 二重イオン注入層分離法

本実施形態においては、二重に形成した高濃度水素イオン注入層から分離する(種子基板に形成した高濃度水素イオン注入層から種子基板を分離し、支持基板に形成した高濃度水素イオン注入層から支持基板を分離する)ことにより、超薄型半導体装置を製造する方法について説明する。図 8 から図 12 は、本発明の実施の形態における二重水素イオン注入層分離法による超薄型半導体装置の製造工程図である。

【0144】

(1) 支持基板 40 に絶縁層としての SiO_2 41a (図 8(a) 参照) または SiO_2 41a / Si_3N_4 41b / SiO_2 41a 積層膜 (図 8(b) 参照) を形成し、種子基板 42 に高濃度水素イオン注入層 43 を形成する。なお、水素イオンは、 100 keV 、 $5 \times 10^{16} \sim 1 \times 10^{17} \text{ atoms/cm}^2$ のドーズ量で、深さ約 $1 \mu\text{m}$ に注入する。また、ここで用いる支持基板 40 および種子基板 42 は、(A) に準ずる。

30

【0145】

(2) 支持基板 40 と種子基板 42 を貼り合わせる (図 9 参照)。

支持基板 40 と種子基板 42 を洗浄後、室温で支持基板 40 の熱酸化膜 SiO_2 41a (図 9(a) 参照) または SiO_2 41a / Si_3N_4 41b / SiO_2 41a 積層膜 (図 9(b) 参照) 表面と種子基板 42 の高濃度水素イオン注入層 (単結晶 Si 層) 43 の表面同士を接触させ、ファンデアワールス力により結合させる。この後、400 ~ 30 分間の熱処理を行って共有結合させ、貼り合せを強固なものにする。熱処理条件は (A) で説明したのと同様である。

40

【0146】

(3) 剥離用アニール後に、支持基板 40 および種子基板 42 の両基板の裏面にそれぞれ UV テープ 45 を貼り合せ、引っ張り剥離する (図 10 参照)。

剥離用アニールは、400 ~ 600、10 ~ 20 分間の熱処理、または短時間の急加熱急冷却の RTA (Rapid Thermal Anneal; ラピッドサーマルアニール) (ハロゲンランプアニール 800 数秒、Xe フラッシュランプアニール約 1000 数ミリ秒、炭酸ガスレーザー等のレーザーアブレーションなど) の熱処理により行う。

これにより、イオン注入した高濃度水素を膨張させ、微小気泡内の圧力作用および結晶再配列作用により高濃度水素イオン注入層 43 に歪みを発生させ、UV テープ 45 により

50

引っ張り剥離する。その後、UV照射硬化して、支持基板40からUVテープ45を剥離する。なお、RTAは、剥離する種子基板42側から熱放射した方がよい。

【0147】

あるいは、このイオン注入層からの分離は、回転中のイオン注入層43に対して横方向から一つ以上のレーザー光を照射することによるレーザー加工で行うこともできる。例えば、高濃度水素イオン注入層43の場合は、レーザー照射による回転中の高濃度水素イオン注入層43の局部的加熱によりイオン注入した高濃度水素を膨張させ、微小気泡内の圧力作用および結晶再配列作用により高濃度水素イオン注入層43に歪みを発生させ、引っ張り剥離することにより分離することができる。

あるいは、このイオン注入層からの分離は、回転中のイオン注入層43に対して横方向から一つ以上のレーザーウオージェットを照射することによるレーザーウオージェット加工で行うこともできる。例えば、高濃度水素イオン注入層43の場合は、レーザーウオージェットによる回転中の高濃度水素イオン注入層43の局部的加熱によりイオン注入した高濃度水素を膨張させ、微小気泡内の圧力作用および結晶再配列作用により高濃度水素イオン注入層43に歪みを発生させ、引っ張り剥離することにより分離することができる。

【0148】

この後に、図28(b)のように種子基板分離した後に、単結晶Si層(水素イオン注入層)43、熱酸化膜SiO₂41aおよび支持基板表面の周辺部をC面取り化することで、周辺部の超薄型SOI層などの欠け、クラック、割れを防止するので、歩留、品質が向上してコストダウンが実現する。

【0149】

(4)水素アニール処理によりエッチングして、高平坦性の単結晶Si層43を得る。
単結晶Si層43表面の一部を水素アニールによりエッチングし、所望の厚みと平坦性の、例えば50nm厚の単結晶Si層43を形成する。水素アニールは、1050で0.0013nm/min、1100で0.0022nm/minのエッチング速度で行う。

尚、必要に応じて水素アニール処理によりエッチングした単結晶Si層43をシードにSiエピタキシャル成長でより高結晶性の任意厚みの単結晶Si層を積層してもよい。

【0150】

このときに(A)と同じく、剥離した水素イオン注入層(単結晶Si層)43が歪み印加半導体層となるように、種子基板の単結晶Si基板42の表面にCVD等のSiエピタキシャル成長によりGe濃度20~30%のSiGe層のとして歪み印加半導体層の単結晶Si層43を形成してもよい。

そして、この厚み(深さ)となるように前記の水素イオンを高濃度注入し、水素イオン注入層(単結晶Si層)43としてもよい。

【0151】

これにより、従来の無歪みチャンネル層の単結晶Si層43に比べ約1.76倍の大幅な電子移動度の向上を達成したMOSFTの表示部及び周辺回路が実現するので、高性能、高精細、高品質の超薄型電気光学表示装置が実現する。

【0152】

このとき、SiGe層中の水素イオン注入層の歪み部でGe濃度が所望濃度となる傾斜組成とし、種子基板分離後の歪み印加半導体層である単結晶Si層43表面のGe濃度が所望濃度となるように設定し、この傾斜組成のSiGe層である歪み印加半導体層の単結晶Si層43をシードにSiエピタキシャル成長により歪みチャンネル層としての単結晶Si層43を形成することが好ましい。

つまり、歪み印加半導体層の単結晶Si層43は絶縁層のSiO₂膜41aに接した部分から傾斜組成してGe濃度が徐々に増加して表面濃度が例えばGe濃度20~30%の所望値となるようにすることが好ましい。

【0153】

10

20

30

40

50

(5) 汎用技術により単結晶Si層43内に、(A)と同様、半導体素子や半導体集積回路などの半導体デバイスを形成する。なお、種子基板42として化合物半導体基板を用いた場合には、SiC、GaAs、InPなどの化合物半導体デバイスを形成することができる。

【0154】

(6) 上記半導体デバイスプロセス工程内で500以上の熱処理工程以降に、表面から深さ3~5 μ mに高濃度の水素イオンを注入し、剥離用アニール処理して歪み46を発生させる(図11参照)。

【0155】

水素イオン注入は、300~500keV、 $5 \times 10^{16} \sim 1 \times 10^{17}$ atoms/cm²で行う。剥離用アニールは、前記同様の400~600、10~20分間の熱処理、または急加熱急冷却のRTAにより行う。これにより、イオン注入した水素を膨張させ、微小気泡内の圧力作用および結晶再配列作用により高濃度水素イオン注入層に歪み46を発生させる。

【0156】

このとき、支持基板40上には酸化シリコン膜、窒化シリコン膜等のデバイス構成膜が存在するが、これらを通り抜けて絶縁層(SiO₂41a)下に高濃度水素イオン注入層を形成し、熱処理により歪みを発生させる。また、剥離用アニールは、急加熱急冷却のRTAにより行えば、デバイス特性などに悪影響を与えることなく歪み46を発生させることができる。

【0157】

なお、急加熱急冷却のRTA処理で剥離用アニール処理を行う場合には、半導体デバイスの特性変動または特性劣化を防止するために、分離する支持基板40の裏面から熱放射させるのが望ましい。このとき、半導体デバイスの種類によっては、支持基板40の裏面から熱放射させるとともに、半導体デバイスを形成した単結晶Si層43表面をUVテープを介して流体冷却(例えば、水やアルコール等の液体、空気や窒素ガス等の気体、または、これらの液体と気体とを適当比率で混合した混合体などによる冷却)で冷却しておけば、その半導体デバイスの特性劣化を防止できる場合がある。

【0158】

(7) パンプ電極47を形成する。

パンプ電極47は(A)に準ずるが、Au線などのスタッドパンプの場合は、ワイヤーボディングの衝撃で単結晶Si層43のみならず架台の単結晶Si層44がダメージを受けないように注意する。

【0159】

なお、単結晶Si層43内に形成する半導体デバイスの種類によっては、パンプ電極47を形成した後に、(6)の水素イオン注入を行い、剥離用アニール処理して歪み46を発生させてもよい。

【0160】

(8) スクライブライン内に少なくとも高濃度水素イオン注入層の歪み46までブレードダイシングにより切り溝48を入れ、UVテープ基材45aおよびUV照射硬化型接着剤45bからなるUVテープ45を基板両面に貼り合せ、水素イオン注入層の歪み46から引っ張り剥離する(図12参照)。その後、UV照射硬化してUVテープを剥離し、超薄型半導体装置としての超薄型半導体デバイスチップを得る。尚、溝48はブレードダイシング以外に(A)に準じて形成してもよい。更に、溝48形成した後に、剥離アニールしてイオン注入層に歪み46を発生させてもよい。

【0161】

こうして得られた超薄型半導体デバイスチップは、水素イオン注入層の剥離面が荒れているので、封止樹脂などとの密着性が良い。また、この層に任意濃度のn型またはp型不純物を添加して導電性とすれば、パッケージング時における静電気ダメージを防止し、また電磁波を遮蔽することができ、超薄型半導体デバイスチップの品質および信頼性が向上

する。

【0162】

また、分離した支持基板40は、必要に応じて表面再研磨、エッチング、水素を含む雰囲気での熱処理等を行い、再使用することができる。あるいは、別目的の基板として利用することもできる。

【0163】

以上のように、本実施形態における二重イオン注入層分離法では、絶縁層(SiO₂ 41a)を介して貼り合わせた種子基板42および支持基板40にそれぞれ形成した高濃度水素イオン注入層から、種子基板42および支持基板40を分離することにより、単結晶Si層44、SiO₂ 41a、単結晶Si層43からなる超薄型のSOI基板が作製される。これにより、この超薄型SOI基板を利用した超薄型半導体装置を得ることができる。

10

【0164】

また、本実施形態においては、各超薄型半導体装置に分割する際の分割線に沿って切り溝48を形成した後に分離を行うため、後の工程で支持基板40から分離される超薄型SOI層が予めペレタイズ分割されている。このため、支持基板40の分離後には既にペレタイズ分割された超薄型半導体装置が得られることになる。なお、切り溝48形成の際には、超薄型SOI層は支持基板40によって支持されているため、割れ、欠け、クラックの発生が防止されることは(A)で説明した通りである。

【0165】

なお、本実施形態においては、水素イオンを注入する形態について説明したが、この他に、窒素、ヘリウム、希ガス等の高濃度イオンを注入し、これらの高濃度イオン注入層から種子基板および支持基板を分離して超薄型半導体装置を得ることも可能である。

20

【0166】

また、本実施形態においては、水素イオン注入層からの分離を引張り剥離により行う形態について説明したが、(A)で説明したのと同様の他の分離方法により分離することも可能である。

【0167】

(C) 多孔質層・イオン注入層分離法

本実施形態においては、多孔質Si層と高濃度水素イオン注入層とから分離する(種子基板に形成した高濃度水素イオン注入層から種子基板を分離し、支持基板に形成した多孔質Si層から支持基板を分離する)ことにより、超薄型半導体装置を製造する方法について説明する。図13から図18は、本発明の実施の形態における多孔質Si層・水素イオン注入層分離法による超薄型半導体装置の製造工程図である。なお、ここで用いる種子基板50および支持基板52は、(A)に準ずる。

30

【0168】

(1) 種子基板50に水素イオンを注入する。注入方法は(B)に準ずる。

【0169】

(2) 支持基板52に陽極化成法で低多孔質Si層53、高多孔質Si層54および低多孔質Si層55を形成し、エピタキシャル成長の単結晶Si層56を形成し、さらにSiO₂ 酸化膜またはSiO₂/Si₃N₄/SiO₂ 積層膜からなる絶縁層57を形成する。形成方法は(A)に準ずる。

40

【0170】

(3) 種子基板50と支持基板52を貼り合わせる(図14参照)。

室温で種子基板50の高濃度水素イオン注入層51と支持基板52の絶縁層57の表面同士を接触させ、ファンデワールス力により結合させる。この後、400 30分間の熱処理を行って共有結合させ、貼り合せを強固にする。熱処理方法は(B)に準ずる。

【0171】

(4) 剥離用アニール処理により高濃度水素イオン注入層51に歪み59を発生させ、種子基板50および支持基板52の両基板にUVテープ45を貼り合せ、引っ張り剥離する

50

(図15参照)。

剥離用アニールは(B)に準ずるが、このとき、高多孔質Si層54から剥離しないように、多孔率および厚みを調整することが重要である。

【0172】

このとき、図28(c)のように、種子基板分離した後に、単結晶Si層(水素イオン注入層)51、絶縁層57、単結晶Si層56、低多孔質Si層55、高多孔質Si層54、低多孔質Si層53および支持基板52表面の周辺部をC面取り化することで、周辺部の超薄型SOI層などの欠け、クラック、割れを防止するので、歩留、品質が向上してコストダウンが実現する。

【0173】

(5)剥離した単結晶Si層51の表面を水素アニール処理によりエッチングし、所望の厚みと高平坦性の、例えば50nmの単結晶Si層51を形成する。水素アニールは、1050で0.0013nm/min、1100で0.0022nm/minのエッチング速度で行う。

尚、必要に応じて水素アニール処理によりエッチングした単結晶Si層51をシードにSiエピタキシャル成長でより高結晶性の任意厚みの単結晶Si層を積層してもよい。

【0174】

このときに(A)と同じく、剥離した水素イオン注入層(単結晶Si層)51が歪み印加半導体層となるように、種子基板の単結晶Si基板50の表面にCVD等のSiエピタキシャル成長によりGe濃度20~30%のSiGe層のとして歪み印加半導体層の単結晶Si層51を形成し、この単結晶Si層51をシードにSiエピタキシャル成長で歪みチャンネル層の単結晶Si層を形成してもよい。

そして、この厚み(深さ)となるように前記の水素イオンを高濃度注入し、水素イオン注入層(単結晶Si層)51としてもよい。

【0175】

これにより、従来の無歪みチャンネル層の単結晶Si層51に比べ約1.76倍の大幅な電子移動度の向上を達成したMOSFTの表示部及び周辺回路が実現するので、高性能、高精細、高品質の超薄型電気光学表示装置が実現する。

【0176】

このとき、SiGe層中の水素イオン注入層の歪み部でGe濃度が所望濃度となる傾斜組成とすることで、種子基板分離後の歪み印加半導体層である単結晶Si層43表面のGe濃度が所望濃度となるように設定し、この傾斜組成のSiGe層の歪み印加半導体層である単結晶Si層43をシードにSiエピタキシャル成長により歪みチャンネル層としての単結晶Si層43を形成することが好ましい。

つまり、歪み印加半導体層の単結晶Si層51は絶縁層57に接した部分から傾斜組成してGe濃度が徐々に増加して表面濃度が例えばGe濃度20~30%の所望値となるようにすることが好ましい。

【0177】

(6)汎用技術により単結晶Si層51内に、(A)と同様、半導体素子や半導体集積回路などの半導体デバイスを形成する。なお、種子基板50として化合物半導体基板を用いた場合には、SiC、GaAs、InPなどの化合物半導体デバイスを形成することができる。

【0178】

(7)パンプ電極47を形成する(図16参照)。

パンプ電極47は(A)に準ずるが、Au線などのスタッドパンプの場合は、ワイヤーボディングの衝撃で単結晶Si層51のみならず、架台となる単結晶Si層56がダメージを受けないように注意する。

【0179】

(8)スクライプライン内に、少なくとも低多孔質Si層56までブレードダイシングにより切り溝60を入れた後、UVテープ45などで表面保護する(図17参照)。UVテ

10

20

30

40

50

ープ45は、(A)に準ずる。尚、溝60はブレードダイシング以外の(A)に準ずる方法で形成してもよいことは言うまでもない。

【0180】

(9) ウォータージェット、エアージェットなどの高圧流体ジェット噴射剥離法で高多孔質Si層54から支持基板52を分離し、UV照射硬化してUVテープ45を剥離し、超薄型半導体装置としての超薄型半導体デバイスチップを得る(図18参照)。なお、支持基板52の分離方法は、(A)で説明したのと同様の方法により行うことができる。

【0181】

ここで、超薄型半導体デバイスチップには、低多孔質Si層55が残っているため、封止樹脂などとの密着性が向上する。また、この層に任意濃度のn型またはp型不純物を添加して導電性とすれば、パッケージング時における静電気ダメージを防止し、また電磁波を遮蔽することができ、超薄型半導体デバイスチップの品質および信頼性が向上する。また、分離した支持基板52は再使用することができることは既に説明した通りである。

【0182】

(D) 多孔質層分離法

(A)、(B)、(C)では、絶縁層上に半導体層を有するSOI構造の超薄型半導体装置の製造方法について説明したが、要求される半導体デバイスの種類、品質によっては、次に説明する多孔質層分離法による絶縁層のない超薄型半導体装置としてもよい。

【0183】

つまり、支持基板に多孔質層を形成する工程と、支持基板上に多孔質層を介して半導体層を形成する工程と、各超薄型半導体装置に分割する分割線に沿って半導体層から少なくとも多孔質層まで切り溝を形成する工程と、切り溝を形成した後に、支持基板を多孔質層から分離する工程とを含む超薄型半導体装置の製造方法としてもよい。

【0184】

このように、支持基板に多孔質層および半導体層を形成し、さらに少なくとも多孔質層まで各超薄型半導体装置に分割する際の分割線に沿って切り溝を形成することにより、後の工程で支持基板から分離する半導体層が予めペレタイズ分割される。そのため、このペレタイズ分割された半導体層を多孔質層において支持基板から分離する際に割れ、欠け、クラックが発生することなく、絶縁層のない超薄型半導体装置が得られる。なお、切り溝形成の際、半導体層は支持基板によって支持されているため、この切り溝形成による割れ、欠け、クラックの発生が防止される。

【0185】

また、切り溝を形成する前に、半導体層に半導体デバイスと、この半導体デバイスに接続する突起状の接続電極とを形成し、その後、半導体デバイスと突起状の接続電極のすべてを含めて半導体層の表面を、糊残りのない導電性の紫外線照射硬化型テープにより覆った状態で、支持基板を分離してもよい。

【0186】

なお、上記各工程の詳細については、(A)で説明したのと同様である。また、支持基板の分離方法については、(A)で説明したのと同様、高圧流体ジェット噴射剥離法、レーザー加工分離法、レーザーウォータージェット加工分離法、引っ張り剥離法を用いることができる。また、切り溝形成、樹脂保護膜形成、研磨、ペレタイズ分割などの各工程についても、(A)に準じてよい。

【0187】

(E) イオン注入層分離法

(D)と同様、要求される半導体デバイスの種類、品質によっては、次に説明するイオン注入層分離法による絶縁層のない超薄型半導体装置としてもよい。

【0188】

つまり、支持基板の表面に半導体層を形成する工程と、基板表面から所定深さにイオン注入層を形成する工程と、イオン注入層の剥離用アニール処理を行う工程と、各超薄型半導体装置に分割する際の分割線に沿って半導体層から少なくともイオン注入層まで切り溝

10

20

30

40

50

を形成する工程と、切り溝を形成した後に、支持基板をイオン注入層から分離する工程とを含む超薄型半導体装置の製造方法としてもよい。なお、剥離用アニール処理は、切り溝形成後に行ってもよい。また、切り溝形成後に、イオン注入層の形成および剥離用アニール処理を行うこともできる。

【0189】

このように、支持基板に半導体層およびイオン注入層を形成し、さらに少なくともイオン注入層まで各超薄型半導体装置に分割する際の分割線に沿って切り溝を形成することにより、後の工程で支持基板から分離する半導体層が予めペレタイズ分割される。そのため、このペレタイズ分割された半導体層をイオン注入層において支持基板から分離する際に割れ、欠け、クラックが発生することなく、絶縁層のない超薄型半導体装置が得られる。なお、切り溝形成の際、半導体層は支持基板によって支持されているため、この切り溝形成による割れ、欠け、クラックの発生が防止される。

10

【0190】

また、切り溝を形成する前に、半導体層に半導体デバイスと、この半導体デバイスに接続する突起状の接続電極とを形成し、その後、半導体デバイスと突起状の接続電極のすべてを含めて半導体層の表面を、糊残りのない導電性の紫外線照射硬化型テープにより覆った状態で、支持基板を分離してもよい。このとき、突起状の接続電極の形成後に剥離用アニール処理を行ってもよい。

【0191】

なお、上記各工程の詳細については、(B)で説明したのと同様である。また、支持基板の分離方法については、(B)で説明したのと同様、高圧流体ジェット噴射剥離法、レーザー加工分離法、レーザーウオータージェット加工分離法、引っ張り剥離法を用いることができる。また、切り溝形成、樹脂保護膜形成、研磨、ペレタイズ分割などの各工程についても、(A)に準じてよい。

20

【0192】

(F)片面樹脂封止型超薄型半導体チップサイズパッケージ(CSP; Chip Size Package)の製造方法

本実施形態においては、上記(A),(B),(C),(D),(E)の各方法による片面樹脂封止型超薄型半導体チップサイズパッケージ(以下CSPと称する)の製造方法について説明する。

30

図19から図22に示す製造工程図を参照して、本実施形態におけるCSPの製造方法について説明する。なお、上記(A),(B),(C),(D),(E)の製法において、パンプ電極形成までは共通プロセスとする。

【0193】

(1)スクライプライン内に少なくとも高濃度水素イオン注入層の歪み46(図19(a)参照)または高多孔質Si層54(図19(b)参照)までブレードダイシングにより切り溝48,60を入れ、単結晶Si層44,58の表面および切り溝48,60内を樹脂保護膜としてのエポキシ系樹脂70などで充填封止する。その後、エポキシ系樹脂70を光学研磨またはCMPなどの片面研磨して突起状のパンプ電極47を露出させ、必要に応じて突起状のパンプ電極47にAuフラッシュめっきする。

40

【0194】

なお、エポキシ系樹脂70の層はチップの支持架台となるため、少なくとも突起しているパンプ電極47の高さと同等以上の厚さとする。また、単結晶Si層44の表面にシランカップリング剤をコーティングして、エポキシ系樹脂70との密着性を向上させることもできる。

【0195】

ここで、樹脂封止は、トランスファーモールド成形法、射出成形法、押し出し成形法、インサート成形法、コンプレッションモールド成形法、スピンコート法などによる。封止樹脂は、エポキシ樹脂、ポリイミド樹脂、フェノール樹脂、エポキシアクリレート樹脂、アクリル樹脂、シリコーン樹脂、ポリイミドシリコーン樹脂、不飽和ポリエステル樹脂な

50

どの熱硬化性樹脂、または、液晶ポリマー、ポリフェニレンスルフィド樹脂、ポリスルホン樹脂などの耐熱性熱可塑性樹脂などの透明、半透明または不透明の樹脂を用いる。そして、これらの封止樹脂を用いて、単結晶Si層44, 58の表面および切り溝48, 60内を封止し、その成形法および樹脂特性に応じて後加熱処理のキュアを行う。

【0196】

(2) UVテープ45をエポキシ系樹脂70および支持基板40に貼り合せて保持し、高濃度水素イオン注入層の歪み46(図20(a)参照)から引張り剥離分離、または高多孔質Si層54(図20(b)参照)からウオージェットまたはエアージェットなどの高圧流体ジェット噴射剥離法により剥離分離する。また、ここでの分離は、(A)で説明したのと同様のレーザー加工分離法、レーザーウオージェット加工分離法により行える。UVテープ45は(A)に準ずるが、糊残りのない導電性のものを用いるのが望ましいのは(A)に述べたのと同様の理由による。

10

【0197】

(3) 単結晶Si層56側からスクライブライン内に充填されたエポキシ系樹脂70を、露出したSi層71とエポキシ系樹脂70で構成される十字マークのアライメントでフルカットのブレードダイシングし、UV照射硬化してUVテープ45を剥離し、片面樹脂封止型超薄型半導体デバイスチップ(CSP)を得る(図21参照)。このとき、ブレードダイシング以外の炭酸ガスレーザー、YAGレーザー、エキシマレーザー等のレーザーアブレーション、ダイヤモンドカッター、超硬合金カッター、超音波カッターなどの方法でペレタイズ分割してもよい。

20

【0198】

(4) こうして得られたCSPは、プリント配線基板(PCB)やICカードなどに銀ペースト、半田ペーストなどの導電性ペースト72を用いてマウントすることができる(図22参照)。なお、基板への実装時には異方性導電膜を用い、これを介してCSPのはんだバンプを基板の導電部に接続して導通させてもよい。

【0199】

このようにPCB等上に導電性ペースト72を用いてCSPをマウントし、リフローして電氣的及び機械的接続させるとき、Si層71裏面が露出しているので熱伝導率が高く熱効率が良い。そのため、このCSPのPCBへの接続は容易であり、生産性が高い。

【0200】

また、Si層71裏面が露出しているので、デバイス動作時の熱放散効率が高く、特性および品質が向上する。しかも、表面および側面がエポキシ系樹脂70などの樹脂保護膜で封止されているので、耐湿性及び機械的強度が維持できて品質および信頼性が高い。

30

【0201】

(G) 超多層チップサイズパッケージの製造方法

図23を参照して、本実施形態における超薄型半導体デバイスチップの超多層チップサイズパッケージの製造方法について説明する。図23は超薄型半導体デバイスチップの超多層チップサイズパッケージの断面図である。尚、この時に、上記(F)で作製した片面樹脂封止型超薄型半導体チップサイズパッケージを任意の枚数積層して超多層チップサイズパッケージを作製してもよい。

40

【0202】

(1) 上記(A), (B), (C), (D), (E)のいずれかの製法により作製した、例えば超薄型半導体メモリーチップを、図23に示すように任意の枚数、例えば100枚を積層し、各チップ間を絶縁性熱硬化型接着剤73により固着する。

【0203】

(2) バンプ電極47(またはパッド電極)にビアホール(Via hole)74をドリルで開ける。

【0204】

(3) ビアホール74に導電性ペースト72を充填し、所定条件でキュアして導通させる。ここで、ビアホール74はバンプ電極47よりも小さく、このビアホール74に充填し

50

た導電性ペースト72とパンプ電極47および配線75の接触で電氣的・機械的コンタクトを得ている。

【0205】

(4) 必要に応じて、パンプ電極47(またはパッド電極)以外の部分をエポキシ系樹脂(図示せず)などで封止する。

【0206】

本実施形態のMOSLSIの場合、1枚の超薄型半導体チップの厚みは5~10 μ m程度なので、100枚積層した場合でも0.5~1mm程度の厚みの超高容量、超薄型半導体メモリーの超多層チップサイズパッケージとなる。

【0207】

なお、上記実施形態においては、図24に示すようにチップ表面にパンプ電極47を形成していたが、図25に示すように剥離した単結晶Si層58を貫通した内部配線76を設けて、剥離した裏面にパンプ電極47を形成するか、またはワイヤーボンディングすることも可能である。

【0208】

ところで、上記説明した各製法で製造した超薄型半導体装置を単独で保持・保管・運搬するのは、割れ、欠けなどの問題があり、困難である。そこで、UVテープに保持された超薄型半導体装置をベレタイズ分割する際、そのUVテープを含めて切断し、UV照射硬化して常に剥離可能な状態として、保持・保管・運搬することが望ましい。つまり、製造した超薄型半導体装置のみを保持・保管するのは困難であるから、UV照射硬化していつ

10

20

【図面の簡単な説明】

【0209】

【図1】二重多孔質Si層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図2】二重多孔質Si層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図3】二重多孔質Si層分離法による超薄型半導体装置の製造工程を示す断面図である。

30

【図4】二重多孔質Si層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図5】二重多孔質Si層分離法による超薄型半導体装置の製造工程を示す断面図であって、(a)は絶縁層としてSiO₂を形成した場合の例を示す図、(b)は絶縁層としてSiO₂/Si₃N₄/SiO₂を形成した場合の例を示す図である。

【図6】二重多孔質Si層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図7】二重多孔質Si層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図8】二重水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図であって、(a)は絶縁層としてSiO₂を形成した場合の例を示す図、(b)は絶縁層としてSiO₂/Si₃N₄/SiO₂を形成した場合の例を示す図である。

40

【図9】二重水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図であって、(a)は絶縁層としてSiO₂を形成した場合の例を示す図、(b)は絶縁層としてSiO₂/Si₃N₄/SiO₂を形成した場合の例を示す図である。

【図10】二重水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図11】二重水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図12】二重水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図

50

である。

【図 1 3】多孔質 Si 層・水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図 1 4】多孔質 Si 層・水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図 1 5】多孔質 Si 層・水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図 1 6】多孔質 Si 層・水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図 1 7】多孔質 Si 層・水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図である。 10

【図 1 8】多孔質 Si 層・水素イオン注入層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図 1 9】片面樹脂封止型超薄型半導体チップサイズパッケージの製造工程を示す断面図であって、(a)は二重水素イオン注入層分離法によるものを示す図、(b)は多孔質 Si 層分離法、二重多孔質 Si 層分離法、多孔質 Si 層・水素イオン注入層分離法によるものを示す図である。

【図 2 0】片面樹脂封止型超薄型半導体チップサイズパッケージの製造工程を示す断面図であって、(a)は二重水素イオン注入層分離法によるものを示す図、(b)は多孔質 Si 層分離法、二重多孔質 Si 層分離法、多孔質 Si 層・水素イオン注入層分離法によるものを示す図である。 20

【図 2 1】(a)は片面樹脂封止型超薄型半導体チップサイズパッケージの製造工程を示す断面図、(b)は(a)のダイシング面からみた図である。

【図 2 2】(a)は片面樹脂封止型超薄型半導体チップサイズパッケージの製造工程を示す断面図である。

【図 2 3】超薄型半導体デバイスチップの超多層チップサイズパッケージの製造工程を示す断面図である。

【図 2 4】チップ表面のポンプ電極形成部の拡大図である。

【図 2 5】ポンプ電極形成部の別の例を示す拡大図である。

【図 2 6】本発明の実施の形態における超薄型半導体装置の製造装置の概略断面図である 30

【図 2 7】二重多孔質 Si 層分離法による超薄型半導体装置の製造工程を示す断面図である。

【図 2 8】種子基板分離後の支持基板表面周辺部の C 面取りを説明するための断面図である。

【符号の説明】

【0 2 1 0】

2 1, 2 3, 2 6, 2 8, 5 3, 5 5 低多孔質 Si 層

2 2, 2 7, 5 4 高多孔質 Si 層

2 4, 2 9, 4 4, 5 6, 5 8 単結晶 Si 層 40

1 5, 4 7, 7 5 ポンプ電極

1 6, 4 8, 6 0 切り溝

1 7, 4 5 UVテープ

1 7 a, 4 5 a UVテープ基材

1 7 b, 4 5 b UV照射硬化型接着剤

2 0, 4 2, 5 0 種子基板

2 5, 4 0, 5 2 支持基板

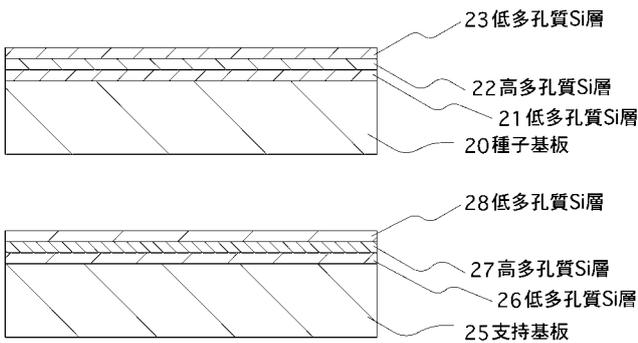
3 0, 5 7 絶縁層

3 0 a, 4 1 a SiO₂

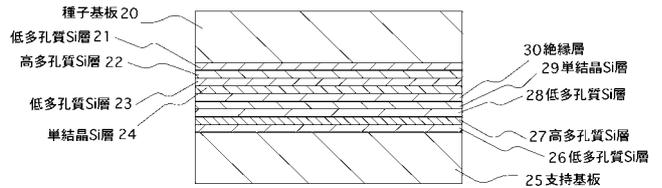
3 0 b, 4 1 b Si₃N₄ 50

- 43, 51 高濃度水素イオン注入層 (単結晶 Si 層)
- 46, 59 高濃度水素イオン注入層の歪み
- 70 エポキシ系樹脂
- 71 露出した Si 層
- 72 導電性ペースト
- 73 絶縁性熱硬化性接着剤
- 74 ピアホール
- 75 配線
- 76 内部配線
- 80 ガードリングストッパ
- 81a, 81b ホルダー
- 82 高圧流体ジェット
- 83 微細ノズル
- 84 スリット孔

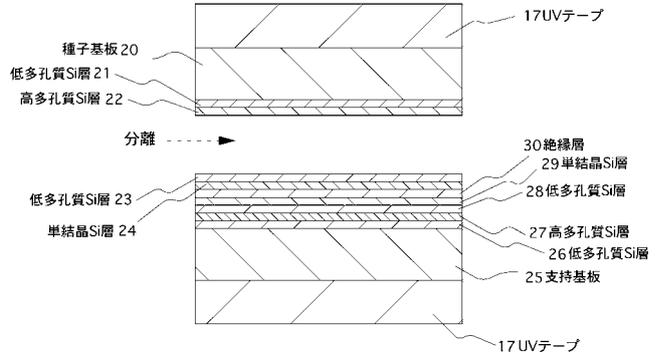
【図1】



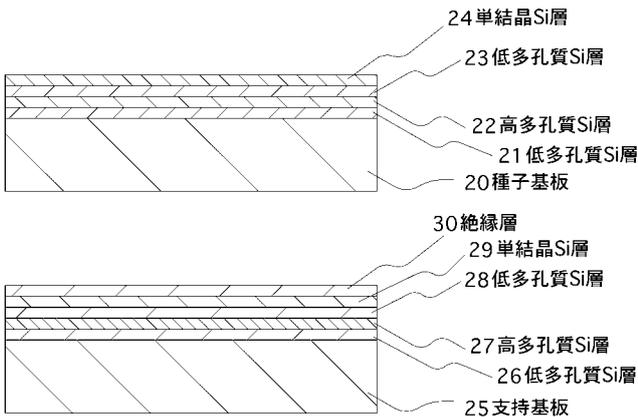
【図3】



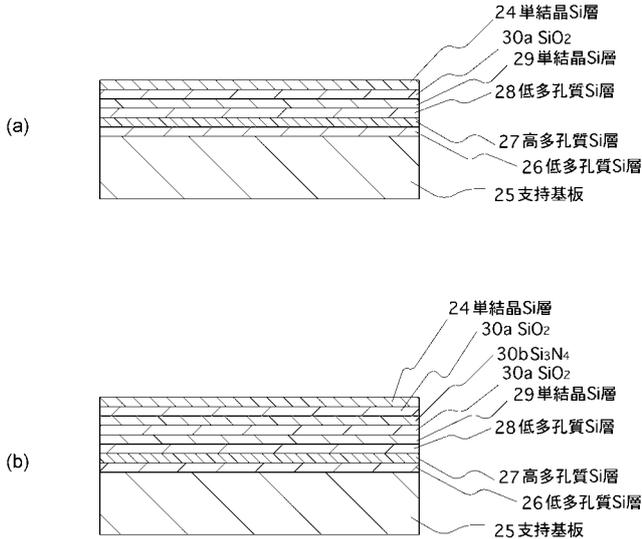
【図4】



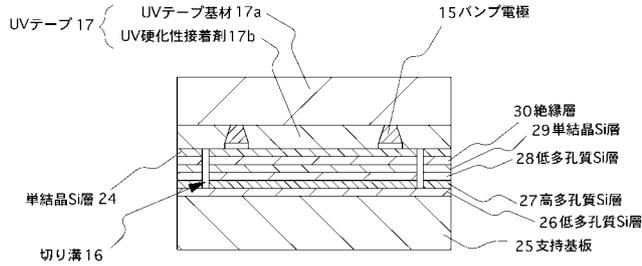
【図2】



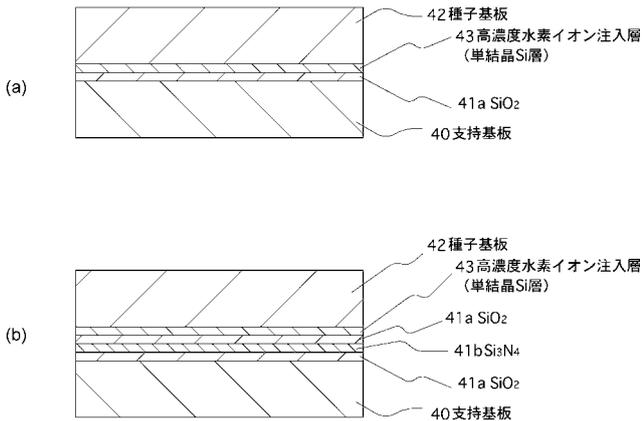
【 図 5 】



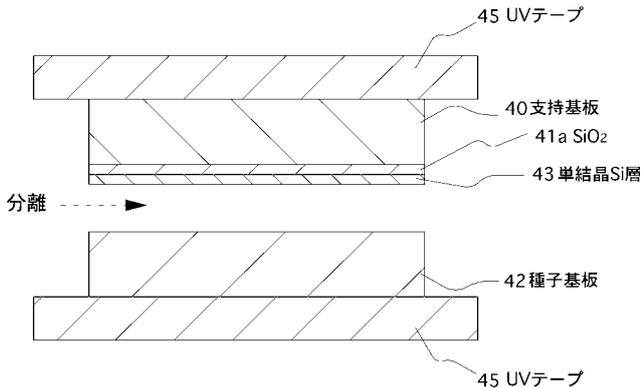
【 図 6 】



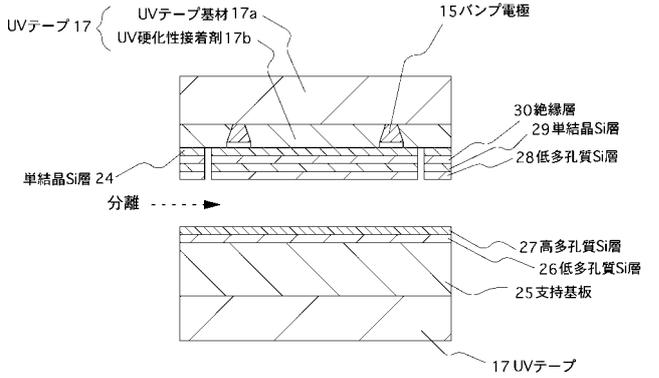
【 図 9 】



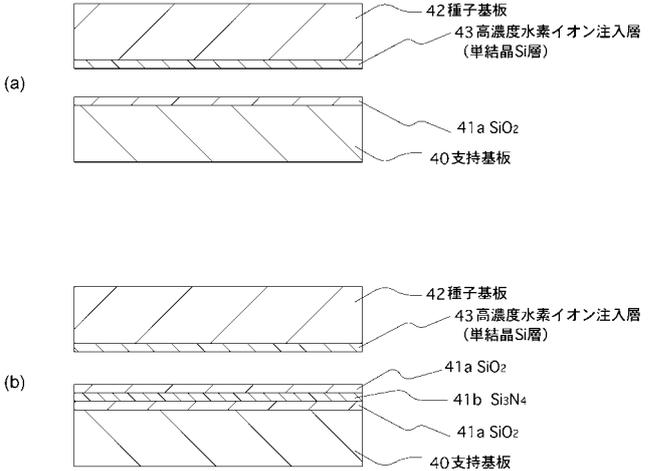
【 図 10 】



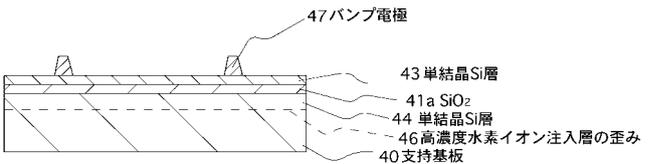
【 図 7 】



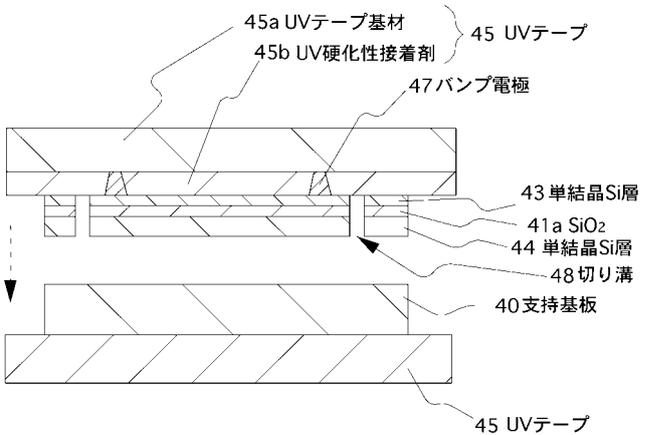
【 図 8 】



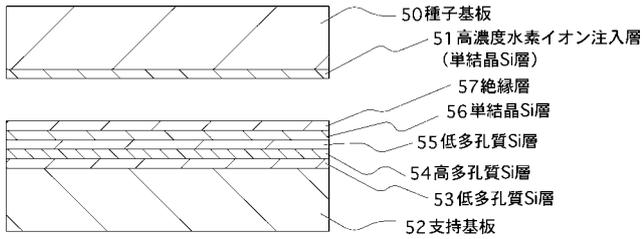
【 図 11 】



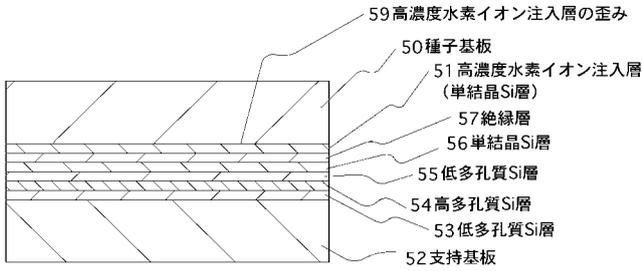
【 図 12 】



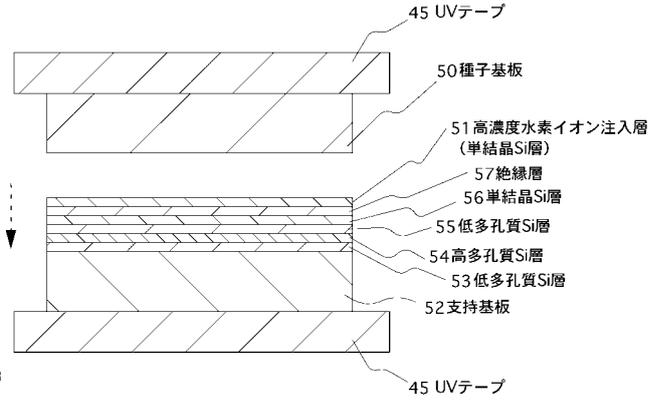
【 図 1 3 】



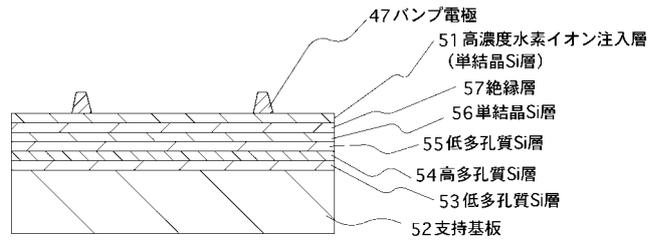
【 図 1 4 】



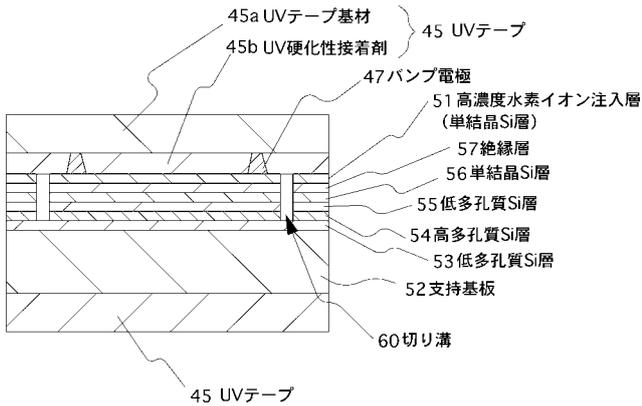
【 図 1 5 】



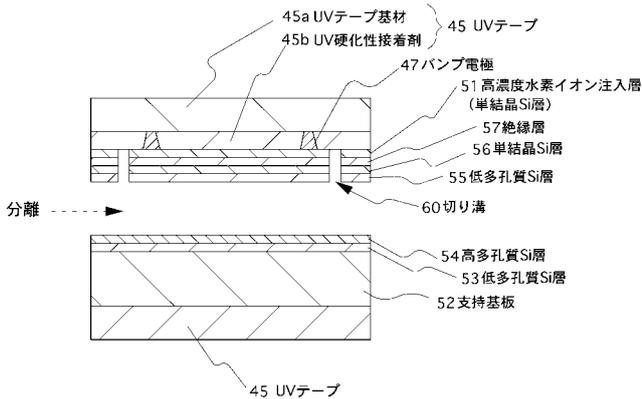
【 図 1 6 】



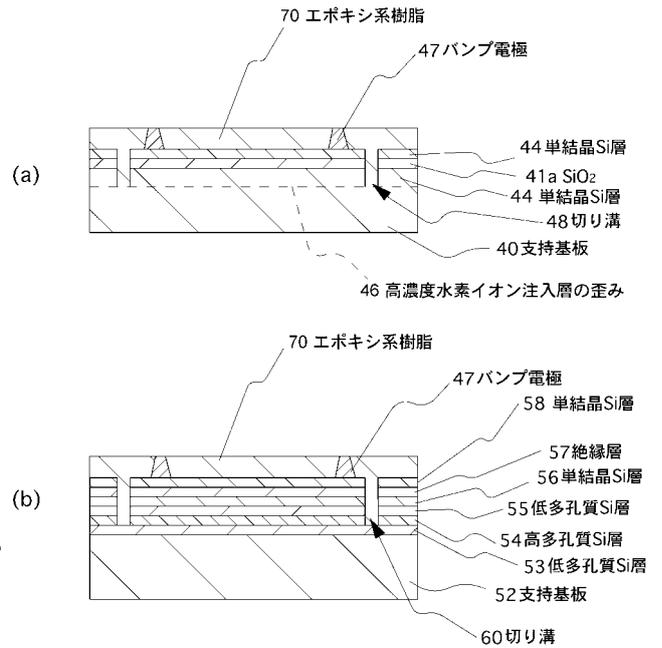
【 図 1 7 】



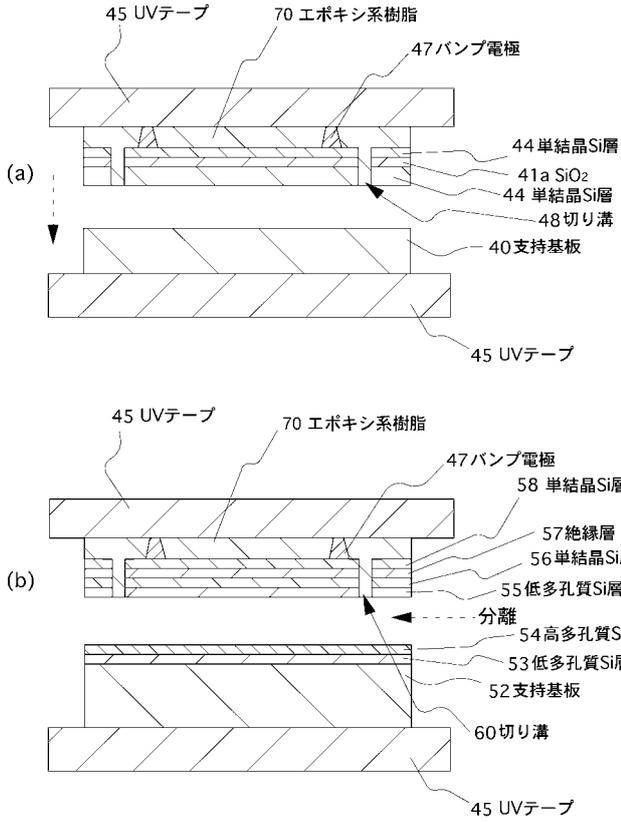
【 図 1 8 】



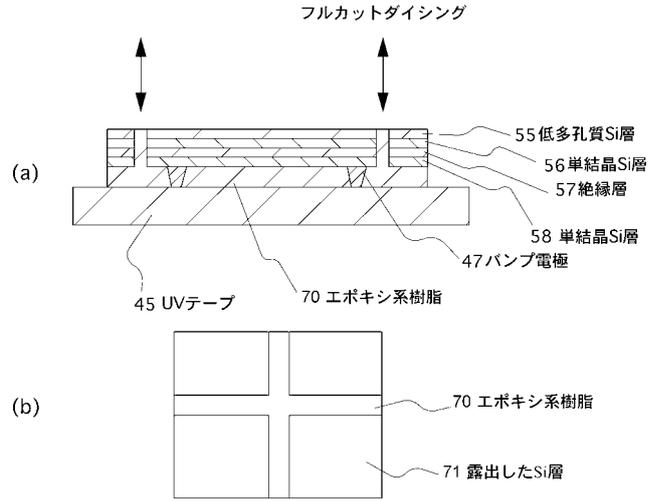
【 図 1 9 】



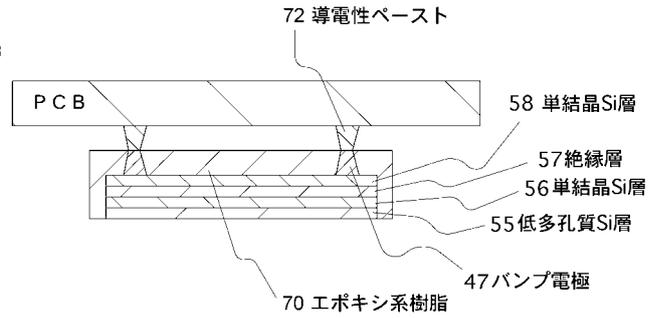
【図 2 0】



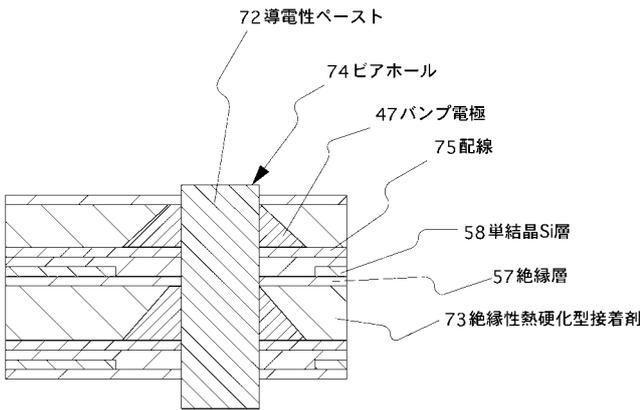
【図 2 1】



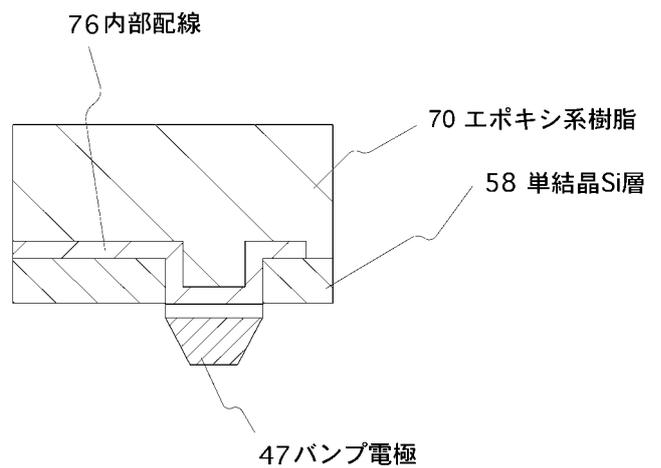
【図 2 2】



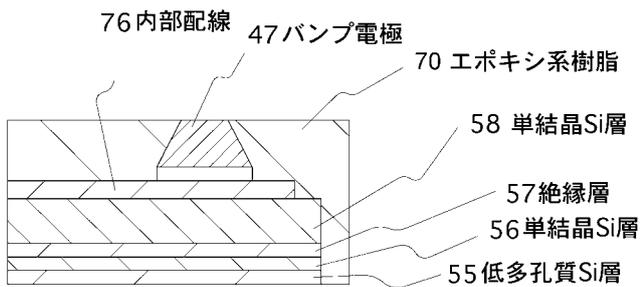
【図 2 3】



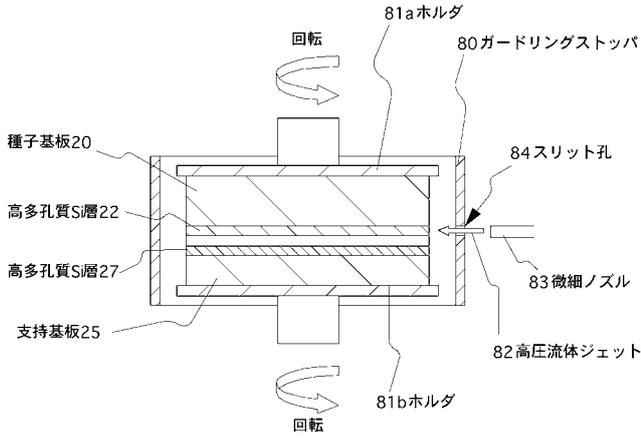
【図 2 5】



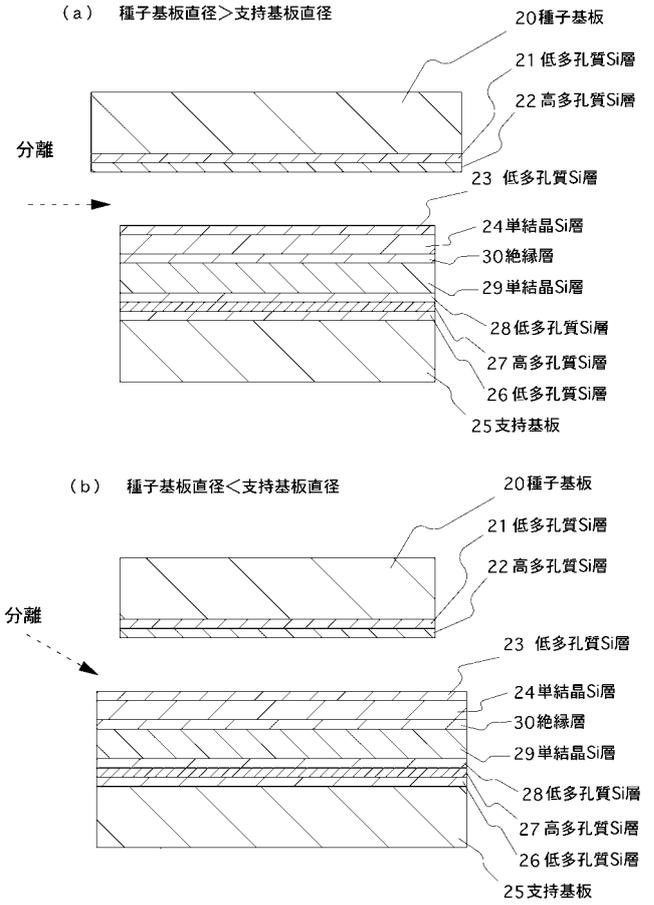
【図 2 4】



【図 26】

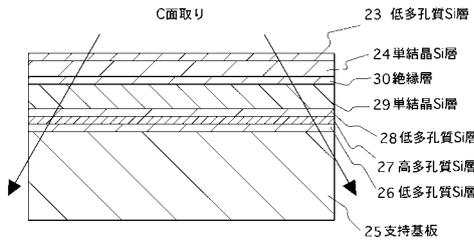


【図 27】

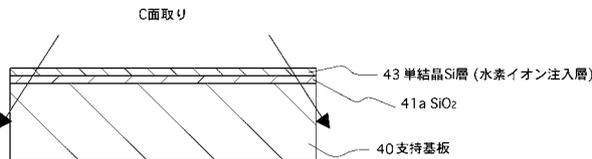


【図 28】

(a) 二重多孔質半導体層分離法



(b) 二重イオン注入層分離法



(c) 多孔質半導体層・イオン注入層分離法

