



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I404136B1

(45) 公告日：中華民國 102 (2013) 年 08 月 01 日

(21) 申請案號：099111450

(22) 申請日：中華民國 99 (2010) 年 04 月 13 日

(51) Int. Cl. : **H01L21/306 (2006.01)**

(71) 申請人：國立台北科技大學 (中華民國) NATIONAL TAIPEI UNIVERSITY OF TECHNOLOGY (TW)

臺北市大安區忠孝東路 3 段 1 號

(72) 發明人：王子建 WANG, TZYY JIANN (TW)；鄒岳勳 TSOU, YUEH HSUN (TW)

(74) 代理人：謝佩玲；王耀華

(56) 參考文獻：

TW 200809952A

US 5662768

US 2007/0281488A1

審查人員：閻濟民

申請專利範圍項數：9 項 圖式數：8 共 17 頁

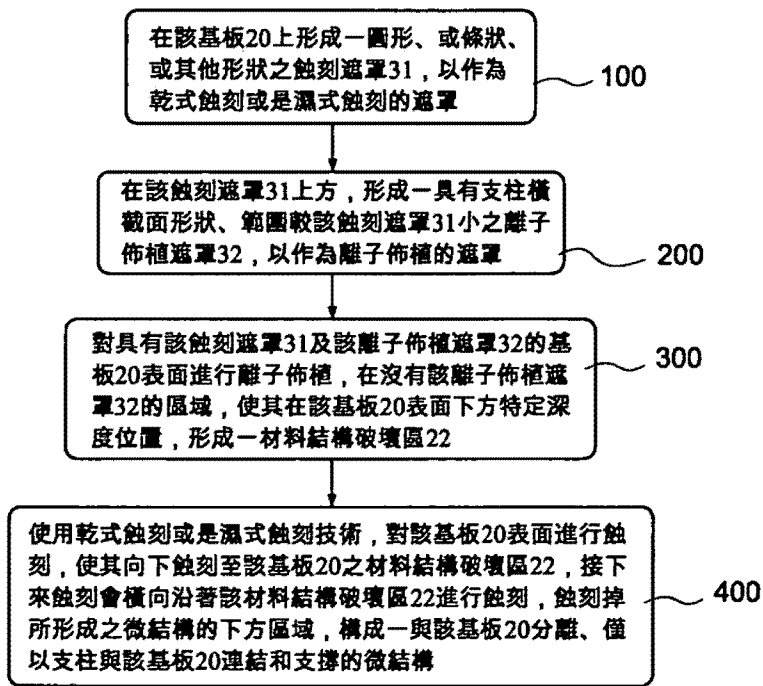
(54) 名稱

製作底切蝕刻微結構的製程方法

A NOVEL FABRICATION METHOD FOR PRODUCING UNDERCUT-ETCHING MICROSTRUCTURE

(57) 摘要

本發明提出一種製作底切蝕刻微結構的製程方法，此微結構大部份與基板分離，僅以一微小支柱與基板連結。其製作原理是使用離子佈植，在基板表面特定深度位置形成材料結構破壞區，接下來對基板進行蝕刻。在無蝕刻遮罩保護的區域，蝕刻會往深度方向進行，當蝕刻至材料結構破壞區時，由於離子佈植遮罩較蝕刻遮罩小，蝕刻會橫向沿著材料結構破壞區進行，構成一以支柱支撐的微結構。此製程方法可用於鐵電晶體、半導體等材料上，所製作的底切蝕刻微結構可應用於光波導、光電元件和電子元件，對於提昇元件效能、降低元件面積、提昇元件密度有很大的助益。



第二圖



# 發明摘要

102年06月03日 修正本

申請日: 99.04.13

IPC分類: H01L 21/306(2006.01)

**公告本****【發明摘要】****【中文發明名稱】** 製作底切蝕刻微結構的製程方法**【英文發明名稱】** A Novel Fabrication Method For Producing Undercut-Etching Microstructure**【中文】**

本發明提出一種製作底切蝕刻微結構的製程方法，此微結構大部份與基板分離，僅以一微小支柱與基板連結。其製作原理是使用離子佈植，在基板表面特定深度位置形成材料結構破壞區，接下來對基板進行蝕刻。在無蝕刻遮罩保護的區域，蝕刻會往深度方向進行，當蝕刻至材料結構破壞區時，由於離子佈植遮罩較蝕刻遮罩小，蝕刻會橫向沿著材料結構破壞區進行，構成一支柱支撐的微結構。此製程方法可用於鐵電晶體、半導體等材料上，所製作的底切蝕刻微結構可應用於光波導、光電元件和電子元件，對於提昇元件效能、降低元件面積、提昇元件密度有很大的助益。

**【英文】**

【指定代表圖】 第二圖

【代表圖之符號簡單說明】

步驟編號 100-300

【特徵化學式】

無

# 發明專利說明書

## 【發明說明書】

【中文發明名稱】 製作底切蝕刻微結構的製程方法

【英文發明名稱】 A Novel Fabrication Method For Producing Undercut-Etching Microstructure

## 【技術領域】

【0001】 本發明係有關於一種製作底切蝕刻微結構的製程方法，可在基板上形成一以微小支柱與基板連結的微結構，以應用於製作各種光波導、光電元件與電子元件，如：高折射率差異之光波導、高品質因數的光共振腔、低電容的光偵測器與微電子元件等，用以提昇元件操作的效能。應用於光波導上，可提昇光場侷限能力，降低光場於波導彎曲處的傳輸損耗，以製作高密度光積體電路；應用於光共振腔上，可降低光場傳播的整圈損耗，提高共振腔品質；應用於光偵測器與微電子元件上，可降低電子元件之電容，提高操作頻率。

## 【先前技術】

【0002】 以往製作底切蝕刻微結構的製程方法，主要可分成兩種：一是先以遮罩保護基板之局部區域，然後使用非等向性蝕刻技術對基板表面進行第一次蝕刻，使其向下蝕刻到某個預定深度以形成一脊形結構，接下來以等向性蝕刻技術進行第二次蝕刻，可將第一次蝕刻所形成的脊形結構下方與基板連結處之局部區域蝕刻掉，使其與基板分離，以構成底切蝕刻的微結構。但由於此方法受限於等向性蝕刻特性，所能製作的底切蝕刻範圍並不大。

【0003】 另一種製程方法，是先在基板表面以化學氣相沈積法或分子束磊晶法形成上下二層介電質薄膜，上層薄膜與下層薄膜分別具有不同的蝕刻特性。接下來先以遮罩保護上層薄膜之局部區域，以乾式或濕式蝕刻技術進行蝕刻，先蝕刻上層的介電質薄膜，以構成脊形結構，然後使用具有材料蝕刻選擇性的乾式或濕式蝕刻技術進行蝕刻。此蝕刻技術對上層介電質薄膜不會產生蝕刻作用，但是會蝕刻下層介電質薄膜，藉由控制蝕刻時間，可將脊形結構下方之部份下層薄膜蝕刻掉，如此可以使脊形結構與基板分離，以構成底切蝕刻的微結構。此方法雖可產生較大的底切蝕刻範圍，但製作過程複雜，需先沈積兩層具有不同蝕刻特性的薄膜，且需精確控制蝕刻時間。若蝕刻時間太長，將完全蝕刻掉連接微結構與基板的支柱部份，導致整個微結構脫離基板。而且此種作法不適用於無法用薄膜沈積技術製作的材料，如銻酸鋰、鉍酸鋰等電光或非線性光學晶體上，或是直接使用基板材料製作元件結構的狀況下。

【0004】 上述的底切蝕刻微結構可應用於製作各式光積體電路元件或電子元件，以下以高折射率差異之光波導為例，說明此微結構的應用。以往的高折射率差異之光波導製程方法，通常是以乾式或濕式蝕刻技術蝕刻一基板表面，形成一脊形結構。藉由脊形結構與左右兩側空氣的高折射率差異，可將光場在橫向上侷限於脊形結構內，再與其他製程方式來增加垂直方向之折射率差異，以在垂直方向上侷限光場。如此可在水平與垂直方向上侷限光場，可作為一光波導。

【0005】 然而，如第一圖所示的鈮酸鋰 基板 上之鈦擴散脊形光波導，脊形結構11內為鈦擴散所產生的折射率增加之等高線13，由於脊形結構11與其下方所連接之基板12之間不具有高折射率差異，當脊形結構11在基板12表面上呈環形或弧狀延伸以構成光波導時，光波導中的傳播光場14(光場輪廓分佈位於脊形結構11右側)容易在脊形結構11之彎曲處外側朝下方的基板12輻射，因而造成光場能量的損失。

【0006】 爲了要減少上述光場損失，需進一步在脊形結構11下方製作出具有高折射率差異之結構，即本發明提出的底切蝕刻微結構。此結構可防止光場往基板12方向輻射，所造成的嚴重光場傳播損失。然而上述兩種底切蝕刻方法都無法在鈮酸鋰、鉍酸鋰等電光或非線性光學晶體上製作出此一結構，必須使用本發明才可達成此一目的。

#### 【發明內容】

【0007】 本發明之目的，是在基板上製作一底切蝕刻之微結構，其大部分與基板分離，僅以一橫 截面遠較微結構小的支柱與基板作連結，此底切蝕刻的微結構可應用於製作各種元件結構，如：高折射率差異之光波導、高品質因數的光共振腔、低電容的光偵測器與電子元件等，以提昇元件操作的效能。

【0008】 爲達此目的，本發明提出一創新的製程方法，可製作出上述的底切蝕刻微結構，該微結構製程方法包含：首先在該基板上形成一圓形、或條狀、或其他圖樣之蝕刻遮罩層，以作為乾式蝕刻或是濕式蝕刻的遮罩。接下來在該蝕刻遮罩上方，形成一具有圖樣爲

支柱橫截面形狀、範圍較蝕刻遮罩小的離子佈植遮罩。然後對該基板表面進行離子佈植，在無離子佈植遮罩保護的區域，佈植離子會在基板表面下方特定深度位置形成材料結構破壞區；而在離子佈植遮罩保護的區域，佈植離子會完全被阻擋住，不會在基板造成結構破壞。最後，使用乾式蝕刻或是濕式蝕刻技術，對該基板進行蝕刻，在有蝕刻遮罩保護的區域，不會產生蝕刻的現象，但在無蝕刻遮罩保護的區域，蝕刻會往基板深度方向進行，當向下蝕刻至離子佈植造成的材料結構破壞區時，蝕刻會沿著材料結構破壞區橫向進行，蝕刻掉所形成之微結構的下方區域，構成一與基板分離、僅以支柱與基板連結支撐的微結構。

#### 【圖式簡單說明】

【0009】 第一圖為習知之鈮酸鋰基板上脊形光波導之一示意圖；

【0010】 第二圖為本發明之製作底切蝕刻微結構的製程方法之流程圖；

【0011】 第三圖至第七圖為本發明之製作底切蝕刻微結構的製程方法之各步驟示意圖；以及

【0012】 第八圖為以本發明之製作底切蝕刻微結構的製程方法所製得之具有底切蝕刻微結構的碟形共振腔。

#### 【實施方式】

【0013】 本發明所提出的製作底切蝕刻微結構的製程方法，可應用於 鐵電晶體(如鈮酸鋰、鉭酸鋰等)、半導體(如矽、砷化鎵、磷化銦等)、及其他晶體或介電質材料上。在以下的實施例的說明中，將以鈮酸鋰基板上製作具有底切蝕刻微結構之高折射率差異光波導為例，配合圖式，說明本發明之技術內容。



- 【0014】 本發明提出的製作底切蝕刻微結構的製程方法之流程圖，如第二圖所示，其製程方法包含有下列步驟：
- 【0015】 首先，在步驟100中，配合第三圖所示，使用薄膜沈積技術，結合光學微影或電子束微影技術，在一基板 20之上表面21上，以半導體製程形成一圓形、或條狀、或其他圖樣之蝕刻遮罩31，以作為乾式蝕刻或濕式蝕刻的遮罩，此蝕刻遮罩31可以是由介電質、金屬等其他材料所構成。然後使用薄膜沈積技術，結合光學微影或電子束微影技術，在該蝕刻遮罩31上方，形成一具有圖樣為支柱橫截面形狀、範圍較蝕刻遮罩31小的離子佈植遮罩32，以作為離子佈植的遮罩。構成此離子佈植遮罩的材料，可以是光阻、介電質、金屬等其他材料。
- 【0016】 蝕刻遮罩31具有一第一寬度。在本實施例中，係採用鉻(Cr)作為蝕刻遮罩31的材料，其製作是以射頻磁控濺鍍法與光學微影法形成在基板20之上表面21，其厚度為120nm，其寬度L1為8  $\mu\text{m}$ ，實際實施時則不以此限，蝕刻遮罩31的材料可為各種有機或無機材料，其製作亦可以其他薄膜沉積方式為之。離子佈植遮罩32具有一第二寬度L2，且第二寬度L2小於第一寬度L1，其寬度L2為3  $\mu\text{m}$ ，實際實施時不以此限。在本實施例中，該離子佈植遮罩32係利用光阻材料經過塗佈、曝光及顯影等微影製程而形成，其厚度為2  $\mu\text{m}$ ，實際實施時亦不以此限，可為各種有機或無機材料。
- 【0017】 接下來，在步驟200中，配合第四圖所示，對具有上述兩遮罩層之該基板20之上表面21進行離子佈植。在沒有離子佈植遮罩32保護的區域，所佈植之離子會進入到基板20表面下方之一特定深度

位置，形成一材料結構破壞區22。本實施例所選用的佈植離子為氬離子，佈植能量為1.3MeV，實際實施時則不以此限，可為氬離子或其他離子，視基板20種類予以變化。當離子佈植能量愈大時，離子進入基板的深度愈深，材料結構破壞區22的深度也隨之增加；當離子佈植劑量愈大時，材料結構破壞區22的破壞程度亦隨之增加。

【0018】 在有離子佈植遮罩32保護的區域，由於受到離子佈植遮罩32的阻擋，在其正下方的佈植離子到達的位置，會與沒有離子佈植遮罩32部份的佈植離子有所不同。

【0019】 在離子佈植遮罩32保護的區域，需使離子佈植遮罩32厚度達到可完全抵擋佈植離子之程度，以使佈植離子完全不會進入基板20中，而造成基板20材料結構的破壞。當離子佈植遮罩32之厚度大於一預定厚度h，使佈植的離子可停留在離子佈植遮罩32中，使得離子佈植遮罩32正下方之基板20內不具有佈植之離子，亦無材料結構的破壞。

【0020】 若離子佈植遮罩32厚度不足時，將會有佈植離子進入到基板20中，在較小深度的位置形成破壞區。在這種情況下需注意，勿使離子佈植遮罩32下方之保護區的材料結構破壞範圍，與沒有遮罩保護之區域的材料結構破壞範圍有重疊的狀況，否則蝕刻後將會使整個微結構脫離基板。

【0021】 此外，蝕刻遮罩31亦會對離子佈植深度產生較小的深度變化。如第四圖中基板20內之虛線所示，未受蝕刻遮罩31阻擋的佈植深度

$d_1$ 會略大於受到蝕刻遮罩31阻擋的佈植深度 $d_2$ 。

【0022】 接著，在步驟300中，先如第五圖所示，在完成離子佈植後，將離子佈植遮罩32移除，使用乾式蝕刻或濕式蝕刻技術，對基板20表面沒有蝕刻遮罩31保護的區域進行蝕刻，本實施例選用濕式蝕刻技術，以氫氟酸作為蝕刻溶液。蝕刻主要是往基板20深度方向進行，並向下蝕刻至基板20之離子佈植處。當向下蝕刻至離子佈植所造成的材料結構破壞區22時，由於材料結構破壞區22的蝕刻速度較快，此時蝕刻會橫向地沿著材料結構破壞區22進行。配合對照第四圖所示，由於離子佈植遮罩32範圍較蝕刻遮罩31範圍小，此時蝕刻會往所形成之微結構41下方的材料結構破壞區22進行，使得微結構41的底部被蝕刻掉，僅留下離子佈植遮罩32範圍的下方投影區域沒有被蝕刻，構成一底切蝕刻之微結構41。此微結構41與基板20僅以支柱42所連接。和一般的懸浮式結構相比較，本發明所製作的底切蝕刻之微結構41顯然具有更佳的結構強度。

【0023】 在本實施例中，蝕刻所採用之蝕刻液為稀釋氫氟酸，實際實施不受此限，可視基板20種類加以變化。此外，本實施例中係採用濕式蝕刻該基板20進行等向性蝕刻，實際實施時，亦可採用其他如反應式離子蝕刻法（RIE；Reactive Ion Etch）等乾式之等向性離子蝕刻方法。

【0024】 最後，如第七圖所示，在蝕刻完成後，使用鉻蝕刻液將蝕刻遮罩31移除，即完成本發明之微結構41的製作。

【0025】 當所使用的離子佈植遮罩32與蝕刻遮罩31為條形時，形成的微結構可應用於製作高折射率差異之光波導，使得傳播之模態光場可在上下左右四個方向，皆能高度侷限於底切蝕刻微結構之光波導中。當光波導路徑為曲線時，由於光場侷限能力增強，可降低光場在小曲率半徑光波導中之傳播損耗，有效減少曲率半徑值，如此可有效減少元件面積，提高光積體電路之元件密度，對於提昇光積體電路之效能，降低製作成本將有很大的助益。當光波導路徑為環形時，底切蝕刻微結構所構成的環形波導共振腔，具有較小的全圈光場傳播損失，將可有效提高共振腔的品質因數。當所使用的離子佈植遮罩與蝕刻遮罩為圓形時，將可製作出如第八圖所示之具有底切蝕刻微結構的碟形共振腔50，有效提昇共振腔的共振特性。除此之外，當應用於電子元件上，由於將微結構與基板藉由底切蝕刻來分離，因此可降低元件的內部電容值，可提昇其操作的頻率。

【0026】 上述本發明所提出之 製作底切蝕刻微結構的製程方法，可應用在鐵電晶體(如鈮酸鋰、鉬酸鋰等)、半導體(如矽、砷化鎵、磷化銦等)、及其他晶體或介電質材料上。應用本發明之製程方法於光積體電路元件上，可製作小半徑環形共振元件、各式電光調制與非線性光學元件，並可大幅縮短元件所佔之面積，提高光積體電路之元件密度。應用本發明之製程方法於光偵測器與電子元件上，可製作低電容之高頻元件，以提昇元件之操作頻率，使元件具備良好的高頻操作特性。

【0027】 惟以上所述者僅為本發明之較佳實施例，並非用以限定本發明之

實施範圍。凡依本發明申請專利範圍所作之等效變化與修飾，皆仍屬本發明專利所涵蓋範圍之內。

**【符號說明】**

- 【0028】 步驟100~300
- 【0029】 基板20
- 【0030】 上表面21
- 【0031】 材料結構破壞區22
- 【0032】 蝕刻遮罩31
- 【0033】 離子佈植遮罩32
- 【0034】 第一寬度L1
- 【0035】 第二寬度L2
- 【0036】 佈植深度d1、d2
- 【0037】 預定厚度h
- 【0038】 微結構41
- 【0039】 支柱42
- 【0040】 碟形共振腔50

**【主張利用生物材料】**

- 【0041】

# 申請專利範圍

## 【發明申請專利範圍】

【第1項】 一種製作底切蝕刻微結構的製程方法，用以在一基板上製作一微結構，該微結構大部份與該基板分離，僅以一橫截面較該微結構小的支柱與該基板連結，該製作底切蝕刻的微結構製程方法包含：

：

(a) 在該基板上形成一圓形、或條狀、或其他圖樣之蝕刻遮罩，以作為乾式蝕刻或是濕式蝕刻的遮罩；

(b) 在該蝕刻遮罩上方，形成一圖樣為支柱橫截面形狀、範圍較該蝕刻遮罩小之離子佈植遮罩，以作為離子佈植的遮罩；

(c) 對具有該蝕刻遮罩及該離子佈植遮罩的基板表面進行離子佈植，在沒有該離子佈植遮罩的區域，使其在該基板表面下方特定深度位置，形成一材料結構破壞區；以及

(d) 對該基板表面進行蝕刻，使其向下蝕刻至該基板之材料結構破壞區，接下來蝕刻會沿著材料結構破壞區橫向進行蝕刻，蝕刻掉所形成之微結構的下方區域，構成一與該基板分離、僅以支柱與該基板連結和支撐的微結構。

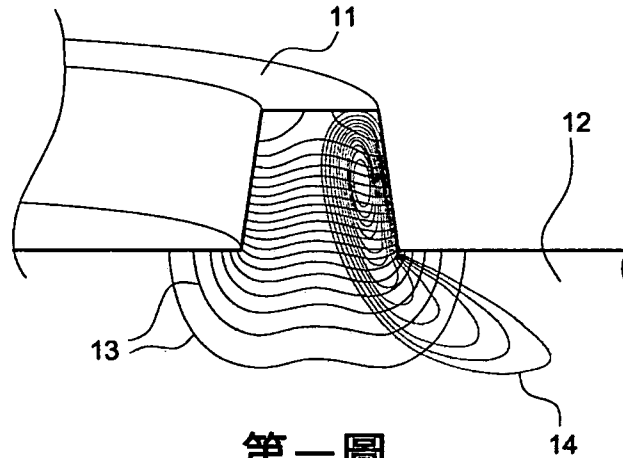
【第2項】 如申請專利範圍第1項所述之製作底切蝕刻微結構的製程方法，其中，構成該蝕刻遮罩的材料為光阻、介電質、金屬等可作為蝕刻遮罩的材料。

【第3項】 如申請專利範圍第1項所述之製作底切蝕刻微結構的製程方法，其中，構成該離子佈植遮罩的材料為光阻、介電質、金屬等可作為離子佈植遮罩的材料。

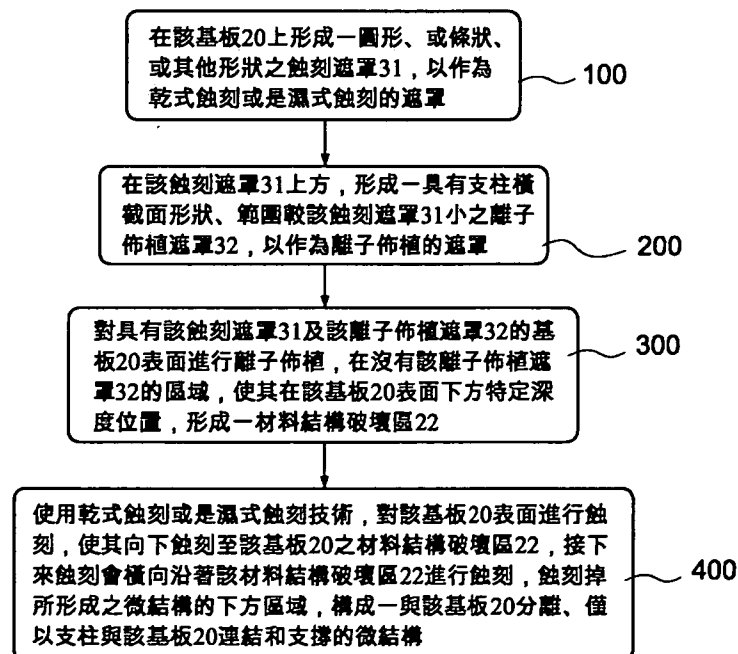
- 【第4項】 如申請專利範圍第1項所述之製作底切蝕刻微結構的製程方法，其中，該蝕刻遮罩係以薄膜沈積技術，結合光學微影或電子束微影技術所形成。
- 【第5項】 如申請專利範圍第1項所述之製作底切蝕刻微結構的製程方法，其中，該離子佈植遮罩係以薄膜沈積技術，結合光學微影或電子束微影技術所形成。
- 【第6項】 如申請專利範圍第1項所述之製作底切蝕刻微結構的製程方法，其中，步驟(d)中之蝕刻使用濕式蝕刻法或乾式蝕刻法。
- 【第7項】 如申請專利範圍第1項所述之製作底切蝕刻微結構的製程方法，其中，在完成步驟(c)中之離子佈植後，將該離子佈植遮罩移除。
- 【第8項】 如申請專利範圍第1項所述之製作底切蝕刻微結構的製程方法，其中，包含在步驟(d)之後將該蝕刻遮罩移除。
- 【第9項】 如申請專利範圍第1項所述之製作底切蝕刻微結構的製程方法，該方法可應用於製作光波導、光電元件和電子元件。

## 圖式

## 【發明圖式】

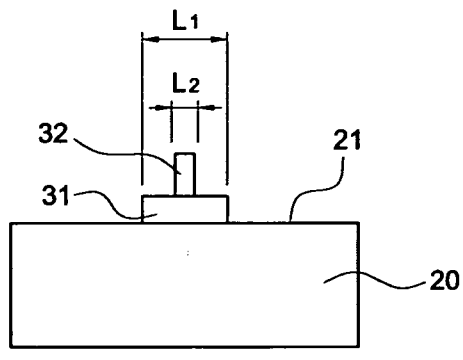


第一圖

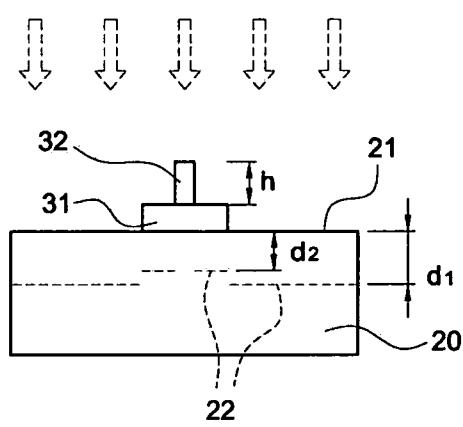


第二圖

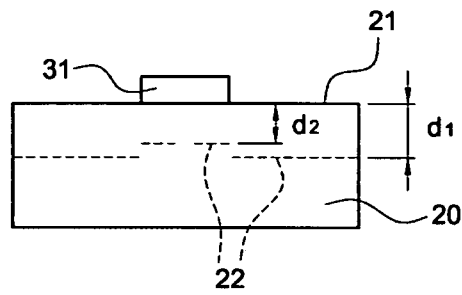




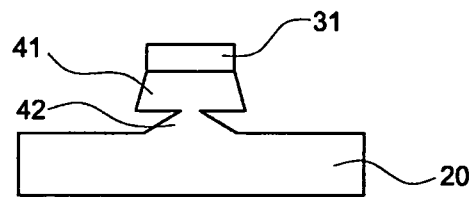
第三圖



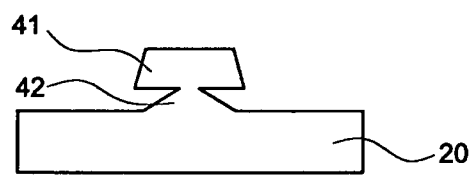
第四圖



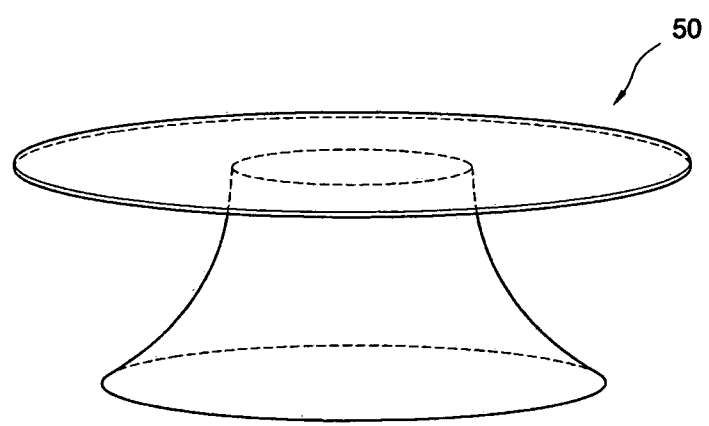
第五圖



第六圖



第七圖



第八圖