(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
H04B 1/69

(11) 공개번호 특2002-0092136
(43) 공개일자 2002년12월11일

(21) 출원번호 10-2001-0031041
(22) 출원일자 2001년06월02일

(71) 출원인 엘지전자 주식회사
서울특별시 영등포구 여의도동 20번지 LG트윈타워

(72) 발명자 송영준
서울특별시서대문구홍제2동성원아파트102동102호

(74) 대리인 허용록

심사청구 : 없음

(54) 이동통신 시스템에서의 전송율 지시채널의 지시코드발생장치 및 방법

요약

본 발명은 이동통신 시스템에 관한 것으로 특히, 무선 통신 채널 인식을 위해 현재 논의중인 1xEV-DV 역방향 링크 채널(Reverse Link Channel)에서 전송율 표시에러비율을 최소화 하기 위해 역방향 전송율 지시채널(Reverse Rate Indicator Channel, 이하 R-RICH라 한다)에 적합한 코드를 발생하는 코딩방법 및 장치에 관한 것이다

본 발명은 통신 채널을 식별하는 식별자를 가진 이동 통신 시스템에 있어서,

일정한 범위의 역방향 지시(RI) 심벌이 입력되어 일정한 길이의 직교코드를 생성하는 코딩부와; 상기 코딩부에서 생성된 심벌을 일정한 범위의 RI에 대해 펑쳐링하는 펑쳐링부와; 상기펑쳐링에 의해 생성된 심벌을 N배 시퀀스 반복하는 시퀀스 반복부와; 상기 시퀀스의 출력심벌을 일정한 범위 및/또는 규칙에 의해 심벌을 반복하는 심벌 반복부; 로 구성되는 것을 특징으로 한다.

대표도
도 13

색인어
이동통신,역방향, 코드인식, 코드생성, 보충채널

명세서

도면의 간단한 설명

도 1은 역방향 연결 채널구조

도 2는 방향 연결의 채널 형태들과 사용자 당 채널들의 최대수를 나타냄.

도 3은 도 11 및 12에 있는 역방향전송율지시채널의 I 채널에서 전송되어지는 데이터 레이트와 상기 데이터 전송율를 2진화한 RRI 심볼을 나타냄.

도 4는 종래의 역방향 전송율 지시 채널를 나타내는 채널구조.

도 5는 본 발명의 역방향 전송율 지시 채널를 나타내는 채널구조

도 6은 상기 도 5의 2직교 코딩의 세부블럭을 나타낸 도면.

도 7은 상기 도 5의 펑쳐링 패턴부에서의 펑쳐링 패턴을 나타낸 도면

도 8은 상기 도 5의 심벌 반복부에서의 반복 패턴을 나타낸 도면.

도 9는 상기 도 5를 이용하여 RRI 코딩시의 최소 해밍거리를 나타낸 도면.

도 10은 정보열이 (384,7)인 경우, 종래의 R-RICH 구조를 이용시와 본 발명의 R-RICH구조를 이용시의 AWGN(Additive White Gaussign Noise) Channel에서의 성능비교를 나타낸 도면.

도 11은 정보열이 (384,4)인 경우, 종래의 R-RICH 구조를 이용시와 본 발명의 R-RICH구조를 이용시의 AWGN(Additive White Gaussign Noise) Channel에서의 성능비교를 나타낸 도면.

도 12는 두번째 실시예에 대한 종래의 R-RICH 채널 구조(Structure)

도 13은 두번째 실시예에 대한 본 발명의 R-RICH 채널 구조(Structure)

도 14는 상기 도 13의 길이 64인 2직교 인코더부의 세부블럭을 나타낸 도면 (모든 1 주성분이 마지막에 있음)

도 15는 상기 도 13의 길이 64인 2직교 인코더부의 세부블럭을 나타낸 도면 (모든 1 주성분이 처음에 있음)

도 16에서는 본 발명의 두번째 실시예의 RRI 코딩에 의할시의 최소 해밍거리를 나타 낸 도면.

도 17은 두번째 실시예에서 1개의 R-SCH를 사용할때의 RRI 코딩의 워드에러비율(Word error rate)을, 종래의 R-RICH 구조를 이용시와 본 발명의 R-RICH구조를 이용시의 AWGN(Additive White Gaussign Noise) Channel에서의 성능비교를 나타낸 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 이동통신 시스템에 관한 것으로 특히, 무선 통신 채널 인식을 위해 현재 논의중인 1xEV-DV 역방향 링크 채널(Reverse Link Channel)에서 전송율 표시에러비율을 최소화 하기 위해 역방향 전송율 지시채널(Reverse Rate Indicator Channel, 이하 R-RICH라 한다)에 적합한 코드를 발생하는 코딩방법 및 장치에 관한 것이다.

본 발명에서는 두개의 실시예를 설명하고 있으며, 하나의 보충채널(SCH)의 성능 및 효과(해밍거리등)는 정보열 (384,7)에 상응하고, 두개의 보충채널의 성능및 효과는 정보열 (384,4)가 인코더부에 입력시와 상응한다.

상기에서 1xEV-DV(Evolution-Data and Voice)는 동일한 운반자(Carrier)로 패킷 스위치 고속 데이터 뿐만 아니라 데이터와 음성을 전송하기위한 이동통신의 새로운 표준안이다. 즉, 현재 3세대 이동통신 방식에 있어서 다양한 제안과 표준이 논의 되고 또 제정되고 있으며 그 가운데 1xEV-DV라는 명칭의 표준안은 CDMA방식의 IMT-2000표준 가운데 하나인 cdma2000 표준의 한 진화 형태로 같은 반송 주파수상에서 패킷 교환 방식의 고속 데이터 뿐만 아니라 회선교환 방식의 음성 데이터를 지원할 수 있게 하는 새로운 표준안이다.

이하 첨부된 도면을 인용하여 종래의 CDMA기술과, 현재 추진중인 1xEV-DV에 대한 개괄적인 설명을 한다.

도 1은 역방향 연결 채널구조를 나타낸 것이다.

1xEV-DV표준안은 또한 Reverse Link Channel의 역방향 전송율 지시 채널(Reverse Rate Indicator Channel, 이하 R-RICH라 한다)을 두고 있는데 이동국에 의해 사용되는 이 채널은 역방향 통화 채널(Reverse Traffic Channel) 상으로 전송되는 데이터 레이트(전송율)을 지시하는데 사용된다.

1xEV-DV표준안의 역방향 연결은 최대 1.024Mbps까지의 데이터 레이트를 제공한다. cdma2000에 비해 다른 측면에서의 향상은 F-PDCH를 지원하기 위한 채널들의 추가와 고속 ACK/NACK, 고속 채널 feedback, rate adaptation, 그리고 고속 셀 선택 과 같은 것들이다.

도 2는 방향 연결의 채널 형태들과 사용자 당 채널들의 최대수를 나타내었다.

도 2의 각 코드 채널들은 고정된 칩율인 1.2288 Mcps로 PN sequences의 4중 쌍(Quadrature pair, 직교쌍)에 의해 확산 된다.

상기의 1.2288Mcps은 역방향 CDMA시스템에서 사용되는 대역폭을 만족시키기 위해서 최종적으로 나온 값이다. 좀 구체적으로 설명하면 대역폭은 1.2288Mcps(chip per second 여기서 chip은 심볼과 비슷한 개념이다)인데 한 심볼에 32개의 chip이 나중에 곱해져서 768*32=24576개의 chip이 만들어진다. 상기 24576개의 chip은 20ms 동안 보내지기 때문데 24576/20ms = 1.2288Mcps가 된다.

이 코드 채널들은 각각 직교 월쉬 함수의 한 적절한 집합에 의해 확산 된다.

각 코드 채널들은 고정된 칩율인 1.2288 Mcps로 PN sequences의 4중 쌍에 의해 확산 된다.

도면에서 보는바와 같이, 1xEV-DV시스템은 CDMA-2000의 역방향채널구조를 대부분 사용하고 있으며, FPDCH를 지원하기 위해 몇 개의 채널이 도입되었다. 즉, 역방향인지채널(Reverse ACK Channel)(R-ACKCH)은 F-PDCH에서 전송된 순방향링크패킷의 빠른 피드백의 목적이며, 역방향전송율 지시채널(Reverse Rate Indicator Channel)(R-RICH)은 이동국에 의해 R-SCH(Reverse Supplemental Code Channel)(역방향 보충채널)에서 전송된 데이터 전송율을 나타내기 위한 것이며, 역방향채널품질지시채널(Reverse Channel Quality Indicator Channel)(R-CQICH)은. 이동국이 최상의 서비스를 받는 섹터로부터 네트웍까지의 채널 품질 측정경과를 나타내기 위해 사용되며, 상기의 최상의 서비스를 받는 섹터는 R-CQICH에서 월쉬 코드 확산에 의해 나타내진다. 이때 네트웍은 순방향링크상태에서 지원되어질수 있는 데이터 전송율을 계산한다.

상기에서 테이터 프레임크기는 20ms동안 전송되며, 각 프레임은 16슬롯으로 구성된다. 또한 24576개의 chip이 20ms 동안 보내지기 때문데 1.25ms동안에는 1536칩이 전송된다.

도 3은 상기 도 1 및 도 2에 있는 역방향전송율지시채널의 I 채널에서 전송되어지는 데이터 레이트와 상기 데이터 전송율를 2진화한 RRI 심볼을 나타낸 것이다. 또한 상기 RRI 심볼은 다음 도 4의 역방향 전송율 지시 채널를 나타내는 채널구조의 입력으로 사용된다.

도 4는 역방향 전송율 지시 채널(R-RICH)를 나타내는 채널구조로서, R-RICH는 1xEV-DV에서 이동국에 의해 역방향 상태에서 전송된 데이터 전송율을 나타내는데 사용되어진다.

만약 하나의 액티브한 보충채널이 존재한다면 데이터 전송율은 4비트의 RRI 지시자에 의해 표시되고, 만약 두 개의 액티브한 보충채널이 존재한다면 데이터 전송율은 7비트의 RRI 지시자에 의해 표시된다.

따라서 2개의 보충채널이 존재할때, 20msec동안에는 가능한 전송율은 77 경우 이다.

좀 더 구체적으로 도 4를 설명하면, RRI 심볼 즉, RL(Reverse Link) Rate Information을 20ms동안 16개의 슬롯당 4개(이동국에 의해 하나의 보충채널이 사용된경우) 또는 7개(이동국에 의해 두개의 보충채널이 사용된경우)의 비트를 전송한다. 상기 4개 또는 7개의 비트는 심플렉서 인코더를 통하여 슬롯당 24비트 RRI Codeword(24,4),(24,7)를 발생시킨다.

상기 생성된 24비트는 데이터의 신뢰도를 위하여 16번을 반복하여 20ms동안 384비트를 생성하며, Signal Point Mapping(0->+1, 1->-1)후 64칩 월쉬함수를 가지고 확산하여 역방향 전송율 지시 채널을 통하여 1.2288Mcps로 전송된다.

다음은 상기 도 4의 (24,4) 및 (24,7) RRI 코딩을 위한 (24*4) 및 (24*7) 생성기 메트릭스이다.

수학식 1

$$G=\begin{bmatrix}1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1\\0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1\\0&0&0&1&1&1&0&0&0&1&1&1&0&0&0&1&1&1&0&0&0&1&1&1\\0&0&0&0&0&0&1&1&1&1&1&1&0&0&0&0&0&0&1&1&1&1&1&1\\0&0&0&0&0&0&0&0&0&0&0&0&1&1&1&1&1&1&1&1&1&1&1&1\\1&1&1&1&1&1&0&1&0&1&0&0&1&1&0&0&0&0&0&0&0&0&0&0\\0&1&0&1&1&0&1&0&1&1&0&0&1&0&1&1&0&0&1&0&0&0&0&0\end{bmatrix}$$

수학식 2

$$G=\begin{bmatrix}1&0&1&0&1&0&1&0&1&1&0&1&0&1&0&1&0&1&0&1&0&1&0&1\\1&0&0&1&1&0&0&1&1&0&1&1&0&0&1&1&0&0&1&1&0&0&1&1\\1&0&0&0&0&1&1&1&1&0&0&0&1&1&1&1&0&0&0&0&1&1&1&1\\0&1&1&1&1&1&1&1&1&0&0&0&0&0&0&0&1&1&1&1&1&1&1&1\end{bmatrix}$$

상기 도 4에서 설명한바와 같이 블럭 인코딩된 24심벌은 16번 반복 되어져 1 프레임당 384심벌이 되며, 이것은 정보열(Codeword) (384,4) 및 (384,7) 블럭 인코딩에 상당(등가)하는 것이다.

상기의 (384,4) 블럭 인코딩 RRI 정보열(Codeword)경우에서, 길이 384 정보열의 최소 해밍거리는 192이고, 상기 (384,7) 블럭 인코딩 RRI 정보열(Codeword)경우에서는 길이 384 정보열의 최소 해밍거리는 160이다.

그러나 상기와 같은 RRI 코딩방법에서, RRI 정보가 잘못된 상태로 디코딩 된다면 20msec동안 이동국(MS)으로부터 전송된 패킷 데이터는 잘못된 상태로 디코딩 될것이고, 기지국(BS)은 상기 패킷 데이터의 재전송을 요구하게 될것이다.

이에따라 전체 진행과정(Inference)은 증가하게 될것이며 이로인해 CDMA 시스템의 시스템 용량은 줄어들게 된다.

예를들어 2개의 보충채널(SCH)이 사용되고 있을때, 역방향 데이터 전송율은 1개의 보충채널(SCH)를 사용할때보다 높기 때문에 RI(Reverse Indicator)의 잘못된 디코딩은 더욱 심각한 방해(Interference)의 원인이 될수 있으며, 이로인해 시스템의 성능은 감소하게 될것이다.

더군다나 이동국은 빈번한 패킷 재전송으로 인하여 더 많은 전력을 소비되게 될것이다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명은 상기와 같은 문제점을 해결하기 위하여, 현재 논의 중인 1xEV-DV의 Reverse Link Channel의 새로운 R-RICH 구조 및 코딩 방법을 제안한다.

즉, 종래의 정보열 (384,4) 및 (384,7) RRI 코딩 방법을 포함하는 정보열 (384,k)를 위한 새로운 R-RICH 구조 및 코딩 방법을 제안하는 것이다.

상기에서 k는 k=1,2,3,4,5,6,7를 나타낸다.

또한 상기의 384는 반복후의 정보열의 길이를 나타내며, 지금부터는 종래의 (24, k)대신에 (384,k) RRI 코딩 표기법을 사용한다.

발명의 구성 및 작용

본 발명의 이동통신 시스템에서의 채널 인식 코드 발생에 있어서, 일정한 범위의 역방향 지시(RI) 심벌이 입력되어 일정한 길이의 직교코드를 생성하는 코딩부와; 상기 코딩부에서 생성된 심벌을 일정한 범위의 RI에 대해 펑쳐링하는 펑쳐링부와; 상기펑쳐링에 의해 생성된 심벌을 N배 시퀀스 반복하는 시퀀스 반복부와; 상기 시퀀스의 출력심벌을 일정한 범위 및/또는 규칙에 의해 심벌을 반복하는 심벌 반복부; 로 구성되는 것을 특징으로 한다.

또한 본 발명은 일정한 범위의 RI심벌을 입력하여 코딩하는 단계와; 상기 코딩단계에서 생성된 심벌을 일정한 범위의 RI에 대해 심벌 펑쳐링 및 반복하는 단계와; 상기 심벌 반복에 의해 생성된 정보를 전송하는 단계;를 포함하는 것을 특징으로 한다.

또한 본 발명은 7비트 이하로 제공되는 전송채널 정보를 특정채널을 통하여 전송하는 이통통신 시스템에 있어서, 상기 비트를 길이 64인 배직교 코딩을 통하여 64이진 심벌을 생성하는 코딩단계와; 상기 이진심벌을 정해진 수만큼 반복하는 반복단계;를 포함하여 이루어 지는 것을 특징으로 한다.

본 발명은 바람직하게, 상기 길이 64인 배직교 코딩은 월쉬 코드를 사용하는것을 특징으로 한다.

본 빌명은 바람직하게, 상기 반복단계는 반복횟수가 6회인것을 특징으로 한다.

본 발명은 바람직하게, 상기 전송채널 정보가 두개의 채널에 대한 정보일경우, 상기 반복단계는 반복횟수가 3회인것을 특징으로 한다.

본 발명은 바람직하게, 상기 전송채널 정보가 7비트가 아닌경우, 상기 코딩 단계후 64이진 심벌을 정해진 수만큼 펑쳐링하는 펑쳐링단계와; 상기 반복 단계후 반복된 이진 심벌에 이진 비트를 보충하여 길이 384인 코드 시퀀스를 생성하는 보충단계를 더 포함하는 것을 특징으로 한다.

본 발명은 바람직하게, 상기 전송채널 정보가 4비트인경우, 상기 펑쳐링 단계의 정해진 수는 4이며, 상기 보충단계에서 보충되는 비트수는 24인것을 특징으로 한다.

본 발명은 바람직하게, 상기 특정채널은 역방향 전송율 지시 채널인것을 특징으로 한다.

본 발명은 바람직하게, 상기 전송채널은 역방향 보충채널인것을 특징으로 한다.본 발명의 다른 목적, 특징들은 첨부한 도면을 참조한 실시예들의 상세한 설명을 통해 명백해질 것이다.

이하 첨부된 도면을 참조하여 본 발명에 따른 이동통신 시스템에서의 채널 인식 코드 발생 장치 및 방법에 대한 첫번째 실시예를 상기의 종래기술과 연관하여설명한다.

도 5는 본 발명의 새로운 R-RICH의 구조이다.

도면에서 보는바와 같이, 20초마다 k=1~7 RI(Rate Indication) 심벌이 길이 64인 2직교코딩부(Bi-orthogonal coding of length 64)에 입력되어 20초마다 64이진심벌을 생성한다.

이후에 심벌 펑쳐링부에서는 k=7를 제외한 k=1~6에 대한 심벌을 펑쳐링하여 각 k값에 대한 이진 심벌을 생성한다.

즉, k=1인 경우에는 32 이진심벌, k=2인 경우에는 48 이진심벌, k=3인 경우에는 56 이진심벌, k=4인 경우에는 60 이진심벌, k=5인 경우에는 62 이진심벌, k=6인 경우에는 63 이진심벌, k=7인 경우에는 64이진심벌을 생성한다.

이후에 상기 생성된 이진 심벌을 6번 시퀀스 반복하고, k=7를 제외한 k=1~6에 대해 최소 해밍거리를 증가하기 위하여 심벌 반복하여 20 msec동안 384 이진 심벌을 생성한다.

즉, k=1인 경우에는 마지막 192이진 심벌을 반복하고, k=2인 경우에는 마지막 96이진 심벌을 반복하고, k=3인 경우에는 마지막 48이진 심벌을 반복하고, k=4인 경우에는 마지막 24이진 심벌을 반복하고, k=5인 경우에는 마지막 12이진 심벌을 반복하고, k=6인 경우에는 마지막 6이진 심벌을 반복한다. 단 k=7인 경우에는 이진 심벌을 반복하지 않는다.

Signal Point Mapping(0 -> +1, 1 -> -1) 및 64칩 월쉬함수를 가지고 확산하여 역방향 전송율 지시 채널을 통하여 1.2288Mcps로 전송된다.

상기 도 5를 다시 설명하면, 20 msec 마다 정보비트의 수는 k=1~7 범위내에 존재할 수 있다.

상기 k=1~7 RI(Rate Indication) 비트는 길이 64인 2 직교 코드를 이용하여 인코딩 되어진다.

길이 64인 정보열(Codeword)의 최소 해밍거리는 32이다. 여기서 주목해야 할 사항은 심벌 펑쳐링후에 어떠한 최소해밍거리의 손실이 없다는 것이다.

상기 도 5의 2직교 코딩의 세부블럭을 도 6에 나타 내었다.

상기 도 5의 펑쳐링 패턴부에서의 펑쳐링 패턴을 도 7에 나타내었다.

또한 펑쳐링된 시퀀스는 6번 반복되어지고, 그때 약간의 시퀀스 심벌들은 반복되어져 384 심벌이 된다.

그러나 k=7경우에서는 어떠한 심벌 펑쳐링 및 심벌 반복이 이루어지지 않는다. 즉, k=1인 경우에는 마지막 192이진 심벌을 반복하고, k=2인 경우에는 마지막 96이진 심벌을 반복하고, k=3인 경우에는 마지막 48이진 심벌을 반복하고, k=4인 경우에는 마지막 24이진 심벌을 반복하고, k=5인 경우에는 마지막 12이진 심벌을 반복하고, k=6인 경우에는 마지막 6이진 심벌을 반복한다. 단 k=7인 경우에는 이진 심벌을 반복하지 않는다.

상기의 반복 패턴을 도 8에 list 하였으며, 도 9에서는 본 발명의 RRI 코딩

에 의할시의 최소 해밍거리를 나타 내었다.

상기 도 6에 나타난 2직교 코딩의 세부블럭에 적용되는 월시 코드를 다음과 같이 나타 내었다.

수학식 3

$$W_1^{64} = [0101010101010101010101010101010101010101010101010101010101010101]$$
$$W_2^{64} = [0011001100110011001100110011001100110011001100110011001100110011]$$
$$W_4^{64} = [0000111100001111000011110000111100001111000011110000111100001111]$$
$$W_8^{64} = [0000000011111111000000001111111100000000111111110000000011111111]$$
$$W_{16}^{64} = [0000000000000000111111111111111100000000000000001111111111111111]$$
$$W_{32}^{64} = [00000000000000000000000000000000111111111111111111111111111111111]$$

한편, 도 5에서 2 직교코딩부에서 출력된 길이 64인 2 직교 정보열은 $C=(c_0,c_1,...,c_{62},c_{63})$ 형태로 나타내고, 상기 도 6의 길이 64인 2 직교코드를 생성하기 위해 다음과 같은 생성기 메트릭스를 정의한다.

수학식 4

$$\mathbf{G} = \begin{bmatrix} W_1^{64} \\ W_2^{64} \\ W_4^{64} \\ W_8^{64} \\ W_{16}^{64} \\ W_{32}^{64} \\ \text{All "1"} \end{bmatrix}$$

수학식 5

$$\mathbf{G} = \begin{bmatrix} 0101010101010101010101010101010101010101010101010101010101010101 \\ 0011001100110011001100110011001100110011001100110011001100110011 \\ 0000111100001111000011110000111100001111000011110000111100001111 \\ 0000000011111111000000001111111100000000111111110000000011111111 \\ 0000000000000000111111111111111100000000000000001111111111111111 \\ 0000000000000000000000000000000011111111111111111111111111111111 \\ 1111111111111111111111111111111111111111111111111111111111111111 \end{bmatrix}$$

따라서, 길이 64인 2 직교 정보열은 상기의 수학식 생성기 메트릭스를 이용하여 $C=D\times G$ 로 주어진다.

여기서 $D=(d_0,...,d_6)$ 이고 $C=(c_0,c_1,...,c_{63})$ 이다.

본 발명에서 최소 해밍거리는 채널 코딩을 설계하는데 있어서 가장 중요한 파라메터이다.

상기에서 설명된바와 같이 본 발명에서 제안된 RRI 코딩방법은 종래의 RRI 코딩 방법보다 더 나은 최소 해밍 거리를 보여주고 있다.

예를들어, 정보열 (384,7) RRI 코딩의 경우에, 본 발명에서의 최소 해밍거리는 $d_{min}=192$이고, 종래의 최소 해밍거리는 $d_{min}=160$이다.

또한 정보열 (384,4) RRI 코딩의 경우에, 본 발명에서의 최소 해밍거리는 d_{min} =204이고, 종래의 최소 해밍거리는 d_{min} = 192이다.

따라서 최소해밍거리가 정보열 (384,7)인 경우에는 32차이가 있고, 정보열 (384,4)인 경우에는 12차이가 있다.

결론적으로 본 발명의 RRI 코딩방법이 최소 해밍거리에 최적화임을 알 수 있다.

도 10은 정보열이 (384,7)인 경우, 종래의 R-RICH 구조를 이용시와 본 발명의 R-RICH구조를 이용시의 AWGN(Additive White Gaussign Noise) Channel에서의 성능비교를 나타 내었다.

도 11은 정보열이 (384,4)인 경우, 종래의 R-RICH 구조를 이용시와 본 발명의 R-RICH구조를 이용시의 AWGN(Additive White Gaussign Noise Channel)에서의 성능비교를 나타 내었다.

상기 도 10과 11의 결과로 부터, 본 발명에서 제안하고 있는 RRI 코딩 구조가 훨씬 더 나은 성능을 나타냄을 알 수 있다.

즉, 도10의 정보열 (384,7)인 경우에는 약 0.5dB 성능이득이 있으며, 도 11의 정보열 (384,4)인 경우에는 약간의 성능향상을 보여주고 있다.

상기의 0.5dB 성능이득은 매우 큰 가치가 있다.

상기의 본 발명의 첫번째 실시예에서 설명한바와 같이 현재 제안하고 있는 도 5의 길이 64인 R-RICH 장치(구조)와 RRI 코딩방법은 종래 도 4의 2 직교 코딩 방법과는 다름을 알수 있다.

즉, 종래의 2 직교 코딩방법은 모든 " 1" 주성분 다음에 월시 코드가 뒤따른다. 반면에 본 발명에서는 펑쳐링후에 최소 해밍거리의 손실을 피하기 위해서 모든 월시 코드 기본 다음에 모든 " 1" 주성분이 뒤따른다.

또한 본 발명에서는 도 5에 나타난 바와 같이 펑쳐링후에 6번 시퀀스 반복을 하며, 최소 해밍거리를 증가하기 위해 심벌 반복을 한다.

본 발명을 적용한 시뮬레이션 결과를 도 10에 나타낸바와 같이 종래의 방법에 비해서 0.5dB 성능향상이 있다. 만약 2개의 보충채널이 사용되어지고, (384,7)인 코드 구조가 사용되어질때, 사용자가 높은 데이터 전송을 하고자 할때 방해(간섭) 증가가 염려 된다면 상기의 (384,7) RRI 코딩시의 성능향상은 대단히 중요한 의미를 가진다.

따라서 본 발명은 월시 코드에 기초한 RRI 코딩방법으로, 디코딩 복잡성을 줄이기 위해 빠른 하다마드 전송(FHT)(Fast Hadamard Transformation) 디코딩 방법에도 사용할 수 있다.

본 발명의 두번째 실시예를 설명의 편의상 종래기술도 여기서 함께 설명한다.

즉, 이동국(MS)에 의하여 1개 또는 2개의 역방향 보충채널(R-SCH)(Reverse Supplemental Channel)이 사용 되어질때의 새로운 RRI 코딩 구조(Scheme)를 제공하고자 한다.

먼저, 도 12는 Q사에서 제안 되었던 종래의 R-RICH 채널 구조(Structure)이다.

도면에서 보는바와 같이 각 R-SCH를 위해 하나의 7비트 표시자(Indicator)를 사용하며, 상기 7비트는 4비트 전송율 표시자와 이동국으로 부터 3비트 패킷 시퀀스 수(Number)로 이루어져 있다.

만약 도 12와 다르게, 1개의 R-SCH로 구성 되어 있다면 하나의 싱글 7비트 심벌이 매 20msec마다 전송되어지고, 도 12처럼 2개의 R-SCH로 구성 되어 있다면, 두개 7비트 심벌이 매 20msec마다 전송되어진다

도 12의 동작은, R-SCH[1]를 위한 전송율 및 시퀀스 수 (20 msec당 1개의 7비트 심벌)가 R=7/24인 인코더를 통하여 20 msec마다 24 이진 심벌을 발생시킨다.

만약 상기 인코더가 복수인 경우에는 먹스에서 다중화 된후 데이터의 신뢰도를 위하여 보충채널(SCH) 개수에 따라 16번(1개 보충채널) 또는 8번(2개보충채널) 을 반복하여 20ms동안 384비트를 생성하고, Signal Point Mapping(0 -> +1, 1 -> -1)후 64칩 월쉬함수를 가지고 확산하여 역방향 전송율 지시 채널(R-RICH)을 통하여 1.2288Mcps로 전송된다.

또한 종래의 RRI 코딩 구조(Scheme)를 설명한다.

먼저, 다음의 수학식 6의 생성기 메트릭스를 이용한 정보열 (24,7) 블럭 코딩 구조를 설명한다.

수학식 6

$$G=\begin{bmatrix}
1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1\\
0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1&0&1&1\\
0&0&0&1&1&1&0&0&0&1&1&1&0&0&0&1&1&1&0&0&0&1&1&1\\
0&0&0&0&0&0&1&1&1&1&1&1&0&0&0&0&0&0&1&1&1&1&1&1\\
0&0&0&0&0&0&0&0&0&0&0&0&1&1&1&1&1&1&1&1&1&1&1&1\\
1&1&1&1&1&1&0&1&0&1&0&0&1&1&0&0&0&0&0&0&0&0&0&0\\
0&1&0&1&1&0&1&0&1&1&0&0&1&0&1&1&0&0&1&0&0&0&0&0
\end{bmatrix}$$

상기 도 12에 나타난 바와 같이 하나의 보충채널(SCH)이 사용될때 길이 24의 인코딩된 정보열이 16번 반복하면 384 심벌이 된다. 이때 최소 해밍거리는 160이다.

한편, 두개의 보충채널(SCH)이 사용될때, 첫번째 SCH와 두번째 SCH를 위한 길이 24의 두 인코딩된 정보열은 각각 8번 반복하면 각각 192 심벌이 된다.

이제, 하나의 SCH를 위한 RRI 코딩을 비분리 모드(Non-split mode) RRI 코딩이라하고, 두개의 SCH를 위한 RRI 코딩을 분리 모드(split mode) RRI 코딩이라 했을때, 상기 비분리 모드경우에서 길이 384 정보열의 최소해밍거리는 160이고, 상기 분리 모드경우에서 길이 384정보열의 최소해밍거리는 80이다.

이하, 본 발명의 두번째 실시예를 설명한다.

도 13은 본 발명에서 제안한 R-RICH 채널 구조(Structure)이다.

도 13의 동작은, R-SCH[1]를 위한 전송율 및 시퀀스 수(Rate and Sequence Number for R-SCH[1]) (20 msec당 1개의 7비트 심벌)가 길이 64인 2 직교코딩(Bi-orthogonal coding of length 64)을 통하여 20 msec 마다 64 이진 심벌을 발생시킨다.

만약 상기의 길이 64인 2 직교코딩이 복수인 경우에는 먹스에서 다중화 되며, 만약 1개 채널인 경우에는 20msec마다 64이진심벌을 생성하고, 만약 2개채널인 경우에는 20msec마다 128이진 심벌을 생성한다.

이후 데이터의 신뢰도를 위하여 보충채널(SCH) 개수에 따라 6번(1개 보충채널) 또는 3번(2개보충채널) 을 반복하여 20ms동안 384비트를 생성하고, Signal Point Mapping(0 -> +1, 1 -> -1)후 64칩 월쉬함수를 가지고 확산하여 역방향 전송율 지시 채널(R-RICH)을 통하여 1.2288Mcps로 전송된다.

다시한번 상기 도 13를 설명하면 길이 64인 2 직교 코딩을 상기 도 12의 R=7/24 블럭 코딩대신 사용하였다.

도 13에서 SCH가 하나인 경우에서는, 길이 64인 2 직교 인코딩된 정보열 $c_0, c_1, \ldots, c_{63}$ 가 6번 반복되어져 20 msec마다 384 심벌이 생성된다.

만약, SCH가 두개인 경우에서는, 각 SCH의 2개 2 직교 인코딩된 정보열은 각각 $c_0^1 c_1^1 \ldots c_{63}^1$ 및 $c_0^2 c_1^2 \ldots c_{63}^2$ 이다.

상기에서 길이 64인 2 직교코딩이 복수이므로 먹스에서 다중화 된후 20msec마다 128이진 심벌 $c_0^1 c_0^2 c_1^1 c_1^2 \ldots c_{63}^1 c_{63}^2$ 을 생성한다.

이후 상기의 128이진 심벌을 3번 반복하면, 384 심벌을 생성한다.

또한 본 발명의 두번째 실시예의 RRI 코딩 구조(Scheme)를 설명한다.

먼저, 일반적인 보충채널(SCH) 개수에 따른 코딩을 개괄적으로 설명한다.

1개의 보충채널(SCH)인 경우에서, 인코딩된 정보열은 20 msec 마다 384 심벌이 된다. 이것은 하나의 채널을 위한 (384,7) 인코딩에 상응(equivalent)하는 것이다.

2개의 보충채널(SCH)인 경우에서, 첫번째 SCH와 두번째 SCH를 위한 두 인코딩된 정보열은 각각 192 심벌이 된다.

이하 길이 64인 2직교 코딩에 기초한 정보열 (384,7)를 위한 RRI 코딩 방법을 설명한다.

상기 도 13의 길이 64인 2직교 인코더부의 세부블럭을 도 14에 나타 내었다.

도면에서 보는바와 같이 월시 코드 기본 다음에 모든 " 1" 주성분(basis)이 뒤따른다.

상기 도 13에 나타난 2직교 코딩의 세부블럭에 적용되는 월시 코드를 다음과 같이 나타 내었다.

수학식 7

$$W_1^{64} = [0101010101010101010101010101010101010101010101010101010101010101]$$
$$W_2^{64} = [0011001100110011001100110011001100110011001100110011001100110011]$$
$$W_4^{64} = [0000111100001111000011110000111100001111000011110000111100001111]$$
$$W_8^{64} = [0000000011111111000000001111111100000000111111110000000011111111]$$
$$W_{16}^{64} = [0000000000000000111111111111111100000000000000001111111111111111]$$
$$W_{32}^{64} = [0000000000000000000000000000000011111111111111111111111111111111]$$

또한 2 직교 코드는 다음식 8과 같은 생성기 메트릭스에 의하여도 생성될수 있다.

수학식 8

$$G = \begin{bmatrix} 0101010101010101010101010101010101010101010101010101010101010101 \\ 0011001100110011001100110011001100110011001100110011001100110011 \\ 0000111100001111000011110000111100001111000011110000111100001111 \\ 0000000011111111000000001111111100000000111111110000000011111111 \\ 0000000000000000111111111111111100000000000000001111111111111111 \\ 0000000000000000000000000000000011111111111111111111111111111111 \\ 1111111111111111111111111111111111111111111111111111111111111111 \end{bmatrix}$$

하나의 보충채널(SCH)이 사용될때 길이 64의 인코딩된 정보열이 6번 반복하면 384심벌이 된다. 이때 최소 해밍거리는 160이다.

한편, 두개의 보충채널(SCH)이 사용될때, 첫번째 SCH와 두번째 SCH를 위한 길이 64의 두 인코딩된 정보열은 각각 3번 반복하면 각각 192 심벌이 된다.

이제, 하나의 SCH를 위한 RRI 코딩을 비분리 모드(Non-split mode) RRI 코딩이라하고, 두개의 SCH를 위한 RRI 코딩을 분리 모드(split mode) RRI 코딩이라 했을때, 상기 비분리 모드경우에서 길이 384 정보열의 최소해밍거리는 192이고, 상기 분리 모드경우에서 길이 384정보열의 최소해밍거리는 96이다.

또한 도 15는 도 14에 대한 다른 2 직교 인코더를 나타내고 있으며, 2개의 2직교 코딩구조의 성능은 도 14와 동일하다. 다만, 도면에서 보는바와 같이 모든 " 1" 주성분 다음에 월시 코드가 뒤따른다.

또한 2 직교 코드는 다음식 9와 같은 생성기 메트릭스에 의하여도 생성될수 있다.

수학식 9

$$G=\begin{bmatrix}
1111111111111111111111111111111111111111111111111111111111111111\\
0101010101010101010101010101010101010101010101010101010101010101\\
0011001100110011001100110011001100110011001100110011001100110011\\
0000111100001111000011110000111100001111000011110000111100001111\\
0000000011111111000000001111111100000000111111110000000011111111\\
0000000000000000111111111111111100000000000000001111111111111111\\
0000000000000000000000000000000011111111111111111111111111111111
\end{bmatrix}$$

따라서, 길이 64인 2 직교 정보열 $c_0,c_1,\ldots,c_{63}$ 은 상기의 수학식을 이용하여 $C=D\times G$ 로 주어진다.

여기서 $D=(d_0,\ldots,d_5)$ 이고 $C=(c_0,c_1,\ldots,c_{63})$ 이다.

도 16에서는 본 발명의 두번째 실시예의 RRI 코딩에 의할시의 최소 해밍거리를 나타 내었다.

이하 본 발명의 두번째의 성능을 비분리모드(1개의 SCH)와, 분리모드(2개의 SCH) 나누어 비교한다.

본 발명에서 최소 해밍거리는 채널 코딩을 설계하는데 있어서 가장 중요한 파라미터이다.

상기에서 설명된바와 같이 본 발명에서 두번째 제안된 RRI 코딩방법은 종래의 RRI 코딩 방법보다 더 나은 최소 해밍거리를 보여주고 있다.

예를들어, 비분리모드인 경우에, 본 발명에서 제안된 최소 해밍거리는 d_{min} =192이고, 종래의 최소 해밍거리는 d_{min} = 160이다.

또한 분리모드인 경우에, 본 발명에서 제안된 최소 해밍거리는 d_{min} =96이고, 종래의 최소 해밍거리는 d_{min} = 80이다.

따라서 최소해밍거리 차이가 비분리 모드인 경우에는 32차이가 있고, 분리모드인 경우에는 16차이가 있다.

결론적으로 본 발명의 RRI 코딩방법이 최소 해밍거리에 최적화임을 알 수 있다.

도 17은 1개의 R-SCH를 사용할때의 RRI 코딩의 워드에러비율(Word error rate)을, 종래의 R-RICH 구조를 이용시와 본 발명의 R-RICH구조를 이용시의 AWGN(Additive White Gaussign Noise) Channel에서의 성능비교를 나타내었다.

상기 도 17의 결과로 부터, 본 발명에서 제안하고 있는 RRI 코딩 구조가 훨씬 더 나은 성능을 나나냄을 알 수 있다.

즉, 도17의 1개의 R-SCH를 사용할 경우에는 약 0.5dB 성능이득이 있으며, 상기의 0.5dB 성능이득은 매우 큰 가치가 있다.

본 발명의 두번째 실시예인 새로운 분리모드와 비분리모드 에서의 시뮬레이션 결과를 도 17에 나타낸바와 같이 종래의 방법에 비해서 0.5dB 성능향상이 있다

따라서 본 발명은 월시 코드에 기초한 RRI 코딩방법이므로, 디코딩 복잡성을 줄이기 위해 빠른 하다마드 전송(FHT)(Fast Hadamard Transformation) 디코딩 방법에도 사용할 수 있다.

이상에서 본 발명의 바람직한 실시예를 설명하였으나, 본 발명은 다양한 변화와 변경 및 균등물을 사용할 수 있다. 본 발명은 상기 실시예를 적절히 변형하여 동일하게 응용할 수 있음이 명확하다.

따라서 상기 기재 내용은 하기 특허청구범위의 한계에 의해 정해지는 본 발명의 범위를 한정하는 것이 아니다.

발명의 효과

본발명은 현재 논의 중인 1xEV-DV Reverse Link Channel에서 전송율 표시에러비율을 최소화 하기 위해 역방향 전송율 지시채널(Reverse Rate Indicator Channel, 이하 R-RICH라 한다)에 적합한 코드를 발생하는 코딩방법 및 장치를 제안한 것으로, 본 발명에 의할시 최소 해밍거리를 증가 할수 있으며, AWGN(Additive White Gaussign Noise Channel)에서의 성능비교에서도 정보열 (384,7)인 경우에는 약 0.5dB 성능이득이 있어 사용자가 높은 데이터 전송을 하고자 할때 방해(간섭) 를 줄일 수 있어 디코딩 복잡성을 줄이기 위한 빠른 하다마드 전송(FHT)(Fast Hadamard Transformation) 디코딩 방법에도 사용할 수 있다.

(57) 청구의 범위

청구항 1.

음성과 데이터를 지원하는 이동통신시스템에 있어서,

일정한 범위의 역방향 지시(RI) 심벌이 입력되어 일정한 길이의 직교코드를 생성하는 코딩부와; 상기 코딩부에서 생성된 심벌을 일정한 범위의 RI에 대해 펑쳐링하는 펑쳐링부와; 상기펑쳐링에 의해 생성된 심벌을 N배 시퀀스 반복하는 시퀀스 반복부와; 상기 시퀀스의 출력심벌을 일정한 범위 및/또는 규칙에 의해 심벌을 반복하는 심벌 반복부; 로 구성되는 것을 특징으로 하는 코드 생성을 위한 역방향 전송율 지시채널의 지시코드 발생장치.

청구항 2.

일정한 범위의 RI심벌을 입력하여 코딩하는 단계와; 상기 코딩단계에서 생성된 심벌을 일정한 범위의 RI에 대해 심벌 펑쳐링 및 반복하는 단계와; 상기 심벌 반복에 의해 생성된 정보를 전송하는 단계;를 포함하는 것을 특징으로 하는 역방향 전송율 지시채널의 지시 코드 생성 방법.

청구항 3.

7비트 이하로 제공되는 전송채널 정보를 특정채널을 통하여 전송하는 이통통신 시스템에 있어서, 상기 비트를 길이 64인 배직교 코딩을 통하여 64이진 심벌을 생성하는 코딩단계와; 상기 이진심벌을 정해진 수만큼 반복하는 반복단계;를 포함하여 이루어 지는 것을 특징으로 하는 채널 전송율 지시 코드 생성 방법.

청구항 4.

제 3항에 있어서, 상기 길이 64인 배직교 코딩은 월쉬 코드를 사용하는것을 특징으로 하는 채널 전송율 지시 코드 생성 방법.

청구항 5.

제 3항에 있어서, 상기 반복단계는 반복횟수가 6회인것을 특징으로 하는 채널 전송율 지시 코드 생성 방법.

청구항 6.

제 3항에 있어서, 상기 전송채널 정보가 두개의 채널에 대한 정보일경우, 상기 반복단계는 반복횟수가 3회인것을 특징으로 하는 채널 전송율 지시 코드 생성 방법.

청구항 7.

제 3항에 있어서, 상기 전송채널 정보가 7비트가 아닌경우, 상기 코딩 단계후 64이진 심벌을 정해진 수만큼 펑쳐링하는 펑쳐링단계와; 상기 반복 단계후 반복된 이진 심벌에 이진 비트를 보충하여 길이 384인 코드 시퀀스를 생성하는 보충단계를 더 포함하는 것을 특징으로 하는 채널 전송율 지시 코드 생성 방법.

청구항 8.

제 7항에 있어서, 상기 전송채널 정보가 4비트인경우, 상기 펑쳐링 단계의 정해진 수는 4이며, 상기 보충단계에서 보충되는 비트수는 24인것을 특징으로 하는 채널 전송율 지시 코드 생성 방법.

청구항 9.

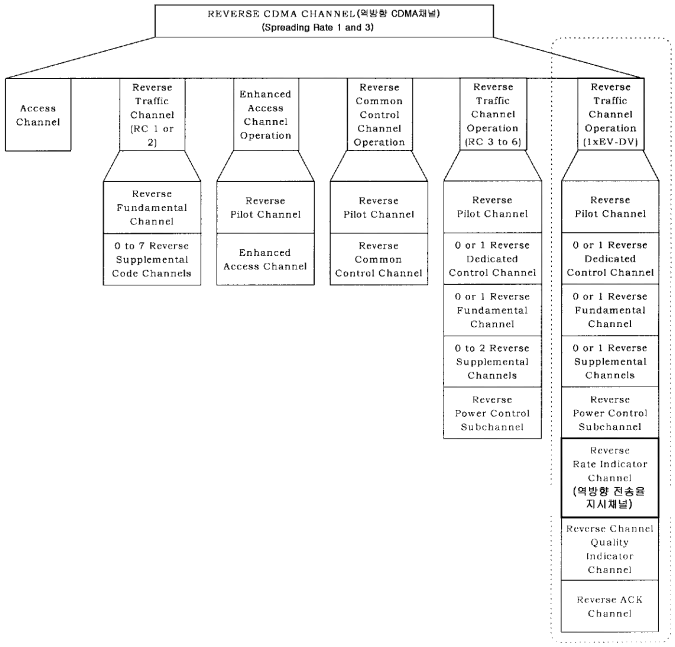
제 3항에 있어서, 상기 특정채널은 역방향 전송율 지시 채널인것을 특징으로 하는 채널 전송율 지시 코드 생성 방법.

청구항 10.

제 3항에 있어서, 상기 전송채널은 역방향 보충채널인것을 특징으로 하는 채널 전송율 지시 코드 생성 방법.

도면

도면 1



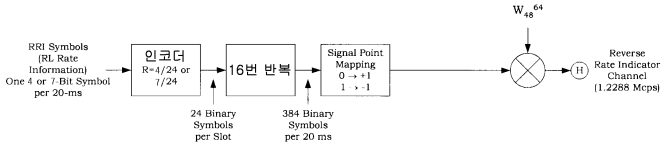
도면 2

Channel Type	Maximum Number
Reverse Pilot Channel	1
Access Channel	1
Enhanced Access Channel	1
Reverse Common Control Channel	1
Reverse Dedicated Control Channel	1
Reverse Fundamental Channel	1
Reverse Supplemental Code Channel (RC 1 and 2 only)	7
Reverse Supplemental Channel (RC 3 and 4 only)	2
Reverse Supplemental Channel (역방향 보충채널)(1xEV-DV only)	1
Reverse Rate Indication Channel (역방향 전송율 지시채널)(1xEV-DV only)	1
Reverse Channel Quality indication Channel (역방향 채널품질 지시채널)(1xEV-DV only)	1
Reverse ACK Channel(역방향 인지채널) (1xEV-DV only)	1
주) : 역방향 채널품질 지시채널과 역방향 인지채널은 항상 함께 존재함.	

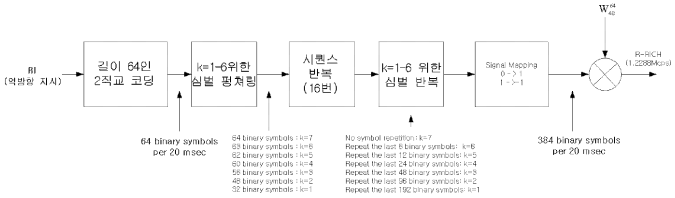
도면 3

Data Rate (kbps)	RRI Symbol
9.6	0001
19.2	0010
38.4	0011
76.8	0100
153.6	0101
307.2	0110
614.4	0111
1024	0000

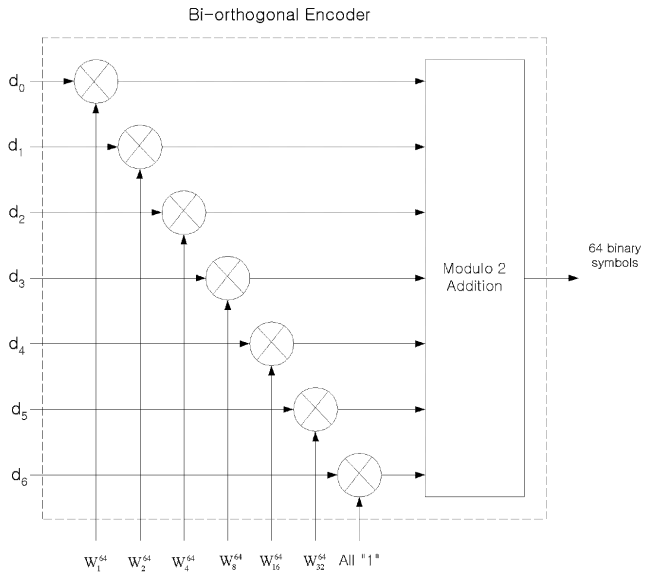
도면 4



도면 5



도면 6



도면 7

RRI Coding (384,k), k=1~6	Puncturing Pattern (symbol location)
(384,6)	0
(384,5)	0,32
(384,4)	0,16,32,48
(384,3)	0,8,16,24,32,40,48,56
(384,2)	0,4,8,12,16,20,24,28,32,36,40,44,48,52,56,60
(384,1)	0,2,4,6,8,10,12,14,16,18,20,22,24,26,28,30, 32,34,36,38,40,42,44,46,48,50,52,54,56,58,60,62

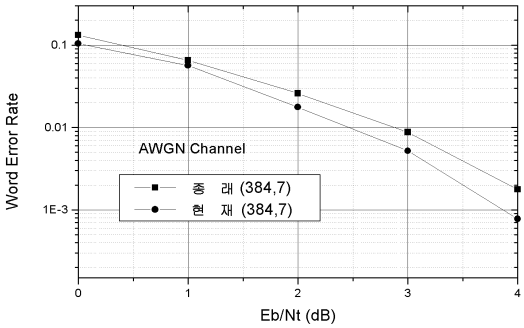
도면 8

RRI Coding (384,k), k=1~6	심벌 반복수
(384,6)	6
(384,5)	12
(384,4)	24
(384,3)	48
(384,2)	96
(384,1)	192

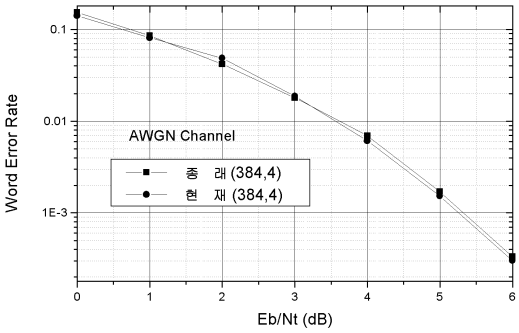
도면 9

RRI Coding (384,k), k=1~7	최소 해밍 거리
(384,7)	192
(384,6)	192
(384,5)	196
(384,4)	204
(384,3)	219
(384,2)	256
(384,1)	384

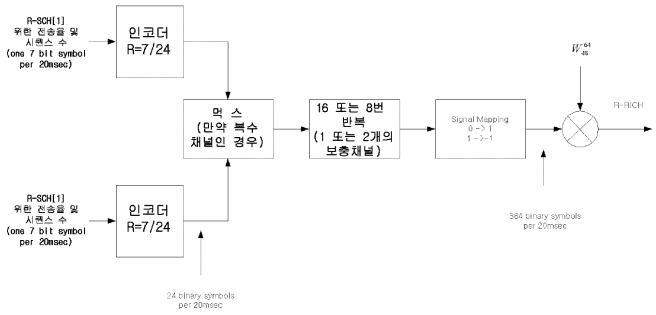
도면 10



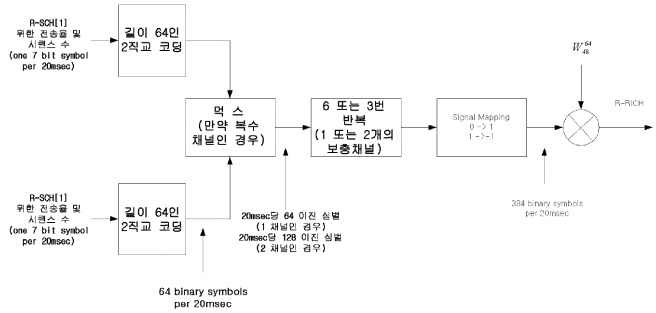
도면 11



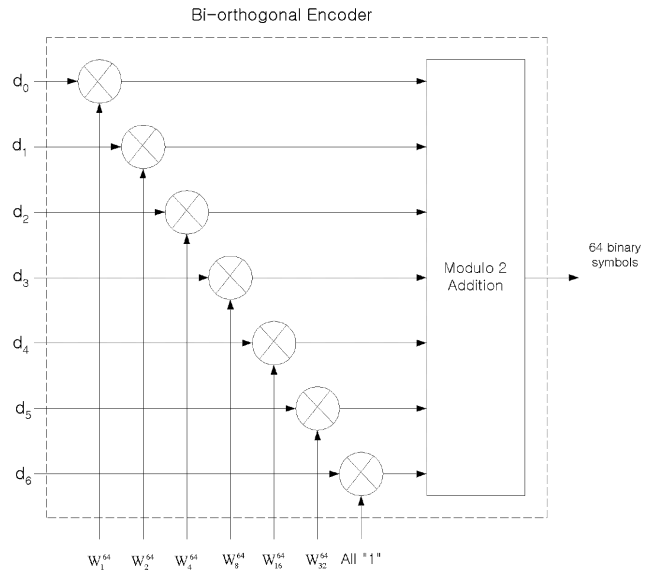
도면 12



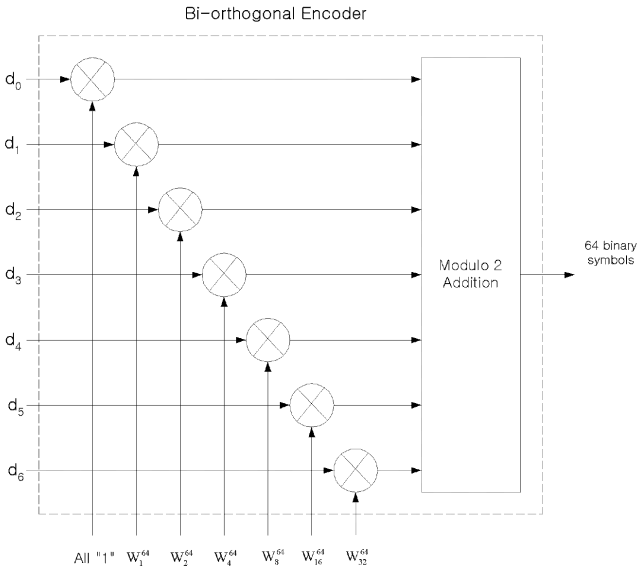
도면 13



도면 14



도면 15



도면 16

Table 1. Minimum Hamming Distance

Coding scheme	Minimum Hamming Distance
Current (Non-split mode)	160
Proposed (Split mode)	192
Current (Split mode)	80
Current (Split mode)	96

도면 17