

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 23/60 (2006.01)

H05F 3/00 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510007329.1

[45] 授权公告日 2008 年 8 月 13 日

[11] 授权公告号 CN 100411167C

[22] 申请日 2005.2.6

[21] 申请号 200510007329.1

[30] 优先权

[32] 2004.4.5 [33] US [31] 10/818,052

[73] 专利权人 台湾积体电路制造股份有限公司

地址 台湾省新竹科学工业园区新竹市力行六路八号

[72] 发明人 陈重辉

[56] 参考文献

WO03063203A2 2003.7.31

US20020085329A1 2002.7.4

JP11-196528A 1999.7.21

US6452768B1 2002.9.17

US5617283A 1997.4.1

US20040057172A1 2004.3.25

审查员 郭 强

[74] 专利代理机构 北京林达刘知识产权代理事务所

代理人 刘新宇

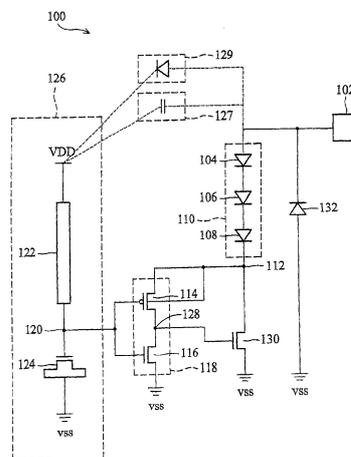
权利要求书 3 页 说明书 16 页 附图 5 页

[54] 发明名称

静电放电保护电路及消散静电电荷的方法

[57] 摘要

本发明是有关于一种静电放电保护电路及消散静电电荷的方法。该静电放电保护电路，包含一二极管串，其阳极耦接至一第一端点，具有一正向电压降大于等于一第一供应电压；一静电电荷消散模块，具有至少一 N 型金属氧化物半导体场效应晶体管，用以导通该静电电荷从该二极管串至一第一共享端，该第一共享端耦接着一第二供应电压；一第一二极管阳极耦接至该第一共享端，阴极耦接至该第一端点；以及一控制模块用以控制该静电电荷消散模块，当该控制模块使该第一端点上的电压大于该正向电压降时，该静电电荷透过该第一共享端消散。



1、一种静电放电保护电路，用于一集成电路中，其特征在于所述静电放电保护电路包含：

一二极管串，该二极管串的阳极耦接至一第一端点，具有一正向电压降大于等于一第一供应电压，以及该二极管串的阴极是用以导通静电电荷；

一静电电荷消散模块，具有至少一 N 型金属氧化物半导体场效应晶体管用以导通该静电电荷从该二极管串至一第一共享端，该第一共享端耦接着一第二供应电压；

一第一二极管，该第一二极管的阳极耦接至该第一共享端，该第一二极管的阴极耦接至该第一端点；以及

一控制模块，用以控制该静电电荷消散模块，当该控制模块使该第一端点上的电压大于该正向电压降时，该静电电荷透过该第一共享端消散；其中：

该控制模块包含一反向器模块，用以控制该金属氧化物半导体场效应晶体管的栅极；以及

当该第一端点上的电压大于该正向电压降时，该反向器模块开启该 N 型金属氧化物半导体场效应晶体管，使静电电荷通过该第一共享端消散。

2、根据权利要求 1 所述的静电放电保护电路，其特征在于该控制模块更进一步包含一电阻电容模块，用以当静电放电发生时，在预充电阶段提供一输入电压至该反向器模块，以使得该反向器模块的输出开启该金属氧化物半导体场效应晶体管，以消散该静电电荷。

3、根据权利要求 1 所述的静电放电保护电路，其特征在于：当该第一共享端无接地时，该第一端点的静电电荷，透过该第一共享端，经由一第二二极管连接至一第二端点而消散至地。

4、根据权利要求 1 所述的静电放电保护电路，其特征在于：

该静电电荷消散模块更进一步包含一第一和第二 N 型金属氧化物半导体场效应晶体管串联，其中该第一 N 型金属氧化物半导体场效应晶体管的漏极耦接至该第一端点，而该第二 N 型金属氧化物半导体场效应晶体管的源极耦接至该第一共享端。

5、一种静电放电保护电路，用于一集成电路中，其特征在于所述静电放电保护电路包含：

一二极管串，该二极管串的阳极耦接至一第一端点，具有一正向电压降大于等于一第一供应电压，以及该二极管串的阴极是用以导通静电电荷；

一静电电荷消散模块，具有至少一 N 型金属氧化物半导体场效应晶体管用以导通该静电电荷从该二极管串至一第一共享端，该第一共享端耦接着第二供应电压；

一第一二极管，该第一二极管的阳极耦接至该第一共享端，该第一二极管的阴极耦接至该第一端点；以及

一控制模块，用以控制该静电电荷消散模块，当该控制模块使该第一端点上的电压大于该正向电压降时，该静电电荷透过该第一共享端消散，其中：

当静电放电发生时，一 RC 模块在预充电阶段提供一输入电压至该控制模块，使该控制模块的一输出开启该 N 型金属氧化物半导体场效应晶体管以使静电电荷消散。

6、根据权利要求 5 所述的静电放电保护电路，其特征在于：该控制模块进一步包含一反向器模块，用以控制该金属氧化物半导体场效应晶体管的栅极。

7、根据权利要求 5 所述的静电放电保护电路，其特征在于：该二极管串的阴极提供一预设电压以驱动该控制模块。

8、根据权利要求 7 所述的静电放电保护电路，其特征在于：该 RC 模块更进一步包含一电阻和一 N 型晶体管，该电阻耦接至

该 N 型晶体管的栅极。

9、根据权利要求 7 所述的静电放电保护电路，其特征在于：当该第一共享端未接地时，该第一端点的静电电荷，透过该第一共享端，经由一第二二极管连接至一第二端点而消散至地。

10、根据权利要求 7 所述的静电放电保护电路，其特征在于：该静电电荷消散模块更进一步包含一第一和第二 N 型金属氧化物半导体场效应晶体管串联，其中该第一 N 型金属氧化物半导体场效应晶体管的漏极耦接至该第一端点，而该第二 N 型金属氧化物半导体场效应晶体管的源极耦接至该第一共享端。

11、一种消散静电电荷的方法，其特征在于所述消散静电电荷的方法用于一使用静电放电保护电路的集成电路上，该静电放电保护电路包含一二极管串阳极耦接至一第一端点具有一正向电压降大于等于一第一供应电压，以及一第一二极管阳极耦接至一第一共享端，阴极耦接至该第一端点，该方法包含下列步骤：

从一第一端点接收一静电电荷；以及

当该静电电荷造成该第一端点的电压超过该正向电压降时，利用该静电电荷将一 RC 模块充电以提供一输入电压至一控制模块；该控制模块接收到该输入电压之后，使一静电电荷消散模块中所包含的至少一 N 型金属氧化物半导体场效应晶体管开启，借此将该二极管串导通至该第一共享极，使该静电电荷经由该第一共享极消散。

12、根据权利要求 11 所述的消散静电电荷的方法，其特征在于：当该第一共享端未接地时，将该第一端点的静电电荷，透过该第一共享端，经由一第二二极管连接至一第二端点而消散至地。

静电放电保护电路及消散静电电荷的方法

技术领域

本发明是有关于集成电路设计，尤其是有关于静电放电保护电路与消散静电电荷的方法，以保护集成电路中的核心电路系统不受静电放电（ESD）的伤害。

背景技术

在集成电路中任何金属氧化物半导体晶体管中的栅氧化层是最容易受到伤害的。栅氧化层接触到比供应电压稍高的电压就会损坏。一般规格的电压为 5.0, 3.3, 3.1 伏特或更低。一般环境带来的静电电压可轻易的高于数千或数万伏特。如此的电压，即使造成的电流极小，电荷极微，都十分具有杀伤力。因此在静电电荷累积到产生危害之前就将之放电，是十分重要的课题。

静电放电是集成电路安装至大型组合电路（例如印刷电路板 PCB）之前，以及该 PCB 连接至操作电源之前的其中一项考量。易受影响的时机还包含了制作、储存、运送、操作及安装等阶段。在电源接通之后，该电源供应器与整个架构可能会轻易地聚集或消散静电电荷。

静电放电保护电路系统（ESD protective circuitry）基本上是在附加在集成电路的接点（pad）上。该接点为电源（electric power supplies），地线（electric grounds）以及电子信号（electric signals）等提供了对该集成电路与对外部电路系统的连结。此附加电路系统必须使该集成电路维持正常运作，意即该保护电路系统与该正常运作的核心电路是等效地隔离开的（isolated），并阻挡电流使之不会经由该保护电路系统流入地线或其它电路及接点。在一运作中的集成电路中，电力经由端点 VCC 输入，而地线

则连接到端点 VSS 上，外部电子信号透过某些接点输入，而由核心电路产生的电子信号则借由另外的接点输出至外部电路与装置上。在一与外界隔离未连线的集成电路上，所有接点可视为悬空（floating）的，不具有确定的电压。在大部分的情况下，这意味着这些接点可能是接地的，或是具有零电压。

静电放电可能发生在任何接点上。它可以发生在，举例来说，当碰触到该集成电路上某个接点时。这种现象和日常的静电经验是相同的原理，例如在干燥的环境下走过一条地毯，随后碰触到接地的金属物体。在一单独未连接的集成电路中，静电放电可视为对一或多个接点提供的短暂电源，相对的其它接点则保持悬空或接地。因为该等其它接点已接地，当视为对随机接点提供电源的静电放电发生时，该保护电路系统的反应会与集成电路正常运作时不太相同。当一个静电放电事件发生时，该保护电路系统必须快速地导通，以使得静电荷被导向端点 VSS 或地线，在有害电压形成之前消散掉。

因此静电放电保护电路系统包含两种状态。在正常运作的集成电路中，静电放电保护电路系统阻挡电流的通过，毫不影响该集成电路的运作，因此对该集成电路而言等于是并不存在的。在一单独未连接的集成电路中，静电放电保护电路系统发挥保护集成电路的功能，在有害电压形成之前，快速地将静电荷导向端点 VSS 或地线。

因此静电放电保护电路的改良一直有着存在的必要性。

发明内容

本发明提供一种静电放电保护电路，用于一集成电路中。该静电放电保护电路包含一二极管串，一静电电荷消散模块，一第一二极管，以及一控制模块。该二极管串的阳极耦接至一第一端

点，具有一正向电压降大于等于一第一供应电压，阴极是用以导通静电电荷。该静电电荷消散模块具有至少一N型金属氧化物半导体场效应晶体管用以导通该静电电荷从该二极管串至一第一共享端，该第一共享端耦接着—第二供应电压。该第一二极管的阳极耦接至该第一共享端，阴极耦接至该第一端点。该控制模块控制该静电电荷消散模块，当该控制模块使该第一端点上的电压大于该正向电压降时，该静电电荷透过该第一共享端消散；其中：该控制模块包含一反向器模块，用以控制该金属氧化物半导体场效应晶体管的栅极；以及当该第一端点上的电压大于该正向电压降时，该反向器模块开启该N型金属氧化物半导体场效应晶体管，使静电电荷通过该第一共享端消散。

本发明所述的静电放电保护电路，该控制模块更进一步包含一电阻电容模块，用以当静电放电发生时，在预充电阶段提供一输入电压至该反向器模块，以使得该反向器模块的输出开启该金属氧化物半导体场效应晶体管，以消散该静电电荷。

本发明所述的静电放电保护电路，当该第一共享端无接地时，该第一端点的静电电荷，透过该第一共享端，经由一第二二极管连接至一第二端点而消散至地。

本发明所述的静电放电保护电路，该静电电荷消散模块更进一步包含一第一和第二N型金属氧化物半导体场效应晶体管串联，其中该第一N型金属氧化物半导体场效应晶体管的漏极耦接至该第一端点，而该第二N型金属氧化物半导体场效应晶体管的源极耦接至该第一共享端。

本发明还提供一种静电放电保护电路，用于一集成电路中，所述静电放电保护电路包含：一二极管串，该二极管串的阳极耦接至一第一端点，具有一正向电压降大于等于一第一供应电压，以及该二极管串的阴极是用以导通静电电荷；一静电电荷消散模

块，具有至少一 N 型金属氧化物半导体场效应晶体管用以导通该静电电荷从该二极管串至一第一共享端，该第一共享端耦接着一直第二供应电压；一第一二极管，该第一二极管的阳极耦接至该第一共享端，该第一二极管的阴极耦接至该第一端点；以及一控制模块，用以控制该静电电荷消散模块，当该控制模块使该第一端点上的电压大于该正向电压降时，该静电电荷透过该第一共享端消散，其中：当静电放电发生时，一 RC 模块在预充电阶段提供一输入电压至该控制模块，使该控制模块的一输出开启该 N 型金属氧化物半导体场效应晶体管以使静电电荷消散。

本发明所述的静电放电保护电路，该控制模块进一步包含一反向器模块，用以控制该金属氧化物半导体场效应晶体管的栅极。

本发明所述的静电放电保护电路，该二极管串的阴极提供一预设电压以驱动该控制模块。

本发明所述的静电放电保护电路，该 RC 模块更进一步包含一电阻和一 N 型晶体管，该电阻耦接至该 N 型晶体管的栅极。

本发明所述的静电放电保护电路，当该第一共享端未接地时，该第一端点的静电电荷，透过该第一共享端，经由一直第二二极管连接至一直第二端点而消散至地。

本发明所述的静电放电保护电路，该静电电荷消散模块更进一步包含一直第一和一直第二 N 型金属氧化物半导体场效应晶体管串联，其中该一直第一 N 型金属氧化物半导体场效应晶体管的漏极耦接至该第一端点，而该一直第二 N 型金属氧化物半导体场效应晶体管的源极耦接至该第一共享端。

本发明另提供一种消散静电电荷的方法，用于一使用静电放电保护电路的集成电路上，该方法包含下列步骤。首先，从一直第一端点接收一静电电荷。接着，当该静电电荷造成该一直第一端点的电压超过该正向电压降时，利用该静电电荷将一直 RC 模块充电以

提供一输入电压至一控制模块；该控制模块接收到该输入电压之后，使一静电电荷消散模块中所包含的至少一 N 型金属氧化物半导体场效应晶体管开启，借此将该二极管串导通至该第一共享极，使该静电电荷经由该第一共享极消散。

本发明所述的消散静电电荷的方法，当该第一共享端未接地时，将该第一端点的静电电荷，透过该第一共享端，经由一第二二极管连接至一第二端点而消散至地。

附图说明

图 1A 是为本发明第一实施例的静电放电保护电路；

图 1B 显示本发明第一实施例中正向静电放电的电流流向；

图 2A 是为本发明第二实施例的静电放电保护电路；

图 2B 是为本发明第二实施例正向静电放电的电流流向；

图 3 是为本发明第一和第二实施例中正向静电放电时静电放电保护电路中各端点的时序图。

具体实施方式

在第一实施例中，图 1A 是为一静电放电保护电路 100，耦接至一集成电路的接点 102。在运作时，该接点 102 可耦接至一端点 VDD，一端点 VSS，一外部输入信号源，或一内部输出信号源。端点 VDD 在此例中表示为其它部分输入至内部的电源，而端点 VSS 代表从内部输出至其它四个地方的电源。大部分的状况下，端点 VSS 是为接地。

二极管 104，二极管 106 和二极管 108 组成一二极管串 110。其中该二极管 104 的阳极耦接至接点 102，阴极耦接至二极管 106 的阳极，二极管 106 的阴极耦接至二极管 108 的阳极。因二极管

104, 二极管 106 和二极管 108 串联且阴极端朝向同一方向, 该二极管串 110 的端点 112 即视为阴极。同样地, 耦接于接点 102 的一端即为二极管串 110 的阳极。二极管 108 的阴极耦接至端点 112, 而该端点 112 又耦接至 P 型金属氧化物半导体场效应晶体管 114 的本体和源极。该 P 型金属氧化物半导体场效应晶体管 114 耦接至 N 型金属氧化物半导体场效应晶体管 116 的栅极。该 P 型金属氧化物半导体场效应晶体管 114 和 N 型金属氧化物半导体场效应晶体管 116 形成一反向器 118, 两者的栅极共同耦接于端点 120 上。该端点 120 耦接至电阻 122 的一端, 该电阻 122 的另一端耦接至端点 VDD。端点 120 亦耦接至 N 型金属氧化物半导体电容 124 的一端, 而该 N 型金属氧化物半导体电容 124 的另一端耦接至端点 VSS。该电阻 122 和 N 型金属氧化物半导体电容 124 等效地形成一 RC 模块 126。P 型金属氧化物半导体场效应晶体管 114 的漏极耦接至端点 128, 以作为反向器 118 的输出并耦接至 N 型金属氧化物半导体场效应晶体管 130。端点 112 亦耦接至 N 型金属氧化物半导体场效应晶体管 130 的漏极。该 N 型金属氧化物半导体场效应晶体管 130 的源极耦接至端点 VSS。该 N 型金属氧化物半导体场效应晶体管 116 的源极亦耦接至端点 VSS。该 N 型金属氧化物半导体场效应晶体管 116 的漏极耦接至端点 128。接点 102 亦耦接至二极管 132 的阴极, 该二极管 132 的阳极耦接至端点 VSS。这些端点 VSS 在实际上都耦接至一共享极。此外 RC 模块 126 和反向器 118 可视为一控制模块用以在静电放电期间开启或关闭一静电电荷消散模块如 N 型金属氧化物半导体场效应晶体管 130。

在运作中, 接点 102 可以是用于端点 VDD, 端点 VSS 或一电压介于电位 VDD 和电位 VSS 之间的输入输出端点。因接点 102 的电压不会高于电位 VDD 或低于电位 VSS, 二极管串 110 和二

极管 132 不会因受偏压而导通。在电路启动后，端点 120 被充电至电位 VDD，没有电流流经电阻 122。故端点 120 以 VDD 的电压位准施加于反向器 118 中 P 型金属氧化物半导体场效应晶体管 114 和 N 型金属氧化物半导体场效应晶体管 116 的栅极。因此 N 型金属氧化物半导体场效应晶体管 130 的栅极被定在一低电压位准，使 N 型金属氧化物半导体场效应晶体管 130 维持关闭。

二极管串 110 中的二极管数目是经过仔细推算使得正向电压降总和恰好大于电位 VDD。因此，正常信号不会从接点 102 传到端点 112。借决定一最少数目的二极管可在伤害发生之前发挥保护作用。在正常操作下，N 型金属氧化物半导体场效应晶体管 130 一直维持关闭。在正常操作下，N 型金属氧化物半导体场效应晶体管 130 的栅极端为低电压，使 N 型金属氧化物半导体场效应晶体管 130 维持关闭，更可确保端点 112 上不具有任何电力。如此在集成电路的正常状态下静电放电保护电路是没有任何运作的。

静电放电不仅是集成电路安装至大型组合电路（例如印刷电路板 PCB）之前，以及该 PCB 连接至操作电源之前的其中一项考量。易受影响的时机还包含了制作、储存、运送、操作及安装等阶段。静电放电保护电路是连接至每一端点。

当一正向静电电荷于任何一端点例如接点 102 发生放电，该静电电荷可视为一提供正电压的电源供应器。该端点 VSS 仍为电位 VSS。端点 120 上的电压，从电位 VSS 开始根据 RC 常数渐渐增加，该 RC 常数是由电阻 122 和 N 型金属氧化物半导体电容 124 决定。如果在图 1A 中有个很大的电容，如虚线所指的电容 127，置于端点 VDD 和一耐高电压输入/输出的接点 102 之间，则该电阻 122 和 N 型金属氧化物半导体电容 124 串联形成的高 RC 常数延迟端点 120 的电压上升。如果电容 127 值很小，则它只有很小电压降，且对端点 120 的相对影响较小。端点 120 的电压基本上

应维持在电位 VSS。同理，如果有一个二极管存在于图 1A 中，如虚线所指的二极管 129，位于接点 102 和端点 VDD 之间，则电压上升根据该电阻 122 和 N 型金属氧化物半导体电容 124 串联的 RC 常数而延迟，从电位 VSS 开始缓慢上升。

随着静电放电在接点 102 上发生，电压突然上升，当电压上升到高于二极管串 110 的正向电压降，电流流经二极管串 110 至端点 112。电流开始对 N 型金属氧化物半导体场效应晶体管 130 的漏极和 P 型金属氧化物半导体场效应晶体管 114 的源极充电。P 型金属氧化物半导体场效应晶体管 114 的栅极和 N 型金属氧化物半导体场效应晶体管 116 的栅极在未启动时电位为 VSS，其驱动反向器 118 以从端点 120 传送一相对大或正电压至该 N 型金属氧化物半导体场效应晶体管 130 的栅极。该 N 型金属氧化物半导体场效应晶体管 130 在电力到达端点 112 时开启，N 型金属氧化物半导体场效应晶体管 130 的漏极传导静电电荷造成的电流从接点 102 经过二极管串 110 到端点 VSS。借此，接点 102 的电压被限制在稍高于电位 VSS 的值，等于二极管 104，二极管 106 和二极管 108 的正向电压降加上 N 型金属氧化物半导体场效应晶体管 130 的电压降总和。该 N 型金属氧化物半导体场效应晶体管 130 的电压降在导通时很小，因此接点 102 的电压维持稍高于二极管串 110 正向电压降的总和，对集成电路的核心电路系统而言是安全值。

图 1B 显示本发明第一实施例中当正静电电荷到达该接点 102 时，正向静电放电的电流流向。同时参照图 1A 和图 1B，图 1B 包括两个静电放电保护电路 100，其中上部电路受一正静电电荷推动。下部电路的接点则接地。如上部电路的接点未接地，静电电荷首先消散至上部电路的端点 VSS，如路径 134 所示。因上部电路的端点 VSS 是共享连结，如共享连线 136 所示，接至下部电

路的端点 VSS，即接地的接点 138，则静电电荷将从上部电路的端点 VSS 导向下部电路的端点 VSS。该静电电荷接着借二极管 132 流经路径 140，最后消散至地线。

当一负静电电荷于任一端点如接点 102 发生放电，该负电压只会增加二极管 132 的正向电压降。负静电电荷以此低电压经由二极管 132 消散至接地的端点 VSS。借此集成电路的核心电路系统可轻易地被保护。

图 2A 是为本发明第二实施例的静电放电保护电路 200。该静电放电保护电路 200 耦接至一接点 202。在此例中端点 VDD 是用以从内部输出电流至其它两个地方，而端点 VSS 是用以由内部输出电流至其它五点地方。三个二极管 204，二极管 206 和二极管 208 形成一二极管串 210，其阳极耦接至接点 202 而阴极耦接至端点 212。端点 212 是耦接至 P 型金属氧化物半导体场效应晶体管 214 的本体和源极，以及 P 型金属氧化物半导体场效应晶体管 216 的本体。P 型金属氧化物半导体场效应晶体管 214 的栅极，P 型金属氧化物半导体场效应晶体管 216 的栅极和 N 型金属氧化物半导体场效应晶体管 218 的栅极皆耦接至端点 220。端点 220 耦接至电阻 222 的一端，该电阻 222 的另一端接至端点 VDD。端点 220 亦耦接至 N 型金属氧化物半导体电容 224 的一端，而该 N 型金属氧化物半导体电容 224 的另一端接至端点 VSS。该电阻 222 和该 N 型金属氧化物半导体电容 224 组成 RC 模块 226。

P 型金属氧化物半导体场效应晶体管 214 的漏极耦接至端点 228，端点 228 又接至 P 型金属氧化物半导体场效应晶体管 230 的漏极和 N 型金属氧化物半导体场效应晶体管 232 的栅极。该 P 型金属氧化物半导体场效应晶体管 230 的栅极耦接至端点 VSS。P 型金属氧化物半导体场效应晶体管 230 的本体和源极接至端点 VDD。端点 234 耦接至 P 型金属氧化物半导体场效应晶体管 216

的漏极，N型金属氧化物半导体场效应晶体管 218 的漏极和 N型金属氧化物半导体场效应晶体管 236 的栅极。N型金属氧化物半导体场效应晶体管 218 的源极耦接至端点 VSS。P型金属氧化物半导体场效应晶体管 216 和 N型金属氧化物半导体场效应晶体管 218 形成一反向器 238，用以切换 N型金属氧化物半导体场效应晶体管 236 的开与关。N型金属氧化物半导体场效应晶体管 232 的漏极接至接点 202。该 N型金属氧化物半导体场效应晶体管 232 的源极耦接至 N型金属氧化物半导体场效应晶体管 236 的漏极。该 N型金属氧化物半导体场效应晶体管 236 的源极耦接至端点 VSS。N型金属氧化物半导体场效应晶体管 232 和 N型金属氧化物半导体场效应晶体管 236 形成静电电荷消散模块 240。此外，接点 202 耦接至二极管 242 的阴极，该二极管 242 的阳极耦接至端点 VSS。P型金属氧化物半导体场效应晶体管 230 可以用功能相近的模块置换，不限于于此，例如电阻或任何可提供高于端点 VSS 的电压给端点 228 的切换模块。事实上只要 N型金属氧化物半导体场效应晶体管 232 的栅极不过度驱动 (overdrive)，P型金属氧化物半导体场效应晶体管 230 在本设计中为非必要的。在某些情况下，在电压转换中接点 202 从低电压转变为高电压，N型金属氧化物半导体场效应晶体管 232 无法抵抗过电压，因此造成的伤害使装置本身的寿命大大减少。为了保护 N型金属氧化物半导体场效应晶体管 232 的栅极，P型金属氧化物半导体场效应晶体管 230 被安排用来使 N型金属氧化物半导体场效应晶体管 232 的栅极维持在电位 VDD。

此外该 RC 模块 226 (或图 1A 中的 RC 模块 126) 亦可以被任何形成 RC 延迟的装置取代，以缓慢的将端点 220 (或图 1A 中的端点 120) 充电至电位 VDD。在本实施例中，该 N型金属氧化物半导体场效应晶体管 232 和 N型金属氧化物半导体场效应晶体

管 236 串联以作为静电电荷消散模块以消散该静电电荷。而该 RC 模块 226, 反向器 238 和 P 型金属氧化物半导体场效应晶体管 214 及 P 型金属氧化物半导体场效应晶体管 230 皆可视为控制模块, 用以开启或关闭该静电电荷消散模块。

在正常运作下, 因接点 202 并不会高于电位 VDD 或低于电位 VSS, 该二极管串 210 和二极管 242 不导通。在集成电路启动后, 端点 220 充电至电位 VDD, 没有电流从电阻 222 流过。故 P 型金属氧化物半导体场效应晶体管 214 的栅极, P 型金属氧化物半导体场效应晶体管 216 的栅极和 N 型金属氧化物半导体场效应晶体管 218 的栅极皆为电位 VDD。于是此反向器 238 输出一低电压于端点 234 上并间接传至 N 型金属氧化物半导体场效应晶体管 236 的栅极, 使 N 型金属氧化物半导体场效应晶体管 236 关闭。

因 P 型金属氧化物半导体场效应晶体管 230 的源极和栅极耦接至端点 VDD 和端点 VSS, 故耦接至 N 型金属氧化物半导体场效应晶体管 232 的栅极和 P 型金属氧化物半导体场效应晶体管 214 的漏极的端点 228 的电位为 VDD。端点 VDD 在 P 型金属氧化物半导体场效应晶体管 214 的栅极上使之维持关闭, 而 P 型金属氧化物半导体场效应晶体管 214 的源极又因缺乏电力而更加强关闭。这使得该静电放电保护电路在集成电路正常运作期间没有任何动作。如果该接点 202 是耐高压输出入接点, 高于电位 VDD 的电压可能被强加其上。因 P 型金属氧化物半导体场效应晶体管 230 下拉端点 228 至电位 VDD, 跨接点 202 和端点 228 之间的电压 (或 N 型金属氧化物半导体场效应晶体管 232 的栅极至漏极电压), 仍为低于电位 VDD。借此, 端点 220 可在高电压施加于接点 202 时受到保护。

当一正静电电荷于接点 202 发生放电, 该静电电荷可视为一提供高正电压的电源供应器。当电压升高到大于该二极管串 210

的正向电压降的总和时，电流经过该二极管 204，二极管 206 和二极管 208 串联流至 P 型金属氧化物半导体场效应晶体管 214 的源极和本体，以及 P 型金属氧化物半导体场效应晶体管 216 的源极和本体。端点 220 根据电阻 222 和 N 型金属氧化物半导体电容 224 的值，从电位 VSS 开始缓慢上升。如果这时存在一个为高电压输出接点存在的大电容，如图 2A 的虚线所示，介于接点 202 和端点 VDD 之间，则该电阻 222 和 N 型金属氧化物半导体电容 224 串联的大 RC 常数延迟该端点 220 的电压上升。如果接点 202 只是正常输出接点，可以是二极管，如图 2A 的虚线所示，介于接点 202 和端点 VDD 之间，于是该电压上升根据该电阻 222 和 N 型金属氧化物半导体电容 224 的 RC 常数而延迟，该电压从电位 VSS 缓慢上升至电位 VDD 减去跨该二极管电压降的值。随着 P 型金属氧化物半导体场效应晶体管 230 维持开启，该端点 220 的低电压开启 P 型金属氧化物半导体场效应晶体管 214 以将端点 228 拉至电位 VSS，借此开启 N 型金属氧化物半导体场效应晶体管 232。同样地，端点 220 的低电压亦成为反向器 238 的输入，造成端点 234 的高电压，该端点 234 于是施加一高电压于 N 型金属氧化物半导体场效应晶体管 236 的栅极使之开启。

此时所有晶体管皆开启，N 型金属氧化物半导体场效应晶体管 232 和 N 型金属氧化物半导体场效应晶体管 236 导通。接点 202 的静电电荷产生一电流经过二极管串 210，P 型金属氧化物半导体场效应晶体管 214 到端点 228，并更进一步流经 N 型金属氧化物半导体场效应晶体管 232 和 N 型金属氧化物半导体场效应晶体管 236 至端点 VSS。同样地在第一实施例中，该接点 202 被限制在稍高于电位 VDD 的电压上，对集成电路的核心电路系统而言是安全值。于是静电放电保护的功能就此达成。

图 2B 是为本发明第二实施例，当一正静电放电发生于接点

202 上时，正向静电放电的电流流向。图中显示两个静电放电保护电路 200，其中上部电路受一正静电电荷推动。下部电路的接点是接地。如果上部电路的接点未接地，该静电电荷首先消散至上部电路的一端点 VSS，如路径 244 所示。因上部电路的端点 VSS 共享连结在一起，如共同连线 246 所示，接至下部电路的一接地端点 VSS，故该静电电荷将从上部电路的端点 VSS 传导至下部电路的端点 VSS。从路径 248 经过二极管 242 最后消散至地。

当一负静电放电发生于任一端点如接点 202，该负电压只会增加二极管 242 的正向电压降。负静电电荷以此低电压经由二极管 242 消散至地端点 VSS。借此集成电路的核心电路系统可轻易地被保护。静电电荷从接点 202 经由二极管 242 至端点 VSS，最后导至地。

图 3 是为本发明第一和第二实施例中正向静电放电时静电放电保护电路中各端点的时序图。在正静电放电 302 开始时，该接点 102 或接点 202 的电压上升，以曲线 304 表示。该电压被限制在等于或稍高于电位 VDD。曲线 306 表示端点 112 或端点 212 的电压。该电压是受二极管串 210 或二极管串 210 限制在一低电压值。端点 120 或端点 220 上的电压根据 RC 模块 126 或 RC 模块 226 的 RC 常数而缓慢上升。当该电压低于临界电压 308，该反向器切换与控制 N 型金属氧化物半导体场效应晶体管 130 或 N 型金属氧化物半导体场效应晶体管 236。端点 128 或端点 234 的电压曲线显示反向器的输出情形。对图 2A 的电路而言，该端点 228 的电压曲线升高以控制 N 型金属氧化物半导体场效应晶体管 232。这些 N 金属氧化物半导体场效应晶体管是设计来用以导通和消散该静电电荷至端点 VSS。该图上的最后曲线显示从接点 102 或接点 202 流至端点 VSS 的电流。该曲线显示，电流是开始于正静电放电 302 开始时，完成于 N 型金属氧化物半导体场效应晶体

管 130 或 N 型金属氧化物半导体场效应晶体管 236 再度关闭前消散完电荷，最后回复正常运作。

当端点 120 或端点 220 的电压增加至高于临界值，该反向器发生切换，关闭静电放电消散 N 金属氧化物半导体场效应晶体管。该静电放电事件就此结束，而电荷皆已消散。

以上所述仅为本发明较佳实施例，然其并非用以限定本发明的范围，任何熟悉本项技术的人员，在不脱离本发明的精神和范围内，可在此基础上做进一步的改进和变化，因此本发明的保护范围当以本申请的权利要求书所界定的范围为准。

附图中符号的简单说明如下：

100 ~ 静电放电保护电路

102 ~ 接点

104 ~ 108 ~ 二极管

110 ~ 二极管串

112 ~ 端点

114 ~ P 型金属氧化物半导体场效应晶体管

116 ~ N 型金属氧化物半导体场效应晶体管

118 ~ 反向器

120 ~ 端点

122 ~ 电阻

124 ~ N 型金属氧化物半导体电容

126 ~ RC 模块

127 ~ 电容

128 ~ 端点

129 ~ 二极管

130 ~ N 型金属氧化物半导体场效应晶体管

132 ~ 二极管

134 ~ 路径

136 ~ 共享连线

138 ~ 接点

140 ~ 路径

200 ~ 静电放电保护电路

202 ~ 接点

204 ~ 208 ~ 二极管

210 ~ 二极管串

212 ~ 端点

214 ~ P型金属氧化物半导体场效应晶体管

216 ~ P型金属氧化物半导体场效应晶体管

218 ~ N型金属氧化物半导体场效应晶体管

220 ~ 端点

222 ~ 电阻

224 ~ N型金属氧化物半导体电容

226 ~ RC 模块

228 ~ 端点

230 ~ P型金属氧化物半导体场效应晶体管

232 ~ N型金属氧化物半导体场效应晶体管

234 ~ 端点

236 ~ N型金属氧化物半导体场效应晶体管

238 ~ 反向器

240 ~ 静电电荷消散模块

242 ~ 二极管

244 ~ 路径

246 ~ 共同连线

248 ~ 路径

302 ~ 正静电放电

304 ~ 曲线

306 ~ 曲线

308 ~ 临界电压

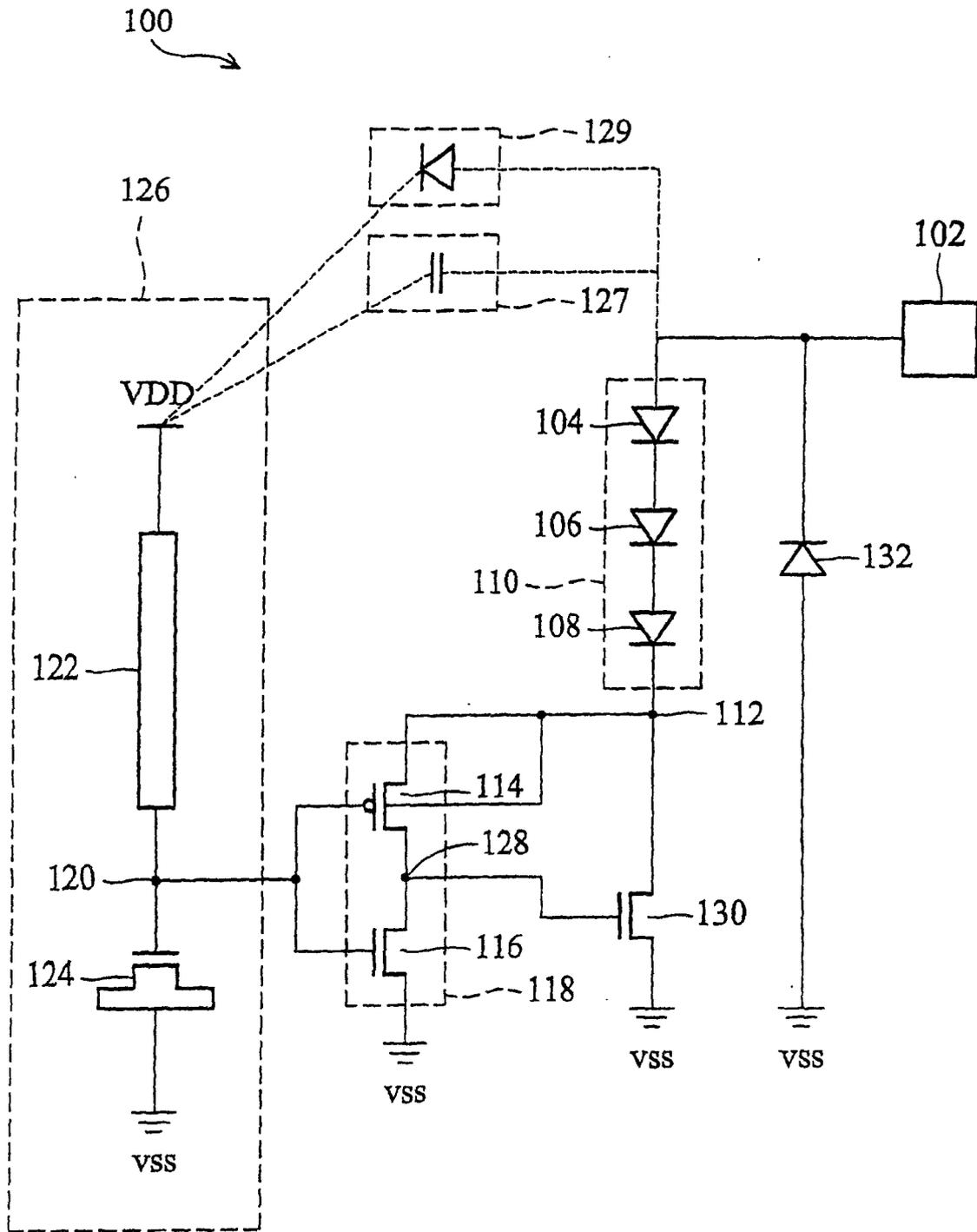


图 1A

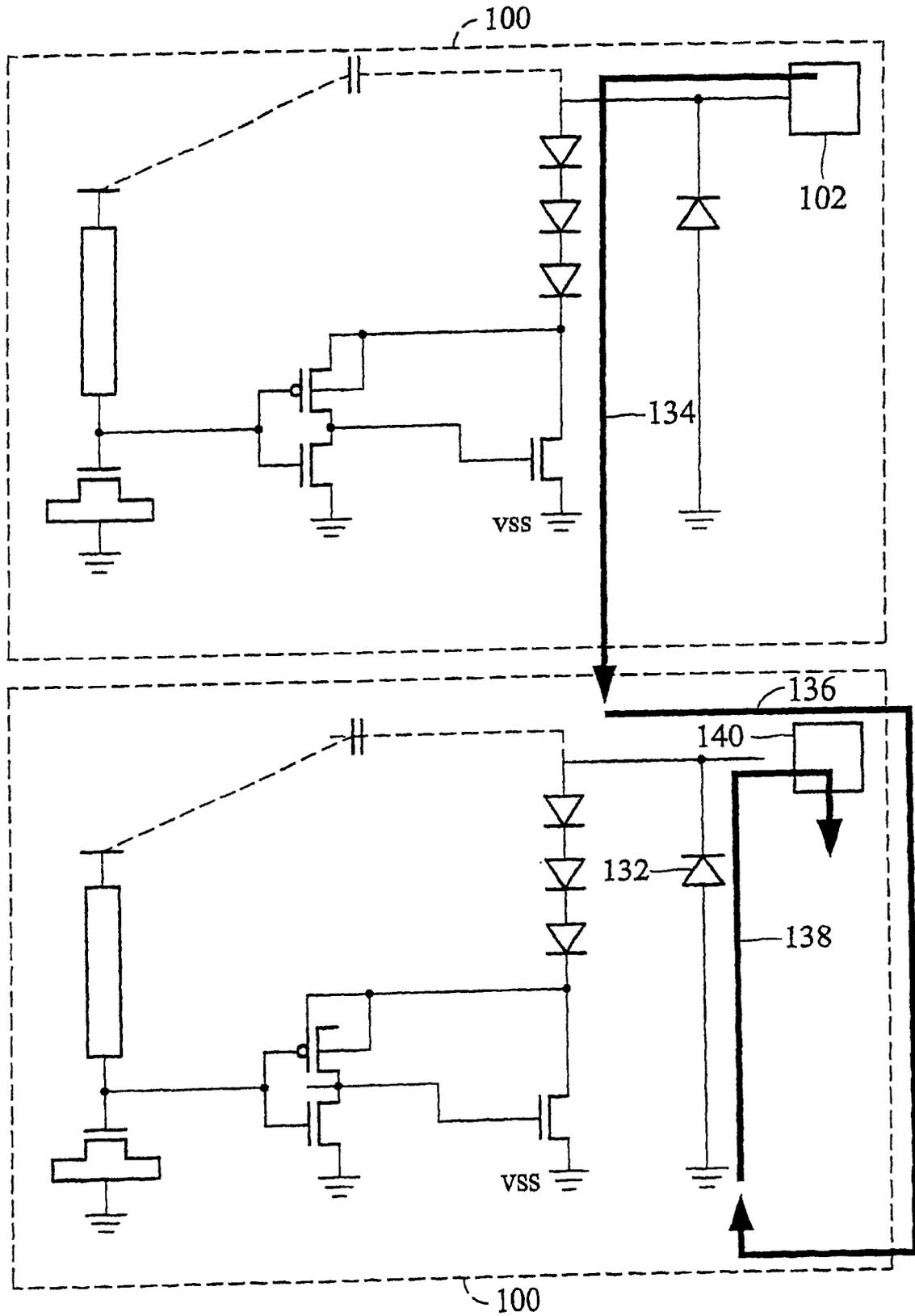


图 1B

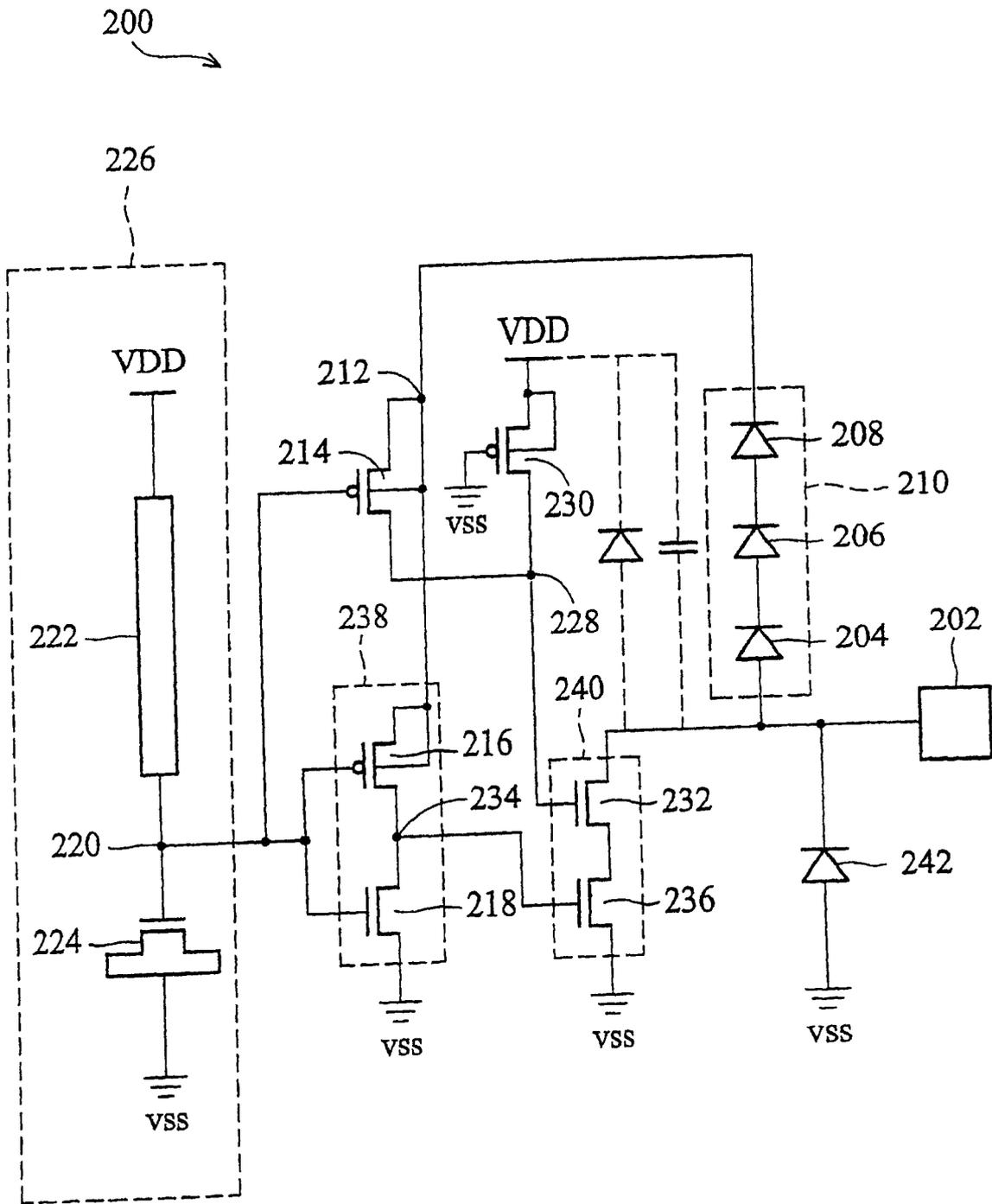


图 2A

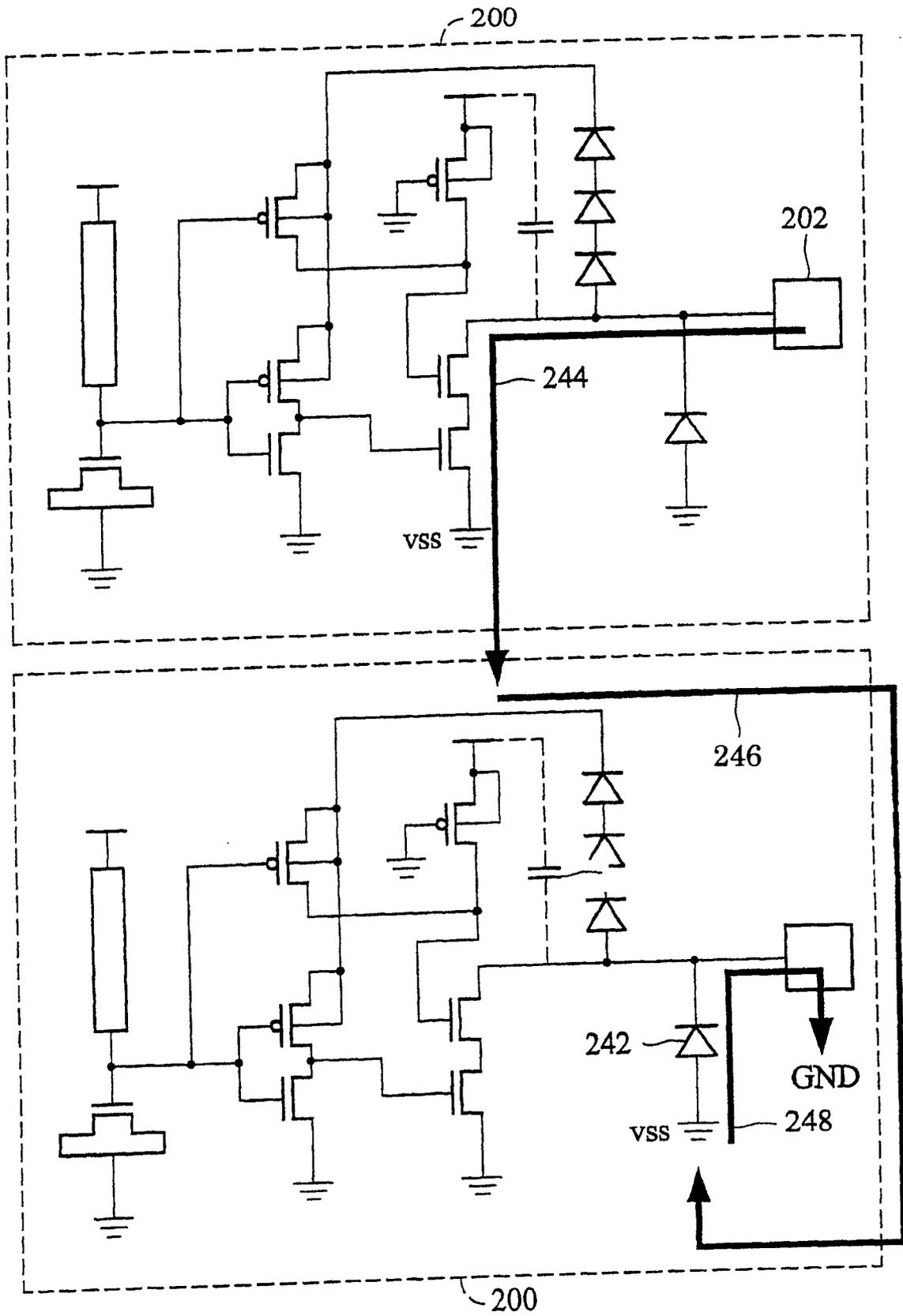


图 2B

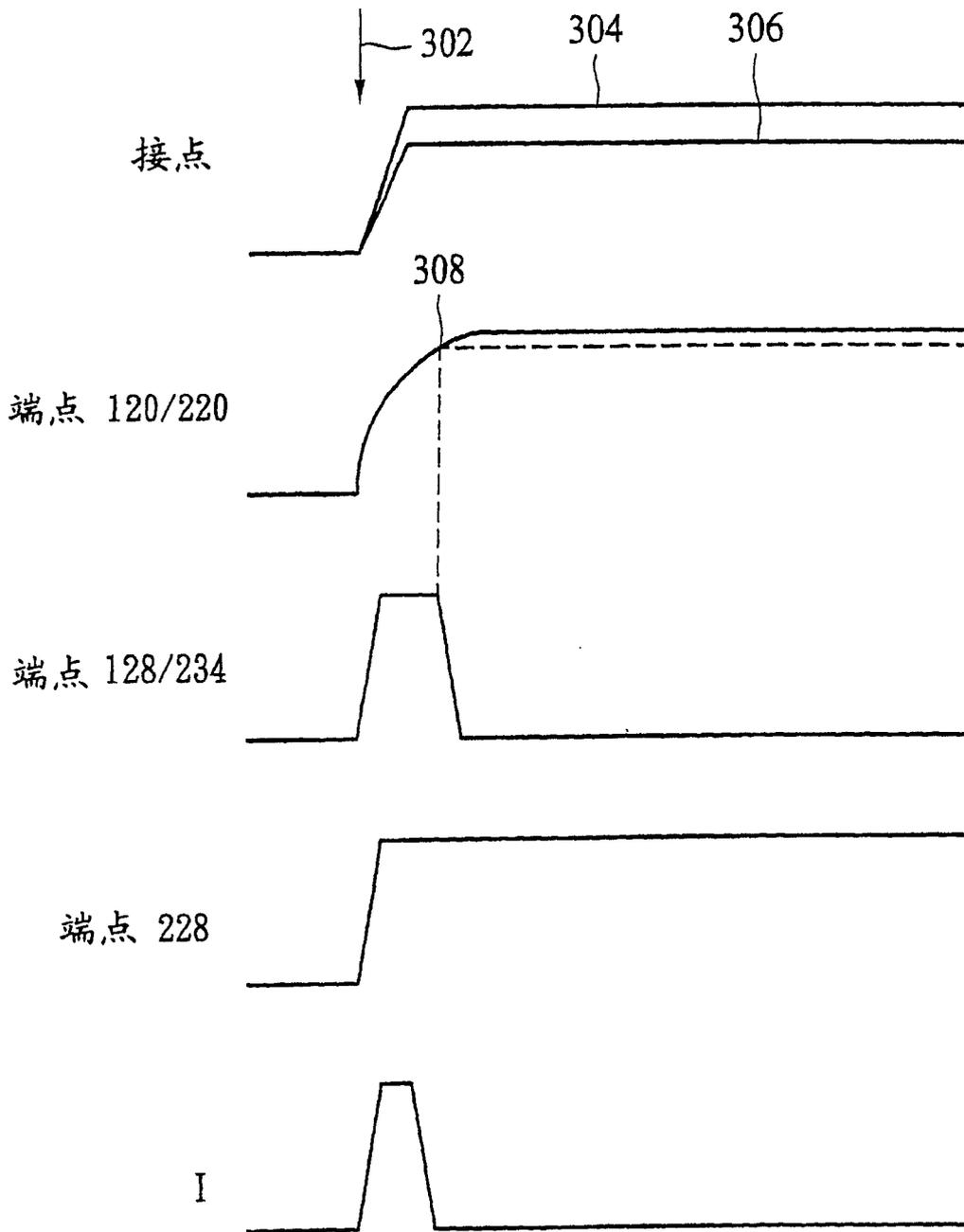


图 3