(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
H02M 3/335

(45) 공고일자 2003년06월19일
(11) 등록번호 10-0387382
(24) 등록일자 2003년05월31일

(21) 출원번호 10-2000-0056189
(22) 출원일자 2000년09월25일

(65) 공개번호 특2002-0024444
(43) 공개일자 2002년03월30일

(73) 특허권자 박준호
충청북도 청주시 상당구 용암동 2085 덕성그린타운아파트 101동 102호

(72) 발명자 박준호
충청북도 청주시 상당구 용암동 2085 덕성그린타운아파트 101동 102호

(74) 대리인 이영필
최흥수
이해영

심사관 : 전범재

(54) 고효율의 스위칭모드 전원공급기

요약

본 발명은 스위칭모드 전원 공급기에 관한 것으로, 특히 회로내에 발생될 수 있는 발진현상을 방지하여 높은 스위칭 주파수로 동작이 가능한 스위칭모드 전원공급기에 관한 것으로, 제1전원 및 제2전원을 출력하는 전원출력부; 스위칭 신호에 따라 소정의 주파수로 동작하여 제2전원을 상기 주파수의 구형파로 쵸핑하여 출력하는 스위칭부; 상기 제2전원의 레벨을 갖는 구형파신호를 입력받아 상기 제1전원의 레벨을 갖는 구형파신호로 증폭하는 인버터부; 및 상기 인버터부에서 출력된 구형파신호를 정류하여 직류전원으로 출력하는 출력정류부를 포함하여, 스위칭 주파수 발진부(PWM 제어회로)에 공급되는 전원(V2)과 메인 전력증폭기(전력 트랜스포머의 출력측)로 공급되는 전원(V1)을 완전히 분리하여 스위칭 주파수를 높이더라도 발진이 발생되지 않아 높은 효율을 얻을 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 스위칭모드 전원장치(Switching Mode Power Supply)의 개략적인 구성을 나타내는 블록도이다.
도 2a, b는 도 1에 도시된 입력정류기(11)의 구성을 나타내는 회로도이다.
도 2c, d는 도 2b에 도시된 입력정류기를 모듈의 형태로 구성한 예를 나타내는 회로도이다.
도 2e는 도 2a에 도시된 저전압발생부(25)의 다른 구성을 나타내는 도면이다.
도 3a는 스위칭모드로 동작하는 인버터의 기본적인 구성을 나타내는 회로도이다.
도 3b는 도 3a 회로도의 각 부분에서의 동작을 설명하기 의한 타이밍도이다.
도 3c는 도 3a에 도시된 PWM제어회로(31)의 구성도의 일 예이다.

도 4a에 도시된 회로(M1)는 도 3a에 도시된 출력부 중 트랜지스터(Q2)에 추가적인 회로가 부가된 보다 상세한 회로도이다.
도 4b에 도시된 회로(M2)는 도 3a에 도시된 출력부 중 트랜지스터(Q3)에 추가적인 회로가 부가된 보다 상세한 회로도이다.
도 4c에 도시된 회로(M3)는 도 4a에 도시된 회로를 병렬연결한 구성을 나타낸다.
도 4d에 도시된 회로(M4)는 도 4c에 도시된 회로를 병렬연결한 구성을 나타낸다.
도 5a는 하프 브릿지(Half Bridge) 형 SMPS의 회로 구성도를 나타내는 도면이다.
도 5b는 출력정류부(57a, b)를 구성하는 각 출력모듈(M11)의 구체적인 구성을 나타낸다.
도 5c는 도 5a에 도시된 전원공급기 회로 중 하프 브릿지형 인버터의 다른 구성을 나타낸다.
도 5d는 풀-브릿지(full bridge) 형의 인버터 회로도를 나타내는 도면이다.
도 5e는 도 5a, 5c 또는 5d에 도시된 브릿지형 인버터부와 연결되어 사용되는 출력정류부의 일 예를 도시한 것이다.
도 5f는 도 5a, 5c 또는 5d에 도시된 브릿지형 인버터부와 연결되어 사용되는 출력정류부(57g)의 일 예를 도시한 것이다.
도 6a는 푸쉬-풀형 SMPS의 구성을 나타내는 도면이다.
도 6b는 도 6a에 도시된 전원공급기 회로 중 푸쉬-풀형 인버터의 다른 구성을 나타낸다.
도 6c는 도 6a 또는 6b에 도시된 푸쉬-풀형 인버터부와 연결되어 사용되는 출력정류부의 일 예를 도시한 것이다.
도 6d는 도 6a에 도시된 출력장류부(67a)의 다른 회로예를 나타낸다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 스위칭모드 전원 공급기에 관한 것으로, 특히 회로내에 발생될 수 있는 발진현상을 방지하여 높은 스위칭 주파수로 동작이 가능한 스위칭모드 전원공급기에 관한 것이다.
스위칭모드 전원 공급기(Switching Mode Power Supply; SMPS)에서 스위칭 주파수(fs)를 최대한 높여 트랜스포머의 크기를 축소시키고 아울러 코일의 턴수를 줄임으로써 코일의 저항에 의한 에너지 손실을 줄이는 시도가 있으나, 종래의 회로 구성에 의하면 스위칭 주파수가 100 KHz 이상만 되어도 발진이 발생하여 부하를 출력단에 연결하면 출력전압이 강하(drop)하는 현상이 발생되어 전원공급기 측의 전력이 출력단의 부하로 제대로 전송되지 않는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자하는 기술적 과제는 콘버터 회로에서 스위칭 주파수 발진부에 공급되는 전원과 메인 전력증폭기로 공급되는 전원을 완전히 분리하여 스위칭 주파수를 높이더라도 발진이 발생되지 않아 높은 효율을 얻을 수 있는 다양한 종류의 전원공급기를 제공하는 것이다.
본 발명이 이루고자하는 다른 기술적 과제는 보다 간단한 구성으로 상기 전원공급기의 입력으로서 사용될 수 있는, 교류전원을 입력전원으로 변환하는 정류기 를 제공하는 것이다.

발명의 구성 및 작용

상기 과제를 이루기 위한 본 발명에 따른 스위칭모드 전원공급기는,
제1전원 및 제2전원을 출력하는 전원출력부; 스위칭신호에 따라 소정의 주파수로 동작하여 제2전원을 상기 주파수의 구형파로 쵸핑하여 출력하는 스위칭부; 상기 제2전원의 레벨을 갖는 구형파신호를 입력받아 상기 제1전원의 레벨을 갖는 구형파신호로 증폭하는 인버터부; 및상기 인버터부에서 출력된 구형파신호를 정류하여 직류전원으로 출력하는 출력정류부를 포함하는 것을 특징으로 한다.
상기 과제를 이루기 위한 본 발명에 따른 다른 스위칭모드 전원공급기는,
제1전원 및 제2전원을 출력하는 전원출력부; 스위칭신호에 따라 소정의 주파수로 동작하여 제2전원을 상기 주파수의 구형파로 쵸핑하여 출력하는 스위칭부; 및 상기 제2전원의 레벨을 갖는 구형파신호가 입력되어 서로 교대로 온 또는 오프되는 제1 및 제2 스위칭소자를 구비하여, 상기 입력 구형파신호의 양의 위상에서 제1 스위칭소자가 온되어 상기 제1전원의 양의 레벨신호를 출력하는 한편 상기 입력 구형파신호의 음의 위상에서 제2 스위칭소자가 온되어 상기 제1전원의 음의 레벨신호를 출력하여, 상기 제1전원의 레벨을 갖는 구형파신호를 출력하는 인버터부를 포함하는 것을 특징으로 한다.
상기 과제를 이루기 위한 본 발명에 따른 다른 스위칭모드 전원공급기는,
제1전원 및 제2전원을 출력하는 전원출력부; 스위칭신호에 따라 소정의 주파수로 동작하여 상기 제2전원을 상기 주

파수의 구형파로 쵸핑하여 출력하는 스위칭 부; 및 상기 제1전원의 중간탭단자가 출력단자를 형성하며, 상기 입력 구형파신호의 로직레벨에 따라 서로 번갈아 온 또는 오프되는 업출력부 및 다운출력부를 구비하여, 상기 제1전원의 (+)단자에서 상기 업출력부를 통하여 상기 제1전원의 중간탭단자로의 전류 경로를 설정하거나 상기 제1전원의 중간탭단자에서 상기 다운출력부를 통하여 상기 제1전원의 (-)단자로의 전류경로를 설정하여, 상기 제2전원의 레벨을 갖는 구형파신호를 입력받아 상기 제1전원의 레벨을 갖는 구형파신호로 증폭하는 인버터부를 포함하는 것을 특징으로 한다.

상기 과제를 이루기 위한 본 발명에 따른 다른 스위칭모드 전원공급기는,

제1전원 및 제2전원을 출력하는 전원출력부; 스위칭신호에 따라 소정의 주파수로 동작하여 상기 제2전원을 상기 주파수의 구형파로 쵸핑하여 출력하는 스위칭부; 및 상기 입력 구형파신호의 로직레벨에 따라 서로 번갈아 온 또는 오프되는 제1 내지 제4 출력부를 구비하여, 상기 제1전원의 (+)단자에서 상기 제1 출력부, 출력단자 및 상기 제4 출력부를 통하여 상기 제1전원의 (-)단자로의 전류 경로를 설정하거나, 상기 제1전원의 (+)단자에서 상기 제2 출력부, 출력단자 및 상기 제3 출력부를 통하여 상기 제1전원의 (-)단자로의 전류경로를 설정하여, 상기 제2전원의 레벨을 갖는 구형파신호를 입력받아 상기 제1전원의 레벨을 갖는 구형파신호로 증폭하는 인버터부를 포함하는 것을 특징으로 한다.

상기 과제를 이루기 위한 본 발명에 따른 다른 스위칭모드 전원공급기는,

제1전원 및 제2전원을 출력하는 전원출력부; 소정의 주파수로 동작하여 상기 제2전원을 상기 주파수의 구형파로 쵸핑하여 출력하는 스위칭부; 및 상기 제1전원 의 (+)단자가 출력단자를 형성하며, 상기 입력 구형파신호의 로직레벨에 따라 서로 번갈아 온 또는 오프되는 업출력부 및 다운출력부를 구비하여, 상기 제1전원의 (+)단자에서 상기 업출력부를 통하여 (-)단자로의 전류 경로를 설정하거나 상기 제1전원의 (+)단자에서 상기 다운출력부를 통하여 (-)단자로의 전류경로를 설정하여, 상기 제2전원의 레벨을 갖는 구형파신호를 입력받아 상기 제1전원의 레벨을 갖는 구형파신호로 증폭하는 인버터부를 포함하는 것을 특징으로 한다.

상기 다른 과제를 이루기 위한 본 발명에 따른 다른 정류기는,

교류전원을 입력받아, 과도한 입력전압을 안전한 레벨로 클램핑하고 입력전원으로부터의 과도한 유입전류를 차단하는 교류입력부; 상기 입력 교류전원의 위상에 따라 전류의 흐름을 결정하는 전류경로설정부; 및 상기 전류경로설정부에 의하여 전달된 전류를 충전하여 직류전압을 발생하는 출력부를 구비하는 정류부를 적어도 둘 구비하며, 상기 각 정류부는 실질적으로 동일한 내부 구성을 가지며 동일한 전압을 출력하며, 각 정류부의 (+) 및 (-) 출력단자가 각각 서로 공통으로 연결되어 있는 것을 특징으로 한다.

이하에서, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 대하여 상세하게 설명한다.

도 1은 스위칭모드 전원장치(Switching Mode Power Supply)의 개략적인 구성을 나타내는 블록도이다. 교류전원이 입력정류기(11)로 입력되면 두 직류전원(V_1, V_2)을 발생하여 스위칭회로(12) 및 인버터(14)로 출력된다. 여기서, 직류전원 V_1은 고전압의 직류전원으로서 인버터(14)의 출력전압 레벨을 결정하며, 다른 직류전원 V_2는 스위칭회로(12)의 전원으로 공급되는데, 도면에 도시된 회로에 부가적인 회로(예컨대, 도 2d에 도시된 DC/DC 콘버터)를 더 추가하여 보다 안정하고 낮은 전압(예커대, 12 또는 15Vdc)이 발생되도록 구성할 수 있다. 전원공급기의 출력부는 인버터(14), 전력 트랜스포머(15) 및 출력정류부(17)를 포함한다.

스위칭회로(12)는 소정의 주파수로 동작하여 입력 직류전압(V_2)을 고주파수의 구평파로 쵸핑(chopping)한다. 이 구형파신호는 드라이브 트랜스포머(13)을 거쳐 인버터(14)로 입력되어 고전압전원(V_1)으로 증폭된 다음 전력 트랜스포머(15)로 인가되어 코일 권선비에 따라 소정의 값으로 강압된다. 인버터(14)는 스위칭회로(12)에서 발생된 구형파의 주파수에 따라 입력 직류전압(V_1)의 전위레벨을 갖는 구형파를 발생한다.

전류궤환부(18)는 인버터(14)의 출력전류를 검출하여 스위칭회로(12)로 궤환시킨다. 또한, 스위칭회로(12)로는 출력정류부(17)의 최종 출력 전압(V_{out})이 궤환된다. 스위칭회로(12)는 이들 궤환신호를 기준신호와 비교하여 스위칭신호의 펄스위상을 조정하여 전류 및 전압의 레벨(크기)를 조정(PWM 제어)한다. 그럼으로써, 전원공급기의 최종 출력의 전압을 일정하게 유지시킨다. 인버터(14)에서 출력된 고전위의 구형파신호는 트랜스포머(15)에서 전압이 조정된 다음 출력정류부(17)에서 정류되어 직류전원을 제공한다.

도 2a, b는 도 1에 도시된 입력정류기(11)의 구성을 나타내는 회로도이다. 도 2a의 입력정류기는 교류입력부(21), 고전압발생부(23) 및 저전압발생부(25)를 구비한다. 교류입력단에는 배리스터(Z_1), 커패시터(C_{11}, C_{12}, C_{13}), 인덕터(L_1, L_2) 등이 연결되어, 과도한 입력전압을 안전한 레벨로 클램핑하고, 입력전원으로부터의 과도한 유입전류를 차단하고 잡음을 제거하는데 사용된다. 브릿지 다이오드(BR_1, BR_2)는 교류전원의 위상에 따라 전류의 흐름을 결정하여 교류를 직류로 변환시키는 기능을 한다. 스위치(S1)은 교류입력전압(110V 또는 220V)에 따른 선택스위치이다.

고전압발생부(23)는 온도가 오르면 저항이 감소하는 소자인 서미스터(thermistor; TH)를 포함하며, 이는 전류량에 관계없이 서미스터의 저항을 일정하게 유지하여 필터용 커패시터(C_1, C_2)의 순간적인 과도전류로 인한 회로의 파손을 방지하는 역할을 한다. 입력 교류전원의 사이클에 따라 다이오드(BR_1)의 전류 흐름이 정해지고 커패시터(C_1, C_2)의 충전에 의하여 고전위 레벨의 직류전압 V_1가 발생된다. 저전압발생부(25)는 다이오드의 순방향과 커패시터의 전하 충전 작용에 의하여 저전압 레벨의 직류전압 V_2를 발생한다.

도 2b는 도 2a에 도시된 고전압발생부(23)와 관련된 구성을 병렬형태로 구성한 것으로, 높은 정격전류를 갖는 AC-to-DC 정류기를 몇 개의 정류기로 분할하여 입력단과 출력단을 병렬로 연결시킨 다중정류기 회로를 나타낸다. 도 2a에 도시된 고전압발생부(23)의 브릿지 다이오드(BR_1)은 동작 전류가 크면 그에 따라 열이 많이 발생되어 방열판이 필요하며 또한 커패시터의 용량도 커지게 되어, 전체적으로 회로의 부피가 커지게 된다.

도시된 바와 같이 각 단위 모듈의 구성은 기본적으로 도 2a에 도시된 고전압발생부와 관련된 구성과 실질적으로 동일하며, 각 모듈의 입력단자끼리, 그리고 각 모듈의 출력단자끼리 병렬로 연결되어, 총 출력용량을 높일 수 있다, 예를

들어, 500VA의 정류기를 설계할 경우, 50VA의 정격을 갖는 모듈 10개를 서로 병렬로 연결 사용하면 된다. 그럼으로써, 전체 입력전류가 각 모듈로 분산되므로 각 모듈에서 소모되는 전력손실을 낮출 수 있다. 즉, 손실전력은 저항에 비례하고 전류의 자승에 비례하므로, 일정한 저항(R)을 갖는 n개의 모듈을 사용한 경우 손실전력 Ploss는 다음과 같다.

$$P_{loss} = R \times \left(\frac{I}{n}\right)^2 \times n = \frac{RI^2}{n}$$

다시 말하면, 전체 동작전류가 일정하다고 할 때, 저항(R)을 갖는 n 개의 모듈을 사용하면 저항(R)을 갖는 한 개의 모듈을 사용한 경우에 비하여 손실전력을 1/n 배 만큼 줄일 수 있다. 따라서, 전원공급기의 효율을 높일 수 있다.

한편, 각 모듈의 출력단자에 연결된 출력필터(27)는 커패시터들(CF_{11}~CF_{14})와 인덕터(LF_1)를 포함하는 파이(Π)형 로우패스필터로서, 고주파수의 스위칭 동작에 의하여 발생되는 제2,3 또는 그 이상의 고조파 잡음을 제거한다. 이 회로에 사용 되는 커패시터와 인덕터는 전류 정격이 낮음으로 인하여 커패시터의 용량이나 인덕터의 코아 사이즈가 작아도 되며 열손실도 줄어든다.

도 2b에 도시된 병렬접속형 정류기는 실질적으로 동일한 구성을 하는 복수의 소전류용 (AC to DC) 정류기 모듈을 병렬로 연결하여 입력전력을 각 모듈별로 1/n으로 분산함으로써, 각 모듈에서 요구되는 전류 정격이 낮아져서 모듈에 사용되는 전기소자, 특히 커패시터와 인덕터의 크기를 줄일 수 있으며, 브릿지 다이오드에서 발생되는 열도 줄어들어 별도의 방열판 없이도 동작이 가능하다. 따라서, 도 2c에 도시된 바와 같이 각 모듈(M_1~M_n) 단위로 집적회로화하고 이를 중첩적으로 병렬 연결하면 고전력용 정류기를 구현할 수 있다. 경제적인 측면으로 볼 때에도, 고전력용 정류기를 하나로 구현하는데 드는 비용과 비교하여 소전력용 정류기를 다수 개 병렬로 구현하는 것이 훨씬 저렴하다 (약 30~50% 정도 절약됨). 도 2d는 도 2c의 다른 구현 예로서, 물리적인 공간을 고려하여, 하나 또는 그 이상의 모듈을 수직으로 중첩하는 한편, 그와 같은 중첩 모듈을 수평으로 다수 개 연결하여 하나의 정류기를 구현할 수 있음을 보여준다. 또한, 도 2b에 도시된 병렬 접속형 정류기는 3상 교류입력을 직류전원으로 변환하는 장치에도 응용될 수 있다.

도 2e는 도 2a에 도시된 저전압발생부(25)의 출력단에 연결되어 보다 낮고 안정된 저전압전원을 얻을 수 있는 DC/DC 콘버터의 구성을 나타내는 회로도이다. 입력 직류전원(V_{in})은 도 2a의 저전압발생부(25)의 출력전압(V_2)이다. 도 3 내지 도 6에서, 스위칭전원으로 인가되는 전원은 도 2e에 도시된 회로의 출력전원(V_{out})라 할 수 있지만, 설명의 편의상 각 도면에서 저전압전원을 일괄하여 V_2 로 표기하기로 한다.

도 2e에 도시된 실시예에서, 트랜지스터(Q_1)은 PWM 제어회로(31)에서 출력되는 스위칭신호에 따라 온 또는 오프하는 스위칭 소자로서 동작한다. 트랜스포머(T_1)은 입력직류전원(V_{in})과 스위칭부 사이에 1차권선(N_p)이 연결되어 스위칭부의 온오프에 의하여 1차권선에 고주파수의 구형파 전원이 공급되어 2차권선에 전력을 공급한다. 입력전류검출부(33)는 스위칭 소자(트랜지스터 Q_1)의 온오프 동작에 따라 트랜스포머(T_1)의 1차권선에 흐르는 전류를 감지하여 이를 PWM 제어회로(31)로 궤환한다. PWM 제어회로(31)는 출력직류전원(+FB)을 궤환받아 이를 기준신호와 비교한 오차신호와 입력전압(V_{in})의 변동에 따라 변동되는 입력전류를 입력전류검출부(33)를 통하여 검출된 전압레벨에 따라 스위칭신호(SW_{out})의 온/오프 구간(duration)를 제어하여 1차권선에 흐르는 전류량을 제어한다. 그리고, 전력 트랜스포머(T_1)의 2차권선에 연결되어 교류전원을 직류전원으로 변환하는 정류부(37a,b,c)가 구비되어 하나 또는 그 이상의 일정한 전압의 출력을 얻을 수 있다.

본 실시예에서 스위칭 동작을 위한 회로는 스위칭 신호발생용 PWM 제어회로(31), 트랜지스터(Q_1), 전압강압용 트랜스포머(T_1) 및 전류감지용 트랜스포 머(T_2)로 구성된다. PWM 제어회로(31)로부터 발생된 구형파(SW_{out})에 의하여 트랜지스터(Q_1)가 온/오프된다. 트랜지스터(Q_1)가 온될 때 트랜스포머(T_1)의 1차권선에 전류가 일단 충전되어 있다가 트랜지스터(Q_1)가 오프되면 1차권선에 충전된 전류가 2차권선으로 전송되어, 트랜스포머(T_1)의 권선비에 따라 2차권선 양단에 전압이 유기된다.

한편, 트랜지스터(Q_1)의 소스(source) 단자와 마이너스(-) 단자 사이에는 입력전류검출부(33)가 연결되어 트랜지스터(Q_1)가 온일 때의 전류에 따라 발생된 신호를 PWM제어회로(31)로 궤환시킨다. 입력전류검출부(33)는 입력측 전압(V_{in})의 전위 변동에 따라 나타나는 전류 변화 또는 출력측 로드(부하)의 변화에 따른 입력측 전류의 변동을 센싱하여 이를 PWM제어회로(31)로 궤환시키며, 이와 같은 전류 변동에 따른 현상을 보상하기 위하여 PWM제어회로(31)는 센싱신호에 따라 스위칭 동작을 제어한다.

입력전류검출부(33)는 입력전압(V_{in})의 변동이나 출력전압의 변동에 따라 전류(Ipp)가 변화하는 것을 감지하여 이를 전압신호로 변환시킨 다음 이를 PWM 제어회로(31)로 궤환(feedback)한다, PWM 제어회로(31)는 입력전압(V_{in})의 변동이나 출력전압의 변동을 반영하여 스위칭신호(SW_{out})의 양의 위상(positive phase)의 펄스구간을 조정하여 출력전압이 일정하게 되도록 제어한다. 만일 전류(I_{pp})가 증가되었 다면 입력전류검출부(33)에서 검출되어 PWM 제어회로(31)로 궤환되는 전류센싱전압이 증가되며, PWM 제어회로(31)는 전류센싱전압에 근거하여 전류(I_{pp})가 감소되는 방향으로 제어되도록 스위칭신호(SW_{out})의 펄스구간을 조정한다.

트랜지스터(Q_1)가 온되면 전류-커플링 프랜스포머(T_2)의 1차권선에 흐르는 전류에 의하여 2차권선에 전류가 유도된다. 저항(R1)는 프랜스포머(T_2)에 유도된 전류를 전압신호로 변환하고, 가변저항(R_2)에서의 저항값 조정에 의하여 센싱단자(SENSE)로 인가되는 전압이 결정된다. 그리고, 커패시터(C_2, C_3)는 리플 및 잡음 제거용이며, 다이오드(D_2)는 검출된 구형파신호를 직류신호로 변환 정류시키는 작용을 한다. 전류-커플링 프랜스포머(T_2)는 트랜스포머(T_1)의 1차권선에 흐르는 전류의 변동을 감지함에 있어서 트랜스포머(T_2)의 1차측과 2차측이 분리됨에 따라 전원의 (+)극이 서로 분리됨을 활용하여 고주파수로 스위칭하는 회로 구성을 가능하게 한다.

트랜스포머(T_2)의 1차권선 대 2차권선의 비는 1:50~200 정도가 바람직하다. 예를 들어, 10와트 미만의 소전력용인 경우 메인 트랜스포머(T_1)의 1차측 코일에 흐르는 전류(continuius current)(I_{PDC})가 1.0A 이하일 때 트랜스포머(T_2)의 1차권은 1회이고 2차권선은 100회인 것이 바람직하다. 그리고, 트랜스포머(T_2)의 코아의 재 질은 메

인 트랜스포머(T_1)의 코아와 같은 재질을 사용하는 것이 바람직하다.
PWM제어회로(31)는 콘버터의 출력전압(+FB)을 궤환 입력받고, 입력측 전류에 의하여 발생된 센싱전압(SENSE)을 입력받아, 스위칭소자(Q_1)의 온/오프 동작을 위한 구형파펄스를 발생시킨다. 이에 대한 자세한 구성은 도 3c를 통하여 설명하는 바와 동일하다.
자기바이어스회로(35)는 PWM제어회로(31) 내에 있는 스위칭신호(SW_{out})의 출력부로 동작전원을 공급한다. 전력 트랜스포머(T_1)의 1차측의 보조권선(N_{FB})에 의하여 유도된 전압은 다이오드(D1)를 통하여 PWM제어회로(31)의 Vcc단자로 인가된다. 여기서, 커패시터(C_1)는 리플 제거용이다. 그리고, 입력전원(V_{in})은 스위칭 출력부 이외의 PWM제어회로(31) 내의 소자에 전원을 공급한다.
도 3a는 스위칭모드로 동작하는 브릿지형 또는 푸쉬-풀형 인버터의 기본적인 구성을 나타내는 회로도로서, 도 1에 도시된 입력정류기(11)의 직류전원(V_1, V_2)을 입력받아 고주파수의 고전위레벨을 갖는 구형파신호를 발생한다. PWM 제어회로(31)에서 발생된 단일 구형파신호를 2개의 극성이 서로 다른 구형파로 변환시키는 기능을 수행한다. 본 회로 구성에 의하여 단일 구형파신호를 180도 위상차를 갖는 2개의 구형파로 변환하여 드라이브 트랜스포머(T_1)의 출력신호는 데드타임(dead time)이 거의 없는 파형을 출력할 수 있다. 도 3b는 도 3a 회로도의 각 부분에서의 동작을 설명하기 의한 타이밍도이다. 직류전원 V_1 및 V_2 는 도 1에 도 시된 입력정류기(11)에서 출력되는 전원으로서, 직류전원 V_1 은 고전압의 직류전원으로서 출력신호의 전압레벨을 결정하는 증폭용 전원("고전압전원")이며, 다른 직류전원 V_2 는 드라이브 트랜스포머(T_1)의 1차측 및 PWM 제어회로(31)의 전원으로 공급되며 스위칭동작에 의하여 구형파신호를 발생하기 위한 전원("스위칭전원")이다.
트랜지스터(Q_1)은 PWM 제어회로(31)에서 출력되는 스위칭신호에 따라 온 또는 오프하는 스위칭소자로서 동작한다. 트랜스포머(T_1)은 입력직류전원(V_2)과 트랜지스터(Q1) 사이에 1차권선(N_p)이 연결되어 트랜지스터(Q1)의 온오프에 의하여 1차권선에 교류전원이 공급되어 2차권선에 전력을 공급한다. PWM 제어회로(31)는 출력 직류전원(+FB)을 궤환받아 이를 기준신호와 비교한 오차신호에 따라 PWM 제어하여 스위칭신호(SW_{out})를 발생한다. 또한, PWM 제어회로(31)로는 출력측 로드(부하)의 변화에 따른 전류의 변동을 센싱하여 그로부터 구한 감지신호(SENSE)가 궤환되며, PWM 제어회로(31)는 이와 같은 감지신호를 고려하여 스위칭신호(SW_{out})를 발생한다.
스위칭소자는 트랜지스터(Q_1)로 구성되며, PWM제어회로(31)의 스위칭신호(SW_{out})의 로직 레벨에 따라 온/오프하여 전력트랜스포머(T_1)의 1차권선(N_p)에 흐르는 전류를 단속한다. 스위칭 트랜지스터(Q_1)의 온오프에 따라 트랜스포머(T_1)의 1차권선(N_p)에 흐르는 전류가 2차권선으로 유도되어 권선비에 따 라 2차권선 양단에 전압이 유기된다. 스위칭 트랜지스터(Q_1)에 의하여 발생된 구형파 신호는 트랜스포머(T_1)을 통하여 2차권선측으로 전달되어 2개의 전계효과 트랜지스터(Q2, Q3)의 게이트 단자로 입력된다. 이 때 구형파의 극성이 정반대로 각 트랜지스터로 인가된다. 따라서, 트랜지스터(Q2, Q3)는 서로 교대로 턴-온/오프 된다. 두 트랜지스터(Q2, Q3)는 입력된 구형파신호를 증폭시키고, 트랜지스터(Q2)의 소스단자와 트랜지스터(Q3)의 드레인단자의 접점에서는 그 주파수가 입력 구형파 신호와 실질적으로 동일하고 고전압전원(V_1)의 레벨로 증폭된 구형파신호가 발생된다. 한편, 트랜지스터(Q_1)을 선정함에 있어서 다음과 같은 점을 고려할 필요가 있다. 먼저 트랜지스터의 입력 게이트 커패시턴스가 낮은 값(예: 350pF)으로 되도록, 내부저항($R_{DS(on)}$)도 낮은 값(예: 0.3옴 이하)으로 되도록 하는 것이 바람직하며, 그렇게 함으로써 전력손실을 줄일 수 있다.
본 회로도에서는 트랜스포머(T_1)의 1차권선은 기본권선(N_p)과 보조권선(N_T)을 포함한다. 보조권선(N_T)은 스위칭 트랜지스터(Q_1)이 오프인 동안 에너지를 저장하고 있다가 트랜지스터(Q_1)일 온일 때 이 저장된 에너지를 출력측으로 리턴함으로써 구형파의 다운(down) 부분, 즉 로우레벨신호의 에너지를 출력측으로 전달하여 오프신호레벨을 높인다. 따라서, 구형파의 다운(down) 부분 동안 트랜지스터(Q_3)을 온시키기에 충분한 게이트신호를 공급할 수 있다. 반대로, 기본권선(N_p)은 트랜지스 터(Q_1)이 온인 동안 에너지를 저장하고 있다가 트랜지스터(Q_1)일 오프일 때 이 저장된 에너지를 출력측으로 전달하여 트랜지스터(Q_2)을 온시킨다.
기본권선(N_p)과 보조권선(N_T)은 그 극성이 반대로 권선되어 있으며, 다이오드(D1)는 빠른 스위칭(ultra fast) 다이오드를 사용하며, 기본권선(N_p)과 보조권선(N_T) 사이에 개제되거나 보조권선(N_T)과 (-)단자($-V_2$) 사이에 게재되어 스위칭 트랜지스터(Q_1)가 오프인 동안의 전류의 방향을 결정한다. 보조권선(N_T)에 사용되는 코일의 굵기 및 권선수는 기본권선(N_p)의 그것과 실질적으로 동일하게 구성한다.
트랜스포머(T_1)의 2차권선에는 2개의 트랜지스터(Q_2, Q3)가 연결되며, 트랜지스터(Q_2)의 드레인단자는 고전압전원(V_1)의 (+)단자가 연결되며, 트랜지스터(Q3)의 소스단자는 고전압전원(V_1)의 (-)단자($-V_1$)단자가 연결되며, 트랜지스터(Q_2)의 소스단자와 트랜지스터(Q3)의 드레인단자가 공통 접속되어 출력단자를 형성한다.
도 3b를 참조하면, PWM 제어회로(31)에서 발생된 스위칭신호에 따른 트랜지스터(Q_2, Q3)의 동작상태 및 최종출력(V_{out})파형을 도시하고 있으며, 종래기술에 의한 출력파형을 함께 도시하고 있다. 트랜지스터(Q_1)의 동작상태가 온/오프로 바뀜에 따라 전력 트랜스포머(T_1)의 2차권선(Ns1, Ns2)에는 서로 위상이 반전된 구형파신호가 각각 발생되며, 그 신호는 출력측 트랜지스터인 Q_2 및 Q3의 게이트 단자에 각각 인가된다. 출력단자에서는 그 구형파 신호의 주파수와 같으며 그 전압레벨이 고전압전원 V_1 이 되는 구형파가 출력된다. 종래기술에 의한 출력신호를 참조하면, PWM 제어회로는 두 신호가 180도 위상차를 갖는 토템 폴(totem pole) 형태로 발생하며, 이들 신호 사이에는 적어도 20%의 데드타임(dead time)이 발생된다. 따라서, 전원공급기의 전력손실이 발생되어 그 효율을 80% 이상 높일 수 없었다.
그러나, 본 실시예에 의하면, 드라이브 트랜스포머(T_1)의 보조권선(N_T)은 1차권선(N_p)와 권선수를 같이하지만 그 극성이 반대로 되어 있다. 이는 트랜지스터(Q_1)이 턴온시 에너지를 코일에 저장하고 있다가 턴오프시 트랜지스터(Q3)의 게이트 입력 커패시턴스의 충전전류를 공급하여 트랜지스터(Q3)의 턴온을 촉진시키는 기능을 한다. 한편, 트랜지스터(Q_2)의 게이트 입력 커패시턴스의 충전전류는 트랜지스터(Q_1)이 턴온시 1차코일(N_p)에 저장된 에너

지에 의하여 수행된다. 따라서, 출력신호에는 데드타임이 발생하지 않아 높은 효율 및 작은 리플을 구현할 수 있다.
다음으로, 트랜스포머(T_1)의 설계방법에 대하여 아래에서 구체적으로 설명하고자 한다. 먼저 트랜스포머(T_1)의 출력 전력(P_{out})는 다음과 같다.

$$P_{out} = n(V_{GS} \times I_g)$$

여기서, n은 트랜지스터의 수, V_{GS}는 각 트랜지스터의 게이트 입력전압, 그리 고 Ig는 트랜지스터의 게이트-소스 간 커패시턴스의 충전전류(트랜지스터의 턴온시의 전류)를 말한다.

$$I_g = C_{GS}\frac{dV_{GS}}{dt} + C_{RSS}\frac{dV_{DS}}{dt}$$

$$C_{GS} = C_{ISS} - C_{RSS}$$

$$dV_{GS} = 2 \times V_{GS} \quad (\text{피크 게이트 전압})$$

$$dt = \frac{1}{2f_s} \quad (\text{스위칭 타임})$$

$$dV_{DS} = V_{in(max)} \; ; \text{트랜지스터의 드레인-소스간 최대입력전압}$$

만일 트랜스포머(T_1)의 출력측에 트랜지스터를 병렬로 연결하였다면 이들 트랜지스터들을 작동시키는데 필요한 전력이 곧 출력전력(P_{out})이 된다.
트랜스포머(T_1)의 1차측 코일에 흐르는 픽크전류(Ipp) 및 계속전류(continuous current; I_{PDC})는 다음과 같이 계산된다.

$$I_{pp} = \frac{2P_{out}}{\eta V_{in(min)} D_{max}}$$

$$I_{PDC} = I_{pp} \times 0.4$$

트랜지스터(Q_1)의 손실전력은

$$P_{TLOSS} = R_{DS(on)} \times I_{PDC}^2$$

드라이브 트랜스포머(T_1)의 1차측 코일의 인덕턴스(Lp)는 다음과 같이 구할 수 있다.

$$L_p = \frac{V_{in(min)} D_{max}}{I_{pp} f_s}$$

여기서, $V_{in(min)}$은 트랜지스터(Q_1)의 최저 입력전압, D_{max}는 구형파의 최대 진폭(0.45), I_{pp}는 트랜스포머(T_1)의 1차측 코일에 흐르는 픽크 전류, 그리고 fs는 스위칭 주파수를 말한다.
트랜스포머(T_1)에 사용되는 코아의 크기는 다음과 같이 결정된다.

$$A_e A_c = \frac{25.32 L_p I_{pp} D^2 \times 10^8}{B_{max}} \times 1.5 \; cm^4$$

여기서, A_e는 코아의 유효면적(cm^2), A 、는 실제 코일의 권선 창면적(cm^2), Lp는 1차코일의 인덕턴스, I_{pp}는 1차코일의 픽크전류, D는 코일의 직경, 그리고 $B_{max} = 1/2 \times B_{sat}$를 말한다. 실제 코아의 크기는 (계산치x1.5) 이상이어야 한다. 코아의 용적이 작을 시에는 코아의 포화로 인하여 출력전압이 낮아지거나 과도한 전류로 인하여 콘버터의 안정적인 동작을 해칠 수 있다.
코아의 포화상태를 방지하기 위하여 트랜스포머(T_1)에 부여되는 에어갭(air gap) l_g는 다음과 같이 게신할 수 있다.

$$l_g = \frac{0.4\pi L_p I_{pp}^2 \times 10^8}{A_e B_{max}^2} \; cm$$

트랜스포머(T_1)의 1차권선수(N_p), 보조권선수(N_T), 2차측 권선수(N_{s1}, N_{s2})는 다음과 같이 구할 수 있으며, 궤환권선수(N_{FB})는 1차권선수(N_p)와 동일하게 한다.

$$N_p = \frac{B_{max} l_g}{A_e B_{max}^2} \quad \text{or} \quad \frac{L_p I_{pp} \times 10^8}{A_e B_{max}^2}$$

$$N_T = N_p$$

$$N_{s1} = N_{s2} = \frac{N_p \times 2.4 \times V_{GS} \times 0.55}{V_{in(min)} \times 0.45}$$

$$N_F = \frac{N_{s1} \times V_F}{V_{GS}}$$

여기서, V_F는 6.6V라고 가정한다.
PWM제어회로(31)는 콘버터의 출력전압(+FB)을 궤환 입력받고, 인버터 출력전류에 의하여 발생된 센싱전압(SENSE)을 입력받아, 스위칭소자(Q_1)의 온/오프 동작을 위한 구형파펄스를 발생시킨다. 이에 대한 자세한 구성은 도 4를 통하여 설명할 것이다.
자기바이어스회로(35)는 PWM제어회로(31) 내에 있는 스위칭신호(SW_{out})의 출력부로 동작전원을 공급한다. 전력트랜스포머(T_1)의 1차측의 궤환권선(N_{FB}, 그 극성표시(dot; 권선의 start점 표시)는 기본권선(N_p)의 극성표시와 반대로 됨)에 의하여 유도된 전압은 다이오드(D1)를 통하여 PWM제어회로(31)의 Vcc단자로 인가된다. 여기서, 커패시터(C_1)는 리플 제거용이다. 그리고, 입력전원(V_{in})은 스위칭 출력부 이외의 PWM 제어회로(31) 내의 소자에 전원을 공급한다.

도 3c는 도 3a에 도시된 PWM제어회로(31)의 구성도의 일 예로서, 전류-모드 제어방식을 설명하고 있다. 전력 트랜스포머(T_1)의 1차측의 궤환권선(NFB)에 의하여 유기된 전원(Vcc)는 스위칭신호(SW_{out})를 출력하는 증폭기(45)로 전원을 공급하며, 클럭발생기(43), 플립플럽(44), 오차증폭기(41) 및 비교기(42) 등의 회로에는 레규레이터(47)를 통하여 인가되는 입력전원(V_2)으로부터 동작전원을 공급받는다.
오차증폭기(41)는 출력신호(+FB)와 기준전압(V_{ref})을 비교하여 증폭하고, 그 오차신호는 비교기(42)로 입력된다. 그리고, 인버터의 출력전류를 센싱하고 이를 전압으로 변환한 다음 그 센싱신호(SENSE)가 비교기(42)로 입력된다. 비교기(42)는 픽크 스위치 전류에 따른 검출신호(SENSE)를 출력신호와 관련된 오차신호와 비교하여 RS 플립플럽(래치, 44)으로 입력한다. 클럭발생기(43)는 스위칭주파수(fs)에 상응하는 구형파신호인 클럭신호를 발생하며, RS 플립플럽(44)은 비교기(42)의 출력과 클럭신호를 입력받아 스위칭 소자의 온/오프를 구동하는 스위칭신호(SW_{out})를 발생한다. 스위칭신호는 그 로직 레벨에 따라 뒷단에 연결된 스위칭소자(트랜지스터)를 온/오프한다.
최종 출력단에서 궤환된 메인 출력전압(+FB)는 오차증폭기(41)에서 기준전압(V_{ref})와 비교되며, 전류궤환신호(SENSE)는 비교기(42)에서 기준전압(1.2V)과 비교되어 그 결과가 플립플럽(44)으로 입력된다. 플립플럽(44)에서는 비교기(42)의 출력신호에 따라 발진기(43)에서 발생되어 입력되는 클럭신호의 위상(또는 폭)을 증감시켜(다시 말하면, 클럭신호의 듀티 사이클이 변화된 펄스폭 변조(PWM)된 신호를 발생시켜) 스위칭신호(SW_{out})를 발생하여 입력전압과 부하의 변동에 따라 트랜스포머(T_1)에 흐르는 전류를 증감시켜 최종 출력단의 출력전압을 일정하게 유지시킬 수 있다.
도 4a에 도시된 회로(M1)는 도 3a에 도시된 출력부 중 트랜지스터(Q_2)에 추가적인 회로가 부가된 보다 상세한 회로도인데, 도 3a의 업측 출력부의 기본구성과 더불어 RC 스누버회로 및 전하방전부를 더 구비한다. 회로(M1)는 전력 트랜스포머(T_1)의 1차권선측에서 전달된 구형파신호를 전달받으며, 권선비에 따라 레벨이 변경된 구형파신호에 의하여 트랜지스터(Q_2)가 온/오프된다.
트랜지스터(Q_2)가 오프되면 드레인과 소스간의 커패시턴스(Coss)에 충전(charge)된 전하(이는 트랜지스터(Q_2)가 온일 동안 충전된 전하임)는 다이오드(Dd2)를 통하여 커패시터(Cd2)에 충전된다. 트랜지스터(Q_2)가 온이 되면 커패시터(Cd2)에 충전된 전하는 저항(Rd2)를 통과하면서 열로서 방출된다. 따라서, 트랜지스터(Q_2)가 온인 동안 드레인과 소스간의 커패시턴스(Coss)에 의한 전하가 저항(Rd2)에서 방출되므로 그로 인하여 트랜지스터(Q_2)에 미치는 영향이 최소화되며, 스위칭 동작 중에 트랜지스터(Q_2)에서 발생되는 열도 상당히 낮출 수 있다.
고주파수용의 전력 트랜스포머(T_1)의 1차측 코일의 누설 인덕턴스와 트랜지스터(Q_2)의 게이트와 소스 간의 커패시턴스(C_{GS})에 의하여 턴-오프 시에 동조회로가 형성되는데, 이와 같은 동조회로에 의하여 과도상태에서 과전압 링깅 현상(transient overvoltage ringing)이 야기된다. 링깅은 턴-오프 기간에서 다이오드나 트랜지스터를 파괴시킬 수 있을 정도로 큰 진폭을 가질 수 있다. 저항(R_{s2})와 커패시터(C_{s2})로 구성된 RC 소자는 스누버(snubber) 회로로서, 이와 같은 링깅 현상을 억제하는 역할을 하며, 전력 트랜스포머(T_1)의 2차권선에 병렬로 연결된다.
그리고, 트랜지스터(Q_2)의 게이트단자에 연결된 게이트저항(R_g)은 전력 트랜스포머(T_1)로부터 전달된 구형파의 상승시간(rising time)과 트랜지스터(Q_2)의 상승시간이 매칭되도록 하기 위하여 부가된다. 입력된 구형파의 상승시간을 t_r이라 하고 트랜지스터의 드레인과 소스 간의 커패시턴스를 C_{iss}라고 할 때 게이트저항(R_g)는 다음과 같이 구해진다.

$$R_g = \frac{t_r}{2.2 C_{iss}}$$

도 4b에 도시된 회로(M2)는 도 3a에 도시된 출력부 중 트랜지스터(Q_3)에 추가적인 회로가 부가된 보다 상세한 회로도인데, 도 3a의 다운측 출력부의 기본구성과 더불어 RC 스누버회로 및 전하방전부를 더 구비한다. 회로(M1)과 비교하여 2차 권선의 극성표시(dot)의 위치가 반대로 된 점을 제외하고는 실질적인 구성이 동일한 것을 알 수 있으므로 그 자세한 설명은 생략한다.
도 4c에 도시된 회로(M3)는 도 4a에 도시된 회로(M1)을 병렬 연결한 것으로서, 회로(M1)의 한 개의 트랜지스터에 흐르는 전류를 복수의 트랜지스터로 흐를 수 있도록 하여 각 트랜지스터에 흐르는 전류가 작게 되도록 구성한 것이다. 각 트랜지스터(Q_1, Q_2)에 RC 스누버회로가 각각 연결되고 트랜지스터(Q_1, Q_2)의 드레인과 소스단자 사이에 각각 전하방전부(58, 59)를 구비한다. 즉, 전력 트랜스포머(T_1)의 2차권선의 업측 출력부는 복수의 트랜지스터(Q_1, Q_2, ...)가 병렬연결(각 트랜지스터의 드레인은 드레인끼리, 소스는 소스끼리 연결)되며, 각 트랜지스터에 전하방전부를 각각 별도로 구비하여 각 방열저항(R_d)에서의 발열을 줄일 수 있다.
트랜지스터와 스누버회로로 구성된 각 모듈(571, 572, ..)에서, 모든 트랜지스터들(Q_1, Q_2, ..)은 동시에 온 또는 오프되는데, 트랜지스터들(Q_1, Q_2, ..)가 온인 동안 드레인과 소스 간의 커패시턴스에 의하여 충전된 전하가 각 트랜지스터에 연결된 전하방전부(58, 59)에 의하여 각각 방전된다. 고전력이 요구되는 경우, 출력부에 있는 트랜지스터에 의한 전력 손실을 최소화(그에 의하여 트랜지스터에 의한 발열양도 최소화)하기 위하여 6개 이상의 모듈이 병렬로 연결될 수 있다. 이 경우 몇 개의 모듈별로 하나의 전하방전부를 구비하는 것도 가능하다. 그렇게 함으로써, 회로 소자에 의한 부피를 줄이면서 전력 손실을 최소화시킬 수 있다. 마찬가 지로, 도 3a에 도시된 다운측 출력부(53)도 도 4c에 도시된 회로(M3)와 같은 개념을 적용하여 복수의 트랜지스터가 병렬로 연결된 회로모듈(M4)을 쉽게 구현할 수 있으며, 이는 도 4d에 도시되어 있다. 회로(M4)는 회로(M3)과 비교하여 2차권선의 극성표시(dot)의 위치가 반대로 된 점을 제외하고는 실질적인 구성이 동일한 것을 알 수 있으므로 그 자세한 설명은 생략한다.
본 실시예에서와 같이, 구형파의 양의 펄스부분으로 작동하는 트랜지스터군(M3)과 구형파의 음의 펄스부분으로 작동하는 트랜지스터군(M4)으로 구분하여 각 트랜지스터의 게이트로 구형파를 입력함으로써, 각 트랜지스터에 흐르는 전류가 1/n 로 줄어들고, 그에 따라 전력손실도 낮아지게 된다. 따라서, 각 트랜지스터에 별도의 히트 싱크를 구비하지 않더라도 안정적으로 동작하는 것이 가능하다.

도 5a는 고전압 고전력용 브릿지(Bridge) 형 SMPS의 회로 구성도를 나타내는 도면으로서, 트랜스포머(T_1)의 1차 권선 측의 회로는 도 3a에 도시된 구성과 실질적으로 동일하므로 그 도시 및 설명을 생략하며, 도 1에 도시된 블록의 상세 회로도로서, 그 대응관계는 다음과 같다: 드라이브 트랜스포머(13; T_1), 인버터(14; 51, 53), 출력 트랜스포머(15; T_3), 출력정류부(17; 57a,b) 및 전류궤환부(18; 55).

먼저, 트랜스포머(T_1)의 2차권선측에 연결된 인버터부의 구성은 다음과 같다. 인버터부는 업(UP)측 출력부(51) 및 다운(DOWN)측 출력부(53)로 구성되며, 각 출력부는 복수 개의 회로모듈(M1 또는 M2)을 포함한다. 업(UP)측 출력부(51)의 각 모듈(M1)의 (a)단자(즉, 트랜지스터의 드레인 단자)는 공통으로 연결되어 고전압전원($+V_1$)에 연결되고, 각 모듈(M1)의 (b)단자(즉, 트랜지스터의 소스 단자)는 공통으로 연결되어 인버터의 출력단자(S)를 형성한다. 다운(DOWN)측 출력부(53)의 각 모듈(M2)의 (d)단자(즉, 트랜지스터의 소스 단자)는 공통으로 연결되어 고전압전원의 (-)단자($-V_1$)에 연결되고, 각 모듈의 (c)단자(즉, 트랜지스터의 드레인 단자)는 공통으로 연결되며 업(UP)측 출력부(51)의 각 모듈(M2)의 (b)단자와 공통 접속되어 인버터의 출력단자(S)를 형성한다.

PWM제어회로(31)에 연결된 스위칭 트랜지스터(Q_1)이 온되면 업측 출력부(51)의 트랜지스터들은 온되고 다운측 출력부(53)의 트랜지스터들은 오프되어 고전압전원의 (+)단자($+V_1$)에서 그 중간탭으로 전류가 흐르게 된다. 다음으로, 스위칭 트랜지스터(Q_1)이 오프되면 업측 출력부(51)의 트랜지스터들은 오프되고 다운측 출력부(53)의 트랜지스터들은 온되어 고전압전원(V_1)의 중간탭에서 트랜스포머(T3, T2)를 통하고 다운측 출력부(53)의 트랜지스터들을 거쳐 고전압전원(V_1)의 (-) 단자($-V_1$)로 전류가 흐르게 된다. 이와 같이, 스위칭 트랜지스터(Q_1)의 온/오프 동작에 의하여 출력 트랜스포머(T3) 측으로 고전압레벨을 갖는 구형파신호가 전달된다.

드라이브 트랜스포머(T_1)의 2차권선에 연결된 인버터부는 기본적으로는 도 3a에 도시된 구성과 동일한 동작을 수행하면서 업(UP)측 출력부(51) 및 다운(DOWN)측 출력부(53) 각각은 도 4a 및 도 4b에 도시된 모듈인 M1 및 M2를 각각 복수개 병렬 연결(또는 업(UP)측 출력부(51) 및 다운(DOWN)측 출력부(53)각각은 도 4c 및 도 4d에 도시된 모듈인 M3 및 M4로 대치할 수 있음)하여, 각 출력부에 포함되는 트랜지스터를 복수개 병렬로 연결시킨 구조를 취한다. 그렇게 함으로써, 각 트랜지스터에 흐르는 전류를 1/n (여기서, n은 각 출력부에서 사용된 트랜지스터의 개수)로 줄어들므로, 트랜지스터의 드레인-소스 간 내부저항($R_{DS(on)}$)에 의한 전력 손실을 최소화할 수 있으며, 또한 각 트랜지스터에서 발생되는 열도 최소화되어 별도의 방열판을 사용하지 않고도 안정되게 동작할 수 있다.

또한, 인버터의 스위칭 주파수가 높아짐에 따라 각 트랜지스터(MOSFET)의 드레인-소스간의 커패시턴스(Coss)에 의한 전력 손실이 증가되는데, 이와 같은 전력손실을 줄이기 위하여, 각 출력부에는 트랜지스터의 드레인과 소스 사이에 다이오드(Dd), 커패시터(Cd) 및 저항(Rd)으로 구성된 스누버회로를 드레인과 소스 사이에 연결한다 (도 4a, 4b, 4c, 4d 참조). 따라서, 트랜지스터의 드레인-소스 간 커패시턴스(Coss)에 의한 열손실이 저항(Rd)에서 방열되어 트랜지스터의 열적 런어웨이(Thermal runaway)를 방지할 수 있다. n 개의 트랜지스터의 내부 저항 $R_{DS(on)}$ 에 의한 열손실은 다음과 같이 계산된다.

$$P_{RLOSS} = R_{DS(on)} \times \left(\frac{I_{PDC}}{n}\right)^2 \times n = \frac{R_{DS(on)} \times I_{PDC}^2}{n}$$

따라서, 트랜지스터를 도면과 같이 n개를 병렬연결하여 사용함으로써, 열손 실을 1/n로 줄일 수 있음을 알 수 있다. 부품 가격의 측면에서도 고전력용 트랜지스터 1개의 가격이 저전력용 트랜지스터 수 개보다도 더 비싸므로, 회로를 구현하는 데 드는 비용도 저렴해진다.

도 5a에서, 업측 출력부(51)는, 예를 들어 도 4a에 도시된 바와 같은 구성을 하는 모듈(M1) 3개를 병렬로 연결한 구조를 갖는다. 즉, 각 모듈에 속한 트랜지스터의 드레인 단자(a)를 공통으로 묶고, 트랜지스터의 소스 단자(b)를 공통으로 묶어 병렬 구조를 취하고 있다. 마찬가지로, 다운측 출력부(53)도 도 4b에 도시된 바와 같은 구성을 하는 모듈(M2) 3개를 병렬로 연결한 구조를 갖는다. 이와 같은 병렬 구조에 의하여 출력부의 트랜지스터가 온될 때 각 트랜지스터에 흐르는 전류는 전체 전류의 1/3이 되고, 그에 따라 트랜지스터의 온-저항 (Rds)에 의한 전력 손실을 1/3로 줄일 수 있다. 본 실시예에서는 각 출력부에 포함된 모듈의 수를 3개로 예시하였으나, 만일 모듈의 수를 증가시킨다면 전력손실을 보다 낮추어 효율을 높일 수 있겠지만 파워 서플라이의 물리적인 부피를 증가시키게 될 것이며, 모듈의 수를 감소시키면 그 반대가 될 것이므로, 전력 정격이나 사용 목적에 따라 모듈의 수를 가감할 수 있다.

각 출력부(51, 53)에 사용될 수 있는 트랜지스터의 수(또는 모듈의 수로서, 업측 출력부(51)와 다운측 출력부(53)에 포함되는 트랜지스터의 수가 동일하게 되도록 하는 것이 바람직함)는 출력 전력용량에 따라 적절히 조정할 수 있으며, 전체 트랜지스터의 개수를 짝수로 하여 20 내지 30 이상도 가능하다. 만일 고전압전원(V_1)의 입력전압이 240V이고, 트랜지스터의 내부저항(RDS(on))이 0.5옴이고, 각 트랜지스터에 흐르는 전류(IPDC)가 0.5A라고 할 때, 트랜지스터 30개를 사용하여 회로를 구성할 때 인버터의 최대 정격출력전력 및 효율은 다음과 같이 표시될 수 있다.

각 트랜지스터에서의 전력손실; $P_{loss} = 0.5 \times 0.5^2 = 0.125(W)$

트랜지스터 30개에 의한 총 전력손실; $P_{Loss30} = 0.125 \times 30 = 3.75(W)$

전체 전류; $I_c = 30 \times 0.5 = 15(A)$

최대 출력; $P_{out} = 240 \times 15A = 3.6(KW)$

효율; $\eta = \frac{3.6KW - 3.75W}{3.6KW} = 0.99 = 99\%$

본 실시예에 의한 인버터의 출력부는 일정한 정격출력을 갖는 소형 경량의 모듈의 형태로 제작이 가능하며, 이들 모듈을 병렬로 연결하여 대용량의 인버터로 구성되도록 할 수 있다. 본 실시예는 개별 형광등에 구비된 전자안정기를 한 곳에 집중시켜 동작시키는 중앙집중식 안정기 또는 밧데리 충전기, 직류 모터의 구동장치 등에 응용이 가능하며, 각 트랜지스터에 별도의 방열판이 필요없어 부피를 최소화하고 효율도 크게 향상시킬 수 있다.

한편, 인버터부에서 트랜스포머(T3)측으로 전달되는 전류를 감지하여 PWM 제어회로(51)로 궤환시키는 전류궤환부(55, S1)의 구성을 살펴보면 다음과 같다. 전류궤환부(55)는 입력전압 및/또는 출력전압의 변동에 따라 트랜지스터에 흐르는 전 류인 I_{PDC} 가 민감하게 변하기 때문에 전류 센싱 트랜스포머(T2)의 1차 코일을 도면에 도시된 바와 같이 인버터의 출력측에 위치시킨다.

궤환부(55)의 출력신호(SENSE)는 도 3a에 도시된 PWM 제어회로(31)의 입력단자(SENSE)로 궤환된다. 궤환부(55)는 전류 커플링 트랜스포머(T2)를 포함하며, 권선의 극성은 도면에 도시된 바와 같다. 저항(R6, R7)은 트랜스포머(T2)의 2차권선에 유도된 전류를 전압신호로 변환한다. 도 3a에 도시된 스위칭 트랜지스터(Q_1)이 온되면 전류는 고전압전원(V_1)의 (+)단자에서 업측 출력부(51)을 통하여 인버터 출력단자 쪽으로 흐르게 되어 다이오드(D3)에는 순방향 바이어스가 걸려 도통되고 다이오드(D4)에는 역방향 바이어스가 걸려 도통되지 않는다. 커패시터(C6)는 교류잡음 제거용이며, 가변 저항기(VR1)은 출력신호(SENSE)의 전위레벨 조정용으로 사용되며, 가변저항기(VR1)에 의하여 조정된 전압신호(SENSE)는 PWM제어회로(31)로 궤환된다. 한편, 스위칭 트랜지스터(Q_1)이 오프되면 전류는 고전압전원(V_1)의 중간탭 단자에서 트랜스포머(T3)의 1차권선과 다운측 출력부(53)을 통하여 고전압전원(V_1)의 (-)단자($-V_1$) 단자 쪽으로 흐르게 되어, 다이오드(D4)에는 순방향 바이어스가 걸려 도통되고 다이오드(D3)에는 역방향 바이어스가 걸려 도통되지 않는다.

궤환부(55)는 출력전류를 센싱하여 스위칭 트랜지스터(Q_1)을 제어하는 감지신호(SENSE)를 생성하는데, 트랜스포머(T2)에 의하여 스위칭회로부와 인버터 출력 부를 전기적으로 분리하고, 또한 궤환부(55)의 그라운드 레벨은 스위칭전원(V_2)의 (-)단자($-V_2$)와 연결되어 인버터의 출력레벨을 조정하는 고전압전원(V_1)와도 전기적으로 분리되어 있다. 따라서, 스위칭 트랜지스터(Q_1)에서의 고주파수 동작에 의하여 인버터의 출력에 나타나는 발진이나 잡음을 방지할 수 있다.

다음으로, 스위칭 전원공급기의 출력정류부에 대하여 설명한다. 출력용 트랜스포머(T3, T4)의 1차권선에는 인버터의 출력단자와 고전압전원(V_1)의 중간탭 단자가 연결되며, 그 2차권선측에는 출력정류부가 연결된다. 트랜스포머(T3, T4)는 인버터부에서 출력되는 고전압레벨의 구형파를 입력받아 이를 권선비에 따라 일정한 전압으로 낮추고 출력정류부는 이를 정류하여 직류전원을 제공한다. 도 5a에는 고전력 출력용의 단일출력단을 구비한 예를 나타낸다.

우선, 트랜스포머(T3, T4)의 출력측에는 정류용 소자와 필터용 커패시터를 구비하는데, 트랜스포머는 에너지 저장/전달용 인덕터로서 동작하며, 트랜지스터들은 정류용 소자이며 커패시터들은 필터용 소자이다. 본 실시예에서는 두 트랜스포머(T3, T4)를 포함하며, 각 트랜스포머(T3, T4)의 2차권선에는 출력정류부(57a, b)가 각각 연결된다. 제1 출력정류부(57a)는 두 개의 출력모듈(571, 572) 및 그 출력단자 양단에 연결된 필터용 커패시터(Co1, Co2)을 포함함을 알 수 있다. 또한, 제2 출력정류부(57b)는 두 개의 출력모듈(573, 574) 및 그 출력단자 양단에 연결된 필터용 커패시터(Co3, Co4)을 포함함을 알 수 있으며, 제1 및 제2 출력정류부(57a, b)는 실질적으로 내부 구성이 동일하며, 각 모듈의 출력단자 (a) 및 (b)는 서로 공 통으로 연결되어 하나의 출력단자(V_{out})를 형성한다.

출력정류부(57a, b)를 구성하는 각 출력모듈(M11)의 구체적인 구성은 도 5b에 도시되어 있으며, 상측모듈(M11a)과 하측모듈(M11b)로 구성된다. 상측모듈(M11a) 및 하측모듈(M11b)은 출력 트랜스포머(T3)의 2차권선에 연결되어 트랜지스터(Q_{11})의 동작에 의하여 각각 정류작용을 수행한다. 만일 스위칭 트랜지스터(Q_1)가 온되면 상측모듈(M11a)의 트랜지스터(Q_{11})가 온되고, 스위칭 트랜지스터(Q_1)가 오프되면 하측모듈(M11b)의 트랜지스터(Q_{12})가 온되어 직류전원 출력을 제공한다.

상측모듈(M11a)은 트랜지스터(Q_{11}) 외에도 스누버회로를 구비하고 있다. 저항(R_{s1})와 커패시터(C_{s1})로 구성된 RC 소자는 트랜스포머(T3)의 1차코일의 누설 인덕턴스와 트랜지스터(Q_{11})의 게이트 커패시턴스(C_{GS})에 의한 과전압 링깅 현상을 방지하기 위한 제1 스누버회로이며, 저항(R_{d1})와 커패시터(C_{d1})로 구성된 RC 소자는 트랜스포머(T3)의 1차코일의 누설 인덕턴스와 트랜지스터(Q_{11})의 드레인과 소스간의 커패시턴스(C_{oss})에 의한 과전압 링깅 현상을 방지하기 위한 제2 스누버회로이다. 고주파용의 트랜스포머(T_3)의 1차코일의 누설 인덕턴스와 정류용 트랜지스터의 접합 커패시턴스에 의하여 턴-오프 시에 공진회로가 형성된다. 이와 같은 공진회로에 의하여 과도상태에서 과전압 링깅 현상(transient overvoltage ringing)이 야기된 다. 링깅은 턴-오프 기간에서 트랜지스터를 파괴시킬 수 있을 정도로 큰 진폭을 가질 수 있다. 뿐만 아니라 그것은 잡음 발생 및 오동작의 원인이 될 수 있다. RC 스누버(snubber) 회로는 이러한 링깅을 안전한 진폭으로 억제하는 역할을 한다.

그리고, 트랜지스터(Q_{11})의 게이트단자에 연결된 게이트저항(R_{g1})은 트랜스포머(T3)로부터 전달된 구형파의 상승시간(rising time)과 트랜지스터(Q_{11})의 상승시간이 매칭되도록 하기 위하여 부가된다.

하측모듈(M11a)은 상측모듈(M11a)의 내부 구성과 실질적으로 동일하며, 스누버회로 및 게이트저항의 기능 및 파라미터도 실질적으로 동일하지만, 상측모듈(M11a)에서는 트랜지스터(Q_{11})의 게이트단자가 트랜스포머(T3)의 극성표시(dot)가 있는 권선에 연결되는 반면, 하측모듈(M11b)에서는 트랜지스터(Q_{12})의 게이트단자가 트랜스포머(T_3)의 극성표시(dot)가 없는 권선에 연결되는 점에서 차이가 있다. 따라서, 트랜스포머(T_3)의 1차권선으로부터 전달되는 구형파 전력신호를 그 로직레벨에 따라 번갈아 도통시킬 수 있다.

도 5a에서, 출력정류부에는 두 개의 트랜스포머(T_3, T_4)가 병렬로 연결되고, 각 트랜스포머에는 2개의 출력정류부(57a, b)가 병렬로 연결된다. 이와 같이, 출력전력을 한 개의 트랜스포머에 집중시키는 대신에 둘로 분산하여 정류시키고 이를 출력단에서 결합시켜 각 트랜스포머의 정격전류를 낮춤으로써 효율을 높일 수 있을 뿐만 아니라 트랜스포머의 코아의 용적을 약 1/4 정도로 축소시킬 수 있다. 또한, 하나의 트랜스포머에는 두 개 또는 그 이상의 정류모듈(M11)이 연결되어 그 내부의 트랜지스터에 흐르는 전류를 분산시킬 수 있어, 트랜지스터에서 발생되는 열을 분산시킬 수 있으며, 따라서 별도의 방열판을 구비할 필요가 없다.

출력정류모듈(M11)의 정류용 소자로는 트랜지스터(바람직하게는 전계효과 트랜지스터(FET))를 사용하여 고전류용에도 적합하며, 링깅현상을 방지하기 위한 스누버회로를 구비하여 과전압에 의한 문제를 해결할 수 있으며, 종래에

출력정류기에 사용된 LC 필터와 같은 소자가 부가되지 않더라도 안정된 전원을 얻을 수 있다. 특히, 인덕터 소자의 사용을 배제함으로써 전원공급기의 소형화, 모듈화에 기여할 수 있다. 즉, 본 실시예의 회로에 의하면 업/다운 신호 사이에 데드 타임이 거의 없어 효율을 거의 100% 가까이 올릴 수 있으나, 종래기술에 의하면 약 20%의 데드타임이 발생되어 높은 효율을 얻기 어렵다. 또한, 종래에는 출력 정류시 펄스와 펄스 간의 데드타임으로 인하여 출력전압 평활용의 LC 필터가 필요하였다. 그런데, 여기에 사용되는 출력 필터용 인덕터는 그 코아의 크기가 출력 트랜스포머의 코아의 크기와 거의 같게 구성되었다. 그러나 본 실시예에서는 그와 같은 LC 회로가 불필요하여 회로를 간단히 구현할 수 있다.

또한, 전류-커플링 트랜스포머(T2)에 의하여 전력 공급용 전원과 스위칭 소자를 구동하는 전원이 완전히 분리되어 공급되도록 함으로써, 전원공급기 회로 내에서 발생될 수 있는 발진현상에 의하여 출력이 불안정해지는 현상을 방지할 수 있으며, 또한 스위칭 주파수를 가능한 한 높이(예컨대, 200KHz~2000KHz) 설계할 수 있어 전원공급기의 효율을 증가시킬 수 있다.

도 5c는 도 5a에 도시된 전원공급기 회로 중 하프 브릿지형 인버터(다시 말하면, 트랜스포머(T_1)과 트랜스포머(T3) 사이의 구성)의 다른 구성을 나타낸 것으로서, 도 5a와 같이 인버터의 출력부에 복수의 모듈(M1, M2)을 사용하는 경우, 전류궤환부(55c)에 연결된 트랜스포머(T2)를 통하여 전류를 센싱함에 있어서 전체 동작전류 대신에 업측 출력부(51c) 및 다운측 출력부(53c)의 각각 하나의 모듈(도면에서는 513과 533)을 통하여 흐르는 전류를 센싱하도록 구성한 것이다. 그렇게 함으로써 트랜스포머(T2)의 1차코일에 흐르는 정격전류를 낮출 수 있어 트랜스포머(T2)의 사이즈를 줄일 수 있다.

도 5c에서, 업측 출력부(51c)의 세 모듈(511, 512, 513)의 (a)단자는 서로 접속되어 고전압전원(V_1)의 (+)단자(+V_1)에 연결되며, 두 모듈(511, 512)의 (b) 단자는 서로 접속되어 트랜스포머(T3)의 1차권선으로 연결되지만 한 모듈(513)의 (b)단자는 트랜스포머(T2)의 1차권선을 거쳐 두 모듈(511, 512)의 (b) 단자와 연결된다. 그리고, 다운측 출력부(53c)의 세 모듈(531, 532, 533)의 (d)단자는 서로 접속되어 고전압전원(V_1)의 (-)단자($-V_1$) 단자에 연결되며, 두 모듈(531, 532)의 (c) 단자는 서로 접속되어 트랜스포머(T3)의 1차권선으로 연결되지만 한 모듈(533)의 (c) 단자는 업측 출력부(51c)의 한 모듈(513)의 (b) 단자와 연결된다. 업측 출력부(51c)의 모듈로는 도 4a에 도시된 회로(M1) 또는 도 4c에 도시된 회로(M3)가 적용될 수 있으며, 다운측 출력부(53c)의 모듈로는 도 4b에 도시된 회로(M2) 또는 도 4d에 도시된 회로(M4)가 적용될 수 있으며, 전체적인 기능은 도 5a에서 설명한 바와 같다.

도 5d는 풀-브릿지(full bridge) 형의 인버터 회로도를 나타내는 도면이다. 드라이브 트랜스포머(T_1)의 1차권선 측의 회로는 도 5a에 도시된 구성과 실질적으로 동일하므로 그 상세한 도시는 생략되었다.

드라이브 트랜스포머(T_1)의 2차권선에 연결된 인버터부는 제1 내지 제4 부출력부(515, 516, 517, 518)을 포함하며, 제1 및 제4 부출력부(515, 518)를 구성하는 각 모듈은 도 4a 또는 4c에 도시된 회로(M1, M3)로 구성될 수 있으며, 제2 및 제3 부출력부(516, 517)를 구성하는 각 모듈은 회로(M1, M3)에 대응하는 회로(M2, M4)로 구성될 수 있다. 각 부출력부는 실질적으로 구성이 동일한 모듈을 둘 이상 구비하여 출력부에서 발생되는 손실 전력을 최소화시킨다. 그리고, 궤환부(55d)의 구성 및 작용은 도 5a에서 설명한 바와 실질적으로 동일하다.

드라이브 트랜스포머(T_1)의 2차권선에 구형파신호가 전달되면 (다시 말하면, 부출력부에 있는 각 트랜지스터의 게이트에 구형파가 인가되면), 그 게이트 전압에 따라 제1 내지 제4 부출력부(515~518)에 포함된 트랜지스터의 온/오프 동작이 제어된다. 즉, 제1 및 제4 부출력부(515, 518)에 포함된 트랜지스터가 동시에 온되면 제2 및 제3 부출력부(516, 517)에 포함된 트랜지스터가 동시에 오프되거나, 또는 제1 및 제4 부출력부(515, 518)에 포함된 트랜지스터가 동시에 오프되면 제2 및 제3 부출력부(516, 517)에 포함된 트랜지스터가 동시에 온된다. 그럼으로써, 고전압전원(V_1)의 레벨로 증폭된 구형파가 발생된다. 즉, 도 3a에 도시된 스위칭 트랜 지스터(Q_1)가 온되면, 제1 및 제4 부출력부(515, 518)에 포함된 트랜지스터가 동시에 온되고 반면에 제2 및 제3 부출력부(516, 517)에 포함된 트랜지스터는 오프상태를 유지하여, 고전압전원(V_1)에 의한 전류 경로는 제1 부출력부(515), S1 점, 전류 감지 트랜스포머(T2)의 1차권선, 출력 트랜스포머(T3)의 1차권선을 거쳐 제4 부출력부(518)를 통하여 고전압전원(V_1)의 (-)단자($-V_1$)로 연결된다. 한편, 스위칭 트랜지스터(Q_1)가 오프되면, 제2 및 제3 부출력부(516, 517)에 포함된 트랜지스터가 동시에 온되고 반면에 제1 및 제4 부출력부(515, 518)에 포함된 트랜지스터는 오프상태를 유지하여, 고전압전원(V_1)에 의한 전류 경로는 제3 부출력부(517), S2 점, 출력 트랜스포머(T3)의 1차권선 및 전류 감지 트랜스포머(T2)의 1차권선을 거쳐 제2 부출력부(516)를 통하여 고전압전원(V_1)의 (-)단자($-V_1$)로 연결된다. 이와 같은 동작에 의하여 인버터는 고전위의 구형파를 발생하며, 그 인버터 출력은 트랜스포머(T3)를 통하여 출력정류부로 전달된다. 다시 말하면, 트랜지스터(T3)의 1차코일에 흐르는 전류의 방향이 각 트랜지스터의 온/오프 동작에 따라서 서로 정반대 방향으로 흐르게 되어, 고전압으로 증폭된 구형파를 얻게 된다.

궤환부(55d)는 그 구성 및 작용이 도 5a에 도시된 궤환부(55, S1)과 실질적으로 동일하며, 제1 및 제4 부출력부(515, 518)가 온될 때 또는 제2 및 제3 부출력부(516, 517)가 온될 때의 전류를 센싱하여 이를 PWM 제어회로(도 3a 참조)로 궤환시킨다. 도 5a를 통하여 설명된 바와 같이, 스위칭 동작을 위한 회로의 전원(V_2)과 출력용 전원(V_1)이 전류 감지 트랜스포머(T2)에 의하여도 분리되어 있으므로, 고주파 동작에 따른 발진이나 잡음이 발생되는 것을 방지할 수 있다.

도 5e는 도 5a, 5c 또는 5d에 도시된 브릿지형 인버터부와 연결되어 사용되는 출력정류부의 일 예를 도시한 것이다. 도 5e에 도시된 출력정류부는 도 5a에 도시된 출력정류부의 다른 예로서, 두 개 이상의 서로 다른 출력전원을 제공하기 위하여 제1 정류부(57e) 및 제2 정류부(57f)를 구비한다. 각 정류부는 하나의 트랜스포머를 사용하고 각 트랜스포머에는 필요에 따라 복수 개의 정류모듈(M11, 도 5b 참조)을 사용한 예를 나타낸다.

출력 트랜스포머(T3)에는 네 개의 정류모듈(571, 572, 573, 574)이 연결되며, 각 모듈의 출력단자에는 충방전용 커패시터(Co1, Co2, Co3, Co4)가 각각 연결되며, 각 정류모듈(M11)의 출력단자 (a) 및 (b)가 각각 서로 공통으로 연결

되어 하나의 출력단자(V_{out1})를 형성한다. 출력 트랜스포머(T4)에는 두 개의 정류모듈(575, 576)이 연결되며, 각 모듈의 출력단자에는 충방전용 커패시터(Co5, Co6)가 각각 연결되며, 각 정류모듈(M11)의 출력단자 (a) 및 (b)가 각각 서로 공통으로 연결되어 다른 하나의 출력단자(V_{out2})를 형성한다. 본 실시예를 참고하면, 전원장치의 출력의 수에 따라, 그리고 정격전력에 따라 출력 트랜스포머의 수 및 각 트랜스포머에 연결되는 정류모듈의 수를 적절히 정할 수 있음을 알 수 있다.

도 5f는 도 5a, 5c 또는 5d에 도시된 브릿지형 인버터부와 연결되어 사용되는 출력정류부(57g)의 일 예를 도시한 것이다. 본 예에서는 하나의 출력을 얻기 위하여 복수의 출력 트랜스포머를 사용하여 트랜스포머의 크기를 소형화할 수 있음을 보여준다. 그리고, 각 정류모듈의 구성이 동일하지 않더라도 서로 병렬연결할 수 잇음을 나타낸다.

도 5f에 도시된 출력정류부는 도 5a에 도시된 출력정류부의 다른 예로서, 하나의 고전력의 출력전원(V_{out1})을 제공하기 위하여 세 개의 트랜스포머(T3, T4, T5) 및 각 트랜스포머에 각각 연결된 정류모듈(577, 578, 579)를 구비한다. 각 모듈에는 정류용 소자로서 다이오드(D1, D2)를 사용한 예를 나타내며, 트랜스포머의 1차 코일의 누설 인덕턴스와 다이오드의 접합 커패시터에 의한 링깅현상을 방지하기 위하여 다이오드 양단에는 저항(Rs)와 커패시터(Cs)로 구성된 스누버회로가 연결되어 있다.

저전류용인 경우에는 정류용 소자로서 트랜지스터 대신에 다이오드를 사용하더라도 전력손실이 적어 별다른 문제가 없으며, MOSFET 트랜지스터는 내부 파괴전압이 낮기 때문에 고전압(통상 500V 이상) 정류출력을 얻기 위해서는 트랜지스터보다는 다이오드를 병렬로 사용하는 것이 보다 적합하다. 따라서, 본 실시예는 저전류이면서 고전압의 출력이 요구되는 경우에 적합하다. 또한, 도 5f에는 다이오드로 구성된 정류모듈과 함께 추가의 트랜스포머(T6) 및 모듈 M11(도 5b 참조)으로 구성된 정류모듈(580)을 추가로 병렬 연결할 수 있음을 나타낸다.

도 6a는 푸쉬-풀형 SMPS의 구성을 나타내는 도면이다. 전력 트랜스포머(T_1)의 1차권선 측의 회로는 도 3a에 도시된 구성과 실질적으로 동일하므로 그 도시 및 설명을 생략하며, 푸쉬-풀형 인버터부(61a, 63a)와 출력정류부(67a)가 도시되어 있다. 직류전원 V_1 및 V_2 는 도 1에 도시된 입력정류기(11)에서 출력되는 전원으로서, 직류전원 V_1 은 고전압의 직류전원으로서 출력신호의 전압레벨을 결정하는 승폭용 전원(고전압전원)이며, 다른 직류전원 V_2 는 전력트랜스포머(T_1)의 1차측의 전원으로 공급되며 스위칭동작에 의하여 구형파신호를 발생하기 위한 전원(스위칭전원)이다.

푸쉬-풀형 인버터(61a, 63a)는 두 개의 포워드(forward)형 출력부를 구비한 것으로서, 각 포워드형 출력부는 반 사이클 단위로 전력을 부하로 공급하게 된다. 상측 출력부(61a)에 포함된 각 모듈은 도 4a 또는 4c에 도시된 회로(M1, M3)로 구성될 수 있으며, 적어도 둘 이상의 모듈들이 병렬로 연결된다. 하측출력부(63a)에 포함된 각 모듈은 회로(M1, M3)에 대응하는 회로(M2, M4)로 구성될 수 있으며, 적어도 둘 이상의 모듈들이 병렬로 연결된다. 즉, 각 출력부에는 실질적으로 구성이 동일한 모듈을 둘 이상 구비하여 출력부에서 발생되는 손실 전력을 최소화시킨다. 모듈의 수가 증가되면 트랜지스터의 내부저항에 의한 전력손실은 그 증가된 수에 비례하여 감소된다.

상측 출력부(61a) 및 하측 출력부(63a)에 포함된 각 모듈은 실질적으로 그 내부구성이 동일하며, 다만 상측 출력부(61a)에 포함된 트랜지스터(Q_1, Q_2)의 게이트 단자로는 트랜스포머(T_1)의 1차권선의 극성과 같은 방향으로 전류가 인가되고, 하측 출력부(63a)에 포함된 트랜지스터(Q3, Q4)의 게이트 단자로는 트랜스포머(T_1) 의 1차권선의 극성과 반대 방향으로 전류가 인가된다. 따라서, 트랜스포머(T_1)을 통하여 전달된 구형파의 레벨에 따라 상측 출력부(61a) 및 하측 출력부(63a)에 포함된 트랜지스터들이 교대로 온/오프됨을 알 수 있다.

상측 출력부(61a)의 각 모듈(611, 612)의 (a)단자(즉, 트랜지스터의 드레인 단자)는 공통으로 연결되어 출력 트랜지스터(T3)의 1차권선의 업(UP)측에 연결되고, 각 모듈의 (b)단자(즉, 트랜지스터의 소스 단자)는 공통으로 연결되어 트랜스포머(T2)의 1차권선을 통하여 고전압전원(V_1)의 (-)단자($-V_1$)에 접속된다. 하측 출력부(63a)의 각 모듈(631, 632)의 (a)단자(즉, 트랜지스터의 드레인 단자)는 공통으로 연결되어 출력 트랜지스터(T3)의 1차권선의 다운(DOWN)측에 연결되고, 각 모듈의 (b)단자(즉, 트랜지스터의 소스 단자)는 공통으로 연결되어 트랜스포머(T2)의 1차권선을 통하여 고전압전원(V_1)의 (-)단자($-V_1$)에 접속된다.

출력 트랜스포머(T3)의 1차권선에는 인버터의 출력단자가 연결되는데, 그 출력단자는 상측 출력부(61a)의 각 모듈(611, 612)의 공통 (a)단자, 고전압전원(V_1)의 (+)단자 및 하측 출력부(63a)의 각 모듈(631, 632)의 공통 (a)단자로 형성된다.

드라이브 트랜스포머(T_1)의 2차권선에 구형파신호가 전달되면, 그 로직레벨에 따라 상측 출력부(61a)에 포함된 트랜지스터가 동시에 온되거나 하측 출력부(63a)에 포함된 트랜지스터가 동시에 온되어 출력단자에 구형파가 발생된다. 출력신호는 다음에 연결될 출력정류부의 입력이 된다. 다시 말하면, 도 3a에 도시 된 PWM제어회로(31)에 연결된 스위칭 트랜지스터(Q_1)가 온되면 상측 출력부(61a)의 트랜지스터들은 온되고 하측 출력부(63a)의 트랜지스터들은 오프되어 고전압전원(V_1)의 (+)단자에서 상측 출력부(61a) 및 트랜스포머(T2)의 1차권선을 거쳐 고전압전원(V_1)의 (-)단자($-V_1$) 방향으로 전류가 흐르게 된다. 다음으로, 스위칭 트랜지스터(Q_1)가 오프되면 상측 출력부(61a)의 트랜지스터들은 오프되고 하측 출력부(63a)의 트랜지스터들은 온되어 고전압전원(V_1)의 (+)단자에서 하측 출력부(63a) 및 트랜스포머(T2)의 1차권선을 거쳐 고전압전원(V_1)의 (-)단자($-V_1$) 방향으로 전류가 흐르게 된다. 이와 같이, 스위칭 트랜지스터(Q_1)의 온/오프 동작에 의하여 출력 트랜스포머(T3)의 1차코일에 전압레벨이 증폭된 구형파가 형성되고, 그 구형파가 2차코일측으로 전달된다.

또한, 인버터의 스위칭 주파수가 높아짐에 따라 각 MOSFET의 드레인-소스간의 커패시턴스(Coss)에 의한 전력 손실이 증가되는데, 이와 같은 전력손실을 줄이기 위하여, 각 출력부에는 트랜지스터의 드레인과 소스 사이에 다이오드(Dd), 커패시터(Cd) 및 저항(Rd)으로 구성된 전하방전부를 드레인과 소스 사이에 연결한다 (도 4a, 4b, 4c 참조). 다만, 트랜지스터로 인가되는 전압(V1)이 낮을 경우(예컨대 50V 이하)에는 이를 생략할 수 있다. 따라서, 트랜지스터의 드레인-소스 간의 접합 커패시턴스(Coss)에 의한 열손실이 저항(Rd)에서 방열되어 트랜지스터의 열적 런어웨이(Th

ermal runaway)를 방지할 수 있다.

도 6a에 도시된 상측 출력부(61a)는, 예를 들어 도 4a에 도시된 바와 같은 구성(M1)을 하는 모듈 2개를 병렬로 각각 연결한 구조를 갖는다. 즉, 각 모듈에 속한 트랜지스터의 드레인 단자(a)를 공통으로 묶고, 트랜지스터의 소스 단자(b)를 공통으로 묶어 병렬 구조를 취하고 있다. 마찬가지로, 하측 출력부(63a)도 도 4b에 도시된 바와 같은 구성을 하는 모듈(M2) 2개를 병렬로 연결한 구조를 갖는다. 이와 같은 병렬 구조에 의하여 출력부의 트랜지스터가 온될 때 각 트랜지스터에 흐르는 전류는 전체 전류의 1/2이 되고, 그에 따라 트랜지스터의 온-저항(Rds)에 의한 전력 손실도 1/2으로 줄일 수 있다. 본 실시예에서는 각 출력부에 포함된 모듈의 수를 2 개로 예시하였으나, 만일 모듈의 수를 증가시킨다면 전력손실을 보다 낮추어 효율을 높일 수 있겠지만 전원공급기의 물리적인 부피를 증가시키게 될 것이며, 모듈의 수를 감소시키면 그 반대가 될 것이므로, 전력 정격이나 사용 목적에 따라 모듈의 수를 가감할 수 있다.

전류궤환부(65a)는 고전압전원(V_1)의 (-)단자($-V_1$)로 흐르는 전류를 센싱하여 이를 도 3a에 도시된 바와 같은 PWM 제어회로(31)로 궤환시킨다. 도 3a를 통하여 설명된 바와 같이, 스위칭 동작을 위한 회로의 전원(V_2)과 출력용 전원(V_1)이 트랜스포머(T2)에 의하여 서로 분리되어 있으므로, 고주파 동작에 따른 발진이나 잡음이 발생되는 것을 방지할 수 있다.

궤환부(65a, S2)는 전류 커플링 트랜스포머(T2)를 포함하며, 권선의 극성은 도면에 도시된 바와 같다. 저항(R7)은 트랜스포머(T2)의 2차권선에 유도된 전류가 전압신호로 변환한다. 스위칭 트랜지스터(Q_1)이 온 또는 오프 상태에 관계없이 전류의 방향은 고전압전원(V_1)의 (+)단자에서 트랜스포머(T3)의 1차권선을 거쳐 (-)단자($-V_1$) 쪽으로 흐르게 되어 다이오드(D4)에는 순방향 바이어스가 걸려 도통된다. 커패시터(C6)는 잡음 제거용이며, 가변 저항기(VR1)은 출력신호(SENSE)의 전위레벨 조정용으로 사용되며, 가변저항기(VR1)에 의하여 조정된 전압신호(SENSE)는 PWM제어회로(31)로 궤환된다.

궤환부(65a)는 출력전류를 센싱하여 스위칭 트랜지스터(Q_1)을 제어하는 감지신호(SENSE)를 생성하는데, 트랜스포머(T2)에 의하여 스위칭회로부와 인버터 출력부를 전기적으로 분리하고, 또한 궤환부(65a)의 (-)단자는 스위칭전원(V_2)의 (-)단자($-V_2$)와 연결되어 인버터의 출력레벨을 조정하는 고전압전원(V_1)과도 전기적으로 분리되어 있다. 따라서, 스위칭 트랜지스터(Q_1)에서의 고주파수 동작에 의하여 인버터의 출력에 나타나는 발진이나 잡음을 방지할 수 있다.

다음으로, 푸쉬-풀형 스위칭 전원공급기의 출력정류부(67a)에 대하여 설명한다. 출력 트랜스포머(T3)의 1차권선에는 인버터부의 출력단자가 연결되며, 그 2차권선측에는 출력정류부(67a)가 연결된다. 출력 트랜스포머(T3)는 인버터부에서 출력되는 고전위레벨의 구형파를 입력받아 이를 권선비에 따라 일정한 전압으로 낮추고 정류부는 이를 정류하여 직류전원을 제공한다.

트랜스포머(T3)의 출력측에는 정류용 소자와 필터용 커패시터를 구비하는데, 트랜스포머는 권선비에 따라 출력전압을 조정하며, 트랜지스터들은 정류용 소자이며 커패시터는 필터용 소자이다.

출력정류부(67a)는 출력모듈 및 그 출력단자 양단에 연결된 필터용 커패시터(Co1)을 포함함을 알 수 있다. 출력정류부(67a)를 구성하는 각 출력모듈(M11)의 구체적인 구성은 도 5b에 도시되어 있으며, 상측모듈(M11a, 671)과 하측모듈(M11b, 672)로 구성된다. 상측모듈(M11a) 및 하측모듈(M11b)은 출력용 트랜스포머(T3)의 2차권선에 연결되어 정류작용을 수행한다. 만일 도 3a에 도시된 스위칭 트랜지스터(Q_1)가 온되면 상측모듈(M11a)의 트랜지스터(Q_{11})가 온되고, 스위칭 트랜지스터(Q_1)가 오프되면 하측모듈(M11b)의 트랜지스터(Q_{12})가 온된다. 출력 커패시터(Co1)는 작은 맥류(ripple)를 평활하게 필터링하여 직류전원 출력을 제공한다.

상측모듈(M11a)은 트랜지스터(Q_{11}) 외에도 스누버회로를 구비하고 있다. 저항(Rs1)와 커패시터(Cs1)로 구성된 RC 소자는 트랜스포머(T3)의 1차코일의 누설 인덕턴스와 트랜지스터(Q_{11})의 게이트 커패시턴스에 의한 과전압 링깅 현상을 방지하기 위한 제1 스누버회로이며, 저항(Rd1)와 커패시터(Cd1)로 구성된 RC 소자는 출력 트랜스포머(T3)의 1차코일의 누설 인덕턴스와 트랜지스터(Q_{11})의 드레인과 소스간의 커패시턴스(Coss)에 의한 과전압 링깅 현상을 방지하기 위한 제2 스누버회로이다. 그리고, 트랜지스터(Q_{11})의 게이트단자에 연결된 게이트저항(Rg1)은 트랜스포머(T3) 로부터 전달된 구형파의 상승시간(rising time)과 트랜지스터(Q_{11})의 상승시간이 매칭되도록 하기 위하여 부가된다.

하측모듈(M11a)은 상측모듈(M11a)의 내부 구성과 실질적으로 동일하며, 스누버회로 및 게이트저항의 기능 및 파라미터도 실적적으로 동일하지만, 상측모듈(M11a)에서는 트랜지스터(Q_{11})의 게이트단자가 트랜스포머(T3)의 극성표시(dot)가 있는 권선에 연결되는 반면, 하측모듈(M11b)에서는 트랜지스터(Q_{12})의 게이트단자가 트랜스포머(T3)의 극성표시(dot)가 없는 권선에 연결되는 점에서 차이가 있다. 따라서, 트랜스포머(T3)의 1차권선으로부터 전달되는 구형파 전력신호를 그 로직레벨에 따라 번갈아 도통시킬 수 있다.

한편, 도 6a에 도시된 푸쉬-풀형 SMPS 회로도에서 고전압의 전원(V1)과 스위칭회로용 전원(V2)를 별도로 공급하는 구성을 취하고 있다. 푸쉬-풀형 전원공기는 통상적으로 저전력용으로 사용되는 경우가 많은데, 이 경우 두 전원을 하나의 전원으로 구성하더라도 정상적으로 동작한다는 것을 실험적으로 확인할 수 있었다. 즉 하나의 전원이 스위칭회로로 입력되며 또한 인터버로도 전력을 공급하도록 구성할 수 있다.

도 6b는 도 6a에 도시된 전원공급기 회로 중 푸쉬-풀형 인버터(다시 말하면, 트랜스포머(T_1)과 트랜스포머(T3) 사이의 구성)의 다른 구성을 나타낸 것으로서, 도 6a와 같이 인버터의 출력부에 복수의 모듈(M1, M2)을 사용하는 경우, 궤환부(65b)에 연결된 트랜스포머(T2)를 통하여 전류를 센싱함에 있어서 전체 동작전류 대신에 상측 출력부(61b) 및 하측 출력부(63b)의 각각 하나의 모듈(도면에서는 615, 633)을 통하여 흐르는 출력전류를 센싱하도록 구성한 것이다. 그렇게 함으로써 트랜스포머(T2)의 전류 정격을 낮출 수 있어 트랜스포머(T2)의 사이즈를 줄일 수 있다.

도 6b에서, 상측 출력부(61b)의 세 모듈(613, 614, 615)의 (a)단자는 서로 접속되어 인버터의 한 출력단자를 형성하고, 두 모듈(613,614)의 (b) 단자는 서로 접속되어 고전압전원(V_1)의 (-)단자($-V_1$)에 연결되지만 한 모듈(615)의

(b)단자는 트랜스포머(T2)의 1차권선을 거쳐 고전압전원(V_1)의 (-)단자($-V_1$)에 연결된다. 그리고, 하측 출력부(63b)의 세 모듈(633,634,635)의 (a)단자는 서로 접속되어 인버터의 다른 출력단자를 형성하고, 두 모듈(634,635)의 (b) 단자는 서로 접속되어 고전압전원(V_1)의 (-)단자($-V_1$)에 연결되지만 한 모듈(633)의 (b)단자는 상측 출력부(61b)의 한 모듈(615)의 (b) 단자와 직접 연결된다. 상측 출력부(61b)의 모듈로는 도 4a에 도시된 회로(M1) 또는 도 4c에 도시된 회로(M3)가 적용될 수 있으며, 하측 출력부(63b)의 모듈로는 도 4b에 도시된 회로(M2) 또는 도 4d에 도시된 회로(M4)가 적용될 수 있으며, 전체적인 기능은 도 6a에서 설명한 바와 같다.

도 6c는 도 6a 또는 6b에 도시된 푸쉬-풀형 인버터부와 연결되어 사용되는 출력정류부의 일 예를 도시한 것이다. 도 6c에 도시된 출력정류부는 도 6a에 도시된 출력정류부의 다른 예로서, 복수의 정류부(67C1, 67C2, 67C3)를 구비한다. 각 정류부는 하나의 트랜스포머를 사용하고 각 트랜스포머에는 필요에 따라 복수 개의 정류모듈(M11, 도 5b 참조)을 사용한 예를 나타낸다.

트랜스포머(T3)에는 두 개의 정류모듈(671, 672)이 연결되며, 각 모듈의 출력단자에는 필터용 커패시터(Co11, Co12)가 각각 연결되며, 각 정류모듈(M11)의 출력단자 (a) 및 (b)가 각각 서로 공통으로 연결되어 하나의 출력전압(V_{out1})를 형성한다. 트랜스포머(T4)에는 하나의 정류모듈(673)이 연결되며, 그 출력단자에는 필터용 커패시터(Co2)가 연결되며, 정류모듈(M11)의 출력단자 (a) 및 (b)는 출력전압(V_{out2})를 형성한다. 본 실시예를 참고하면, 전원장치의 출력전압의 수에 따라, 그리고 각 출력 전력양에 따라 출력 트랜스포머의 수 및 각 트랜스포머에 연결되는 정류모듈의 수를 적절히 정할 수 있음을 알 수 있다.

한편, 트랜스포머(T5)는 저전류/고전압 출력용을 위해서는 도 5f에 도시된 바와 같은 구성의 출력정류부(67c3)를 채택할 수 있다. 저전류용인 경우에는 정류용 소자로서 트랜지스터 대신에 다이오드를 사용하더라도 전력손실이 적어 별다른 문제가 없으며, 고전압용 MOSFET 트랜지스터의 경우 드레인과 소스간의 내부저항이 크기 때문에 고전압(200V 이상) 정류에서는 트랜지스터보다는 다이오드를 병렬로 사용하는 것이 보다 효율적이다. 따라서, 본 실시예는 저전류이면서 고전압의 출력이 요구되는 경우에 적합하다. 도 6d는 이와 같이 다이오드를 이용하여 구성한 예를 나타낸다.

본 회로는 배터리 전압을 이용하여 고출력(저전압 고전류)용 인버터를 구현할 수 있으며, 직류 모터 구동장치 응용되어 에너지 절약을 물론 스위칭 주파수를 높일 수 있어 모터의 토크(torque)를 향상시킬 수 있다. 특히, 에어콘 콤퓨레셔 모터에 응용되는 경우 에어콘의 소비전력을 대폭 절약할 수 있다. 상술한 바와 같은 콘버터의 구성은 고전력용 전력을 요구하는 전원변환장치의 구동회로로 사용될 수 있으며, 특히 밧데리 충전기, 직류전동기 구동장치 등에 사용되는 각종 인버터나 콘버터 회로에 유용하다. 그리고, 본 발명에 따른 콘버터는 노트북 컴퓨터와 같이 저전압/고전력용 전원공급장치의 구동회로로도 적합하다.

발명의 효과

상술한 바와 같이 본 발명에 따른 전원공급기에 의하면, 스위칭 주파수 발진부(PWM 제어회로)에 공급되는 전원(V2)과 메인 전력증폭기(전력 트랜스포머의 출력측)로 공급되는 전원(V1)을 완전히 분리하여 스위칭 주파수를 높이더라도 발진이 발생되지 않아 높은 효율을 얻을 수 있다. 본 발명에 의하면 스위칭 주파수를 종래에 비하여 크게 높일 수 있음으로써 콘버터에 사용되는 트랜스포머의 크기를 작게할 수 있으며 아울러 코일의 턴수를 줄여 코일의 저항에 의한 에너지 손실을 줄일 수 있다.

또한, 종래의 토템 폴 신호 발생방식에서 무효전력 손실이 20% 이상이 되어 효율을 80% 이상으로 할 수 없음에 비하여, 본 발명에서는 드라이브 트랜스포머에서 2차측으로 전류를 공급함에 있어서 (+)와 (-) 펄스를 분리 전송하여 증폭함으로써 무효전력 손실을 무시할 정도로 낮출 수 있다. 또한, 종래에는 콘버터 출력단에 무효전력을 보상하기 위한 인덕터와 커패시터로 구성된 필터를 구비하여야 하지만 본 발명에서는 출력측에 나타나는 리플의 크기가 작아 그와 같은 필터를 구비할 필요없이 낮은 용량의 커패시터만이 요구되므로 경제적으로나 물리적인 부피면에서 보다 잇점이 있다.

(57) 청구의 범위

청구항 1.

고전압 증폭용으로 사용되는 제1전원 및 스위칭 동작용으로 사용되는 제2전원을 출력하는 전원출력부;

스위칭신호에 따라 소정의 주파수로 동작하여 상기 제2전원을 상기 주파수의 구형파로 쵸핑하여 출력하는 스위칭부;

상기 제2전원의 레벨을 갖는 구형파신호가 입력되며, 상기 구형파신호에 의하여 서로 교대로 온 또는 오프되는 제1 및 제2 스위칭소자를 구비하되, 상기 입력 구형파신호의 양의 위상에서 제1 스위칭소자가 온되어 상기 제1전원의 양의 레벨신호를 출력하는 한편 상기 입력 구형파신호의 음의 위상에서 제2 스위칭소자가 온되어 상기 제1전원의 음의 레벨신호를 출력하여 상기 제1전원의 레벨을 갖는 구형파신호를 출력하며, 상기 제1 및 제2 스위칭소자 각각은 복수의 트랜지스터 소자가 병렬로 연결되어 각 스위칭소자가 온될 때 상기 복수의 트랜지스터 소자들이 함께 온되어 각 스위칭소자에 흐르는 전류가 복수의 트랜지스터 소자들로 분산되어 흐르도록 하는 인버터부;

상기 인버터부에서 출력된 구형파신호를 정류하여 직류전원으로 출력하는 출력정류부; 및

상기 인버터부에서 상기 출력정류부로 인가되는 신호의 전류를 검출하여 상기 스위칭부로 궤환시켜, 상기 스위칭부로 하여금 상기 검출된 전류에 따라 상기 스위칭신호의 펄스 위상을 조정하도록 하는 전류궤환부를 포함하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 2.
제1항에 있어서, 상기 스위칭부는
상기 출력정류부의 출력신호를 궤환시키는 출력궤환부; 및
상기 궤환된 출력신호를 소정의 기준신호와 비교한 오차신호 및 상기 전류궤환부에서 출력된 감지신호에 따라 상기 스위칭신호의 펄스 위상을 조정하여 최종 출력의 직류전압이 일정하게 유지되도록 제어하는 스위칭제어부를 더 포함하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 3.
삭제

청구항 4.
삭제

청구항 5.
삭제

청구항 6.
제1항에 있어서, 상기 스위칭부는
스위칭신호에 따라 온 또는 오프하는 스위치; 및
상기 제2전원과 상기 스위치 사이에 1차권선이 연결되어 상기 스위치의 온 또는 오프 동작에 의하여 1차권선에 구형파 전원이 공급되어 2차권선으로 제2전원의 레벨을 갖는 구형파신호를 출력하는 트랜스포머를 포함하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 7.
삭제

청구항 8.
제1항에 있어서, 상기 전원출력부에서 상기 제2전원을 발생하는 제2전원출력부는,
교류전원을 입력받아 이를 직류전원으로 정류하는 제1정류부;
스위칭신호에 따라 소정의 주파수로 온 또는 오프하는 제2스위칭부;
상기 제1정류부의 직류전원과 상기 제2스위칭부 사이에 1차권선이 연결되어 상기 제2스위칭부의 온 또는 오프에 의하여 1차권선에 공급되는 상기 직류전원을 단속하여 2차권선에 전력을 공급하는 전력변환부;
상기 전력변환부의 2차권선에 연결되어 교류전원을 직류전원으로 변환하여 제2전원을 출력하는 제2정류부;
상기 제2스위칭부의 온 또는 오프 동작에 따라 상기 전력변환부의 1차권선에 흐르는 전류를 감지하여 이를 제어부로 궤환하는 검출부; 및
상기 제2정류부의 제2전원을 궤환받아 이를 기준신호와 비교한 오차신호 및 상기 검출부에서 출력된 감지신호에 따라 상기 스위칭신호를 발생하는 제어부를 포함하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 9.
삭제

청구항 10.
삭제

청구항 11.
삭제

청구항 12.
제1항에 있어서, 상기 전원출력부에서 상기 제1전원을 발생하는 제1전원출력부는,
교류전원을 입력받아 이를 직류전원으로 정류하여 제2전원의 전압을 발생하는 정류부를 적어도 둘 구비하며, 각 정류부는 실질적으로 동일한 내부 구성을 가지며 동일한 전압을 출력하며, 각 정류부의 (+) 및 (-) 출력단자가 각각 서로 공통으로 연결되어 있는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 13.
삭제

청구항 14.
제1항에 있어서, 상기 인버터부는
상기 제2전원의 레벨을 갖는 구형파신호를 전달받는 트랜스포머 및 상기 트랜스포머의 2차권선에 연결되어 스위칭소자로서 동작하는 둘의 트랜지스터를 포함하며,
제1 트랜지스터의 드레인단자는 상기 제1전원의 (+)단자에 연결되며, 제2 트랜지스터의 소스단자는 상기 제1전원의 (-)단자에 연결되며, 제1 트랜지스터의 소스단자와 제2 트랜지스터의 드레인단자가 공통 접속되어 출력단자를 형성하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 15.
삭제

청구항 16.
삭제

청구항 17.
삭제

청구항 18.
삭제
청구항 19.
삭제
청구항 20.
제1전원 및 제2전원을 출력하는 전원출력부;
스위칭신호에 따라 소정의 주파수로 동작하여 상기 제2전원을 상기 주파수의 구형파로 쵸핑하여 출력하는 스위칭부; 및
상기 제1전원의 중간탭단자가 출력단자를 형성하며, 상기 입력 구형파신호의 로직레벨에 따라 서로 번갈아 온 또는 오프되는 업출력부 및 다운출력부를 구비하여,
상기 제1전원의 (+)단자에서 상기 업출력부를 통하여 상기 제1전원의 중간탭단자로의 전류 경로를 설정하거나 상기 제1전원의 중간탭단자에서 상기 다운출력부를 통하여 상기 제1전원의 (-)단자로의 전류경로를 설정하여,
상기 제2전원의 레벨을 갖는 구형파신호를 입력받아 상기 제1전원의 레벨을 갖는 구형파신호로 증폭하는 인버터부를 포함하는 것을 특징으로 하는 스위칭모드 전원공급기.
청구항 21.
제20항에 있어서,
상기 업출력부 또는 다운출력부는 적어도 하나의 스위칭용 트랜지스터를 포함하며,
상기 업출력부에 포함된 트랜지스터의 드레인 단자는 공통으로 연결되어 상기 제1전원의 (+)단자에 연결되고 트랜지스터의 소스 단자는 공통으로 연결되며,
상기 다운출력부에 포함된 트랜지스터의 소스 단자는 공통으로 연결되어 상기 제1전원의 (-)단자에 연결되고 트랜지스터의 드레인 단자는 공통으로 연결되어,
상기 다운출력부의 트랜지스터의 공통 드레인 단자와 상기 업출력부의 트랜지스터의 공통 소스 단자가 공통 접속되어 상기 인버터부의 출력단자를 형성하는 것을 특징으로 하는 스위칭모드 전원공급기.
청구항 22.
제1전원 및 제2전원을 출력하는 전원출력부;
스위칭신호에 따라 소정의 주파수로 동작하여 상기 제2전원을 상기 주파수의 구형파로 쵸핑하여 출력하는 스위칭부; 및
상기 입력 구형파신호의 로직레벨에 따라 서로 번갈아 온 또는 오프되는 제1 내지 제4 출력부를 구비하여,
상기 제1전원의 (+)단자에서 상기 제1 출력부, 출력단자 및 상기 제4 출력부를 통하여 상기 제1전원의 (-)단자로의 전류 경로를 설정하거나, 상기 제1전원의 (+)단자에서 상기 제2 출력부, 출력단자 및 상기 제3 출력부를 통하여 상기 제1전원의 (-)단자로의 전류경로를 설정하여,
상기 제2전원의 레벨을 갖는 구형파신호를 입력받아 상기 제1전원의 레벨을 갖는 구형파신호로 증폭하는 인버터부를 포함하는 것을 특징으로 하는 스위칭모드 전원공급기.
청구항 23.
제22항에 있어서,
상기 제1 내지 제4 출력부는 각각 적어도 하나의 스위칭용 트랜지스터를 포함하며,
상기 제1 및 제2 출력부에 포함된 트랜지스터의 드레인 단자는 공통으로 상기 제1전원의 (+)단자에 연결되고, 상기 제1 및 제2 출력부의 트랜지스터의 소스 단자는 각각 공통으로 연결되며, 상기 제1 출력부의 트랜지스터의 공통 소스단자는 상기 인버터부의 출력단자를 경유하여 상기 제3 출력부의 트랜지스터의 동통 소스 단자로 연결되며,
상기 제2 및 제4 출력부에 포함된 트랜지스터의 소스 단자는 공통으로 연결되어 상기 제1전원의 (-)단자에 연결되고,
상기 제3 및 제4 출력부의 트랜지스터의 드레인 단자는 각각 공통으로 연결되며, 상기 제3 출력부의 트랜지스터의 공통 드레인 단자는 상기 제1 출력부의 공통 소스단자에 연결되고 상기 제4 출력부의 트랜지스터의 공통 드레인 단자는 상기 제2 출력부의 공통 소스단자에 연결되는 것을 특징으로 하는 스위칭모드 전원공급기.
청구항 24.
제1전원 및 제2전원을 출력하는 전원출력부;
소정의 주파수로 동작하여 상기 제2전원을 상기 주파수의 구형파로 쵸핑하여 출력하는 스위칭부; 및
상기 제1전원의 (+)단자가 출력단자를 형성하며, 상기 입력 구형파신호의 로직레벨에 따라 서로 번갈아 온 또는 오프되는 업출력부 및 다운출력부를 구비하여,
상기 제1전원의 (+)단자에서 상기 업출력부를 통하여 (-)단자로의 전류 경로를 설정하거나 상기 제1전원의 (+)단자에서 상기 다운출력부를 통하여 (-)단자로의 전류경로를 설정하여,
상기 제2전원의 레벨을 갖는 구형파신호를 입력받아 상기 제1전원의 레벨을 갖는 구형파신호로 증폭하는 인버터부를 포함하는 것을 특징으로 하는 스위칭모드 전원공급기.
청구항 25.
제24항에 있어서,
상기 업출력부는 트랜지스터를 포함하는 적어도 하나의 모듈을 구비하며, 각 모듈에 포함된 트랜지스터의 드레인 단자는 공통으로 연결되어 출력 트랜지스터의 1차권선의 업단자에 연결되고, 트랜지스터의 소스 단자는 공통으로 연결되어 제1전원의 (-)단자에 접속되며,

상기 다운출력부는 트랜지스터를 포함하는 적어도 하나의 모듈을 구비하며, 각 모듈에 포함된 트랜지스터의 드레인 단자는 공통으로 연결되어 출력 트랜지스터의 1차권선의 다운단자에 연결되고, 트랜지스터의 소스 단자는 공통으로 연결되어 제1전원의 (-)단자에 접속되며,
입력 구형파신호의 로직레벨에 따라, 상기 업출력부에 포함된 트랜지스터들이 동시에 온되어 제1전원의 (+)단자에서 업출력부를 거쳐 제1전원의 (-)단자 방향으로 전류를 흐르게 하거나, 상기 다운출력부에 포함된 트랜지스터들이 동시에 온되어 상기 제1전원의 (+)단자에서 다운출력부를 거쳐 제1전원의 (-)단자 방향으로 전류를 흐르게 하여, 출력단자에 제1전원의 레벨을 갖는 구형파를 발생하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 26.

삭제

청구항 27.

제20항, 제22항 또는 제24항에 있어서, 상기 인버터부의 각 출력부는 복수의 스위칭소자를 포함하여, 각 출력부에 포함된 스위칭소자들이 동시에 온 또는 오프됨에 의하여 전류 경로가 설정되어 각 출력부에 흐르는 전류가 각 스위칭소자들로 분산하여 흐르게 하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 28.

제20항, 제22항 또는 제24항에 있어서, 상기 스위칭부는
상기 인버터부의 출력단자로 흐르는 전류를 검출하여 궤환시키는 전류궤환부; 및
상기 전류궤환부에서 출력된 감지신호에 따라 상기 스위칭신호의 펄스 위상을 조정하여 최종 출력의 직류전압이 일정하게 유지되도록 제어하는 스위칭제어부를 더 포함하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 29.

제20항, 제22항 또는 제24항에 있어서, 상기 인버터부의 각 출력부가 복수의 스위칭소자를 포함하는 경우,
상기 각 출력부에 포함된 복수의 스위칭소자들 중 일부에 의하여 형성된 전류경로에 흐르는 전류를 검출하여 궤환시키는 전류궤환부;
상기 전류궤환부에서 출력된 감지신호에 따라 상기 스위칭신호의 펄스 위상을 조정하여 최종 출력의 직류전압이 일정하게 유지되도록 제어하는 스위칭제어부를 더 포함하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 30.

제20항, 제22항 또는 제24항에 있어서,
상기 인버터부의 출력단자로 흐르는 전류 경로 상에 전류 커플링 트랜스포머를 게재하여, 상기 트랜스포머의 2차권선으로 유도된 전류를 전압신호로 변환하여 궤환하여, 상기 스위칭신호의 펄스 위상을 조정하여 최종 출력의 직류전압이 일정하게 유지되도록 제어하는 것을 특징으로 하는 스위칭모드 전원공급기.

청구항 31.

삭제

청구항 32.

삭제

청구항 33.

삭제

청구항 34.

삭제

청구항 35.

삭제

청구항 36.

삭제

청구항 37.

삭제

청구항 38.

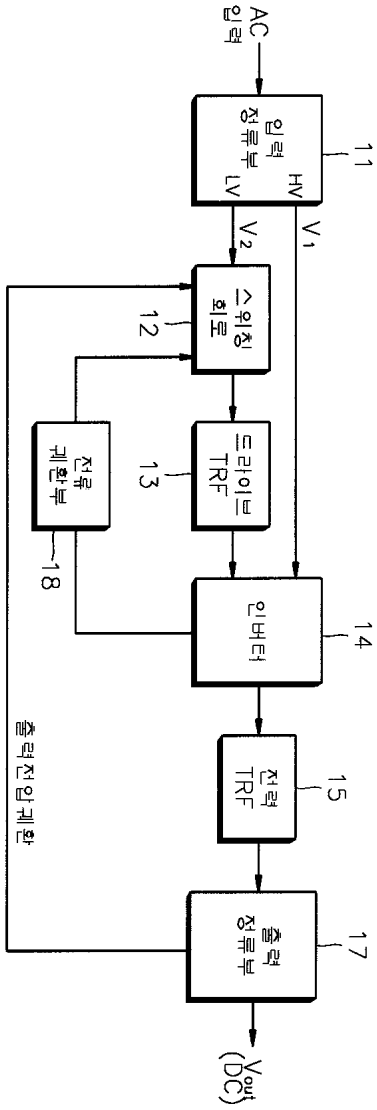
삭제

청구항 39.

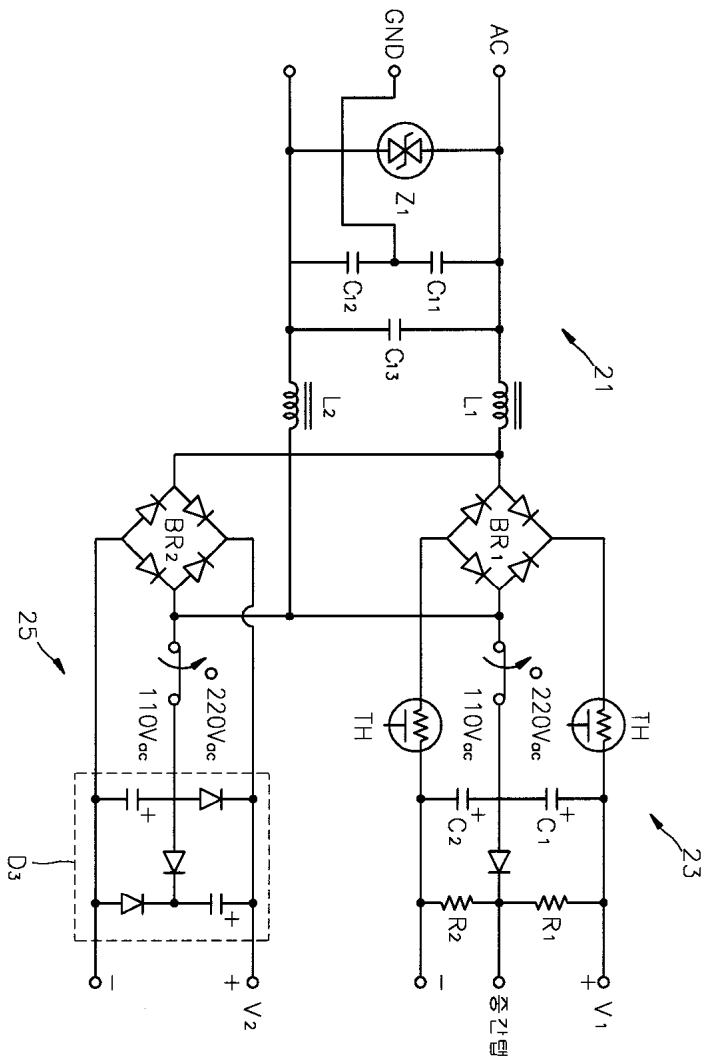
삭제

도면

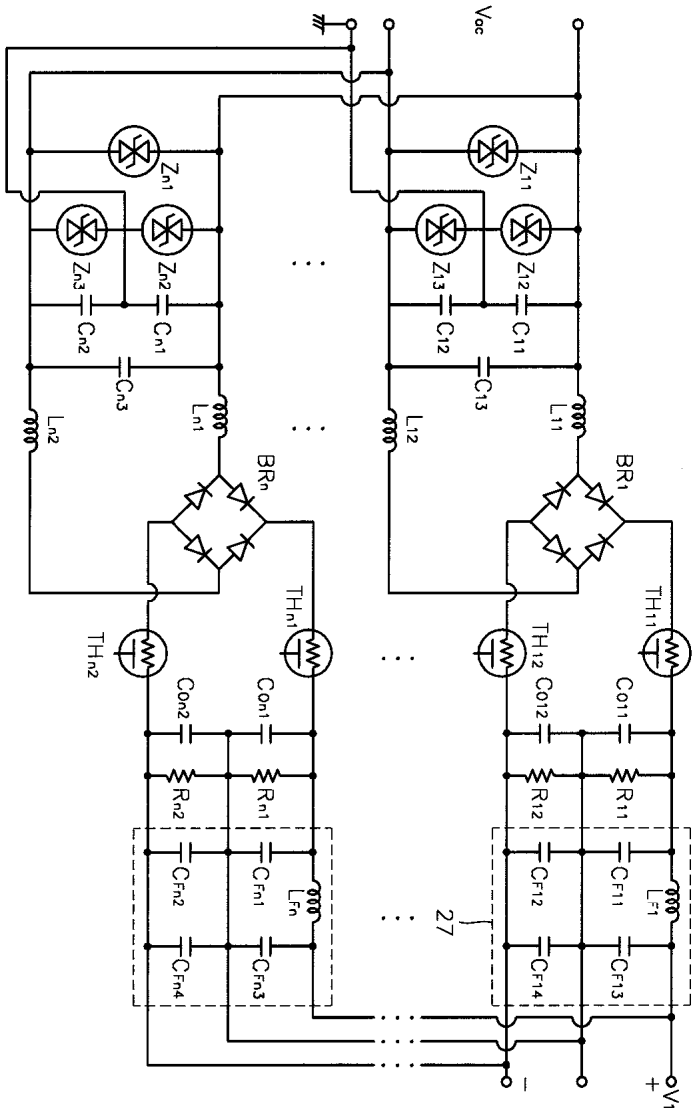
도면1


AC
입력
입력
정류부
HV
LV
11
V1
V2
스위칭
회로
12
드라이브
TRF
13
전류
귀환부
18
인버터
14
전력
TRF
15
출력
정류부
17
Vout
(DC)
출력전압귀환

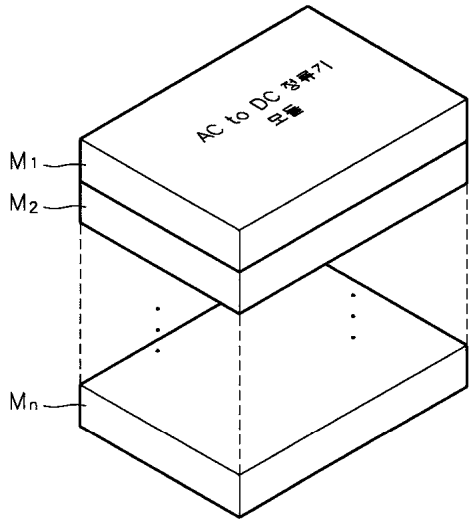
도면2a


GND
AC
Z1
C12
C11
C13
L2
L1
21
BR2
BR1
25
220Vac
110Vac
TH
C2
C1
23
D3
R2
R1
V2
중간탭
V1

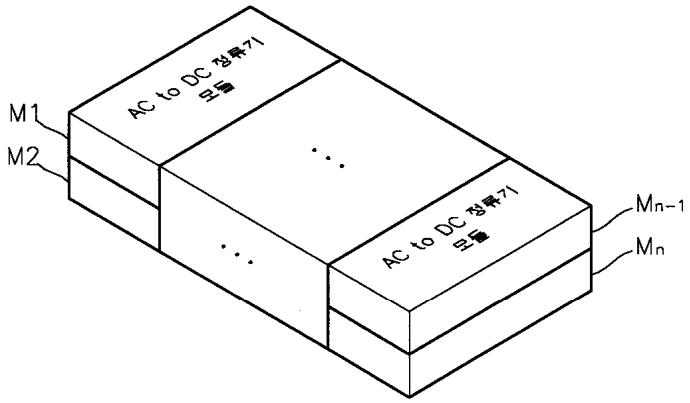
도면2b


Vac
Zn1
Zn2
Zn3
Cn2
Cn1
Cn3
Ln2
Ln1
BRn
THn1
THn2
Con2
Con1
Rn2
Rn1
Cfn2
Cfn1
Lfn
Cfn4
Cfn3
Z11
Z12
Z13
C12
C11
C13
L12
L11
BR1
TH11
TH12
Co12
Co11
R12
R11
CF12
CF11
LF1
CF14
CF13
27
V1

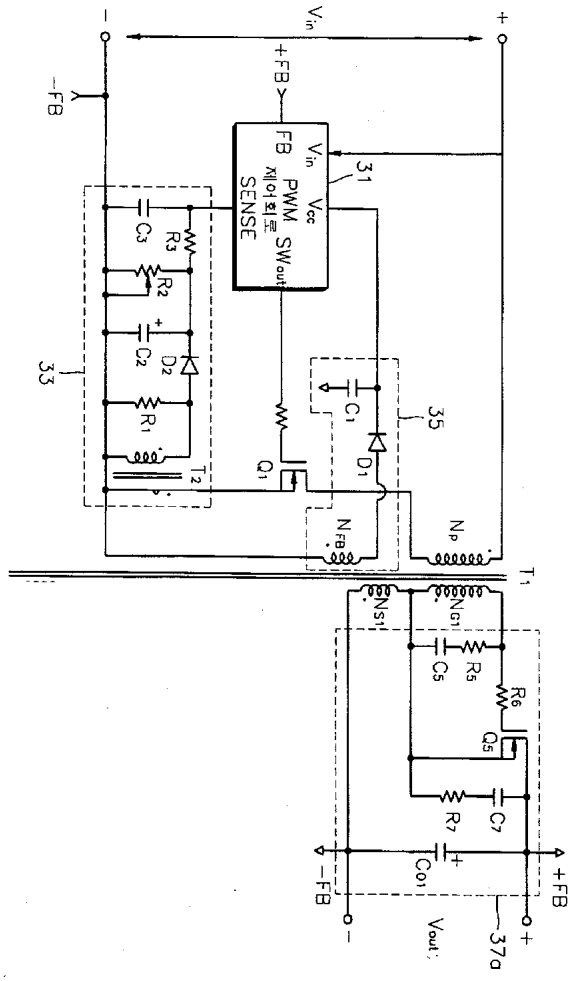
도면2c


AC to DC 정류기 모듈
M1
M2
Mn

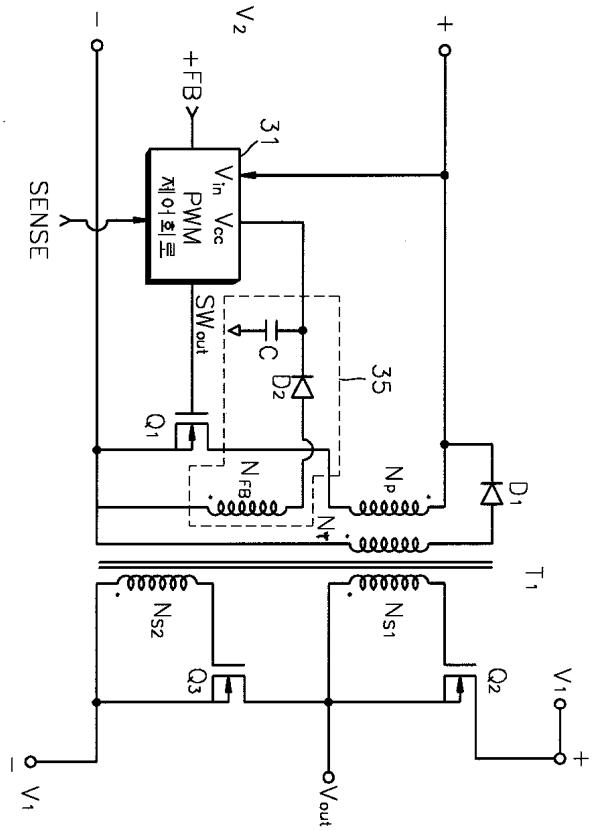
도면2d


M1
M2
AC to DC 정류기 모듈
AC to DC 정류기 모듈
Mn-1
Mn

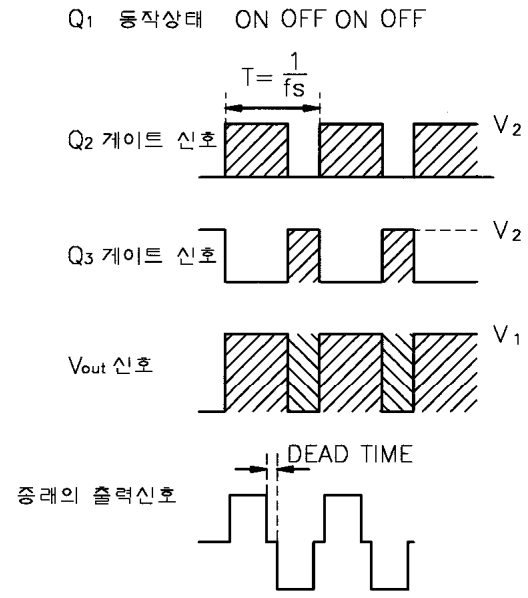
도면2e


Vin
+FB
-FB
FB
PWM 제어회로
SENSE
Vin
Vcc
SWout
31
C3
R3
R2
C2
D2
R1
T2
33
C1
D1
Q1
35
NFB
NP
T1
NS1
NG1
C5
R5
R6
Q5
R7
C7
CO1
-FB
+FB
Vout
37a

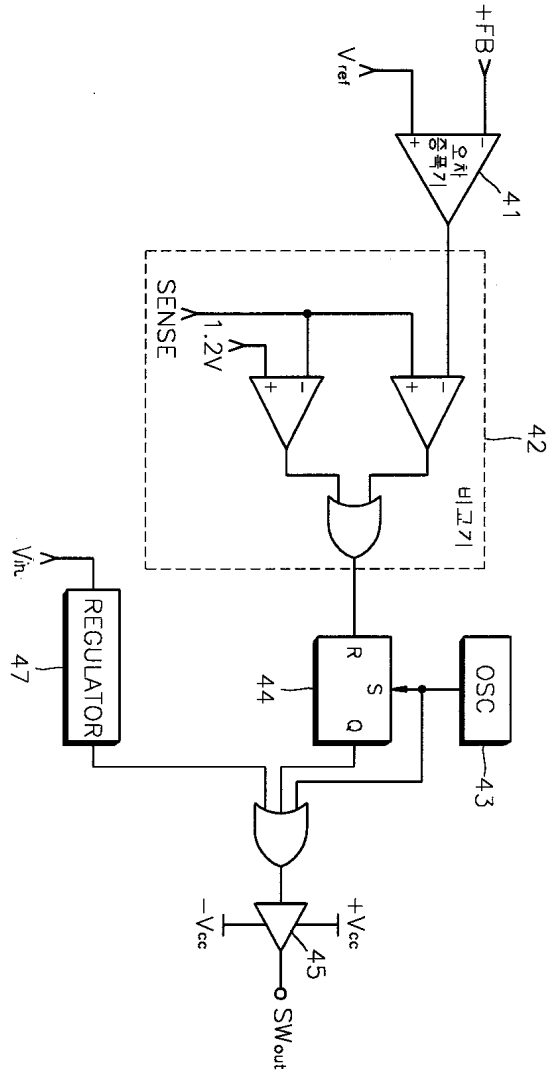
도면3a


V2
+FB
31
SENSE
Vin Vcc
PWM
제어회로
SWout
C
D2
35
Q1
NFB
NP
D1
N+
T1
NS2
NS1
Q3
Q2
V1
Vout

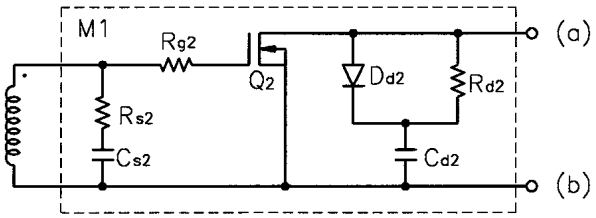
도면3b


Q1 동작상태 ON OFF ON OFF
T= 1/fs
Q2 게이트 신호
V2
Q3 게이트 신호
V2
Vout 신호
V1
DEAD TIME
종래의 출력신호

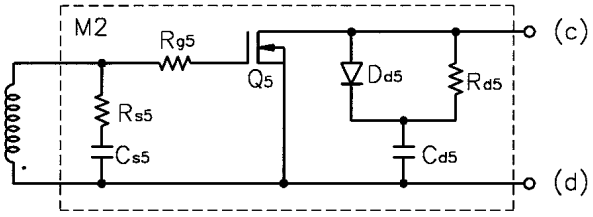
도면3c



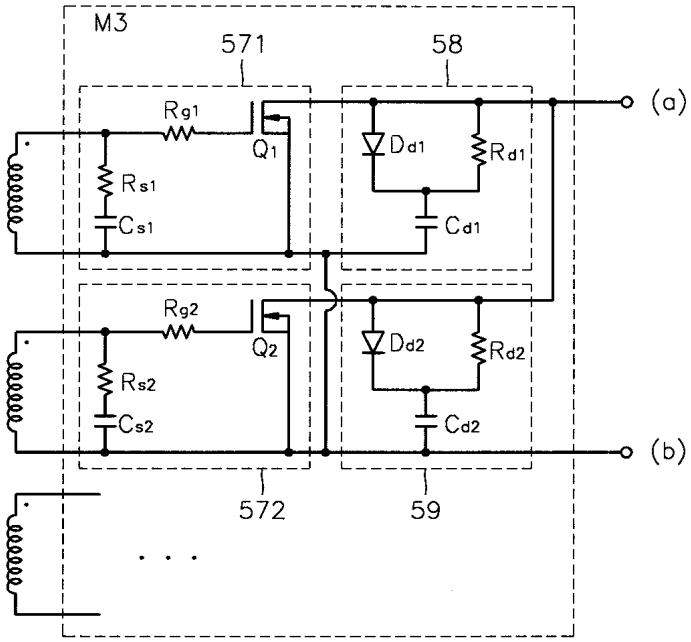
도면4a



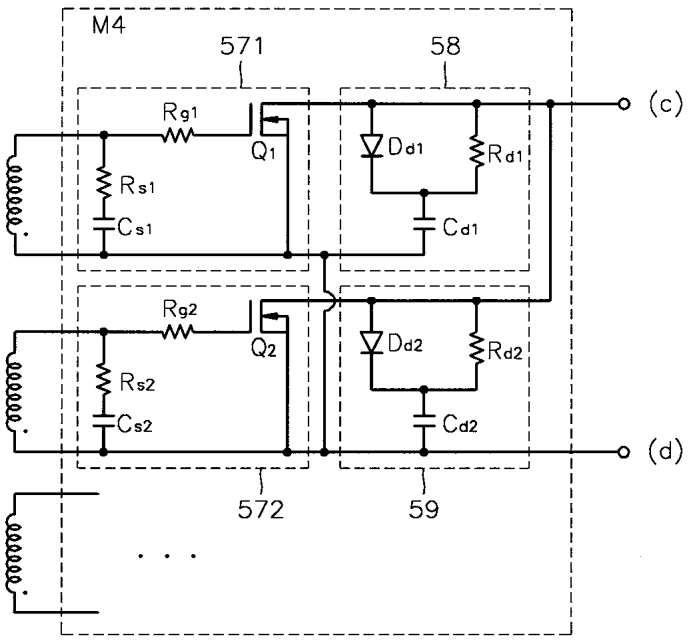
도면4b



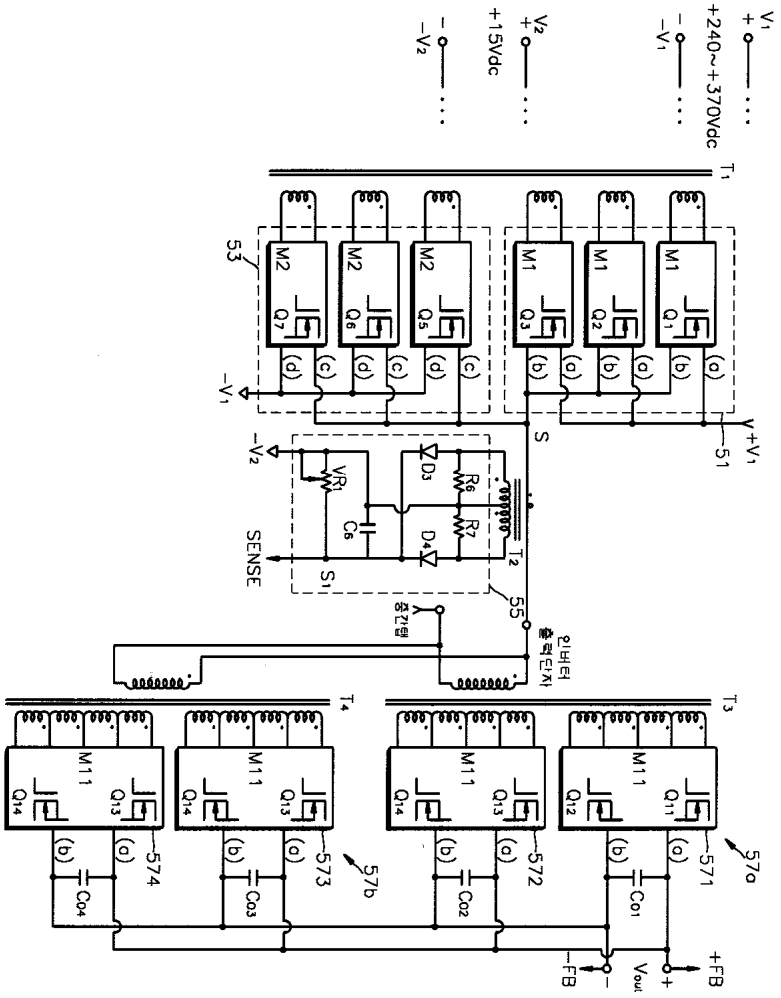
도면4c


M3
571
58
Rg1
Q1
Rs1
Cs1
Dd1
Rd1
Cd1
(a)
Rg2
Q2
Rs2
Cs2
Dd2
Rd2
Cd2
(b)
572
59

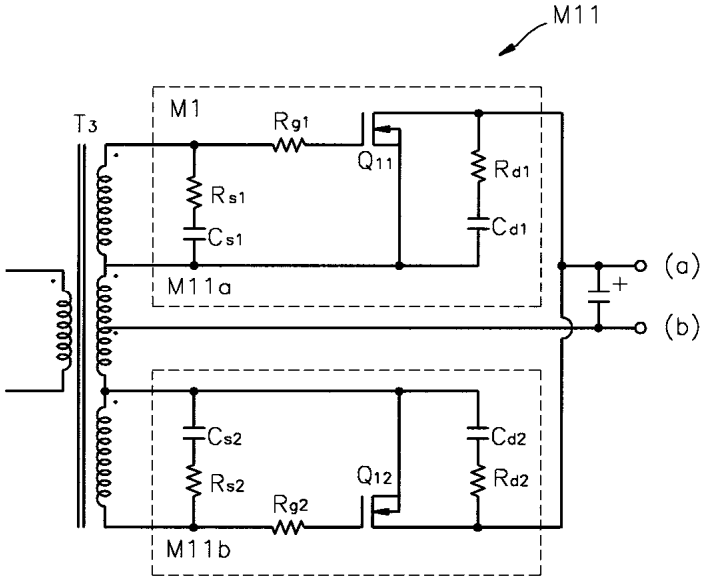
도면4d


M4
571
58
Rg1
Q1
Rs1
Cs1
Dd1
Rd1
Cd1
(c)
Rg2
Q2
Rs2
Cs2
Dd2
Rd2
Cd2
(d)
572
59

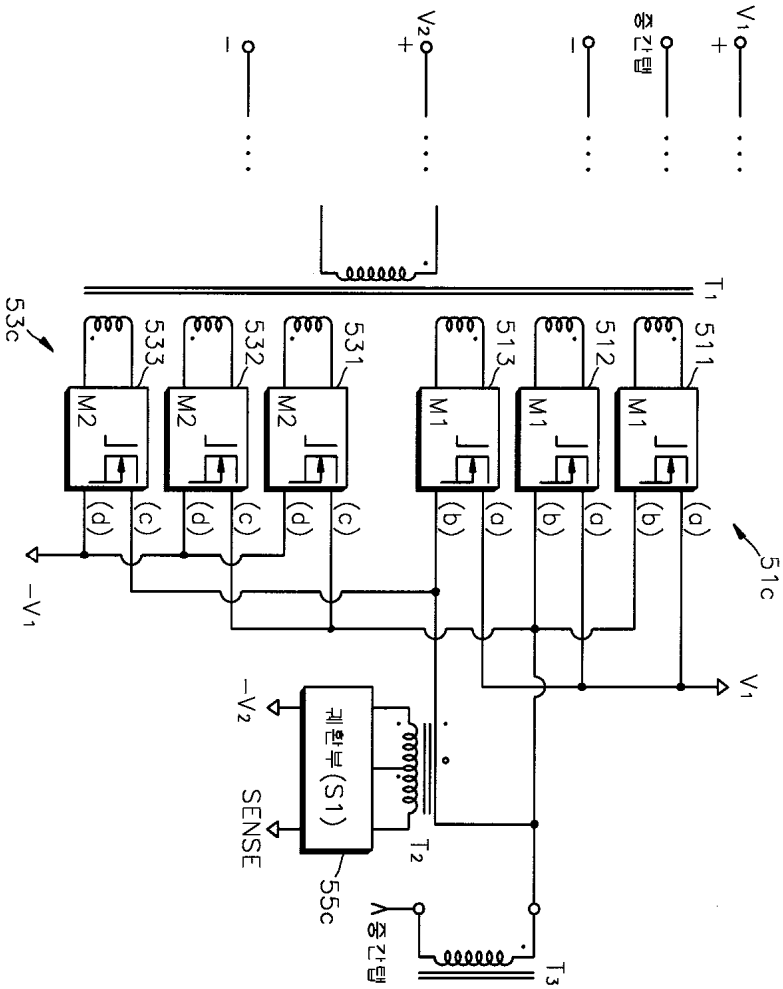
도면5a


+240~+370Vdc
+15Vdc
T1
T2
T3
T4
M1
M2
M11
53
55
51
57a
57b
571
572
573
574
SENSE
인버터 출력단자
중간탭
+FB
-FB

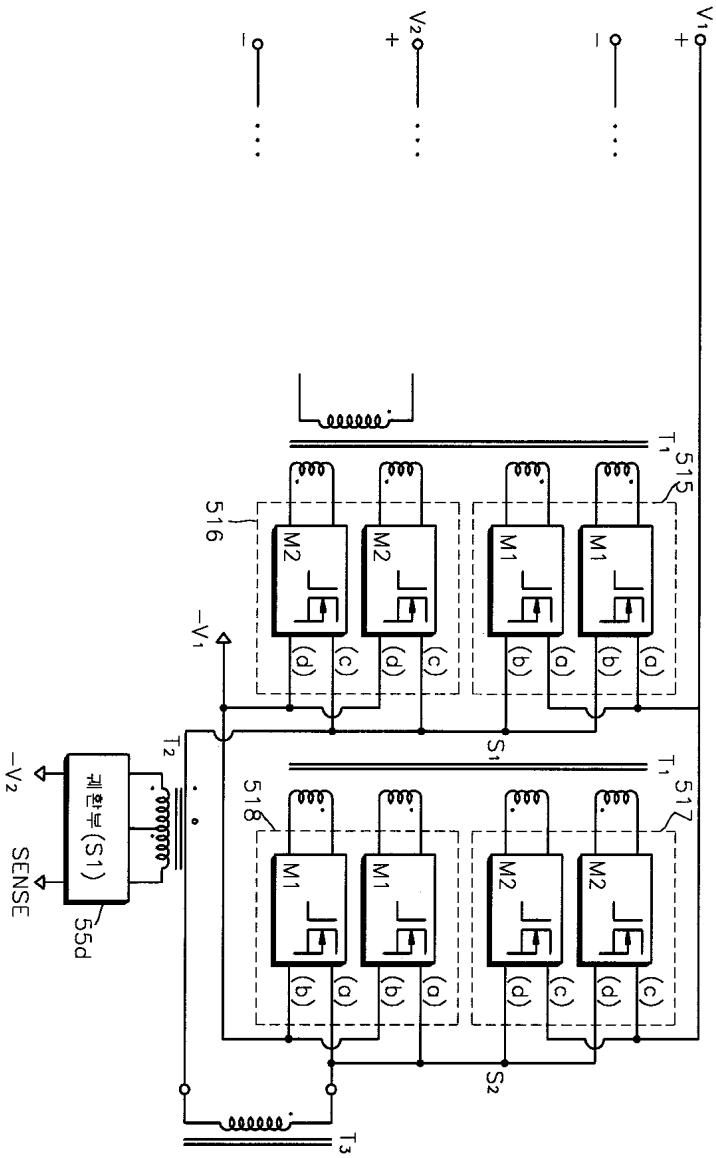
도면5b


M11
T3
M1
Rg1
Q11
Rd1
Cd1
Rs1
Cs1
M11a
(a)
(b)
Cs2
Rs2
Rg2
Q12
Cd2
Rd2
M11b

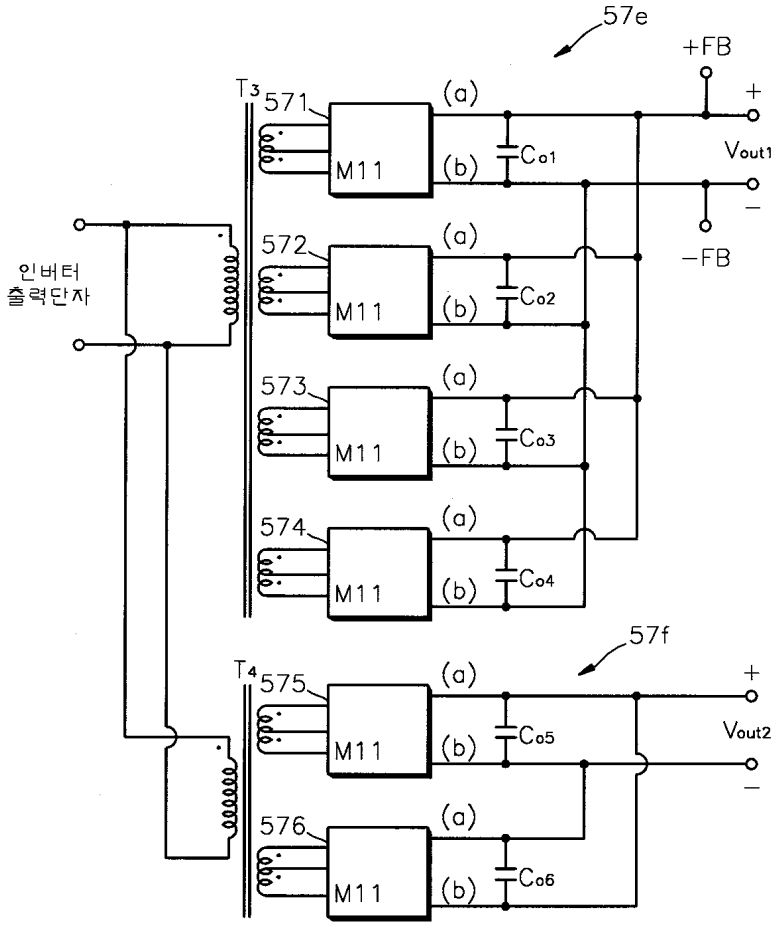
도면5c


V1
+
중간탭
−
V2
+
−
T1
511
512
513
531
532
533
M1
M2
(a)
(b)
(c)
(d)
51c
53c
−V1
V1
−V2
SENSE
제한부(S1)
55c
T2
T3
중간탭

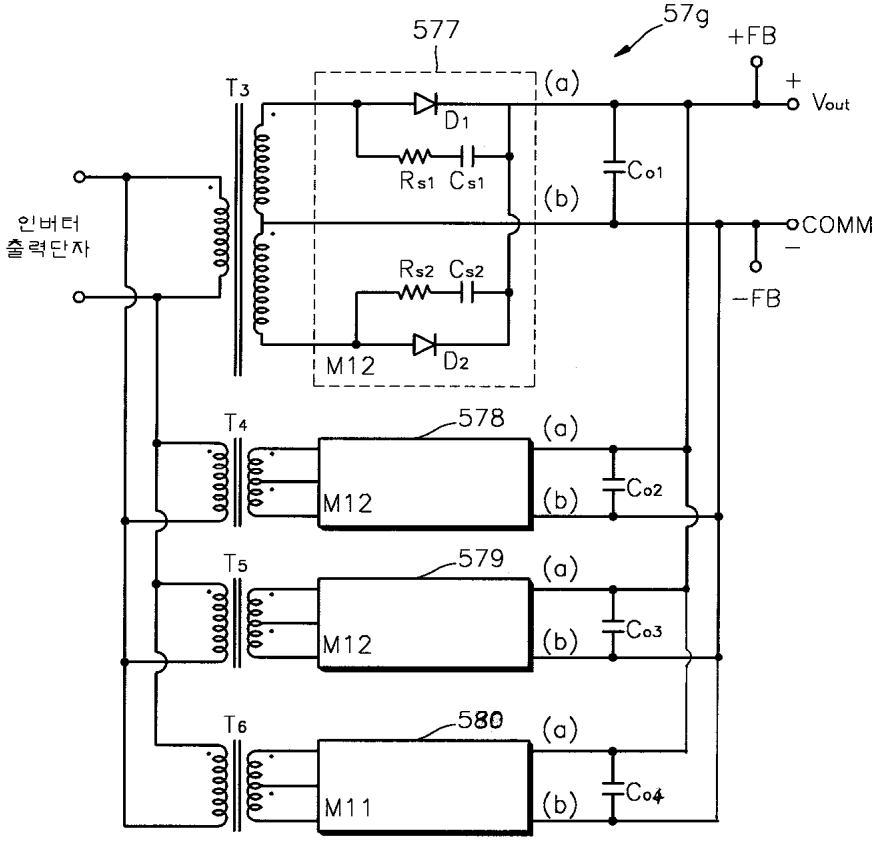
도면5d


V1
+
−
V2
+
−
T1
515
516
M2
M1
(d)
(c)
(b)
(a)
−V1
S1
T2
−V2
SENSE
궤환부(S1)
55d
518
517
S2
T3

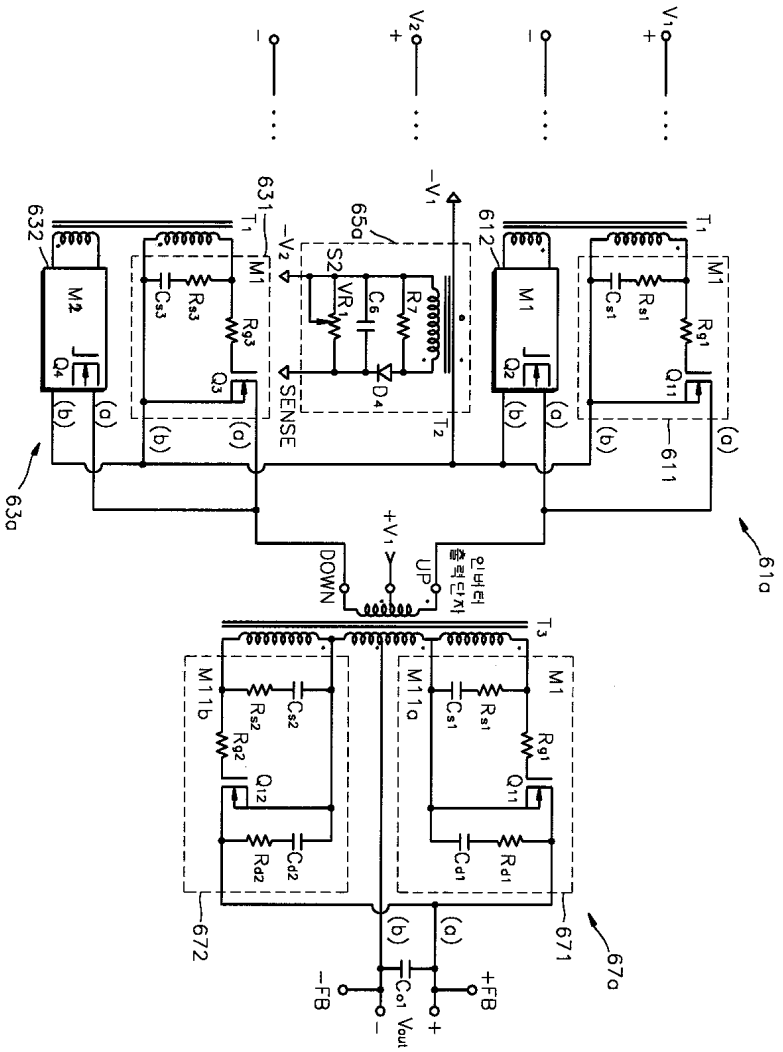
도면5e


57e
+FB
T3
571
(a)
M11
(b)
Co1
+
Vout1
−
572
Co2
573
Co3
574
Co4
−FB
인버터
출력단자
57f
T4
575
Co5
Vout2
576
Co6

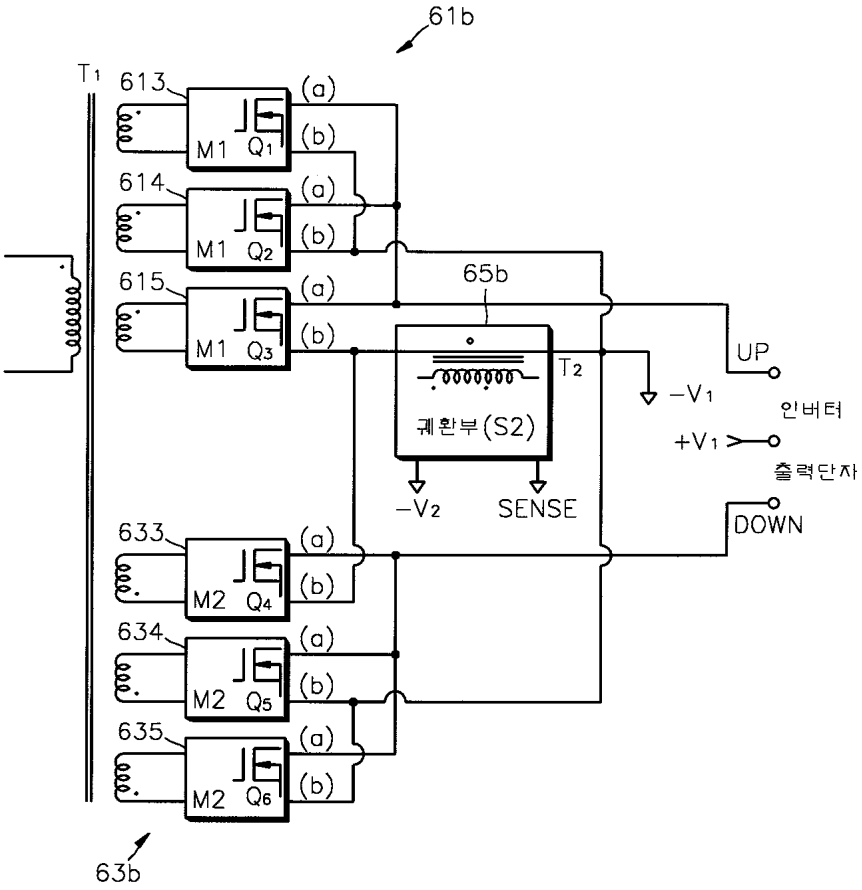
도면5f


577
57g
+FB
T3
(a)
D1
Rs1 Cs1
(b)
Co1
+
Vout
인버터
출력단자
COMM
−
Rs2 Cs2
−FB
M12
D2
T4
578
Co2
T5
579
Co3
T6
580
Co4
M11

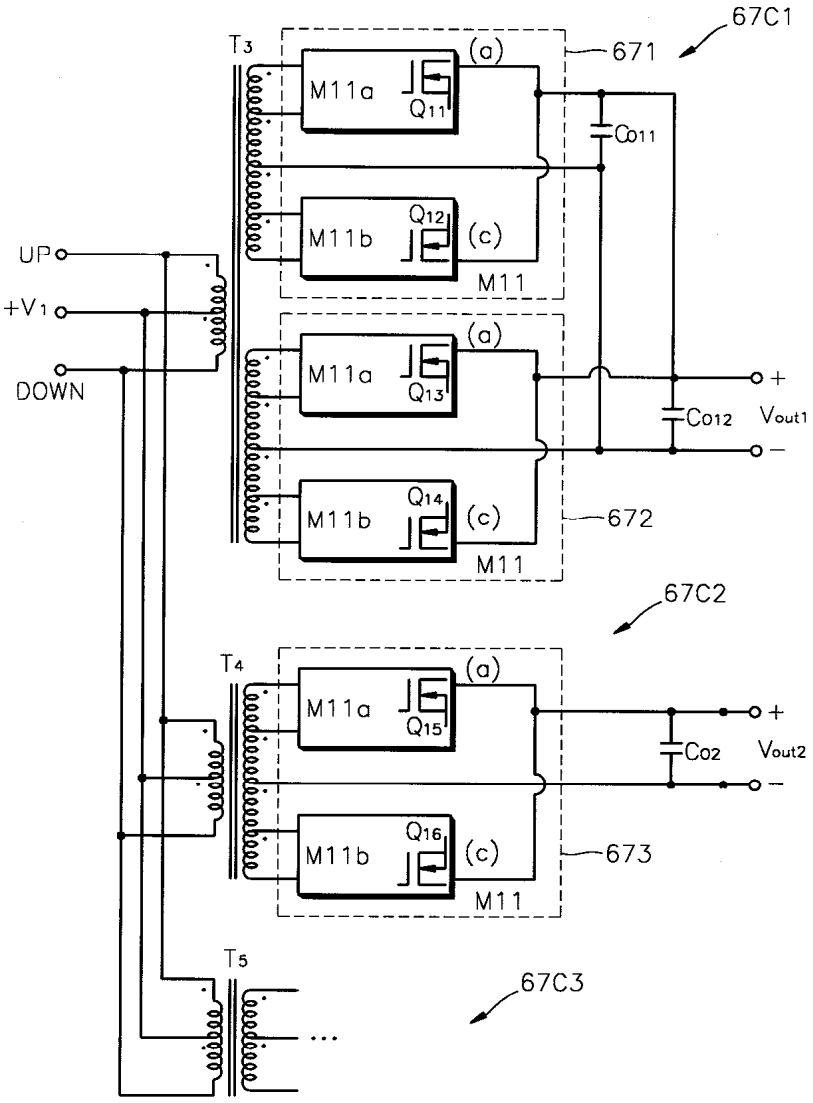
도면6a


V1
V2
-V1
-V2
+V1
631
632
65a
612
611
61a
63a
67a
671
672
T1
T2
T3
M1
M2
M11a
M11b
Cs1
Rs1
Rg1
Q11
Cs2
Rs2
Rg2
Q12
Cs3
Rs3
Rg3
Q3
Q4
C5
R7
VR1
D4
S2
SENSE
DOWN
UP
인버터
출력단자
Cd1
Rd1
Cd2
Rd2
Co1
Vout
+FB
-FB

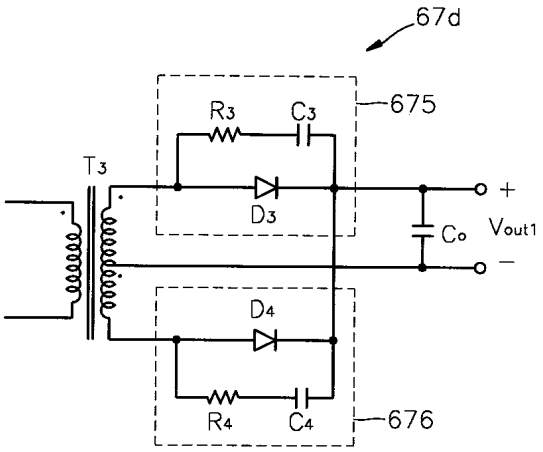
도면6b


61b
T1
613
614
615
M1 Q1
M1 Q2
M1 Q3
(a)
(b)
65b
T2
귀환부(S2)
−V2
SENSE
UP
−V1
인버터
+V1
출력단자
DOWN
633
634
635
M2 Q4
M2 Q5
M2 Q6
63b

도면6c


67C1
T3
(a)
671
M11a
Q11
Co11
Q12
M11b
(c)
M11
UP
+V1
DOWN
(a)
M11a
Q13
+
Co12
Vout1
−
Q14
M11b
(c)
672
M11
67C2
T4
(a)
M11a
Q15
+
Co2
Vout2
−
Q16
M11b
(c)
673
M11
T5
67C3
...

도면6d


67d
675
R3
C3
T3
D3
+
Co
Vout1
−
D4
R4
C4
676