



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 202011286 A

(43) 公開日：中華民國 109 (2020) 年 03 月 16 日

(21) 申請案號：108118090

(22) 申請日：中華民國 108 (2019) 年 05 月 24 日

(51) Int. Cl. : *G06N10/00 (2019.01)* *H01L33/00 (2010.01)*

(30) 優先權：2018/05/24 美國 62/676,023

2018/07/26 美國 62/703,689

(71) 申請人：加拿大商光子公司 (加拿大) PHOTONIC INC. (CA)

加拿大

(72) 發明人：賽門斯 史蒂芬尼 SIMMONS, STEPHANIE (CA)；瑟瓦特 麥可 L W

THEWALT, MICHAEL L. W. (CA)

(74) 代理人：陳長文

申請實體審查：無 申請專利範圍項數：20 項 圖式數：14 共 73 頁

(54) 名稱

包含在具有局部資訊狀態之半導體中之發光局部缺陷之系統、裝置、製品及方法

(57) 摘要

本發明揭示一種裝置(諸如一資訊處理或通信裝置)，其包含：半導體材料之一本體，其主要由矽組成；一或多個發光中心，其安置於半導體材料之該本體中；一或多個光學自由度，其與該一或多個發光中心相關聯；及一或多個局部自由度，其與該一或多個發光中心相關聯。一各自光學自由度與一各自發光中心相關聯。一各自局部自由度與一各自發光中心相關聯。該一或多個局部自由度修改該一或多個光學自由度。

A device, such as, an information processing or communications device, including a body of semiconductor material consisting principally of silicon, one or more luminescence centres disposed in the body of semiconductor material, one or more optical degrees of freedom associated with the one or more luminescence centres, and one or more local degrees of freedom associated with the one or more luminescence centres. A respective optical degree of freedom is associated with a respective luminescence centre. A respective local degree of freedom is associated with a respective luminescence centre. The one or more local degrees of freedom modify the one or more optical degrees of freedom.

指定代表圖：

符號簡單說明：

1100:方法

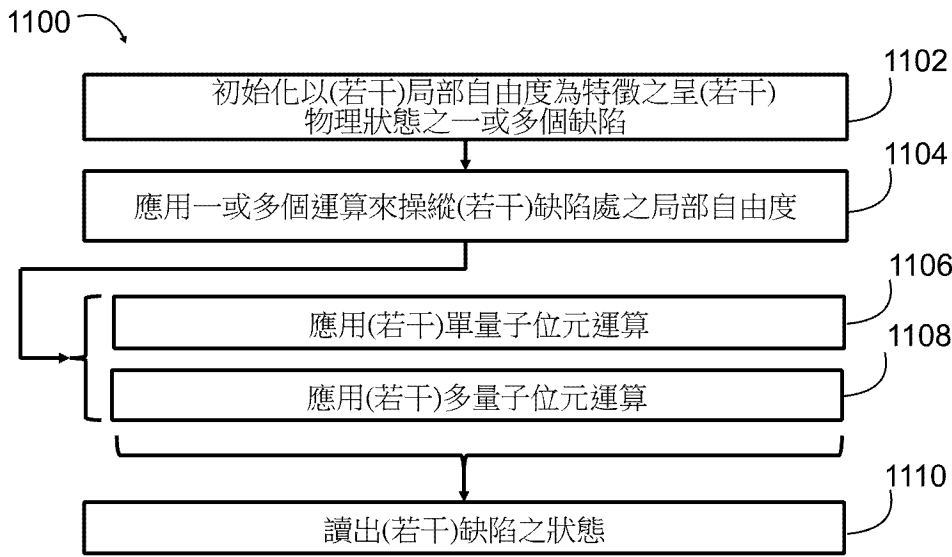
1102:動作

1104:動作

1106:動作

1108:動作

1110:動作



【圖11】

【發明說明書】

【中文發明名稱】

包含在具有局部資訊狀態之半導體中之發光局部缺陷之系統、裝置、製品及方法

【英文發明名稱】

SYSTEMS, DEVICES, ARTICLES AND METHODS INCLUDING LUMINESCENT LOCAL DEFECTS IN SEMICONDUCTORS WITH LOCAL INFORMATION STATES

【技術領域】

【0001】 本發明係關於具有以由一局部自由度(例如自旋)修改之物理狀態為特徵之半導體材料中之缺陷之資訊處理操作(例如局部化晶格雜質或欠完美)。缺陷具光學活性且可用於資訊處理中。

【先前技術】

【0002】 資訊含於一物理系統之狀態中。物理系統可為一量子系統或一經典系統。系統包含諸如界定於一或多個基板上或一或多個基板內之電組件之有形裝置。物理系統可包含可與其他實體組件交互作用或否則通信耦合其他實體組件之一或多個光子。

【0003】 晶質固體(如半導體)具有一規則組成配置，諸如一原子晶格。晶格可具有可由幾何形狀、結構、化學成分、電子性質(例如電離能、結合能、發射程序、散射程序)及其類似者分類之缺陷。幾何形狀分類包含零維或點缺陷、一維線缺陷、二維區域缺陷及三維或體積缺陷。點缺陷僅發生於一晶格點處或主要發生於自晶格點之一單元晶胞距離內。一單元晶胞距離界定一單元晶胞(固體中之最簡重複單元)之距離。點缺陷包

含其中通常將被佔用之一晶格格位為空之空位、其中一原子存在於佔用晶格格位之間の間隙缺陷及其中一雜質佔用一晶格格位之替代缺陷。局部缺陷由點缺陷(諸如替代原子、間隙原子及空位)之組合構成。

【發明內容】

【0004】 一種裝置包含：半導體材料之一本體，其主要由矽組成；一或多個發光中心，其安置於半導體材料之該本體中；一或多個光學自由度，其與該一或多個發光中心相關聯；及一或多個局部自由度，其與該一或多個發光中心相關聯。一各自光學自由度與一各自發光中心相關聯。一各自局部自由度與一各自發光中心相關聯。該一或多個局部自由度修改該一或多個光學自由度。

【0005】 一種資訊處理系統包含：一特殊資訊處理器；一輸入子系統，其通信耦合至該特殊資訊處理器；至少一處理器，其通信耦合至該輸入子系統；及至少一有形電腦可讀儲存裝置，其通信耦合至該至少一處理器。該特殊資訊處理器包含：半導體材料之一本體，其主要由矽組成；及一第一發光中心，其安置於半導體材料之該本體中；及一第一粒子，其與該第一發光中心相關聯。該第一粒子包含由一局部自由度修改之一各自光躍遷分離之一各自第一狀態及一各自第二狀態。處理器可執行指令在由該至少一處理器執行時引起該至少一處理器指導該輸入子系統操縱該第一發光中心至一第一計算狀態。

【0006】 一種資訊處理器實質上如本文所描述及繪示。

【0007】 一種系統實質上如本文所描述及繪示，其包含至少一處理器及一量子資訊處理器。

【0008】 一種操作一資訊處理器之方法實質上如本文所描述及繪

示。

【0009】 一種操作一系統之方法實質上如本文所描述及繪示，該系統包含一數位電腦及一類比電腦。

【0010】 一種通信裝置實質上如本文所描述及繪示。

【圖式簡單說明】

【0011】 本文將參考下圖來更詳細描述系統、裝置、製品及方法，其中：

【0012】 圖1係繪示包含一資訊處理器之一系統之一部分之一示意圖；

【0013】 圖2係繪示一實例性局部缺陷及一半導體材料之一示意圖；

【0014】 圖3係繪示一資訊處理器之一例示性部分之一示意圖；

【0015】 圖4係繪示包含複數個局部缺陷之一資訊處理器之一例示性部分之一示意圖；

【0016】 圖5係繪示包含複數個局部缺陷之一資訊處理器之一例示性部分之一示意圖；

【0017】 圖6係繪示包含一對局部缺陷及相關聯光子晶體之一資訊處理器之一例示性部分之一示意圖；

【0018】 圖7係繪示包含一光學讀出裝置之一資訊處理器之一例示性部分之一示意圖；

【0019】 圖8係繪示一半導體材料中之一局部缺陷之吸收的一圖形；

【0020】 圖9係繪示一半導體材料中之一局部缺陷之能階的一圖

形；

【0021】 圖10係繪示包含一或多個初始化操作之一資訊處理器之一實例性操作方法之一實施方案的一流程圖；

【0022】 圖11係繪示包含一或多個量子位元運算之一資訊處理器之一實例性操作方法之一實施方案的一流程圖；

【0023】 圖12係繪示包含一或多個讀出操作之一資訊處理器之一實例性操作方法之一實施方案的一流程圖；

【0024】 圖13係繪示包含一或多個單量子位元運算之一資訊處理器之一實例性操作方法之一實施方案的一流程圖；及

【0025】 圖14係繪示包含一或多個多量子位元運算之一資訊處理器之一實例性操作方法之一實施方案的一流程圖。

【實施方式】

【0026】 本文揭示在資訊處理(例如計算、通信、量子計算及量子通信)中具有實際應用之系統、裝置、製品及方法。資訊處理包含處理資訊，其中以一物理(例如有形)系統之物理狀態儲存資訊。通信包含藉由描述一物理系統之物理狀態之一或多個信號來將資訊自一物理系統轉移至另一物理系統。量子資訊處理包含藉由使用一或多個量子物理效應(諸如疊加、同調、去同調、纏結、非局域性及遙傳)來處理資訊。本發明系統、裝置、製品及方法之一些實施方案包含或特徵化為一量子電腦之以下態樣之兩者或兩者以上：明確界定之量子位元、可靠狀態準備、低去同調速率、準確量子閘運算、多量子位元運算及量子量測。在量子通信及量子計算中具有實際應用之系統、裝置、製品及方法可使固定量子位元(例如固態)及浮動量子位元(例如光子)之狀態相互轉換。

【0027】本發明系統、裝置、製品及方法之一些實施方案包含或特徵化為以能差儲存或經由能差操縱之資訊，其與相關聯於(例如受約束於、自缺陷晶格提取)半導體材料中之局部缺陷之一或多個載子之狀態相關聯且其中狀態由一局部自由度(例如自旋、載子自旋)修改。本發明系統、裝置、製品及方法之一些實施方案包含或特徵化為以與一半導體材料中之局部缺陷相關聯之光躍遷儲存或由該光躍遷操縱之資訊。在本文中，光學意謂或係關於光學器件及/或電磁波譜輻射，例如紅外線、可見光及紫外線。此等缺陷包含發光中心，其包含具有光致發光、光躍遷或其類似者之發光中心。下文將描述包含發光中心之局部缺陷之實例。本發明系統、裝置、製品及方法之一些實施方案包含或特徵化為以與局部缺陷相關聯之局部自由度(諸如一相關聯粒子(例如載子、電洞、電子、核子)之自旋、波谷狀態、電荷狀態、組態狀態、軌道狀態或由其之一組合形成之一些自由度)儲存之資訊。本文所描述之局部缺陷及發光中心之實例難以分類為淺或深，諸多者具有不具有明確界定之基態能階之中性基態，因此，術語難以與「淺」或「深」聯在一起。

【0028】圖1繪示包含專用於處理資訊之一或多個裝置之一基於處理器之系統100。系統100包含一數位電腦102，其包括一控制子系統104。控制子系統104包含至少一處理器105。數位電腦102包含耦合至控制子系統104之至少一匯流排106。系統100進一步包含至少一非暫時性電腦及處理器可讀儲存裝置108及一網路介面子系統110，兩者通信耦合至(若干)匯流排106。數位電腦102包含通信耦合至(若干)匯流排106之一操作者輸入子系統112及一輸出子系統114。數位電腦102亦包含耦合至(若干)匯流排106之一類比電腦介面(ACI)子系統116。(若干)匯流排106可通

信耦合電腦102中之數個子系統對及/或所有子系統。在一些實施方案中，可省略或組合系統100之一些子系統。可透過網路介面子系統110來遠端存取系統100之一些子系統。

【0029】 至少一處理器105可為任何邏輯處理單元，諸如一或多個數位處理器、微處理器、中央處理單元(CPU)、圖形處理單元(GPU)、專用積體電路(ASIC)、可程式化閘陣列(PGA)、程式化邏輯單元(PLU)、數位信號處理器(DSP)、網路處理器(NP)及其類似者。

【0030】 網路介面子系統110包含支援處理器可讀資料及處理器可執行指令之雙向通信之通信電路。網路介面子系統110可採用通信協定(例如FTP、HTTPS、SSH、TCP/IP、SOAP+XML)以經由一網路或非網路通信通道(圖中未展示)(諸如網際網路、一串列連接、一並行連接、ETHERNET®、無線連接、光纖連接、上述之組合及其類似者)來交換處理器可讀資料及處理器可執行指令。

【0031】 操作者輸入子系統112包含一或多個使用者介面裝置，諸如鍵盤、指針、數字小鍵盤、觸控螢幕或用於一使用者或人類操作者之其他介面裝置。在一些實施方案中，操作者輸入子系統112包含用於數位電腦102或類比電腦150之一或多個感測器。一或多個感測器提供特徵化或表示數位電腦102及/或類比電腦150之環境或內部狀態之資訊。此外，輸出子系統114包含諸如顯示器、燈、揚聲器及印表機之一或多個使用者介面裝置。

【0032】 (若干)儲存裝置108包含至少一非暫時性或有形儲存裝置。(若干)儲存裝置108可(例如)包含一或多個揮發性儲存裝置(例如隨機存取記憶體(RAM))及一或多個非揮發性儲存裝置(例如唯讀記憶體(ROM))。

(若干)儲存裝置108可包括固態記憶體、快閃記憶體、磁性硬碟、光碟、固態硬碟(SSD)、硬碟機(HDD)、網路硬碟、其他形式之電腦及處理器可讀儲存媒體或一組合。一般技術者應瞭解，可依各種方式(諸如非揮發性儲存器、揮發性儲存器及/或其之一組合)實施(若干)儲存裝置108。此外，電腦系統可合併揮發性儲存器及非揮發性儲存器，例如快取記憶體、固態硬碟、內存資料庫及其類似者。

【0033】 (若干)儲存裝置108包含或儲存與系統100之操作相關聯之處理器可執行指令或處理器可讀資料120。執行處理器可執行指令(視情況讀取處理器可讀資料120)引起至少一處理器105及/或控制子系統104實施或引起由系統100、數位電腦102、其他系統或裝置或組合執行各種方法及動作，例如經由網路介面子系統110或類比電腦介面子系統116。處理器可執行指令及/或處理器可讀資料120可(例如)包含一基本輸入/輸出系統(BIOS)(圖中未展示)、一作業系統122、周邊驅動程式(圖中未展示)、伺服器指令124、應用程式指令126、校準指令128、特殊資訊處理器控制指令130、環境控制指令132及資料134。

【0034】 例示性作業系統122包含(例如) LINUX®及WINDOWS®作業系統。伺服器指令124包含經由網路介面子系統110跨網路與系統100外之基於處理器之裝置交互作用之處理器可執行指令及/或處理器可讀資料。在一些實施例中，處理器可執行伺服器指令124包含在由一處理器執行時排定數位電腦102或類比電腦150之工作之處理器可執行指令及/或處理器可讀資料。應用程式指令126包含在被執行時引起系統100執行與一應用程式相關聯一或多個動作(例如對數位電腦102或類比電腦150執行計算)之處理器可執行指令。

【0035】 指令128包含在由一處理器(例如(若干)處理器105)執行時引起處理器校準及儲存類比電腦150之校準值之處理器可執行指令。包含於類比電腦150中或類比電腦150上之組件可具有組件間操作參數變動。包含於類比電腦150中或類比電腦150上之組件可具有隨時間變動或自預期或理想組件參數變動之操作參數變動。當由一處理器執行時，校準指令128允許測試及校正此等組件間變動、時間變動及/或自預期或理想組件參數之變動。

【0036】 資訊處理器控制指令130包含在由一處理器(例如(若干)處理器105)執行時引起處理器控制、初始化、寫入、操縱、讀出及/或否則發送資料至類比電腦150/自類比電腦150發送資料之處理器可執行指令。資訊處理器控制指令130部分實施本文所描述之方法(例如參考圖10至圖14)及/或使用包含於類比電腦150中之輸入子系統或輸出子系統。

【0037】 環境控制指令132包含在由一處理器(例如(若干)處理器105)執行時引起處理器控制及監測指定用於及可能專用於部分或整個類比電腦150之環境之態樣的處理器可執行指令及/或處理器可讀資料。環境控制指令132之實例包含在被執行時監測及控制影響一量子資訊處理器之溫度及磁場之指令。環境控制指令132可產生一熱分佈(例如具有時間或空間相依性之部分或整個類比電腦150之溫度值)。環境控制指令132部分實施本文所描述之方法，其包含圖10中之方法及與圖10有關之方法。

【0038】 資料134可包含藉由操作系統100所使用、獲得、產生或更新之處理器可執行資訊或資料，例如來自數位電腦102及類比電腦150之一或多個日誌。資料134可包含處理器可讀資料，其包括用於操作系統100之參數。資料134可包含與一處理器執行處理器可執行指令(諸如同服

器指令124、應用程式指令126、校準指令128、資訊處理器控制指令130、環境控制指令132)相關聯(例如由其產生、其所涉及、因其改變)之處理器可讀資料。資料134可包含對應於與發光缺陷相關聯且由一局部自由度(例如自旋)修改之局部自由度或此等狀態之間的躍遷之處理器可讀資料。本文至少在圖8中展示此資料之實例。

【0039】 類比電腦介面(ACI)子系統116包含支援數位電腦102與類比電腦150之間的雙向通信之通信電路。在一些實施方案中，來自類比電腦150之輸入或輸出係數位的，類比電腦內之一中間狀態係類比的。在一些實施方案中，類比電腦介面子系統116與類比電腦150之一環境子系統152交互作用。在一些實施方案中，類比電腦介面子系統116經由類比電腦150之一或多個子系統(例如子系統156及158)來與特殊資訊處理器154交互作用。在各種實施方案中，ACI子系統116可包含一波形數化器(例如一ALAZARTECH AT9440、一4通道、14位元、125 MS/s卡或一ALAZARTECH AT9360、一1通道、12位元、1.8 GS/s PCI卡、來自Alazar Technologies Inc. of Pointe-Claire, QC, CA之卡)及/或一光子偵測器(例如來自ID Quantique SA, Carouge, GE, CH之ID230 NIR光子偵測器)。本文至少在圖2中描述進一步偵測器。

【0040】 類比電腦150包含提供特殊資訊處理器或資訊處理器154之一指定環境之一環境子系統152。環境子系統152可回應於執行環境控制指令132而行動。一指定環境之態樣可包含(例如)濕氣、氣壓、振動、磁場、溫度及電磁場之一或多者。在一些實施方案中，環境子系統152提供資訊處理器154周圍之一低磁場。在一些實施方案中，環境子系統152提供資訊處理器154周圍之一非時變磁場。在一些實施方案中，環境子系統

152提供一時變或脈衝磁場。在一些實施方案中，環境子系統152經由一或多個製冷單元及/或冷源來使資訊處理器154維持低溫。例如，可使資訊處理器154維持近4 K。用於資訊處理器154之其他溫度包含自約100 mK至約77 K之一範圍內之溫度。用於資訊處理器154之其他溫度範圍包含約1.5 K至約4 K。在一些實施方案中，環境子系統152維持資訊處理器154周圍之環境具有約290 K之一溫度。在一些實施方案中，環境子系統152包含振動隔離裝置，其包含製冷單元中之消震器。在一些實施方案中，環境子系統152對資訊處理器154提供一低濕及恆定氣壓(例如一穩定輕度中空)環境。

【0041】 特殊資訊處理器154可為一量子裝置。量子裝置係其中量子機械效應顯著及/或占主導之製造或結構。量子裝置(諸如超導電路及自旋電子電路)包含其中電流傳輸由量子機構主導之電路。超導電路使用諸如穿隧及通量量化之量子物理學現象。自旋電子電路使用自旋(例如電子自旋)之物理性質作為接收、處理、儲存、發送或輸出資訊之一資源。量子裝置可用於量測儀器、計算機及其類似者。計算機之實例包含經典電腦及量子電腦之組件。

【0042】 資訊處理器154可為包含一或多個量子位元或量子二態位元(統稱為量子位元)之一量子資訊處理器。一量子位元係與一經典數位電腦中之二進位元相當之一量子電腦之一邏輯構建塊。一量子位元通常為具有稱為計算狀態之兩個或兩個以上離散狀態之一界定物理系統。計算狀態類比於二進位狀態(即，0及1)且可標記為 $|0\rangle$ 及 $|1\rangle$ 。在一些實施方案中，此等狀態係物理系統之一 σ_Z 算子(庖立(Pauli)矩陣算子)之本徵態。可認為此等量子位元基於 Z 對角線且可在不失一般性之情況下使用其他基礎。一量子

位元可呈狀態之一疊加或線性組合，例如 $\alpha|0\rangle+\beta|1\rangle$ 。係數 α 及 β 可為複數且其模數和等於1。本文至少參考圖9來描述計算狀態之實例。可對一或多個量子位元執行一或多個邏輯運算。此等運算可發生於一指定時間(例如在一規定時間)或依一指定週期之一頻率發生。在一些實施方案中，資訊處理器154包含由複數個受體或施體狀態編碼之一或多個量子二態位元。一量子二態位元係由第一($|0\rangle$)狀態、第二($|1\rangle$)狀態、第三($|2\rangle$)狀態及可能高達量子二態位元之維數之進一步狀態界定之一量子位元之一般化。在一些實施方案中，資訊處理器154包含一或多個量子三態位元，即，一量子位元之3元型式。一般技術者應瞭解，量子位元可用作為其中「量子位元」種代表「量子二態位元」屬之一舉隅。

【0043】 在一些實施方案中，資訊處理器154包含一或多個裝置或子系統對一或多個量子位元執行一或多個類型之單量子位元運算。單量子位元運算之實例包含與一經典NOT閘相當之 σX 或位元翻轉運算。一 σX 運算影響模型化為圍繞X軸之一布洛赫(Bloch)球面之一量子態之一旋轉。當旋轉係 π 弧度時，將狀態 $|0\rangle$ 映射至 $|1\rangle$ ，且反之亦然，即，一全位元翻轉。資訊處理器154之一些實例對一或多個量子位元執行一 σY 運算以具有非經典二進位對應物。一 σY 運算影響圍繞Y軸之一旋轉。若旋轉係 π 弧度，則操作將狀態 $|0\rangle$ 映射至 $i|1\rangle$ 且將狀態 $|1\rangle$ 映射至 $-i|0\rangle$ 。 σY 運算有時稱為庖立Y運算或閘。資訊處理器154可對一或多個量子位元執行一 σZ 或相位運算以具有非經典對應物。一 σZ 運算影響圍繞Z軸之一旋轉。若旋轉係 π 弧度，則操作將 $|0\rangle$ 映射至 $|0\rangle$ 且將 $|1\rangle$ 映射至 $-|1\rangle$ 。 σZ 運算有時稱為一相位翻轉運算或閘。本文至少參考圖11及圖13來描述 σX 、 σY 、 σZ 運算之實施方案之實例。

【0044】 在一些實施方案中，資訊處理器154包含可耦合量子位元之一或多個耦合器。此係可為一選擇性運算之雙量子位元運算。可對一第一量子位元及一第二量子位元執行雙量子位元運算。一實例性雙量子位元運算係其中兩個量子位元被視為輸入且一第一量子位元之輸出狀態係取決於第二量子位元之輸入狀態之狀態之第一量子位元之輸入狀態之NOT的一CNOT閘。一第二實例性雙量子位元運算係其中兩個量子位元被視為輸入且在兩個輸入量子位元呈狀態 $|11\rangle$ 時由一相位因數 $e^{i\phi}$ 更改輸出狀態之一CPHASE閘。三個其他輸入($|00\rangle$ 、 $|01\rangle$ 及 $|10\rangle$)保持不受影響。雙量子位元運算之一第三實例係一伊辛(Ising)運算或 σ_Z 運算。

【0045】 在資訊處理器154中，量子位元可透過若干結構及裝置來彼此通信耦合。在一些實施方案中，經由(例如)包含於資訊處理器154中之一單一耦合器來調和多量子位元交互作用。在一些實施方案中，可在無需耦合器之情況下藉由直接共振耦合所涉及之結構及裝置來實現多量子位元交互作用，例如共振或近共振驅動兩個量子位元以影響直接共振交互作用。資訊處理器154可藉由執行處理器可執行指令來影響多量子位元交互作用且回應於該執行而使兩個或兩個以上量子位元彼此共振或近彼此共振，例如，兩個或兩個以上量子位元係鄰居且依相同頻率交互作用。在一些實施方案中，經由多個耦合器來調和多量子位元交互作用。資訊處理器154包含一或多個光學結構作為耦合器。資訊處理器154可包含一或多個光學共振器及/或一或多個波導作為耦合器。本文至少參考圖11及圖14來描述多量子位元運算之實施方案之實例。

【0046】 在一些實施方案中，資訊處理器154包含無相關聯耦合器之一或多個量子位元。資訊處理器154包含一量子輸入系統，其產生(例如

建立或變動)無相關聯耦合器之一或多個量子位元中之一量子位元之計算狀態之一線性組合。

【0047】 類比電腦150包含寫入至及操縱資訊處理器154之一特殊資訊處理器輸入子系統156。處理器輸入子系統156可形成於相同於資訊處理器154之基板上，實體耦合至資訊處理器154，通信耦合至資訊處理器154，或上述之一混合。在一些實施方案中，處理器輸入子系統156包含一數位轉類比轉換器。處理器輸入子系統156可包含以下之一或多者：光學輸入子系統、電場子系統、磁性操縱子系統、機械子系統、低溫子系統、相關聯或內在裝置及其類似者。本文至少參考圖2來描述子系統之實例。處理器輸入子系統156可用於編碼包含經典及量子資訊之資訊(其係處理器可讀資訊)且將該資訊轉移至資訊處理器154。處理器輸入子系統156包含將窄譜或寬譜光(例如脈衝光)施加於特殊資訊處理器154之部分的一光源。在一些實施方案中，處理器輸入子系統156包含對資訊處理器154之部分或全部提供一磁場之一電磁鐵。在一些實施方案中，處理器輸入子系統156包含對資訊處理器154選擇性提供一或多個時間、持續時間、頻率之控制脈衝的一或多個發射器(例如電線、天線、線圈)。一脈衝產生器之實例係可購自 Tektronix, Inc. of Beaverton, OR, US 之一 PSPL10070A™產生器。在一些實施方案中，發射器位於資訊處理器154上。在一些實施方案中，發射器接近資訊處理器154且耦合至其上之裝置。可使用微波、射頻(RF)及/或電磁控制脈衝。在一些實施方案中，使用處理器輸入子系統156及控制子系統104來對處理器輸入子系統156中之電子及/或核自旋執行電子順磁共振(EPR)及/或核磁共振(NMR)。在一些實施方案中，一大型EPR或NMR腔包圍資訊處理器154。

【0048】 在一些實施方案中，處理器輸入子系統156包含電(例如電流)耦合至包含於資訊處理器154中之一或多個電極或電極對之電線。在一些實施方案中，處理器輸入子系統156施加DC及AC電流以自處理器輸入子系統156電偏壓及控制資訊處理器154。例如，處理器輸入子系統156可自資訊處理器154之一或多個部分注入或移除載子(例如電子及電洞)。或在一些實例中，處理器輸入子系統156提供靜態或振盪電場或磁場。可由低雜訊電源(諸如電池供電電壓源)提供DC電流及電壓。可透過電阻分壓器/組合器來施加電流及電壓。可使用一任意波形產生器或信號產生器(諸如可購自Teledyne Technologies, Inc. of Thousand Oaks, CA, US之一TELEDYNE LECROY ARBSTUDIO 1104™波形產生器)來將AC電流及電壓施加於資訊處理器154之部分。可使用一信號產生器(諸如一KEYSIGHT E8267D™微波向量信號產生器)來將用於電子自旋共振(ESR)之AC電流及電壓施加於資訊處理器154之部分。可使用NMR控制且其包含由一向量信號產生器(諸如Keysight MXG N5182A RF™向量信號產生器)產生信號。兩個信號產生器可購自Keysight Technologies of Santa Clara, CA, US。引自及/或引至資訊處理器154之線(包含(例如)圖1中所展示之線)可包含濾波器，例如低通濾波器、帶通濾波器及高通濾波器。

【0049】 重新參考圖1中所展示之類比電腦150，類比電腦150包含至少自資訊處理器154讀取之一特殊資訊處理器輸出子系統158。處理器輸出子系統158可形成於相同於資訊處理器154之基板上，實體耦合至資訊處理器154，通信耦合至資訊處理器154，或上述之一混合。在一些實施方案中，處理器輸出子系統158包含(若干)類比轉數位轉換器、(若干)放大器、(若干)濾波器及其類似者之一或多者。在一些實施方案中，處理器

輸出子系統158包含一或若干光學讀出裝置。一光學讀出裝置(例如一光偵測器)偵測由資訊處理器154產生或在資訊處理器154中產生之光子或量測包含於資訊處理器154上或資訊處理器154中之一光學結構之狀態。一光學結構(諸如一共振器)支援一或多個光子模式。本文描述光學結構之實例。在一些實施方案中，(若干)光學讀出裝置分清光學共振器中存在及不存在一或多個光子。在一些實例中，(若干)光學讀出裝置偵測一光學結構之一或多個光子模式之一頻移。一光學讀出裝置可讀出一或多個光學共振器之狀態。一光學結構之狀態可取決於耦合至光學結構之半導體之一中心(例如G中心、T中心、I中心、M中心或本文所描述之其他中心)之狀態。

【0050】 在一些實施方案中，處理器輸出子系統158包含一或多個光偵測器，諸如可購自Thorlabs Canada ULC, Saint-Laurence, QC, CA之APD110C或PDA20CS2 InGaAs雪崩光偵測器、Mohsen K. Akhlaghi等人於2015 Nature Communications 6: 8233中所描述之超導晶片上光子偵測器、M.D. Eisaman等人於2011 Rev. Sci. Instrum. 82, 071101中所描述之各種偵測器或來自Analog Devices, Inc. of Norwood, MA, US之ADN3010-11偵測器。

【0051】 在一些實施方案中，數位電腦102使用處理器輸出子系統158來對資訊處理器154中之資訊執行邏輯運算。例如，可使用處理器輸出子系統158來對儲存於資訊處理器154中或資訊處理器154上之量子態執行量測。在包含一強量子量測裝置(諸如本文至少參考圖11及圖12所描述之實例)之一些實施方案中，量測可替換一或多個量子運算。可僅使用局部閘及非局部(例如同位或多量子位元)量測來完成一般量子計算。

【0052】 一多量子位元量測與複數個量子位元(例如界定於資訊處理

器154中之複數個量子位元)之一集體、群組或集合性質之觀察有關。(若干)處理器105及/或控制子系統104可執行包含複數個量子位元之一集合性質之一多量子位元量測讀出之諸多資訊處理方法。此等方法包含：量子錯誤校正(例如表面碼)、量子相位估計、多量子位元運算及纏結產生。複數個量子位元之集合性質可包含量子位元之同位。此處，偶同位包含一平衡狀態(諸如兩個計算狀態之一相等數)，且奇同位包含一非平衡狀態(諸如一奇數)。奇同位通常隱含類似於基於冗餘資訊之重複之經典錯誤偵測碼之一錯誤校正子。作為一實例，在具有四個量子位元之Z基礎上，以下狀態係偶數： $|0000\rangle$ 、 $|0011\rangle$ 、 $|0110\rangle$ 或其類似者。然而，在其中 $|+\rangle = (|0\rangle + |1\rangle) / \sqrt{2}$ 且 $|-\rangle = (|0\rangle - |1\rangle) / \sqrt{2}$ 之X基礎上，偶同位狀態包含 $|----\rangle$ 、 $|++--\rangle$ 、 $|-++-\rangle$ 或其類似者。可界定其他基礎及/或複數個量子位元之其他集合性質之其他同位狀態。

【0053】 在一些實施方案中，處理器輸出子系統158對資訊處理器154中組件之狀態執行單發讀出。在一些實施方案中，處理器輸出子系統158依吉赫速度對資訊處理器154中組件之狀態執行讀出。

【0054】 在一些實施方案中，類比電腦150通信耦合至一量子資訊通道170(一通信通道)。量子資訊通道170可用於使資訊(例如量子資訊、經典資訊)來回發送於資訊處理器154。量子資訊通道170可通信耦合資訊處理器154及一或多個資訊處理器(諸如資訊處理器154之一第二例項)。量子資訊通道170可將資訊處理器154通信耦合至另一裝置(諸如光子產生器)。

【0055】 在一些實施方案中，省略數位電腦102及類比電腦150之部分以產生包含資訊處理器154及量子資訊通道170之一較小資訊處理裝

置。在一些實施方案中，數位電腦102或類比電腦150之部分係一通信裝置。

【0056】圖2係繪示一半導體裝置200之一部分的一示意圖。半導體裝置200之繪示部分包含半導體材料之一基板、半導體材料之本體或半導體材料202及安置(例如產生、形成、放置)於半導體材料202內之一例示性局部缺陷204。裝置200可操作為一資訊處理器，例如量子資訊處理器、光學處理器、光學裝置。

【0057】在一些實施方案中，半導體材料202主要由矽組成。在一些實施方案中，半導體材料202包含等於或大於50質量%之矽。半導體材料202包含等於或大於80%之矽。在一些實施方案中，半導體材料202係矽。在一些實施方案中，半導體材料202係天然矽。在一些實施方案中，半導體材料202係純化非順磁矽，例如矽28。半導體材料202可包含一些碳化矽或矽鍺。提高一物理系統之性能指標(例如一系統(諸如量子資訊處理器)之較長同調時間)之一方式係使用具有大比例非順磁核之一半導體材料。天然矽由約95%非順磁核(92.2%矽28及3.1%矽30)組成且可純化以移除一些甚至幾乎全部非零核自旋同位素，諸如矽29。

【0058】可藉由產生四氟化矽(SiF_4)氣體且接著應用基於離心及滲出之技術分離同位素來分離此等穩定同位素。使用由四氟化矽產生之同位素純化四氟化矽及/或同位素純化矽烷(SiH_4)，可使用分子束磊晶(MBE)、光學汽相沈積(CVD)及其類似者及其他方法來產生同位素純化矽之晶圓及晶體。可用同位素純化矽包含移除矽29至百萬分之十、百或千之位準。適合半導體材料202可購自一同位素供應公司，如 Isoflex USA, San Francisco, CA, US。

【0059】 在一些實施方案中，半導體材料202係同位素純化矽之一磊晶層，其生長於包含於一矽晶圓中或覆於一矽晶圓上之一天然矽之頂部上。半導體材料202可約為微米等級之厚度，而天然矽晶圓可高達約毫米等級之厚度。在一些實施方案中，半導體材料202係生長或沈積於絕緣材料(諸如氧化矽、藍寶石、氮化矽、空氣、真空及其類似者)之頂部上之一矽薄層。此處，矽可係指同位素改造矽、天然矽或矽合金(諸如可同位素改造其成分之矽鍺摻合物)。

【0060】 在一些實施方案中，半導體裝置200包含安置於半導體材料202內之一局部缺陷204。局部缺陷204可為半導體晶格(例如Si原子陣列)之一點、局部化或局部缺陷。局部可係指缺陷大小小於5個、3個或2個單元晶胞長度，其中一未損壞晶格之晶格常數界定一晶胞長度。一局部缺陷可引起超過局部缺陷之大小之相鄰晶胞之變形(例如應變)。

【0061】 缺陷204可為G中心：包括複數個碳原子及(若干)矽原子之一局部缺陷。一G中心包含與一局部缺陷相關聯之一載子，其中載子躍遷於為光學的且由一局部自由度(例如軌道、一載子之自旋、一核子)修改之兩個物理狀態之間。一G中心可包括呈兩個或兩個以上組態之一者之一對碳原子。例如，碳原子可為替代間隙原子。缺陷204可存在於兩個或兩個以上組態(例如原子組態)中。在一第一例示性組態(類型A)中，一第一碳原子替代一晶格格位處之一矽原子且一相鄰晶格格位由一第二(間隙)碳原子及一矽原子共用。在一第二組態(類型B)中，一間隙矽原子定位於第一替代碳原子與第二替代碳原子之間。據信，G中心係電荷中性但擁有似施體或似受體能階。似施體缺陷204能夠陷留呈一施體狀態之來自導帶之一電子。缺陷204可陷留呈一受體狀態之來自價帶之一電洞。已觀察到，G

中心在所謂之O頻帶(1260 nm至1360 nm)內之近1280 nm (0.969 eV)零光子發光下具光學活性。J. Wang等人在2014 Journal of Applied Physics 115, 183509中展示G中心之繪示組態。

【0062】 可藉由複數個技術來構造具有缺陷204之半導體裝置200。可藉由將一電子束施加於半導體材料202來產生缺陷204。將一電子束施加於半導體材料202且接著以低溫(例如G中心之近100°C)退火可產生一適合缺陷204。其他缺陷之溫度包含T中心之450°C。可藉由將碳植入至半導體材料202中來構造具有缺陷204之半導體裝置200。可藉由將電子、中子、質子或矽或其他原子植入至預先經碳污染之半導體材料202中來構造具有缺陷204之半導體裝置200。半導體材料202可為包含矽之一晶圓。晶圓可為覆於二氧化矽絕緣體上之絕緣體上矽晶圓，諸如一220 nm厚晶圓。矽可為摻雜有替代施體或受體之非本徵矽。晶圓經受具有5 keV至100 keV之間的束能(例如20 keV、30 keV、40 keV)之碳離子束。可進一步使用相同或不同(例如較低能量)碳原子來處理晶圓。可視情況使半導體材料202退火以在離子植入期間修復損壞。例如，可在數秒至數分鐘之一時標上由爐、加熱器、燈或雷射加熱半導體材料202至一高溫(例如近1,000°C或超過1,000°C)。依一緩慢速率冷卻半導體材料202以防止熱震效應(例如破裂)。可應用半導體製造中之快速熱退火(RTA)及快速熱處理(RTP)。可使用比碳離子高兩個數量級(例如2 MeV)之一束來將質子植入半導體材料202。

【0063】 局部缺陷204安置於半導體材料202之本體內。在一些實施方案中，缺陷204植入、沈積或遠置於半導體材料202之塊體或質量內。在至少一實施方案中，放置相對較淺。例如，複數個介面(例如面、側或

邊緣)界定半導體材料202之範圍。在一些實施方案中，缺陷204安置於一淺位置處，例如與複數個介面之一介面相距等於或小於10奈米之距離。在一些實施方案中，缺陷204安置成與複數個介面之各介面相距大於10奈米之一距離。在一些實施方案中，缺陷204安置成與複數個介面之各介面相距大於20奈米之一距離。在一些實施方案中，缺陷204安置成與複數個介面之各介面相距大於30奈米之一距離。在一些實施方案中，缺陷204安置成與複數個介面之各介面相距30奈米至500奈米之間的一距離。在一些實施方案中，缺陷204安置成與複數個介面之各介面相距10奈米至2微米之間的一距離。在一些實施方案中，缺陷204安置成與複數個介面之各介面相距30奈米至1微米之間的一距離。位置越深或越遠，缺陷204越遠離可駐留於介面上之電荷。

【0064】 此等缺陷(例如缺陷204)可為半導體材料202之晶格中之替代或間隙缺陷。在一些實施方案中，半導體材料202係矽或50質量%或更大矽含量。在一些實施方案中，缺陷204位於主要由矽組成之半導體材料202之一第一部分中，而半導體材料202之一第二部分包含其他材料。缺陷之類型及植入方法隨實施方案變動。離子植入之半導體業標準技術可用於將缺陷204可控地植入至半導體材料202中。美國專利第5,077,143A號中描述一製程。在一些實施方案中，缺陷204係一G中心。即， $C_S-Si_I-C_S$ 複合(其中 C_S 係替代碳，且 Si_I 係每克羅格-文克(Kröger-Vink)符號之間隙矽)。在一些實施方案中，缺陷204係一T中心、I中心或M中心。缺陷204可為一發光中心。

【0065】 在一些實施方案中，裝置200包含具有一光躍遷之一或多個缺陷。在一些實施方案中，缺陷204係一發光中心。發光中心之實例包

含所謂之C中心、W中心、T中心、I中心、M中心、Q中心、碳及氮中心、碳及鎵中心、805 meV中心、811 meV中心及488 meV中心。一C中心包括碳及氧且已知發射一1570 nm (0.789 eV, 6364 cm^{-1} , L帶: 1565 nm至1625 nm)光。一W中心包括半導體晶格中之一局部缺陷(1.018 eV, 8210 cm^{-1} , 1218 nm, 近IR)。一T中心包括半導體晶格中之一局部缺陷。T中心包含已展示為包含1個碳原子及1個氮原子之缺陷(935.1 meV, 7542.0 cm^{-1} , 近IR)。T中心包含具有缺陷中之受體(例如鎵原子)之缺陷, 諸如Ga1光致發光缺陷(875 meV, 7057.4 cm^{-1} , 近IR)及Al1 (鋁1)缺陷(836 meV, 6742.8 cm^{-1} , 近IR)。一所謂之I中心包括半導體晶格中之一局部缺陷(965 meV, 近IR)。一M中心包括半導體晶格中之一局部缺陷(761 meV, 近IR)。T中心、I中心及M中心係發光中心, 且可在具有中間能隙基態能階之其中性狀態描述為深受體。即, 此等中心包含約150 meV至約400 meV之一電離能。然而, 發光激發態係激子的(例如, 其由一額外電子-電洞對形成)且較淺, 即使基態較深。一Q中心包括半導體晶格中之一局部缺陷(1044 meV, 8420 cm^{-1} , 1188 nm, 近IR)。碳及氮中心包括缺陷處之各類型之至少一原子且發射1663 nm光(0.746 eV, 6017 cm^{-1} , 近紅外線(IR))。碳及鎵中心包括缺陷處之各類型之至少一原子且已知發射1417 nm光(0.875 eV, 7057 cm^{-1} , E帶: 1360 nm至1460 nm)。在一些實施方案中, 裝置200包含未知成分但已知光學特性之一或多個缺陷。據信, 所謂之805 meV中心及811 meV中心包含鉑且分別發射1540 nm及1528 nm光(近IR)。據信, 一488 meV中心包含氧及碳且發射1241 nm光(0.488 eV, 3936 cm^{-1} , 近IR或IR-A)。本文所描述之缺陷之種類及屬具有熟習技術者已知之一或多個等效物。此等等效物包含包含於缺陷中之一

或多個原子之等價或等電子替換或替代。等價替代具有相同數目個價電子且包含相同週期元素，例如，銻可替換一缺陷中之碳，或鋰替換氫。等電子替代包含等價替代及來自相鄰週期之帶電原子。具有等電子替代之缺陷之實例包含具有T中心中之原子替代之GaI及AlI缺陷。等電子替代影響一缺陷之機械及電子結構且替代可用於變動與缺陷之振動或光學交互作用。Gordon Davies之1989 Physics Reports 176: 83-188中包含具有光躍遷之缺陷之進一步實例。光躍遷會受本文所描述之一分裂影響。本文至少相對於圖8來展示及描述支持半導體材料中局部缺陷之光躍遷的資料。

【0066】 在一些實施方案中，裝置200包含半導體材料內用於接收自由電子之一或多個受體格位。適合於一受體格位之一材料係硼。一受體可包含來自III族(13)之一受體，例如硼、鋁、鎵及銦。在一些實施方案中，裝置200包含一或多個施體格位，其可包含來自V族(15)之一施體，例如磷及砷。

【0067】 裝置200可包含一光學結構(圖中未展示)。光學結構可包含共振器、光學共振器、波導、光學耦合器、光學共振腔、共振腔、折射及反射材料之其他配置。在一些實施方案中，缺陷204輕微耦合至一或多個光學結構。

【0068】 裝置200可包含一光學輸入子系統，其包括諸如一光源206之一或多個光學裝置。(若干)光學裝置可操作(例如，回應於執行處理器可執行指令而行動)以將光選擇性施加於缺陷204。光源206可依一脈衝方式施加光。光學裝置可依至少一第一頻率將光施加於缺陷204。第一頻率(例如近乎、完全)對應於表示計算資訊之缺陷204之受體或施體狀態對之間的一能差。光源206可通信耦合至系統100中之(若干)處理器105且回應

於(若干)處理器105執行處理器可執行指令而操作。光學輸入裝置(例如光源206)可安裝於半導體材料202中、半導體材料202上、半導體材料202附近或半導體材料202遠處。圖2中所展示之裝置之相對位置及定向主要為了說明而選擇，例如，來自光源206之光無需與磁場共線且無需垂直於電場及其類似者。

【0069】 裝置200可包含一或多個電場子系統，其包含諸如電極208之電裝置。(若干)電場子系統可(例如)回應於執行處理器可執行指令而行動，將至少一第一強度之一電場分佈施加於半導體材料202或缺陷204。(若干)電場子系統可操作以選擇性變動入射於半導體材料202上之一電場。(若干)電場子系統影響缺陷204之能量本徵態之變化。(若干)電場子系統可對半導體材料202上或半導體材料202附近之裝置供電。(若干)電場子系統可對缺陷204施加脈衝電操縱。

【0070】 裝置200可包含一或多個磁性操縱子系統，其包括諸如線圈210及磁鐵(圖中未展示)之一或多個磁性輸入裝置。(若干)磁性操縱子系統可影響缺陷204之能量本徵態之變化。(若干)磁性輸入裝置可操作以將一磁場選擇性施加於半導體材料202及/或安置於半導體材料202內之缺陷204。磁場可相對於半導體材料202或複數個缺陷(如缺陷204)之一每晶粒晶格方向定向。磁場可為靜態或相對於時間或半導體材料202之位置而變動。在一些實施方案中，(若干)磁性輸入裝置包含一大口徑超導磁鐵。系統100中之(若干)處理器105可回應於執行處理器可執行指令而指導線圈210將一磁場分佈施加於半導體材料202。

【0071】 包含於裝置200中之一(若干)磁性操縱子系統可包含可選擇性操作以將射頻脈衝施加於半導體材料202及/或缺陷204之至少一射頻輸

入裝置，諸如天線212。一控制子系統可指導(若干)磁性操縱子系統(例如指導線圈210及天線212)翻轉與缺陷204相關聯之一電子或核自旋。系統100中之(若干)處理器105可指導磁性輸入裝置及射頻輸入裝置執行缺陷204或複數個缺陷之磁共振控制(例如NMR及ESR)。例如，線圈210可依與強度 B_0 之場與自旋之旋磁比 γ 之乘積成比例之頻率將強度 B_0 之一場(一射頻脈衝)施加於缺陷204及天線212且根據裝置200之自旋之(若干)額外交互作用來調整。

【0072】 裝置200可包含一機械子系統，其包括一或多個機械輸入裝置。一機械輸入裝置之一實例係一致動器214。致動器214可與安置於半導體材料202之一對置側上之一架或支撐件(圖中未展示)配對。(若干)機械輸入裝置可(例如)回應於執行處理器可執行指令而操作以在至少一方向上選擇性變動(例如施加、移除)半導體材料202之一應變。因此，機械子系統可透過半導體材料202之應變來影響缺陷204之能量本徵態之變化。(若干)機械輸入裝置可在半導體材料202內或跨半導體材料202局部給予應變。(若干)機械輸入裝置可安置於半導體材料202中或實體耦合至半導體材料202之外部。機械子系統可包含回應於執行處理器可執行指令而變動半導體材料202之應變的一或多個微機電系統(MEMS)裝置。MEMS可由(若干)電場子系統供電。機械子系統可包含一或多個壓電組件。

【0073】 裝置200可包含諸如低溫子系統216之一或多個低溫子系統。低溫子系統216可選擇性操作以變動半導體材料202之一熱分佈(例如溫度、溫度梯度、具有空間或時間變動之溫度)且影響缺陷204之能量本徵態之變化。低溫子系統216可包含熱耦合至裝置200之一加熱器217或一冷卻器218之一或兩者。低溫子系統216可(例如)回應於執行處理器可執行指

令而操作以選擇性加熱半導體材料202、冷卻半導體材料202或產生半導體材料202之一熱梯度。

【0074】 在各種實施方案中，裝置200之實例操作為具有一或多個輸入子系統或裝置之資訊處理器通信耦合至半導體材料202或缺陷204。一或多個輸入子系統或裝置可實體耦合至半導體材料202。例如，一量子輸入子系統覆於半導體材料202上，位於半導體材料202附近，或安置於半導體材料202內。光學輸入裝置、電輸入裝置、磁性輸入裝置及其類似者可覆於半導體材料202之一部分上(其包含位於半導體材料202之一部分下方)或可為界定於半導體材料202中之結構。一或多個輸出子系統或讀出裝置通信及/或實體耦合至半導體材料202或缺陷204。例如，一光子偵測器可如光源206般定位。本文至少相對於圖1及圖7來描述讀出裝置及偵測器之進一步實例。

【0075】 在各種實施方案中，裝置200包含具有一或多個局部缺陷204之一半導體材料202。一或多個局部缺陷204可與局部自由度(諸如一或多個粒子之自旋態(例如載子、電子、電洞、核子、單重/三重自旋態)、軌道(例如軌道簡併度、軌道定向之空間各向異性)、波谷(例如電子或電洞波函數之空間分佈)、組態(例如原子之實體位置及/或局部缺陷之空位)、電荷(例如電子及/或電洞之數目)或一組合(例如自旋-軌道))相關聯。一各自局部自由度可與一各自局部缺陷204相關聯。局部自由度可選擇性耦合至光學自由度(參閱圖8及圖9)。局部自由度可編碼資訊且影響光學自由度工作之方式。

【0076】 裝置200可包含耦合局部自由度或光學自由度之一輸入子系統(例如輸入子系統156)或裝置(例如光源206、電極208、線圈210、天

線212)。裝置200可包含耦合局部自由度或光學自由度之一輸出子系統(例如輸出子系統158)或裝置(讀出裝置、光子偵測器)。

【0077】 輸入子系統(例如輸入子系統156)可耦合至局部自由度且改變局部缺陷204之發射性質。局部缺陷之發射性質之變化可由輸出子系統或裝置量測。裝置200可包含複數個局部缺陷及光學耦合至一或多個局部缺陷之一或多個光學結構。一或多個光學結構可包含一波導、一耦合器(例如一輸入/輸出耦合器，諸如一光柵耦合器)或一共振器。

【0078】 輸入子系統可耦合至一第一局部缺陷之一第一局部自由度且改變一耦合組件之性質(例如狀態)，諸如一第二局部缺陷之性質或光學耦合至一或多個局部缺陷之一或多個光學結構之性質。輸入子系統可耦合至一光學結構之一第二局部自由度且改變耦合組件(諸如一第一或第二局部缺陷)之性質(例如狀態)或光學耦合至一或多個局部缺陷之一或多個光學結構之性質。輸入子系統可經由一第一或第二局部自由度來執行共振腔量子電動力學(QED)且藉由修改光學結構及尤其修改光學結構之一量子真空來修改局部缺陷之發射性質。

【0079】 圖3係繪示一資訊處理器300之一例示性部分之一示意圖。資訊處理器300包含複數個缺陷204及圖2之半導體材料202之複數個部分302。圖3中之示意圖之一解譯係一半導體晶片之一平面圖包含缺陷204及半導體材料202之部分。

【0080】 資訊處理器300包含複數個隔開缺陷204-1、204-2及204-3(統稱為204)。複數個缺陷204與半導體材料之複數個隔開部分302-1、302-2及302-3(統稱為302)相關聯。例如，半導體材料之部分302係圖2中所展示之半導體材料202之本體之部分。

【0081】 在一些實施方案中，部分302係一較大配置之部分。例如，較大配置係二維拼塊。如圖中所展示，部分302-1與部分302-2隔開距離304。部分302-2與部分302-3隔開距離306。部分302-1與部分302-3隔開距離308。在一些實施方案中，共振器之交錯係規則的且距離304、306及308之兩者或兩者以上相同。

【0082】 在所繪示之實例中，距離304、306及308約為特性衰減長度 λ/n 等級之距離，其中 λ 係一光子模式波長且 n 係使半導體材料之部分302-1、302-2及302-3分離之材料之折射率。例如， λ 可為與包含於部分302-1、302-2及302-3中之共振器之主導光子模式相關聯之平均波長。在一些實施方案中，共振器之間的距離約為特性衰減長度之10倍之等級。在一些實施方案中，特性波長係使基板之部分302-1、302-2及302-3分離之媒體或若干媒體中之波長。例如，在矽中，波長減小約3倍，即，對於一些波長 λ 而言， $n(\lambda) \approx 3.45$ 。

【0083】 半導體材料之部分302可界定於避開包括半導體材料(例如半導體材料202)之一本體之一表面的結構內。在一些實施方案中，部分302直接位於包括半導體材料之本體之表面上且主要由自由空間(例如真空或空氣)分離。在一些實施方案中，部分302主要由一包覆材料(諸如氮化矽)分離。一距離(諸如部分302-1與302-2之間的距離304)約為數百奈米至數微米等級之距離，例如包含於部分302-1及302-2中之一光學結構之特性波長。在一些實施例中，特性波長係使共振器對分離之媒體或若干媒體中之波長。共振器對與介入固體材料之間之自由空間允許共振器之間的較大距離或具有較大耦合強度之相等距離。

【0084】 圖4係繪示包含複數個缺陷404 (統稱)之一資訊處理器400

之一例示性部分的一示意圖，複數個缺陷404包含缺陷404-0、缺陷404-1、缺陷404-2、缺陷404-3及缺陷404-4。缺陷404可與複數個光學結構406 (統稱)相關聯且通信耦合至複數個光學結構406。資訊處理器400包含複數個光學結構406-1、406-2、406-3及406-4。一光學結構可插入於一第一缺陷與一第二缺陷之間。例如，結構406-1插入於缺陷404-0與缺陷404-1之間。如圖4中大體上所繪示，結構406-1之表觀質心及主軸(例如縱軸)兩者與缺陷404-0及缺陷404-1成一直線。然而，若一結構耦合至一第一缺陷及一第二缺陷，則無需為了「插入...之間」而使共振器之質心及主軸兩者與第一缺陷及第二缺陷成一直線。例如，參閱缺陷404-1及缺陷404-2及光學結構406-2。

【0085】 在各種實施方案中，缺陷間間距所需之精確度較低。缺陷404可具有一所欲交錯，亦具有一離散(即，遠離所欲位置)。局部缺陷(如G中心)較亮以可適應此離散。

【0086】 在一些實施方案中，資訊處理器400包含複數個耦合器，其中各耦合器包含一共振器。例如，光學結構406-1係缺陷404-1及404-2之一共振器及一耦合器。本文至少相對於圖12來描述耦合器之操作。

【0087】 圖5示意性繪示包含半導體材料202及複數個缺陷204之一量子資訊處理器500之一例示性部分。複數個缺陷204展示為一部分規則二維晶格、複數個位置或陣列，但可有意或歸因於製程之不精確而呈一不規則晶格。複數個缺陷204可位於以一維、二維或更多維之一缺陷間特性距離(參考具有原子特性距離之材料晶格)為特徵之複數個位置中。複數個缺陷204可在半導體材料202中沿一個、兩個或三個方向延伸。

【0088】 量子資訊處理器500包含各種光學結構502、504、506及

508。光學結構可包含波導、輸入/輸出光學耦合器及共振器。波導502接近(例如足夠靠近以進行近場或消逝波交互作用)至少一缺陷204，如圖中所繪示，一對缺陷204。波導502可包含於一晶片上耦合器(例如波導506)中。波導502可包含於實施圖12中所描述之讀出操作之一讀出裝置(例如一輸入/輸出光學耦合器)及其類似者中。

【0089】 波導504 (例如半導體材料202中所界定)接近複數個缺陷204。如圖中所繪示，波導504對角運行於一些缺陷204上但無需沿直線延伸或覆於缺陷204上。波導506接近包含於複數個缺陷204中之複數個缺陷。波導506延伸出半導體材料202且可充當量子資訊通道170、量子輸入子系統156及其類似者之部分。波導508可安置成接近包含於複數個缺陷204中之一缺陷。波導508可充當量子資訊通道170、量子輸入子系統156及其類似者之部分。

【0090】 在量子資訊處理器500中，複數個缺陷204配置成複數個局部。然而，在一些實施方案中，一缺陷位置處存在一空位510。在一些實施方案中，複數個缺陷204中之各缺陷與另一缺陷隔離複數個偏移或平移之一者，例如平移512及平移514。一些缺陷204可具有自一所欲缺陷位置之一離散。例如，一些缺陷204自所欲位置變動位移，如位移516或位移518。

【0091】 量子資訊處理器500 (一裝置)包含一半導體基板或包含一晶格之半導體材料202。半導體材料202包含安置於半導體材料202之晶格中之一或多個局部缺陷204。一或多個載子(例如電子、電洞)可與一或多個局部缺陷204相關聯(圖中未展示)。

【0092】 量子資訊處理器500可包含耦合至半導體材料202之一或多

個光學結構(例如光學結構504、光學結構506)。一或多個光學結構(例如光學結構508)可通信耦合至一或多個局部缺陷204或實體耦合至半導體材料202，或兩者。一或多個光學結構(例如光學結構508)可保持或導引對應於各自光躍遷(例如由一局部自由度修改之躍遷)之一各自光子。一或多個光學結構(例如光學結構506、光學結構508)可包含一波導、輸入/輸出耦合器或一共振器(圖5中未展示，參考圖4及圖7)。一光學結構可充當一晶片上耦合器，如圖4中所展示。

【0093】 在一些實施方案中，複數個缺陷204全部包含相同計算狀態。複數個缺陷204可包含具有一第一對計算狀態之一第一組(例如一或多個)缺陷及具有一第二對計算狀態之一第二組(例如一或多個)缺陷。

【0094】 圖6係繪示包含半導體材料602之一本體及複數個缺陷604及相關聯光子晶體606之一資訊處理器600之一例示性部分的一示意圖。光子晶體對606 (光子晶體606-1及光子晶體606-2)界定於一半導體材料602中。

【0095】 光子晶體606-1及606-2提供電磁能隙以防止或減少半導體材料602中光子之傳播或改變半導體材料602中光子之傳播方向。光子晶體606包含影響光子在結構內或透過結構之運動之一或多個光學結構(例如結構607)。一光子晶體以一能隙或阻帶為特徵。一能隙係其中無光子透射穿過一基板(例如半導體材料602)之一電磁頻率範圍。

【0096】 在一些實施方案中，製造一或多個資訊處理器包含使用半導體製造設施、機器及CMOS晶圓之程序。在一些實施方案中，製造(若干)量子資訊處理器包含薄膜沈積、圖案化及蝕刻。除非特定內文另有要求，否則在本說明書中，如「沈積」之術語用於涵蓋任何材料沈積方法，

其包含(但不限於)物理汽相沈積(PVD)、化學汽相沈積(CVD)、電漿增強PVD、電漿增強CVD及原子層沈積(ALD)。除非特定內文另有要求，否則在本說明書中，如「圖案化」之術語用於涵蓋使材料形成於一基板上、基板中及覆於基板上或藉由施覆及處理遮罩材料(例如光阻劑)且經由曝露於輻射(例如光或電子)界定遮罩材料之幾何形狀來使基板形成為特定形狀或圖案之任何方法。蝕刻根據由光阻劑或其他遮罩設定之所要圖案來移除材料層，例如基板、半導體層、介電層、氧化層、電絕緣層及/或金屬層。例示性蝕刻技術係濕式化學蝕刻、乾式化學蝕刻、電漿蝕刻、物理蝕刻及反應性離子蝕刻。

【0097】 在一些實施方案中，如特徵607之特徵係界定於半導體材料602中之孔(例如圓柱面、凹陷、孔、壓凹或空隙)。光子晶體之特徵可為規則的，例如一等邊三角陣列。在一些實施方案中，如特徵607之特徵係突起(例如圓柱體、小丘或凸塊)。

【0098】 光子晶體606包含界定於包含兩個或兩個以上特徵(例如空隙及突起)之一大體週期性聲學結構內之一或多個中斷或空隙608(統稱)(例如空隙608-1及空隙608-2)。如圖6中所繪示，光子晶體606包含界定於半導體材料602中或半導體材料602上之一特徵配置。缺陷604界定於一或多個空隙608中，界定於光子晶體606中。缺陷604-1及缺陷604-2包含於空隙608-1中。缺陷604-3展示為包含於空隙608-2中。空隙608可特徵化或描述為一主軸及沿或平行於空隙608之主軸之一空間範圍或長度L(線段610)。空隙可由不同於半導體材料602之折射率之材料回填。

【0099】 圖7係繪示包含第一光學結構及第二光學結構之一資訊處理器700之一例示性部分的一示意圖。資訊處理器700包含半導體材料702

之一本體及植入其內之一缺陷704。資訊處理器700可包含一第一光學結構706。資訊處理器700可包含或通信耦合至一第二光學結構708。如圖中所繪示，第一光學結構706係接近缺陷704之一共振器且第二光學結構708係一波導(例如一光纖)。缺陷704可耦合至第一光學結構706或第二光學結構708。可經由包含缺陷704及第二光學結構708之一交互作用來讀出缺陷704之狀態。缺陷704及第二光學結構708之交互作用亦可視情況包含第一光學結構706。

【0100】 第一光學結構706可界定於半導體材料702上或半導體材料702中。第一光學結構706可通信耦合至第二光學結構708且間隔距離714。在一些實施方案中，第二光學結構708係一晶片上光子波導。在一些實施方案中，使用光纖。

【0101】 一光源710透過第二光學結構708來發送光以與缺陷704交互作用且在偵測器712處被量測。第一光學結構706可耦合至缺陷704、第二光學結構708、光源710或偵測器712。缺陷704之狀態影響第二光學結構708中一或多個光子之狀態(例如頻率、相位、存在)。在一些實施方案中，自光源710傳輸光通過第二光學結構708而至偵測器712中將取決於缺陷704之狀態(例如取決於缺陷704之一局部自由度之狀態)而變動。在一些實施方案中，自光源710發射之光在偵測器712處被偵測之可能性將取決於缺陷704之局部自由度之狀態，例如藉由缺陷704之光學性質之一狀態相依變化或光學結構708之光學性質之一狀態相依變化。偵測器712可為來自ID Quantique SA, Carouge, GE, CH之一ID230 NIR光子偵測器或本文至少相對於圖2所描述之另一偵測器。

【0102】 圖8包含繪示自半導體材料中之一局部缺陷(例如半導體材

料202中之局部缺陷204)之吸收的一圖形800。圖形800包含軸802及軸804。軸802與信號強度之一度量(諸如吸收計數、功率或其類似者)成比例。軸804與信號之波數成比例。波數係頻率除以光速或等效地，係與波長之倒數成比例之一值。此處，單位係 cm^{-1} 。例如， 7818.75 cm^{-1} 係近紅外中之約1279 nm或234.4 THz。圖形800包含繪製半導體材料中之局部缺陷之吸收與波數的曲線806。曲線806對應於一主導矽28中之複數個G中心之資料。

【0103】 圖形800中之曲線806包含四個峰值：峰值808、峰值810、峰值812及峰值814。峰值808、峰值810、峰值812及峰值814之相對位置及高度指示存在於半導體材料中之局部缺陷處之躍遷係在光學範圍內且躍遷由至少一局部自由度修改。例如，躍遷可由軌道狀態或自旋(諸如載子自旋，例如電子自旋或電洞自旋)修改。

【0104】 圖9係繪示一半導體材料中之一局部缺陷之複數個例示性能階900的一示意圖。複數個例示性能階900相對於與一能量標度成比例之軸902繪製。複數個例示性能階900包含與一半導體材料中局部缺陷之局部自由度相關聯之複數個狀態。複數個例示性能階900對應於一給定電荷狀態之局部自由度之複數個狀態。半導體材料中之一缺陷存在複數個可能電荷狀態情況。例如，缺陷預負載或帶有載子，例如一電子或一電洞。缺陷可預負載複數個載子。在其他實施方案中，缺陷係中性的。如圖中所繪示，能階900包含一基態能階904及一激發能階906。

【0105】 可分裂(例如分裂成兩個、三個)或否則修改(例如移位)基態能階904及激發能階906。例如，圖8中所展示之資料暗示基態能階904及激發能階906由半導體材料202中之局部缺陷204之一態樣修改。吸收峰

值比暗示能階904及能階906 (例如)由與一半導體材料中之局部缺陷相關聯之一局部自由度分裂成兩個，例如由軌道狀態或載子或核自旋修改。如圖中所繪示，能階904分裂成能階908及能階910，且能階906分裂成能階912及能階914。分裂可歸因於電子-電子自旋效應、核自旋、軌道分裂、晶體場分裂自旋效應、波谷狀態或其類似者。

【0106】 能階908可標記為 $|0_g\rangle$ 。能階910可標記為 $|1_g\rangle$ 。對應地，能階912及能階914可標記為 $|0_c\rangle$ 及 $|1_c\rangle$ 。

【0107】 對應於圖8中所展示之峰值808之躍遷918係介於能階910與能階912之間。對應於圖8中所展示之峰值810之躍遷920係介於能階910與能階914之間。對應於圖8中所展示之峰值812之躍遷922係介於能階908與能階912之間。對應於圖8中所展示之峰值814之躍遷924係介於能階908與能階914之間。能階差意謂取決於局部自由度之狀態之吸收及發射性質。躍遷926係介於能階908與能階910之間。躍遷928係介於能階912與能階914之間。

【0108】 複數個例示性能階900展示自半導體材料中之一缺陷(例如半導體材料202中之缺陷204)產生一量子位元之不同方式。一輸入子系統(諸如輸入子系統156)可回應於執行處理器可執行指令而驅動半導體材料中之缺陷之狀態於一基態(例如能階908)與一激發態(例如能階912)之間。

【0109】 在呈一中性基態之半導體材料中之一缺陷之一些操作實例中，輸入子系統激發一電子自與其他半導體材料原子構成品格鍵之多粒子局部基態至一激發態：與缺陷相關聯之一局部電子-電洞對。可藉由多電子效應來分裂基態，例如多電子系統或不同軌道、波谷或晶體場分裂之電子對及其一般化之單重態及三重態。

【0110】 當一載子(例如一電子)自一激發態能階(例如能階912、能階914)移動至一基態能階(例如能階908、能階910)時，能階900存在且發光發生。圖8中之圖形800及曲線806展示基態及激發態(兩者各繪示於圖9中)中存在至少兩個能階。基態或激發態可用於編碼資訊，例如量子資訊或經典資訊。

【0111】 圖10繪示一資訊處理器(諸如資訊處理器或裝置154、200、300、400、500、600或700)之操作之一實例性方法1000(包含(例如)動作1002、1004)。就方法1000而言，如同本文所教示之其他方法，可依不同於所繪示及描述之順序的一順序執行各種動作。另外，方法可省略一些動作及/或採用額外動作。可由一或多個電路(例如一或多個硬體處理器)執行方法1000之一或多個動作或引起該一或多個電路執行方法1000之一或多個動作。在一些實施方案中，由一控制器(例如系統100之控制子系統104)執行方法1000。

【0112】 方法1000通常以自一控制器調用開始。在1002中，控制器製備包括具有一或多個缺陷之半導體材料之一環境。例如，控制器執行處理器可執行指令，處理器可執行指令在被執行時引起一環境子系統及/或輸入子系統156製備特殊資訊處理器154。控制器可根據電分佈、磁分佈、熱分佈或應變分佈(即，磁場、電場、應變及熱之一或多者之(若干)變動分佈)來製備包含一或多個局部缺陷之半導體材料。在1002中，控制器可製備呈一特定載子電荷狀態之一或多個缺陷。例如，一缺陷可具有自半導體材料吸收或自附近施體吸收之一相關聯電子，例如束縛電子。

【0113】 在1004中，控制器製備呈一基準態(例如一第一計算狀態)之一或多個缺陷，其包含一或多個缺陷之局部自由度。在1004中，控制

器藉由執行處理器可執行指令來製備呈基準態之一或多個缺陷，處理器可執行指令在被執行時引起輸入子系統將一或多個缺陷操縱至基準態。控制器可依不同方式製備呈基準態之一或多個缺陷，其包含動作1006、1008及1010。

【0114】 在1006中，控制器藉由執行處理器可執行指令來製備呈基準態之一或多個缺陷，處理器可執行指令在被執行時引起輸入子系統將一或多個缺陷泵激至基準態。例如，(若干)處理器105可指導輸入子系統156使用一光學或電輸入裝置來激發或提升一缺陷至圖9中所展示之一計算狀態(例如 $|1_e\rangle$)中。

【0115】 在1008中，控制器藉由執行處理器可執行指令來製備呈基準態之一或多個缺陷，處理器可執行指令在被執行時引起一資訊處理器等待一或多個缺陷鬆弛至基準態中。

【0116】 在1010中，控制器藉由執行處理器可執行指令來製備呈基準態之一或多個缺陷，處理器可執行指令在被執行時引起一資訊處理器讀出一或多個缺陷。即，量測一或多個缺陷之狀態，諸如量測缺陷204。控制器可讀出一或多個缺陷之狀態，如本文至少參考圖1、圖2及圖7所描述。

【0117】 若一或多個缺陷之狀態不是基準態，則在1012中，控制器可將(若干)缺陷操縱至基準態中。例如，若一缺陷由控制器量測且具有狀態 $|1\rangle$ ，則控制器可對缺陷執行一位元翻轉運算，例如 $\sigma^x|1\rangle=|0\rangle$ 。本文至少參考圖11及圖13來描述單量子位元運算之實例。替代地，若一或多個缺陷之狀態不是基準態，則在1012中，控制器可基於(若干)缺陷呈另一狀態(例如一第二計算狀態)來操縱缺陷。

【0118】 方法1000結束，直至再被調用。方法1000可後接一或多個其他方法，諸如方法1100。

【0119】 圖11繪示一資訊處理器(諸如資訊處理器或裝置154、200、300、400、500、600或700)之操作之一實例性方法1100 (包含(例如)動作1102、1104)。可由一或多個電路(例如一或多個硬體處理器)執行方法1100之一或多個動作或引起該一或多個電路執行方法1100之一或多個動作。在一些實施方案中，由一控制器(例如系統100之(若干)處理器105)執行方法1100。

【0120】 方法1100通常以自一控制器調用開始。在1102中，控制器初始化以與一或多個缺陷相關聯之一或多個局部自由度為特徵之呈物理狀態之一或多個缺陷。局部自由度可為一自旋(例如載子自旋)。例如，控制器製備呈包含載子自旋態(例如一電子自旋)之一基準態之一或多個缺陷。控制器可藉由執行方法1000來製備呈一基準態之一或多個缺陷。

【0121】 在1104中，控制器應用一或多個運算來操縱一或多個缺陷之狀態。例如，控制器執行處理器可執行指令，且回應於執行處理器可執行指令，控制器指導一或多個運算操縱一或多個缺陷之物理狀態(例如計算狀態)。在1106中，控制器應用一或多個單量子位元運算來操縱一或多個缺陷之局部自由度(例如狀態)。進一步參閱圖13中之細節。在1108中，控制器應用一或多個多量子位元運算來操縱兩個或兩個以上缺陷之局部狀態。例如，(若干)處理器105可執行資訊處理器控制指令130以指導資訊處理器300中之缺陷204-1及缺陷204-2光學耦合。進一步參閱圖14中之細節。

【0122】 在1110中，控制器讀出一或多個缺陷之狀態。本文描述一

控制器如何讀出一或多個缺陷之狀態的實例。

【0123】 方法1100結束，直至再被調用。

【0124】 圖12繪示一資訊處理器(諸如資訊處理器或裝置154、200、300、400、500、600或700)之操作之一實例性方法1200。可由一或多個電路(例如一或多個硬體處理器)執行方法1200之一或多動作(例如動作1102、1104、1110、1202、1204)或引起該一或多個電路執行該一或多個動作。在一些實施方案中，由一控制器(例如系統100之控制子系統104)執行方法1200。

【0125】 方法1200通常以自一控制器調用開始。在1102中，控制器初始化呈一基準態之一或多個缺陷。在1104中，控制器應用一或多個運算來操縱一或多個缺陷之狀態。

【0126】 在1110中，控制器讀出一或多個缺陷之狀態。控制器可依不同方式讀出一或多個缺陷之狀態，其包含動作1202、1204、1206及1208。在1202中，控制器偵測來自一或多個缺陷中之一缺陷之一光子之發射及狀態。在1204中，控制器將包含於一或多個缺陷中之一缺陷之一狀態映射至一輔助光子。例如，半導體材料202中之缺陷204可具有包含一第一計算狀態及一第二計算狀態之一線性組合之一第一量狀態。一輔助光子可接近深缺陷傳播。輔助光子呈一第三計算狀態，例如，第三計算狀態及第一計算狀態相同。一控制器(諸如控制子系統104)引起對缺陷及輔助光子進行一多量子位元運算，例如與作為目標之輔助光子之一CNOT閘。對輔助光子進行一強量測修復缺陷之狀態。在1208中，控制器量測與一或多個缺陷相關聯之一或多個局部自由度。例如，缺陷可包含相差一自旋值之兩個計算狀態。

【0127】 在動作1202、1204或1206中，控制器可使用資訊處理中已知之量測技術。例如，在動作1202、1204或1206中，控制器可執行一同位量測，例如量測一或多個缺陷中複數個缺陷之一集合性質。本文至少參考圖1及圖12來描述同位量測之實例。在動作1202、1204或1206中，控制器可基於疊加來量測。在動作1202、1204或1206中，控制器可藉由一相關聯組件(諸如一光學結構)或一輔助或報告缺陷來量測一第一缺陷。方法1200結束，直至再被調用。

【0128】 圖13繪示一資訊處理器(諸如資訊處理器或裝置154、200、300、400、500、600或700)之操作之一實例性方法1300。可由或經由一或多個電路(例如一或多個硬體處理器)執行方法1300之一或多動作(例如動作1102、1106、1302、1304等等)或引起該一或多個電路執行該一或多個動作。在一些實施方案中，由一控制器(例如系統100之(若干)處理器105)執行方法1300。在一些實施方案中，(若干)處理器105執行量子資訊處理器控制指令130且作為回應，系統100執行方法1300。

【0129】 圖13繪示一量子資訊處理器(諸如資訊處理器或裝置154、200、300、400、500、600或700)之動作1106之實例及其他部分。

【0130】 方法1300通常以自一控制器調用開始。在1102中，控制器初始化呈一基準態之一或多個缺陷。在1106中，控制器應用一或多個單量子位元運算來操縱一或多個缺陷之(若干)狀態。控制器可應用一或多個單量子位元運算以依不同方式操縱一或多個缺陷之狀態，其包含動作1302、1304、1306及1308。

【0131】 在1302中，控制器將脈衝信號施加於一或多個缺陷(或引起脈衝信號施加於一或多個缺陷)。脈衝信號係依適於實現一閘運算之頻

率(例如接近計算狀態之能差)及相位及持續時間之時變信號(例如經整形)。例如，控制器可實現一或多個缺陷上之一 $\pi/2$ σ_X 脈衝。可經由光源206來實施脈衝信號。

【0132】 在1302中，控制器可引起依一適當頻率(諸如對應於量子位元之旋轉框中一量子位元之計算狀態之間的能差之一頻率)施加信號。例如，量子位元可由沿界定於布洛赫球面上之一路徑之一系列脈衝(其具有改變計算狀態之間的有效能差之效應)驅動。此一驅動量子位元可由近共振信號操縱至此改變能差。

【0133】 在1302中，控制器可藉由兩個初級信號之和或差來施加信號。例如，控制器引起一輸入子系統施加頻率相差一「近計算」頻率差之兩個脈衝。

【0134】 在1304中，控制器變動一或多個缺陷之物理條件(或引起一或多個缺陷之物理條件變動)。例如，控制器可指導量子輸入子系統156變動磁場、電場、應變及熱之分佈。控制器可引起電極208變動缺陷204之電場。控制器可操作光源206變動缺陷204之電場。在一些實施方案中，控制器可透過一或多個磁性輸入裝置(諸如線圈210)來變動磁場分佈。控制器可經由一或多個機械輸入裝置來變動應變分佈(例如強度、位置、梯度、各向異性)。在一些實施方案中，控制器可變動一或多個量子資訊處理器之熱分佈。例如，控制器可引起加熱器217及冷卻器218變動缺陷之溫度。

【0135】 在1306中，控制器操縱與一或多個缺陷相關聯之局部自由度(例如自旋)(或引起與一或多個缺陷相關聯之局部自由度被操縱)。控制器可將脈衝信號施加於一或多個缺陷(或引起脈衝信號施加於一或多個缺

陷)。可由磁性操縱子系統(線圈210及天線212)實施脈衝信號。可由量子資訊處理器(諸如資訊處理器或裝置154、200、300、400、500、600或700)指導脈衝信號。控制器可將資訊自與一或多個缺陷相關聯之一第一組狀態映射至一第二組狀態，操縱此第二組狀態內之資訊，且將資訊映射回第一組之一或多個缺陷。換言之，在1306中，控制器藉由暫時操縱一相關聯自由度(諸如自旋)來操縱一缺陷。在1306中，控制器可操縱其他局部自由度。

【0136】 在1308中，控制器將一光子之一狀態轉換為與一或多個缺陷中之一第一缺陷相關聯之一局部自由度之一狀態(或引起一光子之一狀態轉換為與一或多個缺陷中之一第一缺陷相關聯之一局部自由度之一狀態)。在1308中，一光子可到達第一缺陷或到達光學耦合至第一缺陷之一光學結構。光子可經由波導(諸如量子通信通道，諸如系統100之通道170)來到達。光子具有一第一量子態。在1308中，控制器產生第一缺陷之一第二量子態(或引起第一缺陷之一第二量子態產生)。在一些實施方案中，光子具有取決於第一量子態之一第二量子態，例如相同於、對應於狀態之間的映射。共同讓與之WO專利公開申請案第WO 2017089891 A1號中描述根據一光子之第一計算狀態來產生第一缺陷(例如發光中心)之一第二計算狀態之進一步實例。

【0137】 方法1300結束，直至再被調用。

【0138】 圖14繪示一量子資訊處理器(諸如資訊處理器或裝置154、200、300、400、500、600或700)之操作之一實例性方法1400。可由或經由一或多個電路(例如一或多個硬體處理器)執行方法1400之一或多動作(例如動作1102、1108、1402、1404)。在一些實施方案中，由一控制器

(例如系統100之控制子系統104)執行方法1400。在一些實施方案中，控制子系統104執行量子資訊處理器控制指令130且作為回應，系統100執行方法1400。

【0139】 圖14繪示一量子資訊處理器(諸如資訊處理器或裝置154、200、300、400、500、600或700)之動作1108之實例及其他部分。

【0140】 方法1400通常以自一控制器調用開始。在1102中，控制器初始化呈一基準態之一或多個缺陷。在1108中，控制器應用一或多個多量子位元運算來操縱兩個或兩個以上缺陷之狀態。控制器可應用一或多個多量子位元運算以依不同方式操縱兩個或兩個以上缺陷之狀態，其包含動作1402、1404、1406及1408。除非內文另有指示，否則本文之「兩個」指涉包含兩個或兩個以上。

【0141】 在1402中，控制器使兩個缺陷近共振。控制器可變動兩個缺陷之一或多者之一電場及/或磁場及/或應變。第一缺陷可具有一對計算狀態之間的第一躍遷且第二缺陷可具有另一對計算狀態之間的第二躍遷。計算狀態對可邏輯等效(例如兩對 $|0\rangle$ 及 $|1\rangle$)，其可基於相同或不同受體狀態或施體狀態。控制器可引起第一躍遷與第二躍遷共振。即，共振條件可為各自缺陷之第一計算狀態與第二計算狀態之間的能差。控制器可藉由依或近乎依第二缺陷之第二躍遷之頻率驅動第一缺陷之第一躍遷來使兩個或兩個以上缺陷近共振。控制器可藉由依或近乎依相同旋轉頻率驅動兩個或兩個以上缺陷來使兩個或兩個以上缺陷近共振。控制器可根據一各自缺陷之旋轉框中之一躍遷來使兩個或兩個以上缺陷近共振。參閱S. R. Hartmann及E. L. Hahn之1962 Phys. Rev. 128: 2042-2053。

【0142】 在1404中，控制器透過接近兩個缺陷之一晶片上耦合器中

之一耦合器光子來調和兩個缺陷之交互作用。例如，耦合器702 (一光學結構)安置成接近一第一缺陷204-1及一第二缺陷204-2且通信耦合至一輸入子系統(例如量子輸入子系統156)。控制器可回應於執行處理器可執行指令而指導輸入子系統經由安置於耦合器中之至少一耦合器光子來耦合第一缺陷及第二缺陷。

【0143】 在1406中，控制器經由接近兩個缺陷之一耦合器中之一虛光子來調和兩個缺陷之交互作用。控制器可回應於執行處理器可執行指令而指導輸入子系統經由安置於耦合器中之一虛光子來耦合第一缺陷及第二缺陷。例如，第一缺陷及第二缺陷經由耦合器之一真空狀態來交互作用。

【0144】 在1408中，控制器經由一中間躍遷來耦合兩個缺陷。例如，一耦合器包含選擇性與第一缺陷及第二缺陷中之躍遷共振之一躍遷。控制器可引起一輸入子系統使一第一缺陷之一第一躍遷、一第二缺陷之一第二躍遷及第三中間耦合器躍遷近共振。方法1400結束，直至再被調用。

【0145】 以下實例中概述進一步實施方案。

【0146】 實例1. 一種裝置，其包含主要由矽組成之半導體材料之一本體、安置於該半導體基板中之一或多個局部缺陷及與該一或多個局部缺陷相關聯之一或多個載子。包含於該一或多個載子中之一各自載子與包含於該一或多個局部缺陷中之一各自局部缺陷相關聯，且該各自載子具有一各自第一狀態及一各自第二狀態。該各自第一狀態及該各自第二狀態由一局部自由度修改之一各自光躍遷分離。

【0147】 實例2. 如實例1之裝置，其進一步包含光學耦合至該一或多個局部缺陷之一或多個光學結構。該一或多個光學結構之各者可保持或

導引對應於由一局部自由度修改之該各自光躍遷之一各自光子。

【0148】 實例3. 如實例2之裝置，其中該一或多個光學結構包含一波導、一耦合器或一共振器。

【0149】 實例4. 如實例1、2或3中任一項之裝置，其中該各自第一狀態係一基態且該第二狀態係一激發態，或該各自第一狀態係一激發態且該第二狀態係一基態，且該各自第一狀態由該載子自旋修改或該各自第一狀態及該各自第二狀態由該載子自旋修改。

【0150】 實例5. 如實例1之裝置，其中安置於該半導體基板中之該一或多個局部缺陷之一各自局部缺陷包括一發光中心。

【0151】 實例6. 如實例5之裝置，其中該發光中心係一G中心。

【0152】 實例7. 如實例5之裝置，其中該發光中心選自由C中心及W中心組成之群組。

【0153】 實例8. 如實例5之裝置，其中該發光中心選自由T中心、I中心及M中心組成之群組。

【0154】 實例9. 如實例8之裝置，其中該T中心選自由T中心組成之群組，該T中心包含包括一受體之一缺陷、Al1缺陷及Ga1缺陷。

【0155】 實例10. 如實例5之裝置，其中該發光中心選自由Q中心、碳及氮中心、碳及鎘中心、805 meV中心、811 meV中心及488 meV中心組成之群組。

【0156】 實例11. 如實例1、2或3中任一項之裝置，其中安置於該半導體基板中之該一或多個局部缺陷之一各自局部缺陷較淺。

【0157】 實例12. 如實例1、2或3中任一項之裝置，其進一步包含耦合至該半導體基板之一輸入子系統。

【0158】 實例13. 如實例1、2或3中任一項之裝置，其進一步包含耦合至該半導體基板之一輸出子系統。

【0159】 除非本文另有指定或除非內文明確指定，否則修飾一數量之術語「約」意謂 $\pm 10\%$ 。除非另有指定或除非內文明確指定，否則介於兩個數值之間將被解讀為介於該兩個數值之間且包含該兩個數值。

【0160】 在以上描述中，包含一些具體細節以提供各種揭示實施方案之一理解。然而，熟習相關技術者應認識到，可在無此等具體細節之一或多者、一方法之部分、組件、材料等等之情況下實踐實施方案。在一些例項中，未詳細展示或描述與半導體及/或光學裝置及/或量子計算及/或量子資訊處理相關聯之熟知結構(諸如目標、基板、透鏡、波導、屏蔽、濾波器、雷射、處理器可執行指令(例如BIOS、驅動程式))以免不必要使所揭示實施方案之描述不清楚。

【0161】 在本說明書及隨附申請專利範圍中，應用於「實施例」、「實例」或「實施方案」之「一」或「另一」用於意指結合實施例、實例或實施方案所描述之一特定參考特徵、結構或特性包含於至少一實施例、實例或實施方案中。因此，如「在一實施例中」或「另一實施例」之片語未必全部係指相同實施例。此外，特定特徵、結構或特性可依任何適合方式組合於一或多個實施例、實例或實施方案中。

【0162】 如本說明書及隨附申請專利範圍中所使用，除非內文另有委任，否則單數形式之冠詞(諸如「一」及「該」)包含複數個指涉物。亦應注意，除非內文另有委任，否則術語「或」一般用於意指包含「及/或」。

【0163】 除非內文另有要求，否則在本說明書及隨附申請專利範圍

中，用語「包括」及其變體應被解譯為一開放、包含意義，即，「包含(但不限於)」。除非內文另有要求，否則在本說明書及隨附申請專利範圍中，用語「主要由...組成」意謂包含大部分參考組件、材料或部分；且「基本上由...組成」意謂包含參考組件、材料或部分及實質上不影響參考組件、材料或部分之(若干)特性的其他者。

【0164】 除非內文另有要求，否則在本說明書及隨附申請專利範圍中，方向及相對配置用於解釋參考實例且其他實例可具有替代方向或配置。因此，如「上」、「下」、「上方」、「下方」、「左」、「右」、「上覆」及「下伏」之術語可被解讀為包含相反術語之含義。除非內文另有要求，否則在本說明書及隨附申請專利範圍中，操作或動作之相對配置僅供說明且可依不同於所繪示及描述之順序的一順序執行各種動作。

【0165】 本說明書中或任何申請案資料表中所引用之所有美國專利、美國專利公開申請案、美國專利申請案、外國專利、外國專利申請案及非專利公開案之全部內容為了所有目的以引用的方式併入本文中。此包含共同讓與之2016年11月25日申請之WO專利公開申請案第WO 2017089891 A1號及2018年5月24日申請之美國臨時專利申請案第62/676,023號及2018年7月26日申請之申請案第62/703,689號。

【0166】 儘管本文已描述所描述之實施例及實施方案之特定特徵，但熟習技術者現將想到諸多修改、替代、改變及等效物。因此，應瞭解，隨附申請專利範圍意欲涵蓋落入所描述之實施例及實施方案之範疇內之所有此等修改及改變。

【符號說明】

【0167】

100	基於處理器之系統
102	數位電腦
104	控制子系統
105	處理器
106	匯流排
108	非暫時性電腦及處理器可讀儲存裝置
110	網路介面子系統
112	操作者輸入子系統
114	輸出子系統
116	類比電腦介面(ACI)子系統
120	處理器可讀資料
122	作業系統
124	伺服器指令
126	應用程式指令
128	校準指令
130	特殊資訊處理器控制指令
132	環境控制指令
134	資料
150	類比電腦
152	環境子系統
154	特殊資訊處理器
156	特殊資訊處理器輸入子系統
158	特殊資訊處理器輸出子系統

170	量子資訊通道
200	半導體裝置
202	半導體材料
204	局部缺陷
204-1	缺陷
204-2	缺陷
204-3	缺陷
206	光源
208	電極
210	線圈
212	天線
214	致動器
216	低溫子系統
217	加熱器
218	冷卻器
300	資訊處理器
302-1	半導體材料之部分
302-2	半導體材料之部分
302-3	半導體材料之部分
304	距離
306	距離
308	距離
400	資訊處理器

404	缺陷
404-0	缺陷
404-1	缺陷
404-2	缺陷
404-3	缺陷
404-4	缺陷
406	光學結構
406-1	光學結構
406-2	光學結構
406-3	光學結構
406-4	光學結構
500	量子資訊處理器
502	光學結構/波導
504	光學結構/波導
506	光學結構/波導
508	光學結構/波導
510	空位
512	平移
514	平移
516	位移
518	位移
600	資訊處理器
602	半導體材料

604	缺陷
604-1	缺陷
604-2	缺陷
604-3	缺陷
606	光子晶體
606-1	光子晶體
606-2	光子晶體
607	結構/特徵
608	空隙
608-1	空隙
608-2	空隙
610	線段
700	資訊處理器
702	半導體材料
704	缺陷
706	第一光學結構
708	第二光學結構
710	光源
712	偵測器
714	距離
800	圖形
802	軸
804	軸

806	曲線
808	峰值
810	峰值
812	峰值
814	峰值
900	能階
902	軸
904	基態能階
906	激發能階
908	能階
910	能階
912	能階
914	能階
918	躍遷
920	躍遷
922	躍遷
924	躍遷
926	躍遷
928	躍遷
1000	方法
1002	動作
1004	動作
1006	動作
1008	動作

- 1010 動作
- 1012 動作
- 1100 方法
- 1102 動作
- 1104 動作
- 1106 動作
- 1108 動作
- 1110 動作
- 1200 方法
- 1202 動作
- 1204 動作
- 1206 動作
- 1208 動作
- 1300 方法
- 1302 動作
- 1304 動作
- 1306 動作
- 1308 動作
- 1400 方法
- 1402 動作
- 1404 動作
- 1406 動作
- 1408 動作



202011286

【發明摘要】**【中文發明名稱】**

包含在具有局部資訊狀態之半導體中之發光局部缺陷之系統、裝置、製品及方法

【英文發明名稱】

SYSTEMS, DEVICES, ARTICLES AND METHODS INCLUDING LUMINESCENT LOCAL DEFECTS IN SEMICONDUCTORS WITH LOCAL INFORMATION STATES

【中文】

本發明揭示一種裝置(諸如一資訊處理或通信裝置)，其包含：半導體材料之一本體，其主要由矽組成；一或多個發光中心，其安置於半導體材料之該本體中；一或多個光學自由度，其與該一或多個發光中心相關聯；及一或多個局部自由度，其與該一或多個發光中心相關聯。一各自光學自由度與一各自發光中心相關聯。一各自局部自由度與一各自發光中心相關聯。該一或多個局部自由度修改該一或多個光學自由度。

【英文】

A device, such as, an information processing or communications device, including a body of semiconductor material consisting principally of silicon, one or more luminescence centres disposed in the body of semiconductor material, one or more optical degrees of freedom associated with the one or more luminescence centres, and one or more local degrees of freedom associated with the one or more luminescence centres. A respective optical degree of freedom is associated with a

respective luminescence centre. A respective local degree of freedom is associated with a respective luminescence centre. The one or more local degrees of freedom modify the one or more optical degrees of freedom.

【指定代表圖】

圖11

【代表圖之符號簡單說明】

1100	方法
1102	動作
1104	動作
1106	動作
1108	動作
1110	動作

【發明申請專利範圍】

【第1項】

一種裝置，其包括：

半導體材料之一本體，其主要由矽組成；

一或多個發光中心，其安置於半導體材料之該本體中；

一或多個光學自由度，其與該一或多個發光中心相關聯，其中一各自光學自由度與一各自發光中心相關聯；及

一或多個局部自由度，其與該一或多個發光中心相關聯，其中：

一各自局部自由度與一各自發光中心相關聯，且

該一或多個局部自由度修改該一或多個光學自由度。

【第2項】

如請求項1之裝置，其進一步包括：

一或多個光學結構，其光學耦合至該一或多個發光中心，

其中該一或多個光學結構之各者可保持或導引一各自光子。

【第3項】

如請求項2之裝置，其中該一或多個光學結構包含一波導、一耦合器或一共振器。

【第4項】

如請求項1之裝置，其進一步包括：

一或多個粒子，其與該一或多個發光中心相關聯，其中：

一各自粒子與一各自發光中心相關聯，且

該各自粒子選自由一載子、一電洞、一電子及一核子組成之群組。

【第5項】

如請求項1之裝置，其進一步包括：

一或多個粒子，其與該一或多個發光中心相關聯，其中：

一各自粒子與一各自發光中心相關聯，且

一或多個局部自由度至少部分由該一或多個粒子之自旋態界定。

【第6項】

如請求項1之裝置，其中一或多個發光中心係安置於該半導體基板內之局部缺陷。

【第7項】

如請求項1之裝置，其中安置於該半導體基板中之該一或多個發光中心包括至少一G中心。

【第8項】

如請求項1之裝置，其中該一或多個發光中心包括選自由C中心及W中心組成之群組之至少一缺陷。

【第9項】

如請求項1之裝置，其中該一或多個發光中心包括選自由I中心及M中心組成之群組之至少一缺陷。

【第10項】

如請求項1之裝置，其中該一或多個發光中心包括選自由T中心組成之群組之至少一缺陷，T中心包含包括一受體之一缺陷、Al1缺陷、Ga1缺陷。

【第11項】

如請求項1之裝置，其中該一或多個發光中心包括選自由Q中心、碳

及氮中心及碳及鎵中心、805 meV中心、811 meV中心及488 meV中心組成之群組之至少一缺陷。

【第12項】

如請求項1之裝置，其進一步包括耦合至該一或多個光學自由度或該一或多個局部自由度之一輸入子系統。

【第13項】

如請求項1之裝置，其進一步包括耦合至該一或多個光學自由度或該一或多個局部自由度之一輸出子系統。

【第14項】

一種資訊處理系統，其包括：

一特殊資訊處理器，其包含

半導體材料之一本體，其主要由矽組成，

一第一發光中心，其安置於半導體材料之該本體中，及

一第一粒子，其與該第一發光中心相關聯，其中該第一粒子包含由一局部自由度修改之一各自光躍遷分離之一各自第一狀態及一各自第二狀態；

一輸入子系統，其通信耦合至該特殊資訊處理器；

至少一處理器，其通信耦合至該輸入子系統；及

至少一有形電腦可讀儲存裝置，其通信耦合至該至少一處理器且儲存處理器可執行指令，該等處理器可執行指令在由該至少一處理器執行時引起該至少一處理器

指導該輸入子系統將該第一發光中心操縱至一第一計算狀態。

【第15項】

如請求項14之系統，其中該等處理器可執行指令在被執行時進一步引起該至少一處理器指導該輸入子系統將該第一發光中心初始化至一第二計算狀態。

【第16項】

如請求項14之系統，其中該等處理器可執行指令用於指導該輸入子系統將該第一發光中心操縱至該第一計算狀態，該等處理器可執行指令在被執行時引起該至少一處理器：

引起一或多個單量子位元運算應用於該第一發光中心以操縱包含於該第一發光中心中之該局部自由度。

【第17項】

如請求項14之系統，其進一步包括：

一第二發光中心，其安置於半導體材料之該本體中，及

一第二粒子，其與該第一發光中心相關聯，其中：

該第二粒子包含該局部自由度，且

該第二粒子具有由該局部自由度修改之一各自光躍遷分離之一各自第一狀態及一各自第二狀態；且

其中該等處理器可執行指令在被執行時進一步引起該至少一處理器指導該輸入子系統以引起一或多個多量子位元運算應用於該第一發光中心及該第二發光中心。

【第18項】

如請求項14之系統，其進一步包括：

一輸出子系統，其通信耦合至該至少一處理器及該特殊資訊處理器，且

其中該等處理器可執行指令在被執行時進一步引起該至少一處理器：

指導該輸出子系統讀出該第一發光中心之一狀態。

【第19項】

如請求項14之系統，其進一步包括：

一量子通信通道，其通信耦合至該第一發光中心；且

其中該等處理器可執行指令在被執行時進一步引起該至少一處理器：

指導該輸入子系統根據該第一發光中心之一第四計算狀態來產生該通信通道中一第一光子之一第三計算狀態。

【第20項】

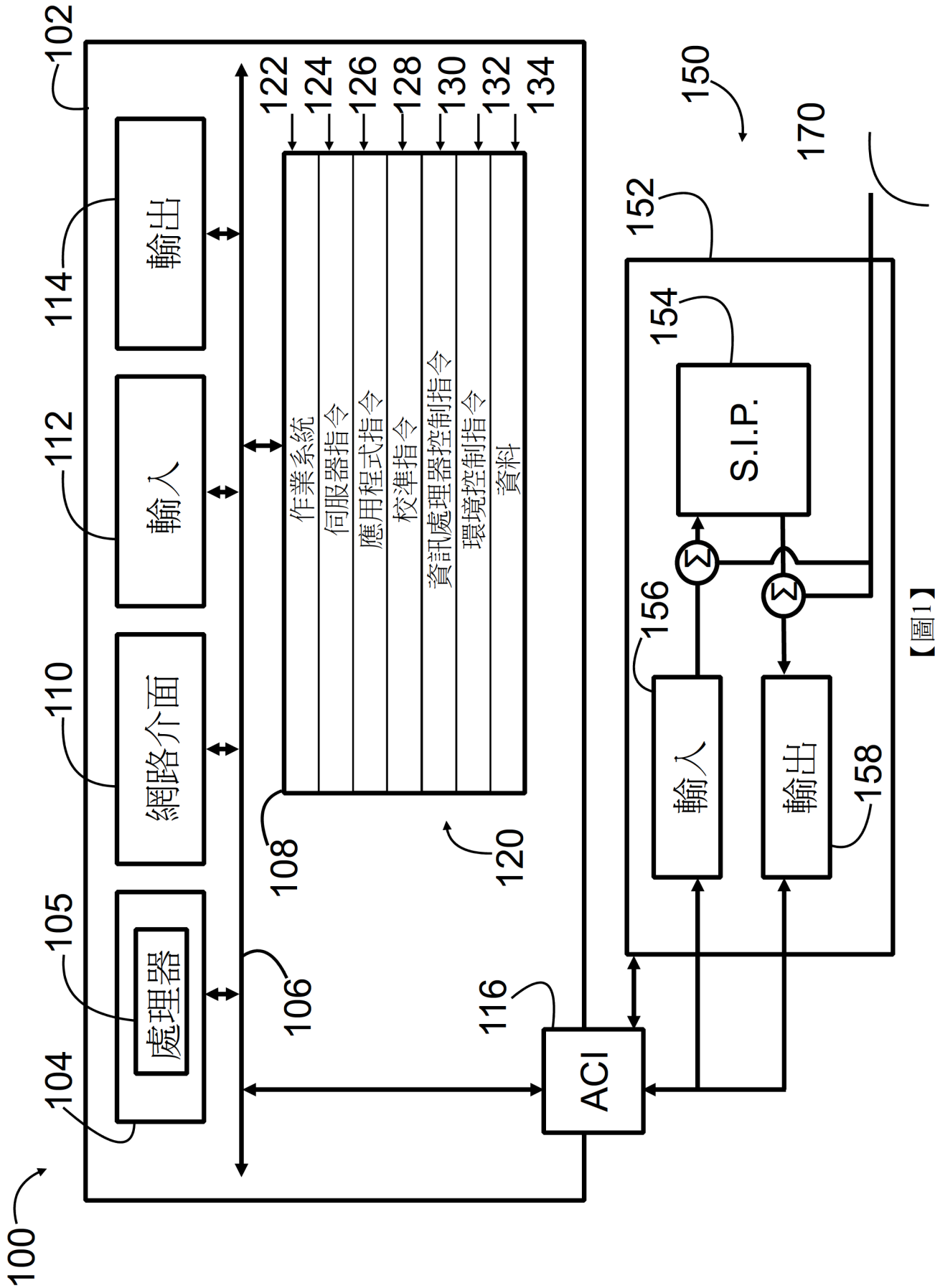
如請求項14之系統，其進一步包括：

一量子通信通道，其通信耦合至該第一發光中心，其中具有一第五計算狀態之一第二光子可經由該量子通信通道來到達；且

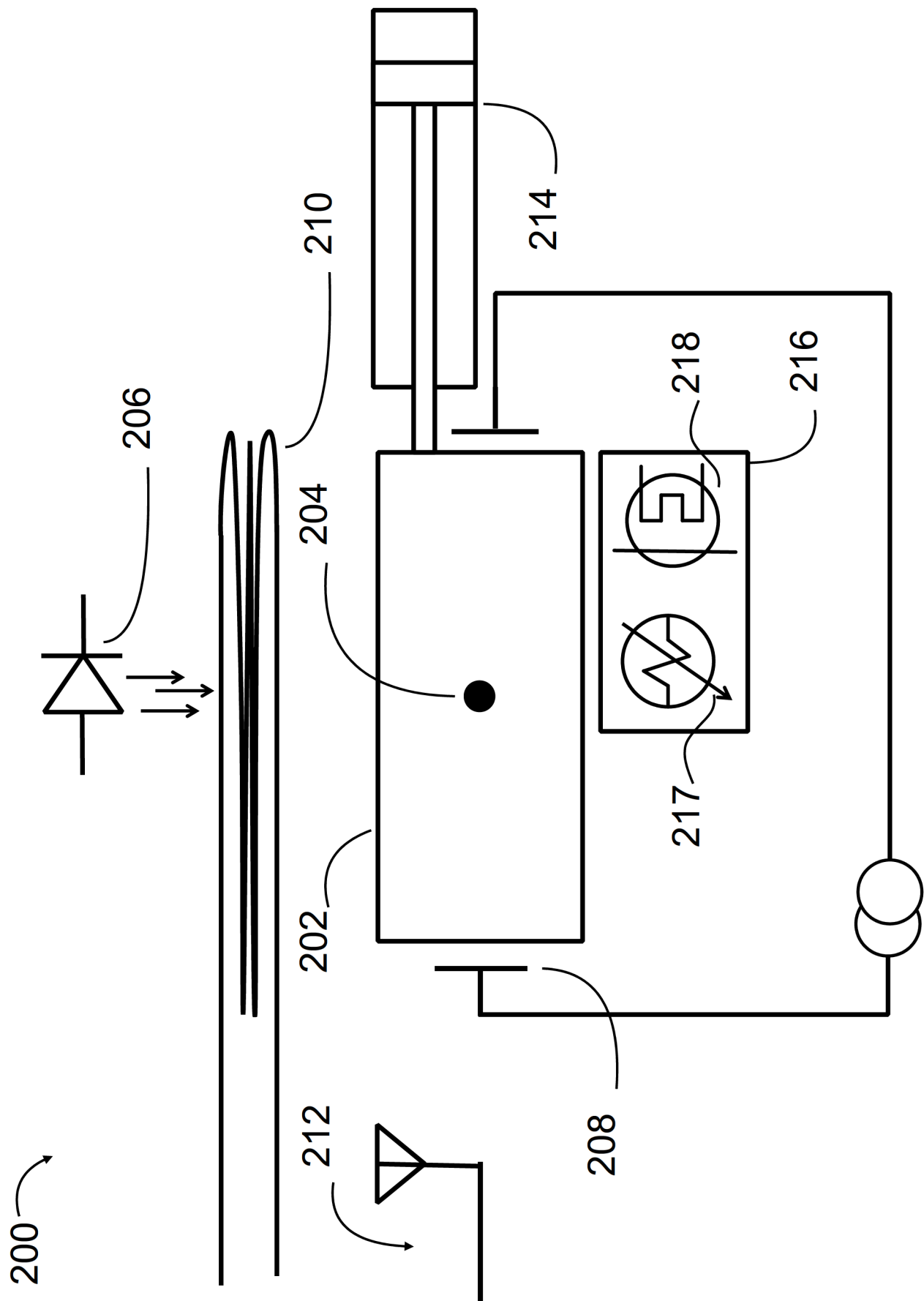
其中該等處理器可執行指令在被執行時進一步引起該至少一處理器：

指導該輸入子系統根據該第二光子之該第五計算狀態來產生該第一發光中心之一第六計算狀態。

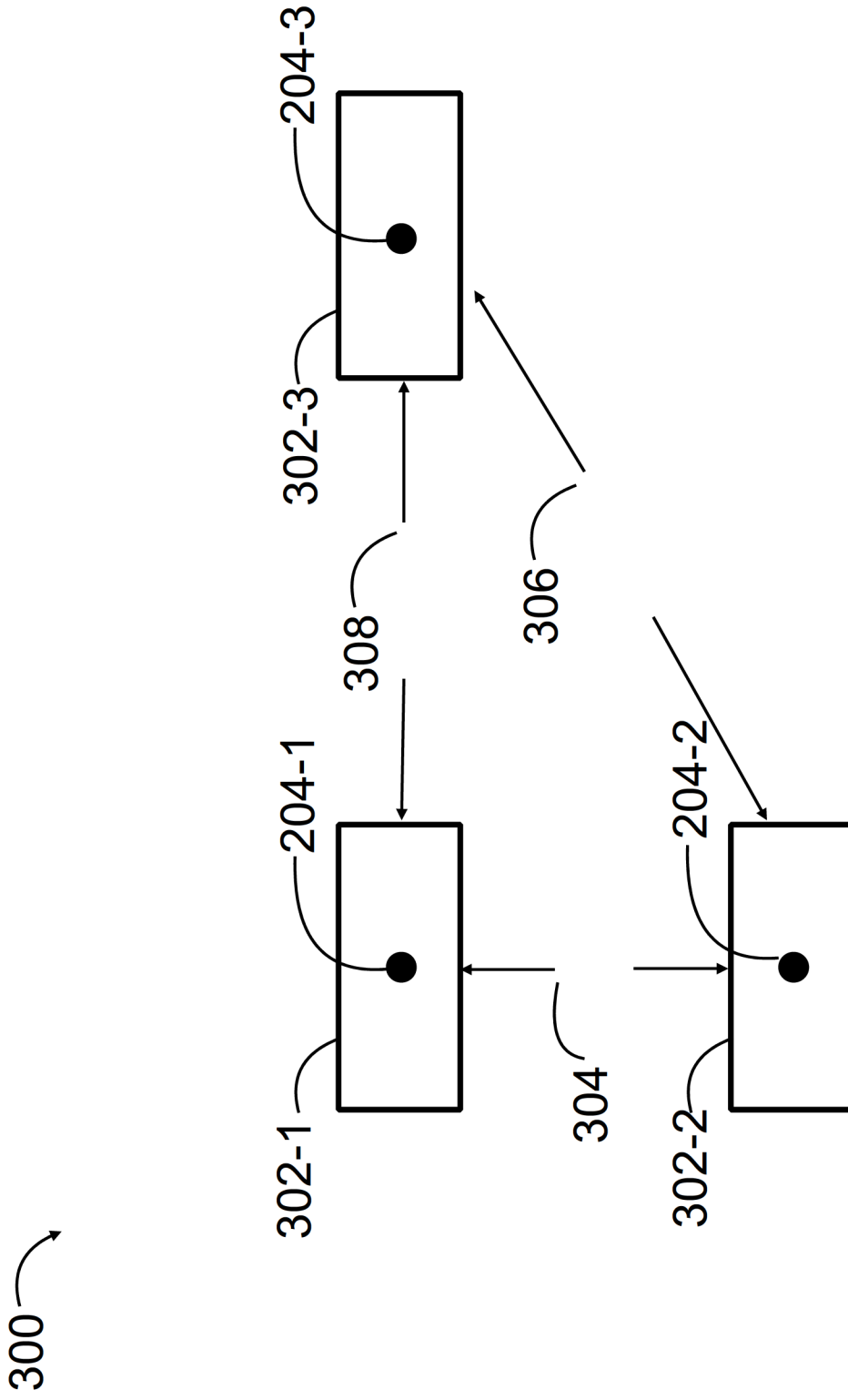
【發明圖式】



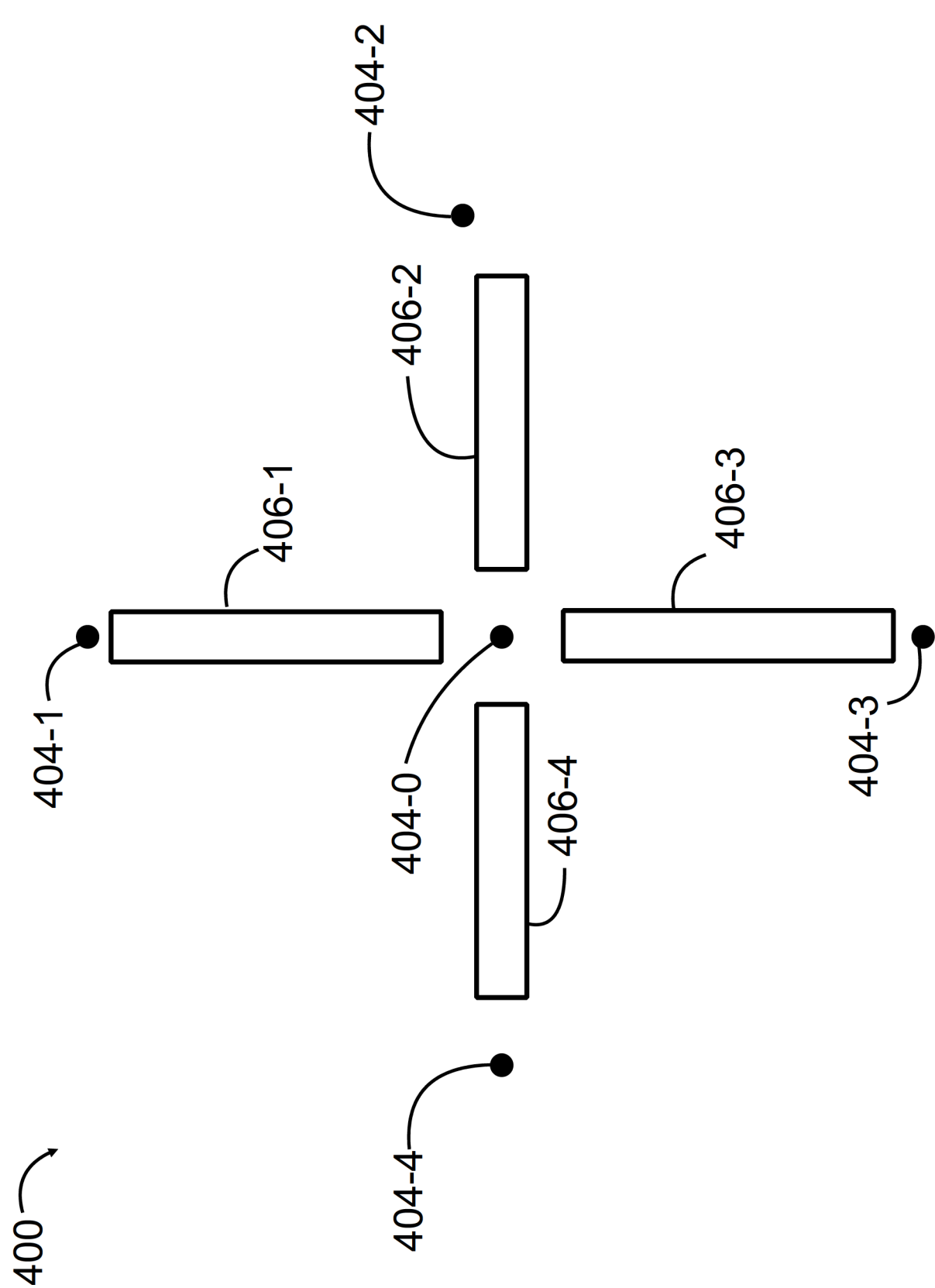
【圖1】



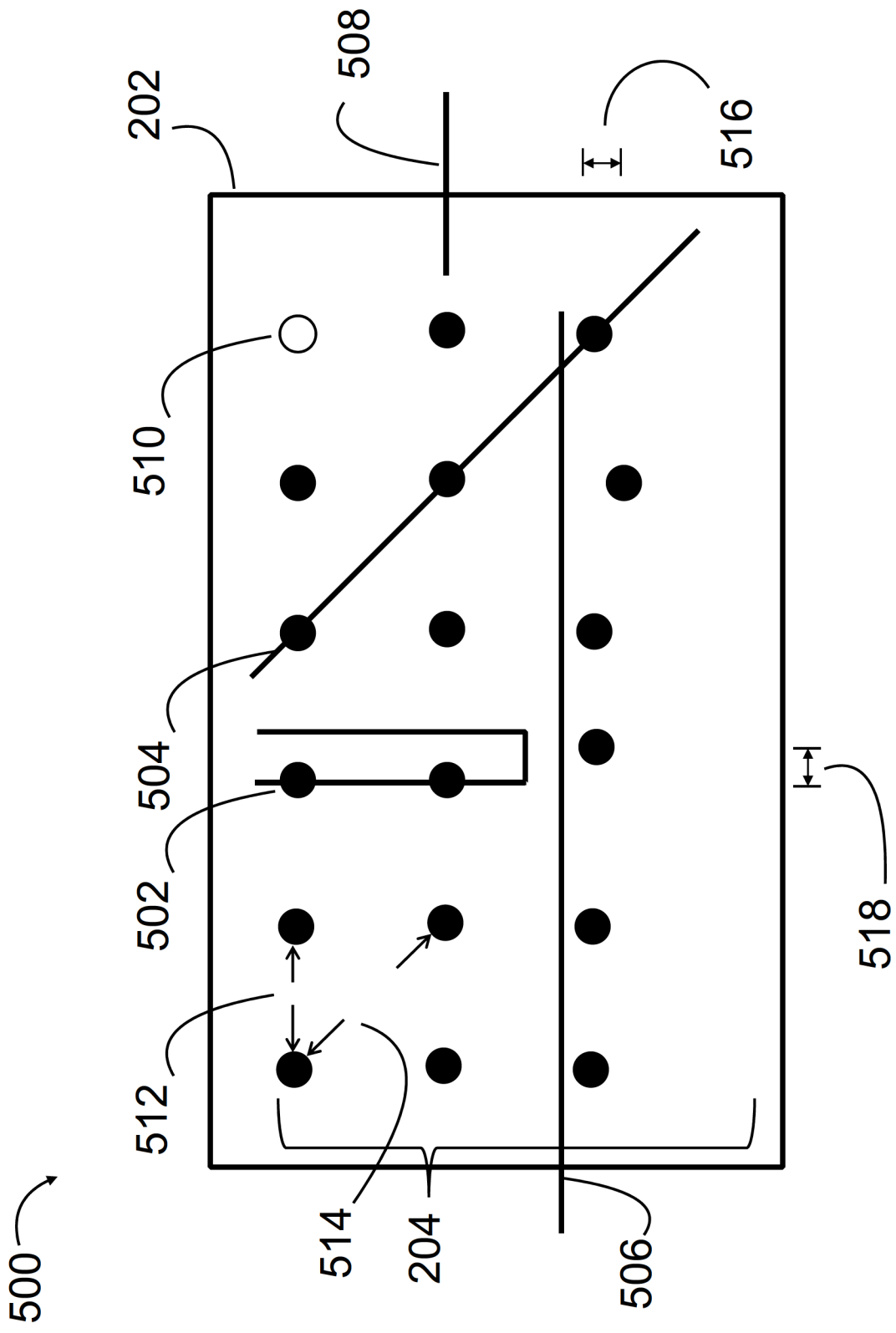
【圖2】



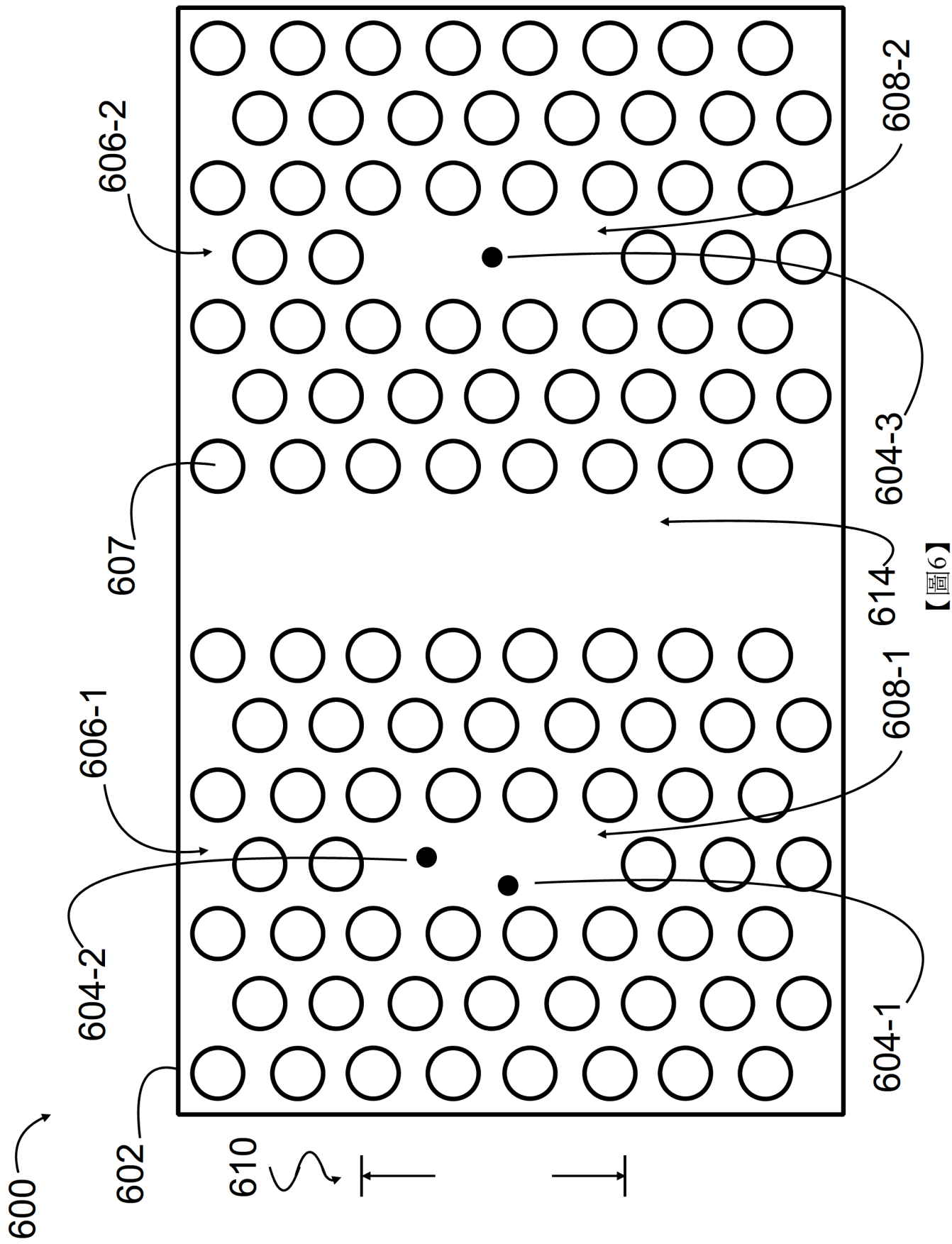
【圖3】



【圖4】

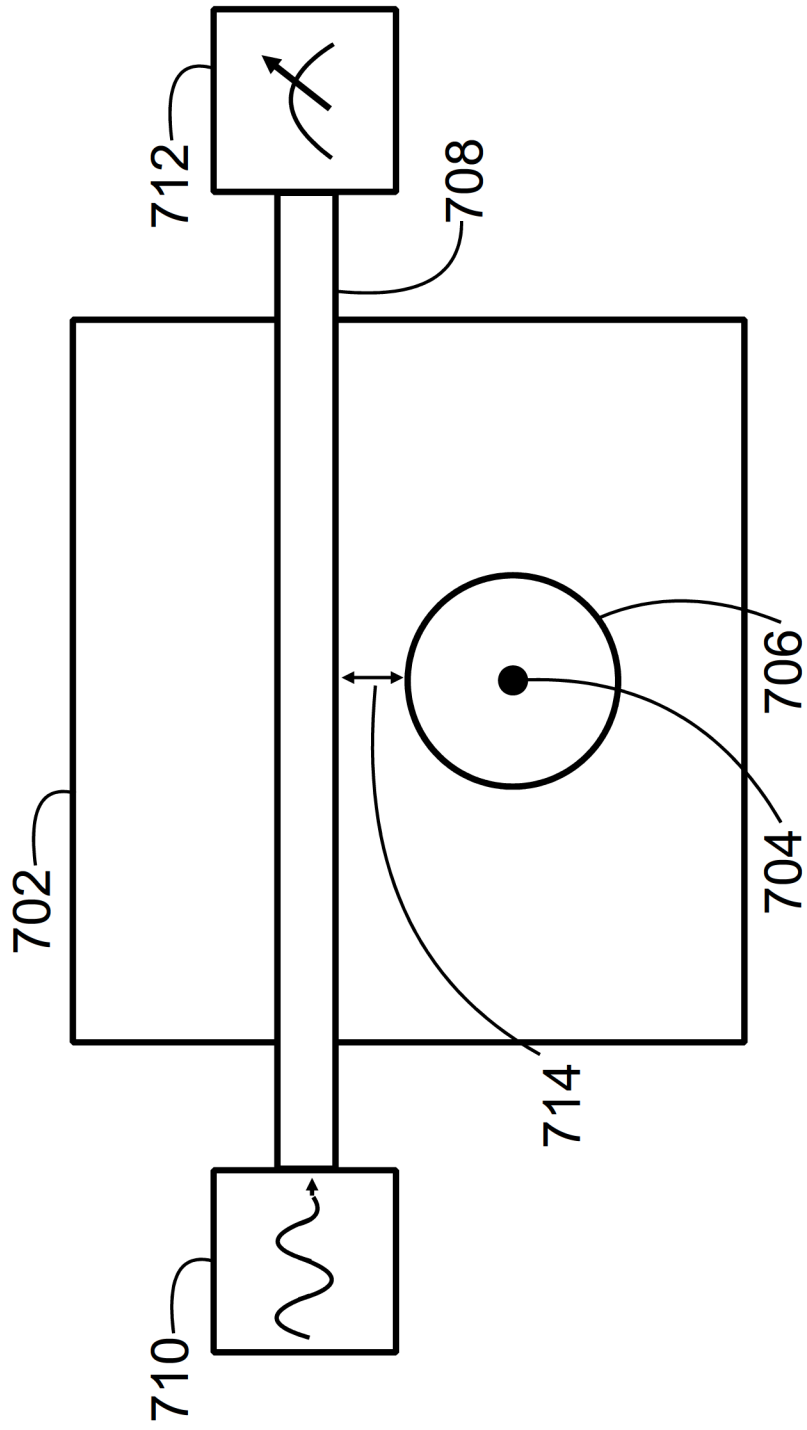


【圖5】

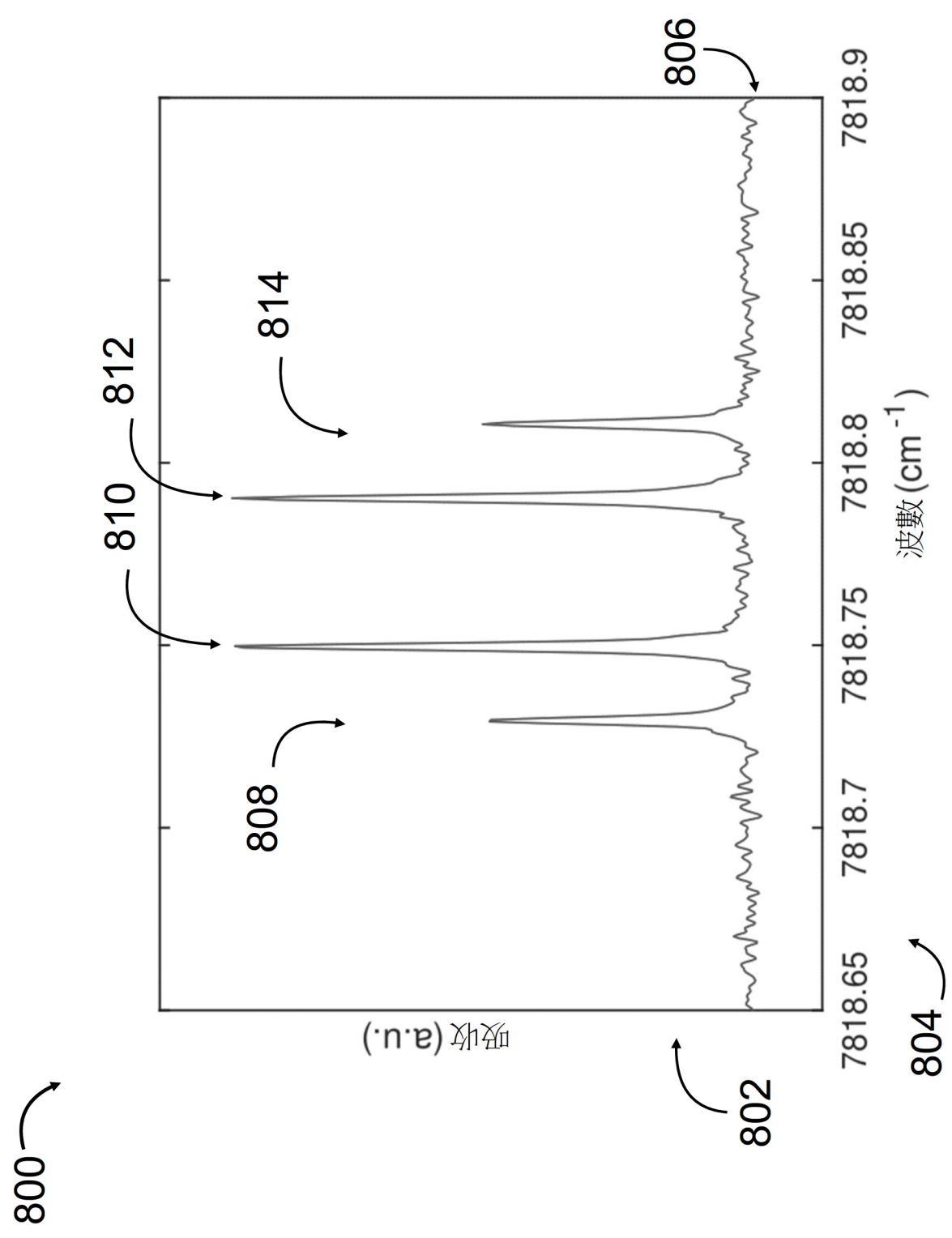


【圖6】

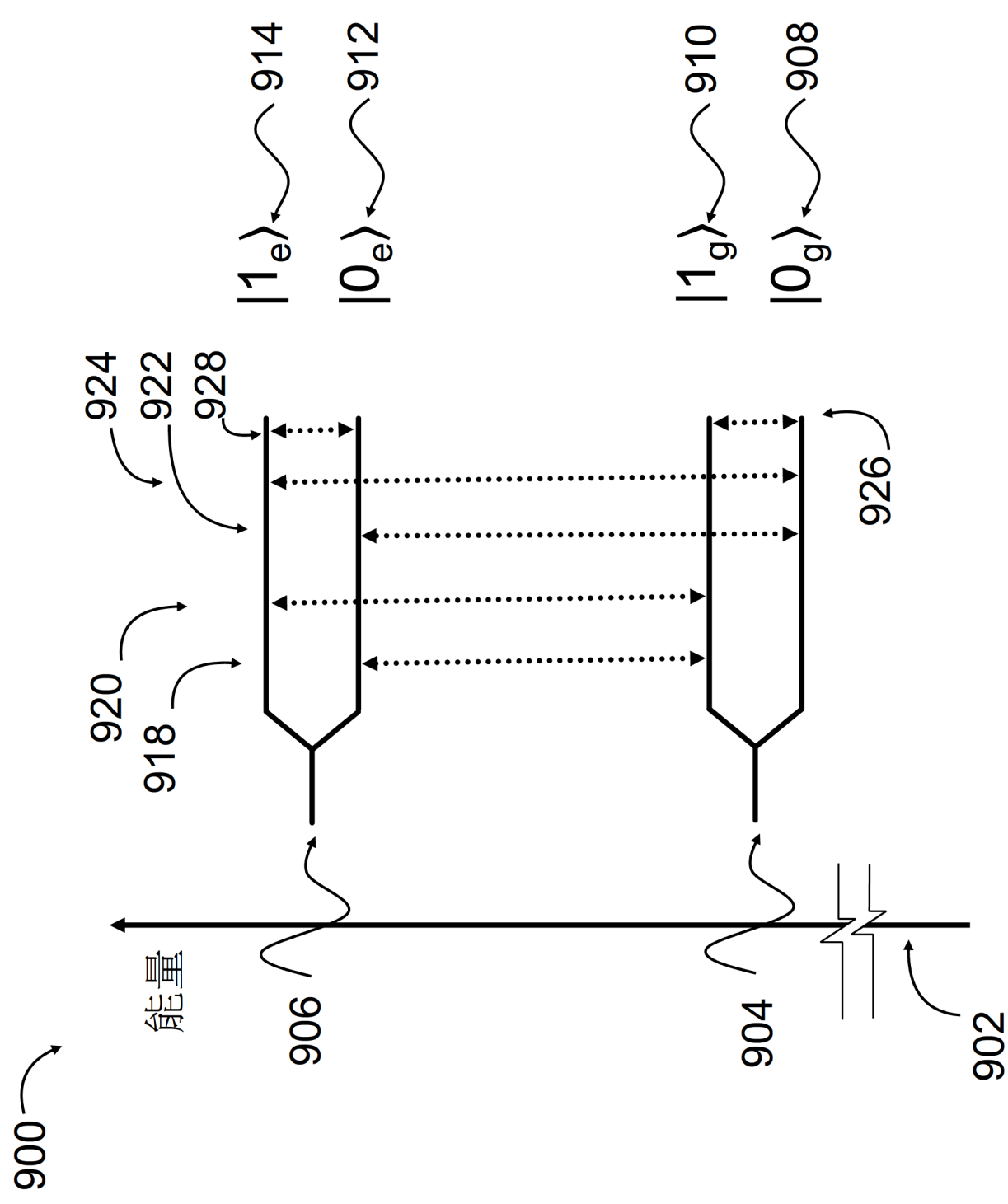
700



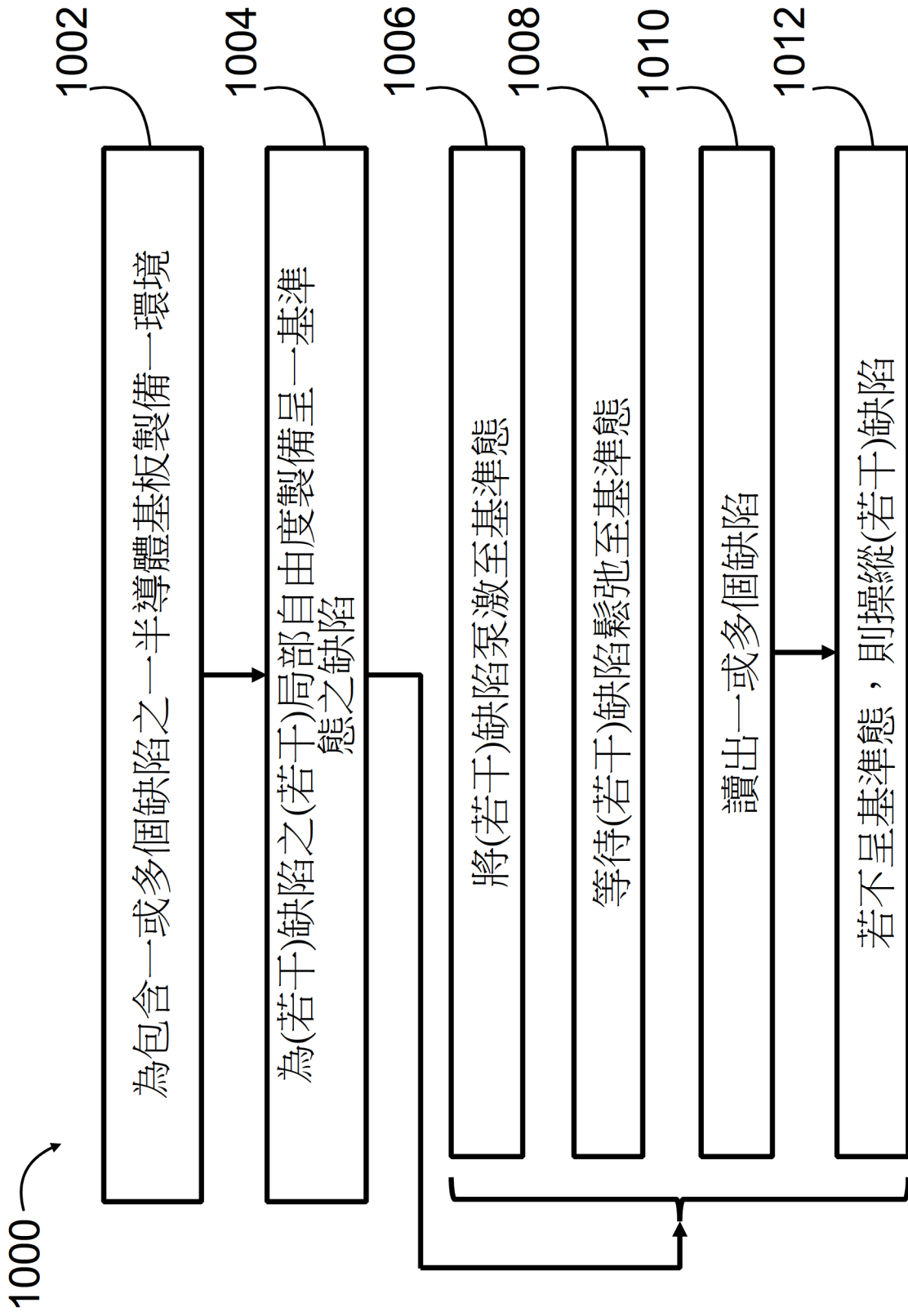
【圖7】



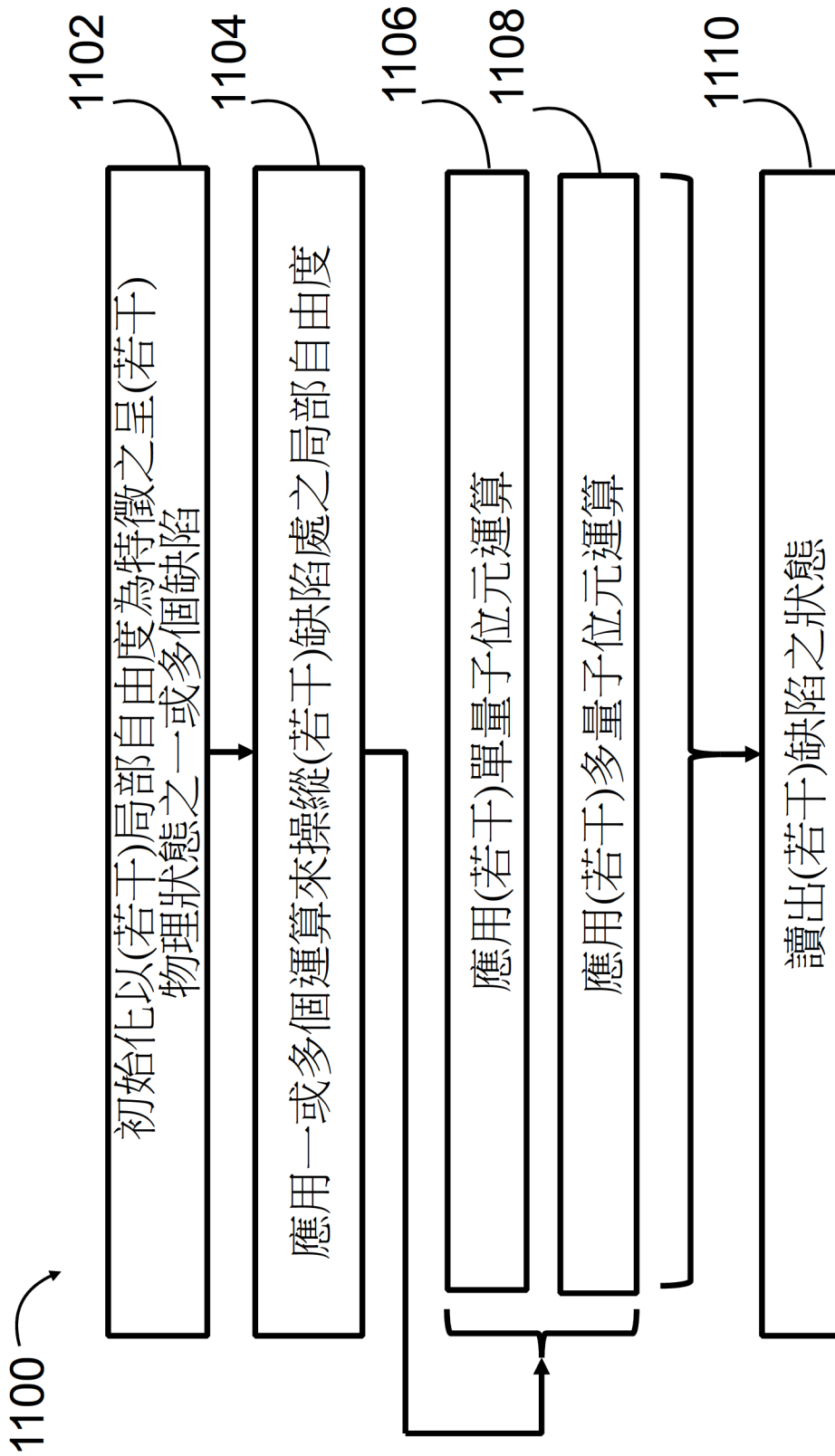
【圖8】



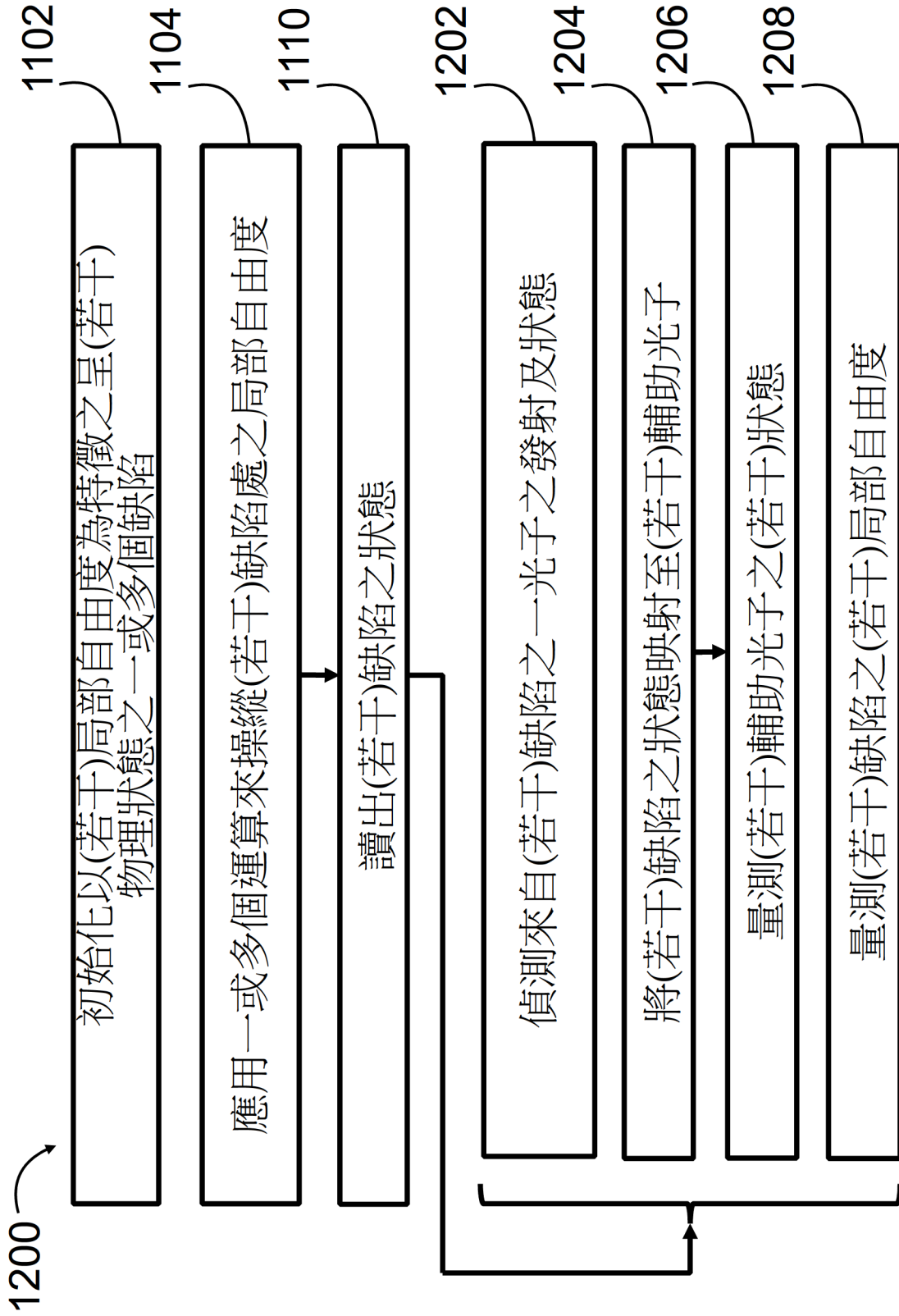
【圖9】



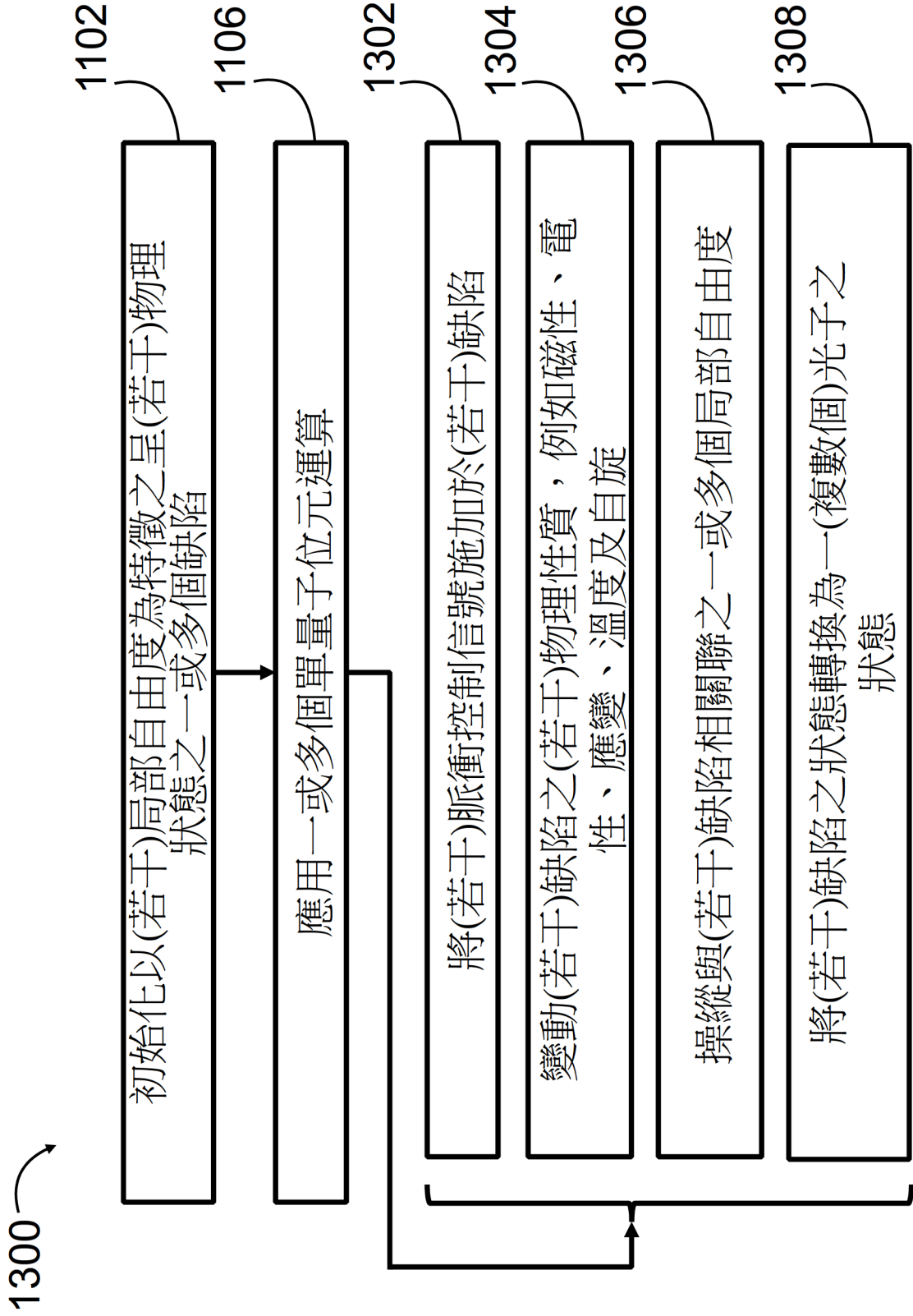
【圖10】



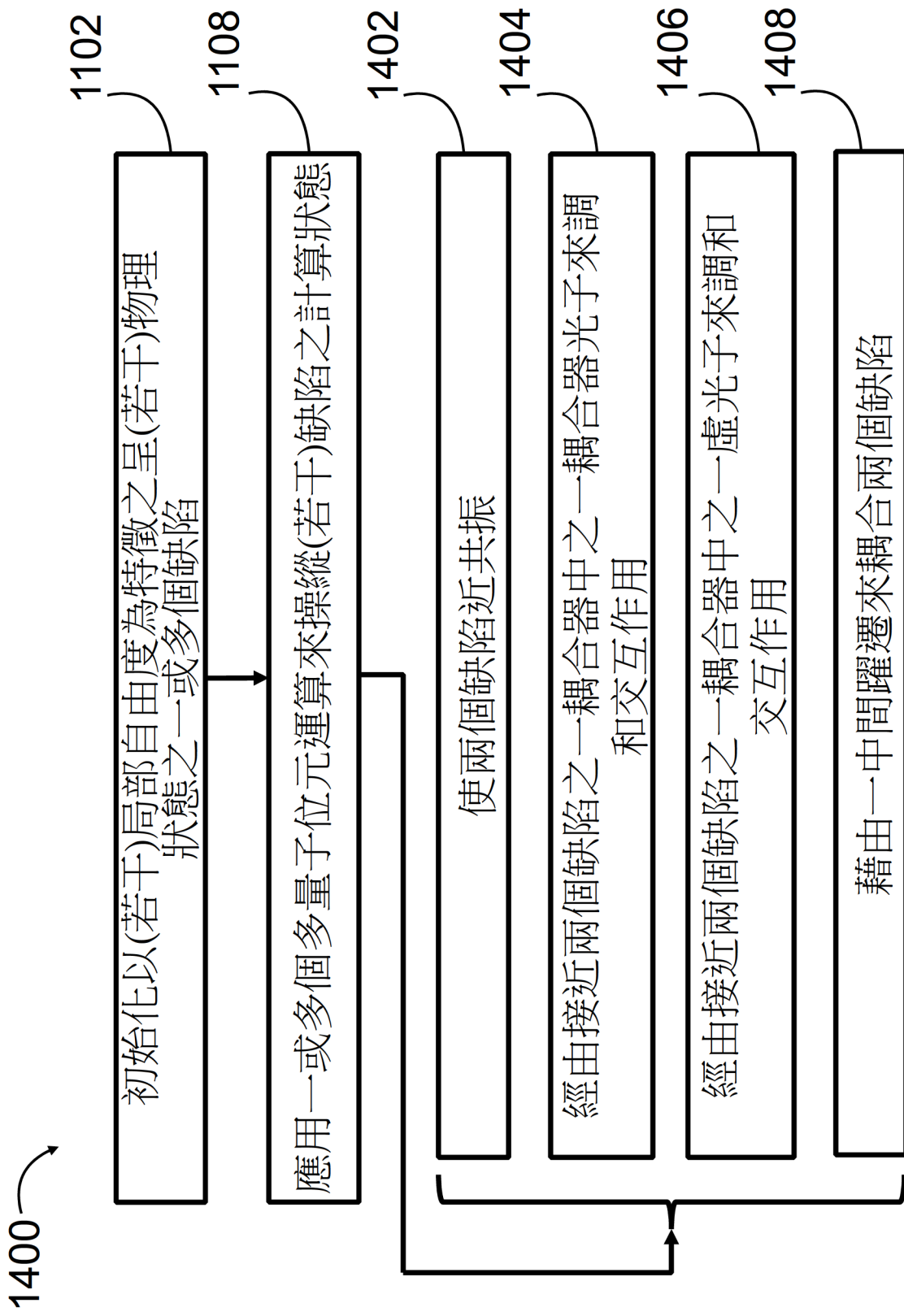
【圖11】



【圖12】



【圖13】



【圖14】