



(12) 发明专利

(10) 授权公告号 CN 111400209 B

(45) 授权公告日 2021. 11. 09

(21) 申请号 201910503432.7

(22) 申请日 2019.06.11

(65) 同一申请的已公布的文献号
申请公布号 CN 111400209 A

(43) 申请公布日 2020.07.10

(30) 优先权数据
108100003 2019.01.02 TW

(73) 专利权人 慧荣科技股份有限公司
地址 中国台湾新竹县

(72) 发明人 钟建众 郁达儒 苏暉迦

(74) 专利代理机构 深圳新创友知识产权代理有
限公司 44223
代理人 江耀纯

(51) Int.Cl.

G06F 13/16 (2006.01)

(56) 对比文件

CN 101916089 A, 2010.12.15

CN 102681868 A, 2012.09.19

US 7586795 B2, 2009.09.08

审查员 徐金娜

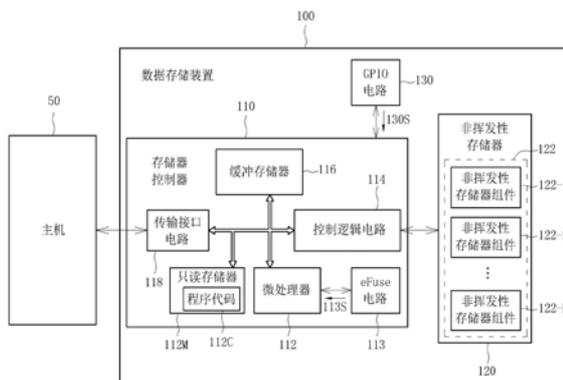
权利要求书3页 说明书6页 附图3页

(54) 发明名称

用来进行配置管理的方法以及数据存储装置及其控制器

(57) 摘要

本发明公开了一种用来进行配置管理的方法以及数据存储装置及其控制器。所述方法可包括：从一只读存储器读取一只读存储器码，以执行所述只读存储器码；于执行所述只读存储器码的期间，侦测一通用输入输出电路的一第一组状态，以依据所述第一组状态来进行所述只读存储器码的一第一部分系统配置的设置；于执行所述只读存储器码的期间，侦测一电子保险丝电路的一第二组状态，以依据所述第二组状态来进行所述只读存储器码的一第二部分系统配置的设置；以及执行至少一程序代码，以使所述数据存储装置备妥以供一主机存取。本发明通过基于电子保险丝电路的系统配置的设置，能针对控制器的运作进行妥善的控制，以因应各种要求来控制系统配置的设置。



1. 一种用来进行配置管理的方法,其特征在于,所述方法应用于一数据存储装置,所述数据存储装置包括一控制器与一非挥发性存储器,所述控制器包括一只读存储器、一电子保险丝电路以及一处理电路,所述非挥发性存储器用来存储信息,所述非挥发性存储器所存储的所述信息包括系统内编程码以及用户数据,所述非挥发性存储器包括至少一非挥发性存储器组件,所述方法包括有:

利用所述处理电路从所述只读存储器读取一只读存储器码,以执行所述只读存储器码;

于执行所述只读存储器码的期间,利用所述处理电路侦测一通用输入输出电路的一第一组状态,以依据所述第一组状态来进行所述只读存储器码的一第一部分系统配置的设定,其中用来实施所述控制器的芯片的通用输入输出接脚包括多组接脚,所述多组接脚包括第一组接脚以及其他组接脚,所述第一组接脚提供所述第一部分系统配置的设定,所述其他组接脚用于其他用途,所述第一组状态代表所述第一组接脚的电压准位的状态,所述第一组接脚的所述电压准位指出多个位的预定信息以作为所述第一组状态;

于执行所述只读存储器码的期间,利用所述处理电路侦测所述电子保险丝电路的一第二组状态,以依据所述第二组状态来进行所述只读存储器码的一第二部分系统配置的设定,其中所述电子保险丝电路用于提供所述第二部分系统配置的设定,所述第二组状态代表所述电子保险丝电路所存储的所述第二部分系统配置的设定值;以及

利用所述处理电路在所述非挥发性存储器找寻至少一程序代码并执行所述至少一程序代码,以使所述数据存储装置备妥以供一主机存取,其中所述至少一程序代码包括所述系统内编程码的至少一部分,以及所述数据存储装置备妥以供所述主机存取包括:

所述数据存储装置进入正常模式,以容许所述主机通过所述控制器在所述非挥发性存储器中存取所述用户数据。

2. 如权利要求1所述的方法,其特征在于,所述至少一程序代码包括一第一程序代码与一第二程序代码;以及执行所述至少一程序代码以使所述数据存储装置备妥以供所述主机存取包括:

执行所述第一程序代码,然后执行所述第二程序代码,以使所述数据存储装置备妥以供所述主机存取。

3. 如权利要求2所述的方法,其特征在于,所述第一程序代码是一开机系统内编程码。

4. 如权利要求3所述的方法,其特征在于,从所述只读存储器读取所述只读存储器码以执行所述只读存储器码的操作属于一初始化程序,而执行所述第一程序代码的操作属于一开机程序。

5. 如权利要求2所述的方法,其特征在于,所述第一程序代码包括一组开机控制指令,以控制所述数据存储装置的开机。

6. 如权利要求5所述的方法,其特征在于,所述第一程序代码被预先存储于所述非挥发性存储器中,且从所述非挥发性存储器被读出,以供控制所述数据存储装置的开机。

7. 如权利要求5所述的方法,其特征在于,所述第二程序代码包括一组额外控制指令,使所述数据存储装置具备多个功能。

8. 如权利要求7所述的方法,其特征在于,所述第二程序代码被预先存储于所述非挥发性存储器中,且从所述非挥发性存储器被读出,以供控制所述多个功能。

9. 如权利要求2所述的方法,其特征在于,所述第二程序代码是一系统内编程码。

10. 如权利要求1所述的方法,其特征在于,其还包括:

依据基于所述电子保险丝电路的至少一系统配置的设定,从多个预定参数选出一部分预定参数,以决定所述至少一程序代码中的一第一程序代码的一搜寻范围,以于所述搜寻范围中搜寻所述第一程序代码。

11. 一种数据存储装置,其特征在于,包括有:

一非挥发性存储器,用来存储信息,所述非挥发性存储器所存储的所述信息包括系统内编程码以及用户数据,其中所述非挥发性存储器包括至少一非挥发性存储器组件;以及

一控制器,耦接至所述非挥发性存储器,用来控制所述数据存储装置的运作,其中所述控制器包括:

一只读存储器,用来存储一只读存储器码;

一电子保险丝电路,用来存储设定信息;以及

一处理电路,用来依据来自一主机的多个主机指令控制所述控制器,以容许所述主机通过所述控制器存取所述非挥发性存储器,其中:

所述处理电路从所述只读存储器读取所述只读存储器码,以执行所述只读存储器码;

于执行所述只读存储器码的期间,所述处理电路侦测所述数据存储装置中的一通用输入输出电路的一第一组状态,以依据所述第一组状态来进行所述只读存储器码的一第一部分系统配置的设定,其中用来实施所述控制器的芯片的通用输入输出接脚包括多组接脚,所述多组接脚包括第一组接脚以及其他组接脚,所述第一组接脚提供所述第一部分系统配置的设定,所述其他组接脚用于其他用途,所述第一组状态代表所述第一组接脚的电压准位的状态,所述第一组接脚的所述电压准位指出多个位的预定信息以作为所述第一组状态;

于执行所述只读存储器码的期间,所述处理电路侦测所述电子保险丝电路的一第二组状态,以依据所述第二组状态来进行所述只读存储器码的一第二部分系统配置的设定,其中所述电子保险丝电路用于提供所述第二部分系统配置的设定,所述第二组状态代表所述电子保险丝电路所存储的所述第二部分系统配置的设定值;以及

所述处理电路在所述非挥发性存储器找寻至少一程序代码并执行所述至少一程序代码,以使所述数据存储装置备妥以供所述主机存取,其中所述至少一程序代码包括所述系统内编程码的至少一部分,以及所述数据存储装置备妥以供所述主机存取包括:

所述数据存储装置进入正常模式,以容许所述主机通过所述控制器在所述非挥发性存储器中存取所述用户数据。

12. 如权利要求11所述的数据存储装置,其特征在于,所述至少一程序代码包括一第一程序代码与一第二程序代码;以及所述处理电路执行所述第一程序代码,然后执行所述第二程序代码,以使所述数据存储装置备妥以供所述主机存取。

13. 如权利要求12所述的数据存储装置,其特征在于,所述第一程序代码是一开机系统内编程码。

14. 如权利要求13所述的数据存储装置,其特征在于,从所述只读存储器读取所述只读存储器码以执行所述只读存储器码的操作属于一初始化程序,而执行所述第一程序代码的操作属于一开机程序。

15. 如权利要求12所述的数据存储装置,其特征在于,所述第一程序代码包括一组开机控制指令,以控制所述数据存储装置的开机。

16. 一种数据存储装置的控制器的特征在于,所述数据存储装置包括所述控制器与一非挥发性存储器,所述非挥发性存储器用来存储信息,所述非挥发性存储器所存储的所述信息包括系统内编程码以及用户数据,所述非挥发性存储器包括至少一非挥发性存储器组件,所述控制器包括有:

一只读存储器,用来存储一只读存储器码;

一电子保险丝电路,用来存储设定信息;以及

一处理电路,用来依据来自一主机的多个主机指令控制所述控制器,以容许所述主机通过所述控制器存取所述非挥发性存储器,其中:

所述处理电路从所述只读存储器读取所述只读存储器码,以执行所述只读存储器码;

于执行所述只读存储器码的期间,所述处理电路侦测所述数据存储装置中的一通用输入输出电路的一第一组状态,以依据所述第一组状态来进行所述只读存储器码的一第一部分系统配置的设定,其中用来实施所述控制器的芯片的通用输入输出接脚包括多组接脚,所述多组接脚包括第一组接脚以及其他组接脚,所述第一组接脚提供所述第一部分系统配置的设定,所述其他组接脚用于其他用途,所述第一组状态代表所述第一组接脚的电压准位的状态,所述第一组接脚的所述电压准位指出多个位的预定信息以作为所述第一组状态;

于执行所述只读存储器码的期间,所述处理电路侦测所述电子保险丝电路的一第二组状态,以依据所述第二组状态来进行所述只读存储器码的一第二部分系统配置的设定,其中所述电子保险丝电路用于提供所述第二部分系统配置的设定,所述第二组状态代表所述电子保险丝电路所存储的所述第二部分系统配置的设定值;以及

所述处理电路在所述非挥发性存储器找寻至少一程序代码并执行所述至少一程序代码,以使所述数据存储装置备妥以供所述主机存取,其中所述至少一程序代码包括所述系统内编程码的至少一部分,以及所述数据存储装置备妥以供所述主机存取包括:

所述数据存储装置进入正常模式,以容许所述主机通过所述控制器在所述非挥发性存储器中存取所述用户数据。

17. 如权利要求16所述的控制器,其特征在于,所述至少一程序代码包括一第一程序代码与一第二程序代码;以及所述处理电路执行所述第一程序代码,然后执行所述第二程序代码,以使所述数据存储装置备妥以供所述主机存取。

18. 如权利要求17所述的控制器,其特征在于,所述第一程序代码是一开机系统内编程码。

19. 如权利要求18所述的控制器,其特征在于,从所述只读存储器读取所述只读存储器码以执行所述只读存储器码的操作属于一初始化程序,而执行所述第一程序代码的操作属于一开机程序。

20. 如权利要求17所述的控制器,其特征在于,所述第一程序代码包括一组开机控制指令,以控制所述数据存储装置的开机。

用来进行配置管理的方法以及数据存储装置及其控制器

技术领域

[0001] 本发明关于闪存(Flash memory)的存取(access),尤指一种用来进行配置(configuration)管理的方法以及相关的数据存储装置及其控制器。

背景技术

[0002] 闪存可广泛地应用于各种可携式或非可携式数据存储装置(例如:符合SD/MMC、CF、MS、XD或UFS标准的记忆卡;又例如:固态硬盘;又例如:符合UFS或EMMC规格的嵌入式(embedded)存储装置)中。以常用的NAND型闪存而言,最初有单阶细胞(single level cell,SLC)、多阶细胞(multiple level cell,MLC)等类型的闪存。由于存储器的技术不断地发展,较新的数据存储装置产品可采用三阶细胞(triple level cell,TLC)闪存,甚至四阶细胞(quadruple level cell,QLC)闪存。为了确保数据存储装置对闪存的存取控制能符合相关规范,闪存的控制器的通常备有某些管理机制以妥善地管理其内部运作。

[0003] 依据现有技术,有了这些管理机制的数据存储装置还是有不足的处。举例来说,当闪存的类型或型号随着某些要求(诸如新客户的要求、新产品的要求)而变更时,系统配置(System Configuration)设定值可能需要对应地修改,这可能导致只读存储器码(ROM Code)的设计变更。此领域惯用的传统架构通过GPIO来进行系统配置的设置,例如,拉高(Pull high)或拉低(Pull low)GPIO接脚的电压准位,通过设定不同的电压准位以进行系统配置的设置。

[0004] 然而,一来GPIO的接脚有数量上的限制,这导致传统架构只能提供有限数量的系统配置设定值,无法满足实际的需求,这意味着这个问题并未真的被解决。再者,依据传统架构来实施数据存储装置会带来额外的问题诸如某些副作用。例如:由于需要设置额外的电阻器以拉高或拉低GPIO接脚的电压准位,故会增加数据存储装置的制造成本。为了放置电阻器,增加印刷电路板的面积并且增加布局(layout)的复杂度。因此,需要一种新颖的方法及相关架构,以在没有副作用或较不可能带来副作用的状况下实现具有配置更新弹性的数据存储装置。

发明内容

[0005] 本发明的一目的在于公开一种用来进行配置管理的方法以及相关的数据存储装置及其控制器,以解决上述问题。

[0006] 本发明的另一目的在于公开一种用来进行配置管理的方法以及相关的数据存储装置及其控制器,以在没有副作用或较不可能带来副作用的状况下将配置更新弹性赋予数据存储装置。

[0007] 本发明的至少一实施例公开一种用来进行配置管理的方法,其中所述方法是应用于一数据存储装置,所述数据存储装置包括一非挥发性存储器(non-volatile memory,NV memory),且所述非挥发性存储器包括至少一非挥发性存储器组件(NV memory element)。所述方法可包括:从一只读存储器(Read Only Memory,ROM)读取一只读存储器码(ROM

Code, 简称“ROM码”), 以执行所述ROM码; 于执行所述ROM码的期间, 侦测一通用输入输出 (General-Purpose Input/Output, 简称GPIO) 电路的一第一组状态, 以依据所述第一组状态来进行所述ROM码的一第一部分系统配置的设定; 于执行所述ROM码的期间, 侦测一电子保险丝 (electronic fuse, 简称eFuse) 电路的一第二组状态, 以依据所述第二组状态来进行所述ROM码的一第二部分系统配置的设定; 以及执行至少一程序代码, 以使所述数据存储装置备妥 (ready) 以供一主机 (host device) 存取。

[0008] 本发明的至少一实施例公开一种数据存储装置, 其可包括: 一非挥发性存储器, 用来存储信息, 其中所述非挥发性存储器包括至少一非挥发性存储器组件; 以及一控制器, 耦接至所述非挥发性存储器, 用来控制所述数据存储装置的运作。所述控制器可包括一只读存储器、一eFuse电路与一处理电路, 其中所述只读存储器可用来存储一ROM码, 所述eFuse电路可用来存储设定信息, 而所述处理电路可依据来自一主机的多个主机指令 (host command) 控制所述控制器, 以容许所述主机通过所述控制器存取所述非挥发性存储器。例如: 所述处理电路从所述只读存储器读取所述ROM码, 以执行所述ROM码; 于执行所述ROM码的期间, 所述处理电路侦测所述数据存储装置中的一GPIO电路的一第一组状态, 以依据所述第一组状态来进行所述ROM码的一第一部分系统配置的设定; 于执行所述ROM码的期间, 所述处理电路侦测所述eFuse电路的一第二组状态, 以依据所述第二组状态来进行所述ROM码的一第二部分系统配置的设定; 以及所述处理电路执行至少一程序代码, 以使所述数据存储装置备妥以供所述主机存取。

[0009] 本发明的至少一实施例公开一种数据存储装置的控制器, 其中所述数据存储装置包括所述控制器与一非挥发性存储器, 且所述非挥发性存储器包括至少一非挥发性存储器组件。所述控制器可包括一只读存储器、一eFuse电路与一处理电路, 其中所述只读存储器可用来存储一ROM码, 所述eFuse电路可用来存储设定信息, 而所述处理电路可依据来自一主机的多个主机指令控制所述控制器, 以容许所述主机通过所述控制器存取所述非挥发性存储器。例如: 所述处理电路从所述只读存储器读取所述ROM码, 以执行所述ROM码; 于执行所述ROM码的期间, 所述处理电路侦测所述数据存储装置中的一GPIO电路的一第一组状态, 以依据所述第一组状态来进行所述ROM码的一第一部分系统配置的设定; 于执行所述ROM码的期间, 所述处理电路侦测所述eFuse电路的一第二组状态, 以依据所述第二组状态来进行所述ROM码的一第二部分系统配置的设定; 以及所述处理电路执行至少一程序代码, 以使所述数据存储装置备妥以供所述主机存取。

[0010] 本发明的好处的一是, 通过基于eFuse电路的系统配置的设定, 本发明能针对所述控制器的运作进行妥善的控制, 尤其能在使用相同的硬件架构的状况下因应各种要求 (诸如新客户的要求、新产品的要求) 来控制系统配置的设定。另外, 依据本发明的实施例来实施并不会增加许多额外的成本。因此, 现有技术的问题可被解决, 且整体成本不会增加太多。相较于此领域惯用的传统架构, 本发明能在没有副作用或较不可能带来副作用的状况下达到数据存储装置的优化效能。

附图说明

[0011] 图1为依据本发明一实施例的一种数据存储装置与一主机的示意图。

[0012] 图2绘示可用来实施图1所示存储器控制器的芯片的例子。

[0013] 图3为依据本发明一实施例的一种用来进行配置管理(诸如系统配置设定)的方法的工作流程。

[0014] 其中,附图标记说明如下:

[0015]	50	主机
[0016]	100	数据存储装置
[0017]	110	存储器控制器
[0018]	112	微处理器
[0019]	112C	程序代码
[0020]	112M	只读存储器
[0021]	113	eFuse电路
[0022]	114	控制逻辑电路
[0023]	116	缓冲存储器
[0024]	118	传输接口电路
[0025]	120	非挥发性存储器
[0026]	122,122-1,122-2,⋯,122-N	非挥发性存储器组件
[0027]	130	GPIO电路
[0028]	200	芯片
[0029]	P0,P1,P2,⋯,	
[0030]	P0.1,P0.2,P0.3,P0.4,	
[0031]	P0.5,P0.6,P0.7,P0.8,	
[0032]	P1.1,P1.2,P1.3,P1.4,	
[0033]	P1.5,P1.6,P1.7,P1.8,	
[0034]	P2.1,P2.2,P2.3,P2.4,	
[0035]	P2.5,P2.6,P2.7,P2.8,⋯	接脚
[0036]	300	工作流程
[0037]	S11,S12,S13,S14,S15,S16	步骤

具体实施方式

[0038] 请参考图1,图1为依据本发明一第一实施例的一种数据存储装置100与主机50的示意图。例如:数据存储装置100可为固态硬盘(Solid State Drive,SSD)。另外,主机50的例子可包括(但不限于):多功能移动电话(Multifunctional Mobile Phone)、平板计算机(Tablet)、以及个人计算机(Personal Computer)诸如桌面计算机与膝上型计算机。依据本实施例,数据存储装置100可包括一控制器诸如存储器控制器110以及非挥发性存储器120。数据存储装置100可更包括动态随机存取存储器(Dynamic Random Access Memory,简称DRAM)。其中,存储器控制器110是用来存取(Access)非挥发性存储器120,非挥发性存储器120是用来存储信息,例如:系统内编程码(In-System Programming Code,简称“ISP码”)、用户数据、逻辑-物理映像表(L2P Table)等等。如果数据存储装置100包括DRAM,则存储器控制器110可将上述信息暂存在DRAM中以加速数据的存取速度。存储器控制器110的GPIO电路130可控制GPIO接脚的运作。GPIO接脚经过适当的设定可提供次要系统配置的设定值。非

挥发性存储器120可包括多个非挥发性存储器组件122-1、122-2、…与122-N,其中符号“N”可代表大于一的正整数。例如:非挥发性存储器120可为闪存(Flash memory),而非挥发性存储器组件122-1、122-2、…与122-N可分别为多个闪存芯片(Flash memory chip;也可称为快闪芯片)或多个闪存裸晶(Flash memory die;也可称为快闪裸晶)或逻辑单元编号(Logical Unit Number,LUN),但本发明并不限于此。

[0039] 如图1所示,存储器控制器110可包括处理电路诸如微处理器112、存储器诸如只读存储器(ROM)112M、eFuse电路113、控制逻辑电路114、缓冲存储器116、与传输接口电路118,其中这些组件可通过共同总线彼此耦接并相互沟通。缓冲存储器116是以随机存取存储器(Random Access Memory,RAM)来实施,较佳是静态随机存取存储器(Static RAM,SRAM)。

[0040] 本实施例的只读存储器112M是用来存储一程序代码112C,其可作为所述ROM码的例子,而微处理器112则用来执行程序代码112C以进入ROM码模式,完成微处理器112中各组件的初始化并控制非挥发性存储器120的运作。请注意,程序代码112C也可存储在缓冲存储器116或任何形式的存储器内。另外,eFuse电路113可用来存储保密信息,例如,存储ROM码执行时所需的主要或全部系统配置设定值、密钥、制造商标识符(Identification,ID)等。

[0041] 控制逻辑电路114可包括错误更正码电路(未显示),以保护数据、及/或进行错误更正,而传输接口电路118可符合一特定通信标准,诸如串行高级技术附件(Serial Advanced Technology Attachment,SATA)标准、快捷外设互联(Peripheral Component Interconnect Express,PCIe)标准、进阶主机控制器接口(Advanced Host Controller Interface,AHCI)或非挥发性存储器快捷(Non-Volatile Memory Express,NVME)标准,且可依据所述特定通信标准与主机50进行通信。

[0042] 于本实施例中,主机50可通过传送多个主机指令(Host Command)与对应的逻辑地址给存储器控制器110来间接地存取数据存储装置100中的非挥发性存储器120。存储器控制器110接收所述多个主机指令与逻辑地址,并将所述多个主机指令分别转译成存储器操作指令(简称操作指令),并依据逻辑-物理映像表判断逻辑地址所对应的物理地址,最后,以操作指令控制非挥发性存储器120的特定物理地址进行读取、写入(Write)/编程(Program),其中,物理地址较佳由逻辑单元编号、区块(Block)编号、平面(Plane)编号、页面(Page)编号或区段(Sector)编号所表示。

[0043] 图2绘示可用来实施图1所示存储器控制器110的芯片200的例子,但本发明不限于此。芯片200的GPIO接脚可包括多组接脚(pin)诸如三组接脚,其中第一组接脚P0可包括接脚P0.1、P0.2、P0.3、P0.4、P0.5、P0.6、P0.7与P0.8,第二组接脚P1可包括接脚P1.1、P1.2、P1.3、P1.4、P1.5、P1.6、P1.7与P1.8,且第三组接脚P2可包括接脚P2.1、P2.2、P2.3、P2.4、P2.5、P2.6、P2.7与P2.8。用户可以通过拉高或拉低此三组接脚的电压准位,以设定次要系统配置设定值。在本发明中,主要系统配置设定值改由eFuse电路113所存储/提供,GPIO接脚仅提供少量的次要系统配置设定值,例如,仅第一组接脚P0提供次要系统配置设定值,第二以及第三组接脚可作为其他用途,例如,控制LED或蜂鸣器的运作,或是作为序列周边接口总线(Serial Peripheral Interface Bus,SPI),如此一来,GPIO接脚的使用方式可更具弹性。

[0044] 图3为依据本发明一实施例的一种开机过程时进行配置管理(诸如系统配置设定)的方法的工作流程300。例如:在所述处理电路诸如微处理器112的控制下,所述控制器诸如

存储器控制器110可进行工作流程300的运作。

[0045] 于步骤S11中,上电 (Power-on)。依据本实施例,数据存储装置100可从主机50取得电源,且存储器控制器110自动地开始运作。例如:数据存储装置100已被安装于主机50且耦接至主机50。当主机50开机时,主机50供电至数据存储装置100。又例如:于主机50开机之后,用户将数据存储装置100耦接至主机50。于是,主机50供电至数据存储装置100。

[0046] 于步骤S12中,存储器控制器110 (例如:所述处理电路诸如微处理器112) 执行ROM码,例如,可从只读存储器112M读取所述ROM码,以执行所述ROM码。ROM码可包括多个基本控制指令,例如,控制GPIO电路130或eFuse电路113的基本操作所需的基本控制指令。

[0047] 于步骤S13中,存储器控制器110自GPIO电路130取得次要系统配置设定值。于执行ROM码的期间,处理电路诸如微处理器112可控制GPIO电路130的运作并侦测GPIO接脚的状态,诸如第一组接脚P0的第一组状态130S,以依据第一组状态130S来提供ROM码运行所需的次要系统配置设定值。例如,第一组状态130S的值可由8个位所表示,例如“00000001”,或由1个位所表示,例如”1”,此时第一组状态130S表示主要系统配置设定值乃由eFuse电路113所提供。

[0048] 于步骤S14中,存储器控制器110自eFuse电路113取得主要系统配置设定值。于执行ROM码的期间,存储器控制器110的微处理器112读取eFuse电路113所存储的主要系统配置设定值,每一设定值可表示设定的结果,例如:第一设定值表示系统内编程码的扫描偏移 (Offset) 值,第二设定值表示非挥发性存储器120的随机产生器 (Randomizer) 是否关闭,第三设定值表示非挥发性存储器120的忙碌/待命 (Busy/Ready) 状态是否忽略,等等。其中,每一设定值的长度可以不相同,例如,第一设定值由1个字节所表示,第二以及第三设定值分别由1个位所表示。

[0049] 于步骤S15中,存储器控制器110提供主要系统配置设定值至ROM码。于执行ROM码的期间,微处理器112依据ROM码以及主要系统配置设定值而开启或去能特定功能,例如:不关闭 (或致能) 随机产生器。之后,ROM码执行完毕或执行至默认阶段,则数据存储装置100或存储器控制器110进入ROM模式。

[0050] 于步骤S16中,存储器控制器110找寻并执行系统内编程码。进入ROM模式后,存储器控制器110 (例如:所述处理电路诸如微处理器112) 可依据默认或主要系统配置设定值 (例如:系统内编程码的扫描偏移值) 而在非挥发性存储器120找寻并执行系统内编程码。在成功地找寻并执行系统内编程码后,数据存储装置100或存储器控制器110进入正常模式。

[0051] 在正常模式下,数据存储装置100可以接收并执行来自主机50的主机指令。如果未收到在正常模式下来自主机50的主机指令,则数据存储装置100可进入待命 (Standby) 或节电 (Power Saving) 模式。在正常模式,存储器控制器110能以更有效率地方式控制非挥发性存储器120的运作,例如,命令非挥发性存储器120自低速的单数据率 (Single Data Rate, 简称SDR) 模式切换至高速的双数据率 (Double Data Rate, 简称DDR) 模式,并以DDR模式控制非挥发性存储器120的运作。此外,存储器控制器110也可将逻辑-物理映像表自非挥发性存储器120载入至缓冲存储器116或DRAM,以加速取得逻辑地址所对应的物理地址。

[0052] 另外,系统内编程码可包括一组额外控制指令,以控制存储器控制器110的各种功能,使数据存储装置100具备这些功能,例如,以密钥对来自主机50的用户数据进行加/解密,其中这些功能可包括对应于某一数据存储装置产品 (其具有某一产品型号) 的多个预定

功能,诸如某些客制化功能,但本发明不限于此。另外,密钥也可为公钥-私钥组中的私钥(Private Key),用以对公钥加密后的用户数据进行解密。

[0053] 在另一实施例中,系统内编程码可区分成核心程序代码以及多个辅助程序代码,存储器控制器110成功地找寻并执行核心程序代码后,存储器控制器110即可进入正常模式。之后,存储器控制器110可依据不同的触发条件而执行不同的辅助程序代码。例如,垃圾收集触发条件满足时,存储器控制器110找寻并执行垃圾收集程序相关的辅助程序代码。

[0054] 在另一实施例中,全部系统配置设定值皆由eFuse电路113所存储/提供,GPIO接口不再提供任何系统配置设定值。在此设定下,开机过程时进行配置管理(诸如系统配置设定)的方法的工作流程300中,步骤S13可予以略过,并在步骤S14中自eFuse电路113取得所有系统配置设定值,于步骤S15中,提供所有系统配置设定值至ROM码。

[0055] 依据本实施例,eFuse电路113可包括多个eFuse单元诸如一次性可程序化eFuse单元,以供存储或记录多个位的设定信息。尤其,所述多个eFuse单元中的任何一个eFuse单元可默认具有一第一逻辑状态以代表一第一预定位,而上述任何一个eFuse单元只能被程序化一次以使其具有一第二逻辑状态以代表一第二预定位。例如:所述第一预定位与所述第二预定位可分别为位0与1。又例如:所述第一预定位与所述第二预定位可分别为位1与0。由于本实施例的eFuse电路113可记录多个字节(byte)的设定信息,故eFuse电路113足以提供ROM码所需的主要系统配置设定值。相较于此领域惯用的上述传统架构,本发明能将基于GPIO电路130的次要系统配置的总位数大幅地减少(例如从数十位减少到很少的位,诸如一位或两位),这带来诸多好处。

[0056] 在另一实施例中,于步骤S16,存储器控制器110可先输出读取制造商标识符指令(Read ID Command)至非挥发性存储器120以取得非挥发性存储器120所存储的制造商标识符。存储器控制器110依据制造商标识符以及eFuse电路113所记录的主要系统配置设定值(例如:系统内编程码的扫描偏移)而取得制造商标识符所对应的程序代码及指令。之后,存储器控制器110执行制造商标识符所对应的程序代码及指令在非挥发性存储器120找寻系统内编程码,在成功找寻系统内编程码后,执行系统内编程码以进入正常模式。

[0057] 在另一实施例中,可将特定制造商的指令集编程至eFuse电路113,例如:制造商#0的页面读取指令为00h,制造商#1的页面读取指令为10h。在步骤S16中,存储器控制器110输出读取制造商标识符指令(Read ID Command)至非挥发性存储器120以取得非挥发性存储器120所存储的制造商标识符,例如:制造商#1,则存储器控制器110判断非挥发性存储器120的制造商是制造商#1,之后,存储器控制器110将10h作为非挥发性存储器120的页面读取指令,找寻或读取系统内编程码。

[0058] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

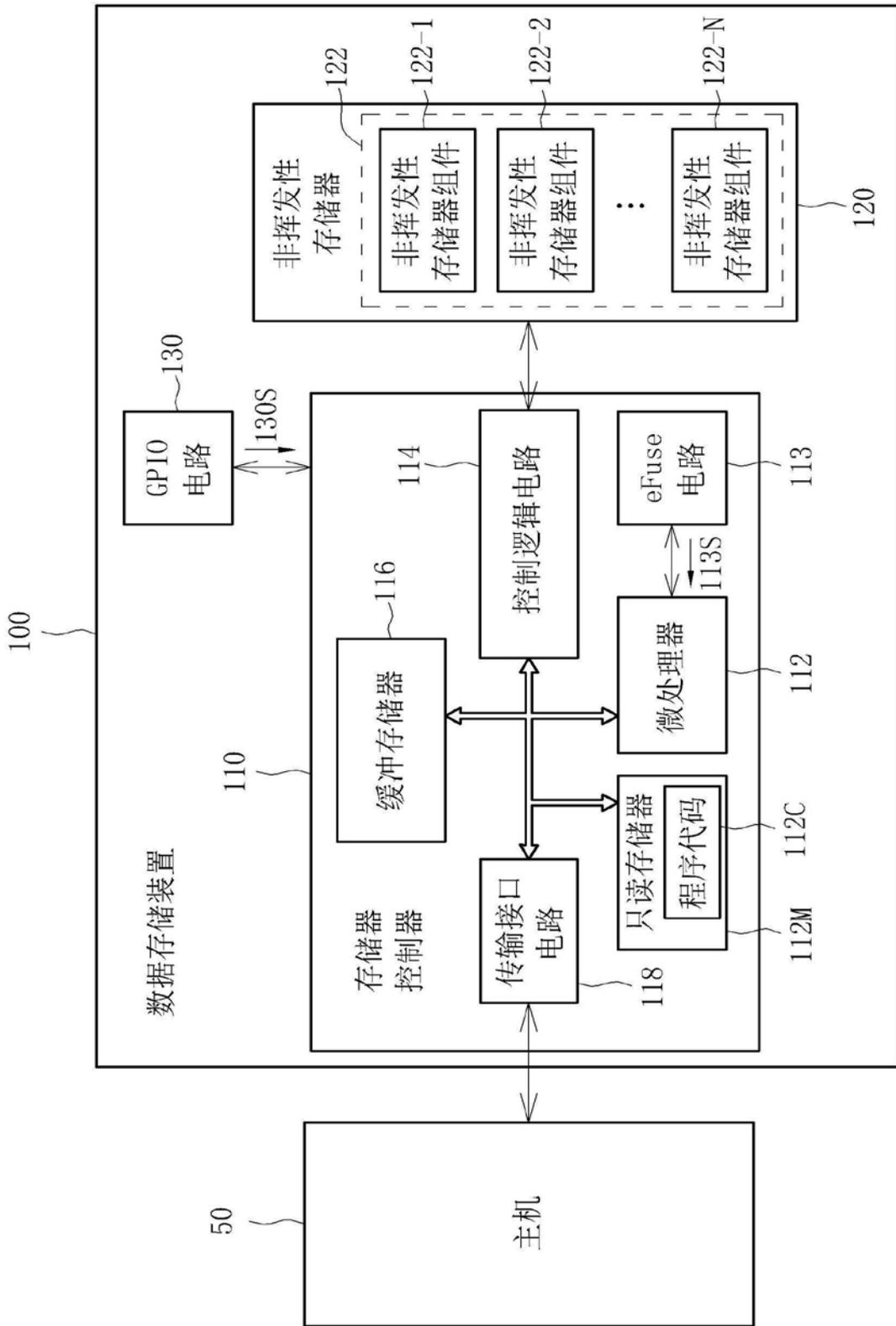


图1

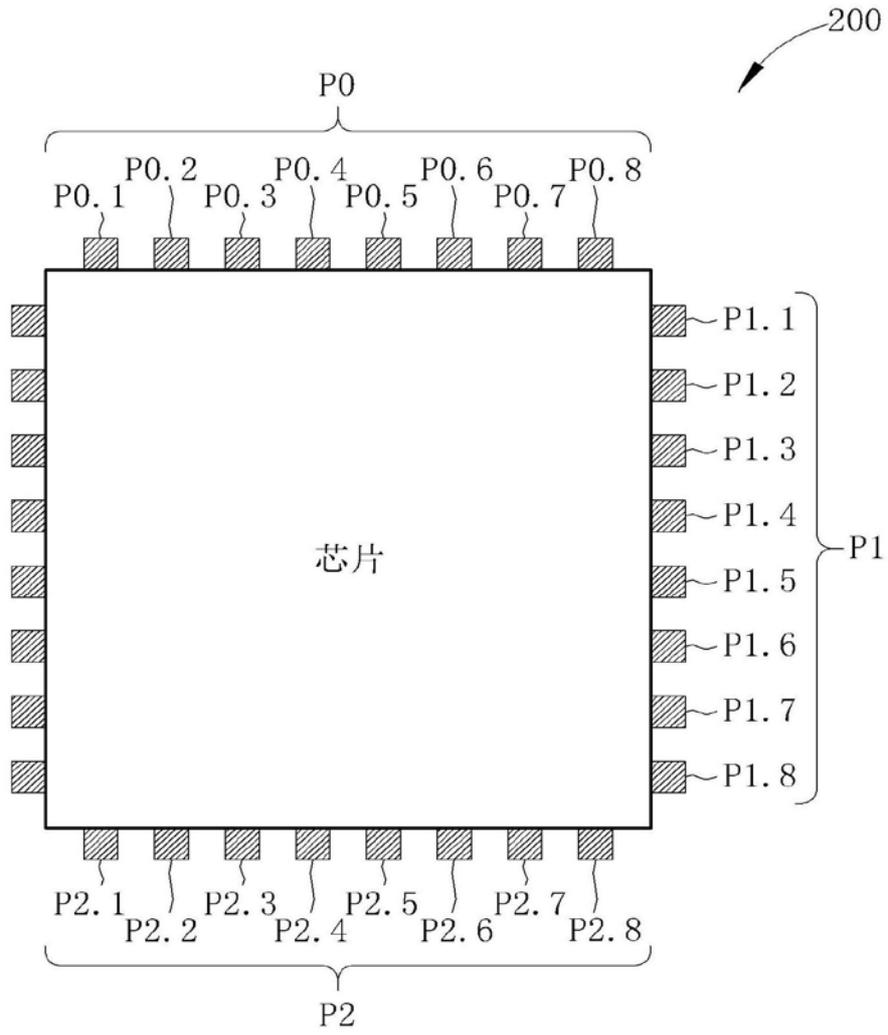


图2

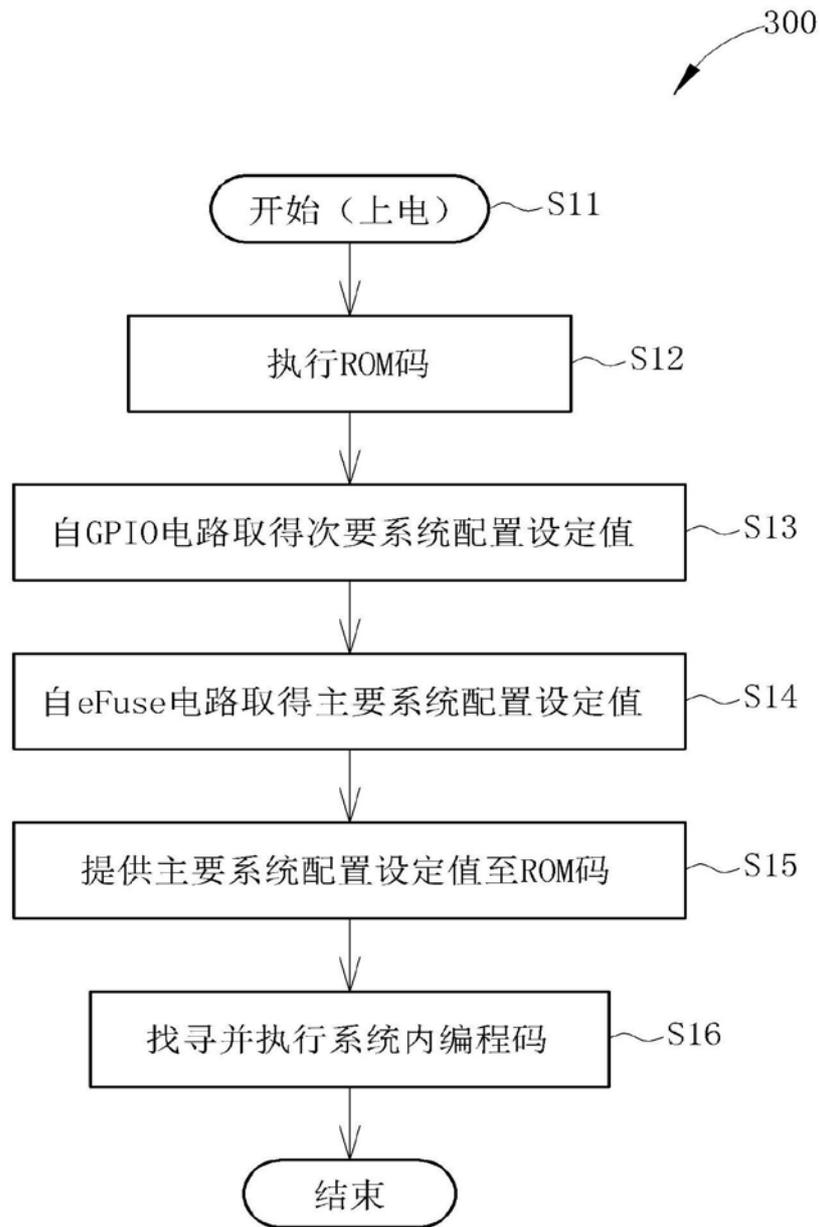


图3