

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公开说明书

[21] 申请号 200610089888.6

[51] Int. Cl.

C09G 3/32 (2006.01)

C09G 3/30 (2006.01)

C09G 3/20 (2006.01)

H05B 33/08 (2006.01)

H05B 33/14 (2006.01)

[43] 公开日 2006 年 12 月 13 日

[11] 公开号 CN 1877678A

[22] 申请日 2006.4.20

[74] 专利代理机构 中国专利代理(香港)有限公司

[21] 申请号 200610089888.6

代理人 王庆海 刘宗杰

[30] 优先权

[32] 2005.4.20 [33] JP [31] 2005-121917

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

[72] 发明人 木村肇

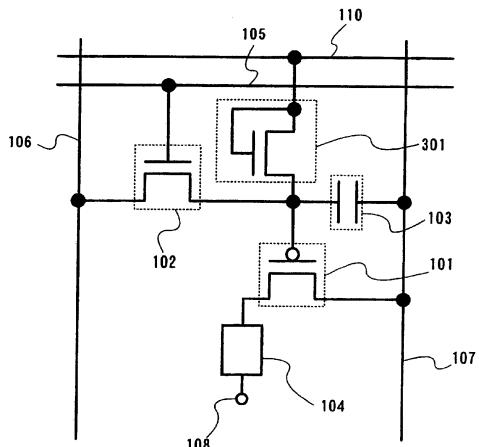
权利要求书 6 页 说明书 70 页 附图 62 页

[54] 发明名称

半导体器件及显示器件

[57] 摘要

当通过设置驱动晶体管的栅端和源端的电势相等来擦除输入到像素的信号时，在某些情况下，电流少量地流经晶体管，这导致发生显示缺陷。本发明提供了提高产量而抑制制造成本增加的显示器。当用于擦除的扫描线的电势升高时，驱动晶体管的栅端的电势相应升高。例如，驱动晶体管的栅端和扫描线经过整流元件连接。



1、一种半导体器件，包括：

电极；

电流电压转换元件；

第一晶体管，包括：

连接到第一配线的第一端；

第二端；和

连接到第二配线的第一栅端；

第二晶体管，包括：

连接到第三配线的第三端；

连接到电极的第四端；和

连接到第二端的第二栅端；和

第三晶体管，包括：

连接到第二栅端的第五端；

经过电流电压转换元件连接到第四配线的第六端；和

连接到第四配线的第三栅端。

2、如权利要求1所述的半导体器件，

其中电流电压转换元件包括电阻器、整流元件、晶体管、二极管连接的晶体管中的至少一个。

3、如权利要求2所述的半导体器件，

其中整流元件是PN结二极管、PIN结二极管和肖特基二极管中的任一个。

4、如权利要求1所述的半导体器件，

其中第一晶体管和第三晶体管是N沟道晶体管以及第二晶体管是P沟道晶体管。

5、如权利要求1所述的半导体器件，

其中电极包含在电致发光元件中。

6、一种包含如权利要求1所述的半导体器件的显示器件。

7、一种包含如权利要求6所述的显示器件的电子设备，

其中电子设备是从由照相机、计算机、移动计算机、被提供有记录介质的

便携式图象再现设备、护目型显示器、摄像机和便携式电话组成的组中选择的一个。

8、一种半导体器件，包括：

电极；

电流电压转换元件；

电容器元件；

第一晶体管，包括：

连接到第一配线的第一端；

第二端；和

连接到第二配线的第一栅端；

第二晶体管，包括：

连接到第三配线的第三端；

连接到电极的第四端；和

连接到第二端且经电容器元件连接到第三配线的第二栅端；和

第三晶体管，包括：

连接到第二栅端的第五端；

经电流电压转换元件连接到第四配线的第六端；和

连接到第四配线的第三栅端。

9、如权利要求 8 所述的半导体器件，

其中电流电压转换元件包括电阻器、整流元件、晶体管、二极管连接的晶体管中的至少一个。

10、如权利要求 9 所述的半导体器件，

其中整流元件是 PN 结二极管、PIN 结二极管和肖特基二极管中的任一个。

11、如权利要求 8 所述的半导体器件，

其中第一晶体管和第三晶体管是 N 沟道晶体管以及第二晶体管是 P 沟道晶体管。

12、如权利要求 8 所述的半导体器件，

其中电极包含在电致发光元件中。

13、一种包含如权利要求 8 所述的半导体器件的显示器件。

14、一种包含如权利要求 13 所述的显示器件的电子设备，

其中电子设备是从由照相机、计算机、移动计算机、被提供有记录介质的便携式图象再现设备、护目型显示器、摄像机和便携式电话组成的组中选择的一个。

15、一种半导体器件，包括：

电极；

电流电压转换元件；

第一晶体管，包括：

连接到第一配线的第一端；

第二端；和

连接到第二配线的第一栅端；

第二晶体管，包括：

连接到第三配线的第三端；

连接到电极的第四端；和

连接到第二端的第二栅端；和

第三晶体管，包括：

连接到第二栅端的第五端；

经电流电压转换元件连接到第四配线的第六端；和

连接到第四配线的第三栅端，

其中电流电压转换元件是电阻器。

16、如权利要求 15 所述的半导体器件，

其中第一晶体管和第三晶体管是 N 沟道晶体管以及第二晶体管是 P 沟道晶体管。

17、如权利要求 15 所述的半导体器件，

其中电极包含在电致发光元件中。

18、一种包含如权利要求 15 所述的半导体器件的显示器件。

19、一种包含如权利要求 18 所述的显示器件的电子设备，其中电子设备是从由照相机、计算机、移动计算机、被提供有记录介质的便携式图象再现设备、护目型显示器、摄像机和便携式电话组成的组中选择的一个。

20、一种半导体器件，包括：

电极；

电流电压转换元件；

第一晶体管，包括：

连接到第一配线的第一端；

第二端；和

连接到第二配线的第一栅端；

第二晶体管，包括：

连接到第三配线的第三端；

连接到电极的第四端；和

连接到第二端的第二栅端；和

第三晶体管，包括：

连接到第二栅端的第五端；

经电流电压转换元件连接到第四配线的第六端；和

连接到第四配线的第三栅端，

其中电流电压转换元件是电阻器，和

其中在一个岛形的半导体层中包括有第五端、第六端和电阻器。

21、如权利要求 20 所述的半导体器件，

其中第一晶体管和第三晶体管是 N 沟道晶体管以及第二晶体管是 P 沟道晶体管。

22、如权利要求 20 所述的半导体器件，

其中电极包含在电致发光元件中。

23、一种包含如权利要求 20 所述的半导体器件的显示器件。

24、一种包含如权利要求 23 所述的显示器件的电子设备，

其中电子设备是从由照相机、计算机、移动计算机、被提供有记录介质的便携式图象再现设备、护目型显示器、摄像机和便携式电话组成的组中选择的一个。

25、一种半导体器件，包括：

电极；

电流电压转换元件；

第一晶体管，包括：

连接到第一配线的第一端；

第二端；和

连接到第二配线的第一栅端；

第二晶体管，包括：

连接到第三配线的第三端；

连接到电极的第四端；和

连接到第二端的第二栅端；和

第三晶体管，包括：

连接到第二栅端的第五端；

经电流电压转换元件连接到第四配线的第六端；和

连接到第四配线的第三栅端，

其中电流电压转换元件是整流元件。

26、如权利要求 25 所述的半导体器件，

其中整流元件是 PN 结二极管、PIN 结二极管和肖特基二极管中的任一个。

27、如权利要求 25 所述的半导体器件，

其中第一晶体管和第三晶体管是 N 沟道晶体管以及第二晶体管是 P 沟道晶体管。

28、如权利要求 25 所述的半导体器件，

其中电极包含在电致发光元件中。

29、一种包含如权利要求 25 所述的半导体器件的显示器件。

30、一种包含如权利要求 29 所述的显示器件的电子设备，

其中电子设备是从由照相机、计算机、移动计算机、被提供有记录介质的便携式图象再现设备、护目型显示器、摄像机和便携式电话组成的组中选择的一个。

31、一种半导体器件，包括：

电极；

电流电压转换元件；

第一晶体管，包括：

连接到第一配线的第一端；

第二端；和

连接到第二配线的第一栅端；

第二晶体管，包括：

连接到第三配线的第三端；

连接到电极的第四端；和

连接到第二端的第二栅端；和

第三晶体管，包括：

连接到第二栅端的第五端；

经电流电压转换元件连接到第四配线的第六端；和

连接到第四配线的第三栅端，

其中电流电压转换元件是具有第一掺杂区和第二掺杂区的 PN 结二极管，

其中在一个岛形的半导体层中包括第五端、第六端、第一掺杂区和第二掺杂区，

其中第五端、第六端和、第一掺杂区包括第一掺杂剂，和以及

其中第二掺杂区包括第二掺杂剂。

32、如权利要求 31 所述的半导体器件，

其中第一晶体管和第三晶体管是 N 沟道晶体管以及第二晶体管是 P 沟道晶体管。

33、如权利要求 31 所述的半导体器件，

其中电极包含在电致发光元件中。

34、一种包含如权利要求 31 所述的半导体器件的显示器件。

35、一种包含如权利要求 34 所述的显示器件的电子设备，

其中电子设备是从由照相机、计算机、移动计算机、被提供有记录介质的便携式图象再现设备、护目型显示器、摄像机和便携式电话组成的组中选择的一个。

半导体器件及显示器件

技术领域

本发明涉及一种能够用晶体管控制供给负载的电流的半导体器件。特别地，本发明涉及一种由亮度可由电流改变的电流驱动型发光元件形成的像素，一种包括扫描线驱动电路和信号线驱动电路的显示器件，及其驱动方法。进一步，本发明还涉及在显示部分具有该显示器件的电子器件。

背景技术

近年来，具有由例如发光二极管（LED）的发光元件形成的像素的所谓自发光型显示器件引起了注意。作为发光元件应用于这种自发光型显示器件，有机发光二极管（OLED）、有机EL元件、以及电致发光（也称电致发光（EL）元件）元件值得注意，并应用于EL显示等等。发光元件例如自发光的OLED，与液晶显示比较的优势在于像素可见度高，不要求背光，响应快等等。发光元件的亮度是由流经的电流值控制。

作为表示这种显示器件的灰度的驱动方法，有模拟灰度法和数字灰度法。模拟方法包括以模拟方式控制发光元件的发光强度的方法和以模拟方式控制发光元件的发光时间的方法。模拟灰度法通常采用以模拟方式控制发光元件的发光强度的方法。然而，以模拟方式控制发光元件的发光强度的方法容易受每个像素的薄膜晶体管（下文中也称TFT）的性能变化的影响，该变化导致每个像素的光发射改变。另一方面，数字灰度法，以数字方式控制发光元件的导通/关断来表示灰度。在数字灰度法的情况下，每个像素的亮度的一致性很好；然而，由于只有两个状态：发光或不发光，仅能表示两个灰度等级。所以，采用另一种结合的方法以实现多等级灰度。有区域灰度法，以选择加权的像素发光区域来表示灰度，有时间灰度法，以选择加权的像素发光时间来表示灰度。在数字灰度法中，通常采用能够获得高分辨率的时间灰度法。

【专利文献1】

日本专利文献特开No.2001-343933

发明内容

在时间灰度法中，以数字方式开启或关断驱动发光元件的晶体管。所以，由形成像素的晶体管的特性变化导致的像素的亮度变化影响不大。

通常，当晶体管导通，在 P 沟道晶体管的情况下，输入一个低（下文中也称为 L 电平）电势。该 L 电平电势比 P 沟道晶体管的源端电势更低，且 P 沟道晶体管的源端电势与 L 电平电势之间的电势差等于或低于 P 沟道晶体管的阈值电压。进一步，在 N 沟道晶体管中，输入一个高（下文中也称为 H 电平）电势。该 H 电平电势比 N 沟道晶体管的源端电势更高，且 H 电平电势与 N 沟道晶体管的源端电势之间的电势差等于或高于 N 沟道晶体管的阈值电压。注意通常 P 沟道晶体管的阈值电压是一个低于 0V 的电压。进一步，通常 N 沟道晶体管的阈值电压是一个高于 0V 的电压。所以，当晶体管的栅源电压是 0V，晶体管是关断的，没有电流流动。这种晶体管被称为增强型晶体管（也称为常断型）。

另一方面，有的晶体管在栅源电压为 0V 的时候也有电流流动。注意这种晶体管被称为耗尽型晶体管（也称为常通型）。

通常晶体管都被制造为常断型的。然而，由于制造的多样性，存在晶体管被制造为常通型的情况。当驱动晶体管是常通型，有这样一种情况，即使当一个像素没有被要求不发光时，电流流过驱动晶体管，电流也流过发光元件。因而，不能实现精确显示。

考虑到这点，有一种情况是通过将驱动晶体管的沟道形成区内掺杂与源区和漏区相反的导电类型的杂质而将驱动晶体管完全制造为常断型。也就是说，驱动晶体管在一些情况下更完全地制造成增强型晶体管，通常被称为沟道掺杂。可选地，在驱动晶体管是 P 沟道晶体管的情况下，关断驱动晶体管（电势输入到驱动晶体管的栅极端）的视频信号的电势被设置得比输入到驱动晶体管的源极端的电势更高以关断该驱动晶体管。类似地，在驱动晶体管是 N 沟道晶体管的情况下，关断驱动晶体管（电势输入到驱动晶体管的栅极端）的视频信号的电势被设置得比输入到驱动晶体管的源极端的电势更低以关断该驱动晶体管。

此处，在数字灰度法中，采用同时执行对像素的信号的写入操作和对像素的信号的擦除操作的技术，以实现高分辨率和高灰度显示。也就是说，在驱动方法中，写入信号的像素立刻开始发光周期（维持周期），写入该像素的信号

在对像素写入下一个信号之前被擦除，以保证发光周期比信号对像素的写入周期（寻址周期）更短。图 8 描述了这种驱动方法。

图 8 显示了一帧周期内随时间流逝进行的操作。在图 8 中，横向表示时间的流逝，纵向表示扫描线的扫描行的数量。

当显示图像时，写入操作和发光操作被重复执行。为一幅图像（一帧）执行写入操作和发光操作的时间被称为一个帧周期。对一帧的信号的处理没有特别的限制，然而最好每秒至少大约 60 次，使看图像的人不感到闪烁。

如图 8 所示，一个帧周期被分为四个子帧周期，包括寻址周期 Ta1、Ta2、Ta3 和 Ta4，以及维持周期 Ts1、Ts2、Ts3 和 Ts4。也就是说，每个像素行都按时间分割为写入时间 Tb1、Tb2、Tb3 和 Tb4，以及发光时间 Ts1(i)、Ts2(i)、Ts3(i) 和 Ts4(i)。当发光信号输入到像素时，发光元件处于在维持周期的发光状态。每个子帧的发光时间的比例为： $Ts1(i) : Ts2(i) : Ts3(i) : Ts4(i) = 2^3 : 2^2 : 2^1 : 2^0 = 8 : 4 : 2 : 1$ ，因而可以表示一个 4 位的灰度。然而，位数和灰度的等级并不仅限于此处的描述，例如，八个子帧周期可以表示 8 位的灰度。

一个帧周期的操作描述如下。首先，在寻址周期 Ta1，在从第一到最后一行的每一行的写入周期 Tb1 内进行写操作。也就是说，连续输入扫描信号从第一行开始扫描，从而选择像素。然后，当像素被选中，视频信号从信号线输入到该像素。根据其电势，控制每个像素在维持周期 Ts1 内发光或者不发光。因此，对像素的写入操作的开始时间根据各行而不同。写入操作终止的行继而开始维持周期 Ts1。在维持周期，被输入发光信号的像素的发光元件处于发光状态。进一步，维持周期 Ts1 终止的行继而开始下一个子帧周期的信号写入操作，继而在每个信号写入时间 Tb2 中写入操作类似地从第一到最后一行进行。这样，在寻址周期 Ta2、Ta3 和 Ta4，视频信号类似地输入像素，根据其电势，每个像素在维持周期 Ts2、Ts3 和 Ts4 内被控制发光或不发光。重复上述操作，直到维持周期 Ts4，操作终止。

如维持周期 Ts4，在发光时间在写入操作的最后一行终止之前已经终止的行中，当维持周期被要求强制终止，被写入像素的视频信号在擦除时间 Te 内被擦除，以控制强制产生不发光状态。在强制产生不发光状态的行中，不发光状态被维持一定周期（该周期是不发光周期 Te4）。一旦最后一行的写入周期结束，下一帧周期（或子帧周期）的寻址周期继而从第一行开始。从而，可以提

供了发光周期比寻址周期短的子帧周期。

这样，子帧周期中的发光时间的整体时间对应于每个像素在一个帧周期内的发光时间，由此表示灰度。

注意子帧周期继而以最长的维持周期的次序安排；然而，不是必需依此安排。例如，子帧周期可以按最短的维持周期安排，或者具有一个长维持周期和一个短维持周期的子帧周期可以随机安排。

图 2 示出了执行这种驱动方法的常规显示器件的像素结构。提供驱动晶体管 201，开关晶体管 202，电容器 203，发光元件 204，第一扫描线 205，信号线 206，电源线 207，擦除晶体管 209，以及第二扫描线 210。注意驱动晶体管 201 是 P 沟道晶体管，开关晶体管 202 是 N 沟道晶体管，以及擦除晶体管 209 是 N 沟道晶体管。

开关晶体管 202 具有栅端连接到扫描线 205，第一端（源端或漏端）连接到信号线 206，以及第二端（源端或漏端）连接到驱动晶体管 201 的栅端。进一步，开关二极管 202 的第二端通过电容器 203 连接到电源线 207。驱动晶体管 201 具有连接到电源线 207 的第一端（源端或漏端），以及连接到发光元件 204 的第一电极（像素电极）的第二端（源端或漏端）。发光元件 204 的第二电极（相对电极）208 设置在低电源电势 V_{ss} 上。注意低电源电势 V_{ss} 是满足 $V_{ss} < V_{dd}$ 的电势，标准的高电源电势 V_{dd} 设置在电源线 207 上。低电源电势 V_{ss} 可以被设为 GND、0V 等等。高电源电势 V_{dd} 和低电源电势 V_{ss} 之间的电势差施加到发光元件 204 上，给发光元件 204 提供电流以发光，所以，高电源电势 V_{dd} 和低电源电势 V_{ss} 被设置成此二者之间的电势差成为发光元件 204 的正向阈值电压。

擦除晶体管被设置为与电容器 203 并联。即，擦除晶体管 209 的第一端（源端或漏端）与驱动晶体管 201 的栅端连接，以及第二端（源端或漏端）连接到电源线 207。进一步，擦除晶体管 209 的栅端连接到第二扫描线 210。注意当驱动晶体管 201 的栅电容器作为代替时，可以去掉电容器 203。

接下来，介绍实现上述驱动方法的对像素的操作。注意具有这种像素的显示器件使用电压输入电压驱动法，由对像素写入视频信号的电压数据来控制像素的发光或不发光。当像素发光，电压施加到该像素的发光元件，由此获得基于该电压的亮度。从而，由操纵驱动晶体管 201 作为开关，可以施加电压到发

光元件 204。

首先，介绍对像素的信号的写入操作。当一个像素被第一扫描线 205 选中，这是开关晶体管 202 导通的情况，视频信号从信号线 206 输入到像素。然后，与该视频信号的电压对应的电荷积累在电容器 203 中，当开关晶体管 202 关断，电容器 203 保持该电压。该电压是驱动晶体管 201 的栅端和第一端之间的电压，并且对应于驱动晶体管 201 的栅源电压 V_{gs} 。

注意晶体管（此处简单以 N 沟道晶体管为例）的工作区通常可以分为线性区和饱和区。当源漏电压是 V_{ds} ，栅源电压是 V_{gs} ，以及阈值电压是 V_{th} ，线性区和饱和区的边界是当满足 $(V_{gs} - V_{th}) = V_{ds}$ 时。当满足 $(V_{gs} - V_{th}) < V_{ds}$ 时，晶体管在饱和区工作，并且理想地，即使 V_{ds} 改变，电流值也几乎不改变。也就是说，电流值仅仅由 V_{gs} 的电平决定。另一方面，当满足 $(V_{gs} - V_{th}) > V_{ds}$ 时，晶体管在线性区工作，电流值由 V_{ds} 和 V_{gs} 的电平决定。接着，当晶体管在线性区工作时，由于 V_{gs} 是高电压， V_{ds} 可以是低电压。也就是说，源端和漏端的电势可以几乎相等。所以，当晶体管在线性区工作时，晶体管可以作为一个开关工作。

所以，在该像素的电压输入电压驱动法的情况下，足以使驱动晶体管 201 导通或关断的视频信号输入到栅端，以使得驱动晶体管 201 作为开关运行。

所以，当像素发光，使处于线性区的驱动晶体管 201 导通的视频信号从信号线 206 输入。接着，驱动晶体管 201 几乎作为开关运行；所以，将设置在电源线 207 上的电源电势 V_{dd} 理想地全部施加给发光元件 204 的第一电极。另一方面，当像素不发光时，从信号线 206 输入足以使驱动晶体管 201 关断的视频信号。

也就是说，理想地，施加到发光元件 204 的电压是恒定的，并且发光元件 204 获得的亮度是恒定的。然后，在一个帧周期中提供多个子帧周期，并且在每个子帧周期中的信号写入周期（寻址周期）内将视频信号写入每个像素。在发光周期（维持周期），每个像素保持该视频信号。然后，像素发光或不发光取决于该视频信号。注意在发光时间比寻址周期短的子帧中，在每个像素中保持的信号在擦除周期被擦除。然后，在每个子帧周期内控制像素发光或不发光，由一个帧周期中发光时间的总和表示灰度光标。

接下来，介绍对像素写入的视频信号在擦除周期的擦除操作。第二扫描线

210 选择一个像素并开启擦除晶体管 209，由此擦除保持在电容器 203 中的电压。也就是说，释放在电容器 203 中积蓄的电荷，电容器 203 的相对电极的电势达到相等。这样，使驱动晶体管 201 的栅和源的电压达到近似相等以关断驱动晶体管 201。

然而，此时，当由于制造的变化等使得驱动晶体管 201 是常通（耗尽晶体管）时，即使当驱动晶体管 201 的栅和源电压相等，电流仍流向驱动晶体管 201，从而发光元件 204 发光。因此，由于不可能使像素不发光，不能实现精确显示，导致产量减少。

在视频信号使像素不发光的情况下，即使当驱动晶体管 201 是常通型，也可以由视频信号的电势满足 $V_{gs} > 0$ 。然而在图 2 的像素结构的情况下，当通过擦除使像素不发光时，只要满足 $V_{gs}=0$ 即可。因此，电流流向驱动晶体管 201，发光元件 204 发光。所以，发生显示错误，产量降低。

考虑到这点，本发明提供一种显示器件，抑制制造成本的增加，提高产量。

本发明的原理是当用于擦除的信号线电势升高，驱动晶体管的栅端电势因此升高。可选地，当扫描线电势下降，驱动晶体管的栅电势因此下降。例如，扫描线和驱动晶体管的栅端通过整流元件连接。

进一步，本发明的整流元件是电阻器、PN 结二极管、PIN 结二极管、肖特基二极管、二极管连接的晶体管或由碳纳米管形成的二极管或它们的组合。

电势传输元件可以代替整流元件使用。作为电势传输元件，具有栅端、第一端和第二端的晶体管或该晶体管和电流电压转换元件，其中该晶体管的栅端和第二端通过该电流电压转换元件连接。

本发明的半导体元件包括第一晶体管、第二晶体管和第三晶体管，每个都包括栅端、第一端和第二端，并且本发明包括电流电压转换元件、第一配线、第二配线、第三配线、第四配线，以及电极。第一晶体管的第一端连接到第一配线，其栅端连接到第二配线，并且其第二端连接到第二晶体管的栅端。第二晶体管的第一端连接到第三配线并且其第二端连接到电极。第三晶体管的第一端连接到第二晶体管的栅端，其栅端连接到第四配线，并且其第二端通过电流电压转换元件连接到第四配线。

在本发明具有上述结构的半导体器件中，电流电压转换元件是电阻器、PN 结二极管、PIN 结二极管、肖特基二极管、晶体管、二极管连接的晶体管或它

们的组合。

在本发明具有上述配置的半导体器件中，第一晶体管和第三晶体管是 N 沟道晶体管并且第二晶体管是 P 沟道晶体管。

本发明的半导体器件包括第一晶体管、第二晶体管和第三晶体管，每个都包括栅端、第一端和第二端，并且本发明包括电流电压转换元件、第一配线、第二配线、第三配线、第四配线，以及发光元件，其中发光层夹在像素电极和相对电极之间。第一晶体管的第一端连接到第一配线，其栅端连接到第二配线，并且其第二端连接到第二晶体管的栅端。第二晶体管的第一端连接到第三配线并且其第二端连接到发光元件的像素电极。第三晶体管的第一端连接到第二晶体管的栅端，其栅端连接到第四配线，并且其第二端通过电流电压转换元件连接到第四配线。

在本发明具有上述结构的显示器件中，电流电压转换元件是电阻器、PN 结二极管、PIN 结二极管、肖特基二极管、晶体管、二极管连接的晶体管或它们的组合。

在本发明具有上述结构的显示器件中，第一晶体管和第三晶体管是 N 沟道晶体管并且第二晶体管是 P 沟道晶体管。

本发明的电子器件在显示部分具有上述结构的显示器件。

本发明使用的开关可以是任何开关，例如电子开关或机械开关。也就是说，它可以是只要能控制电流的任何东西，不限于特别类型。它可以是晶体管、二极管（PN 二极管、PIN 二极管、肖特基二极管、二极管连接的晶体管等等）或者由它们组成的逻辑电路。所以，在应用晶体管作为开关的情况下，其极性（导电性）没有特别限制，因为它仅作为开关工作。然而，当希望关断电流更小时，最好使用具有小关断电流极性的晶体管。例如，具有 LDD 区域或多栅结构的晶体管具有小关断电流。进一步，当作为开关的晶体管的源端电势接近低电势侧的电源（Vss、GND、0V 等等）时最好使用 N 沟道晶体管，并且当源端电势接近高电势侧的电源（Vdd 等等）时最好使用 P 沟道晶体管。当提高晶体管的栅源电压的绝对值时，这有助于开关的有效操作。也要注意，通过使用 N 沟道晶体管和 P 沟道晶体管，也可以使用 CMOS 开关。用 CMOS 开关，即使当情况改变使得输出通过开关的电压（也就是输入电压）比输出电压低或高时，操作也可以正常进行。

本发明中，“连接”指“电连接”和“直接连接”。所以，在本发明披露的结构中，在预定的连接中可以提供能进行电连接的另一个元件（例如，开关、晶体管、电容器、电感器、电阻器、二极管等等）。可选地，可以实现不插入其它元件的连接。注意当元件在不插入提供电连接的其它元件的情况下被连接，且不是电联接而是直接连接时，称为“被直接连接”或“处于直接连接”。注意当描述成“被电连接”时，包括元件电连接的情况和元件被直接连接的情况。

注意，发光元件可以使用不同样式。例如，可以使用由电磁作用改变对比度的显示介质，例如 EL 元件（有机 EL 元件、无机 EL 元件或包含有机材料和无机材料的 EL 元件）、电子释放元件、液晶元件、电子墨水、光衍射元件、放电元件、数字微镜器件（DMD）、压电元件以及碳纳米管。注意，使用 EL 元件的 EL 面板型显示器件包括 EL 显示器，使用电子释放元件的显示器件包括包括场发射显示器（FED）、SED 型平板显示器（表面导电电子发射显示器）等等，液晶面板型显示器件包括液晶显示器，使用电子墨水的数字纸型显示器包括电子纸，使用光衍射元件的显示器件包括光栅阀（GLV）型显示器，使用放电元件的 PDP（等离子体显示面板）型显示器包括等离子体显示器，使用微镜元件的 DMD 面板型显示器件包括数字光处理（DLP）型显示器件，使用压电元件的显示器件包括压电陶瓷显示器，使用碳纳米管的显示器件包括纳米发射显示器（NED），等等。

注意本发明中的晶体管可以运用各种样式的晶体管。所以，本发明中运用的晶体管类型没有限制。因此，使用以非晶硅和多晶硅为代表的非晶半导体膜的薄膜晶体管（TFT）、使用半导体衬底或 SOI 衬底形成的 MOS 晶体管、使用半导体衬底或 SOI 衬底形成的结型晶体管或二极管、使用化合物半导体例如 ZnO（氧化锌）或基于 InGaZnO（铟镓锌氧化物）的非晶半导体的晶体管、使用有机半导体或碳纳米管的晶体管以及其它晶体管。注意非晶半导体膜可以包含氢或卤素。在其上形成晶体管的衬底不限于特定类型，可以使用各种类型的衬底。所以，晶体管可以在例如单晶衬底、SOI 衬底、玻璃衬底、塑料衬底、纸衬底、玻璃纸衬底、石英衬底等等之上形成。进一步，可将在一个衬底上形成的晶体管移到另一衬底上。

注意本发明中的晶体管可以是在各种衬底上形成的各种类型的晶体管。所以，所有电路可以形成在玻璃衬底、塑料衬底、单晶衬底和 SOI 衬底或任何衬

底上。当所有电路形成于衬底上，组件数量的降低可以降低成本，并且组件之间的连接数量的减少可以增强可靠性。可选地，电路的一部分可以形成在一个衬底上且电路的另一部分可以形成在另一衬底上。也就是说，不要求所有电路都形成在同一衬底上。例如，电路的一部分可以形成在使用晶体管的玻璃衬底上且电路的另一部分可以形成在可以由 COG（玻璃上的芯片）提供在玻璃衬底上的 IC 芯片中的单晶衬底上。可选地，IC 芯片可以由 TAB（带式自动键合）连接到玻璃衬底，或连接到印刷衬底。这样，当电路中的各部分形成在同一个衬底上时，组件数量的降低可以降低成本，并且组件之间的连接数量的减少可以提高可靠性。进一步，具有高驱动电压或高驱动频率、消耗更多能量的部分最好不形成在同一衬底上，所以可以避免增加功耗。

注意一种晶体管可以有多种模式的结构，不限于特定的结构。例如，也可以使用具有两个或多个栅线的多栅结构。使用多栅结构，可以降低关断电流，由于改善晶体管的压力阻力可以提高可靠性，并进一步得到平滑特性：即使在饱和区内漏源电压在工作中改变，漏源电流也几乎不变。进一步，可以在沟道上和下面提供栅电极。因此，沟道区增大，由此能改善 S 值（亚阈值系数），因为容易提高电流值并且容易形成耗尽层。进一步，可以在沟道之上或沟道之下提供栅电极。可以采用前交叉或反交叉结构。沟道区可以分为多个区域，并联或串联。进一步，源电极或漏电极可以重叠在沟道（或沟道的部分）上。因此，电荷积蓄在沟道的一部分中，可以避免不稳定的操作。进一步，可以提供 LDD 区。由提供 LDD 区，能够减小关断电流并且由于改善晶体管的压力阻力可以提高可靠性，以及进一步获得平滑特性：即使在饱和区内漏源电压在工作中改变，漏源电流也几乎不变。

注意在本发明中，一个像素对应一个可以控制亮度的元件。所以，例如，一个像素表示一个用来表示亮度的彩色元件。因此，在由 R（红）、G（绿）和 B（蓝）的彩色元件形成的彩色显示器件的情况下，图像的最小单元是由一个 R 像素、一个 G 像素和一个 B 像素组成的三个像素形成。注意彩色元件不限于由三种颜色组成，可以有更多颜色例如 RGBW（W 指白色）。进一步，作为另一个例子，当用多个区域控制一个彩色元件的亮度时，多个区域中的一个对应于一个像素。所以，例如，在执行区域灰度显示的情况下，为了一个彩色元件提供多个区域以控制亮度，其作为一个整体表示灰度。其中一个控制亮度的

区域对应于一个像素。因此，在该情况下，一个彩色元件是由多个像素形成。而且，在该情况下，用来显示的区域根据像素而彼此尺寸不同。在为了控制一个彩色元件的亮度的多个区域中，即形成一个彩色元件的多个像素，向每个像素供应稍微不同的信号可以扩展视角。注意，“一个像素（三色）”对应一个包括 R、G 和 B 三像素的一个像素。“一个像素（单色）”对应于为一个彩色元件提供多个像素并且该多个像素统称为一个像素的情况。

注意在本发明中，像素呈矩阵排列的情况不仅对应于像素按纵条与横条相互交叉的格子结构排列的情况，也对应当全彩色显示是由三种彩色元件（例如 RGB）实现时三个彩色元件的点呈所谓三角配置排列的情况。注意彩色元件不限于三种颜色，可以有多种颜色例如 RGBW（W 指白色）。发光区域的尺寸可以因彩色元件的点而不同。

一个晶体管包括至少三个端。例如，具有至少三个端的晶体管具有栅电极、漏区和源区。在漏区和源区之间提供沟道区。此处，难以区分源区或漏区，这是由于它们取决于晶体管的结构、工作条件等等。所以，在本说明书中，栅电极被称为栅端，作为源或漏的功能的区被称为第一端或第二端。

注意栅包括栅电极和栅线（也被称为栅连线、栅信号线等等）或它们的一部分。栅电极对应于通过栅绝缘膜而部分覆盖沟道区和形成 LDD（轻掺杂漏）区的半导体等的导电膜。栅线对应于连接像素的栅电极之间以及栅电极和其它线之间的配线。

然而，有作为栅电极并且也作为栅线工作的部分。该区域可以被称为栅电极或栅线。也就是说，有不能区分是栅电极还是栅线的区域。例如，当有沟道区覆盖着延长的栅线时，该区域作为栅线并且也作为栅电极工作。所以，这一区域可以被称为栅电极或栅线。

进一步，以与栅电极同样的材料形成并且连接到栅电极的区域也可以被称为栅电极。类似地，以与栅线同样的材料形成并且连接到栅线的区域也可以被称为栅线。在严格意义上，在某些情况下这些区域不覆盖沟道区域或不具有连接到另一个栅电极的功能。然而，由于制造成本与售价的差额等等，有以与栅电极或栅线同样的材料形成并且连接到栅电极或栅线的区域。所以，这种区域也可以被称为栅电极或栅线。

例如，在多栅晶体管中，一个晶体管和另一个晶体管的栅电极往往通过以

与栅电极相同的材料形成的导电膜连接起来。当多栅晶体管被当作一个晶体管时，这种连接栅电极的区域可以被称为栅线或栅电极。也就是说，以与栅电极或栅线同样的材料形成的并且连接到栅电极或栅线的元件可以被称为栅电极或栅线。而且，例如，连接栅电极和栅线的部分导电膜可以被称为栅电极或栅线。

注意栅端对应于栅电极的区域的一部分或电连接到栅电极的区域。

注意，源包括源区、源电极和源线（也称为源连线、源信号线等等）或它们的一部分。源区对应于包含大量P型杂质（硼、镓等等）或N型杂质（磷、砷等等）的半导体区域。所以，源区中不包括包含少量P型杂质或N型杂质的区域，也就是LDD（轻掺杂漏）区。源电极对应于由不同于源区的材料形成并电连接到源区的部分导电层。然而，源电极有时被称为包括源区的源电极。源线对应于用于连接像素的源电极之间和连接源电极和其它线之间的线。

然而，有作为源电极同时也作为源线工作的部分。该区域可以被称为源电极或源线。也就是说，有不能区分是源电极还是源线的区域。例如，当有源区覆盖着延长的源线时，该区域作为源线并且也作为源电极工作。所以，这一区域可以被称为源电极或源线。

进一步，由与源电极同样的材料形成并且连接到源电极的部分也可以被称为源电极。连接在一个源电极和另一个源电极之间的部分也可以被称为源电极。进一步，覆盖源区并且连接到源电极的部分可以被称为源电极。类似地，由与源线同样的材料形成并且连接到源线的部分可以被称为源线。在严格意义上，在某些情况下这一部分可以不具有连接一个源电极到另一个源电极的功能。然而，由于制造成本与售价的差额等等，该部分是由与源电极或源线同样的材料形成并且连接到源电极或源线。所以，该部分也可以被称为源电极或源线。

例如，连接在源电极和源线之间的部分导电膜可以被称为源电极或源线。

注意源端对应于源区、源电极或电连接到源电极的区域的一部分。

注意漏与源类似。

注意在本发明中，半导体器件对应于包括具有半导体元件（晶体管、二极管等等）的电路的器件。进一步，半导体器件可以是利用半导体特性工作的普通器件。显示器件对应于包括显示元件（液晶元件、发光元件等等）的器件。注意显示器件可以是显示板的主体，其中在半导体衬底上形成多个包括显示元

件例如液晶元件和 EL 元件的像素，或用来驱动像素的外围驱动电路。而且，显示器件可以包括配备柔性印刷电路（FPC）或印刷线路板（PWB）的器件。进一步，发光器件对应于包括自发光元件例如 EL 元件和特别用于 FED 的元件的显示器件。液晶显示器件对应于包括液晶元件的显示器件。

注意在本说明书中当晶体管关断时流动的微小电流和整流元件的反向电流统称为关断电流。

根据本发明，可以减少流向整流元件或晶体管的关断电流。所以，能够阻止输入不发光（显示黑色）的信号的像素的发光元件轻微发光。

进一步，能够提供一种显示器件，不增加制造步骤而减小晶体管或整流元件的关断电流，能够抑制生产成本的增加并提高产量。

能够提供一种在显示部分具有该显示器件的电子器件。

附图说明

图 1 是显示本发明的像素配置的图。

图 2 是显示传统像素配置的图。

图 3 是显示本发明的像素配置的图。

图 4 是显示本发明的像素配置的图。

图 5 是显示具有本发明的像素配置的显示器件的图。

图 6 是显示具有本发明的像素配置的显示器件的图。

图 7 是显示具有本发明的像素配置的显示器件的图。

图 8 显示了时序图。

图 9 是显示本发明的像素配置的图。

图 10 是显示本发明的像素配置的图。

图 11 是显示本发明的像素配置的图。

图 12 是显示本发明的像素配置的图。

图 13 是显示本发明的像素配置的图。

图 14 是显示像素布图的图。

图 15A 到 15C 是本发明的像素的部分的截面图。

图 16 是显示本发明的像素配置的图。

图 17 是显示本发明的像素配置的图。

图 18 是显示本发明的像素配置的图。

图 19 是显示本发明的像素配置的图。

图 20 是显示本发明的像素配置的图。

图 21 是显示本发明的像素配置的图。

图 22 是显示本发明的像素配置的图。

图 23 是显示像素布图的图。

图 24 是显示像素布图的图。

图 25A 和 25B 是显示本发明的像素的操作的图。

图 26A 是本发明的像素的部分的截面图，以及图 26B 是像素布图的部分的放大图。

图 27A 是本发明的像素的部分的截面图，以及图 27B 是像素布图的部分的放大图。

图 28A 和 28B 是显示发光元件的图。

图 29A 到 29C 是显示板的部分的截面图。

图 30 是显示板的部分的截面图。

图 31 是显示 EL 模块图。

图 32 是显示 EL 电视接收器的主要结构的图。

图 33 是显示便携式电话的结构示例的图。

图 34 是显示本发明的像素配置的图。

图 35A 到 35H 是本发明可以应用于的电子器件的示例。

图 36A 和 36B 是本发明的显示板的示例。

图 37A 和 37B 是本发明的显示板的示例。

图 38A 和 38B 是本发明的显示器件的示例。

图 39A 是本发明的显示板的示例以及图 39B 是本发明的显示器件的示例。

图 40 是显示本发明的像素配置的图。

图 41 是显示本发明的像素配置的图。

图 42 是显示本发明的像素配置的图。

图 43 是显示本发明的像素配置的图。

图 44 是显示本发明的像素配置的图。

图 45 是显示本发明的像素配置的图。

图 46 是显示本发明的像素配置的图。

图 47 是显示本发明的像素配置的图。

图 48 显示了时序图。

图 49 是显示本发明的像素配置的图。

图 50 是显示本发明的像素配置的图。

图 51 是显示本发明的像素配置的图。

图 52A 是显示第一扫描线信号的电势的图，以及图 52B 是显示视频信号电势的图。

图 53 是显示本发明的像素配置的图。

图 54 是显示本发明的像素配置的图。

图 55 是显示本发明的像素配置的图。

图 56 是显示本发明的像素配置的图。

图 57 是本发明的像素配置的部分的截面图。

图 58A 是显示本发明的显示板的配置的示意图以及图 58B 是显示本发明的显示板的配置的示意图。

图 59 是本发明的显示板的像素部分的示意图。

图 60 是本发明的显示板的像素部分的示意图。

图 61A 是显示第二扫描线信号的电势的图，以及图 61B 是显示视频信号电势的图。

图 62 是显示第一扫描线信号、第二扫描线信号和视频信号的电势的图。

具体实施方式

虽然将经由实施方式和参考附图的实施例充分描述本发明，应理解各种改变和修正正是本领域技术人员所熟悉的。所以，除非这种改变和修正超出本发明的范围之外，否则它们应当解释为被包含其中。

参考图 49 描述本发明的像素的基本配置。

图 49 所示的像素包括开关单元 4901、驱动单元 4902、电势传输单元 4903、发光元件 4904、信号线 4905、扫描线 4906 和电源线 4907。开关单元 4901 控制信号线 4905 和驱动单元 4902 的控制端之间的导通或不导通。驱动单元 4902 按照输入到控制端的信号来控制发光元件 4904 的驱动。也就是说，当使像素发光的信号输入到驱动单元 4902 的控制端时，电源从电源线 4907 供应给发光元件 4904。进一步，当使像素不发光的信号输入到驱动单元 4902 的控制端，

电源不从电源线 4907 供应给发光元件 4904。注意，预定电势供应给发光元件 4904 的相对电极 4908。

电势传输元件 4903 连接在扫描线 4906 和驱动单元 4902 的控制端之间，按照输入到扫描线 4906 的信号（电势）控制供应给驱动单元 4902 的控制端的电势。接着，输入到驱动单元 4902 的控制端的电势的电平取决于输入到扫描线 4906 的电势的电平而变化。

接下来，描述像素的操作。

当信号写入到像素时，开关单元 4901 变成导通，输入到信号线 4905 的视频信号（电压）输入到驱动单元 4902 的控制端。这样，信号被写入到像素。驱动单元 4902 保持着输入到控制端的信号。

发光元件 4904 按照输入到驱动单元 4902 的驱动端的信号发光或不发光。也就是说，像素发光或不发光。

在像素的擦除操作的情况下，信号被输入到扫描线 4906。这个信号包含电势信息。足够的电势被输入到驱动单元 4902 的控制端以使驱动单元 4902 不从电源线 4907 供应电源给发光元件 4904。这样，避免了电源从驱动单元 4902 泄漏并且供应给发光元件 4904。

【实施方式 1】

在此实施方式中，描述了在将整流元件作为电源传输单元并应用于具有像素的显示器件的情况下的像素配置。

首先，参考图 1 描述本实施方式的基本像素配置。此处，只示出了一个像素，但在显示器件的像素部分中多个像素是排列成行方向和列方向的矩阵。

图 1 所示的像素包括驱动晶体管 101、开关晶体管 102、电容器 103、发光元件 104、第一扫描线 105、信号线 106、电源线 107、整流元件 109 和第二扫描线 110。注意驱动晶体管 101 是 P 沟道晶体管以及开关晶体管 102 是 N 沟道晶体管。开关晶体管 102 具有连接到第一扫描线 105 的栅端、连接到信号线 106 的第一端（源端或漏端）、以及连接到驱动晶体管 101 的栅端的第二端（源端或漏端）。驱动晶体管 101 具有通过整流元件 109 连接到第二扫描线 110 的栅端。进一步，开关晶体管 102 的第二端通过电容器 103 连接到电源线 107。进一步，驱动晶体管 101 具有连接到电源线 107 的第一端（源端或漏端）以及连接到发光元件 104 的第一电极（像素电极）的第二端（源端或漏端）。发光

元件 104 的第二电极（相对电极）108 设置在低电源电势上。注意，在标准的高电源电势设置在电源线 107 上时，低电源电势满足关系：低电源电势<高电源电势。例如 GND、0V 或类似值可以设置为低电源电势。高电源电势和低电源电势的每一个都被设置为它们之间的电势差与发光元件 104 的正向阈值电压相等或更高。因此，高电源电势和低电源电势之间的电势差施加到发光元件 104 上，给发光元件 104 供应电流以发光。

注意电容器 103 可以连接到能够保持驱动晶体管 101 的栅电势的位置。例如，电容器 103 的一个电极可以连接到驱动晶体管 101 的栅端，其另一电极可以连接到与电源线 107 不同的线。进一步，当驱动晶体管 101 的栅电容作为代替时，可以去掉电容器 103。

接下来，描述像素的操作。

当信号被写入到像素时，开启开关晶体管 102 的 H 电平信号被输入到第一扫描线 105。接着，开关晶体管 102 开启，被信号写入的像素被选中。接着，视频信号从信号线 106 写入像素。也就是说，对应于视频信号的电压的电荷在电容器 103 中积累。当第一扫描线 105 被设为 L 电平以关断开关晶体管 102，电容器 103 保持该电压。注意在驱动晶体管 101 的栅端和第一端之间的电压对应于驱动晶体管 101 的栅源电压 V_{gs} 。

此处，在电压输入电压驱动法的情况下，足以开启或关断驱动晶体管 101 的视频信号（用于开启的 $V_{sig}(L)$ ，用于关断的 $V_{sig}(H)$ ）输入到驱动晶体管 101 的栅端。也就是说，驱动晶体管 101 在线性区作为开关工作。

所以，当输入开启驱动晶体管 101 的视频信号 $V_{sig}(L)$ 时，供应给电源线 107 的电源电势 V_{dd} 理想地全部供应给发光元件 104 的第一电极。

输入到第一扫描线 105 的 H 电平信号优选是一个比使像素不发光的视频信号（关断驱动晶体管 101 的栅电势 $V_{sig}(H)$ ）高出一个开关晶体管 102 的阈值电压 V_{th} 的电压 V_1 。因为，当 $V_{sig}(H)$ 输入到信号线 106 时，作为 N 沟道晶体管的开关晶体管 102 的第一端成为漏端。所以，当第二端（此时源端）的电势比栅端电势低出一个开关晶体管 102 的阈值电压 V_{th} 时，开关晶体管 102 被关断。也就是说，当开关晶体管 102 的栅电势比 V_1 低，输入到信号线 106 的 $V_{sig}(H)$ 不能输入驱动晶体管 101 的栅端。那么，驱动晶体管 101 不能完全关断，由此一些情况下发光元件 104 轻微发光。

输入到第一扫描线 105 的 L 电平信号优选是比 Vsig (L) 低的电势。例如，在输入到第一扫描线 105 的 L 电平信号的电势等于使像素发光的视频信号（开启驱动晶体管 101 的栅电势 Vsig (L)）的电势的情况下，当 Vsig (L) 输入到信号线 106 以用于写入信号到另一行的像素时，在 Vsig (H) 写入的像素中开关晶体管 102 的栅源电压成为 0V。那么，当开关晶体管 102 是常通时，关断电流流动。因此，在电容器 103 中积累的电荷被释放，驱动晶体管 101 的栅电势变低，所以电流流过驱动晶体管 101 使得一些情况下发光元件 104 轻微发光。

接下来，描述擦除操作。在擦除操作中，H 电平信号输入到第二扫描线 110。接着，电流流过整流元件 109，所以由电容器 103 保持的驱动晶体管 101 的栅端电势能够为一定的预定电势。也就是说，能够将驱动晶体管 101 的栅端电势设为预定电势，并且不管在信号写入周期写入到像素的视频信号如何，强制关断驱动晶体管 101。注意，驱动晶体管 101 的栅端电势变得比第二扫描线 110 的电势高出一个整流元件 109 的阈值电压。

此时，输入第二扫描线 110 的 H 电平信号优选是与输入到电源线 107 的高电源电势相等或更高的电势。通过适当设置 H 电平信号的电势，当在擦除周期强制关断驱动晶体管 101 时，驱动晶体管 101 的栅端电势能够设置得比其源端的电势更高。因此，即使当驱动晶体管 101 是常通的，能够强制关断驱动晶体管 101 以避免发光元件 104 轻微发光。

注意输入到第二扫描线 110 的 H 电平可以是输入到第一扫描线 105 的 H 电平。结果，可以减少电源线的数量。

注意除了在擦除操作中之外，L 电平信号输入到第二扫描线 110。最好 L 电平信号的电势是与使像素发光的视频信号（开启驱动晶体管 101 的栅电势 Vsig (L)）的电势相等或更低的电势。然而，如果 L 电平信号的电势被设置过低，在不发光的视频信号（关断驱动晶体管 101 的栅电势 Vsig (H)）写入像素的情况下，施加到整流元件 109 上的反偏置电压变高。因此，流向整流元件 109 的关断电流（也称为反向电流）增大，保持在电容器 103 中的电荷泄漏。这样，驱动晶体管 101 的栅电势降低，由此驱动晶体管 101 的关断电流增大。所以，最好 L 电平信号的电势与使像素发光的视频信号（开启驱动晶体管 101 的栅电势 Vsig (L)）的电势相等。

注意擦除操作擦除写入到像素的视频信号，并且对应于图 8 所示的时序图

中的擦除时间 T_e 。进一步，擦除周期是像素的擦除操作之后直到对像素的信号写入操作的周期，对应于图 8 所示的时序图中的擦除时间 T_{e4} 。

如图 40 所示，在本发明的像素中，电容器 103 的一个电极可以连接到驱动晶体管 101 的栅端，并且其另一个电极可以连接到第二扫描线 110。当视频信号被写入到像素并且该像素保持该信号，第二扫描线 110 保持在 L 电平。所以，能够保持驱动晶体管 101 的栅电势。在擦除操作中，第二扫描线 110 设在 H 电平。因此，电容器 103 的一个电极的电势升高。所以，能够容易地迅速关断驱动晶体管 101。接着，电流流过整流元件 109 直到获得关断驱动晶体管 101 的预定电势。也就是说，能够擦除写入到像素的视频信号，并且在整个擦除周期中第二扫描线 110 保持在 H 电平。

同样在图 1 中，在整个擦除周期中第二扫描线 110 保持在 H 电平。因此，能够避免驱动晶体管 101 的栅电势由于电荷泄漏而降低。

整流元件 109 可以采用二极管连接的晶体管。此外，也可以使用 PN 结二极管、PIN 结二极管、肖特基二极管、由碳纳米管形成的二极管等等。

图 3 显示了在二极管连接的 N 沟道晶体管用作整流元件 109 的情况下的像素配置。二极管连接的晶体管 301 的第一端（源端或漏端）连接到驱动晶体管 101 的栅端。此外，二极管连接的晶体管 301 的第二端（源端或漏端）连接到其栅端并连接到第二扫描线 110。当第二扫描线 110 被设在 L 电平时，二极管连接的晶体管 301 的第二端作为源端工作。由于栅端和源端相连接，没有电流流动。然而，当 H 电平信号输入到第二扫描线 110，二极管连接的晶体管 301 的第二端作为漏端工作；所以，电流流过二极管连接的晶体管 301。因此，二极管连接的晶体管 301 具有整流作用。

图 4 显示了在运用二极管连接的 P 沟道晶体管的情况下的像素配置。二极管连接的晶体管 401 的第一端（源端或漏端）连接到第二扫描线 110。此外，二极管连接的晶体管 401 的第二端（源端或漏端）连接到其栅端并连接到驱动晶体管 101 的栅端。当第二扫描线 110 被设在 L 电平，由于栅端和源端相连接，所以没有电流流过二极管连接的晶体管 401。然而，当 H 电平信号输入到第二扫描线 110，二极管连接的晶体管 401 的第二端作为漏端工作；所以，电流流过二极管连接的晶体管 401。因此，二极管连接的晶体管 401 具有整流作用。

此时，输入到第二扫描线 110 的 H 电平信号的电势优选是比电源线 107

的电势更高的电势。因此，能够减少驱动晶体管 101 的关断电流。进一步，输入到第二扫描线 110 的 L 电平信号的电势优选是与使像素发光的视频信号的电势（开启驱动晶体管 101 的栅电势 $Vsig(L)$ ）相等或更低的电势。然而，如果 L 电平信号的电势被设置过低，则在不发光的视频信号（关断驱动晶体管 101 的栅电势 $Vsig(H)$ ）被写入到像素的情况下，二极管连接的晶体管 301 和 401 的漏源电压变高。因此，关断电流增大。所以，最好 L 电平信号的电势与使像素不发光的视频信号（开启驱动晶体管 101 的栅电势 $Vsig(L)$ ）的电势相等。

此处，图 14 显示了图 3 所示的像素的布图的例子。像素包括驱动晶体管 1401、开关晶体管 1402、电容器 1403、像素电极 1404、第一扫描线 1405、信号线 1406、电源线 1407、二极管连接的晶体管 1409 以及第二扫描线 1410。开关晶体管 1402 具有由第一扫描线 1405 的一部分形成的栅端，连接到信号线 1406 的第一端（源端或漏端），以及连接到驱动晶体管 1401 的栅端的第二端（源端或漏端）。二极管连接的晶体管 1409 具有由第二扫描线 1410 的一部分形成的栅端，连接到驱动晶体管 1401 的栅端的第一端（源端或漏端），以及连接到第二扫描线 1410 的第二端（源端或漏端）。进一步，驱动晶体管 1401 具有连接到电源线 1407 的第一端（源端或漏端）以及连接到像素电极 1404 的第二端（源端或漏端）。电容器 1403 具有由形成驱动晶体管 1401 的栅端的电极的一部分形成的第一电极，以及由电源线 1407 的一部分形成的第二电极，以及在与作为驱动晶体管 1401 的第一端的杂质区域（源区或漏区）的同一层中形成的半导体层。图 14 的像素布图只是图 3 显示的像素的布图的一个例子，该像素布图不限于此。图 14 中的驱动晶体管 1401、开关晶体管 1402、电容器 1403、第一扫描线 1405、信号线 1406、电源线 1407、二极管连接的晶体管 1409 以及第二扫描线 1410 分别对应于图 3 中的驱动晶体管 101、开关晶体管 102、电容器 103、第一扫描线 105、信号线 106、电源线 107、二极管连接的晶体管 301 以及第二扫描线 110。由在像素电极 1404 上形成发光层和相对电极，完成图 3 显示的发光元件 104。

为了更详细描述像素配置，图 15A 中显示了沿虚线 A-B 的截面图，以及图 15B 中显示了沿虚线 C-D 的截面图。

基于截面图 15A 和 15B 进行描述。基膜 1502 形成在衬底 1501 上。衬底 1501 是由例如玻璃衬底、石英衬底、塑料衬底和陶瓷衬底的绝缘衬底、或金属

衬底、半导体衬底或类似物形成。基膜 1502 可以由 CVD 法或溅射法形成。例如由使用 SiH₄、N₂O 和 NH₃ 作为源材料的 CVD 法形成的氧化硅膜、氮化硅膜、氮氧化硅膜或类似物。此外，也可以使用由这些层构成的叠层。注意提供基膜 1502 是为了避免杂质从衬底 1501 扩散到半导体层中。当衬底 1501 是由玻璃衬底或石英衬底形成时，不必提供基膜 1502。

岛形的半导体层形成于基膜 1502 上。在半导体层中形成以下：形成 N 沟道的沟道形成区 1503、作为 N 沟道晶体管的源区或漏区的杂质区 1505、低浓度杂质区（LDD 区）1504、形成 P 沟道的沟道形成区 1518、作为 P 沟道晶体管的源区或漏区的杂质区 1519 以及形成电容器 1527 的第一电极的一部分的半导体层 1520。栅电极 1507、第一线 1508 和第二线 1522 形成在沟道形成区 1503、沟道形成区 1518 和半导体层 1520 上，栅绝缘膜 1506 插在其间。作为栅绝缘膜 1506，可以使用用 CVD 法或溅射法形成的氧化硅膜、氮化硅膜、氮氧化硅膜或类似物。进一步，铝（Al）膜、铜（Cu）膜、包含铝或铜作为主要成分的薄膜、铬（Cr）膜、钽（Ta）膜、氮化钽（TaN）膜、钛（Ti）膜、钨（W）膜、钼（Mo）膜或类似物可以用作栅电极 1507、第一线 1508 和第二线 1522。

侧壁 1517 形成在栅电极 1507 的侧面上。在形成硅化合物例如氧化硅膜、氮化硅膜或氮氧化硅膜以覆盖栅电极 1507 之后，使用回蚀刻处理以形成侧壁 1517。

LDD 区 1504 形成在侧壁 1517 之下。也就是说，LDD 区 1504 是以自对准的方式形成的。

层间绝缘膜 1509 形成在栅电极 1507、第一线 1508、第二线 1522、侧壁 1517 和栅绝缘膜 1506 之上。层间绝缘膜 1509 包括无机绝缘膜作为下层以及树脂膜作为上层。作为无机绝缘膜，可以使用氮化硅膜、氧化硅膜、氮氧化硅膜或由这些层层叠构成的膜。作为树脂膜，可以使用聚酰亚胺、聚酰胺、丙烯酸、聚酰亚胺酰胺、环氧树脂等等。

第三线 1510、第四线 1511、第五线 1524、第六线 1523 和像素电极 1525 形成在层间绝缘膜 1509 上。第三线 1510 通过接触孔电连接到杂质区域 1505。进一步，第四线 1511 通过接触孔连接到杂质区域 1505 和第一线 1508。钛（Ti）膜、铝（Al）膜、铜（Cu）膜、包含 Ti 的铝膜或类似物可以用作第三线 1510、第四线 1511、第五线 1524 和第六线 1523。注意在与第三线 1510、第四线 1511、

第五线 1524 和第六线 1523 的同一层中提供例如信号线的配线的情况下，最好采用具有低电阻的铜。进一步，作为用于像素电极 1525 的材料，最好采用具有高功函数的材料。例如，可以使用氮化钛 (TiN) 膜、铬 (Cr) 膜、钨 (W) 膜、锌 (Zn) 膜、铂 (Pt) 膜或类似物的单层、氮化钛膜和含有铝作为主要成分的膜的叠层，氮化钛膜、包含铝作为主要成分的膜以及氮化钛膜的三层的叠层。具有叠层结构，作为配线的电阻低，能够获得更好的欧姆接触，并进一步获得作为阳极的功能。使用反射光的金属膜，能够形成不透射光的阳极。

绝缘体 1512 形成在第三线 1510、第四线 1511、第五线 1524、第六线 1523 和层间绝缘膜 1510 上，以覆盖像素电极 1525 的末端部分。作为绝缘体 1512，可以使用例如正型感光丙烯酸树脂膜。

在绝缘体 1512 和像素电极 1525 上提供包含有机化合物的层 1513，在包含有机化合物的层 1513 上提供相对电极 1514。包含有机化合物的层 1513 夹在像素电极 1525 和相对电极 1514 之间的区域对应于发光元件 1528。作为用于相对电极 1514 的材料，最好使用具有低功函数的材料。例如，可以采用铝 (Al)、银 (Ag)、锂 (Li)、钙 (Ca)、这些的合金、MgAg、MgIn、AlLi、CaF₂、Ca₃N₂ 或类似物的金属薄膜。通过使用这种方式的金属薄膜，能够形成能透射光的阴极。

这样，形成了 N 沟道晶体管 1515、N 沟道晶体管 1516、P 沟道晶体管 1526、电容器 1527 和发光元件 1528。N 沟道晶体管 1515、N 沟道晶体管 1516、P 沟道晶体管 1526、电容器 1527、发光元件 1528 的像素电极 1525 分别对应于图 14 中的开关晶体管 1402、二极管连接的晶体管 1409、驱动晶体管 1401、电容器 1403 和像素电极 1404。注意描述是基于具有顶发射结构的显示器件作为例子的情况，然而，本发明不限于此。

此外，上述的仅是一个例子，本发明的像素的布图不限于此。晶体管结构不限于此，例如，也可以采用没有侧壁的结构。

接下来，参考图 11 和 12 中描述二极管连接的多栅晶体管用作整流元件 109 的配置。注意多栅晶体管具有两个或多个电连接并形成在沟道形成区上的栅电极。在图 11 和 12 显示的多栅晶体管中，两个晶体管的栅端彼此连接，然而，本发明不限于此。也就是说，在图 11 和 12 中，栅端彼此连接的两个晶体管是用来更清楚地显示多栅结构以描述使用二极管连接的多栅晶体管作为整流元件

109 的作用。在本实施例中，开关晶体管 102 或驱动晶体管 101 可以是多栅晶体管。

在图 11 显示的像素中，二极管连接的 N 沟道多栅晶体管用作图 1 中所示的整流元件 109。二极管连接的多栅晶体管 1101 的第一端（源端或漏端）连接到驱动晶体管 101 的栅端。进一步，二极管连接的多栅晶体管 1101 的第二端（源端或漏端）连接到连接了两个栅电极的栅端，并且进一步连接到第二扫描线 110。当第二扫描线 110 设在 L 电平，电流不流过二极管连接的多栅晶体管 1101，因为栅端和源端彼此连接。当 H 电平信号输入到第二扫描线 110，电流流过二极管连接的多栅晶体管 1101，因为二极管连接的多栅晶体管 1101 的第二端作为漏端工作。所以，二极管连接的多栅晶体管 1101 具有整流作用。

进一步，在图 12 所示的像素中，二极管连接的多栅晶体管 1201 的第一端（源端或漏端）连接到第二扫描线 110。此外，二极管连接的多栅晶体管 1201 的第二端（源端或漏端）连接到连接了两个栅电极的栅端，并且进一步连接到驱动晶体管 101 的栅端。当第二扫描线 110 设在 L 电平，电流不流过二极管连接的多栅晶体管 1201，因为栅端和源端彼此连接。当 H 电平信号输入到第二扫描线 110，电流流过二极管连接的多栅晶体管 1201，因为二极管连接的多栅晶体管 1201 的第二端作为漏端工作。所以，二极管连接的多栅晶体管 1201 具有整流作用。

注意图 11 显示的二极管连接的多栅晶体管 1101 或图 12 显示的二极管连接的多栅晶体管 1201 不限于具有两个栅电极，可以具有三个或更多栅电极。通过形成多栅晶体管，能够减小流向晶体管的栅电极的栅极漏电流。所以，能够避免写入像素的视频信号（驱动晶体管 101 的栅电势）被栅极漏电流干扰。

参考图 9 和 10 描述多个二极管连接的晶体管用作整流元件 109 的配置。

在图 9 显示的像素中，两个二极管连接的 N 沟道晶体管用作整流元件 109。也就是说，第一二极管连接的晶体管 901 和第二二极管连接的晶体管 902 用作整流元件 109。也就是说，二极管连接的晶体管 901 的第一端（源端或漏端）连接到驱动晶体管 101 的栅端。二极管连接的晶体管 901 的第二端（源端或漏端）连接到其栅端并进一步连接到第二二极管连接的晶体管 902 的第一端（源端或漏端）。二极管连接的晶体管 902 的第二端（源端或漏端）连接到其栅端并进一步连接到第二扫描线 110。当第二扫描线 110 设在 L 电平，电流不流过

第一二极管连接的晶体管 901 和第二二极管连接的晶体管 902，因为它们每一个的栅端和源端彼此连接。当 H 电平信号输入到第二扫描线 110，电流流过第一二极管连接的晶体管 901 和第二二极管连接的晶体管 902，因为第一二极管连接的晶体管 901 和第二二极管连接的晶体管 902 各自的第二端都作为漏端工作。所以第一二极管连接的晶体管 901 和第二二极管连接的晶体管 902 具有整流作用。

这样，由将第二扫描线 110 的 H 电平电势和驱动晶体管 101 的栅电势之间的电势差分散成第一二极管连接的晶体管 901 的漏源电压和第二二极管连接的晶体管 902 的漏源电压，与使用一个晶体管形成整流元件 109 的情况相比，能够提供更高的电阻。因此，能够容易地设定关断驱动晶体管 101 的栅电势。进一步，一个晶体管的漏源电压降低，这导致关断电流减小。

注意尽管使用了 N 沟道晶体管作为图 9 中的多个二极管连接的晶体管，也可以使用 P 沟道晶体管。进一步，在图 9 中，使用了两个二极管连接的晶体管，也可以使用三个或更多个。

如图 10 所示，二极管连接的 N 沟道晶体管和二极管连接的 P 沟道晶体管可以结合作为整流元件 109。

在图 10 所示的像素中，二极管连接的 N 沟道晶体管和二极管连接的 P 沟道晶体管用作整流元件 109。也就是说，二极管连接的 N 沟道晶体管的第一二极管连接的晶体管 1002 和二极管连接的 P 沟道晶体管的第二二极管连接的晶体管 1001 用作整流元件 109。也就是说，二极管连接的晶体管 1001 的第一端（源端或漏端）连接到驱动晶体管 101 的栅端。二极管连接的晶体管 1001 的第二端（源端或漏端）连接到其栅端并进一步连接到二极管连接的晶体管 1002 的第二端（源端或漏端）。二极管连接的晶体管 1002 的第二端（源端或漏端）连接到其栅端。二极管连接的晶体管 1002 的第一端（源端或漏端）连接到第二扫描线 110。当第二扫描线 110 设在 L 电平，电流不流过第一二极管连接的晶体管 1001 和第二二极管连接的晶体管 1002，因为它们的每一个的栅端和源端彼此连接。当 H 电平信号输入到第二扫描线 110，电流流过第一二极管连接的晶体管 1001 和第二二极管连接的晶体管 1002，因为第一二极管连接的晶体管 1001 和第二二极管连接的晶体管 1002 各自的第二端都作为漏端工作。所以，第一二极管连接的晶体管 1001 和第二二极管连接的晶体管 1002 具有整流作

用。

此处，通常容易在 N 沟道晶体管中形成 LDD 区，所以，使用具有 LDD 区的二极管连接的 N 沟道晶体管作为整流元件 109 能够减小关断电流。然而，使用多晶硅膜作为有源层（沟道形成区），可能将为 N 沟道晶体管的晶体管相当趋向于耗尽型晶体管。此时 P 沟道晶体管趋向于增强型晶体管，使用二极管连接的 N 沟道晶体管和二极管连接的 P 沟道晶体管相结合以进一步减小关断电流。所以类似地，在 P 沟道晶体管变为耗尽型晶体管，N 沟道晶体管趋向于增强型晶体管的情况下，能够减小关断电流。

此外，二极管连接的晶体管和 PN 结二极管相结合可以用作整流元件 109。因此，能够进一步减小关断电流。在图 16 中，提供 PN 结二极管 1602 作为位于作为二极管连接的 N 沟道晶体管的二极管连接的晶体管 1601 和第二扫描线 110 之间的整流元件 109。在图 17 中，提供 PN 结二极管 1702 作为位于作为二极管连接的 N 沟道晶体管的二极管连接的晶体管 1701 和驱动晶体管 101 的栅端之间的整流元件 109。在图 46 中，提供 PN 结二极管 4602 作为位于作为二极管连接的 P 沟道晶体管的二极管连接的晶体管 4601 和第二扫描线 110 之间的整流元件 109。在图 42 中，提供 PN 结二极管 4202 作为位于作为二极管连接的 P 沟道晶体管的二极管连接的晶体管 4201 和驱动晶体管 101 的栅端之间的整流元件 109。

首先，简单地描述图 16。二极管连接的晶体管 1601 的第一端（源端或漏端）连接到驱动晶体管 101 的栅端，并且其栅端连接到其第二端（源端或漏端）。进一步，二极管连接的晶体管 1601 的第二端连接到 PN 结二极管 1602 的 N 型半导体区，并且 PN 结二极管 1602 的 P 型半导体区连接到第二扫描线 110。

进一步，简单地描述图 46。二极管连接的晶体管 4601 的第二端（源端或漏端）连接到其栅端并进一步连接到驱动晶体管 101 的栅端。二极管连接的晶体管 4601 的第一端（源端或漏端）连接到 PN 结二极管 4602 的 N 型半导体区。PN 结二极管 4602 的 P 型半导体区连接到第二扫描线 110。

简单地描述图 17。二极管连接的晶体管 1701 的第一端（源端或漏端）连接到 PN 结二极管 1702 的 P 型半导体区，并且 PN 结二极管 1702 的 N 型半导体区连接到驱动晶体管 101 的栅端。进一步，二极管连接的晶体管 1701 的第二端（源端或漏端）连接到其栅端并进一步连接到第二扫描线 110。

简单地描述图 42。二极管连接的晶体管 4201 的第二端（源端或漏端）连接到其栅端并且其第一端（源端或漏端）连接到 PN 结二极管 4202 的 P 型半导体区。PN 结二极管 4702 的 N 型半导体区连接到驱动晶体管 101 的栅端。二极管连接的晶体管 4201 的第一端连接到第二扫描线 110。

参考图 41 和 47 描述二极管连接的 P 沟道晶体管、二极管连接的 N 型晶体管和 PN 结二极管相结合用作整流元件 109 的情况。

简单地描述图 41。第一二极管连接的晶体管 4101、第二二极管连接的晶体管 4102 和 PN 结二极管 4103 用作整流元件 109。第一二极管连接的晶体管 4101 是 N 沟道晶体管，第二二极管连接的晶体管 4102 是 P 沟道晶体管。第一二极管连接的晶体管 4101 的第一端（源端或漏端）连接到驱动晶体管 101 的栅端。第一二极管连接的晶体管 4101 的第二端（源端或漏端）连接到其栅端并进一步连接到 PN 结二极管 4103 的 N 型半导体区。第二二极管连接的晶体管 4102 的第二端（源端或漏端）连接到其栅端并进一步连接到 PN 结二极管 4103 的 P 型半导体区。以这种连接，能够减少接触的数量。第二二极管连接的晶体管 4102 的第一端（源端或漏端）连接到第二扫描线 110。当第二扫描线 110 设在 L 电平，电流不流过第一二极管连接的晶体管 4101 和第二二极管连接的晶体管 4102，因为它们各自的栅端和源端彼此连接。当 H 电平的信号输入到第二扫描线 110，第一二极管连接的晶体管 4101 和第二二极管连接的晶体管 4102 各自的第二端作为漏端工作。此时，正偏电压施加到 PN 结二极管 4103 上。因此，电流流过第一二极管连接的晶体管 4101、第二二极管连接的晶体管 4102 和 PN 结二极管 4103。所以，第一二极管连接的晶体管 4101、第二二极管连接的晶体管 4102 和 PN 结二极管 4103 具有整流作用。

简单地描述图 47。第一二极管连接的晶体管 4701、第二二极管连接的晶体管 4702 和 PN 结二极管 4703 用作整流元件 109。第一二极管连接的晶体管 4701 是 P 沟道晶体管，第二二极管连接的晶体管 4702 是 N 沟道晶体管。第一二极管连接的晶体管 4701 的第二端（源端或漏端）连接到其栅端并进一步连接到驱动晶体管 101 的栅端。第一二极管连接的晶体管 4701 的第一端（源端或漏端）连接到 PN 结二极管 4703 的 N 型半导体区。第二二极管连接的晶体管 4702 的第二端（源端或漏端）连接到其栅端和第二扫描线 110。第二二极管连接的晶体管 4702 的第一端（源端或漏端）连接到 PN 结二极管 4703 的 P 型半导体

区。当第二扫描线 110 设在 L 电平，电流不流过第一二极管连接的晶体管 4701 和第二二极管连接的晶体管 4702，因为它们各自的栅端和源端彼此连接。当 H 电平的信号输入到第二扫描线 110，第一二极管连接的晶体管 4701 和第二二极管连接的晶体管 4702 各自的第二端作为漏端工作。此时，正偏电压施加到 PN 结二极管 4703 上。因此，电流流过第一二极管连接的晶体管 4701、第二二极管连接的晶体管 4702 和 PN 结二极管 4703。所以，第一二极管连接的晶体管 4701、第二二极管连接的晶体管 4702 和 PN 结二极管 4703 具有整流作用。

注意，在上述的本发明的像素中开关晶体管 102 或驱动晶体管 101 的极性可以适当地改变。在改变驱动晶体管 101 的极性的情况下，相反设置整流元件 109 的正向电流。作为例子，图 45 显示了 N 沟道晶体管用作图 1 的像素中的驱动晶体管 101 的例子。

在图 45 中，提供了驱动晶体管 4501、开关晶体管 4502、电容器 4503、发光元件 4504、第一扫描线 4505、信号线 4506、电源线 4507、整流元件 4509 和第二扫描线 4510。注意驱动晶体管 4501 和开关晶体管 4502 是 N 沟道晶体管。开关晶体管 4502 的栅端连接到第一扫描线 4505，其第一端（源端或漏端）连接到信号线 4506，以及其第二端（源端或漏端）连接到驱动晶体管 4501 的栅端。进一步，驱动晶体管 4501 的栅端通过整流元件 4509 连接到第二扫描线 4510。开关晶体管 4502 的第二端（源端或漏端）通过电容器 4503 连接到电源线 4507。进一步，驱动晶体管 4501 的第二端（源端或漏端）连接到电源线 4507 并且其第一端（源端或漏端）连接到发光元件 4504 的第一电极（像素电极）。发光元件 4504 的第二电极（相对电极）设置在低电源电势。注意在标准的高电源电势设置在电源线 4507 时，低电源电势满足关系：低电源电势 < 高电源电势。作为低电源电势，可以设置例如 GND、0V 等。所以，高电源电势和低电源电势的电势被设置为施加在发光元件 4504 上的电压与发光元件 4504 的正向阈值电压相等或更高。

注意，电容器 4503 可以连接在能够保持驱动晶体管 4501 的栅电势的位置。例如，电容器 4503 的一个电极可以连接到驱动晶体管 4501 的栅端，并且其另一个电极可连接到与电源线 4507 不同的配线。电容器 4503 可以设置在驱动晶体管 4501 的栅和源之间。进一步，当驱动晶体管 4501 的栅电容用作代替时，可以去掉电容器 4503。

接下来，描述像素的操作。

当信号写入到像素，开启开关晶体管 4502 的 H 电平信号输入到第一扫描线 4505。接着，开关晶体管 4502 导通，被写入信号的像素被选中。因此，视频信号从信号线 4506 写入到像素。也就是说，对应于视频信号的电压的电荷在电容器 4503 中积累。当 L 电平信号被输入到第一扫描线 4505 以关断开关晶体管 4502，电容器 4503 保持该电压。注意这个电压是在驱动晶体管 101 的栅端和第二端之间的电压，其对应于驱动晶体管 4501 的栅漏电压。

注意，输入到第一扫描线 4505 的 H 电平信号比使像素发光的视频信号（开启驱动晶体管 4501 的栅电势 $V_{sig}(H)$ ）高出开关晶体管 4502 的阈值电压或更多。在输入到第一扫描线 4505 的 L 电平信号的电势等于使像素不发光（关断驱动晶体管 4501 的栅电势 $V_{sig}(L)$ ）的视频信号的电势的情况下，当 $V_{sig}(L)$ 输入到信号线 106 以写入信号到另一行的像素，在被写入 $V_{sig}(H)$ 的像素中开关晶体管 4502 的栅源电压变为 0V，这样电流可以流动。因此，第一扫描线 4505 的 L 电平信号设为比 $V_{sig}(L)$ 低。

接下来，描述擦除操作。在擦除操作中，L 电平信号输入到第二扫描线 4510。然后，电流流过整流元件 4509，因此由电容器 4503 保持的驱动晶体管 4501 的栅电势可以是某一预定电势。也就是说，能够将驱动晶体管 4501 的栅端的电势设为预定电势，并在信号写入周期中不管写入像素的视频信号任何，强制关断驱动晶体管 4501。注意驱动晶体管 4501 的栅端的电势变得比第二扫描线 4510 的电势高出整流元件 4509 的阈值电压。

此时，输入到第二扫描线 4510 的 L 电平信号优选是与设置在相对电极 4508 的低电源电势相等或更低的电势。通过适当设置 L 电平信号的电势，驱动晶体管 4501 的栅端的电势能够设置得比当在擦除周期中强制关断驱动晶体管 4501 时的其源端的电势更低。因此，即使当驱动晶体管 4501 是常通的，能够强制关断驱动晶体管 4501 以避免发光元件 4504 轻微发光。

注意除了在擦除操作中之外，H 电平信号输入到第二扫描线 4510。H 电平信号的电势优选是与使像素发光的视频信号（开启驱动晶体管 4501 的栅电势 $V_{sig}(H)$ ）的电势相等或更高的电势。然而，如果 H 电平信号的电势设置得过高，在用于不发光的视频信号（关断驱动晶体管 4501 的栅电势 $V_{sig}(L)$ ）写入到像素的情况下，施加到整流元件 4509 上的反偏电压变高。因此，流向

整流元件 4509 的关断电流（也称为反向电流）增大。这样，驱动晶体管 4501 的栅电势下降，因此驱动晶体管 4501 的关断电流增大。所以，最好 H 电平信号的电势与使像素发光的视频信号（开启驱动晶体管 4501 的栅电势 $V_{sig}(H)$ ）的电势相等。

在驱动晶体管 4501 中，连接到电源线 4507 的第二端作为源端工作，所以，最好开启驱动晶体管 4501 的视频信号 $V_{sig}(H)$ 是比输入到电源线 4507 的电势高出驱动晶体管 4501 的阈值电压或更多的电势。因此，电源线 4507 的电势可以输入到发光元件 4504 的像素电极。

二极管连接的晶体管能够用作整流元件 4509。进一步，除了二极管连接的晶体管之外，也可以使用 PN 结二极管、PIN 结二极管、肖特基二极管、由碳纳米管形成的二极管或类似物。

进一步，本发明的像素配置不限于上述的。例如，本发明可以运用到如图 13 所示的像素上。

在图 13 所示的像素中，提供了驱动晶体管 1301、开关晶体管 1302、电流控制晶体管 1311、电容器 1303、发光元件 1304、第一扫描线 1305、第二扫描线 1310、信号线 1306、电源线 1307 和配线 1312。注意驱动晶体管 1301 是 P 沟道晶体管，开关晶体管 1302 是 N 沟道晶体管，以及电流控制晶体管 1311 是 P 沟道晶体管。开关晶体管 1302 的栅端连接到第一扫描线 1305，其第一端（源端或漏端）连接到信号线 1306，以及其第二端（源端或漏端）连接到驱动晶体管 1301 的栅端。开关晶体管 1302 的第二端通过电容器 1303 连接到电源线 1307。进一步，驱动晶体管 1301 的第一端（源端或漏端）连接到电源线 1307，并且其第二端（源端或漏端）连接到电流控制晶体管 1311 的第一端（源端或漏端）。电流控制晶体管 1311 的第二端（源端或漏端）连接到发光元件 1304 的像素电极，以及其栅端连接到配线 1312。也就是说，驱动晶体管 1301 和电流控制晶体管 1311 串联连接。注意低电源电势输入到发光元件 1304 的相对电极 1308。注意在标准的高电源电势设置在电源线 1307 时低电源电势满足关系：低电源电势 < 高电源电势。作为低电源电势，可以设置例如 GND、0V 等。

在这种像素配置中，当像素发光时，电流控制晶体管 1311 在饱和区工作以供应恒定电流给发光元件 1304。当驱动晶体管 1301 的栅电容用作代替时，可以去掉电容器 1303。

当 H 电平信号输入到第一扫描线 1305 并且选中像素，也就是当开关晶体管 1302 开启，视频信号从信号线 1306 输入到像素。然后，对应于视频信号的电压的电荷在保持电压的电容器 1303 中积累。这个电压是在驱动晶体管 1301 棚端和第一端之间的电压，其对应于驱动晶体管 1301 的栅源电压 V_{gs} 。注意第二扫描线 1310 设在 L 电平。

然后，输入足以开启或关断驱动晶体管 1301 的视频信号。也就是说，驱动晶体管 1301 在线性区工作。

所以，当输入开启驱动晶体管 1301 的视频信号时，输入到电源线 1307 的高电源电势 V_{dd} 理想地全部输入到电流控制晶体管 1311 的第一端。此时，电流控制晶体管 1311 的第一端作为源端工作，并且供应给发光元件 1304 的电流由通过配线 1312 和电源线 1307 输入的电流控制晶体管 1309 的栅源电压决定。

也就是说，供应给发光元件 1304 的电流恒定，使发光元件 1304a 的亮度恒定。能够抑制由于环境温度的变化和随时间导致的发光元件 1304 的亮度的变化。

在擦除操作中，H 电平电势输入到第二扫描线 1310。然后，电流流到整流元件 1309，并且驱动晶体管 1301 的电势可以设为一定的电势。这个电势关断驱动晶体管 1301，所以避免发光元件 1304 轻微发光。

所以，使用本实施方式的像素配置，例如，能够实现参考图 8 描述的驱动方法。

【实施方式 2】

在本实施方式，描述其中具有三端的电路元件用作电势传输单元的配置。

首先，参考图 53 描述本实施方式的基本像素配置。在该像素中，提供了晶体管 5301、开关 5302、电势保持元件 5303、发光元件 5304、第一扫描线 5305、信号线 5306、电源线 5307、第二扫描线 5310 和电势传输元件 5309。开关 5302 被连接以控制在信号线 5306 和晶体管 5301 的棚端之间的导通或不导通。进一步，开关 5302 的控制端连接到第一扫描线 5305。因此，开关 5302 根据输入到第一扫描线 5305 的信号开启或关断，由此控制在信号线 5306 和晶体管 5301 的棚端之间的导通或不导通。此外，晶体管 5301 的第一端（源端或漏端）连接到电源线 5307，以及其第二端（源端或漏端）连接到发光元件 5304 的像素电极。注意，预定电势供应给发光元件 5304 的相对电极 5308。进一步，电势

传输元件 5309 的第一端连接到晶体管 5301 的控制端，以及其第二端连接到第二扫描线 5310。一定的电势输入到电势传输元件 5309 的第三端 5311。电势传输元件 5309 能够依靠在第三端 5311 和第二端的电势之间的关系控制是否将输入到第二端的电势供应给第一端。进一步，也能够控制电势的电平。电势保持元件 5303 连接到晶体管 5301 的栅端，并保持输入到晶体管 5301 的栅端的电势。

接下来，描述像素的操作。

当信号写入到像素，信号输入到第一扫描线 5305 以开启开关 5302。然后，视频信号从信号线 5306 输入到晶体管 5301 的控制端。电势保持元件 5303 保持该视频信号。这样，信号写入到像素。

在信号写入到像素之后，晶体管 5301 根据电势保持元件 5303 保持的电势保持开启或关断。也就是说，发光元件 5304 保持发光状态或不发光状态。

在擦除操作中，信号输入到第二扫描线 5310。然后，电势从电势传输元件 5309 供应给晶体管 5301 的控制端。供应给控制端的电势可以设为足以关断晶体管 5301 的电势。

所以，当要求发光元件 5304 不发光时，关断晶体管 5301，以使电源线 5307 和发光元件 5304 的像素电极变为不导通。这样，能够避免发光元件 5304 轻微发光。

注意 P 沟道晶体管或 N 沟道晶体管都可以用作晶体管 5301。

在运用 P 沟道晶体管作为晶体管 5301 的情况下，最好运用 P 沟道晶体管作为电势传输元件 5309。参考图 54 描述这种结构。

在图 54 显示的像素中，提供了第一晶体管 5401、开关 5402、电容器 5403、发光元件 5404、第一扫描线 5405、信号线 5406、电源线 5407、第二扫描线 5410 和第二晶体管 5409。注意第一晶体管 5401 和第二晶体管 5409 都是 P 沟道晶体管。连接开关 5402 以使得在信号线 5406 和第一晶体管 5401 的栅端导通或不导通。进一步，开关 5402 的控制端连接到第一扫描线 5405。因此，开关 5402 依照输入到第一扫描线 5405 的信号开启或关断，由此信号线 5406 和第一晶体管 5401 的栅端能够导通或不导通。第一晶体管 5401 的第一端（源端或漏端）连接到电源线 5407，以及其第二端（源端或漏端）连接到发光元件 5404 的像素电极。进一步，第二晶体管 5409 的第一端（源端或漏端）连接到第一晶体

管 5401 的栅端，以及其第二端（源端或漏端）连接到第二扫描线 5410。进一步，一定的电势输入到第二晶体管 5409 的栅端 5411。电容器 5403 具有连接到第一晶体管 5401 的栅端的一个端子和连接到电源线 5407 的另一端子，并且保持输入到第一晶体管 5401 的栅端的电势。

接下来，描述像素的操作。

当信号写入到像素，信号输入到第一扫描线 5405 以开启开关 5402。然后，视频信号从信号线 5406 输入到第一晶体管 5401 的栅端。视频信号由电容器 5403 保持。这样，信号写入到像素。注意此时第二扫描线 5410 设在 L 电平。

在信号写入到像素之后，第一晶体管 5401 由电容器 5403 保持的电势决定保持开启或关断。也就是说，发光元件 5404 保持发光状态或不发光状态。

在擦除操作中，H 电平信号输入到第二扫描线 5410。然后，通过第二晶体管 5409 提供电势给第一晶体管 5401 的栅端。注意输入到第二扫描线 5410 的 H 电平电势最好设得比输入到第二晶体管 5409 的栅端 5411 的电势或输入到电源线 5407 的电势更高。所以，供应给第一晶体管 5401 的栅端的电势能够设为足以关断第一晶体管 5401 的电势。

此外，输入到第二扫描线 5410 的 L 电平信号的电势最好设为比输入到第二晶体管 5409 的栅端 5411 的电势低出阈值电压的绝对值的电势。

所以，当要求发光元件 5404 不发光时，关断第一晶体管 5401 以使得电源线 5407 和发光元件 5404 的像素电极变为不导通。这样，能够避免发光元件 5404 轻微发光。

图 44 显示了图 54 所示的像素的具体例子。

图 44 中示的像素对应于参考图 1 的实施方式 1 中所示的像素，其中用晶体管代替整流元件 109。所以，与图 1 所示的像素公共部分用同样的数字表示。晶体管 4401 的第一端（源端或漏端）连接到第二扫描线 110，以及其第二端（源端或漏端）连接到驱动晶体管 101 的栅端。进一步，晶体管 4401 的栅端连接到电源线 107。当第二扫描线 110 设在 L 电平，晶体管 4401 的第一端连接到第二扫描线 110，以及其第二端连接到驱动晶体管 101 的栅端。所以，该第一端作为漏端工作，以及该第二端作为源端工作。即使当写入到像素的视频信号（驱动晶体管 101 的栅电势）是 H 电平信号时，当该 H 电平的电势和电源线 107 的电势几乎彼此相等，电流不流过晶体管 4401。无需说明，当视频信号为 L

电平时电流不流过晶体管 4401。另一方面，当 H 电平信号输入到第二扫描线 110，晶体管 4401 的第一端连接到第二扫描线 110，以及其第二端连接到驱动晶体管 101 的栅端。所以，第一端作为源端工作，并且第二端作为漏端工作。当该 H 电平电势高于电源线 107 的电势（确切地，与晶体管 4401 的阈值电压的绝对值 $|V_{th}|$ 相等或更高），开启晶体管 4401 并且电流流过。因此，预定电势可以设在驱动晶体管 101 的栅端，这个情况下其可以设为与第二扫描线 110 的 H 电平电势相同的电势。也就是说，能够擦除写入到像素的视频信号。

在 N 沟道晶体管用作晶体管 5301 的情况下，最好用 N 沟道晶体管作为电势传输元件 5311。参考图 55 描述这种结构。

在图 55 所示的像素中，提供了第一晶体管 5501、开关 5502、电容器 5503、发光元件 5504、第一扫描线 5505、信号线 5506、电源线 5507、第二扫描线 5510 和第二晶体管 5509。注意第一晶体管 5501 和第二晶体管 5509 是 N 沟道晶体管。连接开关 5502 以使得信号线 5506 和第一晶体管 5501 的栅端变得导通或不导通。开关 5502 的控制端连接到第一扫描线 5505。所以，开关 5502 依照输入到第一扫描线 5505 的信号而开启/关断，由此信号线 5506 和第一晶体管 5501 的栅端能够导通或不导通。进一步，第一晶体管 5501 的第一端（源端或漏端）连接到电源线 5507，以及其第二端（源端或漏端）连接到发光元件 5504 的像素电极。第二晶体管 5509 的第一端（源端或漏端）连接到第一晶体管 5501 的栅端，以及其第二端（源端或漏端）连接到第二扫描线 5510。一定的电势输入到第二晶体管 5509 的栅端。进一步，电容器 5503 具有连接到第一晶体管 5501 的栅端的一个端子，以及连接到电源线 5507 的另一端子，并保持输入到第一晶体管 5501 的栅端的电势。

接下来，描述像素的操作。

当信号写入到像素，信号输入到第一扫描线 5505 以开启开关 5502。接着，视频信号从信号线 5506 输入到第一晶体管 5501 的栅端。该视频信号由电容器 5503 保持。这样，信号写入到了像素。注意第二扫描线 5510 此时设在 H 电平。

信号写入到像素之后，第一晶体管 5501 根据由电容器 5503 保持的第一晶体管 5501 的栅电势保持开启或关断。也就是说，发光元件 5504 当第一晶体管 5501 的栅端的电势在 H 电平时发光，在 L 电平时不发光。

在擦除操作中，L 电平信号输入到第二扫描线 5510。接着，通过第二晶

体管 5509 供应电势给第一晶体管 5501 的栅端。注意输入到第二扫描线 5510 的 L 电平电势最好是与供应给第一晶体管 5501 的栅端以使像素不发光的视频信号的电势 ($V_{sig}(L)$) 相等或更低。也就是说，第二扫描线 5510 的 L 电平电势可以是与 $V_{sig}(L)$ 相同的电势。供应给第一晶体管 5501 的栅端的电势可以设为足以关断第一晶体管 5501 的电势。

此外，输入到第二扫描线 5510 的 H 电平电势最好设为比输入到第二晶体管 5509 的栅端 5511 的电势高出一个阈值电压的绝对值。

所以，当要求发光元件 5504 不发光时，关断第一晶体管 5501 以使得电源线 5507 和发光元件 5504 的像素电极变为不导通。这样，能够避免发光元件 5504 轻微发光。

图 51 显示了图 55 所示的像素的具体例子。

在图 51 所示的像素中，提供了驱动晶体管 5101、开关晶体管 5102、电容器 5103、发光元件 5104、第一扫描线 5105、信号线 5106、电源线 5107、晶体管 5109 和第二扫描线 5110。注意驱动晶体管 5101、开关晶体管 5102 和晶体管 5109 是 N 沟道晶体管。开关晶体管 5102 的栅端连接到第一扫描线 5105，其第一端（源端或漏端）连接到信号线 5106、以及其第二端（源端或漏端）连接到驱动晶体管 5101 的栅端。进一步，驱动晶体管 5101 的栅端连接到晶体管 5109 的第一端（源端或漏端）。晶体管 5109 的第二端（源端或漏端）连接到第二扫描线 5110，以及其栅端连接到配线 5111。开关晶体管 5102 的第二端通过电容器 5103 连接到电源线 5107。进一步，驱动晶体管 5101 的第一端（源端或漏端）连接到电源线 5107，以及其第二端（源端或漏端）连接到发光元件 5104 的像素电极。低电压电势输入到发光元件 5104 的相对电极 5108。注意在标准的高电源电势设在电源线 5107 时低电源电势满足关系：低电源电势 < 高电源电势。作为低电源电势，可以设置例如 GND、0V 或类似值。为了将在高电源电势和低电源电势之间的电势差施加到发光元件 5104 上以供应电流给发光元件 5104 以发光，设置每个高电源电势和低电源电势以使高电源电势和低电源电势之间的电势差变为与发光元件 5104 的正向阈值电压相等或更高。

注意电容器 5103 可以连接在能够保持驱动晶体管 5101 的栅电势的位置。例如，电容器 5103 的一端可以连接到驱动晶体管 5101 的栅端，以及其另一端可以连接到与电源线 5107 不同的配线。进一步，当驱动晶体管 5101 的栅电容

用作代替时，可以去掉电容器 5103。

接下来，描述像素的操作。

当信号写入到像素，开启开关晶体管 5102 的 H 电平信号输入到第一扫描线 5105。接着，开启开关晶体管 5102，被信号写入的像素被选中。接着，视频信号从信号线 5106 写入到像素。也就是说，对应于视频信号的电压的电荷在电容器 5103 中积累。接着，第一扫描线 5105 设在 L 电平以关断开关晶体管 5102，由此电容器 5103 保持该电压。注意驱动晶体管 5101 的栅端和第一端之间的电压对应于驱动晶体管 5101 的栅漏电压。

在电压输入电压驱动法的情况下，用以开启或关断驱动晶体管 5101 的视频信号 Vsig(H)或 Vsig(L)输入到驱动晶体管 5101 的栅端。也就是说，驱动晶体管 5101 在线性区作为开关工作。

所以，当开启驱动晶体管 5101 的视频信号 Vsig(H)被输入时，施加到电源线 5107 上的电源电势 Vdd 理想地全部施加到发光元件 5104 的第一端。

注意第一扫描线 5105 的 H 电平信号最好是比使像素发光的视频信号（开启驱动晶体管 5101 的栅电势 Vsig(H)）高出开关晶体管 5102 的阈值电压 Vth 或更多的电势 V1。因为，由于开关晶体管 5102 是 N 沟道晶体管，当 Vsig(H) 输入到信号线 5106 时，第一端作为漏端工作。所以，当其第二端（此处是源端）比栅端高出开关晶体管 5102 的阈值电压 Vth 时，开关晶体管 5102 关断。也就是说，当开关晶体管 5102 的栅电势比 V1 低，输入到信号线 5106 的 Vsig(H) 不能输入到驱动晶体管 5101 的栅端。这样，驱动晶体管 5101 不能被开启，发光元件 5104 的像素电极的电势不能升高到等于输入到电源线 5107 的电势。

进一步，最好将第一信号线 5105 的 L 电平信号设为比 Vsig(L)低的电势。例如，在第一扫描线 5105 的 L 电平信号具有等于使像素不发光的视频信号的电势（关断驱动晶体管 5101 的栅电势 Vsig(L)）的情况下，当 Vsig(L)输入到信号线 5106 以写入信号到另一行的像素，在被 Vsig(H)写入的像素中开关晶体管 5102 的栅源电压变为 0V。接着，当开关晶体管 5102 是常通型时，关断电流流动。因此，积累在电容器 5103 中的电荷被释放，驱动晶体管 5101 的栅电势降低，这样不能得到希望的亮度。

接下来，描述擦除操作。在擦除操作中，L 电平信号输入到第二扫描线 5110。接着，电流流过晶体管 5109，由此由电容器 5103 保持的驱动晶体管 5101

的栅电势可以是某一预定电势。也就是说，能够将驱动晶体管 5101 的栅端的电势设为预定电势以在信号写入周期中不管写入到像素的视频信号如何，强制关断驱动晶体管 5101。注意驱动晶体管 5101 的栅端的电势变得比第二扫描线 5110 的电势高出晶体管 5109 的阈值电压。

此时，输入到第二扫描线 5110 的 L 电平信号最好是比使像素不发光的视频信号 $V_{sig}(L)$ 低出晶体管 5109 的阈值电压的电势。由适当设置该 L 电平信号的电势，在擦除周期中强制关断驱动晶体管 5101 的情况下，驱动晶体管 5101 的栅端的电势能够设为比其源端的电势低。因此，即使当驱动晶体管 5101 是常通型，能够关断驱动晶体管 5101 以避免发光元件 5104 轻微发光。

注意第二扫描线 5110 的 H 电平可以与第一扫描线 5105 的 H 电平相等。结果，能够减少电源线的数量。

注意除了在擦除操作中之外，H 电平信号输入到第二扫描线 5110。最好 H 电平信号的电势是与使像素发光的视频信号（开启驱动晶体管 5101 的栅电势 $V_{sig}(H)$ ）的电势相等或更高的电势。然而，如果 H 电平信号的电势设置过高，在用于不发光的视频信号（关断驱动晶体管 5101 的栅电势 $V_{sig}(L)$ ）写入到像素的情况下，施加到晶体管 5109 上的反偏电压变高。因此，流向整流元件 109 的关断电流（也称为反偏电流）增大，电容器 5103 中保持的电荷泄漏。接着，驱动晶体管 5101 的栅电势降低，由此驱动晶体管 5101 的关断电流增大。所以，最好 L 电平信号的电势设得与使像素发光的视频信号的电势（开启驱动晶体管 5101 的栅电势 $V_{sig}(H)$ ）相等。

进一步，晶体管和电流电压转换元件可以组合使用以替换参照图 1 的实施方式 1 所示的像素的整流元件 109，由此能够更有效地减小关断电流。参照图 18 描述 N 沟道晶体管用作此处的晶体管的情况。

N 沟道晶体管 1801 的第一端（源端或漏端）连接到驱动晶体管 101 的栅端，以及其栅端连接到第二扫描线 110。N 沟道晶体管 1801 的第二端（源端或漏端）通过电流电压转换元件 1802 连接到第二扫描线 110。

注意电流电压转换元件 1802 是当电流流动时在其相对的两端之间产生电压的元件。

也就是说，如图 25A 中的箭头所示，当电流从晶体管 1801 的第一端向第二端流过，第二端的电势变得比第二扫描线 110 的电势高。相反，如图 25B 中

的箭头所示，当电流从晶体管 1801 的第二端向第一端流过，第二端的电势变得比第二扫描线 110 的电势低。

注意此时输入到第二扫描线 110 的 H 电平信号的电势最好比上述电源线 107 的电势高。因此，能够减小驱动晶体管 101 的关断电流。此外，输入到第二扫描线 110 的 L 电平信号的电势设为与使像素发光的视频信号的电势（开启驱动晶体管 101 的栅电势 $V_{sig}(L)$ ）相等或更低。然而，如果 L 电平信号的电势设置过低，在用于不发光的视频信号（关断驱动晶体管 101 的栅电势 $V_{sig}(H)$ ）写入到像素的情况下，晶体管 1801 的漏源电压变高，这导致关断电流增大。所以，最好 L 电平信号的电势设为与使像素不发光的视频信号的电势（开启驱动晶体管 101 的栅电势 $V_{sig}(L)$ ）相等。

此处，不考虑输入到像素的视频信号，当晶体管 1801 是增强型晶体管，在第二扫描线 110 设在 L 电平的情况下，第一端作为漏端工作，第二端作为源端工作。因此，电流不流过晶体管 1801。然而，当晶体管 1801 是耗尽型晶体管，在使像素不发光的视频信号（关断驱动晶体管 101 的栅电势 $V_{sig}(H)$ ）被输入的情况下，电流有时从晶体管 1801 的第一端流向第二端。然而，在电流电压转换元件 1802 的相对端之间产生电压，所以，晶体管 1801 的第二端的电势变得比第二扫描线 110 的 L 电平电势高。当晶体管 1801 的第二端此处对应于源端时，源端电势变得比晶体管 1801 的栅端电势高。因此，抑制了流过晶体管 1801 的电流。也就是说，降低了关断电流。

另一方面，当 H 电平信号输入到第二扫描线 110，晶体管 1801 的第二端作为漏端工作，以及其第一端作为源端工作。接着，电流流过晶体管 1801。此时，当电流电压转换元件 1802 产生的电压是低的时，晶体管 1801 在饱和区工作。然而，由于第一端作为源端工作，晶体管 1801 的栅源电压不取决于电流电压转换元件 1802 上的电压降。这样，容易将驱动晶体管 101 的栅电势设置为使像素不发光。进一步，即使当电流电压转换元件 1802 产生的电压是高的，由于晶体管 1801 在线性区工作，容易将驱动晶体管 101 的栅电势设置为使像素不发光。

注意可以使用电阻器、晶体管或整流元件作为电流电压转换元件 1802。

图 21 显示了使用电阻器作为例子的配置。

N 沟道晶体管 1801 的第一端（源端或漏端）连接到驱动晶体管 101 的栅

端，以及其栅端连接到第二扫描线 110。进一步，晶体管 1801 的第二端（源端或漏端）通过电阻器 2101 连接到第二扫描线 110。注意当电流流过电阻器 2101 时出现电压降，由此能够执行与图 18 中的电流电压转换元件 1802 相同的功能。

图 23 和 24 显示了在晶体管 1801 的第二端和第二扫描线 110 之间提供电阻器 1802 的像素配置的布图的例子。

首先，描述图 23 的像素布图。在像素中，提供了驱动晶体管 2301、开关晶体管 2302、电容器 2303、像素电极 2304、第一扫描线 2305、信号线 2306、电源线 2307、电阻器 2308、晶体管 2309 和第二扫描线 2310。开关晶体管 2302 的栅端是由第一扫描线 2305 的一部分形成，其第一端（源端或漏端）连接到信号线 2306，以及其第二端（源端或漏端）连接到驱动晶体管 2301 的栅端。此外，晶体管 2309 的栅端是由第二扫描线 2310 的一部分形成，其第一端（源端或漏端）连接到驱动晶体管 2301 的栅端，以及其第二端（源端或漏端）通过电阻器 2308 连接到第二扫描线 2310。注意电阻器 2308 是由与对应于晶体管 2309 的第一端的杂质区（源区或漏区）相同层的半导体层形成，并且形成于第二扫描线 2310 之下。注意此处该半导体层的宽度可以形成得比第二扫描线 2310 的宽度更宽。可以在不被第二扫描线 2310 覆盖的半导体中增加杂质，所以，能够通过调节增加杂质的部分的面积来控制电阻。进一步，驱动晶体管 2301 的第一端（源端或漏端）连接到电源线 2307，以及其第二端（源端或漏端）连接到像素电极 2304。进一步，电容器 2303 具有由形成驱动晶体管 2301 的栅端的电极的一部分形成的第一电极、由电源线 2307 的一部分以及与作为驱动晶体管 2301 的第一端的杂质区（源端或漏端）相同层中的半导体层的一部分形成的第二电极。注意图 23 显示的像素布图是图 21 的像素布图的例子，本发明不限于此。在图 23 中的驱动晶体管 2301，开关晶体管 2302，电容器 2302，第一扫描线 2305，信号线 2306，电源线 2307，电阻器 2308，晶体管 2309 和第二扫描线 2310 分别相当于图 21 中的驱动晶体管 101，开关晶体管 102，电容器 103，第一扫描线 105，信号线 106，电源线 107，电阻器 2101，晶体管 1801 和第二扫描线 110。而且，通过在像素电极 2304 之上形成发光层和相对电极，完成图 21 示出的发光元件 104。

为了更详细地描述电阻器 2308 的结构，图 26B 显示了椭圆 2311 包围的区域的放大图。另外，图 26A 显示了沿虚线 A-B 的截面图以更详细地描述该

截面。注意在图 26B 中由虚线示出在第二扫描线 2310 下提供的半导体层。

参考图 26A 的截面图进行描述。在衬底 2601 上形成基膜 2602。衬底 2601 可由绝缘衬底例如玻璃衬底、石英衬底、塑料衬底和陶瓷衬底，或金属衬底、半导体衬底等形成。该基膜 2602 可通过 CVD 方法或溅射方法形成。例如使用 SiH₄、N₂O 或 NH₃ 作为源材料，通过 CVD 方法形成例如氧化硅膜、氮化硅膜、氮氧化硅膜等。而且，也可以使用这些层的叠层。注意提供基膜 2602 以防止杂质从衬底 2601 扩散进入半导体层。当由玻璃衬底或石英衬底形成衬底 2601 时，不需要提供基膜 2602。

在基膜 2602 上形成岛形的半导体层。在半导体层中，形成 N 沟道的沟道形成区 2603，用作 N 沟道晶体管的源区或漏区的杂质区 2605，低浓度杂质区（LDD 区）2604 和用作电阻器的半导体层 2606 被形成。接着，在沟道的形成区 2603 和半导体层 2606 上提供栅电极 2608 和第一配线 2609，栅绝缘膜 2607 插入其间。作为栅绝缘膜 2607，可通过使用通过 CVD 方法或溅射方法形成的氧化硅膜、氮化硅膜、氮氧化硅膜等。另外，铝（Al）膜、铜（Cu）膜、包含铝或铜作为主要成分的薄膜，铬（Cr）膜、钽（Ta）膜、氮化钽（TaN）膜、钛（Ti）膜、钨（W）膜、钼（Mo）膜等可以被用来作为栅电极 2608。

在栅电极 2608 的侧面上形成侧壁 2617。在形成硅化合物，例如氧化硅膜、氮化硅膜或氮氧化硅膜以覆盖栅电极 2608 之后，施加回蚀刻处理以形成侧壁 2617。

在侧壁 2617 下面形成 LDD 区 2604。即，LDD 区 2604 以自对准的方式形成。

在栅电极 2608、侧壁 2617 和栅绝缘膜 2607 上形成第一层间绝缘膜 2610。第一层间绝缘膜 2610 包括无机绝缘膜作为下层和树脂膜作为上层。作为无机绝缘膜，可以使用氮化硅膜、氧化硅膜、氮氧化硅膜或这些层的叠层形成的膜。作为树脂膜可以使用聚酰亚胺、聚酰胺、丙烯酸、聚酰亚胺酰胺、环氧树脂等。

在第一层间绝缘膜 2610 上形成第二配线 2611、第二配线 2612 和像素电极 2613。第二配线 2611 经接触孔电连接到杂质区 2606。另外，第二配线 2612 经接触孔电连接到杂质区 2618 和第一配线 2609。钛（Ti）膜、铝（Al）膜、铜（Cu）膜、包含钛的铝膜等可用作第二配线 2611 和第二配线 2612。注意，在相同层中提供例如信号线的配线作为第二配线 2611 和第二配线 2612 的情况

下，优选使用具有低电阻的铜。另外，作为用作像素电极 2613 的材料，优选使用具有高功函数的材料。例如，可以使用氮化钛 (TiN) 膜、铬 (Cr) 膜、钨 (W) 膜、锌 (Zn) 膜、铂 (Pt) 膜等的单层，氮化钛膜和包含铝作为主要成分的膜的叠层，氮化钛膜、包含铝作为主要成分的膜和氮化钛膜的三层叠层。对于叠层结构，作为配线的电阻低，可以获得更好的欧姆接触，另外，可以获得作为阳极的功能。通过使用反射光的金属膜，可形成不能透射光的阳极。

在第二配线 2611、第二配线 2612 和第一层间绝缘膜 2610 上形成绝缘体 2614 以覆盖像素电极 2613 的末端部分。例如可以使用正型感光性丙烯酸树脂膜作为绝缘体 2614。

在绝缘体 2614 和像素电极 2613 上提供包含有机化合物的层 2615，以及在包含有机化合物的层 2615 上提供相对电极 2616。其中包含有机化合物的层 2615 夹在像素电极 2613 和相对电极 2616 之间的区相应于发光元件。作为用于相对电极的 2616 的材料，优选使用具有低功函数的材料。例如可以使用铝 (Al)、银 (Ag)、锂 (Li)、钙 (Ca)，这些材料的合金，MgAg、MgIn、AlLi、CaF₂、Ca₃N₂ 等的金属薄膜。在该方式中，通过使用金属薄膜，可以形成能透射光的阴极。

在该方式中，形成晶体管 2619、晶体管 2620 和电阻器 2621。晶体管 2619、晶体管 2620 和电阻器 2621 分别对应于图 23 中的开关晶体管 2302、晶体管 2309 和电阻器 2308。注意在用具有顶部发射结构的显示器的情况作为例子进行描述，然而，本发明不限于此。

接着，描述图 24 中示出的像素布图。在该像素中，提供驱动晶体管 2401、开关晶体管 2402、电容器 2403、像素电极 2404、第一扫描线 2405、信号线 2406、电源线 2407、电阻器 2408、晶体管 2409 和第二扫描线 2410。开关晶体管 2402 具有由第一扫描线 2405 的一部分形成的栅端，连接到信号线 2406 的第一端 (源端或漏端)，以及连接到驱动晶体管 2401 的栅端的第二端 (源端或漏端)。另外，晶体管 2409 具有由第二扫描线 2410 的一部分形成的栅端，连接到驱动晶体管 2401 的栅端的第一端 (源端或漏端)，以及经电阻器 2408 连接到第二扫描线 2410 的第二端 (源端或漏端)。注意由与将成为晶体管 2409 第一端的杂质区 (源区或漏区) 相同层中的半导体层形成电阻器 2408 并且该电阻器在第二扫描线 2410 下面形成。注意这里形成的半导体层的宽度比第二扫描线 2410

的宽度更宽。可以将杂质添加到与第二扫描线 2410 不重叠的半导体层，因此，可以通过调整添加杂质的部分的面积来控制电阻。另外，驱动晶体管 2401 的第一端（源端或漏端）连接到电源线 2407，它的第二端（源端或漏端）连接到像素电极 2404。另外，电容器 2403 具有由形成驱动晶体管 2401 的栅端的电极的一部分形成的第一电极，和由电源线 2407 的一部分和在与将成为驱动晶体管 2401 的第一端的杂质区（源区或漏区）的相同层中的半导体层的一部分形成的第二电极。注意在图 24 中示出的像素布图是图 21 的像素布图的范例，本发明并不限于此。图 24 中的驱动晶体管 2401、开关晶体管 2402、电容器 2403、第一扫描线 2405、信号线 2406、电源线 2407、电阻器 2408、晶体管 2409 和第二扫描线 2410 分别对应于图 21 中的驱动晶体管 101、开关晶体管 102、电容器 103、第一扫描线 105、信号线 106、电源线 107、电阻器 2101、晶体管 1801 和第二扫描线 110。而且，通过在像素电极 2404 上形成功能发光层和相对电极，完成如图 21 示出的发光元件 104。

为了更详细地描述电阻器 2408 的结构，图 27B 显示了椭圆 2411 包围的区域的放大图。另外，图 27A 显示了沿虚线 A-B 的截面图以更详细地描述该截面。注意在图 27B 中由虚线示出在第二扫描线 2410 下提供的半导体层。

参考图 27A 的截面图进行描述。在衬底 2701 上形成基膜 2702。衬底 2701 可由绝缘衬底例如玻璃衬底、石英衬底、塑料衬底和陶瓷衬底，或由金属衬底、半导体衬底等形成。可通过 CVD 方法或溅射方法形成该基膜 2702。例如使用 SiH₄、N₂O 或 NH₃ 作为源材料，通过 CVD 方法形成例如的氧化硅膜、氮化硅膜、氮氧化硅膜等。而且，也可以使用这些层的叠层。注意提供基膜 2702 以防止杂质从衬底 2701 扩散进入半导体层。当由玻璃衬底或石英衬底形成衬底 2701 时，不需要提供基膜 2702。

在基膜 2702 上形成岛形的半导体层。在半导体层中，形成 N 沟道的沟道形成区 2703，用作 N 沟道晶体管的源区或漏区的杂质区 2705，低浓度杂质区（LDD 区）2704 和用作电阻器的半导体层 2706 被形成。接着，在沟道形成区 2703 和半导体层 2706 上提供栅电极 2708 和第一配线 2709，栅绝缘膜 2707 插入其间。作为栅绝缘膜 2707，可通过使用 CVD 方法或溅射方法形成氧化硅膜、氮化硅膜、氮氧化硅膜等。另外，铝（Al）膜、铜（Cu）膜、包含铝或铜作为主要成分的薄膜、铬（Cr）膜、钽（Ta）膜、氮化钽（TaN）膜、钛（Ti）

膜、钨 (W) 膜、钼 (Mo) 膜等能被用来作为栅电极 2708。

在栅电极 2708 的侧面上形成侧壁 2717。在形成硅化合物，例如氧化硅膜、氮化硅膜或氮氧化硅膜以覆盖栅电极 2708 之后，施加回蚀刻处理以形成侧壁 2717。

在侧壁 2717 下面形成 LDD 区 2704。即，以自对准的方式形成 LDD 区 2704。

在栅电极 2708、侧壁 2717 和栅绝缘膜 2707 上形成第一层间绝缘膜 2710。第一层间绝缘膜 2710 包括无机绝缘膜作为下层和树脂膜作为上层。作为无机绝缘膜，可以使用氮化硅膜、氧化硅膜、氮氧化硅膜或这些层的叠层形成的膜。作为树脂膜可以使用聚酰亚胺、聚酰胺、丙烯酸、聚酰亚胺酰胺、环氧树脂等。

在第一层间绝缘膜 2710 上形成第二配线 2711 和第二配线 2712。第二配线 2711 经接触孔电连接到杂质区 2706。另外，第二配线 2712 经接触孔电连接到杂质区 2718 和第一配线 2709。钛 (Ti) 膜、铝 (Al) 膜、铜 (Cu) 膜、包含钛的铝膜等可用作第二配线 2711 和第二配线 2712。注意，在相同层中提供例如信号线的配线作为第二配线 2711 和第二配线 2712 的情况下，优选使用具有低电阻的铜。

在第二配线 2711、第二配线 2712 和第一层间绝缘膜 2710 上形成绝缘体 2714。例如可以使用正型感光性丙烯酸树脂膜作为绝缘体 2714。

在绝缘体 2714 上提供包含有机化合物的层 2715，以及在包含有机化合物的层 2715 上提供相对电极 2716。作为用作相对电极 2716 的材料，优选使用具有低功函数的材料。例如可以使用，铝 (Al)、银 (Ag)、锂 (Li)、钙 (Ca)，这些材料的合金，MgAg、MgIn、AlLi、CaF₂、Ca₃N₂ 等的金属薄膜。在该方式中，通过使用金属薄膜，可以形成能透射光的阴极。

在该方式中，形成晶体管 2719、晶体管 2720 和电阻器 2721。晶体管 2719、晶体管 2720 和电阻器 2721 分别对应于图 24 中的开关晶体管 2402、晶体管 2409 和电阻器 2408。注意在用具有顶部发射结构的显示器的情况作为例子进行描述，然而，本发明不限于此。

图 19 显示整流元件 1901 用作电流电压转换元件 1802 的配置。N 沟道晶体管 1801 的第一端（源端或漏端）连接到驱动晶体管 101 的栅端，且它的栅端连接到第二扫描线 110。另外，晶体管 1801 的第二端（源端或漏端）经过整

流元件 1901 连接到第二扫描线 110。注意连接整流元件 1901 以使正向电流从第二扫描线 110 流到晶体管 1801 的第二端。

在该配置中，在用于不发光的视频信号（关断驱动晶体管 101 的栅电势 V_{sig} (H)）输入到像素且第二扫描线 110 处于 L 电平的情况下，因为反向电压施加到整流元件 1901，所以即使当晶体管 1801 是常通的，电流也不流动。另外，在反向电流（关断电流）流到整流元件 1901 的情况下，将一定的电压施加到整流元件 1901。因此，晶体管 1801 的第二端的电势变成比第二扫描线 110 的 L 电平电势高。即晶体管 1801 的源端的电势变成比栅端的电势高，因此，其中电流几乎不流过。即减小了关断电流。

注意可使用 PIN 结二极管、PN 结二极管、肖特基二极管，由碳纳米管形成的二极管、晶体管、二极管连接的晶体管等作为整流元件 1901。更优选地使用 PN 结二极管。参考图 20 描述在使用 PN 结二极管作为整流元件 1901 的情况。

N 沟道晶体管 1801 的第一端（源端或漏端）连接到驱动晶体管 101 的栅端且它的栅端连接到第二扫描线 110。另外，晶体管 1801 的第二端（源端或漏端）连接到 PN 结二极管 2001 的 N 型半导体区。PN 结二极管 2001 的 P 型半导体区连接到第二扫描线 110。N 沟道晶体管 1801 的第二端包括 N 型杂质区，因此，N 沟道晶体管 1801 的 N 型杂质区可用作 PN 结二极管 2001 的 N 型半导体。即可以在栅端和晶体管 1801 的栅端和第二端之间提供 P 型杂质区。根据作为图 14 的截面图的图 15C 描述该像素的布图。

在该像素的配置中，在晶体管 1516 的一个杂质区的侧面上提供 P 型杂质区 1529。即在图 14 示出的布图中，在晶体管 1409 的第二端侧面上的杂质区中，接近沟道形成区的侧面是 N 型杂质区，以及另一侧对应于 P 型杂质区。因此，PN 结二极管 1530 由晶体管 1516 的一个杂质区的一部分和 P 型杂质区 1529 形成。对于其它的公共部分，参考图 15A 中的描述。如此，PN 结二极管 2001 的 N 型杂质区可由添加 N 型杂质并且将成为晶体管 1801 的第二端的杂质区形成。因此，通过将 P 型杂质添加到其中形成该杂质区的半导体层中来形成 P 型半导体区，直接连接 PN 结二极管 2001 和晶体管 1801。因此，不需要提供用于接触的端子，考虑到在像素布图中提高孔径比这是有好处的。注意在 P 型杂质区和 N 型杂质区之间可以有不添加杂质的区。在这种情况下，形成 PIN 结二极管替代 PN 结二极管 1602。PIN 结二极管可进一步减少关断电流。而且，在 PIN

结二极管处产生较高的电压，因此，晶体管 1801 更容易关断。

在图 20 中的像素配置中，在用于不发光的视频信号（关断驱动晶体管 101 的栅电势 $V_{sig}(H)$ ）输入到像素且第二扫描线 110 处于 L 电平的情况下，因为反向电压施加到 PN 结二极管 2001，即使当关断电流通过晶体管 1801 时，它的量也是很小的。在反向电流流到 PN 结二极管 2001 的情况下，在 PN 结二极管 2001 的相对端之间产生电压。即晶体管 1801 的第二端的电势变成比第二扫描线 110 的 L 电平电势高。即晶体管 1801 的源端的电势变成比栅端的电势高，因此，其中电流几乎不流过。即减小了关断电流。

也可使用 P 沟道晶体管作为电流电压转换元件 1802。这里参考图 22 进行描述。晶体管 1801 的第一端连接到驱动晶体管 101 的栅端，且它的第二端连接到 P 沟道型晶体管 2201 的第二端（源端或漏端）。而且，晶体管 1801 的栅端连接到第二扫描线 110。P 沟道型晶体管 2201 的栅端连接到电源线 107 且它的第一端（源端或漏端）连接到第二扫描线 110。

当用于不发光的视频信号（关断驱动晶体管 101 的栅电势 $V_{sig}(H)$ ）输入到像素且第二扫描线 110 处于 L 电平的情况下，即使当晶体管 1801 是常通的，晶体管 2201 的第二端的电势也不高。因此，在晶体管 2201 中，当第二端的电势变成比连接到栅端的电源线 107 的电势低时，P 沟道晶体管 2201 被关断。晶体管 2201 的第二端的电势越低，流经晶体管 2201 的关断电流越小。另一方面，当晶体管 2201 的第二端的电势变高时，晶体管 1801 的第二端的电势变成比它的栅端的电势高。因此，几乎没有关断电流流经晶体管 1801。即，对于该配置，可以大幅度地减小关断电流。注意当第二扫描线 110 处于 H 电平时，第二配线的电势比电源线 107 的电势高，因此，P 沟道晶体管 2201 开启。另外，当晶体管 1801 的第二端的电势比第二配线 110 的电势低时，晶体管 1801 也开启。因此，使像素不发光的信号可以输入到驱动晶体管 101 的栅端。

这里，在 N 沟道晶体管中一般容易地形成 LDD 区，因此，可通过使用 N 沟道晶体管减小关断电流。然而，通过使用多晶硅膜作为有源层（沟道形成区），可能成为 N 沟道晶体管的晶体管较倾向于成为耗尽型晶体管。同时作为 P 沟道晶体管倾向于增强型晶体管，N 沟道晶体管和 P 沟道晶体管结合使用以进一步有效地减少关断电流。

在图 22 中示出的像素配置中，在晶体管 1801 和晶体管 2201 之间可提供 PN

结二极管。即，如图 43 中所示，PN 结二极管 4301 的 N 型半导体区连接到晶体管 1801 的第二端且 PN 结二极管 4301 的 P 型半导体区连接到晶体管 2201 的第二端。注意这里将成为晶体管 2201 的第二端的杂质区可以被用作 PN 结二极管 4301 的 P 型半导体区，将成为晶体管 1801 的第二端的杂质区可以被用作 PN 结二极管 4301 的 N 型半导体区，因此，不需要提供用于连接晶体管 1801 和 PN 结二极管 4301 或连接 P 沟道晶体管 2201 和 PN 结二极管 4301 的接触。这类似地应用于图 15C 和图 20 的情境况且具有在像素布图中提高孔径比的好处。注意在 P 型杂质区和 N 型杂质区之间可以有不添加杂质的区。在这种情况下，形成 PIN 结二极管替代 PN 结二极管 4301。PIN 结二极管可进一步减少关断电流。此外，在 PIN 结二极管中产生更高的电压，因此，晶体管 1801 更容易关断。

参考图 50 描述结合使用 P 沟道晶体管和电流电压转换元件替代实施方式 1 的图 1 中示出的像素的整流元件 109 的情况。

P 沟道晶体管 5001 的第一端（源端或漏端）经电流电压转换元件 5002 连接到驱动晶体管 101 的栅端，且它的栅端连接到第二扫描线 110。另外，晶体管 5001 的第二端（源端或漏端）连接到第二扫描线 110。

注意电流电压转换元件 5002 是当电流流过时在它的相对端之间产生电压的元件。

因此，使用在本实施方式中描述的像素配置，例如，参考图 8 可实现所描述的驱动方法。

[实施方式 3]

在本实施方式中，示出像素配置，当像素不需要发光（黑显示）时其可进一步防止发光元件轻微地发光。即当关断电流流经驱动晶体管时，防止该电流流到发光元件。

在图 56 示出的像素配置中，提供驱动晶体管 5601，互补晶体管 5611，开关晶体管 5602，发光元件 5604，整流元件 5609，第一扫描线 5605，信号线 5606，电源线 5607 和第二扫描线 5610。注意驱动晶体管 5601 是 P 沟道晶体管，以及互补晶体管 5611 和开关晶体管 5602 是 N 沟道晶体管。开关晶体管 5602 的第一端（源端或漏端）连接到信号线 5606，以及它的第二端（源端或漏端）连接到驱动晶体管 5601 和互补晶体管 5611 的栅端。驱动晶体管 5601 和互补晶体

管 5611 具有连接到发光元件 5604 的像素电极的第二端（源端或漏端）。驱动晶体管 5601 的第一端连接到电源线 5607。另外，互补晶体管 5611 的第二端（源端或漏端）连接到配线 5612。驱动晶体管 5601 和互补晶体管 5611 的栅端连接到电容器 5603 的一个电极。电容器 5603 的另一个电极连接到电源线 5607。驱动晶体管 5601 和互补晶体管 5611 的栅端经过整流元件 5609 连接到第二扫描线 5610。

注意高电源电势输入到电源线 5607 且低电源电势输入到发光元件 5604 的相对电极 5608。高电源电势和低电源电势满足关系：高电源电势>低电源电势且它们被设置为使得在它们之间的电势差等于发光元件 5604 的正向阈值电压。

而且，配线 5612 的电势优选等于或小于发光元件 5604 的相对电极 5608 的电势。

首先，描述对像素的信号写入操作。当信号写入到像素时，H 电平信号输入到第一扫描线 5605 以开启开关晶体管 5602。接着，视频信号经过信号线 5606 写入到像素。即，视频信号输入到驱动晶体管 5601 和互补晶体管 5611 的栅端。注意此时第二扫描线 5610 被设置在 L 电平。

此时，电荷在电容器 5603 中积聚。因此，当 L 电平信号输入到第一扫描线 5605 且开关晶体管 5602 关断时，视频信号的电势由电容器 5603 保持。

因此，在使得像素发光的 Vsig (L) 作为视频信号被输入的情况下，开启驱动晶体管 5601 且关断互补晶体管 5611。接着，输入到电源线 5607 的电势可以经过驱动晶体管 5601 供给发光元件 5604 的像素电极。

在作为使在像素不发光的 Vsig (H) 的视频信号被输入的情况下，关断驱动晶体管 5601 且开启互补晶体管 5611。因此，输入到电源线 5607 的电势没有供给发光元件 5604 的像素电极。然而，当驱动晶体管 5601 是常通的，在某些情况下，电流少量地流经驱动晶体管 5601。通常，该关断电流流到发光元件，因此，发光元件轻微地发光且不能使得像素不发光（黑显示），其导致了显示缺陷。然而，在该像素配置中，流经驱动晶体管 5601 的关断电流经过互补晶体管 5611 流到配线 5612，因此，电流不能流动到发光元件 5604。即，由于当互补晶体管 5611 开启时，这时电流流到配线 5612，使得像素不发光（黑显示）。

通过设置配线 5612 的电势比发光元件 5604 的相对电极 5608 的电势低，

可将反向偏压施加到发光元件 5604。即使当以这种方式将反向偏压施加到发光元件 5604 时，电流也不会流到正常的发光元件 5604。另一方面，当发光元件 5604 具有短路部分时，电流流到该短路部分。接着，电流汇聚到短路部分且发光元件 5604 的短路部分是绝缘的。通过绝缘发光元件 5604 的短路部分，可改善像素的显示缺陷。另外，可延长发光元件 5604 的寿命。

注意第一扫描线 5605 的 H 电平信号优选是比使像素不发光的视频信号的电势（关断驱动晶体管 5601 的栅电势 $V_{sig}(H)$ ）高出开关晶体管 5602 的阈值电压 V_{th} 或更多的电势 V_1 。因为，当开关晶体管 5602 是 N 沟道晶体管时，当将 $V_{sig}(H)$ 输入信号线 5606 时第一端起漏端的作用。因此，当开关晶体管 5602 的第二端（这里是源端）的电势比栅端的电势高出开关晶体管 5602 的阈值电压 V_{th} 时，开关晶体管 5602 关断。即，当开关晶体管 5602 的栅电势低于 V_1 时，输入到信号线 5606 的 $V_{sig}(H)$ 不能输入到驱动晶体管 5601 的栅端。因此，不能完全关断驱动晶体管 5601 且在某些情况下发光元件 5604 轻微地发光。

另外，优选地设置第一扫描线 5605 的 L 电平信号为比 $V_{sig}(L)$ 低的电势。例如，在第一扫描线 5605 的 L 电平信号具有的电势等于使像素发光的视频信号的电势（开启驱动晶体管 5601 的栅电势 $V_{sig}(L)$ ）的情况下，当将 $V_{sig}(L)$ 输入到信号线 5606 用于写信号到另一行的像素时，开关晶体管 5602 的栅源电压在被写入 $V_{sig}(H)$ 的像素中为 0V。接着，当开关晶体管 5602 是常通时关断电流流动。因此，释放在电容器 5603 中积聚的电荷并且驱动晶体管 5601 的栅电势变低并且且电流流经驱动晶体管 5601，从而发光元件 5604 在某些情况下轻微地发光。

接下来，描述擦除操作。在擦除操作中，将 H 电平信号输入到第二扫描线 5610。接着，电流流经整流元件 5609，从而驱动晶体管 5601 和互补晶体管 5611 的栅电势可为某一预先设定的电势。注意该电势比第二扫描线 5610 的 H 电平电势高出整流元件 5609 的阈值电压。因此，优选地设置输入到第二扫描线 5610 的 H 电平电势比视频信号 $V_{sig}(H)$ 高出整流元件 5609 的阈值电压。

此时，输入到第二扫描线 5610 的 H 电平信号优选地与输入到电源线 5607 的高电源电势相等或更高。通过适当地设置 H 电平信号的电势，当在擦除周期中强制关断驱动晶体管 5601 时可设置驱动晶体管 5601 的栅端的电势比源端的

电势更高。因此，即使当驱动晶体管 5601 是常通的时，可以关断驱动晶体管 5601 且防止发光元件 5604 轻微地发光。

注意第二扫描线 5610 的 H 电平可以和第一扫描线 5605 的 H 电平相同。结果，可减少电源线的数量。

注意除了在擦除操作中之外，将 L 电平信号输入到第二扫描线 5610。优选地，L 电平信号的电势等于或低于使像素发光的视频信号的电势（关断驱动晶体管 5601 的栅电势 $V_{sig}(L)$ ）。然而，如果 L 电平信号的电势设置过低，则在用于不发光的视频信号（关断驱动晶体管 5601 的栅电势 $V_{sig}(H)$ ）写入到像素的情况下，施加到整流元件 5609 的反向偏压变高。因此，流到整流元件 5609 的关断电流（也称为反向电流）增加且在电容器 5603 中保持的电荷泄漏。接着，驱动晶体管 5601 的栅电势降低，从而驱动晶体管 5601 的关断电流增加。因此，优选地，L 电平信号的电势等于使像素发光的视频信号的电势（关断驱动晶体管 5601 的栅电势 $V_{sig}(L)$ ）。

注意可使用电阻器、PIN 结二极管、PN 结二极管、肖特基二极管、二极管连接的晶体管、由碳纳米管形成的二极管中的一个或它们的组合作为图 56 中的整流元件 5609。可按需要使用实施方式 1 中示出的配置。

可使用电势传输元件代替整流元件。作为电势传输元件，可使用实施方式 2 中示出各种配置。

在该像素配置中，可通过适当地设置视频信号的电势和输入到第二扫描线的电势，减小驱动晶体管的关断电流。另外，通过提供以互补型方式开启/关断的互补晶体管作为驱动晶体管，即使当关断电流流经驱动晶体管时也能够使像素不发光（黑显示），从而阻止显示缺陷。

在输入到配线 5612 和发光元件 5604 的相对电极 5608 的电势彼此相等的情况下，配线 5612 和相对电极 5608 相互连接，从而减小相对电极的电阻和减少功耗。

参照关于在那种情况下的像素的一部分的截面的图 57 来进行描述。

在衬底 5701 上形成基膜 5702。衬底 5701 可由绝缘衬底例如玻璃衬底、石英衬底、塑料衬底和陶瓷衬底，或由金属衬底、半导体衬底等形成。该基膜 5702 可通过 CVD 方法或溅射方法形成。例如使用 SiH_4 、 N_2O 和 NH_3 作为源材料，通过 CVD 方法，形成例如氧化硅膜、氮化硅膜、氮氧化硅膜等。而且，也可

以使用这些的叠层。注意提供基膜 5702 以防止杂质从衬底 5701 扩散进入半导体层。当由玻璃衬底或石英衬底形成衬底 5701 时，不需要提供基膜 5702。

在基膜 5702 上形成岛形的半导体层。在半导体层中，形成其中形成 P 沟道的沟道形成区 5703、用作源区或漏区的杂质区 5704、其中形成 N 沟道的沟道形成区 5705、用作源区或漏区的杂质区 5720，和低浓度杂质区 (LDD 区) 5721。接着，在沟道形成区 5703 和沟道形成区 5705 上提供栅电极 5707，栅绝缘膜 5706 插入其间。作为栅绝缘膜 5706，使用通过 CVD 方法或溅射方法形成的氧化硅膜、氮化硅膜、氮氧化硅膜等。另外，铝 (Al) 膜、铜 (Cu) 膜、包含铝或铜作为主要成分的薄膜，铬 (Cr) 膜、钽 (Ta) 膜、氮化钽 (TaN) 膜、钛 (Ti) 膜、钨 (W) 膜、钼 (Mo) 膜等可以被用来作为栅电极 5707。

在栅电极 5707 的侧面上形成侧壁 5722。在形成硅化合物，例如氧化硅膜、氮化硅膜或氮氧化硅膜以覆盖栅电极 5707 之后，施加回蚀刻处理以形成侧壁 5722。

在侧壁 5722 下面形成 LDD 区 5721。即，LDD 区 5721 以自对准的方式形成。注意提供侧壁 5722 以便用自对准方式形成 LDD 区 5721，因此不是必须提供侧壁 5722。

在栅电极 5707、侧壁 5722 和栅绝缘膜 5706 上形成第一层间绝缘膜。第一层间绝缘膜包括无机绝缘膜 5718 作为下层和树脂膜 5708 作为上层。作为无机绝缘膜 5718，可以使用氮化硅膜、氧化硅膜、氮氧化硅膜或这些层的叠层形成的膜。作为树脂膜 5708 可以使用聚酰亚胺、聚酰胺、丙烯酸、聚酰亚胺酰胺、环氧树脂等。

在第一层间绝缘膜上形成第一电极 5709 和第二电极 5724。第一电极 5709 经过接触孔电连接到杂质区 5704 和杂质区 5720。另外，第二电极 5724 经过接触孔电连接到杂质区 5720。钛 (Ti) 膜、铝 (Al) 膜、铜 (Cu) 膜、包含钛的铝膜等可用作第一电极 5709 和第二电极 5724。注意，在相同层中提供例如信号线的配线作为第一电极 5709 和第二电极 5724 的情况下，优选使用具有低电阻的铜。

在第一电极 5709、第二电极 5724 和第一层间绝缘膜上形成第二层间绝缘膜 5710。第二层间绝缘膜可由无机绝缘膜、树脂膜或这些的叠层形成。作为无机绝缘膜，可以使用氮化硅膜、氧化硅膜、氮氧化硅膜或这些层的叠层形成的

膜。作为树脂膜可以使用聚酰亚胺、聚酰胺、丙烯酸、聚酰亚胺酰胺、环氧树脂等。

在第二层间绝缘膜 5710 上形成像素电极 5711 和配线 5719。第一像素电极 5711 和配线 5719 由相同的材料制成，即同时在相同层中。作为用作形成像素电极 5711 和配线 5719 的材料，优选使用具有高功函数的材料。例如，可以使用氮化钛 (TiN) 膜、铬 (Cr) 膜、钨 (W) 膜、锌 (Zn) 膜、铂 (Pt) 膜等的单层，氮化钛膜和包含铝作为主要成分的膜的叠层，氮化钛膜、包含铝作为主要成分的膜和氮化钛膜的三层的叠层等。对于叠层结构，作为配线的电阻是低的，可以获得更好的欧姆接触，另外，可以获得作为阳极的功能。通过使用反射光的金属膜，可形成不透射光的阳极。

形成绝缘体 5712 以覆盖像素电极 5711 和配线 5719 的末端部分。可以使用正型感光性丙烯酸树脂膜作为绝缘体 5712。

在像素电极 5711 上提供包含有机化合物的层 5713，且包含有机化合物的层 5713 的一部分重叠在绝缘体 5712 上。注意包含有机化合物的层 5713 没有形成在配线 5719 上。

在包含有机化合物的层 5713、绝缘体 5712 和配线 5719 上形成相对电极 5714。作为用作相对电极 5714 的材料，优选使用具有低功函数的材料。例如可以使用铝 (Al)、银 (Ag)、锂 (Li)、钙 (Ca)，这些材料的合金，MgAg、MgIn、AlLi、CaF₂、Ca₃N₂ 等的金属薄膜。在该方式中，通过使用这样的金属薄膜，可以形成透射光的阴极。

其中包含有机化合物的层 5713 夹在相对电极 5714 和像素电极 5711 之间的区对应于发光元件 5716。

在通过绝缘体 5712 隔离层 5713 的区中，形成连接部分 5717 以使相对电极 5714 和配线 5719 相互接触。因此，配线 5719 起到相对电极 5714 的辅助电极的作用，从而可实现相对电极 5714 的低电阻。因此，相对电极 5714 的膜厚度可以是薄的，这导致透光性增加。因此，在顶部发射结构中可获得更高的亮度，其中来自发光元件 5716 的光是从顶部表面提取的。

可使用金属薄膜的叠层和光透射导电膜 (ITO (氧化铟锡)、氧化铟锌 (IZO)、氧化锌 (ZnO) 或类似物) 以实现相对电极 5714 的更低的电阻。这样，也可通过使用金属薄膜和透射光的光透射导电膜来形成可透射光的阴极。

注意用 P 型杂质掺杂杂质区 5704。另外，用 N 型杂质掺杂杂质区 5720。因此，晶体管 5715 是 P 沟道晶体管且晶体管 5723 是 N 沟道晶体管。

即，晶体管 5715 对应于图 56 的像素中的驱动晶体管 5601 且晶体管 5723 对应于图 56 的像素中的互补晶体管 5611。另外，配线 5719 对应于图 56 的像素中的配线 5612 且相对电极 5714 对应于图 56 的像素中的发光元件 5604 的相对电极 5608。即，发光元件 5604 的配线 5612 和相对电极 5608 在图 56 的像素中是连接的。

在图 57 中示出的显示板中，可较薄地形成相对电极 5714 的膜，从而能可以以良好的透射性从顶部表面发射光。因此，可增强来自顶部表面的亮度。另外，通过连接相对电极 5714 和配线 5719，可实现相对电极 5714 和配线 5719 的低电阻。因此，可减小功耗。

接下来，参照图 58A 和 58B 来进行描述显示板的结构。在衬底 5800 上形成信号线驱动电路 5801、扫描线驱动电路 5802 和像素部分 5803。注意衬底 5801 连接到 FPC5804 并且从作为外部输入端的 FPC（柔性印刷电路）5804 中接收信号，例如输入到信号线驱动电路 5801 和扫描线驱动电路 5802 的视频信号、时钟信号和启动信号。通过 COG（玻璃上芯片）或类似物，将 IC 芯片（包括存储电路、缓冲电路等的半导体芯片）5805 安装在 FPC5804 和衬底 5800 的连接部分上。注意这里仅显示了 FPC 5804，然而，可将印刷线路板（PWB）连在 FPC 5804 上。本该说明书中的显示器不仅包括显示板的主体，还包括带有 FPC 或 PWB 连在其上的主体和安装有 IC 芯片或类似物的主体。

在图 58A 示出的像素部分 5803 中，像素呈矩阵排列。以对于每个彩色元件的像素列来排列像素。为每个彩色的一个像素列提供包含有机化合物的层 5807。在像素部分中没有提供包含有机化合物的层 5807 的区 5806 中，形成相对电极和由与像素电极相同材料形成的配线的连接部分。即，在图 58A 中的区 5806 中形成图 57 的截面图中的连接部分 5717。另外，图 59 显示了像素部分的顶视图的示意图。在图 59 中，以和像素电极 5901 相同的材料形成配线 5902。像素电极 5901 对应于图 57 中的像素电极 5711，配线 5902 对应于图 57 中的配线 5719。在像素电极 5901 的一列上形成包含有机化合物的层，且在像素电极 5901 和相对电极之间所夹的区域内形成功能元件。当相对电极和配线 5902 在连接部分相互接触时，可实现相对电极的低电阻。即，配线 5902 起到相对电

极的辅助电极的作用。对于图 59 中所示的像素部分的结构，可提供具有高孔径比和低电阻的相对电极的显示板。

在图 58B 中示出的显示板的像素部分 5803 中，像素呈矩阵排列。以每个彩色元件的像素列来排列像素。为每个彩色的一个像素列提供包含有机化合物的层 5817。在像素部分中没有提供包含有机化合物的层 5817 的区 5816 中，形成相对电极和由与像素电极相同材料形成的配线的连接部分。即，在图 58B 中的区 5816 中形成图 57 的截面图中的连接部分 5717。另外，图 60 显示了像素部分的顶视图的示意图。在图 60 中，以和像素电极 6001 相同的材料形成配线 6002。像素电极 6001 对应于图 57 中的像素电极 5711，配线 6002 对应于图 57 中的配线 5719。在像素电极 6001 的每一个上形成包含有机化合物的层，且在像素电极 6001 和相对电极之间所夹的区域内形成发光元件。当相对电极和配线 6002 在连接部分相互接触时，可实现相对电极的低电阻。即，配线 6002 起到相对电极的辅助电极的作用。对于图 60 中所示的像素部分的结构，可提供具有低电阻的相对电极的显示板。

本实施方式中示出的显示板有具有良好透光性的相对电极和具有高孔径比的像素，因此，即使以低亮度也可获得所需的亮度。因此，提高了发光元件的可靠性。由于可实现相对电极的低电阻，所以也可减少功耗。

因此，通过使用本该实施例中描述的像素配置，例如，可实现参照图 8 描述的驱动方法。

[实施方式 4]

接下来，描述具有前面提到的像素的显示器件。在图 5 中示出的显示器中，提供了信号线驱动电路 501、第一扫描线驱动电路 502、第二扫描线驱动电路 505 和像素部分 503。提供从信号线驱动电路 501 沿列方向延伸的信号线 S1 到 Sn，提供从第一扫描线驱动电路 502 沿行方向延伸的第一扫描线 G1 到 Gm，提供从第二扫描线驱动电路 505 沿列方向延伸的第二扫描线 R1 到 Rm。在对应于信号线 S1 到 Sn、第一扫描线 G1 到 Gm 和第二扫描线 R1 到 Rm 的像素部分 503 中呈矩阵排列多个的像素 504。即，将信号线 S1 到 Sn 中的一个、第一扫描线 G1 到 Gm 中的一个和第二扫描线 R1 到 Rm 中的一个连接到一个像素。注意可将图 1、3、4、9、10、11、12、13、16、17、18、19、20、21、22、34、40、41、42、43、44、45、46、47、50、51、53、54、55 和 56 中示出的像素配置

应用于像素 504。

将信号例如时钟信号 (G_CLK)、时钟反向信号 (G_CLKB) 和启动脉冲信号 (G_SP) 输入到第一扫描线驱动电路 502。依照这些信号，将信号输出到所选出的像素列的第一扫描线 RG_i (第一扫描线 G₁ 到 G_m 中的一个)。注意该第一扫描线 G_i 对应于在图 1、3、4、9、10、11、12、13、16、17、18、19、20、21、22、34、40、41、42、43、44、45、46、47、50、51、53、54、55 和 56 中示出的像素配置中的第一扫描线 105、1305、4505、5305、5605 等。

将信号例如时钟信号 (R_CLK)、时钟反向信号 (R_CLKB) 和启动脉冲信号 (R_SP) 输入到第二扫描线驱动电路 505。依照这些信号，将信号输出到所选出的像素列的第二扫描线 R_i (第二扫描线 R₁ 到 R_m 中的一个)。注意该第二扫描线 G_i 对应于在图 1、3、4、9、10、11、12、13、16、17、18、19、20、21、22、34、40、41、42、43、44、45、46、47、50、51、53、54、55 和 56 中示出的像素配置中的第二扫描线 110、1310、4510、5310、5610 等。

将信号例如时钟信号 (S_CLK)、时钟反向信号 (S_CLKB)、启动脉冲信号 (S_SP) 和视频信号 (视频数据) 输入到信号线驱动电路 501。依照这些信号，将对应于每列中的像素的视频信号输出到信号线 S₁ 到 S_n 中的每一个。注意信号线 S₁ 到 S_n 中的一个信号线 S_j 对应于在图 1、3、4、9、10、11、12、13、16、17、18、19、20、21、22、34、40、41、42、43、44、45、46、47、50、51、53、54、55 和 56 中示出的像素配置中的扫描线 106、1306、4506、5306、5606 等。

因此，将输入到信号线 S₁ 到 S_n 的视频信号写入到由通过扫描线 G_i (扫描线 G₁ 到 G_m 中的一个) 输入的信号所选择的行的像素 504。接着，通过扫描线 G₁ 到 G_m 中的每一个来选择每一个像素行，从而将对应于像素 504 的每一个的视频信号输入到所有的像素 504。像素 504 的每一个都为某一周期保持被写入的视频信号的数据。接着，像素 504 的每一个都可一通过为某一周期保持被写入的信号的数据来保持发光或不发光的状态。

这里，本该实施方式的显示器是使用时间灰度法，该方法依照写入到像素 504 中的每一个的视频信号的数据来控制该像素 504 中的每一个是发光或不发光，从而根据发光周期的长度来表示灰度。注意显示用于一个显示区 (一帧) 的整个图像的周期是指一个帧周期且本该实施方式的显示器件在一个帧周期中

具有多个子帧周期。在一个帧周期中的子帧周期的长度可近似相同或不同。即，在一个帧周期中的每个子帧周期中控制每一个像素 504 中的发光或不发光，从而根据每个像素 504 的总的发光时间的不同来表示灰度。

注意本发明的显示器可使用点序列 (dot sequential) 方法或者线序列 (line sequential) 方法，在点序列方法中当选择像素行时将视频信号从信号线驱动电路输入到每一列信号线，在线序列方法中同时将信号写入到所选择的像素行的所有像素。

图 6 显示了使用线序列方法的显示器的示意图。其它公共部分通过和图 5 中相同的标记数字来标记且忽略对其的描述。

信号线驱动电路 601 包括脉冲输出电路 602、第一锁存电路 603 和第二锁存电路 604。

将时钟信号 (S_CLK)、时钟反向信号 (S_CLKB) 和启动脉冲信号 (S_SP) 等输入到脉冲输出电路 602。依照这些信号的时序，从脉冲输出电路 602 输出采样脉冲。

将从脉冲输出电路 602 输出的采样脉冲输入到第一锁存电路 603。将视频信号 (数字视频数据) 输入到第一锁存电路 603。依照输入采样脉冲的时序，在第一锁存电路 603 的每一级中保持视频信号的数据。

在将视频信号的数据保持到第一锁存电路 603 中的最后级之后，将锁存脉冲信号 (锁存脉冲) 输入到第二锁存电路 604 且立刻将在第一锁存电路 603 中保持的视频信号的数据传送到第二锁存电路 604。接着，将在第二锁存电路 604 中保持的视频信号的数据输出到信号线 S1 到 Sn，每次一个像素行。

接下来，图 7 显示了使用点序列方法的显示器的示意图。信号线驱动电路 701 对应于图 5 中示出的显示器的信号线驱动电路 501。其它公共部分通过和图 5 中相同的标记数字来标记且忽略对其描述。

信号线驱动电路 701 包括脉冲输出电路 702 和开关组 703。

将时钟信号 (S_CLK)、时钟反向信号 (S_CLKB) 和启动脉冲信号 (S_SP) 等输入到脉冲输出电路 702。依照这些信号的时序，从脉冲输出电路 702 中输出采样脉冲。

将从脉冲输出电路 702 输出的采样脉冲输入到开关组 703。将视频信号 (数字视频数据) 输入到开关组 703 的每个开关的一端且其另一端通过输出控制电

路 704 连接到信号线 S1 到 Sn。依照输入采样脉冲的时序，顺序地开启开关组 703 中的每一级的开关。接着，将视频信号输出到对应于开启的开关的那一级的信号线 S1 到 Sn。

本发明的显示器并不限于此。

[实施方式 5]

另外，可将本发明应用于电流输入电流驱动型像素，其中通过电流写入信号且通过电流驱动。参考图 34 来描述这种像素。

在图 34 中示出的像素中，提供了驱动晶体管 3401、保持晶体管 3402、开关晶体管 3403、电容器 3404、整流元件 3405、发光元件 3406、第一扫描线 3407、第二扫描线 3411、信号线 3409、电源线 3408 和第三扫描线 3410。注意将低电源电势 Vss 输入到发光元件 3406 的相对电极 3412。注意驱动晶体管 3401、保持晶体管 3402 和开关晶体管 3403 是 N 沟道晶体管。

驱动晶体管 3401 的第一端（源端或漏端）连接到发光元件 3406 的像素电极和开关晶体管 3403 的第二端（源端或漏端）。开关晶体管 3403 的第一端（源端或漏端）连接到信号线 3409 且其栅端连接到第二扫描线 3411。驱动晶体管 3401 的第二端（源端或漏端）连接到电源线 3408。驱动晶体管 3401 的栅端连接到电容器 3404 的一个电极且其第一端连接到电容器 3404 的另一电极。即，驱动晶体管 3401 的栅端和第一端通过电容器 3404 相互连接。保持晶体管 3402 的第一端（源端或漏端）连接到驱动晶体管 3401 的栅端且其第二端（源端或漏端）连接到电源线 3408。保持晶体管 3402 的栅端连接到第一扫描线 3407。驱动晶体管 3401 的栅端和第三扫描线 3410 通过整流元件 3405 相互连接。注意整流元件 3405 的正向电流的方向是从驱动晶体管 3401 的栅端到第三扫描线 3410 的流动方向。

接下来，进行关于像素操作的描述。

在对像素进行信号写入操作的情况下，将信号输入到第一扫描线 3407 和第二扫描线 3411。接着，开启保持晶体管 3402 和开关晶体管 3403。

另外，设置电源线 3408 的电势为 L 电平。设置该 L 电平以使在 L 电平电势和发光元件 3406 的相对电极 3412 的电势之间的电势差的绝对值不超过发光元件 3406 的阈值电压的绝对值。

这样，从信号线 3409 输入的信号电流（对应于视频信号）被分开且流到

晶体管 3401 和电容器 3404。当电流最终停止流到电容器 3404 时，在电容其 3404 中积聚驱动晶体管 3401 的栅源电压，该栅源电压使信号电流流经驱动晶体管 3401。接着，终止对第一扫描线 3407 和第二扫描线 3411 的信号输入并且保持晶体管 3402 和开关晶体管 3403 被关断。电容器 3404 保持使信号电流流经驱动晶体管 3401 的栅源电压。

随后，在发光操作中设置电源线 3408 的电势为 H 电平。接着，与信号电流相等的电流流到发光元件 3406。

在擦除操作中，设置第三扫描线 3410 为 L 电平，从而电流流经整流元件 3405。可将驱动晶体管 3401 的栅端的电势设置得比其源端的电势低。即，可以强制关断驱动晶体管 3401。

注意，可将二极管连接的晶体管用作整流元件 3405。另外，除了二极管连接的晶体管之外，也可使用 PN 结二极管、PIN 结二极管、肖特基二极管、由碳纳米管形成的二极管或晶体管、或它们的组合。可按需求使用实施例 1 中显示的整流元件。

[实施方式 6]

在该实施方式中，参照关于图 48 中示出的时序图描述将本发明的像素用于显示器的另一种驱动方式。

横坐标代表时间，而纵坐标代表扫描线的扫描行的数量。

当显示图像时，重复写入操作和发光操作。对一个图像（一帧）进行写入操作和发光操作的周期称为指一个帧周期。对于一帧周期的信号的处理并没有特殊的限制，然而，至少每秒约 60 次是优选的，以便使人看图像不感觉闪烁。

通过写入操作，将对应于像素的灰度的视频信号写入到本实施例的显示器中的像素。即，将模拟信号写入到像素。该视频信号可以是电流信号或电压信号。

通过在维持周期中保持视频信号来表示灰度。这里，具有本发明的像素的显示器通过擦除操作来擦除写入到像素的信号。接着，提供擦除周期直到下一个帧周期。即，当插入黑显示时，几乎看不到后面的图像。这样，可改善移动图像的特性。

例如，可将在图 1 中显示的像素应用于该本实施例的显示器的像素。在图 1 中显示的像素中，使用模拟信号作为输入到信号线 106 的视频信号。

当将信号写入到像素时，将 H 电平信号输入到第一扫描线 105 以开启开关晶体管 102。接着，将模拟信号输入到驱动晶体管 101 的栅端。这样，将信号写入到像素。

在发光操作中，将第一扫描线 105 设置在 L 电平以关断开关晶体管 102。接着，电容器 1032 保持模拟信号的电势。依照输入到驱动晶体管 101 的栅端的模拟信号的电势，控制流经驱动晶体管 101 的电流的数量。即，驱动晶体管 101 主要在饱和区操作。

在擦除操作中，将 H 电平信号输入到第二扫描线 110 且电流流过整流元件 109。接着，可以将驱动晶体管 101 的栅端电势设置为预定的电势。这样，可以擦除信号。可将预定电势设置得比电源线 107 的电势高，这导致减小驱动晶体管 101 的关断电流。

用本发明的显示器减小了关断电流。因此，防止了显示缺陷且提高了产量。

注意除了在实施方式 1 到 3、5 和 6 中示出的那些之外，还可将本发明的驱动方法应用于具有像素的其它显示器。

[实施方式 7]

在本该实施例中，参照图 36A 和图 36B 描述用于显示器的显示板的结构。

在本该实施例中，参照图 36A 和 36B 描述可应用于本发明的显示器的显示板。注意图 36A 是显示板的顶视图且图 36B 是沿图 36A 的 A-A' 的截面图。提供了以虚线示出的信号线驱动电路 3601、像素部分 3602、第二扫描线驱动电路 3603 和第一扫描线驱动电路 3606。另外，提供密封衬底 3604 和密封材料 3605。通过密封材料 3605 来包围空间 3607。注意可将绝缘体注入到空间 3607。

注意配线 3608 是用于传输输入到第二扫描线驱动电路 3603、第一扫描线驱动电路 3606 和信号线驱动电路 3601 的信号的配线并且接收视频信号、时钟信号、启动信号和来自作为外部输入端的 FPC（柔性印刷电路）3609 的类似的信号等。通过 COG（玻璃上芯片）或类似物，将 IC 芯片（包括存储电路、缓存电路等的半导体芯片）3619 安装在 FPC 3609 的连接部分和显示板之上。注意这里仅显示了 FPC 3609，然而，可将印刷线路板（PWB）连接在 FPC 3609 上。本该说明中的显示器不仅包括显示板的主体，还包括带有 FPC 或 PWB 连在其上的主体和安装有 IC 芯片或类似物的主体。

接下来，参照图 36B 描述截面结构。在衬底 3610 上形成像素部分 3602

和外围驱动电路（第二扫描线驱动电路 3603、第一扫描线驱动电路 3606 和信号线驱动电路 3602）。这里，示出了信号线驱动电路 3601 和像素部分 3602。

注意信号线驱动电路 3601 使用 N 沟道 TFT3620 和 P 沟道 TFT3621 形成 CMOS 电路。另外，在该本实施例中，显示了在衬底上集成外围驱动电路的显示板，然而，本发明并不局限于此。可将所有或部分的外围驱动电路形成到 IC 芯片或类似物中且通过 COG 或类似物安装。

另外，像素部分 3602 包括形成每个都具有开关 TFT3611 和驱动 TFT3612 的像素的多个电路。注意驱动 TFT3612 的第一电极连接像素电极 3613。形成绝缘体 3614 以覆盖像素电极 3613 的末端部分。这里，将正型光敏丙烯酸树脂膜用于绝缘体 3614。

为了获得有利良好的覆盖，形成绝缘体 3614 以使在绝缘体 3614 的顶端部分或末端部分上形成具有曲率的弯曲表面。例如，在使用正型光敏丙烯酸树脂作为用于绝缘体 3614 的材料的情况下，优选仅绝缘体 3614 的顶端部分具有曲率半径（0.2 到 3 μm ）的弯曲表面。而且，可将通过光敏光在蚀刻剂中变得不能溶解的负型光敏丙烯酸树脂或通过光敏光在蚀刻剂中变得可溶解的正型光敏丙烯酸树脂用作绝缘体 3614。

在像素电极 3613 上形成包含有机化合物的层 3616 和相对电极 3617。这里，优选使用具有高功函数的材料作为用于起阳极作用的像素电极 3613。例如，可以使用 ITO（氧化铟锡）膜、氧化铟锌（IZO）膜、氮化钛（TiN）膜、铬（Cr）膜、钨（W）膜、锌（Zn）膜、铂（Pt）膜和类似物的单层，氮化钛膜和包含铝作为主要成分的膜的叠层，氮化钛膜、包含铝作为主要成分的膜和氮化钛膜的三层结构。注意使用叠层结构，配线的电阻低，可以获得更好的欧姆接触，另外，可以获得作为阳极的功能。

通过用使用蒸发罩的蒸发方法或喷墨法形成包含有机化合物的层 3616。将属于元素周期表的第 4 族的金属络合物用于包含有机化合物的层 3616 的一部分。此外，也可以将低分子材料或高分子材料组合使用。另外，通常将单层或叠层的有机化合物作为用于包含有机化合物的层 3616 的材料，然而，在本该实施方式中，可在由有机化合物形成的膜的一部分中使用无机化合物。而且，可使用公知的三重态材料。

另外，当在包含有机化合物的层 3616 上形成用于相对电极 3617 的材料时，

可使用具有低功函数的材料（Al、Ag、Li、Ca 或这些材料的合金例如 MgAg、MgIn、AlLi、CaF₂ 或 Ca₃N₂）的材料。在从包含有机化合物的层 3616 产生的光传输通过相对电极 3617 的情形下，优选使用具有更薄厚度的金属薄膜的叠层和透射光导电膜（ITO（氧化铟锡合金）、氧化铟氧化锌合金（In₂O₃-ZnO）、氧化锌（ZnO）或类似物）。这样，可形成起阴极作用的相对电极 3617。

另外，通过密封材料 3605 将密封衬底 3604 粘接到衬底 3610，在由衬底 3610、密封衬底 3604 和密封材料 3605 包围的空间 3607 中提供发光元件 3618。可用密封材料 3605 和惰性气体（氮、氩或类似物）填充空间 3607。

注意优选使用环氧树脂作为密封材料 3605。另外，优选地，这些材料尽可能地不透过湿气或氧。作为密封衬底 3604 的材料，可使用玻璃衬底、石英衬底、由 FRP（增强玻璃纤维的塑料）、PVF（聚乙烯氟化物）、myler、聚酯、丙烯或类似物形成的塑料衬底。

如上所述，可获得显示板。

如图 36 所示，通过集成信号线驱动电路 3601、像素部分 3602、第二扫描线驱动电路 3603 和第一扫描线驱动电路 3606 可减少显示器的成本。

注意显示板的配置不限于图 36A 示出的结构，其中信号线驱动电路 3601、像素部分 3602、第二扫描线驱动电路 3603 和第一扫描线驱动电路 3606 是集成的，但是可将对应于信号线驱动电路 3601 的图 37A 中示出的信号线驱动电路 3701 形成在 IC 芯片中，且通过 COG 或类似物安装到显示板上。注意图 37A 中的衬底 3700、像素部分 3702、第二扫描线驱动电路 3703、第一扫描线驱动电路 3704、FPC3705、IC 芯片 3706、IC 芯片 3707、密封衬底 3708 和密封材料 3709 分别对应于图 36A 中的衬底 3610、像素部分 3602、第二扫描线驱动电路 3603、第一扫描线驱动电路 3606、FPC3609、IC 芯片 3619、密封衬底 3604 和密封材料 3605。

即，使用 CMOS 或类似物，仅将需要具有高速操作的驱动电路的信号线驱动电路形成在 IC 芯片中，从而实现低功率损耗。另外，通过在由硅晶片或类似物形成的半导体芯片中形成 IC 芯片，可实现较高操作和较低功率损耗。

通过集成第一扫描线驱动电路 3703 和带有像素部分 3702 的第二扫描线驱动电路 3704，可实现成本的降低。

这样，可实现高分辨率显示器的成本降低。另外，通过在 FPC3705 的连

接部分和衬底 3700 处安装包括功能电路（存储器或缓存器）的 IC 芯片，可有效地利用衬底的面积。

而且，将对应于图 36A 中示出的信号线驱动电路 3601、第二扫描线驱动电路 3603、第一扫描线驱动电路 3606 的图 37B 中示出的信号线驱动电路 3711、第二扫描线驱动电路 3714、第一扫描线驱动电路 3713 形成在 IC 芯片中，且通过 COG 或类似物安装到显示板上。在这种情况下，可实现较高分辨率显示器的较低功率损耗。因此，为了获得具有较低功率损耗的显示器，对于在像素部分中使用的晶体管的半导体层优选使用多晶硅（p-Si:H）。注意图 37B 中的衬底 3710、像素部分 3712、FPC3715、IC 芯片 3716、IC 芯片 3717、密封衬底 3718 和密封材料 3719 分别对应于图 36A 中的衬底 3610、像素部分 3602、FPC3609、IC 芯片 3619、密封衬底 3604 和密封材料 3605。

另外，对于像素部分 3712 的半导体层，通过使用非晶硅（a-Si:H）可实现成本的降低。而且，可以制造大显示板。

图 38A 中示出了前述显示板的配置的示意图。在衬底 3801 上提供多个像素排列的像素部分 3802。在像素部分 3802 的周围提供第二扫描线驱动电路 3803、第一扫描线驱动电路 3804 和信号线驱动电路 3805。

输入到第二扫描线驱动电路 3803、第一扫描线驱动电路 3804 和信号线驱动电路 3805 的信号是经柔性印刷电路（FPC）3806 从外部供给的。

尽管没有示出，可通过 COG（玻璃上芯片）、TAB（带式自动键合）或类似方法将 IC 芯片安装到 FPC3806 上。即，不容易与像素部分 3802 集成的第二扫描线驱动电路 3803、第一扫描线驱动电路 3804 和信号线驱动电路 3805 的部分存储器和缓存器可被形成到 IC 芯片中并安装在显示器上。

这里，如图 38B 所示，在本发明的显示器中，在像素部分 3802 的一侧上可提供第二扫描线驱动电路 3803、第一扫描线驱动电路 3804。注意在第二扫描线驱动电路 3803 的排列上中，图 38B 中示出的显示器不同于图 38A 中示出的显示器，因此，使用相同的参考数字。而且，可形成第二扫描线驱动电路 3803、第一扫描线驱动电路 3804 作为一个驱动电路以提供类似的功能...即，根据像素的配置和驱动方法，可按照需要改变配置。

另外，不需要在像素的行方向和列方向提供第一扫描线驱动电路、第二扫描线驱动电路和信号线驱动电路。例如，图 39A 所示，形成在 IC 芯片内的外

围驱动电路 3901 可具有图 37B 中示出的第二扫描线驱动电路 3714、第一扫描线驱动电路 3713 和信号线驱动电路 3711 的功能。注意图 39A 中的衬底 3900、像素部分 3902、FPC3904、IC 芯片 3905、IC 芯片 3906、密封衬底 3907 和密封材料 3908 分别对应于图 36A 中的衬底 3610、像素部分 3602、FPC3609、IC 芯片 3619、密封衬底 3604 和密封材料 3605。

图 39B 中示出了图 39A 中示出的显示器的信号线的连接示意图。提供衬底 3910、外围驱动电路 3911、像素部分 3912、FPC3913 和 FPC3914。信号和电源电势是从 FPC3913 外部输入到外围驱动电路 3911。来自外围驱动电路 3911 的输出被输入到行方向的扫描线和列方向的信号线，其连接到像素部分 3912 的像素。

另外，图 28A 和 28B 示出了发光元件的例子，可将该元件应用于发光元件 3618。即，参考图 28A 和 28B 进行描述发光元件的结构，可将该元件应用于实施例 1 中示出的像素。

图 28A 中示出的发光元件中，在衬底 2801 上层叠阳极 2802、由空穴注入材料形成的空穴注入层 2803、由空穴传输材料形成的空穴传输层 2804、发光层 2805、由电子传输材料形成的电子传输层 2806、由电子注入材料形成的电子注入层 2807 和阴极 2808。这里，发光层 2805 有时是仅由一种发光材料形成的，然而，它也可由两种或更多种发光材料形成。本发明的发光元件的结构不限于此。

除了图 28 中示出的叠层结构，其中每个功能层是层叠的，还有很多变化，例如由聚合物化合物形成的元件、利用在发光层通过三重激发态发光的三重发光材料的高效元件。也可应用白光发光元件，其可以通过使用空穴阻挡层等控制载流子的复合区，通过将发光区分成两个区来获得。

图 28 中示出的本发明的发光元件通过在具有阳极 2802 (ITO) 的衬底 2801 上顺序沉积空穴注入材料、空穴传输材料和发光材料来形成。接下来，沉积电子传输材料和电子注入材料以及最后沉积阴极 2808。

适合用于空穴注入材料、空穴传输材料、电子传输材料、电子注入材料和发光材料的材料如下。

作为空穴注入材料，卟啉基化合物、酞菁（此后称为“H₂Pc”）、铜酞菁（此后称为“CuPc”）等作为有机化合物是有效的。另外，也可将具有比使用的空

穴传输材料更小的电离电势的值，和具有空穴传输功能的材料用作空穴注入材料。其也可以是通过化学掺杂导电的高分子化合物获得的材料，包括掺杂聚碘苯乙烯（此后称为“PSS”）的聚苯胺和聚乙烯二氧噻吩（此后称为“PEDOT”）。同样，在平面化阳极方面，高分子化合物的绝缘体是有效的，以及通常使用聚酰亚胺（此后称为“PI”）。另外，也可使用无机化合物，其包括除了例如金或铂的金属薄膜之外的超薄的氧化铝膜（此后称为“氧化铝”）。

芳香族的胺基（即，具有苯环-氮键的基）化合物非常广泛地用作空穴传输材料。广泛使用的材料包括：28'-二（二苯胺）联苯（此后称为“TAD”）、它的衍生物例如28'-二[N-(3-甲基苯基)-N-苯基-氨基]-联苯（此后称为“TPD”）、28'-二[N-(1-萘基)-N-苯基-氨基]-联苯（此后称为“*a*-NPD”）和星爆式芳香族的氨基化合物，例如28',4"-三(N,N-二苯基-氨基)-三苯胺（此后称为“TDATA”）和28',4"-三[N-(3-甲基苯基)-N-苯基-氨基]-三苯胺（此后称为“MTDATA”）。

经常使用金属络合物作为空穴传输材料，其包括：具有半喹啉（quinoline moiety）或半苯并喹啉的金属络合物，例如Alq₃和上面提到的BAIq、三(4-甲基-8-羟基喹啉)铝（此后称为“Almq”）、或二(10-羟基苯并[h]-羟基喹啉)铍（此后称为“BeBq”），并且另外具有例如二[2-(2-羟基苯并)-苯并恶唑合]锌（此后称为“Zn(BOX)₂”）或二[2-(2-羟基苯并)-苯并噻唑合]锌（此后称为“Zn(BTZ)₂”）的恶唑基或噻唑基配合基的金属络合物。另外，除了金属络合物之外，恶二唑衍生物例如2-(4-联苯基)-5-(4-叔-丁基苯基)-1,3,4-恶二唑（此后称为“PBD”）和OXD-7、三唑衍生物例如TAZ和3-(4-叔-丁基苯基)-4-(4-乙基苯基)-5-(4-联苯基)-2,0,4-三唑（此后称为“p-EtTAZ”）和菲咯啉衍生物例如红菲咯啉（此后称为“BPhen”）和BCP具有电子传输特性。

可将上述电子传输材料用作电子注入材料。另外，通常使用绝缘体的超薄膜，例如金属卤化物，例如氟化钙、氟化锂或氟化铯，或碱金属氧化物，例如氧化锂。另外，碱金属络合物，例如乙酰丙酮锂（此后称为“Li(acac)”）或8-羟基喹啉-锂（此后称为“Liq”）也是有效的。

作为发光材料，除了上述金属络合物之外例如Alq₃、Almq、BeBq、BAIq、Zn(BOX)₂，和Zn(BTZ)₂，各种荧光颜料是有效的。荧光颜料包括蓝色的28'-二(2,2-联苯-乙烯基)-联苯和红-橙色的4-(二氰基亚甲基)-2-甲基-6-(P-

二甲基氨基苯乙烯)-4H-吡喃。同样，可用三重发光材料，其主要包括具有铂或铱作为中心金属的络合物。作为三重发光材料，三(2-苯基吡啶)铱、二(2-(4'-tryl)吡啶合-N,C²⁻)乙酰丙酮合铱（此后称为“acacIr(tpy)₂”）、2,3,7,8,20,13,17,18-八乙基-21H,23H-卟啉-铂等是公知的。

通过组合使用上述材料，可以形成高可靠的发光元件。

通过在实施方式1中示出的像素配置中将驱动晶体管的极性改变为N沟道晶体管且使发光元件的相对电极的电势和电源线的电势的高和低颠倒，可获得其中形成与图28A的发光元件的层反序的层的发光元件。即，如图28B所示，在衬底2801上顺序地层叠阴极2808、由电子注入材料形成的电子注入层2807、由电子传输材料形成的电子传输层2806、发光层2805、由空穴传输材料形成的空穴传输层2804、由空穴注入材料形成的空穴注入层2803、阳极2802。

另外，为了提取显示元件发出的光，阳极和阴极中的至少一个可以透射光。在衬底上形成TFT和发光元件；具有顶部发射结构的发光元件，其中经过与衬底相对的表面提取该发光元件发出的光、具有底部发射结构的发光元件，经过衬底侧上的表面提取该发光元件发出的光和具有双发射结构，其中分别经过与衬底相对的表面和衬底侧的表面提取该发光元件发出的光。本发明的像素配置可应用于具有任何发射结构的发光元件。

参考图29A描述具有顶部发射结构的发光元件。

在衬底2900上形成驱动TFT2901，基膜2905插入其间，且形成第一电极2902与驱动晶体管2901的源电极接触，在其上形成包含有机化合物的层2903和第二电极2904。

另外，第一电极2902是发光元件的阳极。第二电极2904是发光元件的阴极。即，夹在第一电极2902和第二电极2904之间的包含有机化合物的层2903的区域对应于发光元件。

另外，作为起阳极作用的第一电极2902的材料，优选使用具有高功函数的材料。例如，可以使用氮化钛(TiN)膜、铬(Cr)膜、钨(W)膜、锌(Zn)膜、铂(Pt)膜或类似物的单层，氮化钛膜和包含铝作为主要成分的膜的叠层，氮化钛膜、包含铝作为主要成分的膜和氮化钛膜的三层叠层。对于叠层结构，配线的电阻低，可以获得更好的欧姆接触，另外，可以获得作为阳极的功能。

通过使用反射光的金属膜，可形成不能透射光的阳极。

作为起阴极作用的第二电极 2904 的材料，优选使用具有低功函数的材料（Al、Ag、Li、Ca 或这些材料的合金例如 MgAg、MgIn、AlLi、CaF₂ 或 Ca₃N₂）、透光导电膜（ITO（氧化铟锡）、氧化铟锌（IZO）、氧化锌（ZnO）或类似物）形成的金属薄膜的叠层。通过以这种方式使用金属薄膜和透光导电膜，可形成能透射光的阴极。

这样，来自发光元件的光可被引出到图 29A 中由箭头所示的顶表面，即，在应用图 29A 所示的像素到图 36 中所示的显示板的情况下，光发射到衬底 3610 侧。因此，使用对于显示器具有顶部发射结构的发光元件，将透射光的衬底用作密封衬底 3604。

在提供光学膜的情况下，可在密封衬底 3604 上提供光学膜。

在上述实施方式 1 的图 36 中示出的像素配置的情况下，可将起阴极作用和具有低功函数的材料形成的金属膜，例如，MgAg、MgIn、AlLi 用作第一电极 2902。对于第二电极 2904，可使用透光膜例如 ITO（氧化铟锡）膜或氧化铟锌（IZO）膜。因此，对于这种结构可改善顶部发光的透射率。

另外，参考图 29B 描述具有底部发射结构的发光元件。除了发光结构外，图 29A 中的那些相同的参考数字用于相同的结构。

这里，作为起阳极作用的第一电极 2902 的材料，优选使用具有高功函数的材料。例如，可使用透光膜例如 ITO（氧化铟锡）膜或氧化铟锌（IZO）膜。通过使用透光导电膜，可形成能透射光的阳极。

作为起阴极作用的第二电极 2904 的材料，可使用由具有低功函数的材料（Al、Ag、Li、Ca 或这些材料的合金例如 MgAg、MgIn、AlLi、CaF₂ 或 Ca₃N₂）形成的金属膜。通过使用反射光的金属膜，可形成不能透射光的阴极。

这样，来自发光元件的光可被引出到图 29B 中由箭头所示的底表面，即，在应用图 29B 所示的像素到图 36 中所示的显示板的情况下，光发射到衬底 3610 侧。因此，使用对于显示器具有底部发射结构的发光元件，将透射光的衬底用作衬底 3610。

在提供光学膜的情况下，可在衬底 3610 上提供光学膜。

另外，参考图 29C 描述具有双发射结构的发光元件。除了发光结构外，图 29A 中的那些相同的参考数字用于相同的结构。

这里，作为起阳极作用的第一电极 2902 的材料，优选使用具有高功函数的材料。例如，可使用透光膜例如 ITO（氧化铟锡）膜或氧化铟锌（IZO）膜。通过使用透光导电膜，可形成能透射光的阳极。

作为起阴极作用的第二电极 2904 的材料，优选使用具有低功函数的材料（Al、Ag、Li、Ca 或这些材料的合金例如 MgAg、MgIn、AlLi、CaF₂ 或 Ca₃N₂）、透光导电膜（ITO（氧化铟锡）、氧化铟氧化锌合金（In₂O₃-ZnO）、氧化锌（ZnO）或类似物）形成的金属薄膜的叠层。通过以这种方式使用金属薄膜和透光导电膜，可形成能透射光的阴极。

这样，来自发光元件的光可被引出到图 29C 中由箭头所示的两个表面，即，在应用图 29C 所示的像素到图 36 中所示的显示板的情况下，光发射到衬底 3610 侧和衬底 3604 侧。因此，在使用对于显示器具有双发射结构的发光元件的情况下，将透射光的衬底用作衬底 3610 和密封衬底 3604。

在提供光学膜的情况下，可在衬底 3610 和密封衬底 3604 上提供光学膜。

本发明可应用到通过使用白光发光元件和滤色器实现全色显示的显示器。

如图 30 中所示，在衬底 3000 上形成基膜 3002 且其上形成驱动 TFT3001。形成与驱动 TFT3001 的源极接触的第一电极 3003 和其上形成包含有机化合物的层 3004 和第二电极 3005。

第一电极 3003 是发光元件的阳极。第二电极 3005 是发光元件的阴极。即，夹在第一电极 3003 和第二电极 3005 之间的包含有机化合物的层 3004 的区域对应于发光元件。在图 30 中示出的结构中，省略了发射白光。在发光元件上提供红色滤色器 3006R、绿色滤色器 3006G 和蓝色滤色器 3006B，从而可实现全色显示。另外，提供黑矩阵（也称作 BM）3007 用于隔离这些滤色器。

可结合使用前述的发光元件的结构，和适合的用于本发明的显示器。上面描述的显示板的结构和上面描述的发光元件是例子，无需说明的其它结构也用于本发明的显示器。

[实施方式 8]

本发明可应用于各种电子设备，具体地本发明可应用于各种电子设备的显示部分。这些电子设备包括照相机例如摄像机和数码相机、护目型显示器、导航系统、音频再现设备（汽车音频装置、音频组件装置等）、计算机、游戏机、便携式信息终端（移动计算机、便携式电话、便携式游戏机、电子书等）、被

提供有记录介质的图象再现设备（具体地，再现记录介质例如 DVD（数字多功能盘）和具有能显示再现图像的发光器件的设备）等。

图 35A 说明了包括外壳 35001、支撑基座 35002、显示部分 35003、扬声器部分 35004、视频输入端 35005 等的发光器件。本发明的显示器可应用到显示部分 35003。注意发光器件包括用于显示信息的所有发光器件，例如用于个人计算机，电视广播接收和广告的发光器件。在发光部分 35003 中具有本发明的显示器的发光元件可以减小由关断电流产生的轻微发光且提供清晰显示。

图 35B 说明包括主体 35101、显示部分 35102、图像接收部分 35103、操作键 35104、外部连接端口 35105、快门 35106 等的照相机。

在显示部分 35102 中具有本发明的数码相机可以减小由关断电流产生的轻微发光且提供清晰显示。

图 35C 说明包括主体 35201、外壳 35202、显示部分 35203、键盘 35204、外部连接端口 35205、指针式鼠标 35206 等的计算机。在显示部分 35203 中具有本发明的计算机可以减小由关断电流产生的轻微发光且提供清晰显示。

图 35D 说明包括主体 35301、显示部分 35302、开关 35303、操作键 35304、红外端口 35305 等的移动计算机。在显示部分 35302 中具有本发明的移动计算机可以减小由关断电流产生的轻微发光且提供清晰显示。

图 35E 说明了被提供有记录介质的便携式图像再现设备（尤其是 DVD 再现设备），包括主体 35401、外壳 35402、显示部分 A35403、显示部分 B35404、存储介质（DVD 或类似物）读取部分 35405、操作键 35406、扬声器部分 35407 等。显示部分 A35403 主要显示图像数据而显示部分 B35404 主要显示文本数据。在显示部分 A 35403 或显示部分 B35404 中使用本发明的图像再现设备可以减小由关断电流产生的轻微发光且提供清晰显示。

图 35F 说明包括主体 35501、显示部分 35502 和臂部分 35503 的护目型显示器。在显示部分 35502 中使用本发明的护目型显示器可以减小由关断电流产生的轻微发光且提供清晰显示。

图 35G 说明包括主体 35601、显示部分 35602、外壳 35603、外部连接端口 35604、远程控制接收部分 35605、图像接收部分 35606、电池 35607、音频输入部分 35608、操作键 35609、目镜部分 35610 等的摄像机。在显示部分 35602 中具有本发明的摄像机可以减小由关断电流产生的轻微发光且提供清晰显示。

图 35H 说明包括主体 35701、外壳 35702、显示部分 35703、音频输入部分 35704、音频输出部分 35705、操作键 35706、外部连接端口 35707、天线 35708 等的便携式电话。在显示部分 35703 中具有本发明的便携式电话可以减小由关闭电流产生的轻微发光且提供清晰显示。

这样，本发明可应用到各种电子设备。

[实施方式 9]

在本该实施方式中，参考图 33 描述具有在显示部分中使用本发明的像素配置的显示器的便携式电话的结构例子。

显示板 3310 可拆卸地合并到外壳 3300 中。根据显示板 3310 的尺寸按着需要改变外壳 3300 的形状和尺寸。其中固定显示板 3310 的外壳 3300 适合地装配到印刷基板 3301 中并形成为模块。

显示板 3310 经过 FPC3311 连接到印刷基板 3301。在印刷基板 3301 中形成扬声器 3302、麦克风 3303、发送/接收电路 3304 和包括 CPU、控制器等的信号处理电路 3305 等。这些模块，，输入单元 3306 和电池 3307 被组合且放在外壳 3309 中。显示板 3310 的像素部分被布置成能够通过在外壳 3309 中形成的开窗看见像素部分。

在显示板 3310 中，通过使用 TFT 可在衬底上集成像素部分和外围驱动电路的一部分（在多个驱动电路之间具有低工作频率的驱动电路）和将外围驱动电路的其它部分（在多个驱动电路之间具有高工作频率的驱动电路）形成到 IC 芯片中，从而通过 COG（玻璃上芯片）在显示板 3310 上安装 IC 芯片。可替换地，通过 TAB（带式自动键合）或通过使用印刷基板将 IC 芯片连接到玻璃衬底。注意图 37A 示出了显示板的结构的例子，其中在衬底上集成像素部分和外围驱动电路的一部分和通过 COG 或类似方法安装由外围驱动电路的其它部分形成的 IC 芯片。对于该结构，可实现显示器的低功耗损耗且可延长充满电的便携式电话的使用时间。另外可以实现降低便携式电话的成本。

另外，如图 37B 所示，为了进一步减少功率耗损，在使用 TFT 在衬底上形成像素部分，将所有的外围驱动电路形成到 IC 芯片中，且通过 COG（玻璃上芯片）或类似方法在显示板上安装 IC 芯片。

在本该实施方式中示出的结构是便携式电话的例子且本发明的像素配置不限于带有该结构的便携式电话，且可应用到具有不同结构的便携式电话。

[实施方式 10]

图 31 示出了 EL 模块，其中结合显示板 3101 和电路基板 3102。显示板 3101 包括像素部分 3103、扫描线驱动电路 3104 和信号线驱动电路 3105。在该电路基板 3102 中，例如形成控制电路 3106、信号除法电路 3107 等。显示板 3101 和电路基板 3102 经连接配线 3108 连接。连接配线可以是 FPC 或类似物。

在显示板 3101 中，通过使用 TFT 可在衬底上集成像素部分和外围驱动电路的一部分（在多个驱动电路之间具有低工作频率的驱动电路）和将外围驱动电路的其它部分（在多个驱动电路之间具有高工作频率的驱动电路）形成到 IC 芯片中，从而通过 COG（玻璃上芯片）在显示板 3101 上安装 IC 芯片。可替换地，通过 TAB（带式自动键合）或通过使用印刷基板将 IC 芯片安装在显示板 3101 上。注意图 37A 示出了显示板的结构的例子，其中在衬底上集成像素部分和外围驱动电路的一部分和通过 COG 或类似方法安装由外围驱动电路的其它部分形成的 IC 芯片。

为了进一步减少功率耗损，在使用 TFT 在玻璃衬底上形成像素部分，将所有的外围驱动电路形成到 IC 芯片中。图 37B 示出了结构的例子，其中在衬底上形成像素部分和通过 COG 或类似方法在衬底上安装包括外围驱动电路的 IC 芯片。

用该 ELI 模块，可实现 EL 电视接收器。图 32 是示出 EL 电视接收器的主要结构的框图。调谐器 3201 接收视频信号和音频信号。通过视频信号放大电路 3202、视频信号处理电路 3203 和控制电路 3106 来处理视频信号，视频信号处理电路 3203 将从视频信号放大电路输出的信号转换成对应于红、绿和蓝的每一个的彩色信号，控制电路 3106 将视频信号转换为用于驱动电路的输入规范。控制电路 3106 输出信号到扫描线侧和信号线侧。在数字驱动的情况下，在信号线侧提供信号除法电路 3107 以及可以将输入数字信号分成 m 个信号并供给。

通过调谐器 3201，将在接收的信号中的音频信号传输到音频信号放大电路 3204 且将它的输出经音频信号处理电路 3205 供给到扬声器 3206。控制电路 3207 从输入部分 3208 接收控制数据，例如接收状态（接收频率）和音量并传送这些信号到调谐器 3201 和音频信号处理电路 3205。

如图 35A 中所示，可将图 31 中示出的 EL 模块合并到外壳 35001 中以完

成电视接收器。使用 EL 模块形成显示部分 35003。另外，如需要，提供扬声器部分 35004、视频输入端 35005 等。

无需说本发明不限于电视接收器且可用于各种应用，特别用于大的显示介质如在火车站、飞机场等的信息显示板、在街上等的广告显示板，也用于个人计算机的监视器。

[实施例 1]

在本该实施例中详细地描述了图 1 的像素中示出的第一扫描线 105 和第二扫描线 110 的 H 电平和 L 电平的电势、输入到信号线 106（使像素发光的 Vsig (L) 和使像素不发光的 Vsig (H)）的视频信号的电势和电源线 107 的电势和相对电极 108 的电势的关系。

在显示器的像素部分，其中像素排列成 n 行，提供 n 个第一扫描线 105。将脉冲输出到如图 52A 中所示的第一扫描线 105 的每一个中。接着，将视频信号输入到脉冲被输入到的行的像素。注意图 52A 显示了输入到第 j 列的像素的视频信号。将使像素不发光的视频信号 (Vsиг (H)) 写入到第一行和第 j 列的像素。进一步将使像素发光的视频信号 (Vsиг (L)) 写入到第二行和第 j 列的像素。

优选地 Vsig (H) 是满足关系：当输入到电源线 107 的高电源电势是 Vdd 和驱动晶体管 101 的阈值电压是 Vthp 时， $Vsig (H) > Vdd + Vthp$ 的电势。即，在驱动晶体管 101 是增强型晶体管的情形下，Vthp 是负电压，因此，得到关系 $Vsig (H) = Vdd$ 。然而在驱动晶体管 101 是耗尽型晶体管的情形下，Vthp 是正电压，因此，优选地 Vsig (H) 满足关系： $Vsig (H) > Vdd$ 。另一方面，当 Vsig (H) 的电势太高时，视频信号的振幅会变得太大，这导致增加功耗。因此，例如，Vsиг (H) 优选地比高电源电势 Vdd 高出 1-3V。

Vsig (L) 可以是能使驱动晶体管 101 在线性区工作的电势。因此，它可以等于或高于相对电极 108 的电势。通过设定 Vsig (L) 等于相对电极 108 的电势，可减少电源线的数量。通过设定 Vsig (L) 高于相对电极 108 的电势，可减小视频信号的振幅，这导致减小功耗。

输入到第一扫描线 105 的 H 电平电势和 L 电平电势分别称为 V_{GH} 和 V_{GL} 。

优选的 V_{GH} 是能将输入到信号线 106 的视频信号 Vsig (H) 输入到驱动晶体管 101 的栅端的电势。即，优选 V_{GH} 比使像素不发光的 Vsig (H) 的 Vsig

(H) 高出一个开关晶体管 102 的阈值电压 V_{thn} 。因此，优选 V_{GH} 是满足关系: $V_{GH} > V_{sig}(H) + V_{thn}$ 的电势。优选地， V_{GH} 比 $V_{sig}(H)$ 高 1-3V。

优选地，第一扫描线 105 的 L 电平电势 V_{GL} 低于 $V_{sig}(L)$ 。例如，在第一扫描线 105 的 L 电平的电势等于使像素发光的视频信号的电势（开启驱动晶体管 101 的 $V_{sig}(L)$ ）的情形下，当将 $V_{sig}(L)$ 输入到信号线 106 用于写信号到另一行的像素时，在被写入 $V_{sig}(H)$ 的像素中开关晶体管 102 的栅源电压变成 0 伏。另外，当开关晶体管 102 是常通时，关断电流从其流过。因此，释放在电容器 103 中积聚的电荷且驱动晶体管 101 的栅极电势下降，从而，电流流经驱动晶体管 101 且发光元件 104 轻微发光。为了防止写入到像素的信号从开关晶体管 102 泄漏，优选 V_{GL} 是满足关系: $V_{GL} < V_{sig}(L) + V_{thn}$ 的电势。例如，优选 V_{GL} 比 $V_{sig}(L)$ 低 1-3V。注意当驱动晶体管 102 是增强型晶体管时，满足 $V_{GL}=V_{sig}(L)$ 。因此，可减少电源线的数量且降低功耗。

因此，如图 52B 所示，可设置输入到第一扫描线 105 的信号的 H 电平电势 V_{GH} 和 L 电平电势 V_{GL} 和输入到像素的视频信号的电势 $V_{sig}(H)$ 和 $V_{sig}(L)$ 以满足关系 $V_{GH} > V_{sig}(H) > V_{sig}(L) > V_{GL}$ 。可替换的，当使用增强型晶体管作为开关晶体管 102 时，优选满足关系 $V_{GH} > V_{sig}(H) > V_{sig}(L) = V_{GL}$ 。

如图 61A 中所示，H 电平电势顺序输入到第二扫描线 110，从 L 电平变化。这样，输入 H 电平电势的行中的像素不发光。通过在擦除操作中设置第二扫描线处于 H 电平，可防止电荷从输入使像素不发光的电势的驱动晶体管 101 的栅端中泄漏露和电势下降。

注意输入到第二扫描线 110 的 H 电平电势和 L 电平电势分别称为 V_{G2H} 和 V_{G2L} 。

优选的 V_{G2H} 是能使输入到信号线 106 的电势完全关断驱动晶体管 101 的电势。因此，对于整流元件 109 的阈值电压 V_{thd} ，优选地 V_{G2H} 是满足关系: $V_{G2H} - V_{thd} > V_{dd} + V_{thp}$ 的电势。即，在驱动晶体管 101 是增强型晶体管的情形下， V_{thp} 是负电压，因此，得到关系 $V_{G2H} - V_{thd} = V_{dd}$ 。然而，在驱动晶体管 101 是耗尽型晶体管的情形下， V_{thp} 是正电压，因此，优选地 V_{G2H} 满足关系: $V_{G2H} > V_{dd} + V_{thd}$ 。另一方面，当 V_{G2H} 的电势太高时，视频信号的振幅会变得太大，这导致增加功耗。因此，例如 V_{G2H} 优选地比高电源电势 V_{dd} 高出 1-3V。另外，通过设置 V_{G2H} 和 V_{GH} 为相同的电势，可减少电源线的数量。

另外，优选地第一扫描线 105 的 L 电平的电势 V_{G2L} 是等于或低于使像素发光的视频信号的电势（开启驱动晶体管 101 的栅电势 $Vsig(L)$ ）。然而，当设置 L 电平的电势 V_{GL} 太低时，在将用于不发光（关断驱动晶体管 101 的栅电势 $Vsig(H)$ ）的视频信号写入到像素的情况下，施加给整流元件 109 的反偏电压会变高。因此，流经整流元件 109 的关断电流（也指反向电流）增加，从而电容器 103 保持的电荷泄漏。因此，驱动晶体管 101 的栅电势会变低且更多的关断电流流经驱动晶体管 101。因此，优选地设置 L 电平的电势 V_{GL} 等于使像素发光的视频信号的电势（开启驱动晶体管 101 的栅电势 $Vsig(L)$ ）。

因此，如图 62B 所示，设置输入到第二扫描线 110 的信号的 H 电平的电势 V_{G2H} 和 L 电平的电势 V_{G2L} 和输入到像素的视频信号的电势 $Vsig(H)$ 和 $Vsig(L)$ 以满足关系： $V_{G2H} > Vsig(H) > Vsig(L) = V_{G2L}$ 。

因此，通过如图 62 所示设置 V_{G2H} 和 V_{G2L} 为相同的电势以及 V_{ss} 和 V_{GL} 为相同的电势，可减少电源线的数量。

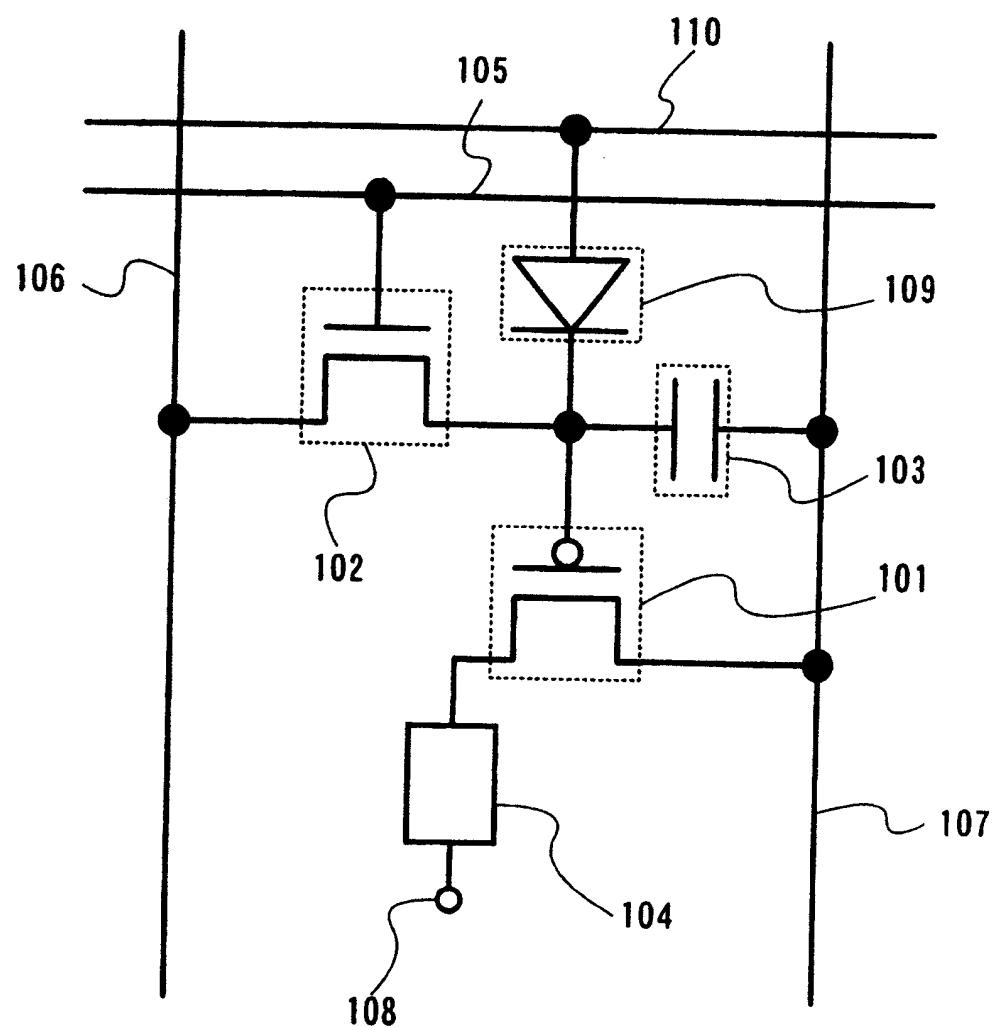


图 1

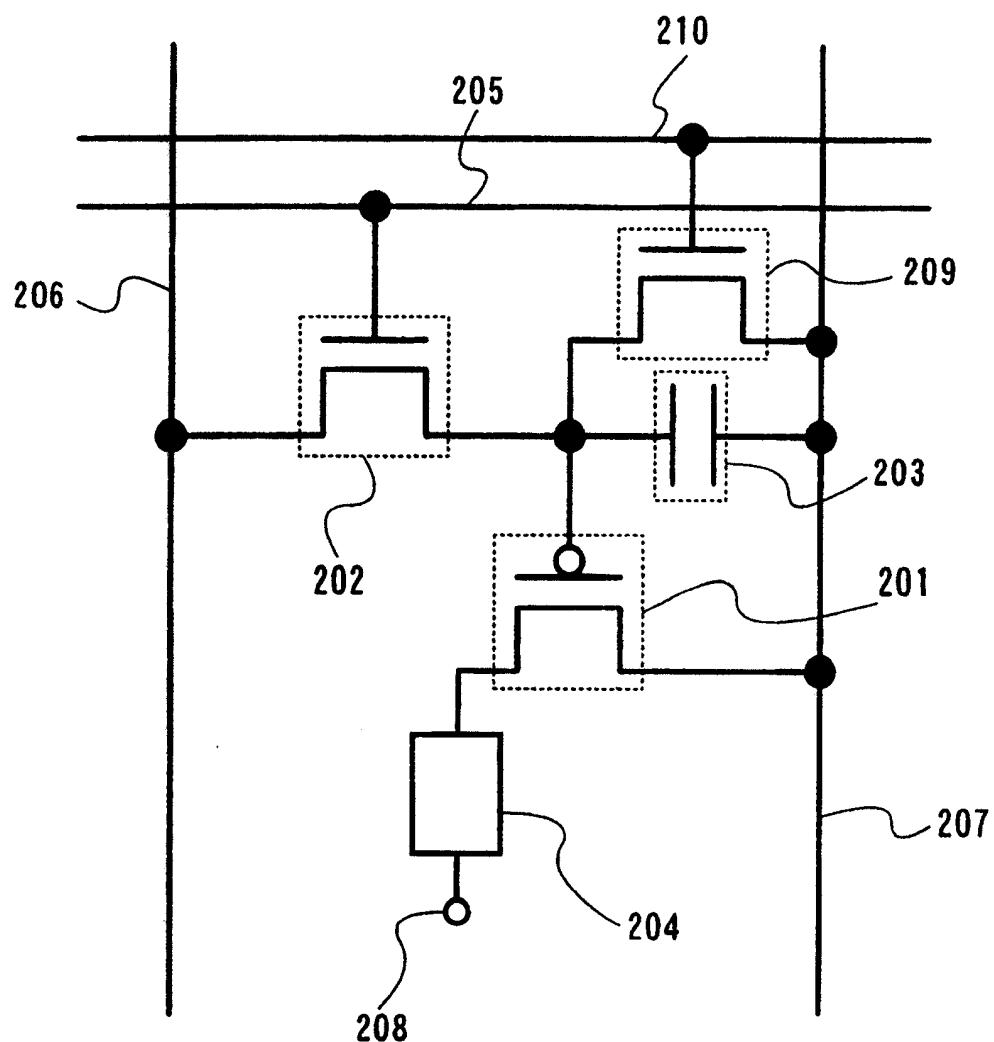


图 2

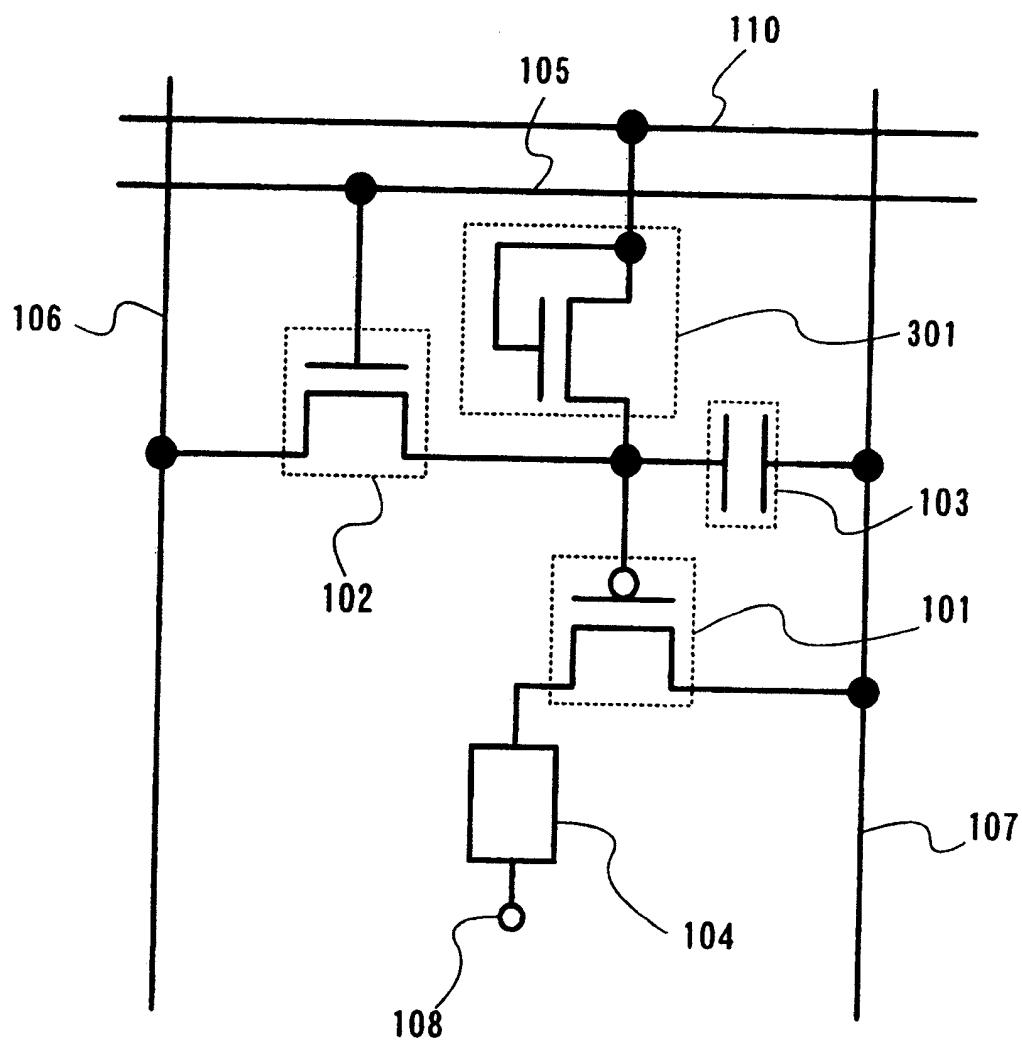


图 3

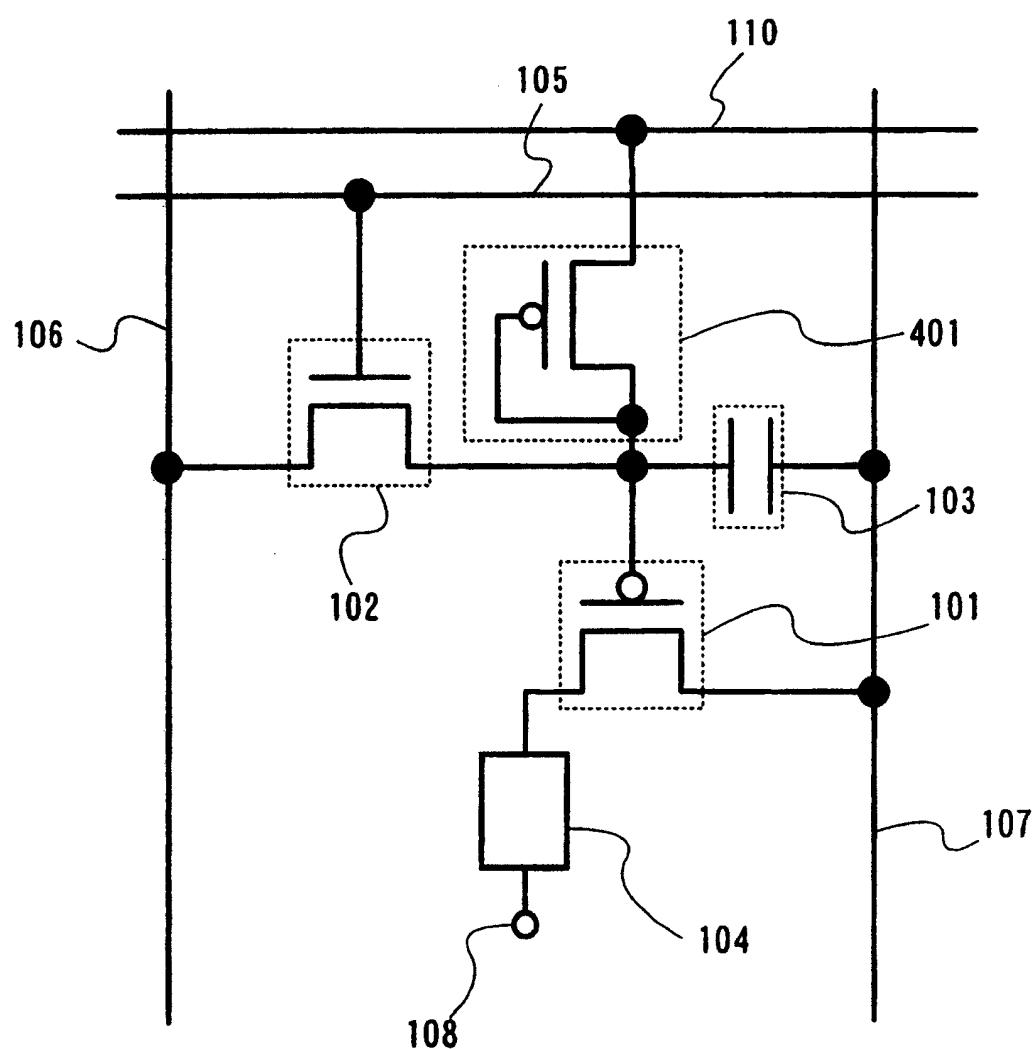


图 4

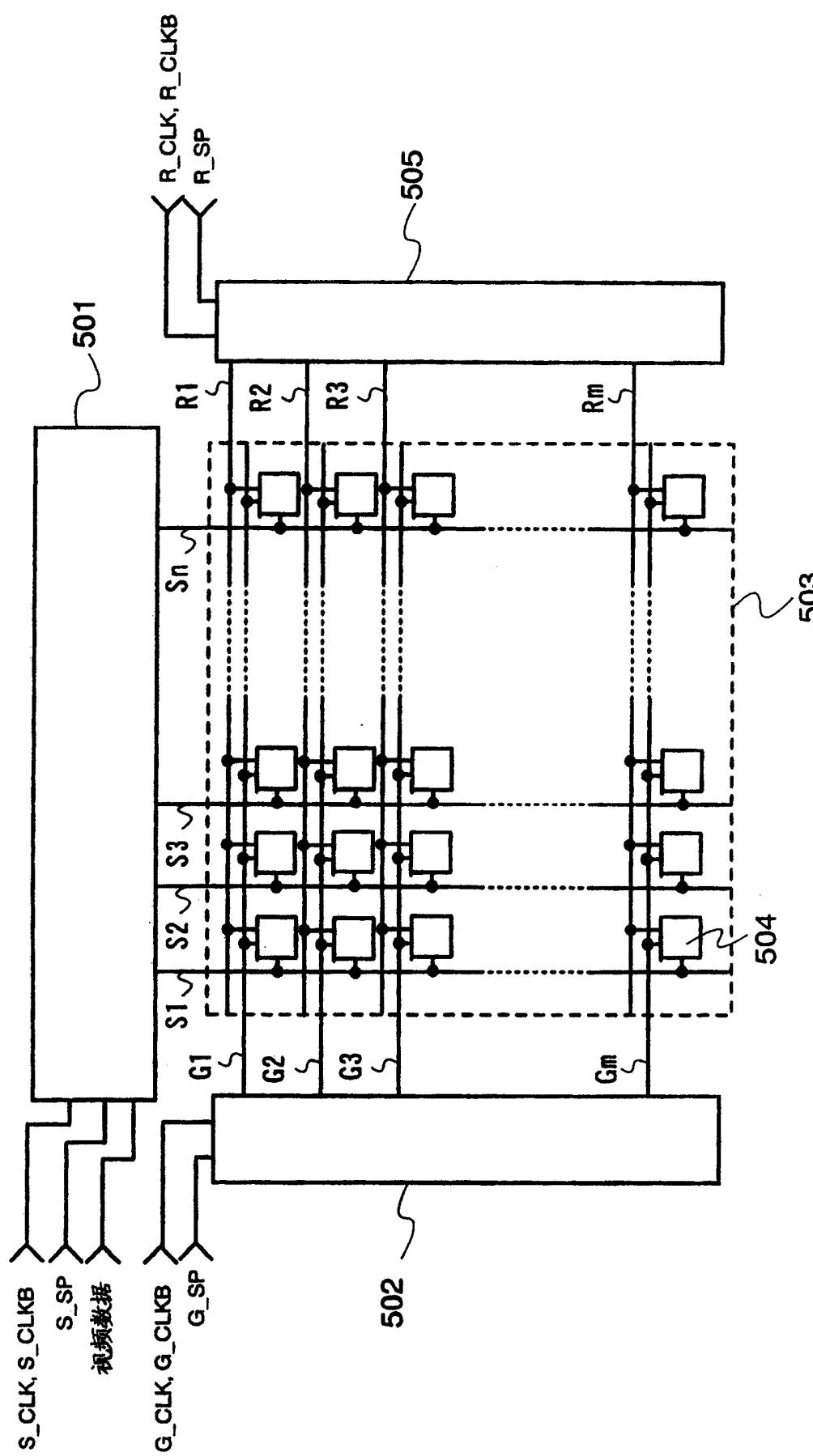
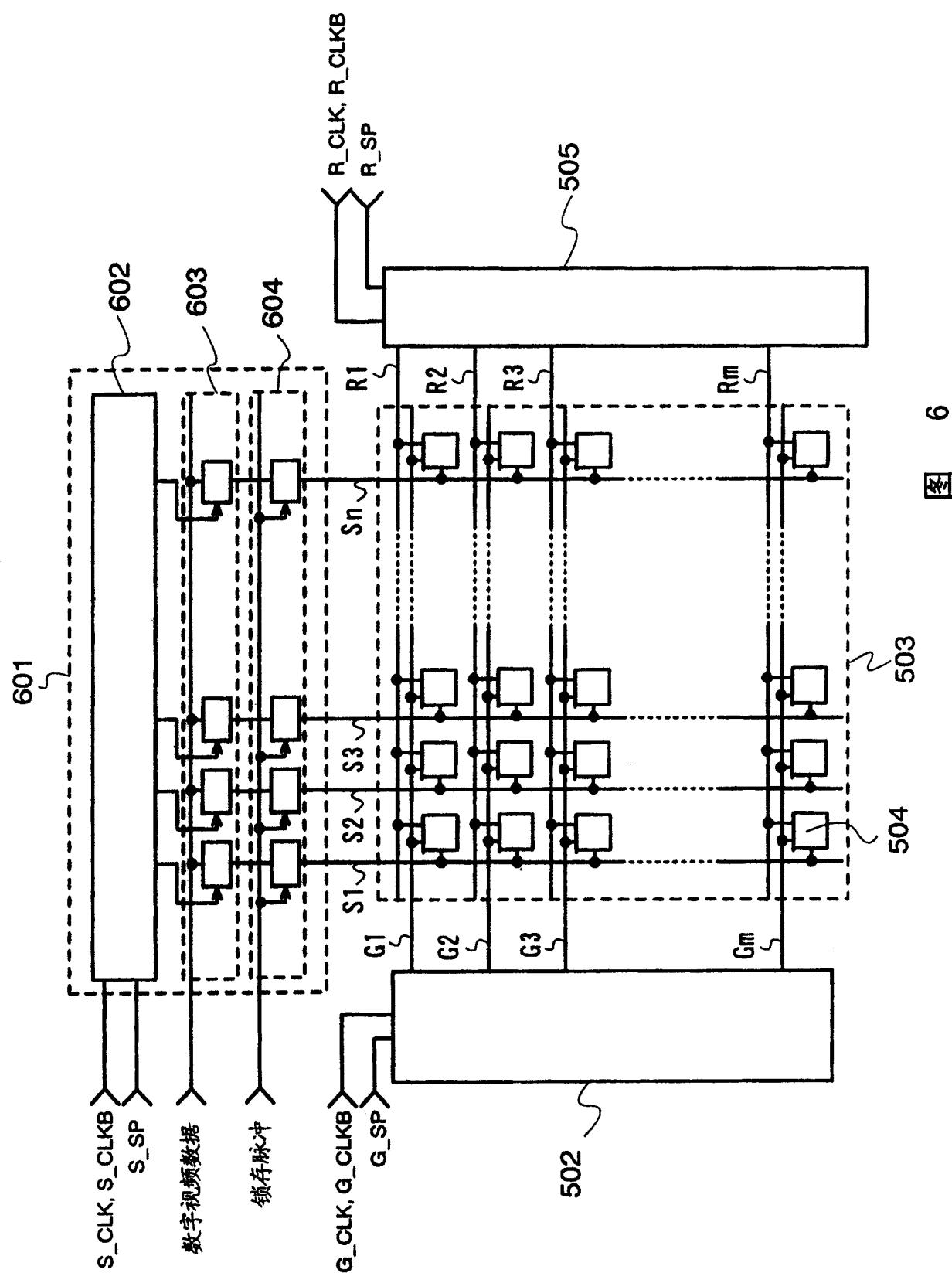


图 5



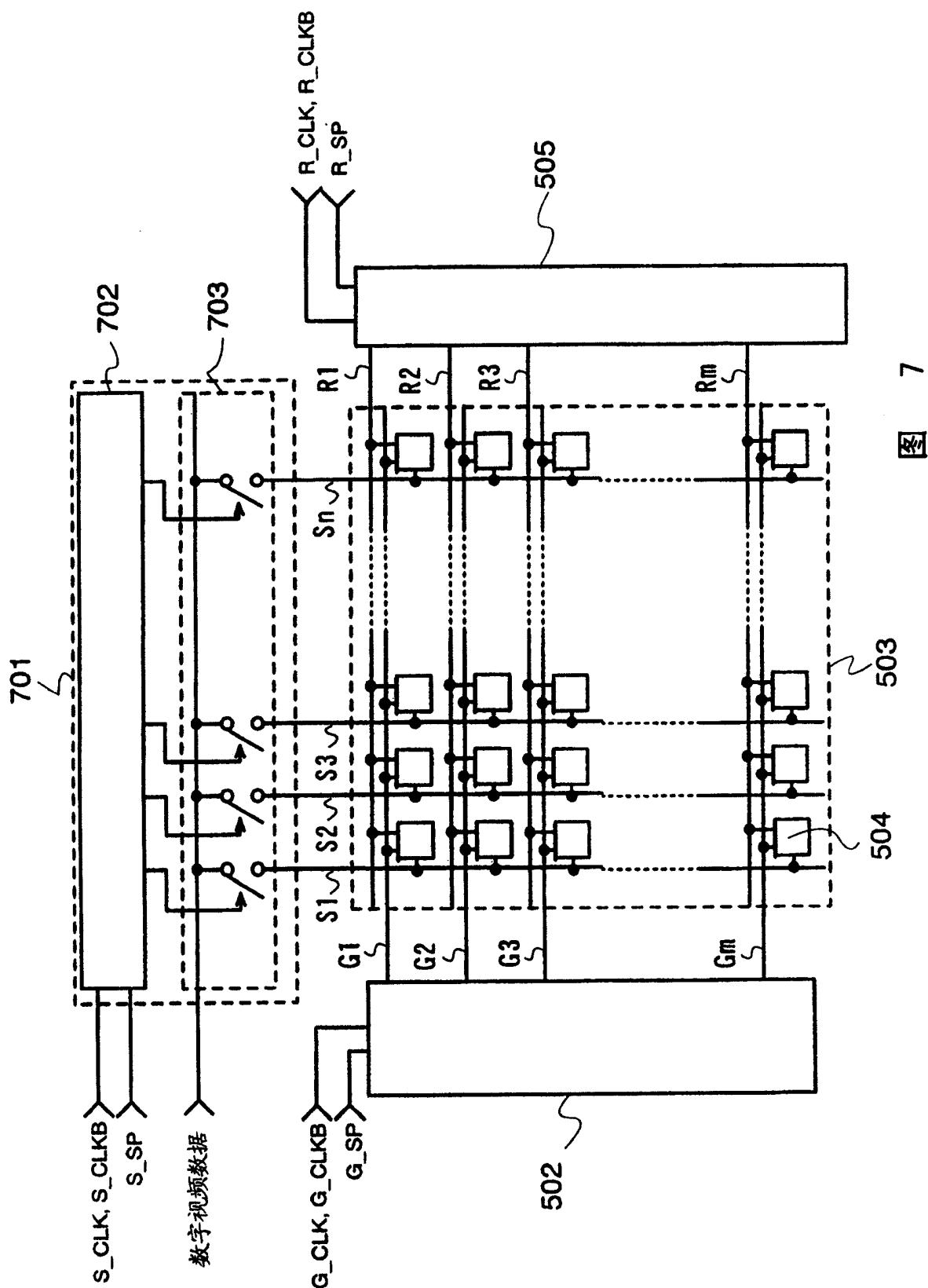


图 7

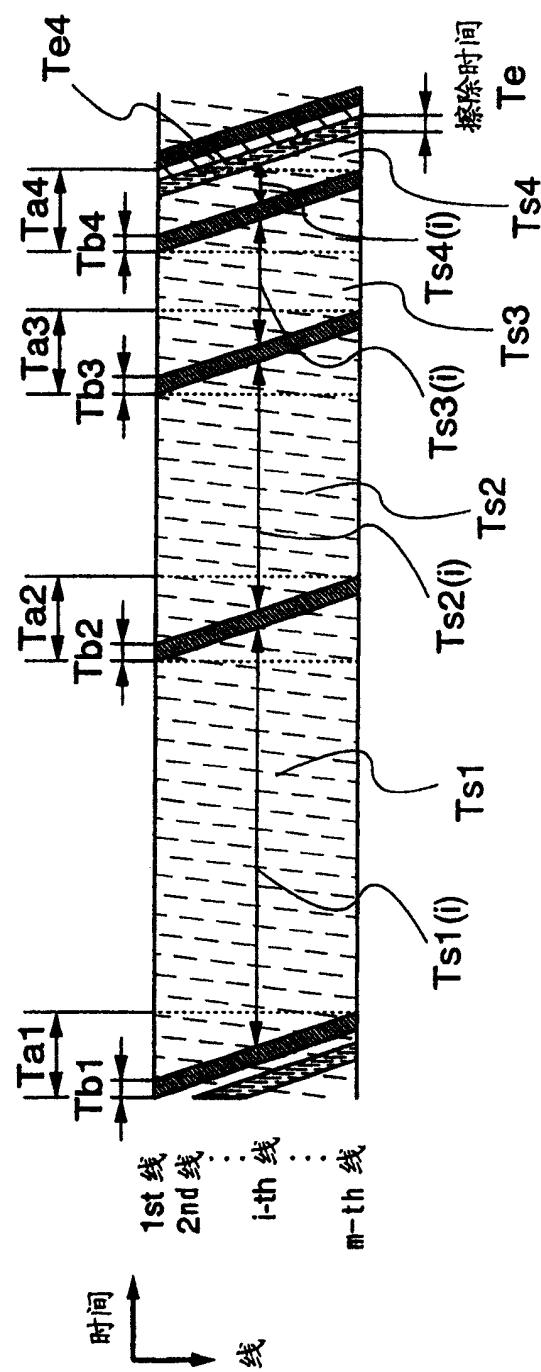


图 8

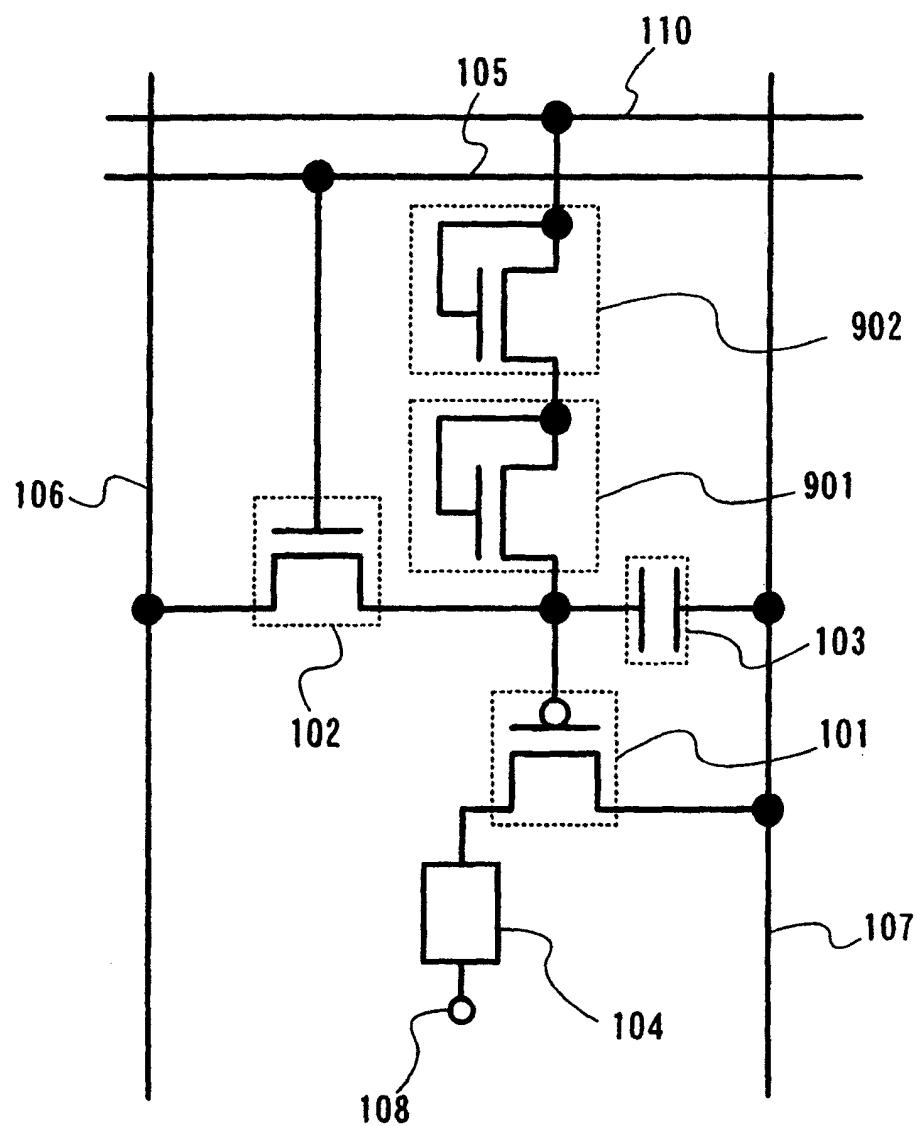


图 9

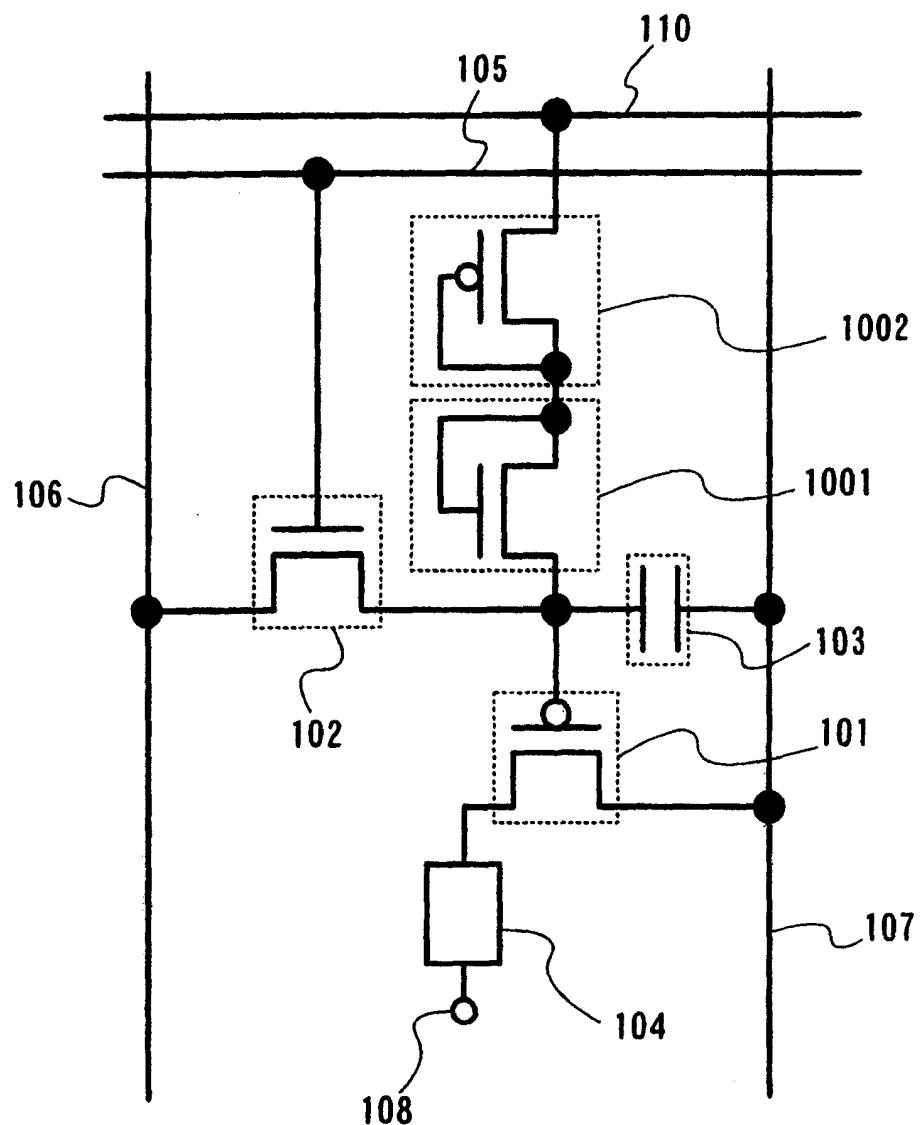


图 10

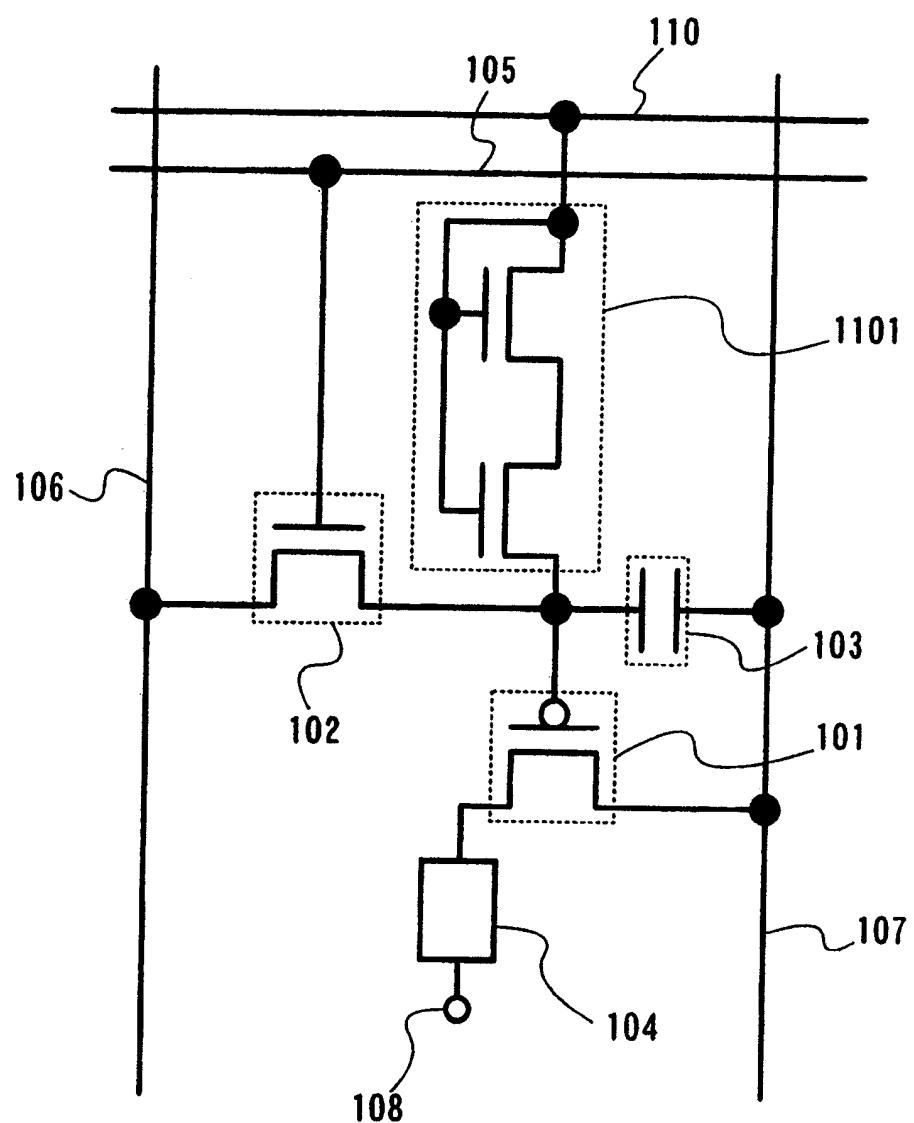


图 11

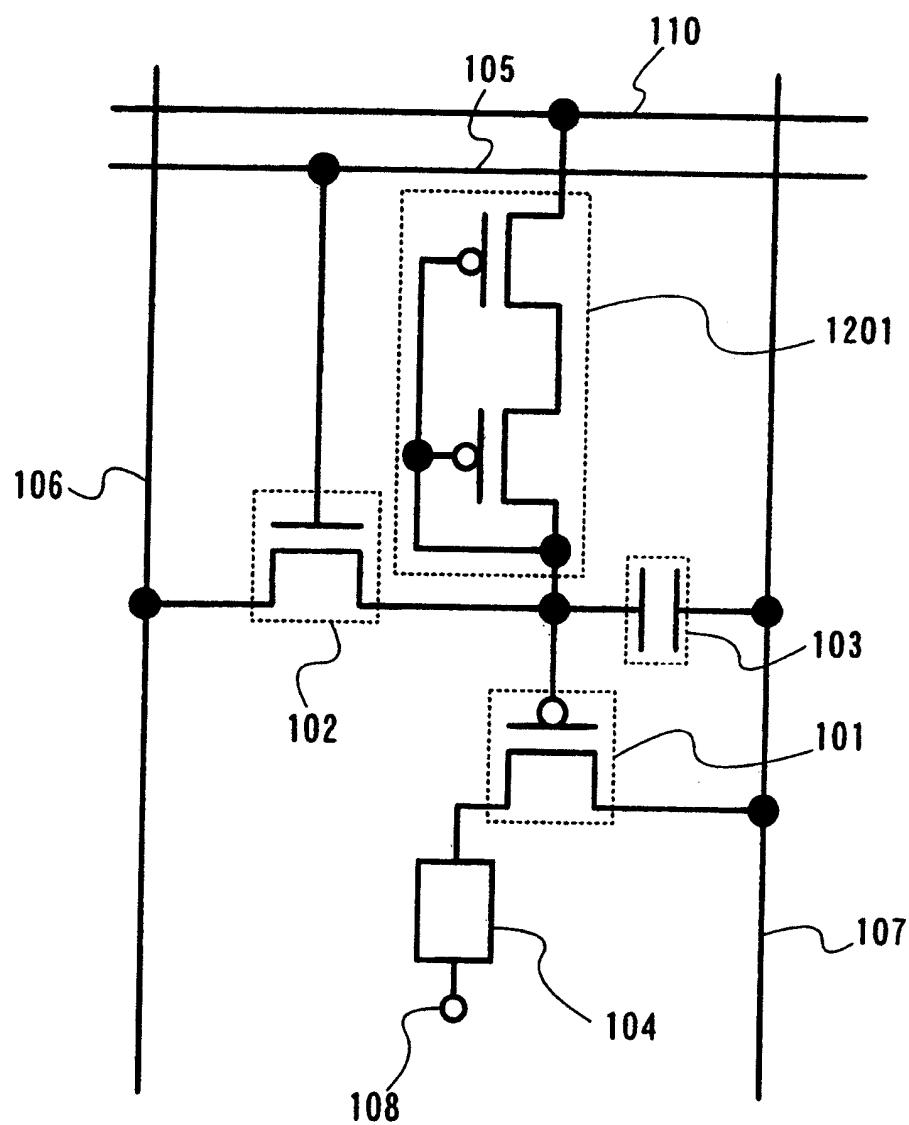


图 12

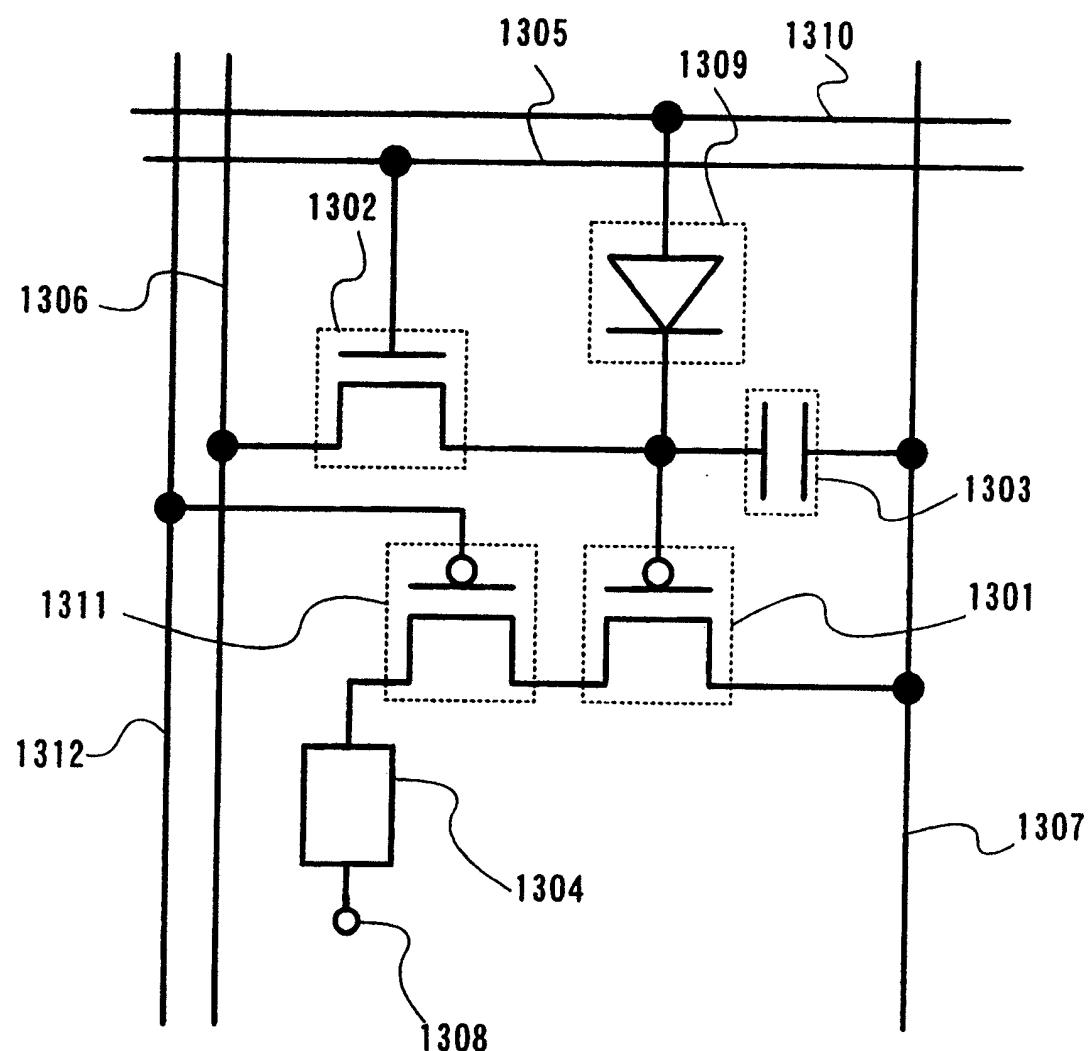


图 13

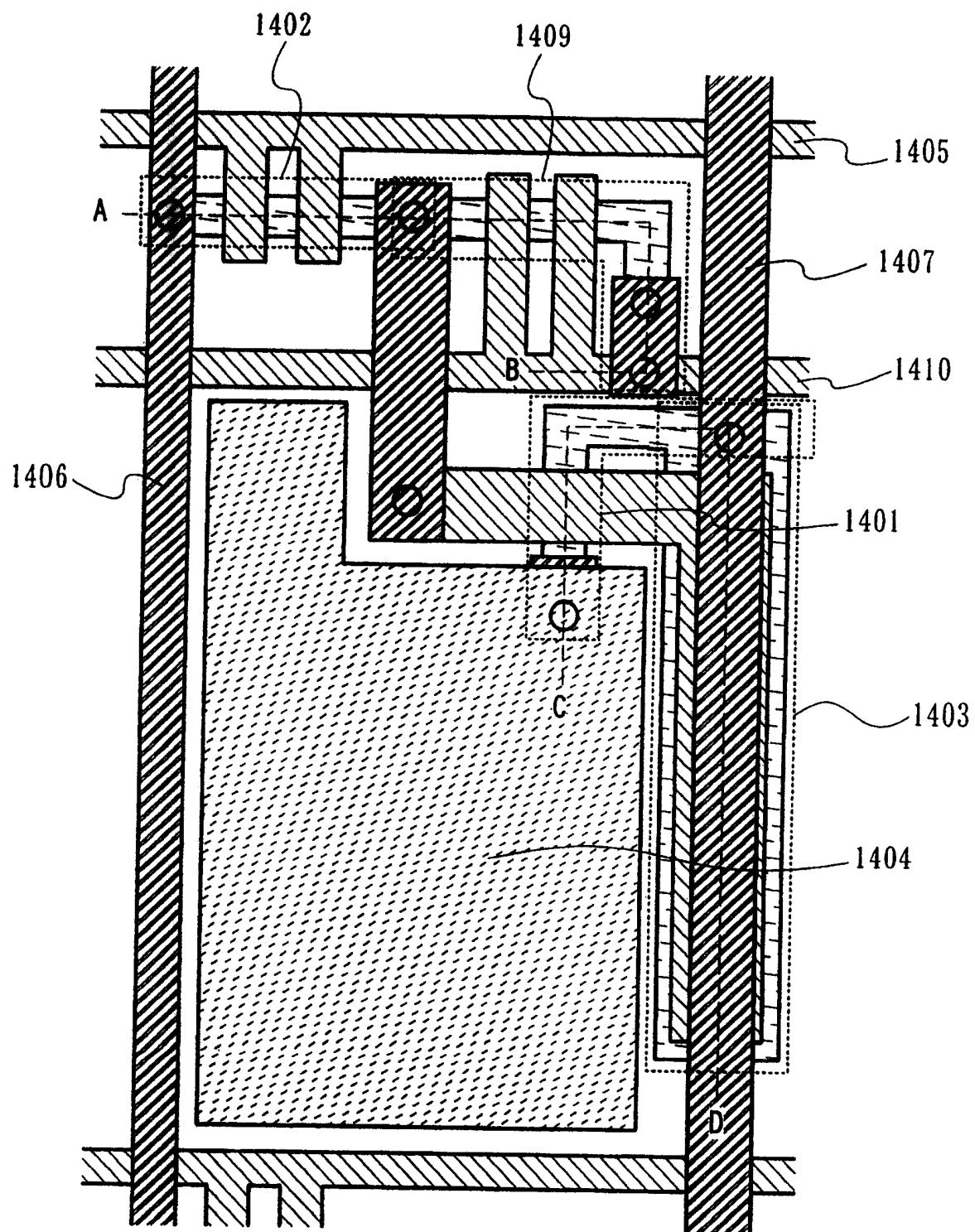


图 14

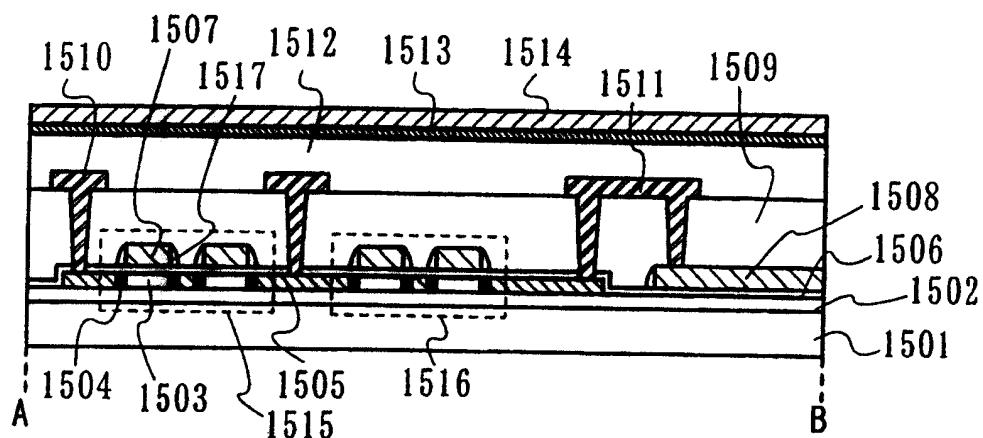


图 15A

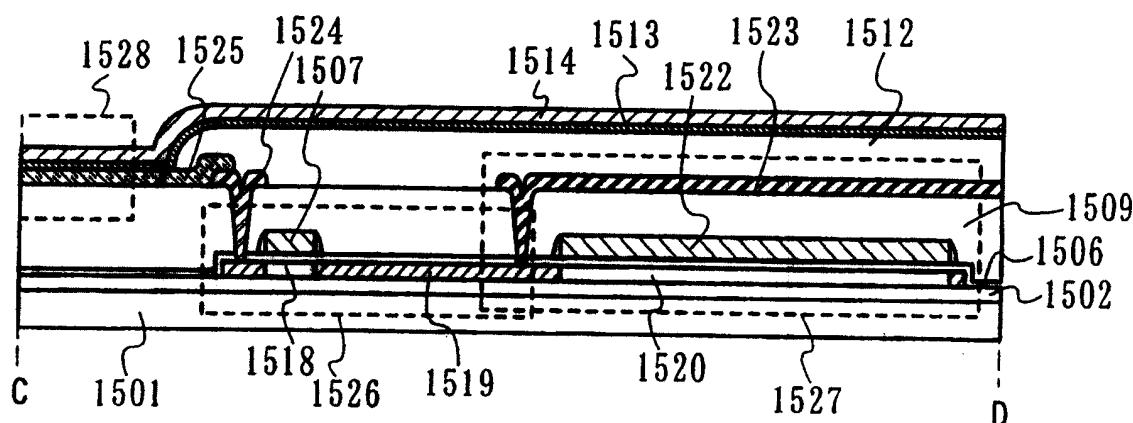


图 15B

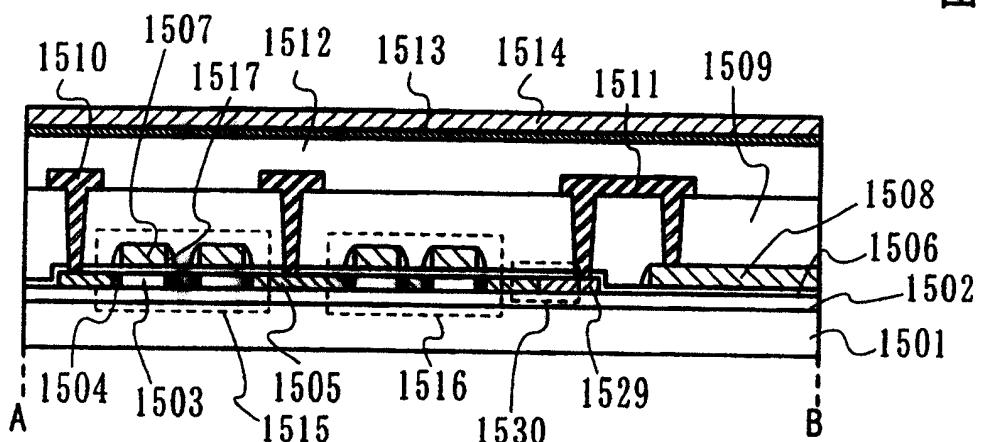


图 15C

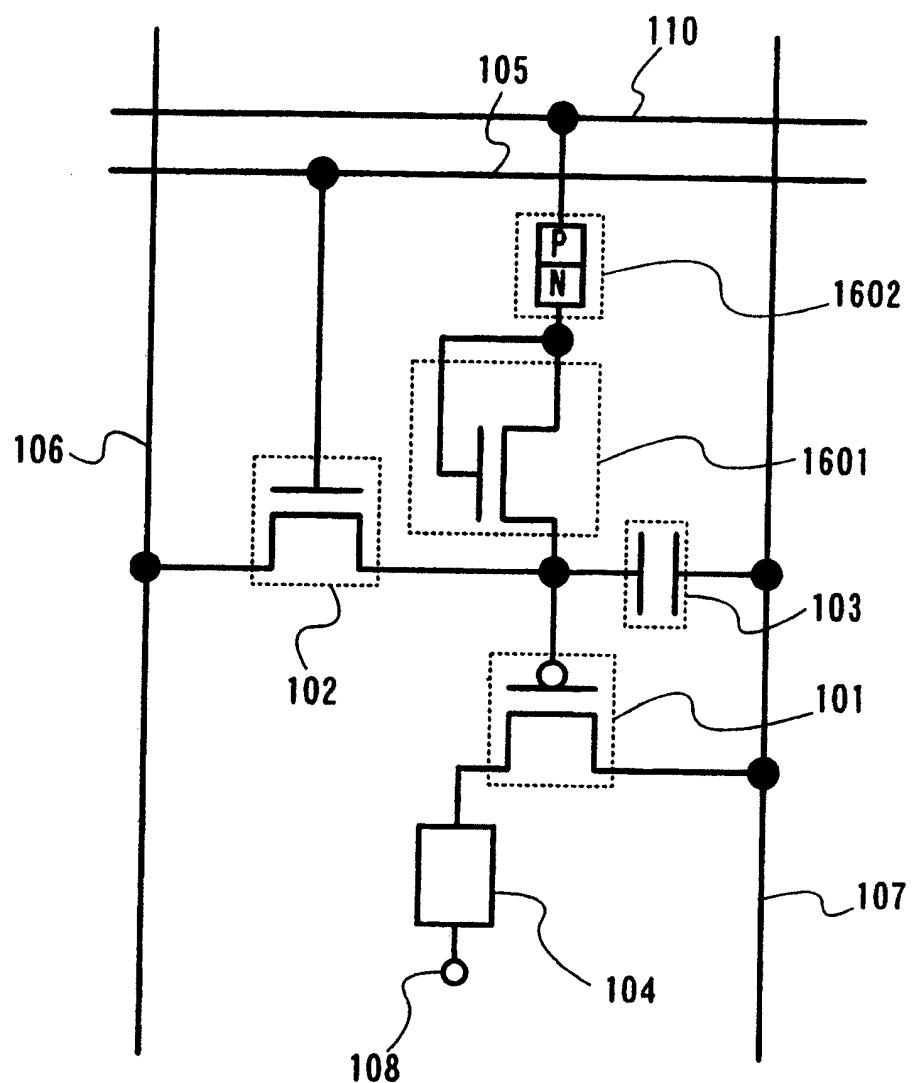


图 16

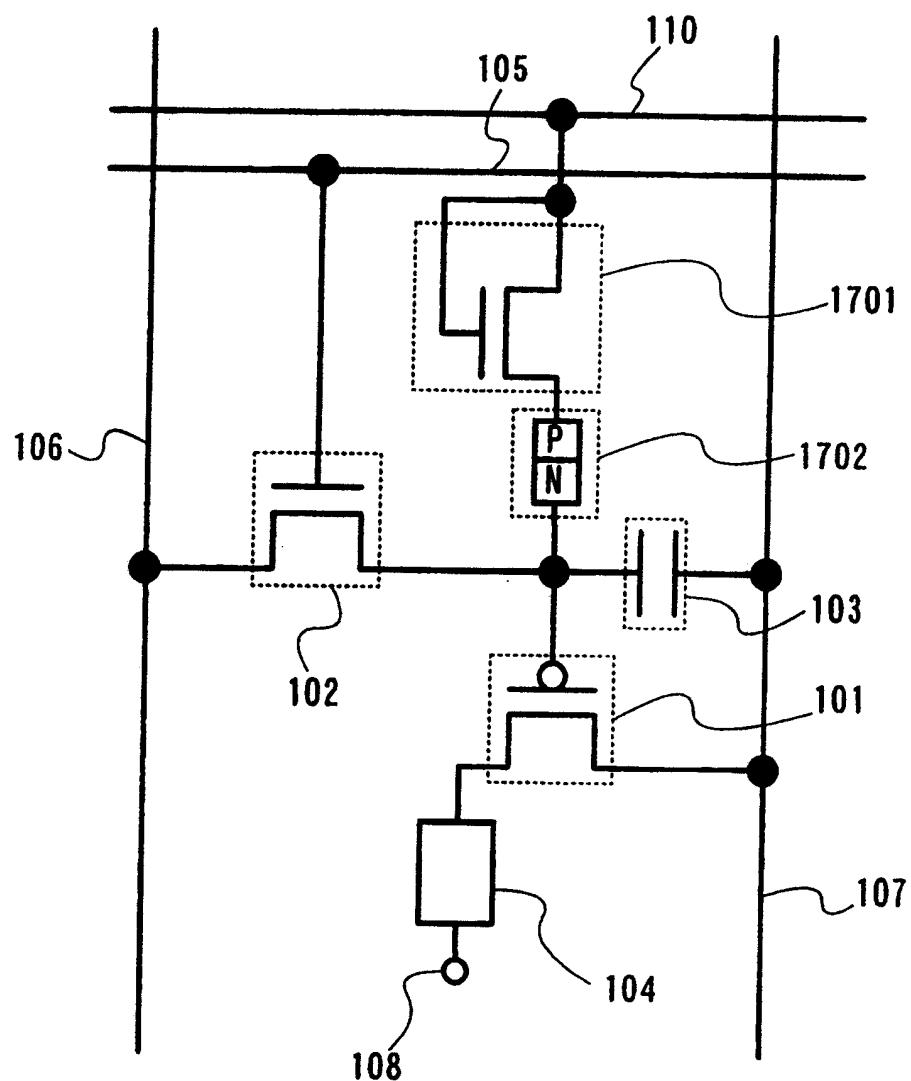


图 17

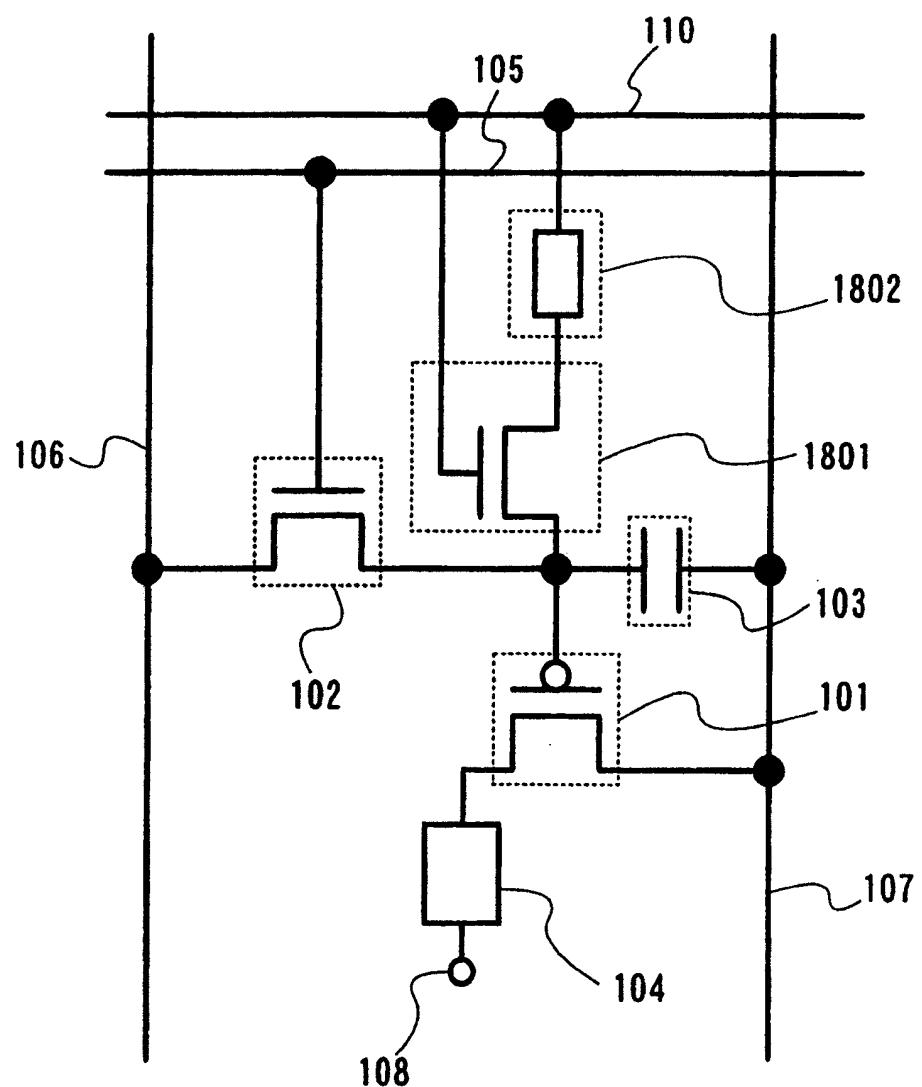


图 18

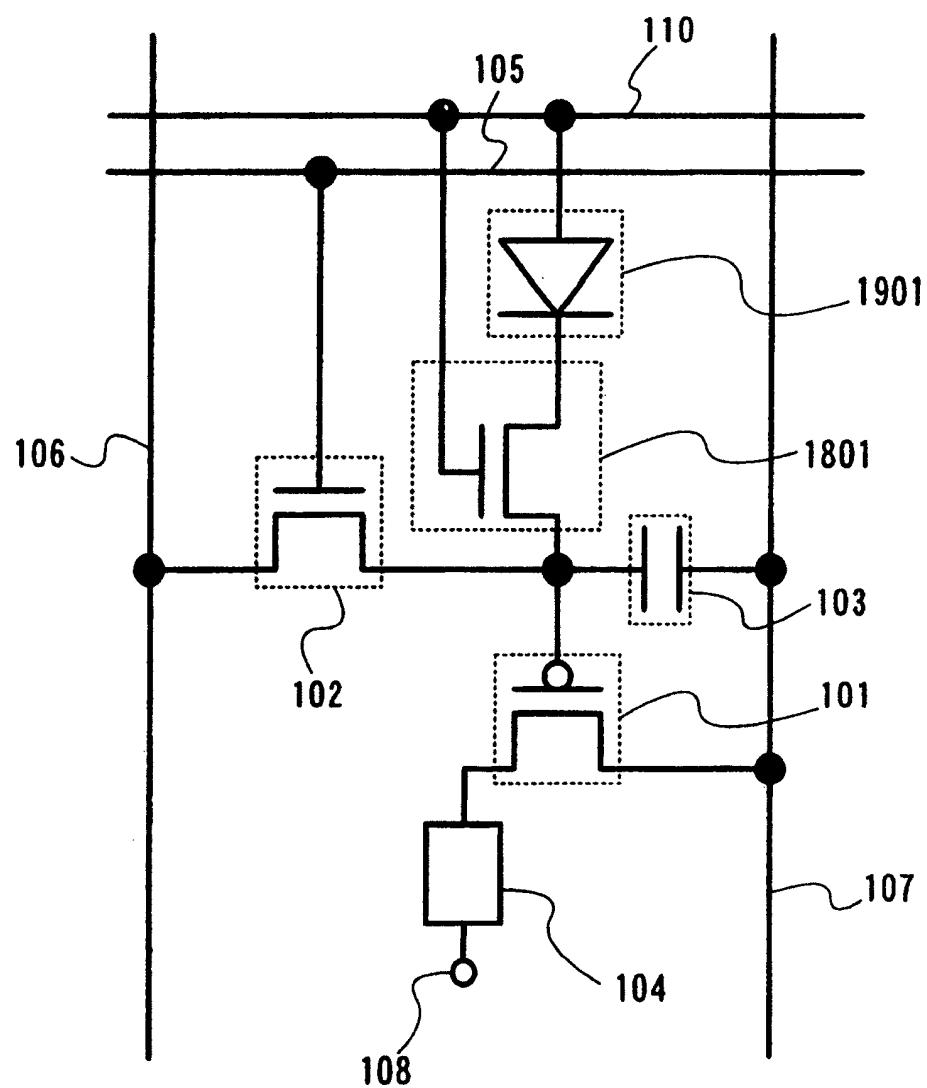


图 19

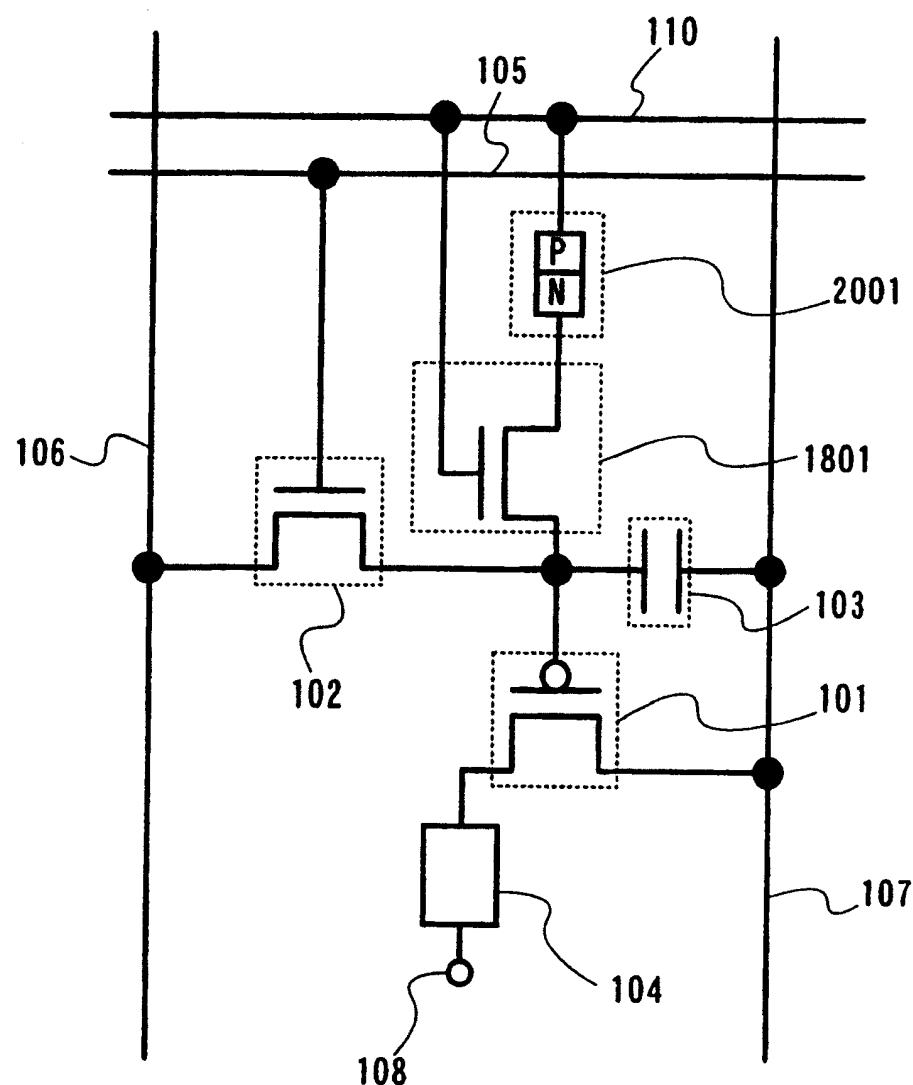


图 20

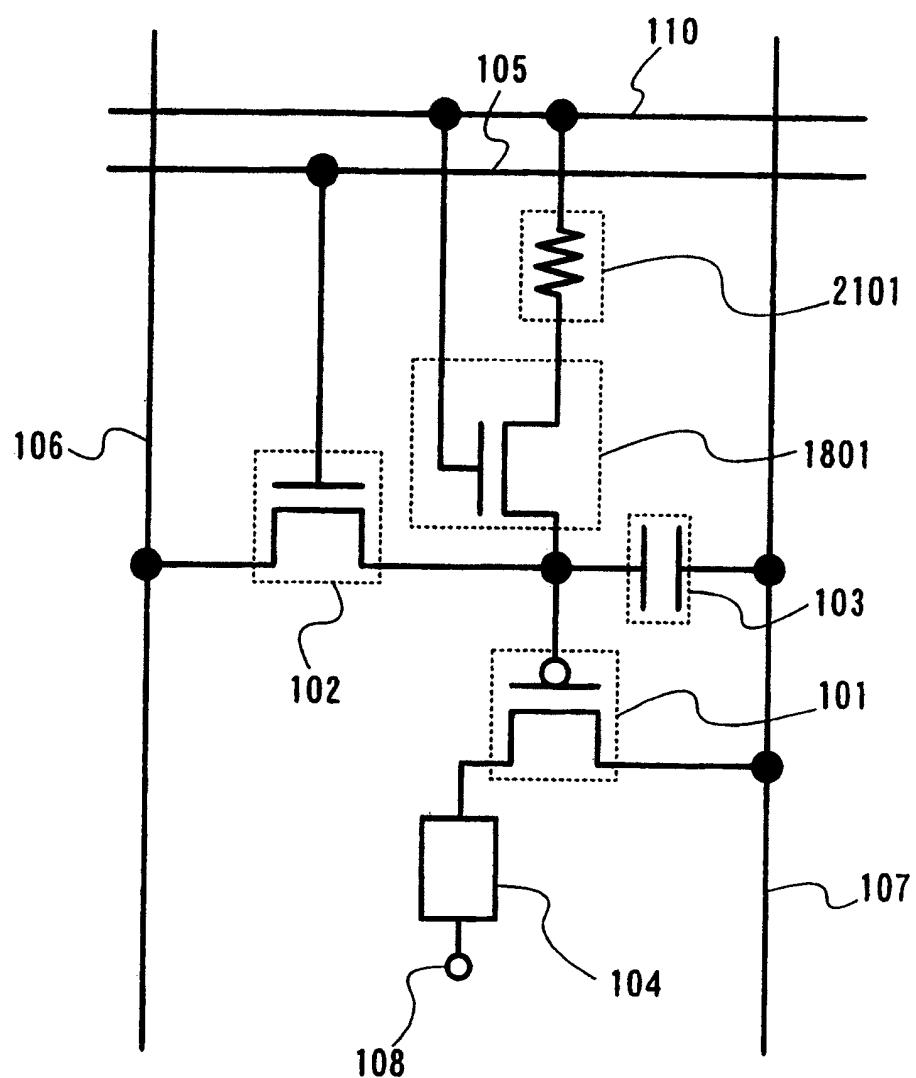


图 21

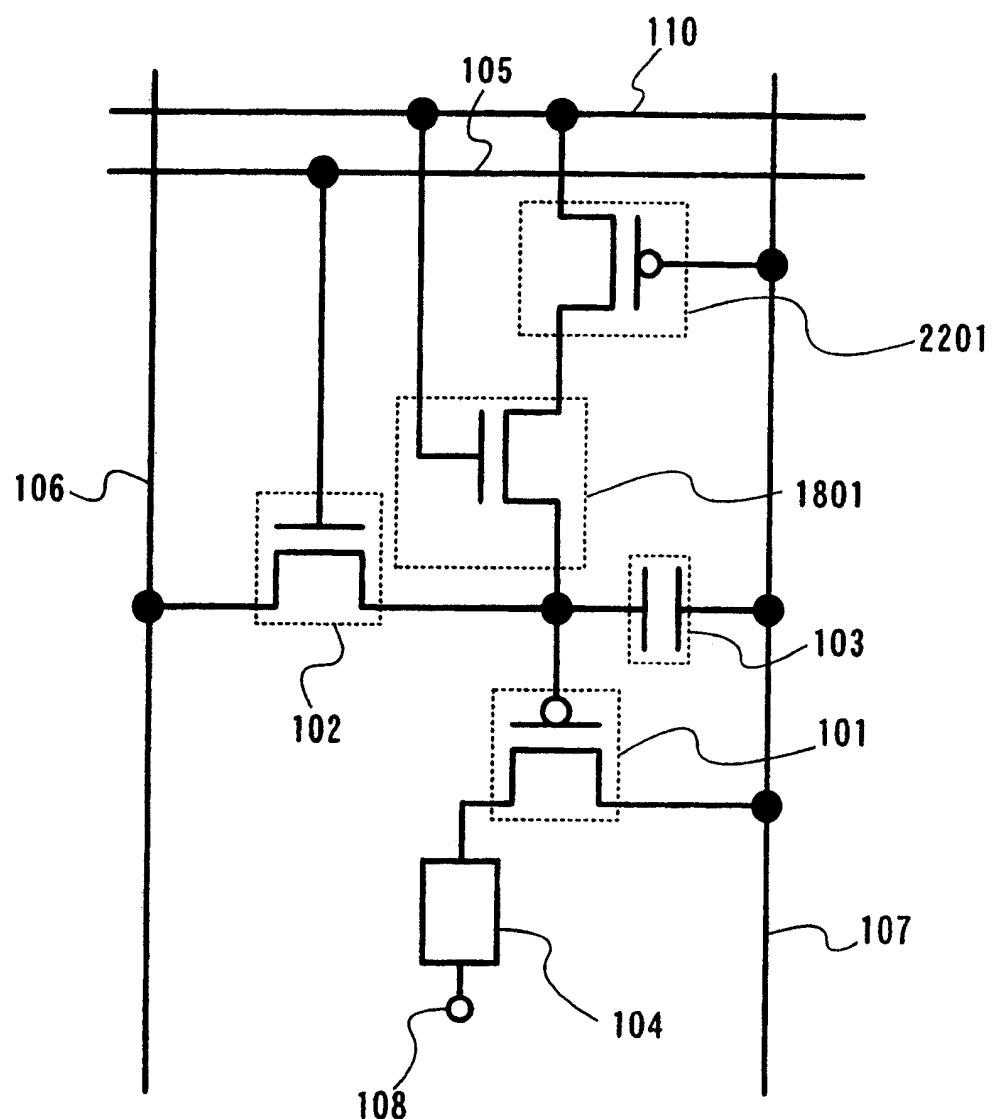


图 22

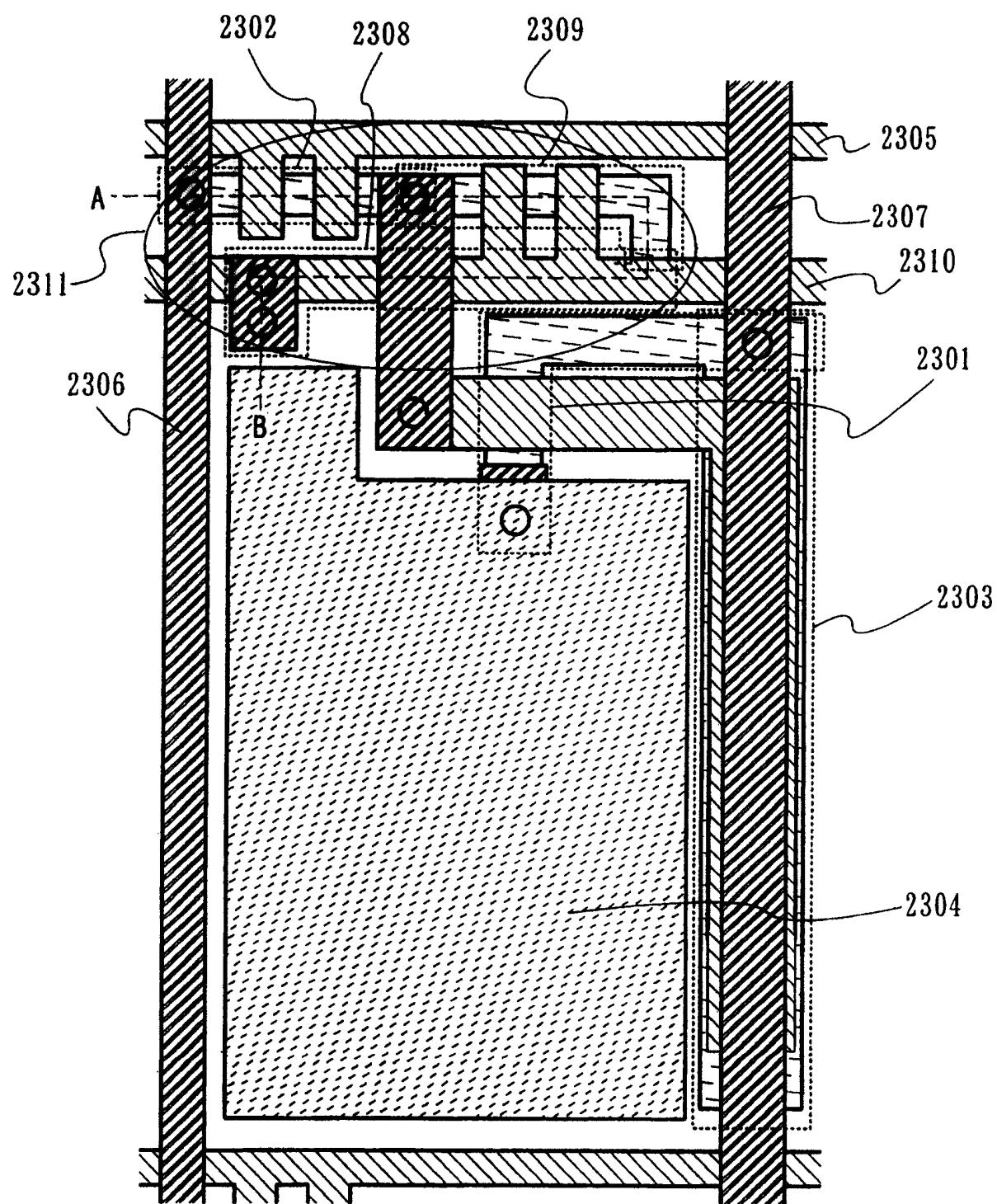


图 23

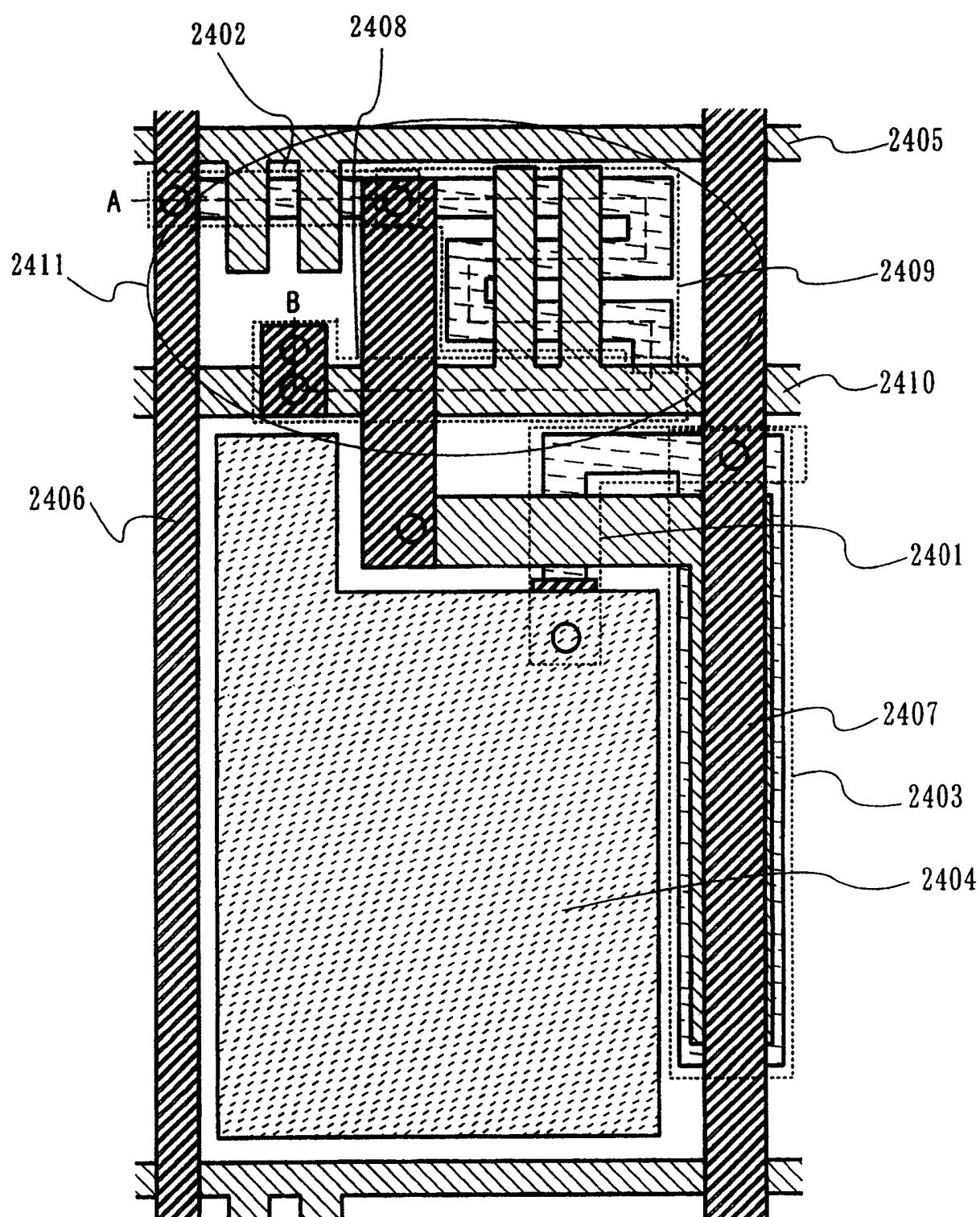


图 24

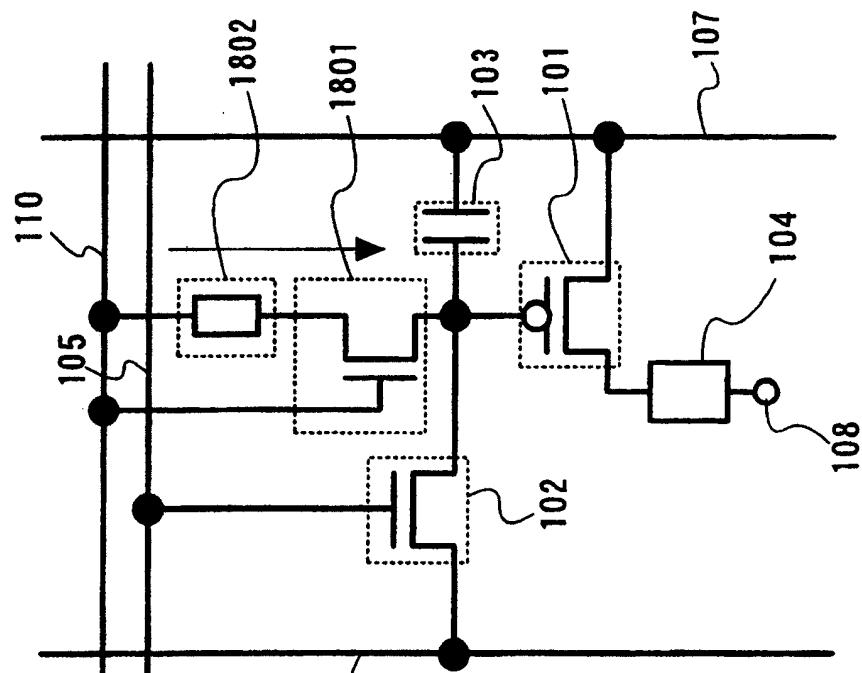


图 25B

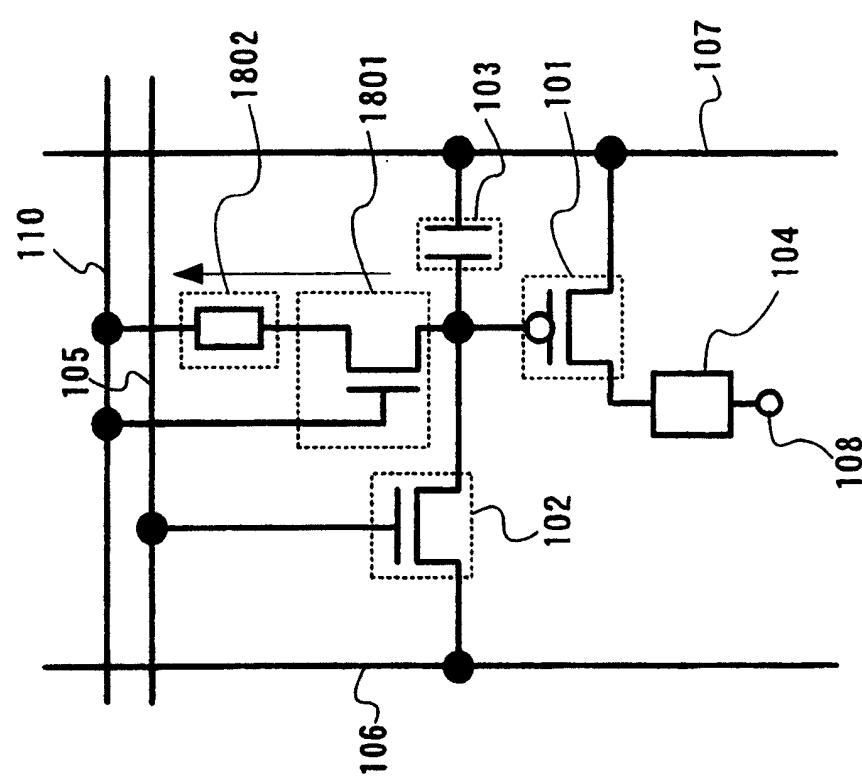
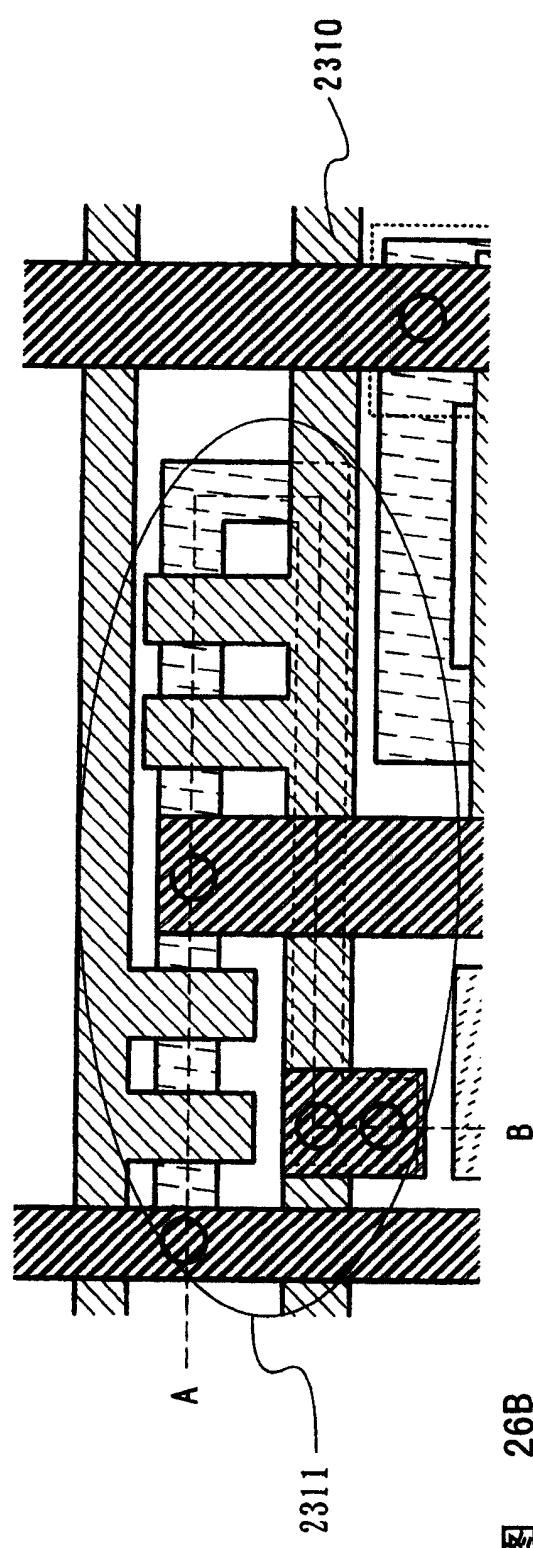
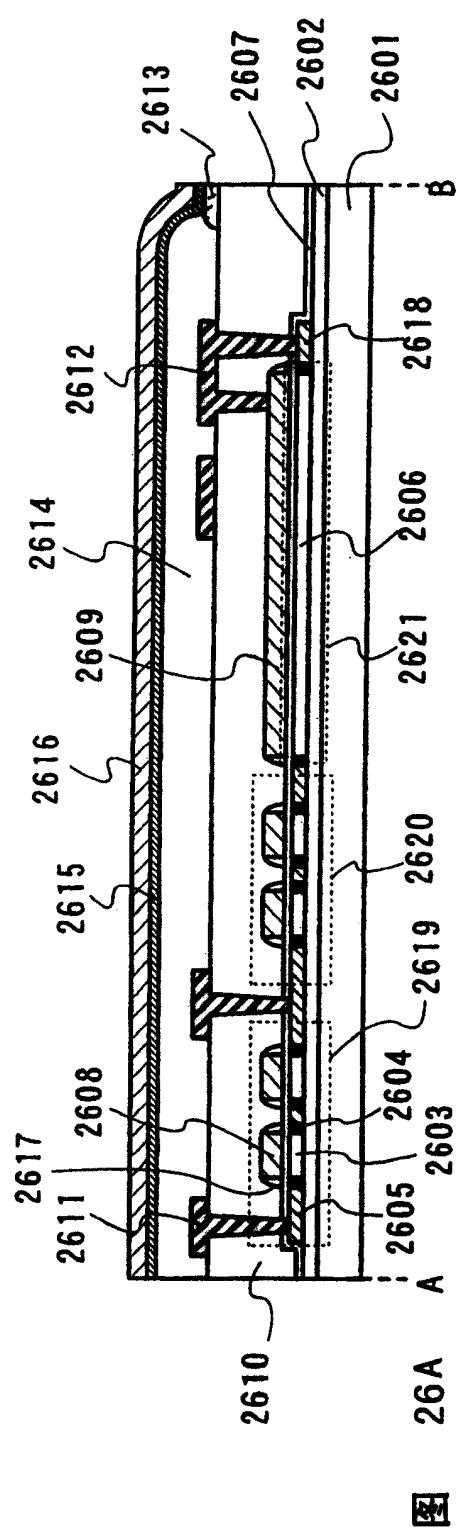


图 25A



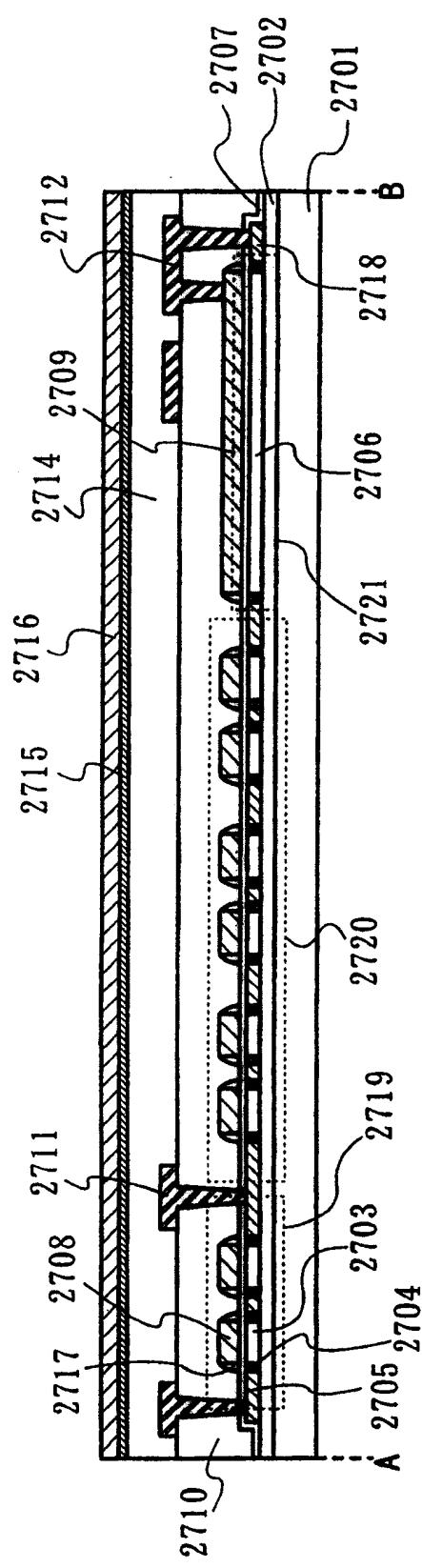


图 27A

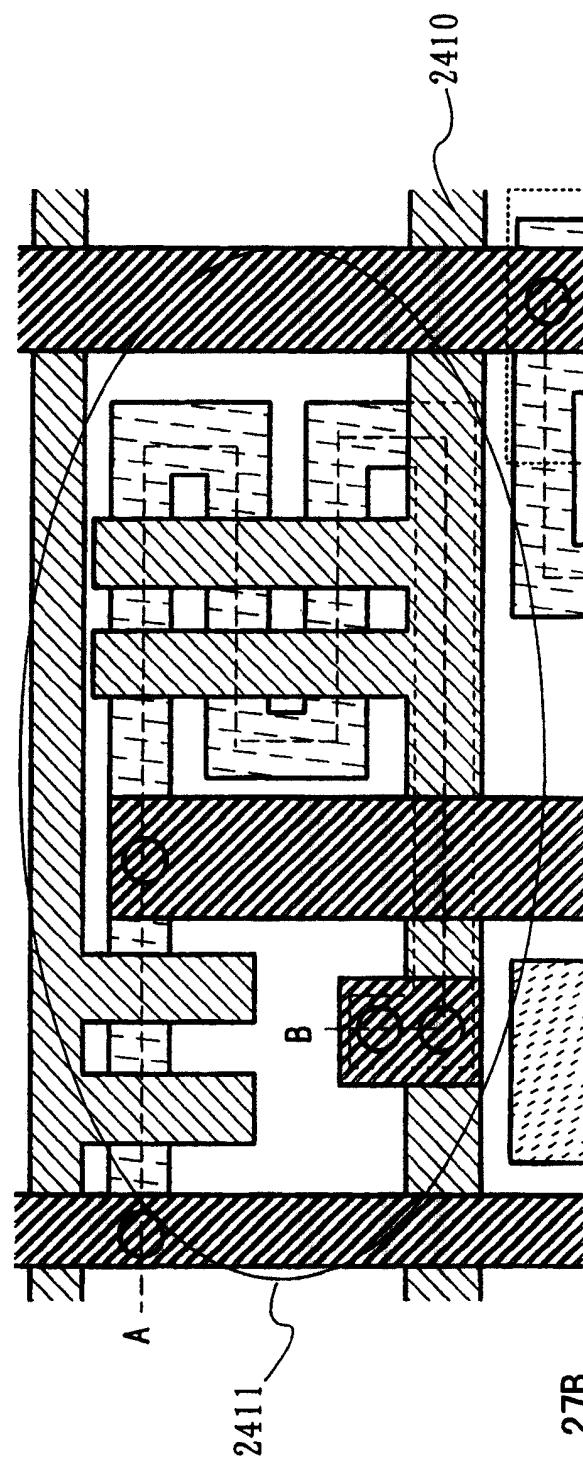


图 27B

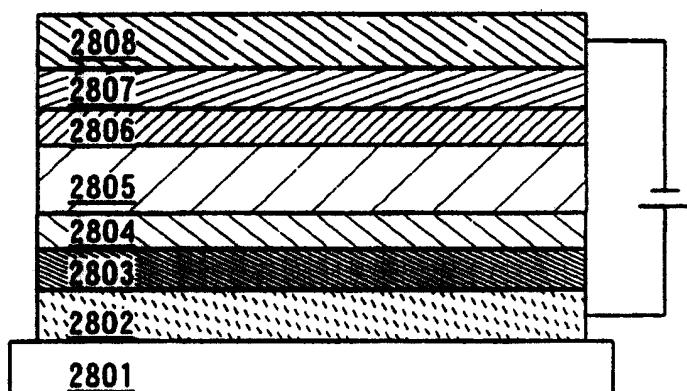


图 28A

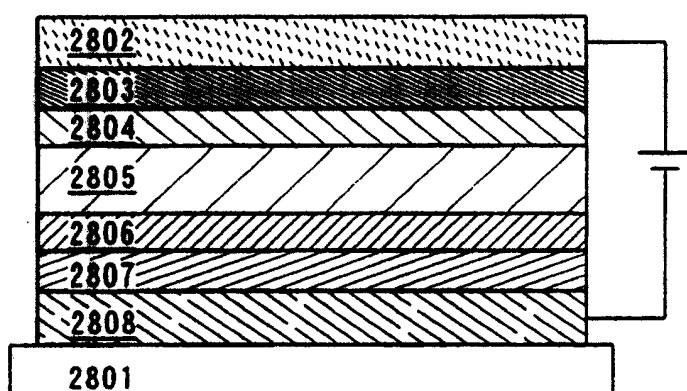


图 28B

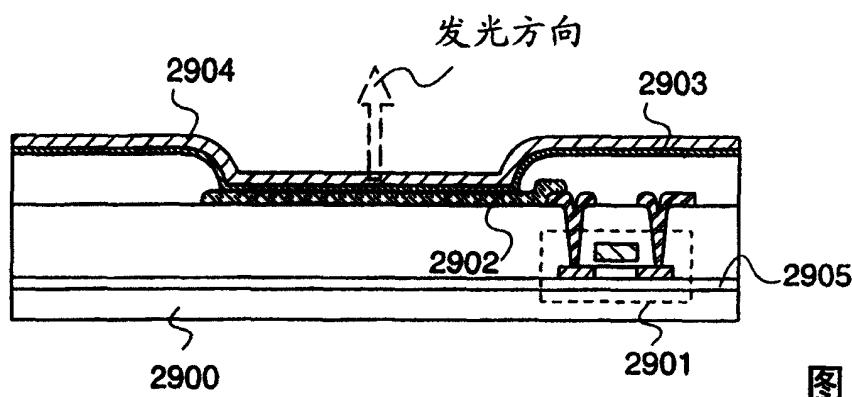


图 29A

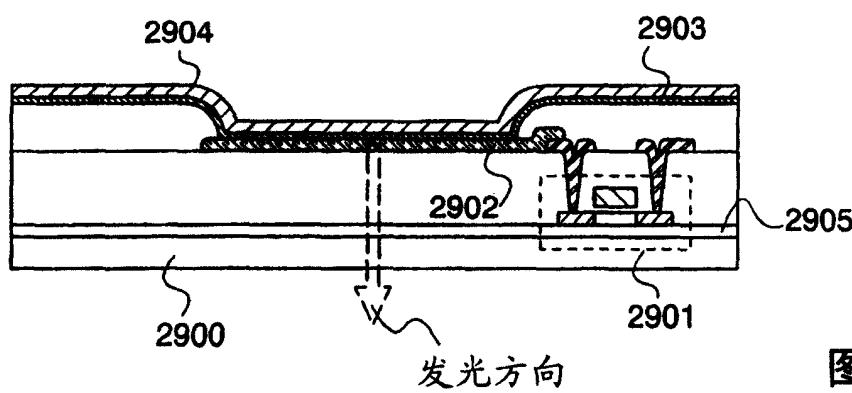


图 29B

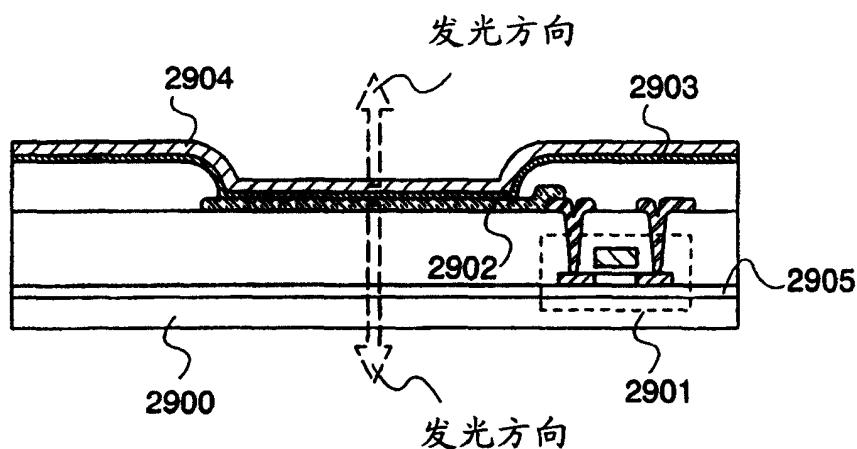


图 29C

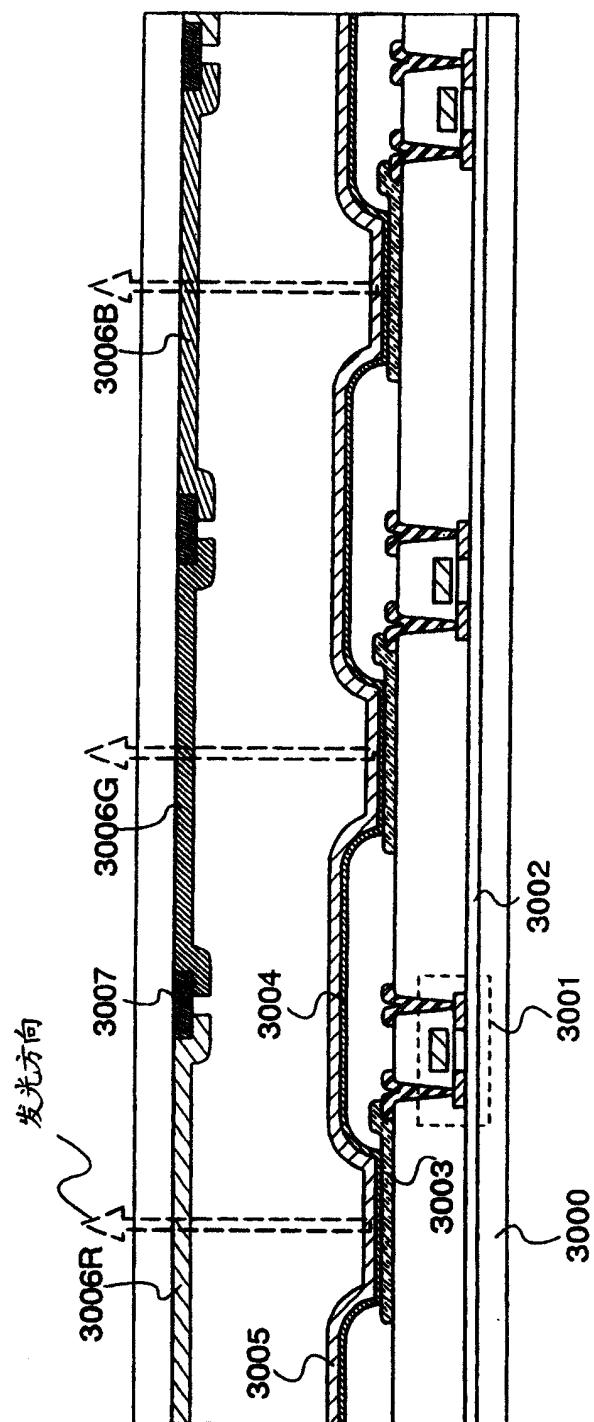
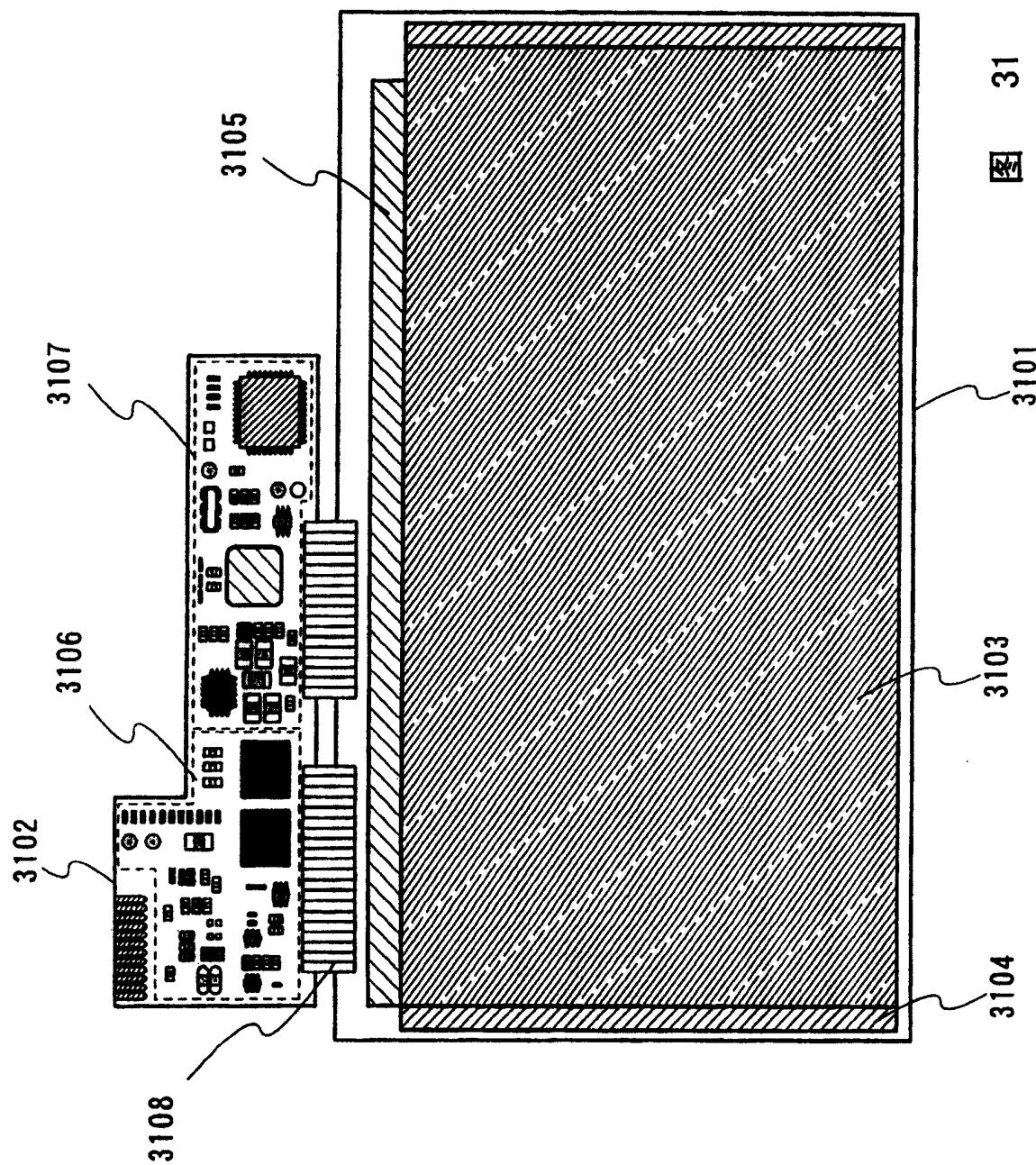


图 30



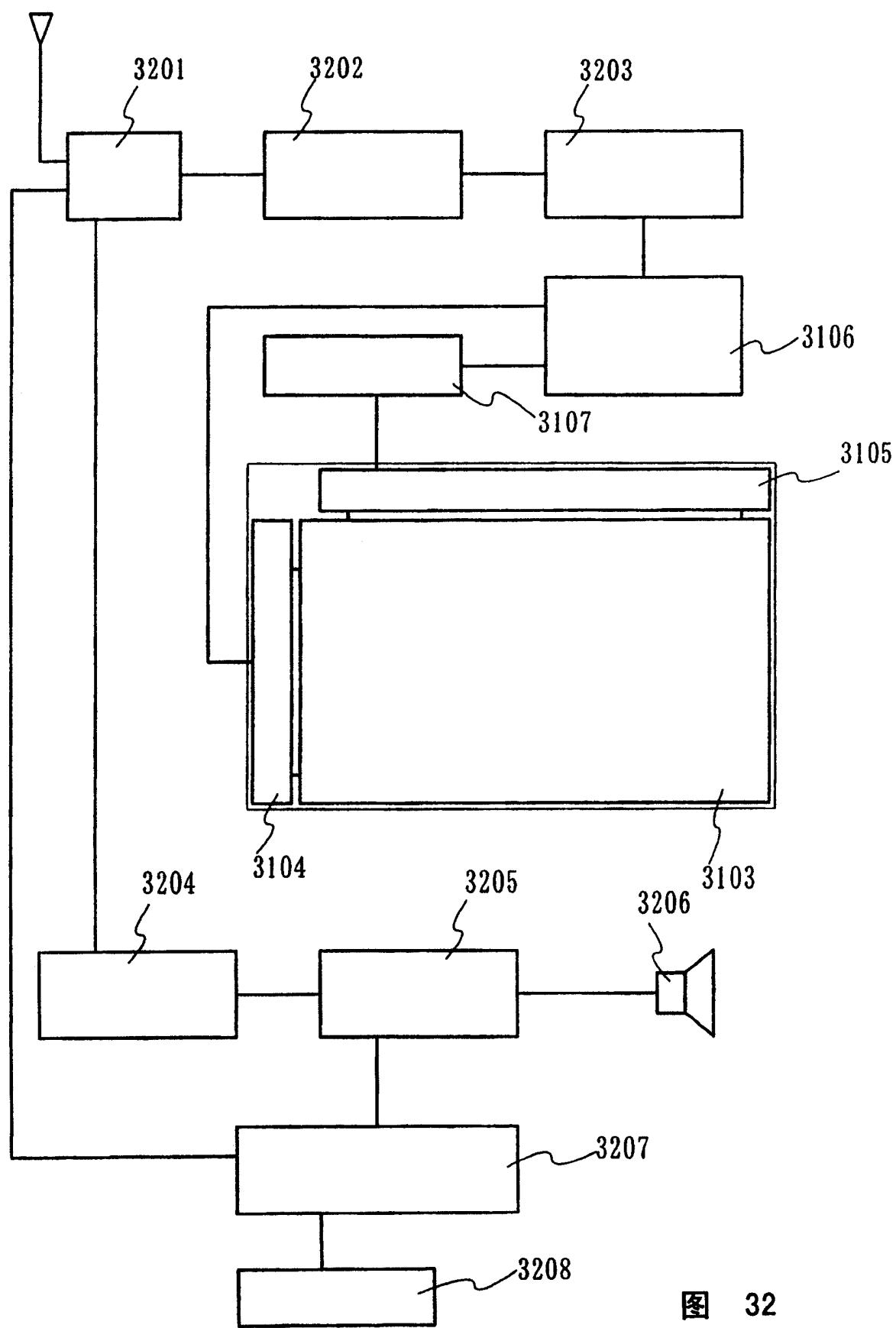


图 32

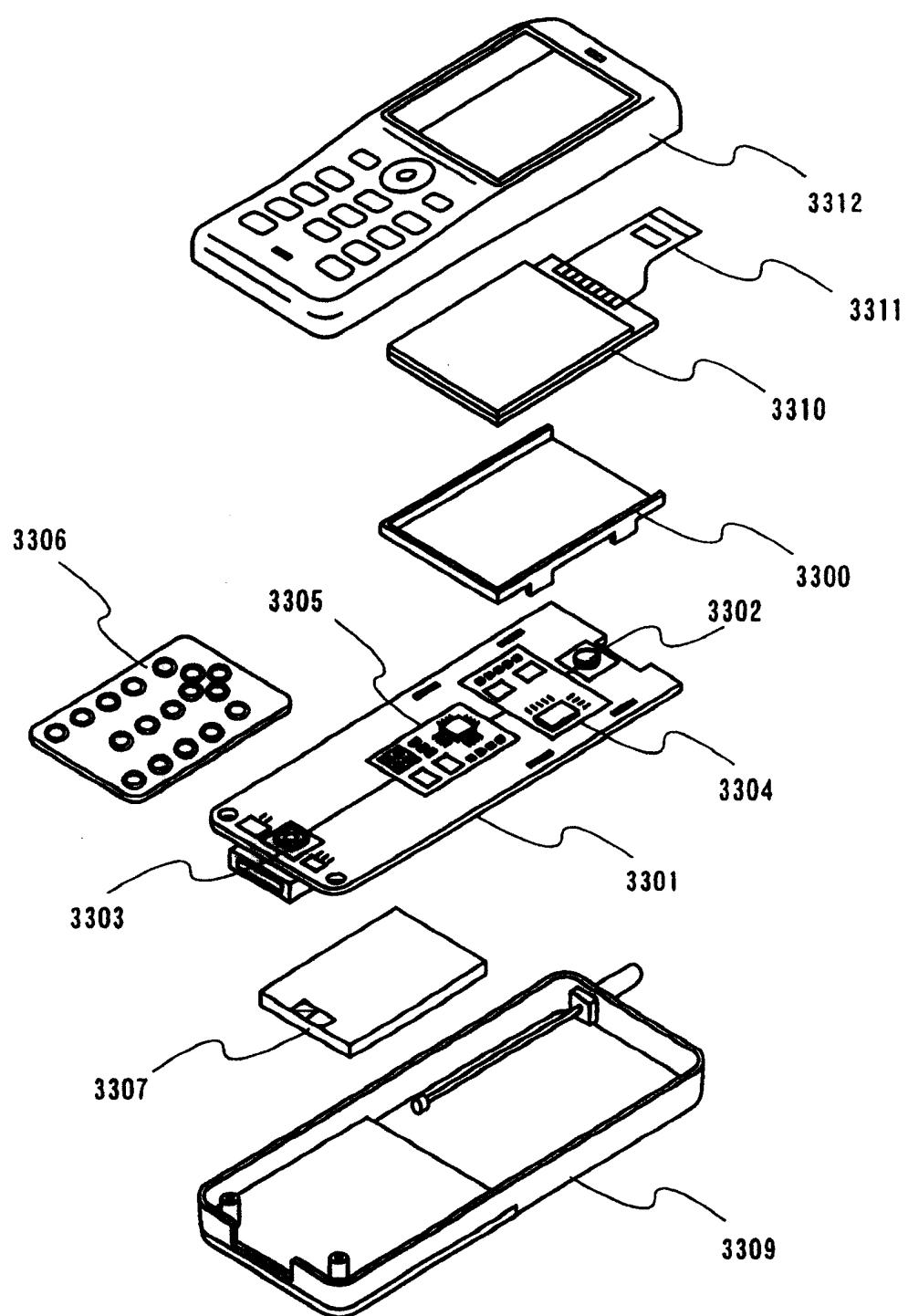


图 33

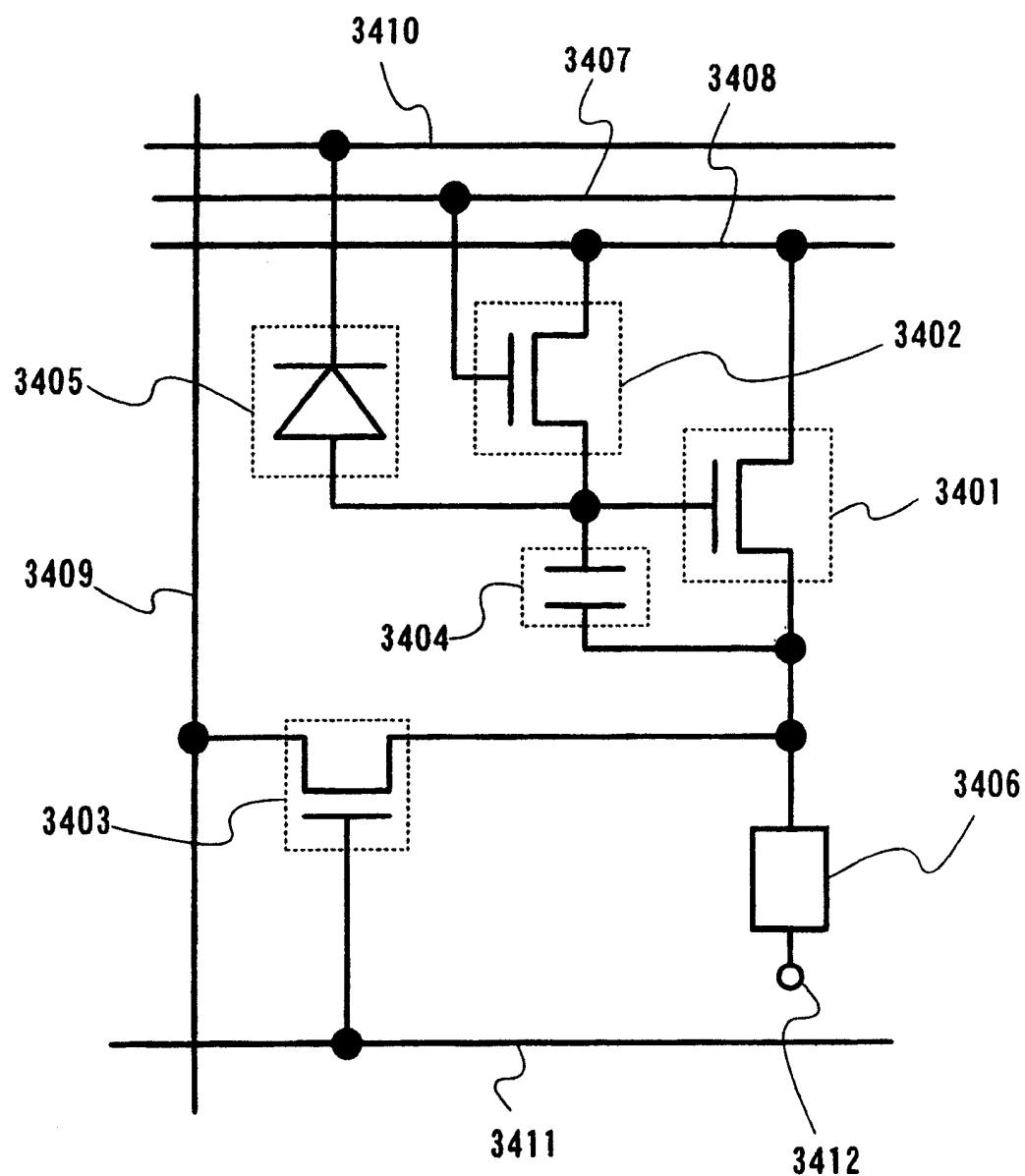


图 34

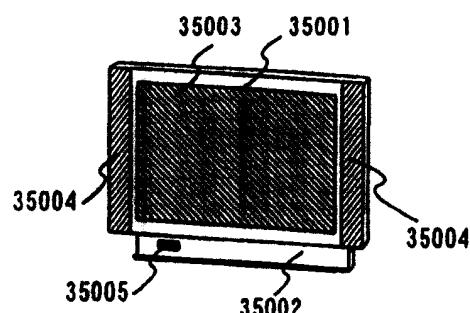


图 35A

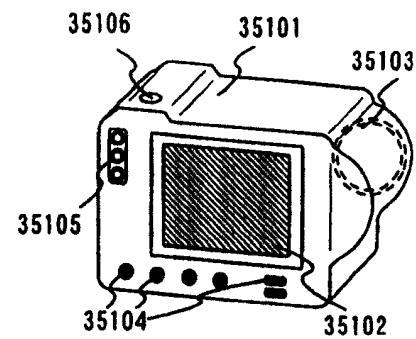


图 35B

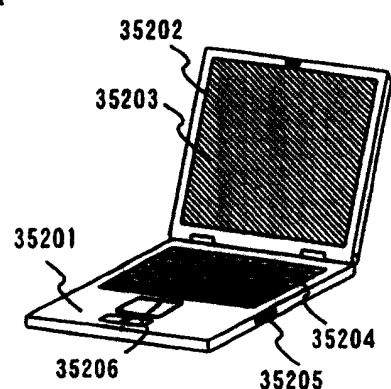


图 35C

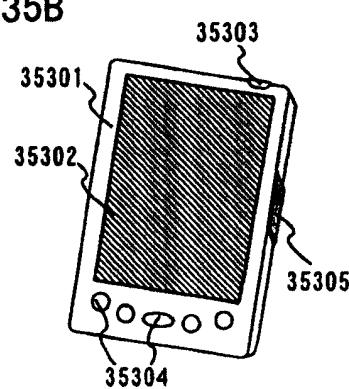


图 35D

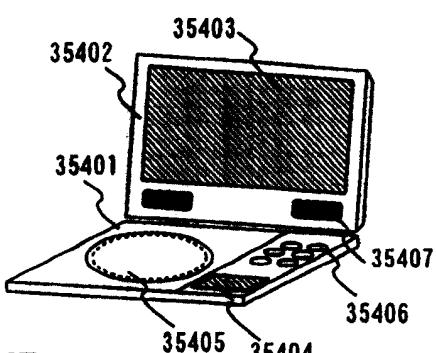


图 35E

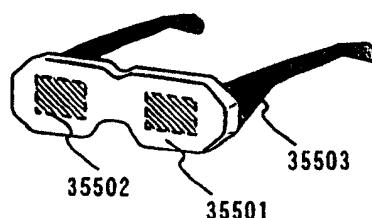


图 35F

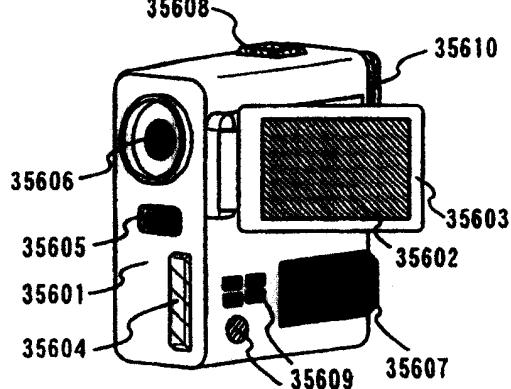


图 35G

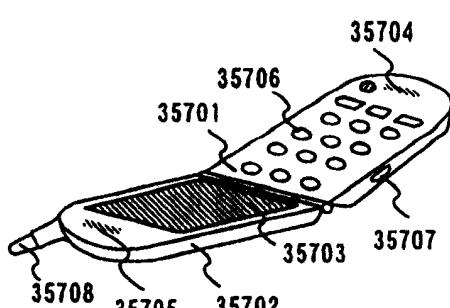
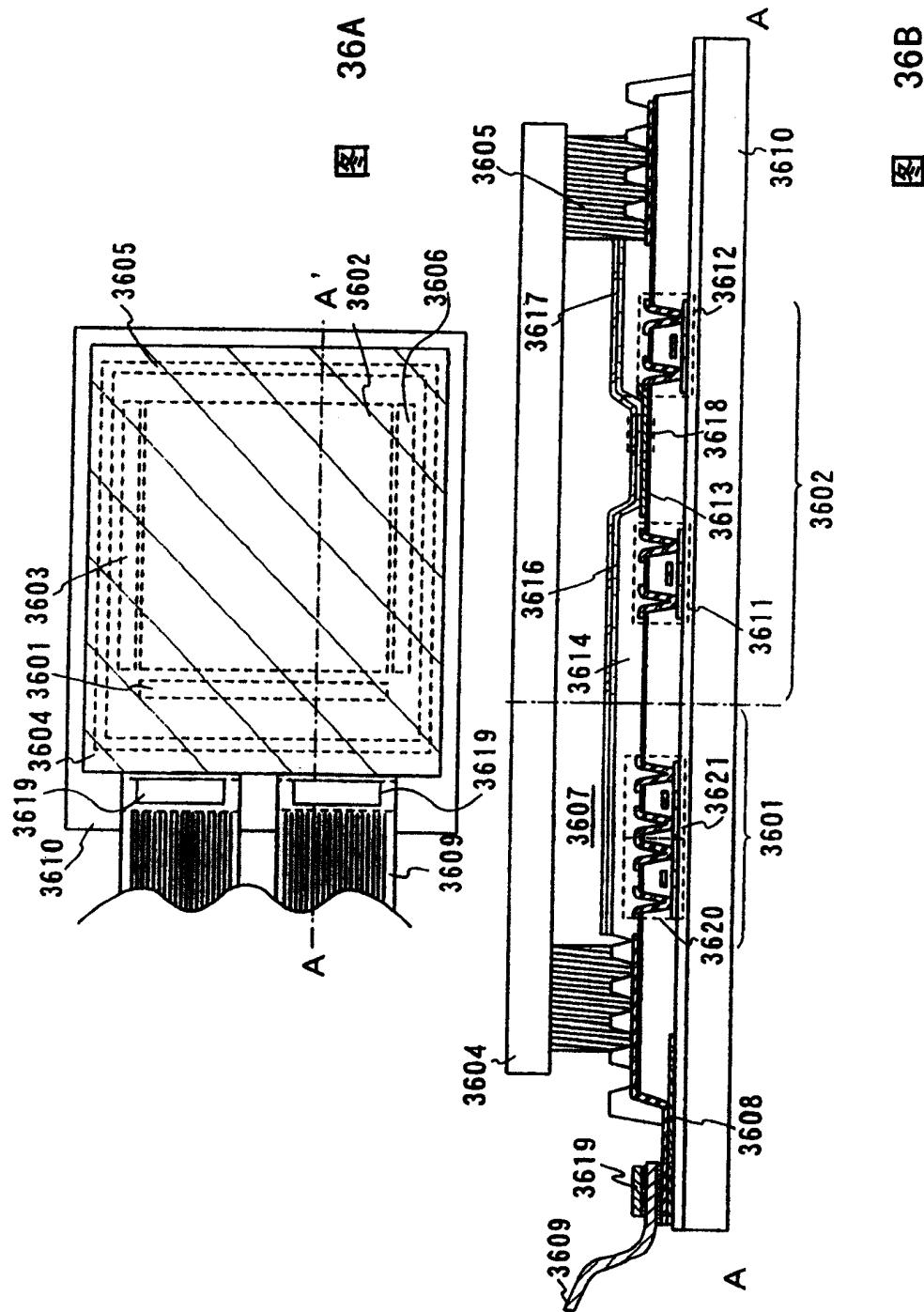


图 35H



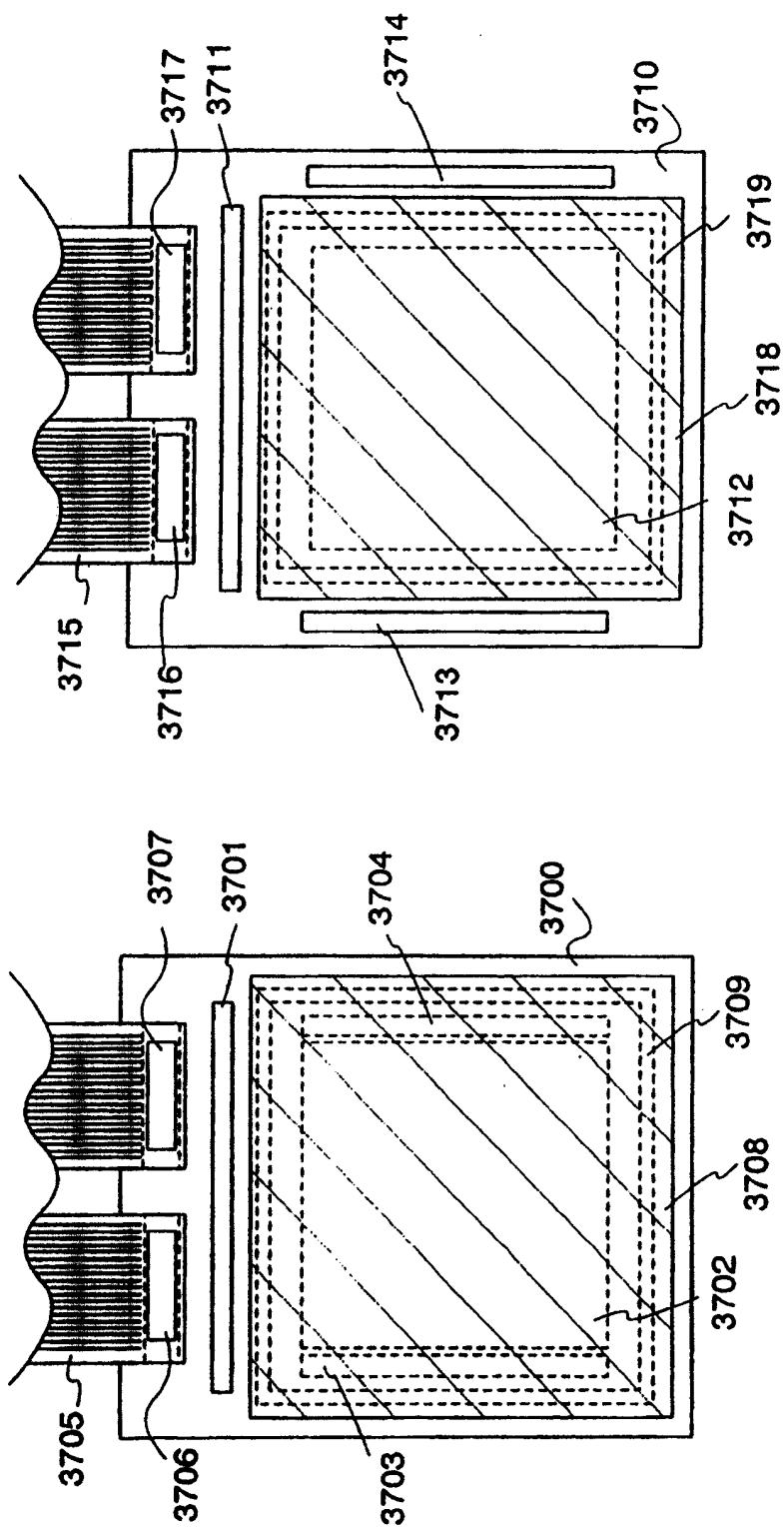


图 37A

图 37B

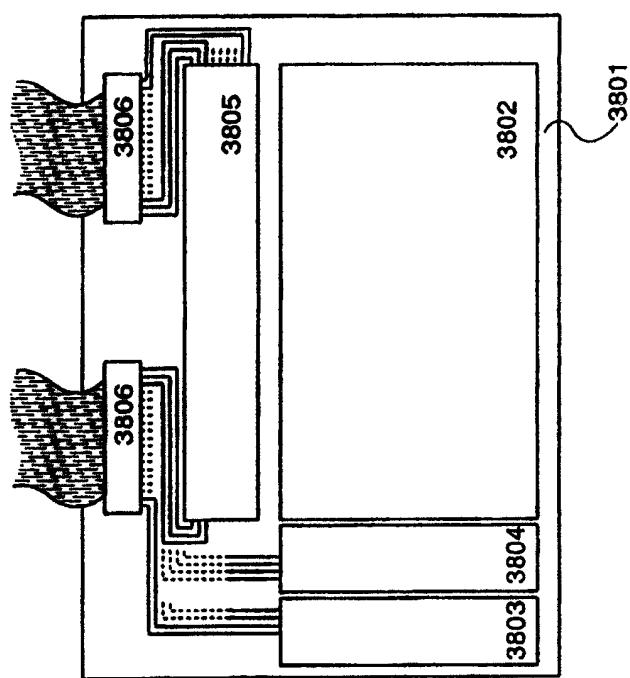


图 38B

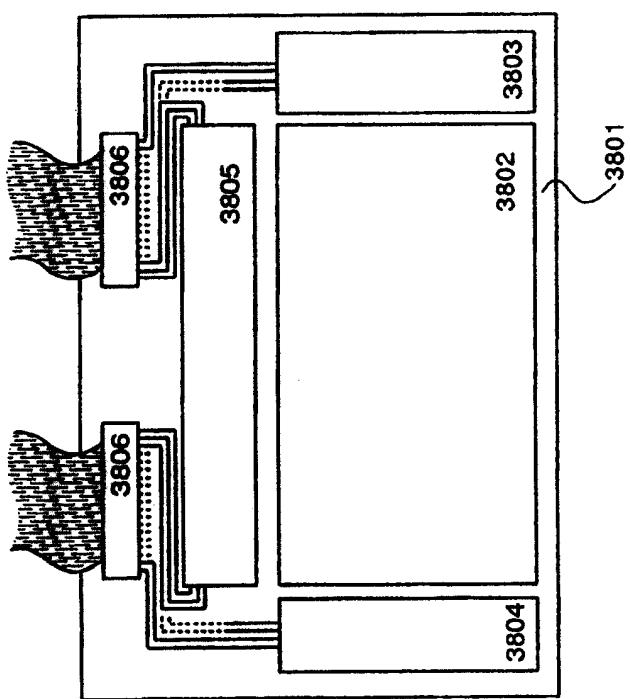


图 38A

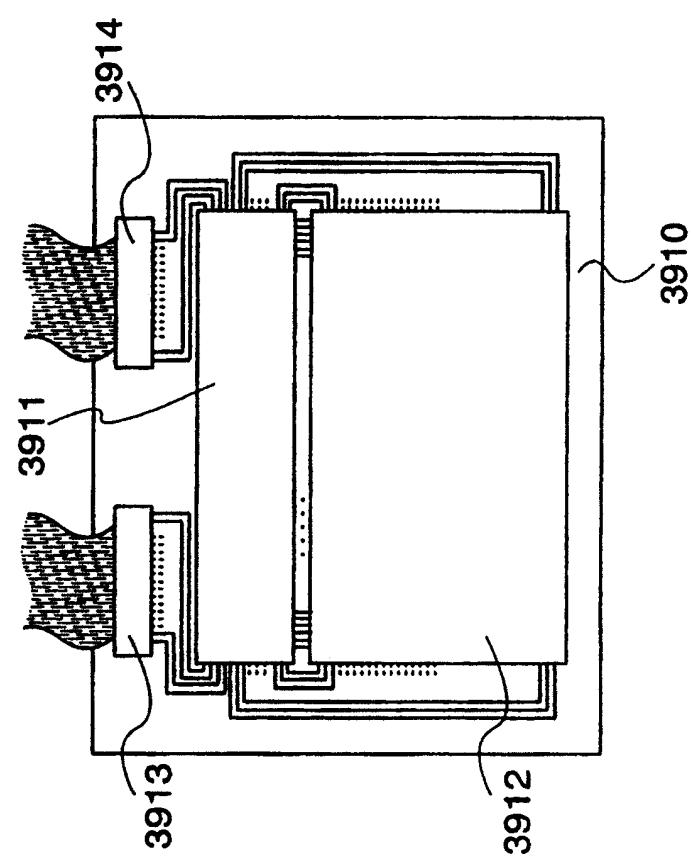


图 39B

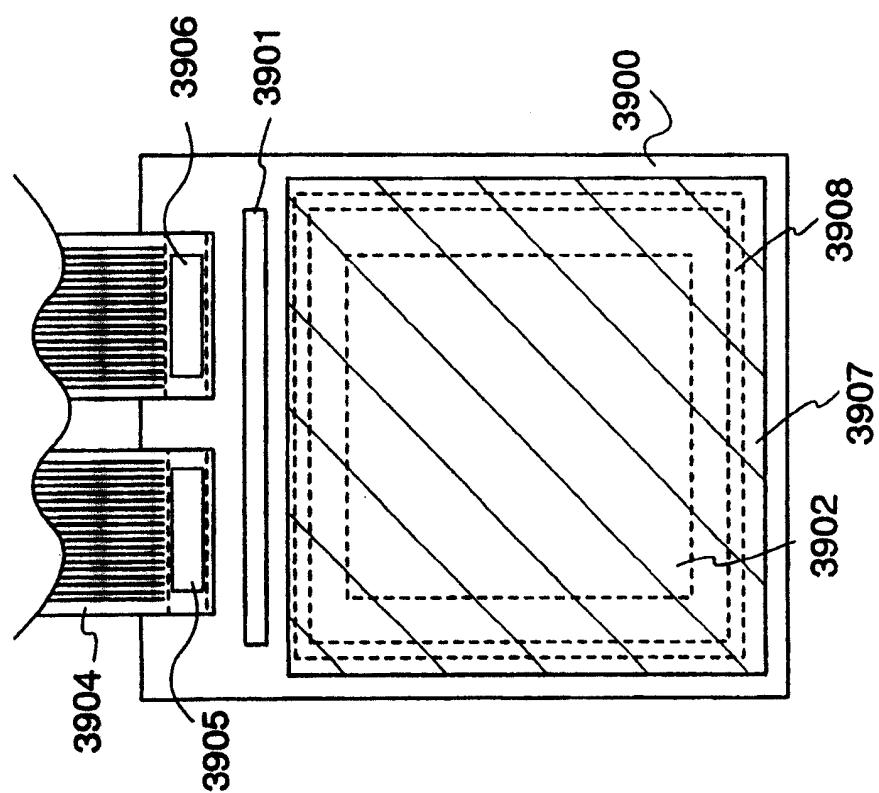


图 39A

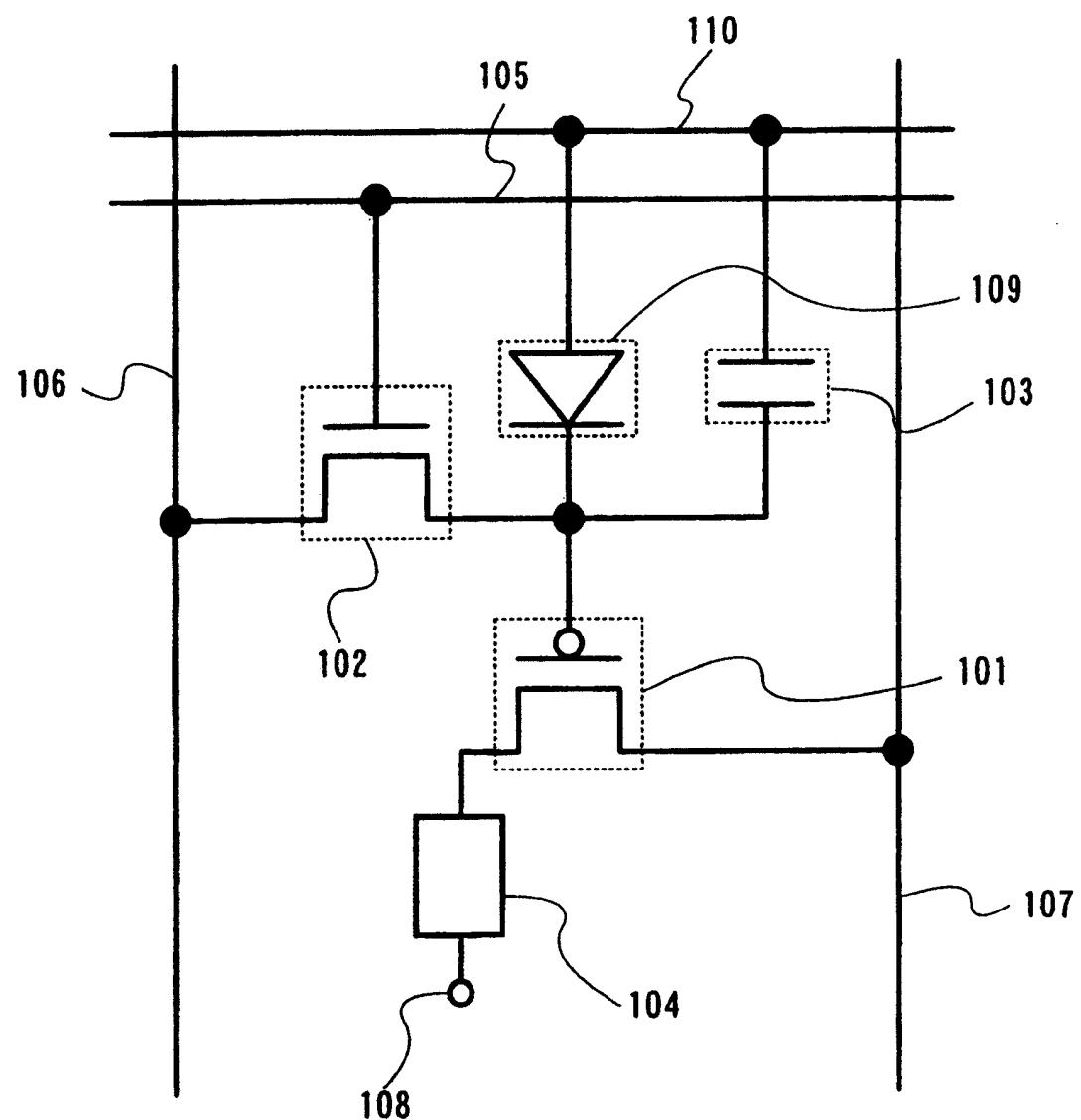


图 40

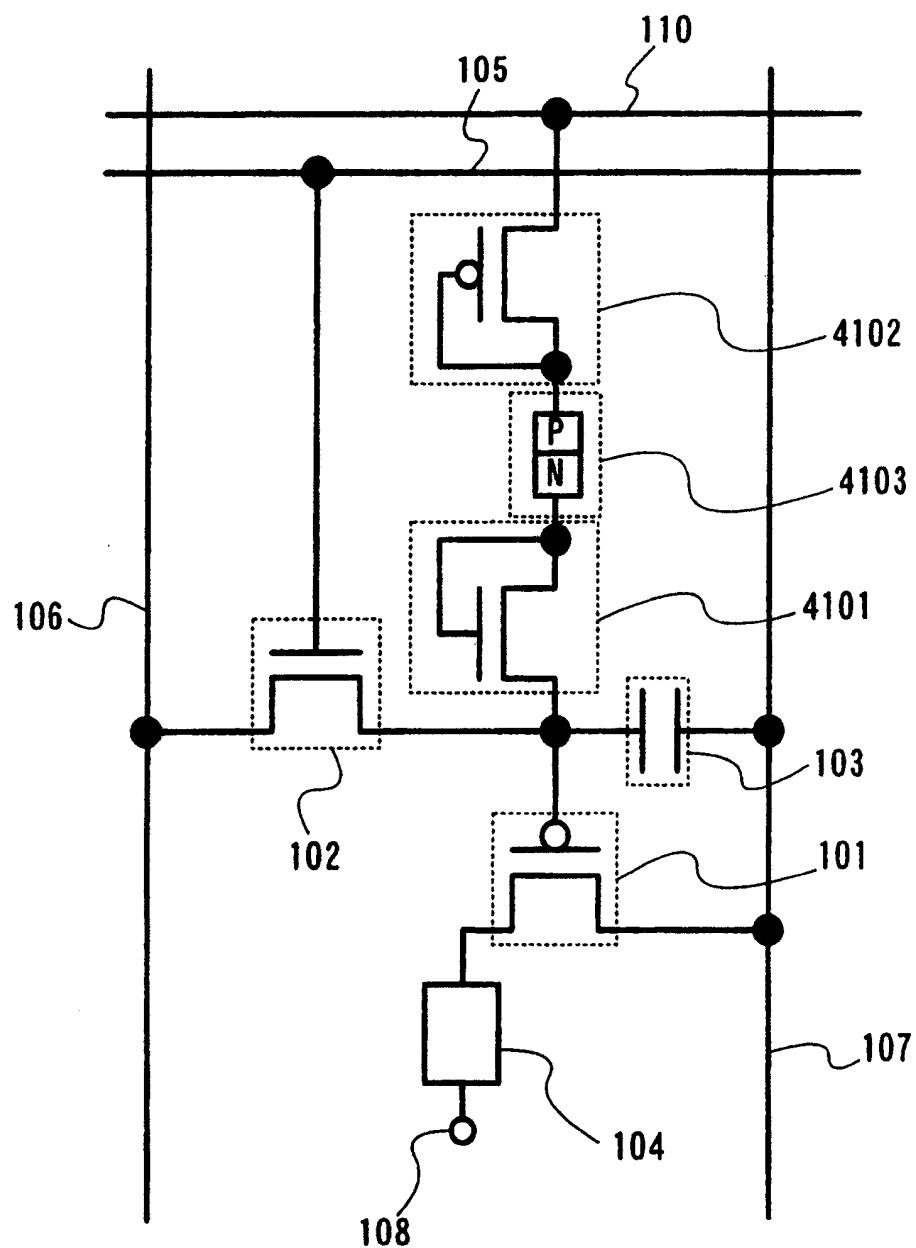


图 41

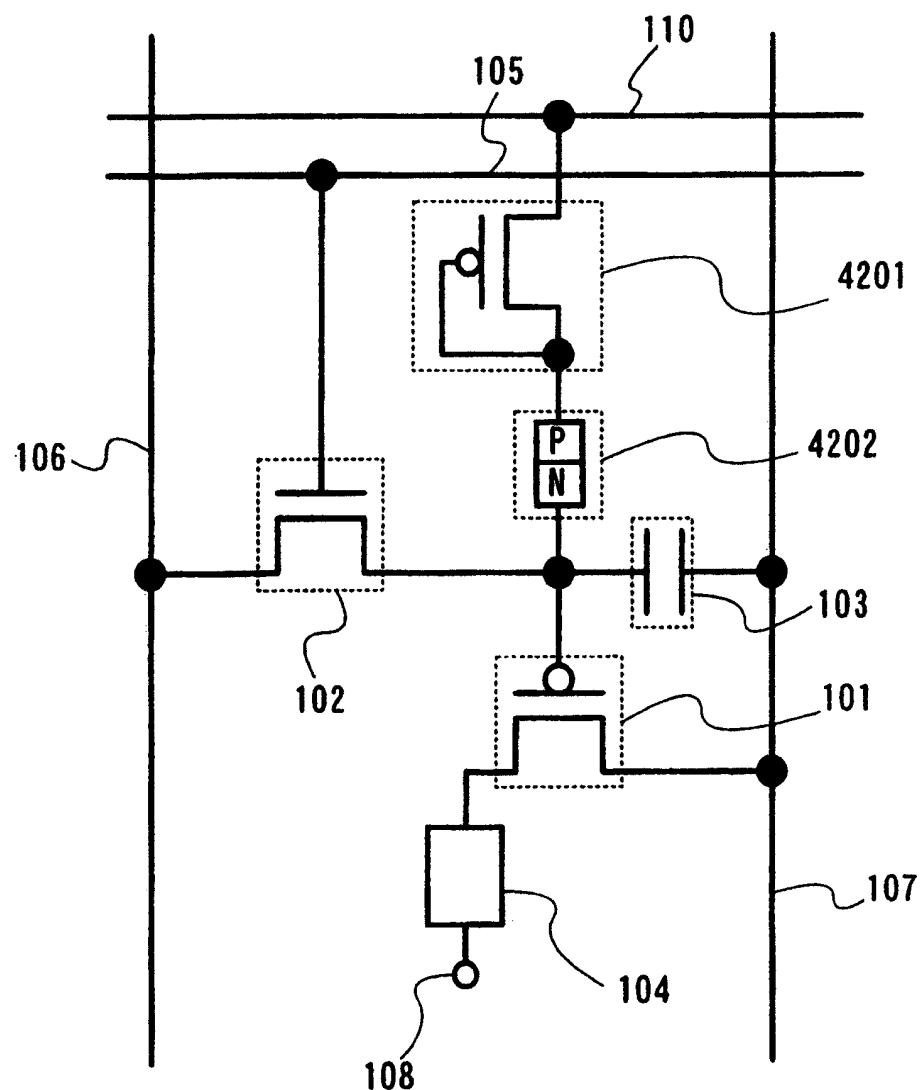


图 42

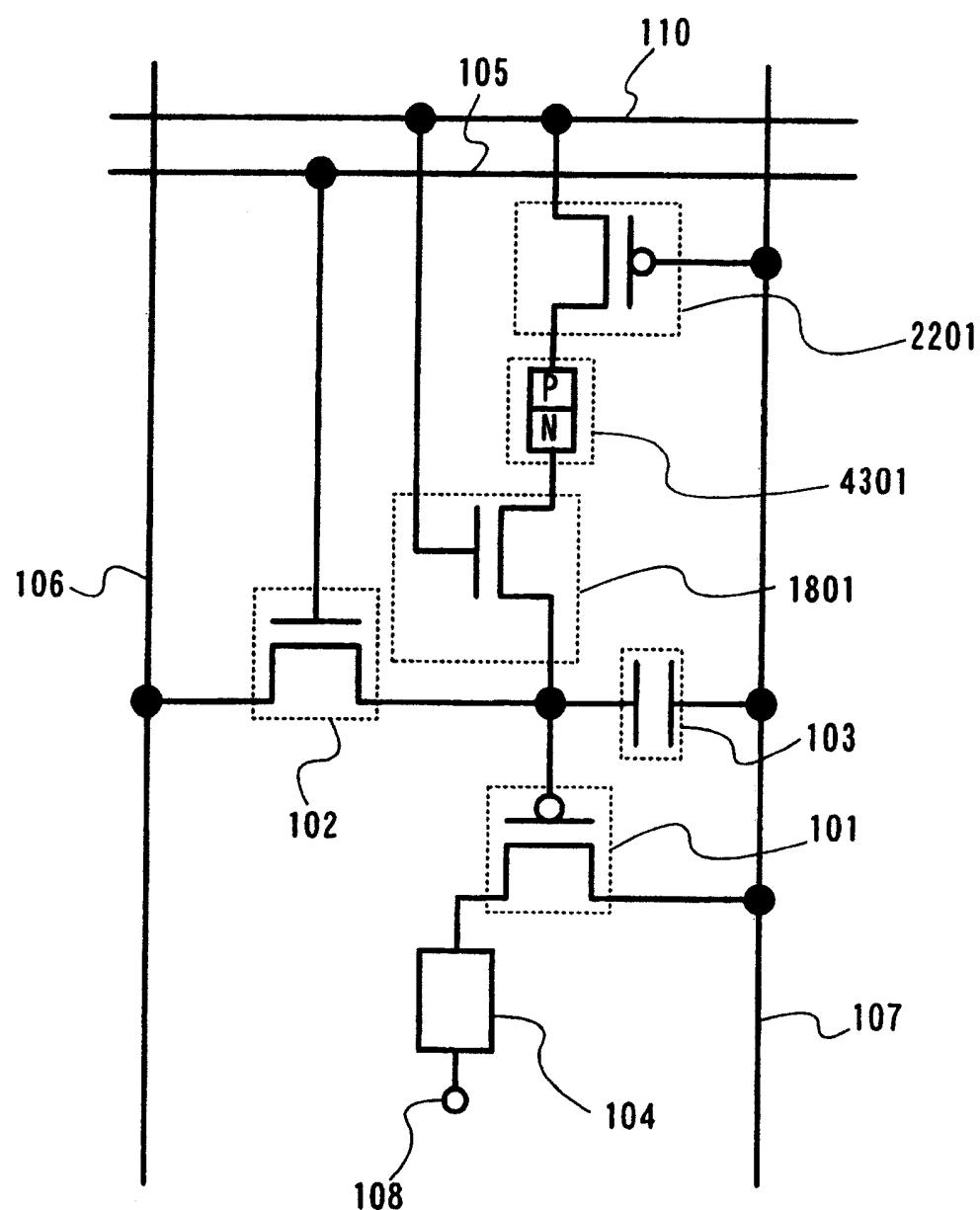


图 43

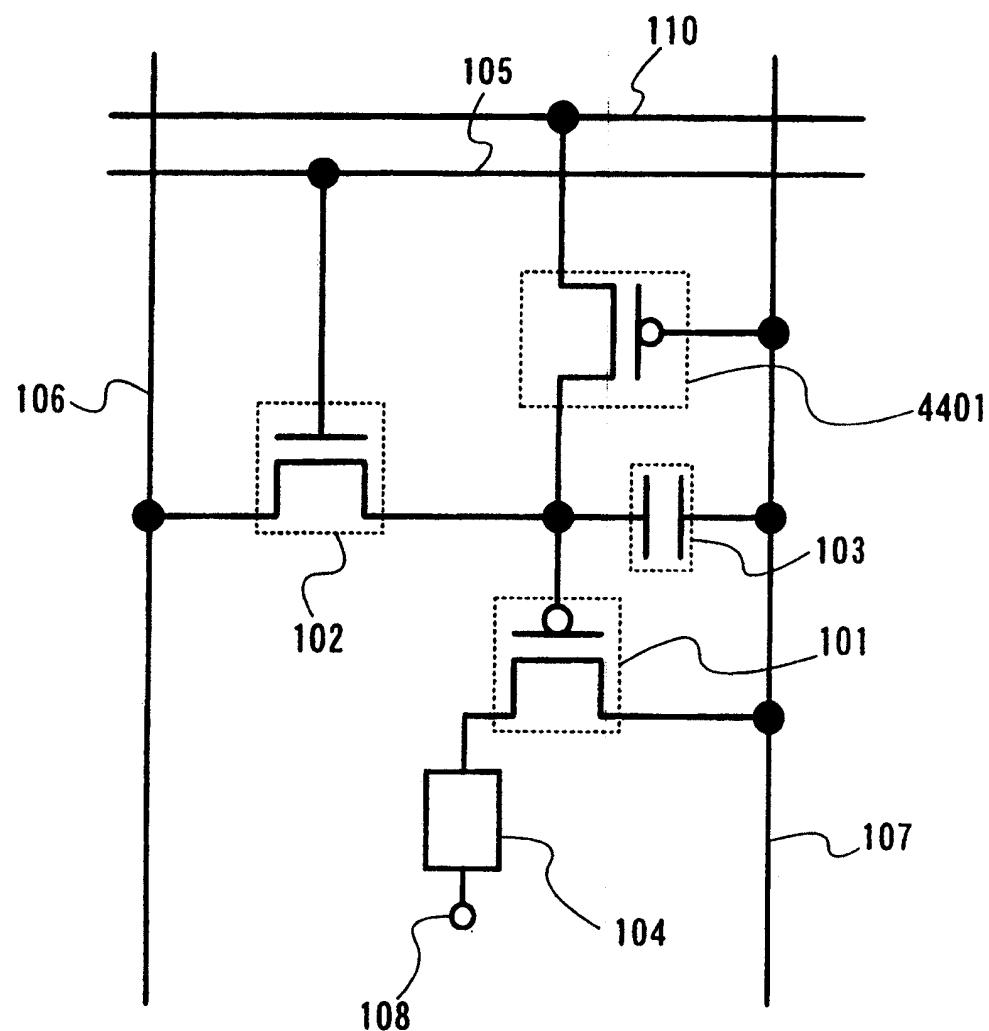


图 44

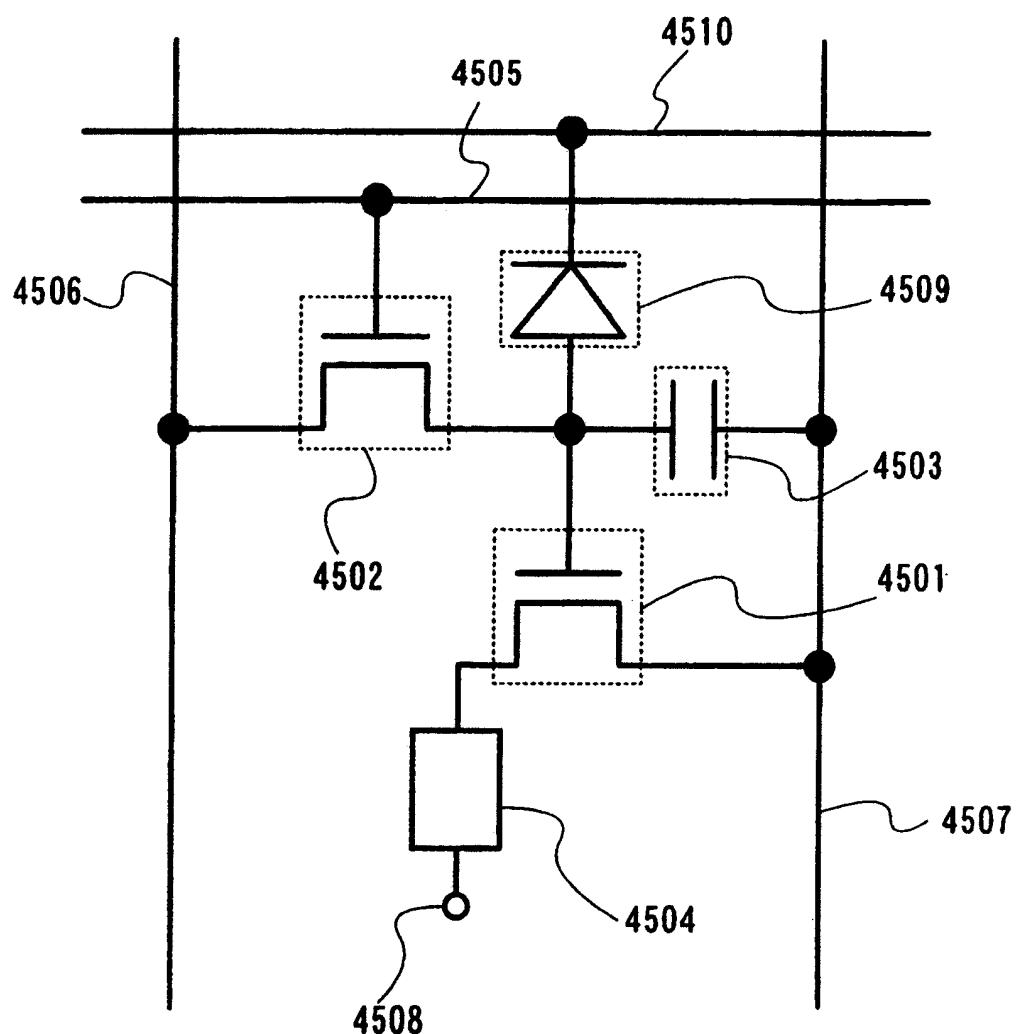


图 45

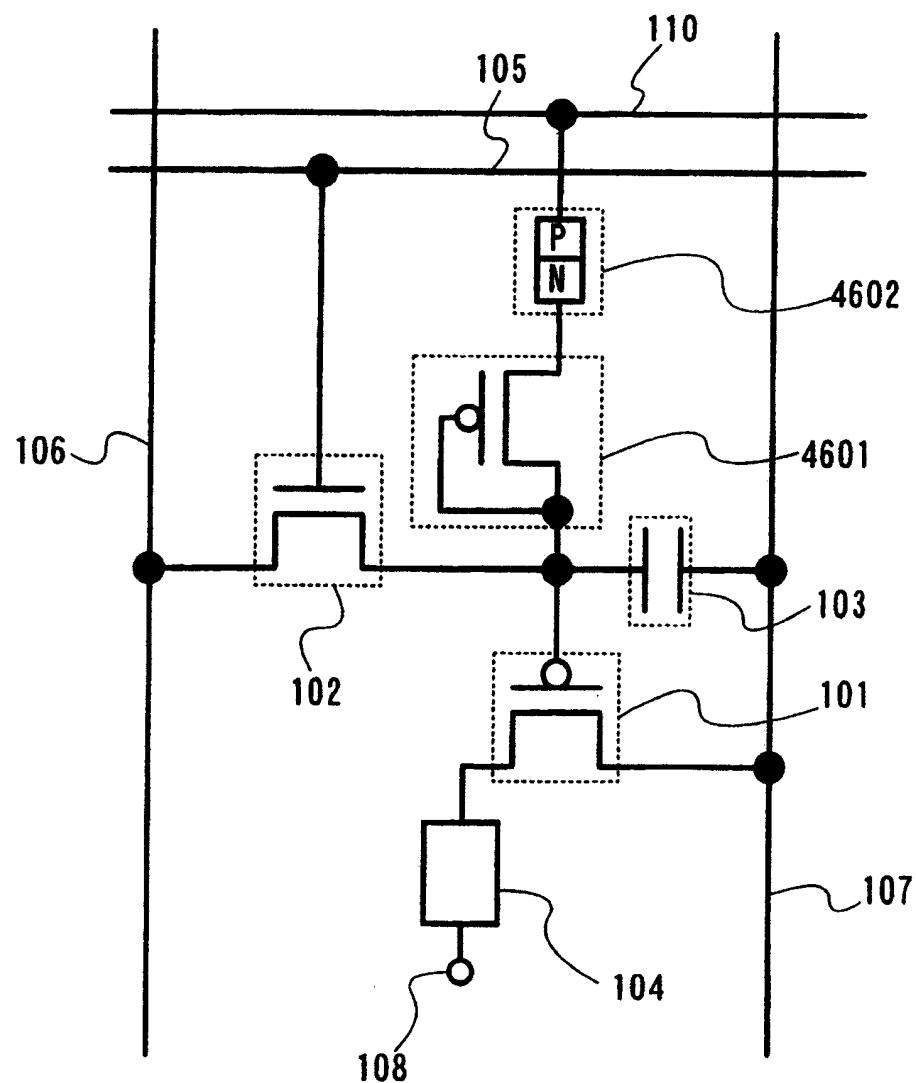


图 46

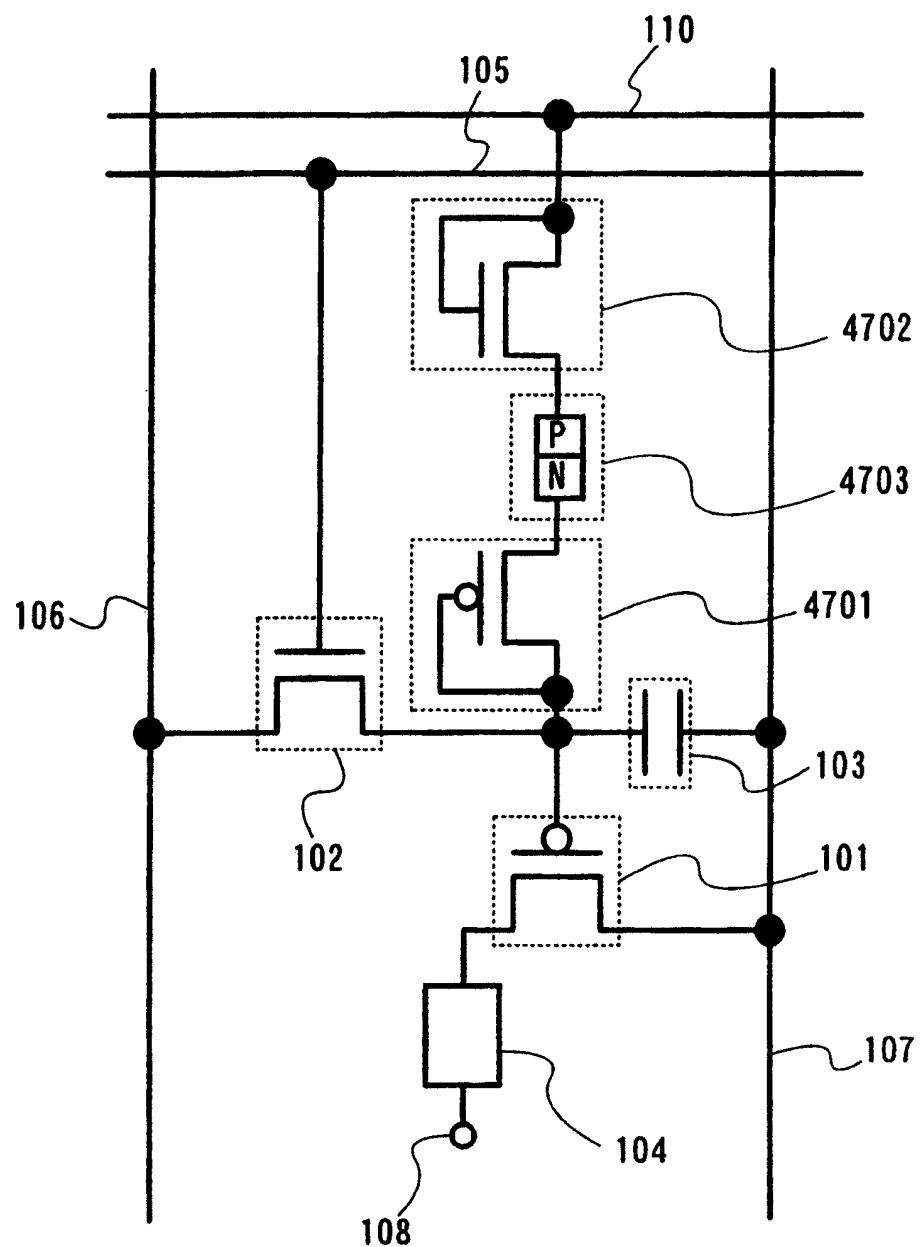


图 47

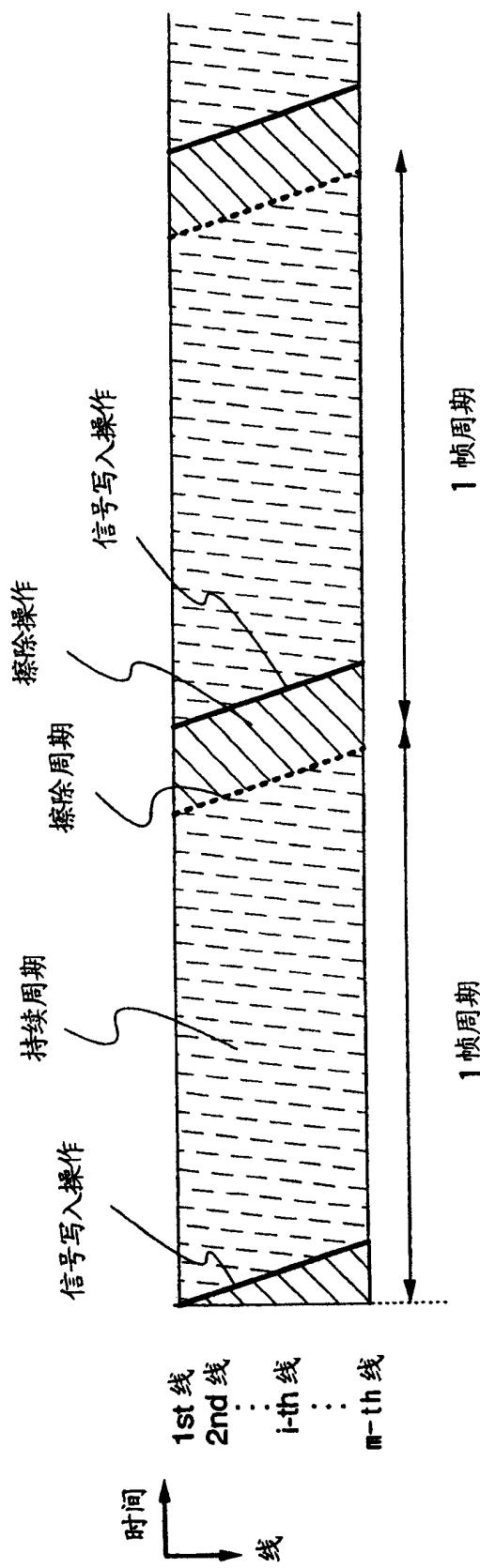


图 48

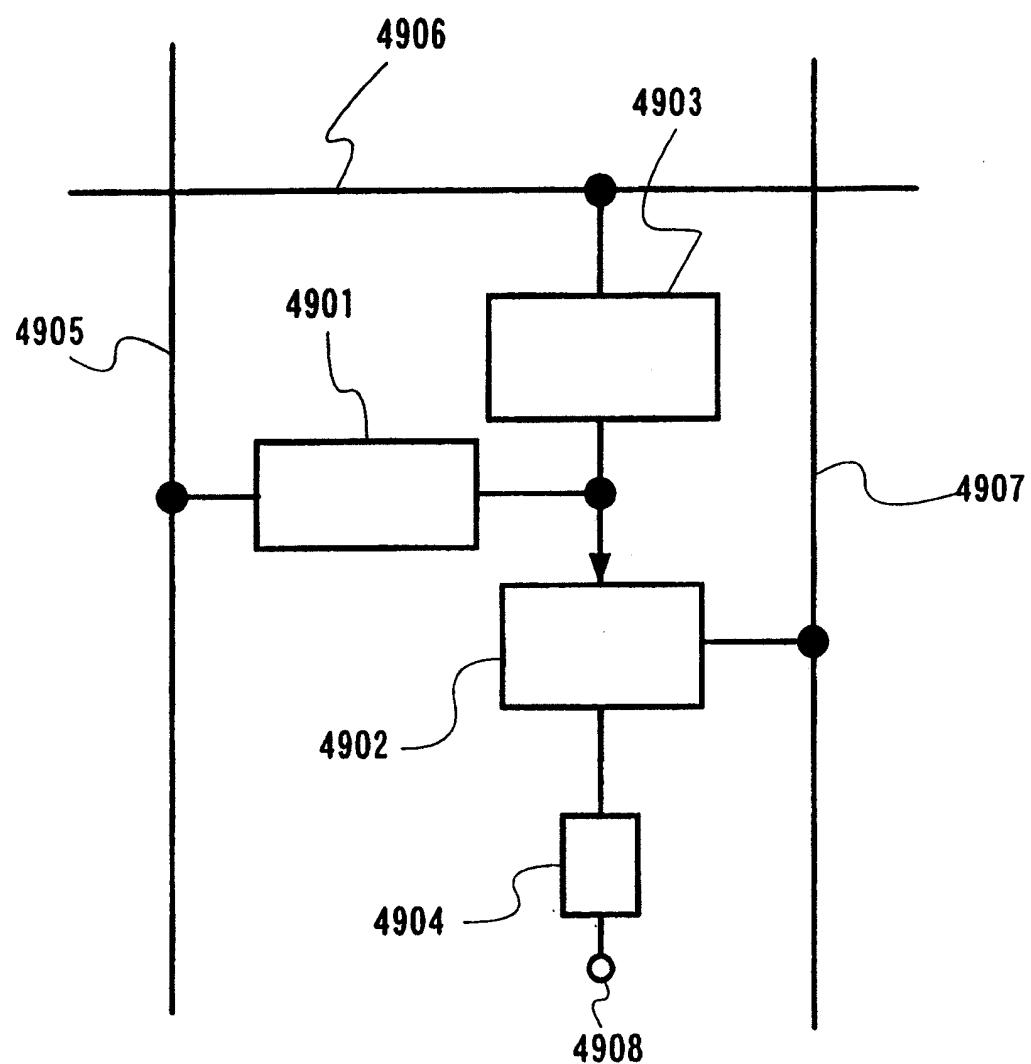


图 49

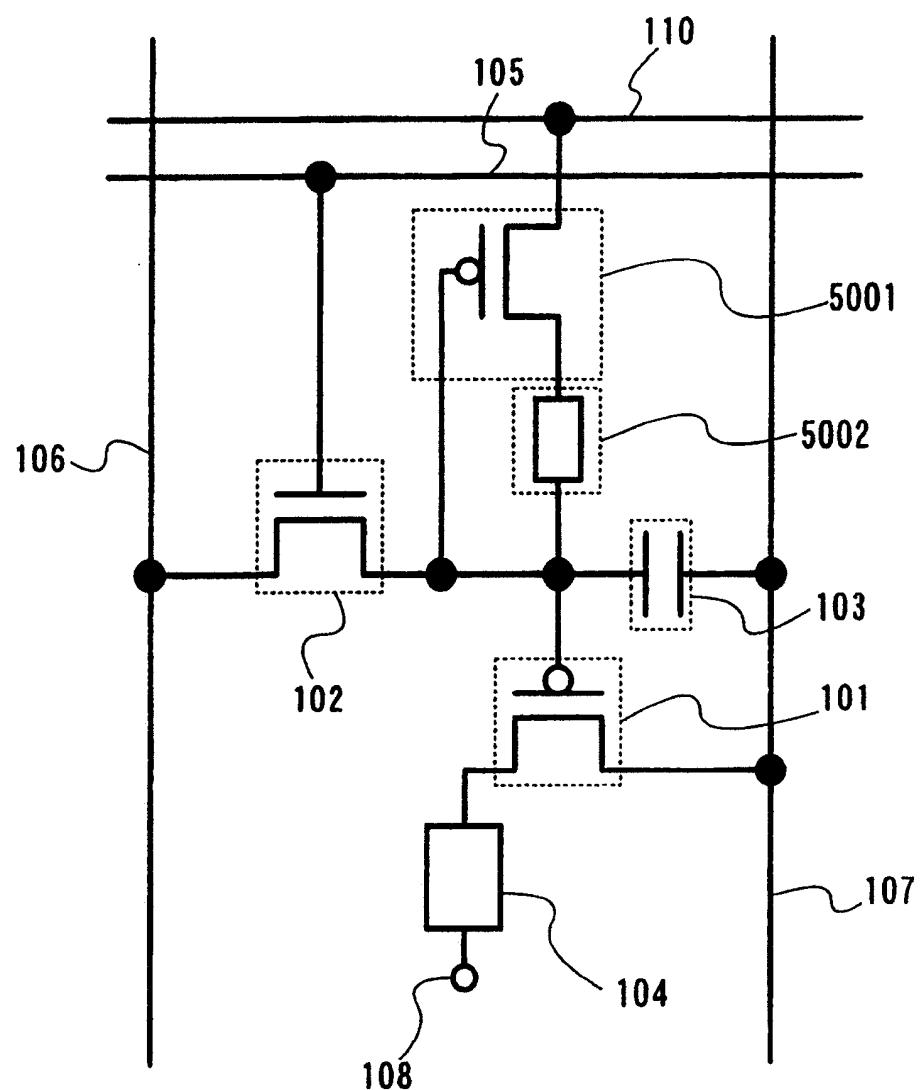


图 50

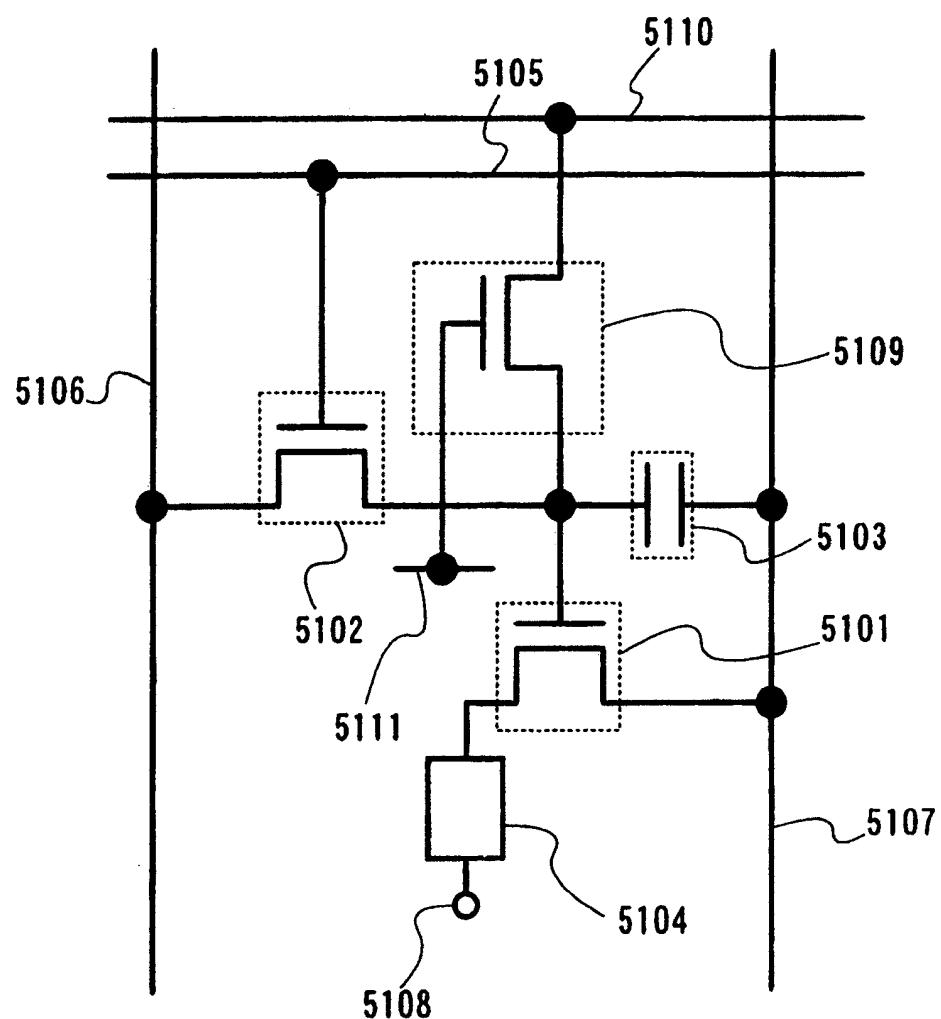
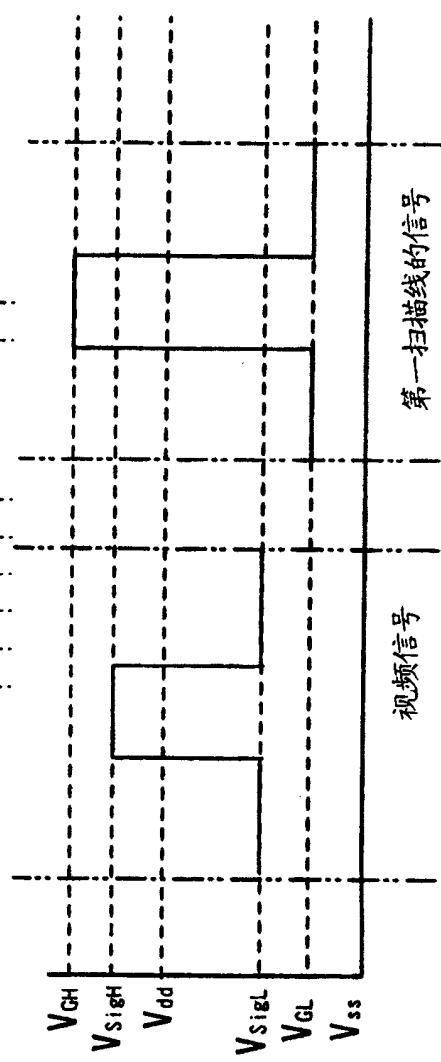
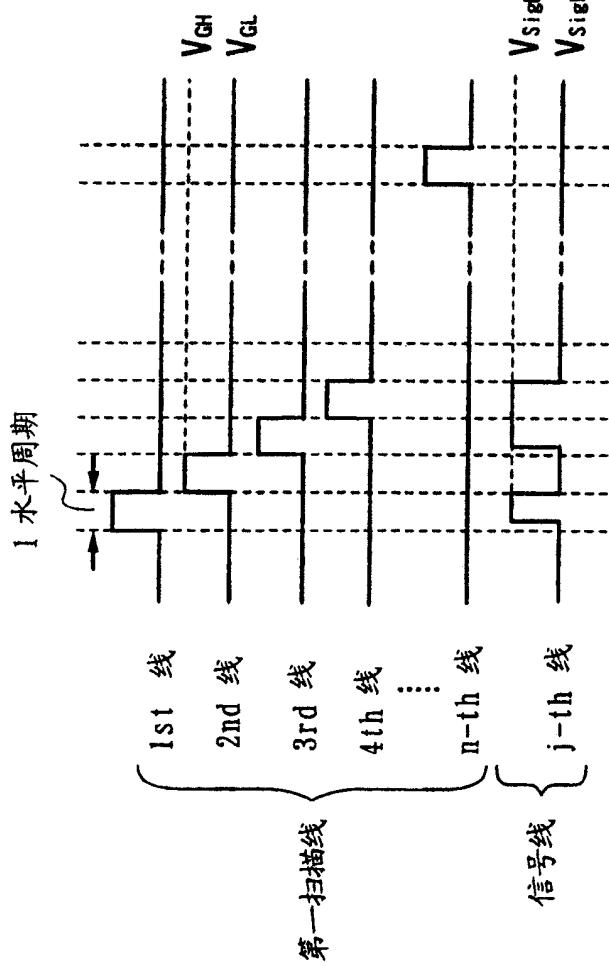


图 51



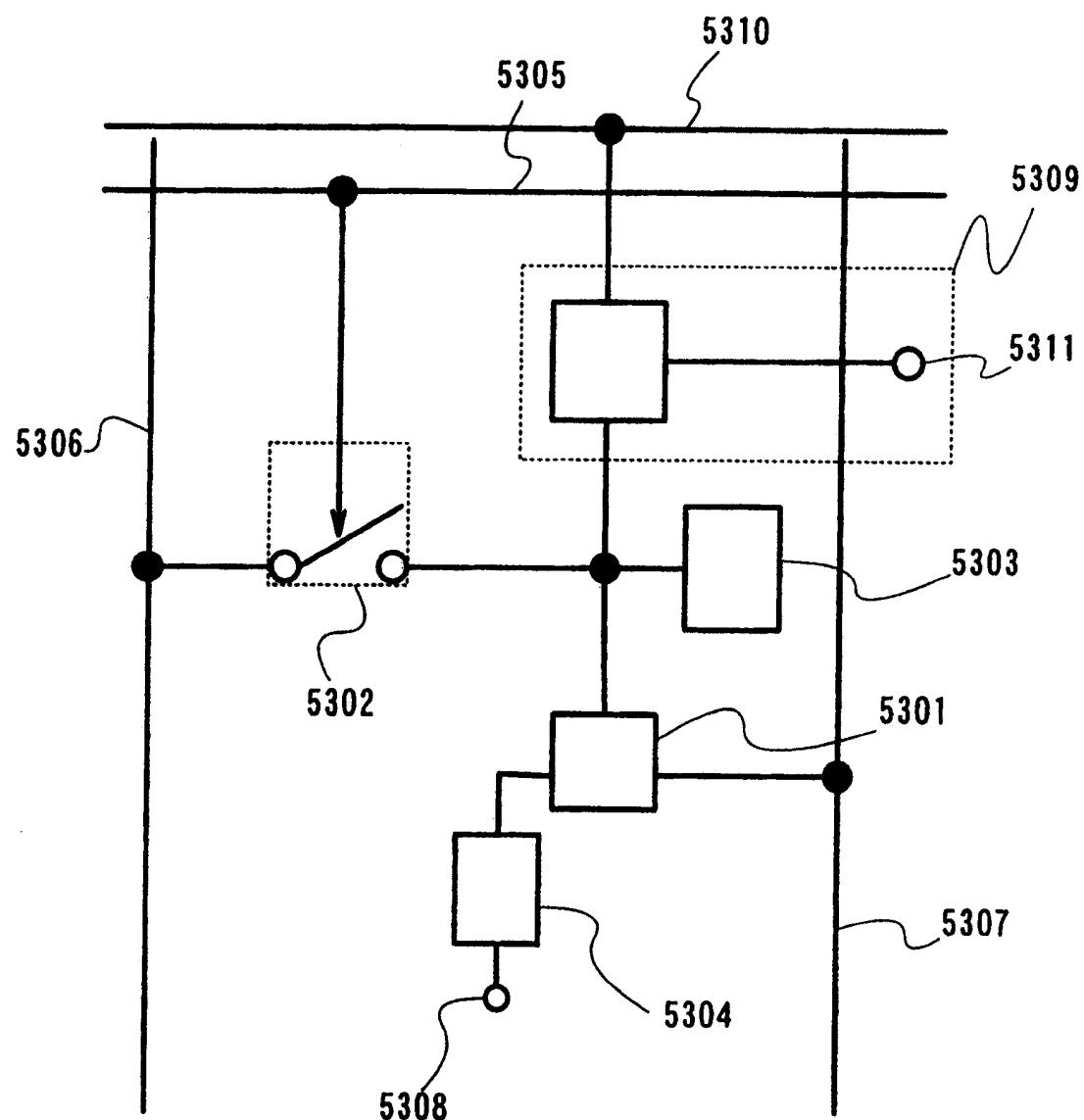


图 53

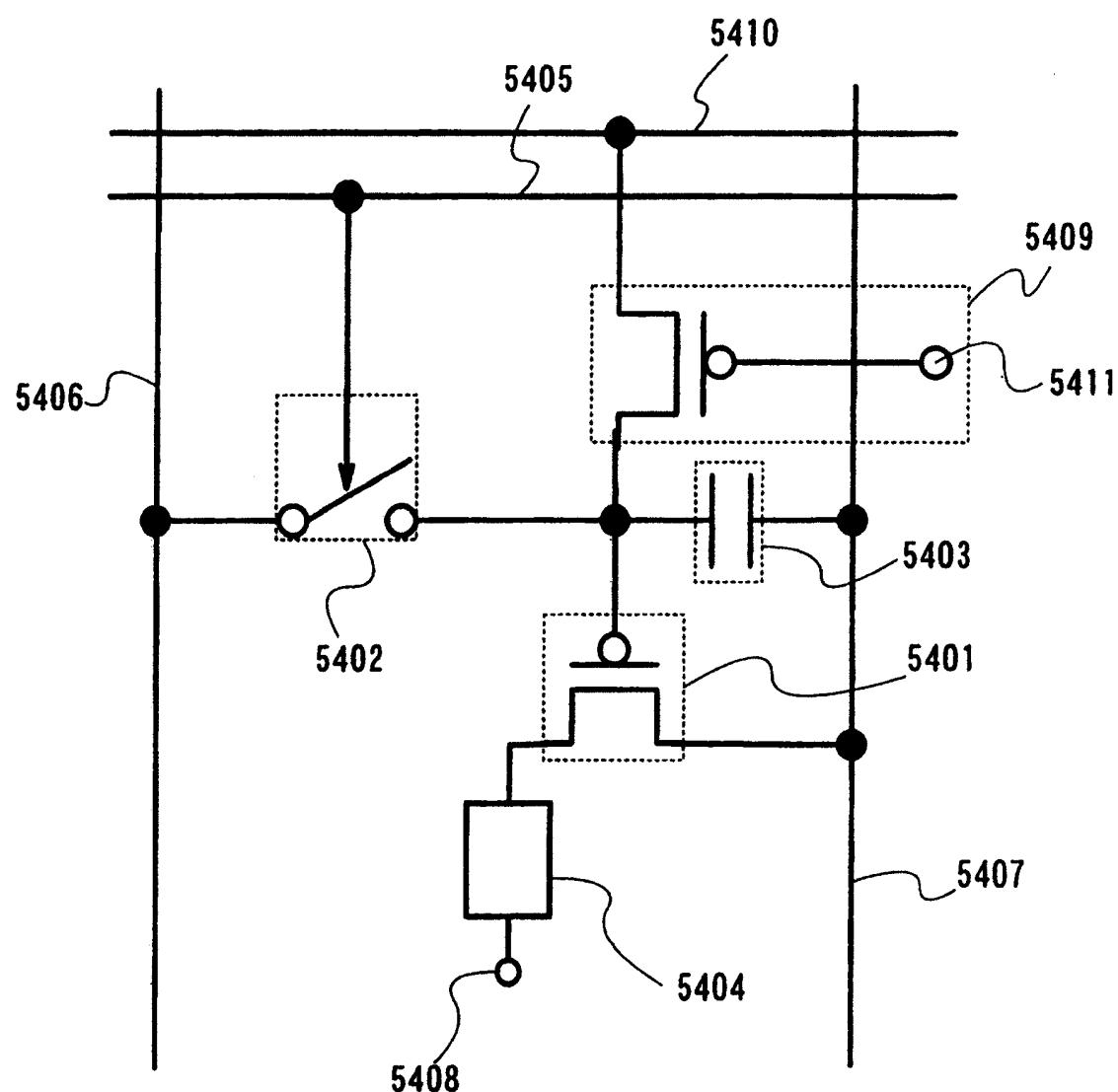


图 54

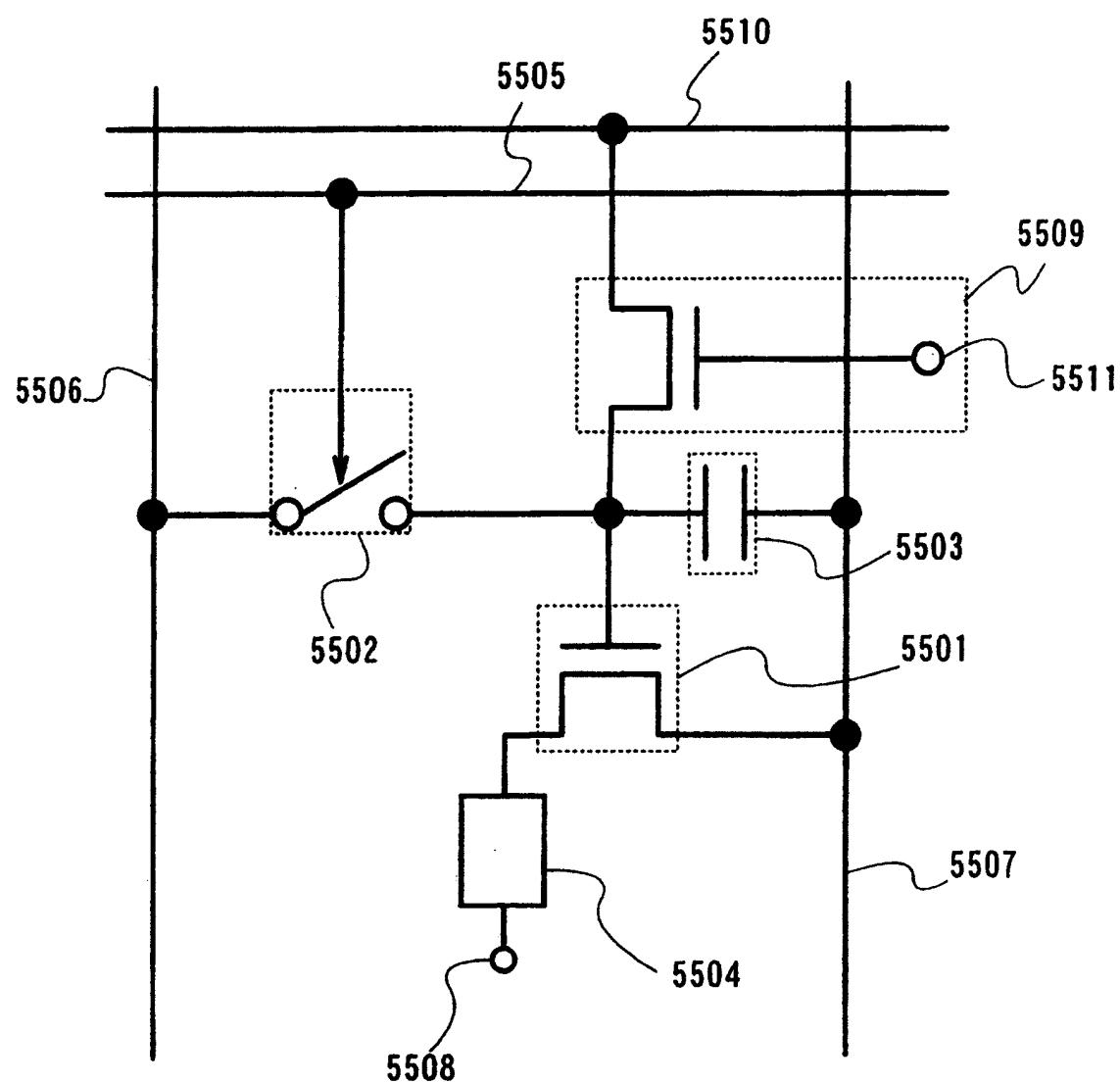


图 55

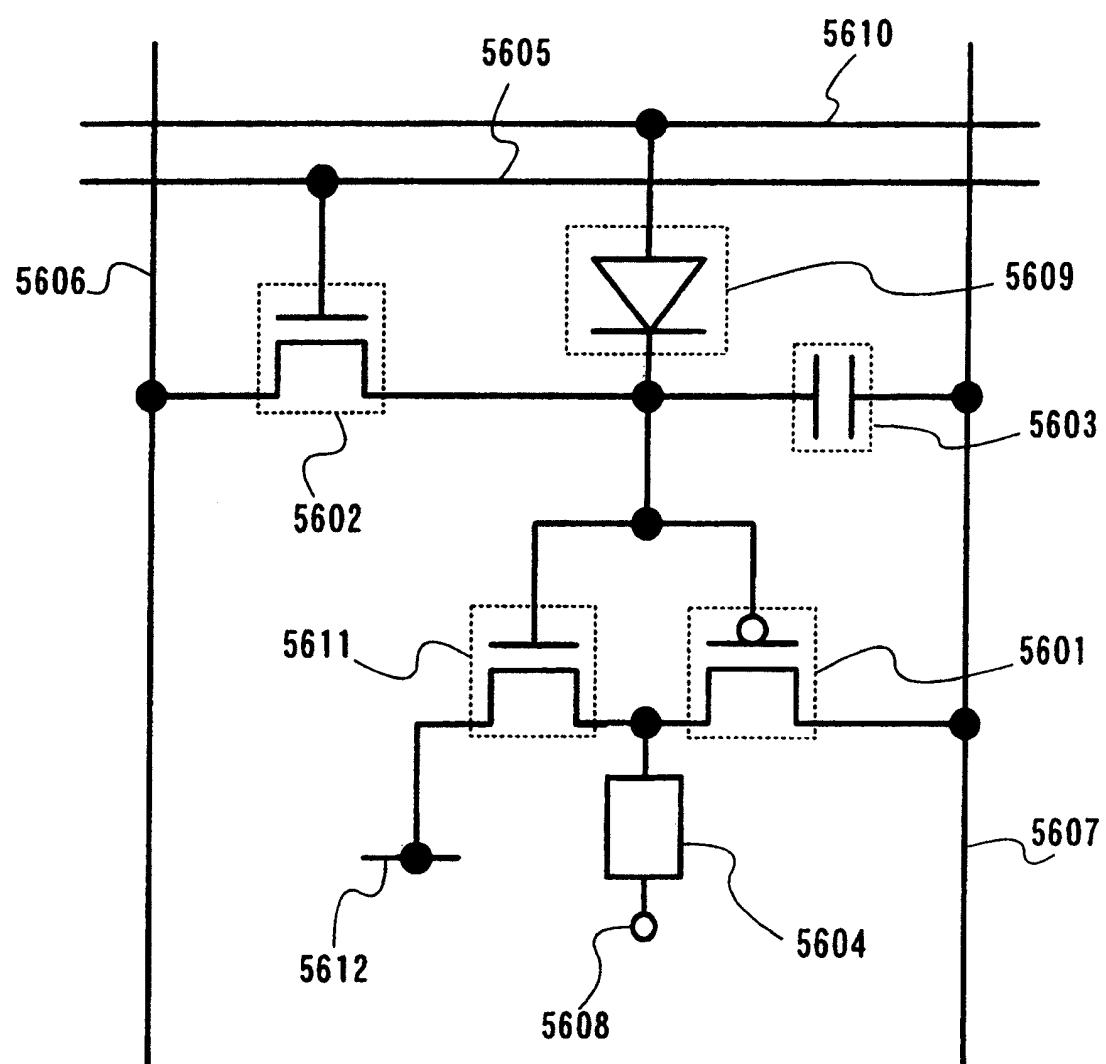


图 56

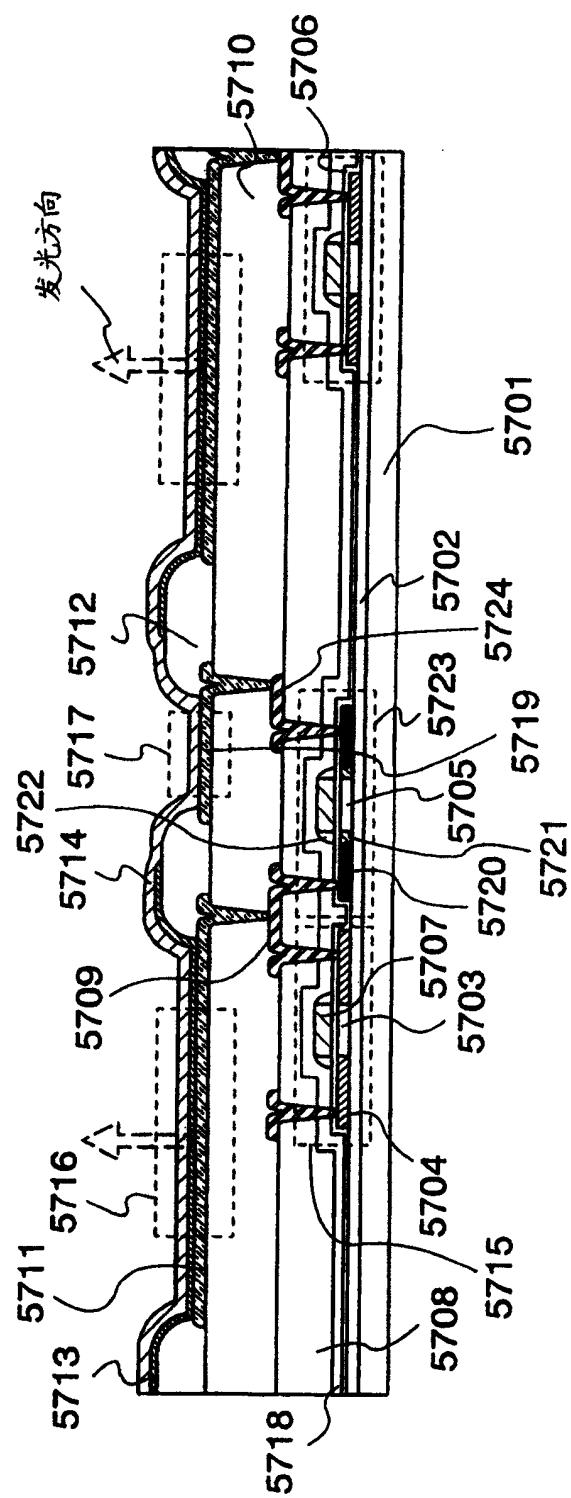


图 57

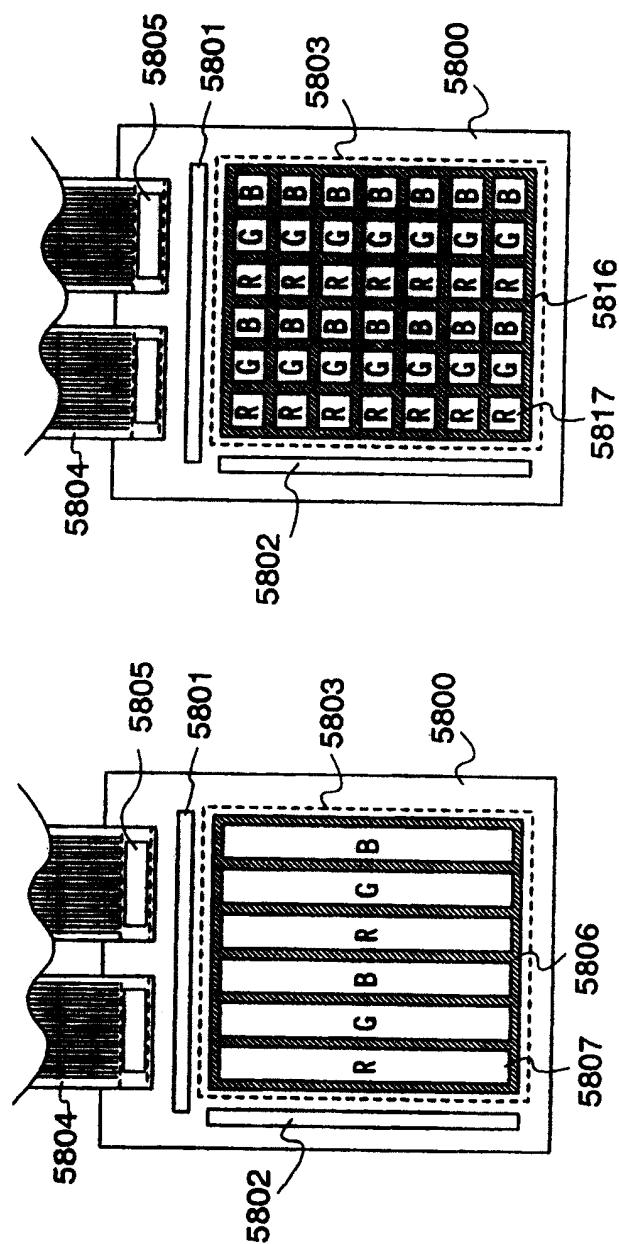


图 58A
图 58B

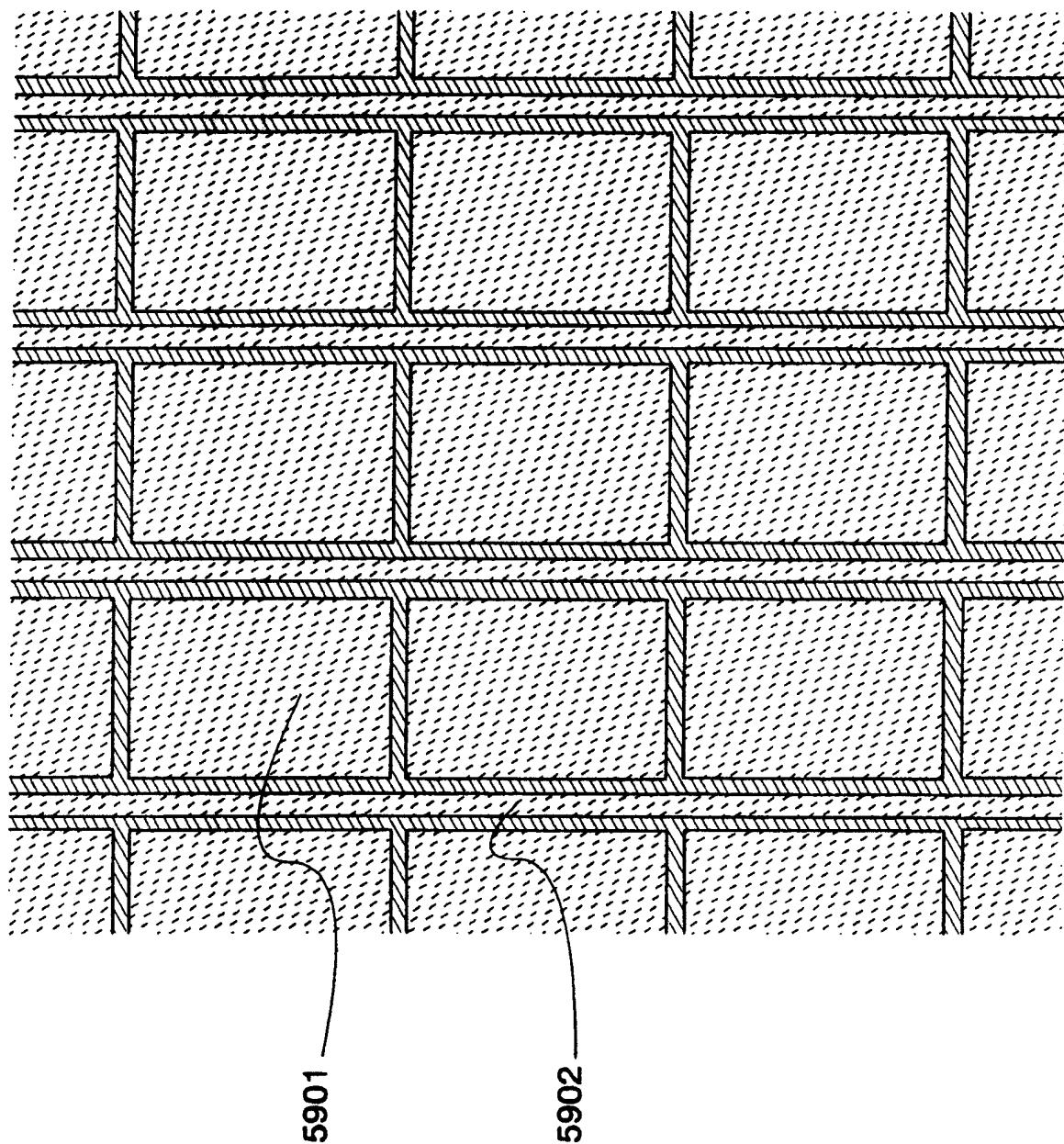


图 59

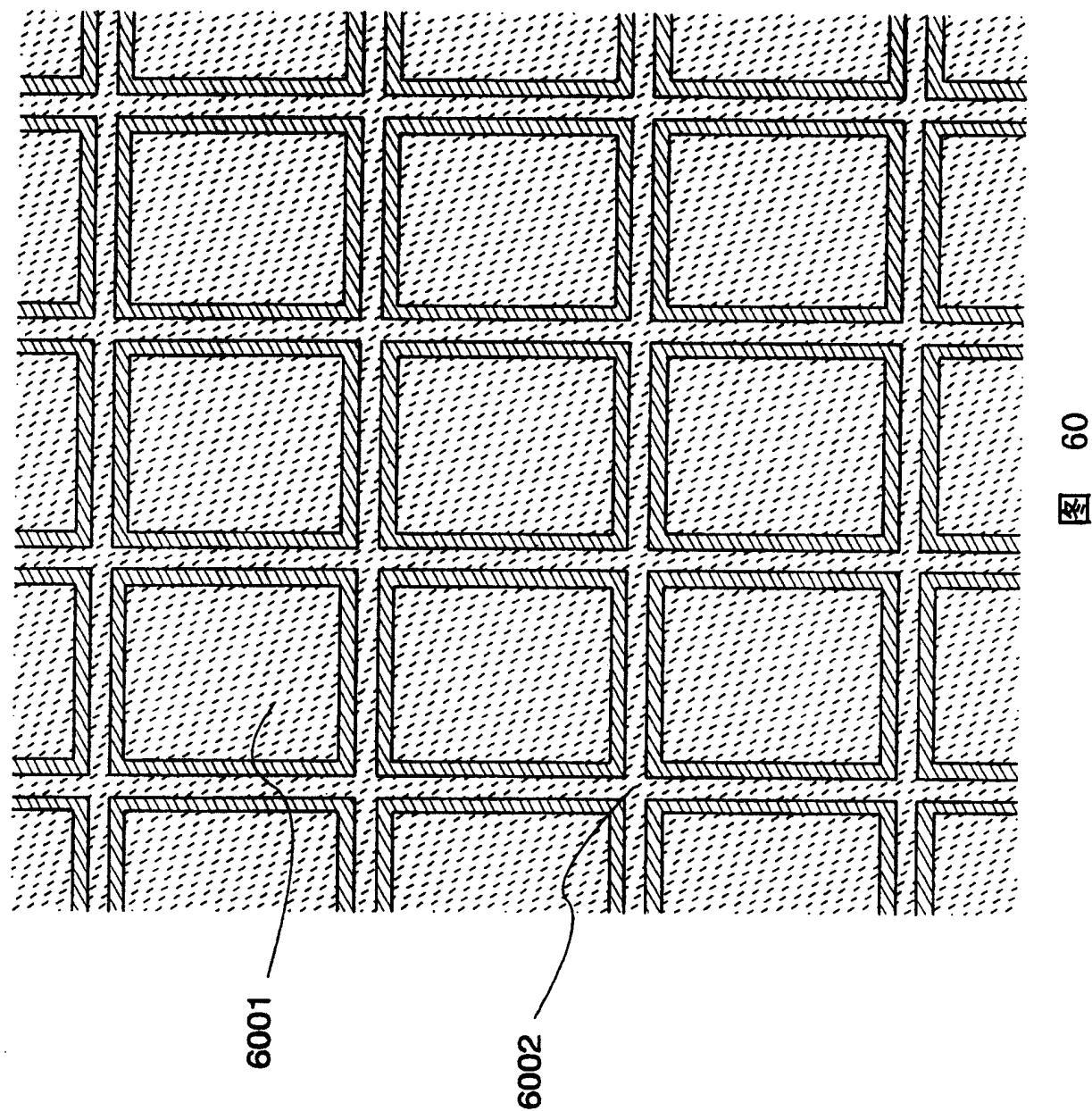


图 60

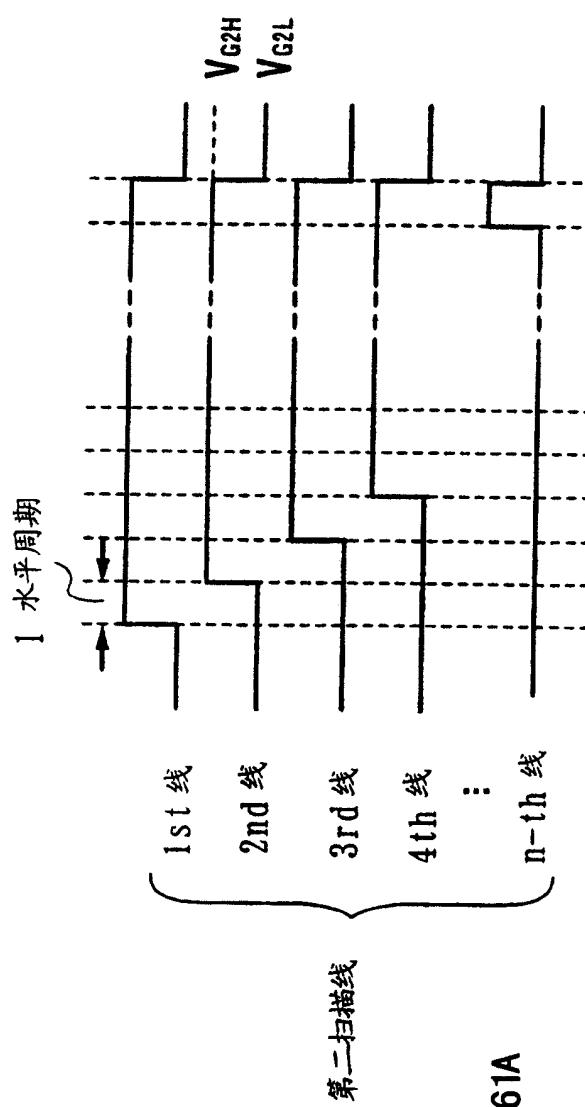
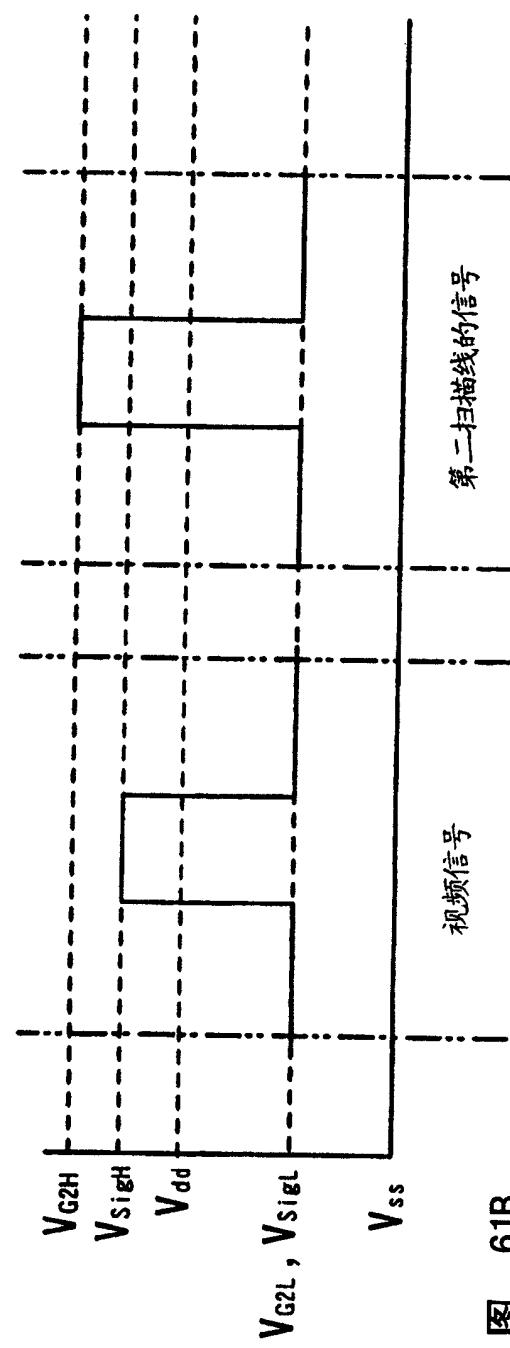


图 61A



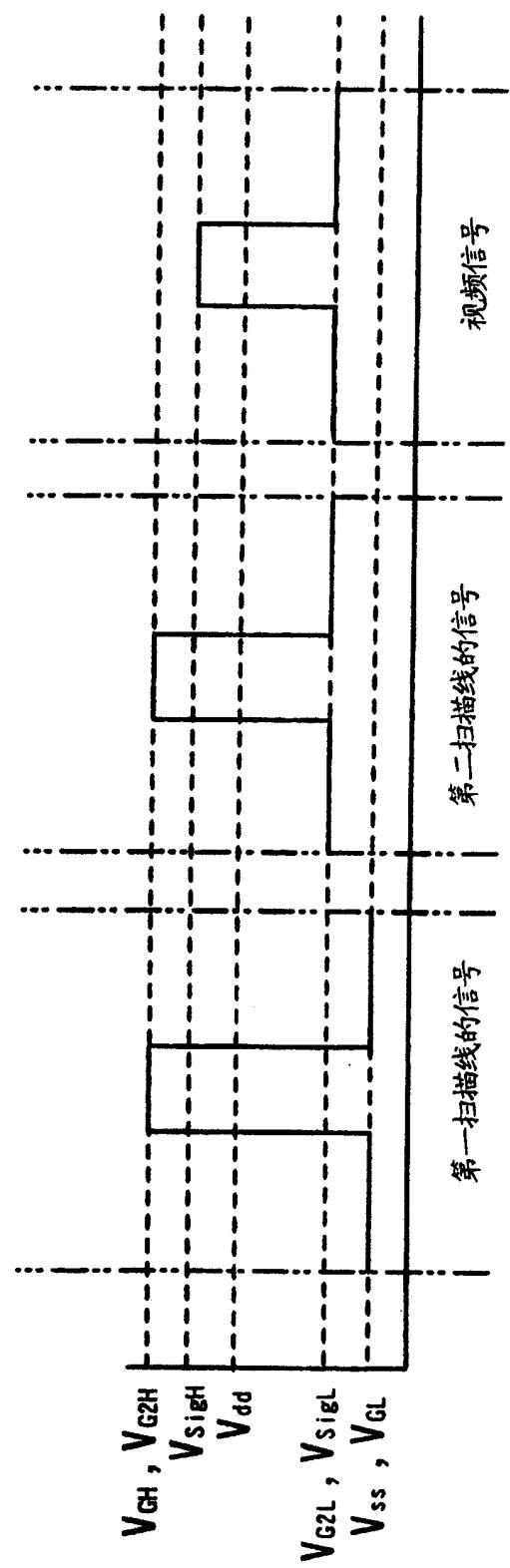


图 62