

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3726940号

(P3726940)

(45) 発行日 平成17年12月14日(2005.12.14)

(24) 登録日 平成17年10月7日(2005.10.7)

(51) Int. Cl.⁷

F I

B 2 3 H 7/04

B 2 3 H 7/04

D

B 2 3 H 7/02

B 2 3 H 7/02

R

請求項の数 3 (全 13 頁)

(21) 出願番号	特願平10-92855	(73) 特許権者	000132725
(22) 出願日	平成10年3月20日(1998.3.20)		株式会社ソディック
(65) 公開番号	特開平11-267926		神奈川県横浜市都筑区仲町台3丁目12番
(43) 公開日	平成11年10月5日(1999.10.5)		1号
審査請求日	平成15年4月1日(2003.4.1)	(74) 代理人	100090125
			弁理士 浅井 章弘
		(72) 発明者	豊永 電生
			神奈川県横浜市都筑区仲町台3-12-1
			株式会社ソディック 本社・技術研修セ
			ンター内
		(72) 発明者	金子 雄二
			神奈川県横浜市都筑区仲町台3-12-1
			株式会社ソディック 本社・技術研修セ
			ンター内

最終頁に続く

(54) 【発明の名称】 ワイヤカット放電加工装置

(57) 【特許請求の範囲】

【請求項1】

ワイヤ電極と被加工物との間に形成される間隙に所望の加工電流を供給する主電源回路と、前記主電源回路に並列に接続される補助電源回路と、前記主電源回路に含まれる少なくとも1つの第1スイッチング素子と、前記補助電源回路に含まれる少なくとも1つの第2スイッチング素子と、所定のしきい値を有し前記間隙の電圧を監視する第1検出回路と、所定のしきい値を有し前記間隙に流れる電流を監視する第2検出回路と、前記第2スイッチング素子をオンしてから前記第1検出回路の検出信号に応じて前記第1スイッチング素子を所定の期間だけオンすると共に、前記第2検出回路の検出信号に応じて前記第2スイッチング素子をオフするように制御する制御回路とを備えたことを特徴とするワイヤカット放電加工装置。

10

【請求項2】

前記制御回路は、前記第2検出回路の検出信号に応じて、予め設定された所定時間が経過した後に前記第2スイッチング素子をオフすることを特徴とする請求項1記載のワイヤカット放電加工装置。

【請求項3】

前記第1検出回路の前記しきい値が無負荷電圧よりも5～20V低い値であることを特徴とする請求項1または2記載のワイヤカット放電加工装置。

【発明の詳細な説明】

【0001】

20

【発明の属する技術分野】

本発明は、ワイヤカット放電加工装置に係り、特に、放電を誘起する補助電源回路と所望の加工電流を供給する主電源回路を備えたワイヤカット放電加工装置の改良に関する。

【0002】**【従来の技術】**

一般に、ワイヤカット放電加工装置においては、加工電流パルス幅（電流のオン時間）が長くなるとワイヤ電極が断線したり加工面の面粗度が粗くなったりし、逆に電流値が小さいと加工速度が遅くなる。そこで、加工電流パルス幅が短く且つ高いピーク電流値の加工電流で加工をすることが望まれる。

【0003】

ところで、高いピーク電流値の加工電流を供給するためには、好ましい無負荷電圧に対してより大きい電圧がギャップに供給される必要がある。例えば、現在の一般的な水系の放電加工液を使用するワイヤカット放電加工では、好ましい無負荷電圧が80V程度と考えられ、一方、高いピーク電流値を得るための加工中の印加電圧は、ファーストカットで265V、セカンドカット（端面加工）ではそれより低い値ではあるが、前記無負荷電圧よりもかなり高い値が必要である。

【0004】

このように、好ましい無負荷電圧と、好ましい高いピーク電流値の加工電流パルスを得るのに十分な電圧とが異なっているのに、その無負荷電圧と同じ電圧でその高いピーク電流値の加工電流と同じ電流値の加工電流を供給しようとする、加工電流パルス幅を長くしななければならない。ところが、加工電流パルス幅を長くすると、既に説明したように、ワイヤ電極の断線や面粗度の低下が生じる。

【0005】

また、放電の発生を検出してから設定オン時間後に電源回路を遮断するように構成して、加工電流パルス幅を一定にするようにし、加工電流値のばらつきを防止することも行なわれている。しかし、実際に放電が発生した時点と、放電の発生を検出した信号との間には時間的に差が生じているので、短いパルス幅の加工電流を供給するには限界がある。そのため、所望の短い加工電流パルス幅を得ようとする、所望のピーク電流値に達する前に加工電流パルスを遮断しなくなると、

【0006】

このようなことから、特公昭61-50737号公報等が開示されているような、主電源回路と補助電源回路の2つの電源回路を設け、加工間隙に電圧を印加してから放電が発生するまでの無負荷時間中は、好ましい無負荷電圧を発生する低い電流値の補助電源回路で放電を誘起し、放電の発生後は大きな電流値の電流を供給できる主電源回路から加工電流パルスを供給する方式が提案されている。この種の方式では、加工電圧値に近い値のしきい値で検出することによって放電の発生を検出し、これにより両電源回路の出力の切り換えを行なうとともに、主電源回路から供給される加工電流のパルス幅を一定にしている。また、この低い電流値の補助電源回路により放電を誘起するようにしておけば、加工にとって望ましくない、例えばギャップにリーク電流や短絡電流が流れるなどの異常放電（放電が発生したか否かに関わらず、以下異常放電と言う）であった場合に、大きい電流値の加工電流を供給しないようにできることから、異常放電の発生時の加工面や加工精度への影響を阻止できるという利点もある。

【0007】**【発明が解決しようとする課題】**

ところで、単に加工電圧を監視することによって放電の発生を検出する従来方式では、
1 放電の発生から加工電圧までギャップの電圧が降下する時間、
2 放電の発生を検出信号を得て制御装置に入力してから主電源回路のスイッチング素子をオンすると共に補助電源回路のスイッチング素子をオフするまでの時間、
3 設定された加工電流のオン時間後に主電源回路のスイッチング素子をオフして、加工電流がピーク値から降下して遮断されるまでの時間等の、微視的に見れば多くの遅延時間がかかっている。また、異常放

10

20

30

40

50

電を検知して主電源回路を制御しようとする場合には、異常を判別するための時間も遅延の原因になる。

【 0 0 0 8 】

この点を図 5 を参照して具体的に説明する。

図 5 (A) はワイヤ電極と被加工物で形成される加工間隙に印加されるギャップ (両極間) の電圧パルスの波形図であり、P 1 が実際の放電開始時点を示し、放電の発生を検出するしきい値 T_{h1} は加工電圧に近い値、例えば 40 V 程度に設定されている。図 5 (B) は放電検時間を示す波形図、図 5 (C) は放電検出信号を示す波形図、図 5 (D) は補助電源回路のスイッチング素子のオンオフを示す波形図、図 5 (E) は主電源回路のスイッチング素子のオンオフを示す波形図、図 5 (F) は加工電流を示す波形図である。

10

【 0 0 0 9 】

図示するように、最初に補助電源回路から加工間隙に電圧が印加されると、同時にギャップの電圧波形が次第に上昇し、無負荷電圧に到達してから加工間隙の状態に応じて放電開始点 P 1 で放電が発生してギャップの電圧が急激に低下する。そして、ギャップの電圧がしきい値 T_{h1} より低下した時点で図 5 (C) に示すように放電が検出される。なお、図 5 (B) に示すように補助電源回路がオンされると同時に所定の期間だけ放電検出動作を禁止する検出時間を設定している。

【 0 0 1 0 】

ここで、実際の放電開始点 P 1 よりギャップの電圧がしきい値 T_{h1} まで低下して放電の発生を検出するまでの間だけ遅延時間 A が発生している。そして、放電の発生が検出されると、補助電源回路を遮断し (図 5 (D))、これと略同時に主電源回路を予め定められた一定の期間だけ導通して (図 5 (E))、大きな加工電流をギャップに供給する (図 5 (F))。この時、放電検出より主電源回路のスイッチング素子をオンするまでの間だけ遅延時間 B が発生している。従って、図 5 (F) に示すようにギャップに加工電流が流れている時間、すなわち加工電流パルス幅がかなり長くなってしまふ。この加工電流パルス幅が長くなる主たる原因は、放電が発生してから主電源回路を投入するまでの間の検出遅延時間 T_1 が長くなっているからである。

20

【 0 0 1 1 】

そのため、主電源回路から供給される加工電流のパルス幅を短くしても、全体の加工電流パルス幅 T_2 は長くなってしまふ。特に、 $1 \mu S$ (マイクロ秒) 以下のパルス幅の加工電流を得ることは困難である。また、この検出遅延時間のために、異常放電を検知した場合でも、補助電源回路からの加工電流の供給を中止するまでの間に流れる電流値がより大きくなり、このため、結果的には加工面の状態をそれだけ悪化させることになる。

30

【 0 0 1 2 】

そこで、放電の発生を検出する時点をも、ギャップの電圧波形 (図 5 (A)) が立ち下がっている時ではなく、立ち上がって無負荷電圧に到達している時に行なうことにより、放電の発生を検出する時点をも従来より早期にすることで、主電源回路から加工電流を供給する時点をも早くするとともに、補助電源回路からの加工電流の供給時間を短くすることも考えられる。

【 0 0 1 3 】

しかしながら、電圧を加工間隙に印加してから無負荷電圧に到達するまでに、ギャップの電圧波形は直線的に垂直に立ち上がるわけではなく、各電圧パルス毎にかなりのばらつきがある。しかも、パルス幅が短く、且つ高いピーク電流値の加工電流パルスを提供するための回路の設計 (例えば、低インダクタンスの同軸ケーブルの使用)、加工間隙の距離の変化、被加工物の板厚による差異などを原因として、図 6 に示すようにギャップのキャパシタンスが変化することによる影響で、ギャップの電圧の立ち上がりの波形と時間は安定していない。従って、ただ単に放電の発生を検出する時点をも早期にするわけにはいかず、ギャップの電圧の立ち上りの時間を考慮しなければならない。

40

【 0 0 1 4 】

例えば、図 6 に示されるように、ギャップのキャパシタンスを a , b , c としてこれらの

50

値が $a < b < c$ の場合には、ギャップの電圧パルスの立ち上りの波形は a, b, c のように異なる。従って、放電の発生を検出する時点を決める検出時間は、考えられる立ち上がりの最も遅いギャップの電圧波形を想定して設定せざるを得ない。従って、依然として、高いピーク電流値で短いパルス幅の加工電流を供給することも、異常放電が発生したときに加工電流の供給を早期に遮断することも、何れの問題も解消されない。

【0015】

本発明は、以上のような問題点に着目し、これを有効に解決すべく創案されたものである。本発明の主たる目的は、パルス幅がより短い、例えば $1 \mu\text{s}$ 以下であって、しかもより高いピーク電流値、例えば $50 \sim 1000 \text{ A}$ 程度の加工電流パルスを安定して供給できるワイヤカット放電加工装置を提供することにある。

10

【0016】

【課題を解決するための手段】

本発明は、上記問題点を解決するために、ワイヤ電極と被加工物との間に形成される間隙に所望の加工電流を供給する主電源回路と、前記主電源回路に並列に接続された補助電源回路と、前記主電源回路に含まれる少なくとも1つの第1スイッチング素子と、前記補助電源回路に含まれる少なくとも1つの第2スイッチング素子と、所定のしきい値を有し前記間隙の電圧を監視する第1検出回路と、所定のしきい値を有し前記間隙に流れる電流を監視する第2検出回路と、前記第2スイッチング素子をオンしてから前記第1検出回路の検出信号に応じて前記第1スイッチング素子を所定の期間だけオンすると共に、前記第2検出回路の検出信号に応じて前記第2スイッチング素子をオフするように制御する制御回路とを備えるように構成したものである。

20

【0017】

好ましくは、前記第2検出回路の検出信号に応じて、補助電源回路を遮断をするために予め設定された設定時間が経過した後、前記第2スイッチング素子をオフさせるように制御回路を構成する。また、第1検出回路のしきい値が加工電圧よりも高く無負荷電圧よりも低い電圧値、望ましくは無負荷電圧より $5 \sim 20 \text{ V}$ 低い電圧値に設定する。

【0018】

【作用】

制御回路から供給されるゲート信号で第2スイッチング素子をオンすることにより補助電源回路から加工間隙に電圧を印加すると、ギャップの電圧が上昇して無負荷電圧に到達し、ある無負荷時間経過後に放電が発生する。放電が発生するとギャップの電圧が急激に低下して、予め設定されている所定のしきい値を越えて小さくなり、ギャップの電圧を監視する第1検出回路が、この放電の発生を検出する。この検出信号に応じて第1スイッチング素子がオンし、予め設定された一定期間後にオフして、主電源回路より所望の高いピーク電流値の主加工電流が供給される。

30

【0019】

一方、実際の放電の発生と略同時にギャップに加工電流が流れてその電流値が次第に増加する。また、加工間隙がよくない状態で、異常放電によりギャップの電圧が無負荷電圧まで立ち上がらなかった場合でも、ギャップに電流が流れてその電流値は増加する。第2検出回路は、このギャップに供給される加工電流を監視してその電流値が予め設定されている所定のしきい値以上になったことを検出する。そして、この第2検出回路の検出信号により、上記第2スイッチング素子をオフして補助電源回路からの電圧の供給を停止する。従って、ギャップの放電の状態に関わらず、補助電源回路が遮断され、ギャップへの電流の供給が停止される。

40

【0020】

このため、電圧パルスの立ち上りの波形のばらつきや異常放電の発生に対する検出時間を考慮する必要がなくなり、放電の発生を検出する第1検出回路のしきい値を高くできるので、電圧パルスのオン時間中のより早い時期に放電の発生を検出することができる。従って、全体としての加工電流パルス幅がより短くでき、しかも、高いピーク電流値の加工電流を供給することが可能となる。このとき、ギャップの電流を検出してから所定の設定時

50

間経過後に補助電源回路を遮断するようにしておけば、主電源回路から電流が供給される前に補助電源回路が遮断されて、電流が途切れてしまうという恐れがない。また、第1検出回路のしきい値を無負荷電圧より5～20V程度低いレベルに設定しておけば、より早期にかつ正確に放電の発生を検出できる。

【0021】

【発明の実施の形態】

以下に、本発明に係るワイヤカット放電加工装置の一実施例を添付図面に基づいて詳述する。

図1は本発明に係るワイヤカット放電加工装置を示すブロック回路構成図、図2は図1に示す回路構成中の各部における波形のタイミングチャート、図3は制御回路の回路構成図である。また、図4は制御回路中の補助電源回路のスイッチング素子をオンオフするゲート信号を発生する主要な部材の出力波形のタイミングチャートである。

10

【0022】

図示するように、このワイヤカット放電加工装置は、被加工物6を挟んで設けられる一対のガイド2、2間にワイヤ電極4を更新走行させつつ、このワイヤ電極4と被加工物6との間に間欠的に放電を発生させて、放電加工を行なう。なお、図1では、ワイヤ電極4に給電する通電子をガイド2、2に含ませて示している。その他、このワイヤカット放電加工装置の具体的な機械的構成は、従来公知の構成であってもよいので、その詳細な説明は省略する。

【0023】

そして、上記ワイヤ電極4と被加工物6との間に形成される加工間隙12に電圧を印加するために、主電源回路8と補助電源回路10が設けられる。また、ギャップの電圧を監視することによって放電の発生を検出する第1検出回路14及びギャップに流れる加工電流を監視することによって補助電源回路を遮断する第2検出回路16が設けられる。これらの各電源回路8、10や検出回路14、16は例えばマイクロコンピュータ等よりなる制御回路18によりその動作が制御される。

20

【0024】

上記主電源回路8は主として所望の高いピーク電流値の加工電流を供給するためのものであり、できる限りインダクタンス値を低く、また抵抗値が低くなるように構成される。主電源回路8は、ギャップに直列に接続される60～300V程度の範囲で可変になされた直流電源E1（主電源）、及び電源E1とギャップとの間に直列に接続された逆流阻止ダイオードD1と例えばMOSFETよりなる少なくとも1つの第1スイッチング素子Tr1の直列回路を含んで構成される。

30

【0025】

また、上記第1検出回路14は、被加工物6とワイヤ電極4との間に直列接続された分配抵抗R1、R2を有している。一方の分配抵抗R1には、低電圧を出力する、第1検出回路のしきい値を調整できる可変の検出電源20、抵抗R3及びフォトカプラ22の直列回路が並列に接続されている。フォトカプラ22内のフォトダイオードの順方向と検出電源20の+方向は逆方向になされており、また、この検出電源20は主電源E1に対して逆バイアスをかけるようになっている。そして、上記フォトカプラ22の出力（検出信号）S1は、制御回路18へ入力されるようになっている。この第1検出回路14は、後述する副電源の出力電圧よりも5～20Vだけ低い電圧値にしきい値Vrが設定される（図2（A）参照）。例えば、無負荷電圧が80Vのときに、検出電源20の出力電圧を20Vとすると、ギャップの電圧が60V以上になったときにフォトカプラ22からの検出信号S1が立ち上がる。そして、制御回路18は、検出信号S1の立ち下がりを検出することでギャップの電圧がしきい値以下に降下したことを検出して、放電が発生したことを検知する。

40

【0026】

一方、上記補助電源回路10は、加工間隙12に無負荷電圧を印加して、放電を誘起させるためのものであり、60～120V程度の範囲で可変の直流電源E2（副電源）を含み

50

、主電源回路 8 に並列に接続されている。そして、電源 E 2 と加工間隙 1 2 との間に、逆流阻止ダイオード D 2 と、電流制限抵抗 R 4 と、例えば M O S F E T よりなる少なくとも 1 つの第 2 スイッチング素子 T r 2 とが直列に接続される。

【 0 0 2 7 】

また、上記第 2 検出回路 1 6 は、逆流阻止ダイオード D 3 と電流制限抵抗 R 5 と例えば M O S F E T よりなる放電検出用スイッチング素子 T r 3 と電流検出用抵抗 R 6 とよりなる直列回路であり、電源 E 2 とギャップとの間に直列に、かつ第 2 スイッチング素子 T r 2 と電流制限抵抗 R 4 との直列回路に並列に接続される。検出抵抗 R 6 の両端に接続された差動増幅器 2 6 の一方の入力端子には検出電源 2 4 が接続されて基準電圧値が入力される。第 2 検出回路 1 6 に流れる電流は、可変の直流電源 E 2 の設定された電圧値に影響するので、検出電源 2 4 は、1 . 5 ~ 5 V 程度の範囲で可変にして、上記基準電圧値を所要の電圧値に調整する。従って、無負荷電圧値が変更されれば、検出電源 2 4 の出力を調整して、第 2 検出回路 1 6 のしきい値を所定のレベルにする。差動増幅器 2 6 は、ギャップに所定の電流値以上の電流が流れたときに制御回路 1 8 へ検出信号 S 2 を出力する。

10

【 0 0 2 8 】

この第 2 検出回路 1 6 は、ギャップのキャパシタンスなどの影響を考慮して、誤検出が生じない限りに低い電流値にしきい値 I r が設定されるべきである（図 2 (B) 参照）。放電検出用のスイッチング素子 T r 3 は、制御回路 1 8 からのゲート信号 G 2 により第 2 スイッチング素子 T r 2 と同時にオンオフ制御され、少なくとも電圧パルスのオフ時間中に放電回路から切り離してギャップに電流が流れないようにしている。一方、主電源回路 8 の第 1 スイッチング素子 T r 1 は、制御回路 1 8 からのゲート信号 G 1 によりオンオフ制御される。

20

【 0 0 2 9 】

しきい値設定部 2 8 は、無負荷電圧が変更された場合には、直流電源 E 2 の電圧値を変更するとともに、それに応じて上述した各検出回路 1 4 、 1 6 の各しきい値を調整するように各検出電源 2 0 、 2 4 の出力電圧を変更する。また、加工によって各検出電源 2 0 、 2 4 の出力電圧の少なくとも何れか一方を変更して、しきい値を変更することができる。加工条件設定部 3 0 は、この装置に必要な各種の加工条件を設定するものであり、ここでは特に、オン時間（主電源回路から印加される電圧のオン時間）T o n と、オフ時間（電圧パルスのオフ時間）T o f f と、補助電源遮断用の設定時間 S o f f を制御回路 1 8 へ出力し、少なくとも補助電源回路 1 0 の出力電圧（無負荷電圧値）V をしきい値設定回路 2 8 に出力する。

30

【 0 0 3 0 】

次に、以上のように構成されたワイヤカット放電加工装置の動作について図 2 に示すタイミングチャートを参照して説明する。図 2 (A) はギャップの電圧波形を示し、図 2 (B) はギャップに流れる電流波形を示し、図 2 (C) は検出信号 S 1 の波形を示し、図 2 (D) はゲート信号 G 1 の波形を示し、図 2 (E) は検出信号 S 2 の波形を示し、図 2 (F) はゲート信号 G 2 の波形を示す。

まず、加工に先立って、加工条件設定部 3 0 より、上述したオン時間 T o n （図 2 (D) 参照）、オフ時間 T o f f （図 2 (A) 参照）、及び上記設定時間 S o f f （図 2 (F) 参照）を含む各種のパラメータを入力し、この入力値に基づいて制御回路 1 8 は、各スイッチング素子のオンオフ動作を制御する。

40

【 0 0 3 1 】

また、第 1 検出回路及び第 2 検出回路 1 4 、 1 6 の各しきい値 V r 、 I r をしきい値設定回路 2 8 を介して設定する。この場合、加工条件設定部 3 0 から入力値に基づいて各しきい値 V r 、 I r を直接設定する構成にすることを妨げない。既述したが、電源 E 2 が 8 0 V の場合には、しきい値 V r は、これより 5 ~ 2 0 V 程度低い値、例えば 6 0 V とする。この点、従来にあっては、電源 E 2 が 8 0 V の場合には、加工電圧値を基準にして 3 0 ~ 4 0 V 程度にしきい値を設定していたことから、放電の発生を検出するタイミングが遅くなっていた。一方、しきい値 I r は、可能な限り小さくするべきであり、概ねギャップの

50

キャパシタンスの影響による誤検出がない程度に低い値、例えば1.5 A程度に設定されればよい。

【0032】

本発明の動作の特徴は次の点である。まず、補助電源回路10の電源E2から放電を誘起するために加工間隙12に電圧を印加し、実際に放電が発生してギャップの電圧が無負荷電圧より若干低いしきい値 V_r まで降下すると、第1検出回路14が放電が発生したことを検出する。この時点は、ギャップの電圧が加工電圧値まで降下してほぼ一定のレベルで安定する時点よりも以前である。この検出信号S1に応じて、主電源回路8の電源E1から加工間隙12に電圧を印加して所定の時間 T_{on} だけ大きな加工電流を供給する。また、第1検出回路14の動作とは別に、第2検出回路16は加工電流を監視しており、実際に放電が始まって僅かにギャップの加工電流が上昇したときに放電が開始されたものとみなし（実際には放電が発生していない場合があっても）、その後、補助電源遮断用の設定時間 S_{off} が経過した時に電源E2からの電流の供給を停止する。従って、より早期に放電の発生を検出するので、その時間だけ遅延時間を短くでき、全体としての加工電流パルス幅 T_2 （図2（B）参照）が短くでき、また、高いピーク値の加工電流パルスが供給できる。

10

【0033】

以上の動作をより詳しく説明する。

まず、制御回路18がゲート信号G2を出力すると補助電源回路10の第2スイッチング素子 T_r2 、放電検出用スイッチング素子 T_r3 が共にオンとなって、電源E2から加工間隙12に電圧が印加され、ギャップの電圧が次第に上昇して行く（図2（A））。そして、ギャップの電圧が無負荷電圧まで立ち上がって、点（放電開始点）P1で放電が発生し、これと同時にギャップの電圧が過渡的に低下する。そして、ギャップの電圧が僅かに低下した所で、例えば20 V程度低下したところでこのギャップの電圧は第1検出回路のしきい値 V_r を横切り、更にギャップの電圧は低下して行く。

20

【0034】

上記のようにギャップの電圧がしきい値 V_r より大きい間は、第1検出回路14のフォトカプラ22からはH（ハイレベル、以下同じ）の信号が制御回路18に向けて出力されており、制御回路18は検出信号S1のパルスが立ち下がった時点を放電開始と認識する。放電の発生を検出したならば、制御回路18は直ちに主電源回路8の第1スイッチング素子 T_r1 に向けてオン指令を出そうとするが、不可避的な回路遅延Cの後に、ゲート信号G1（図2（D）参照）が出力されて第1スイッチング素子 T_r1 は所定のオン時間 T_{on} だけオンされ、主電源回路8から大きな加工電流がギャップに供給される。図2（B）に示すようにギャップには、放電の発生と共に加工電流が流れ始めるが、主電源回路8から電流が供給されると、加工電流波形は急峻に立ち上がり、一気に加工電流が増大する。

30

【0035】

一方、加工間隙12に放電が発生して加工電流が第2検出回路16のしきい値 I_r に達すると、検出信号S2が出力されて制御回路18へ入力される。すると、制御回路18は、検出信号S2の入力後、補助電源遮断用の設定時間 S_{off} が経過した時にゲート信号G2の出力を止めるが、実際にはこの設定時間 S_{off} に不可避的な遅延時間Dが加わった時間が経過した時に、ゲート信号G2の出力が止められて第2スイッチング素子 T_r2 がオフし、これにより補助電源回路10の電源E2からの電力供給を遮断する。

40

【0036】

このようにすることにより、実際に放電が開始した時点から主電源回路8から電流が供給されるまで遅延時間C（図2（C）参照）が小さくなるので、ギャップに供給される全体としての加工電流パルス T_2 （図2（B）参照）を大幅に短くすることが可能となる。また、加工電流のピーク値を低くすることなく、高く維持することができる。更に、ギャップの浮遊容量の変化によって、電圧の立ち上がりがまちまちであっても、「検出時間」という設定値が存在しないために、実際に放電が開始された時点に、より近い時点で即座に放電の発生を検知することができる。一方、補助電源回路10の電源E2からの電圧印加

50

直後に、ギャップの電圧が無負荷電圧まで立ち上がらないでギャップへ電流が流れてしまう異常放電が発生した時には、検出信号 S 1 は出力されないが、検出信号 S 2 は出力されるので、第 2 スwitchング素子 Tr 2 は直ちにオフされて補助電源回路 1 0 からの電流の供給が停止され、加工上、問題を生じることが殆どない。

【 0 0 3 7 】

次に、図 3 及び図 4 を参照して前記ゲート信号 G 1、G 2 を生成する制御回路 1 8 の一例を説明する。図 3 は制御回路の回路構成図、図 4 は図 3 に示す回路中のゲート信号 S 2 を出力する各主要部材の出力信号の波形とギャップの電流とギャップの電圧の波形を模式的に示す図である。

図 3 中において、4 0 はオシレータであり、図 4 (C) に示すクロック信号 C K を出力する。4 1 はカウンタ、4 2 はコンパレータ、4 3 は設定値 T o n を記憶する R O M、4 4 は C P U (演算処理部)、4 5 は単安定マルチバイブレータ、4 6 はフリップフロップ、4 7 はインバータ、4 8 はスリーステートバッファ、4 9 はカウンタ、5 0 はコンパレータ、5 1 は補助電源遮断用の設定時間 S o f f を記憶する R O M、5 2 はインバータ、5 3 はフリップフロップ、5 4 はカウンタ、5 5 はコンパレータ、5 6 は電圧パルスオフ時間 T o f f を記憶する R O M、5 7、5 8 はインバータである。

【 0 0 3 8 】

既に説明したが、第 1 検出回路 1 4 の検出信号 S 1 は、放電が発生したことを検出すると L (ローレベル、以下同じ) になる。単安定マルチバイブレータ 4 5 は、第 1 検出回路 1 4 の検出信号 S 1 が L に立ち下がったときに、放電開始を示す 1 ショットパルスを出力する。第 1 検出回路 1 4 は、フリップフロップ 4 6 は、この「放電開始信号」が入力されるとセットされて L 出力となる。カウンタ 4 1 は、常時、フリップフロップ 4 6 の H 出力を入力してリセットされており、「放電開始信号」を受けたフリップフロップ 4 6 の L 出力でリセットが解除されて、オシレータ 4 0 からのクロックをカウントする。

【 0 0 3 9 】

コンパレータ 4 2 は、R O M 4 3 からの設定値 T o n のデータ値と放電が発生したときからカウント値を出力するカウンタ 4 1 からのカウント値とが一致したときに一致信号を出力する。従って、コンパレータ A = B から一致信号が出力されるタイミングは、主電源回路 8 の switchング素子 Tr 1 をオフするべき時点に一致する。一方、コンパレータ 4 2 からの一致信号は、フリップフロップ 4 6 のリセットに入力されるので、フリップフロップ 4 6 が H 出力になり、カウンタ 4 1 がリセットされる。そして、カウンタ 4 1 がリセットされるとコンパレータ 4 2 におけるカウンタ 4 1 のカウント値と R O M 4 3 からのデータ値とが一致しなくなるから、コンパレータ 4 2 から出力される一致信号は L 出力になる。従って、この一致信号は、ほぼワンショットパルス状の信号である。

【 0 0 4 0 】

フリップフロップ 4 6 は、上述したように、放電開始信号を入力して L 信号を出力し、コンパレータ 4 2 の一致信号を入力してリセットされて H 信号を出力するので、フリップフロップが L 信号を出力している時間は、設定値 T o n の時間に一致する。従って、フリップフロップ 4 6 の L 出力をインバータ 4 7 で反転した信号が、第 1 switchング素子 Tr 1 に印加されるゲート信号 G 1 として出力される。

【 0 0 4 1 】

フリップフロップ 5 3 は、第 2 検出回路 1 6 からの電流を検出した検出信号 S 2 でセットされ、コンパレータ 5 5 の一致信号でリセットされる。このとき、図 1 に示された第 2 検出回路 1 6 の差動増幅器 2 6 の構成では、論理回路上は図 4 (F) に示すように、電流を検出したときに L になるから、インバータ 5 2 で反転させて H にした信号をフリップフロップ 5 3 に入力する。一方、コンパレータ 5 5 は、オフ時間 T o f f の終了、言い換えれば、次の電圧パルスのオンで一致信号を出力するようにされている。従って、フリップフロップ 5 3 は、ギャップに電流が流れたことを検出してから次の電圧パルスのオンまで L 信号を出力する (図 4 (E)) 。

【 0 0 4 2 】

10

20

30

40

50

スリーステートバッファ48は、コンパレータ50の一致信号が出力していない入力信号がLのときに、オシレータ40のクロックCLの出力を禁止する。また、コンパレータ50は、後述するが、補助電源遮断用の設定時間Soffが終了してから次の電圧パルスがオンするまでの間に一致信号が出力されるようにされている。そのため、スリーステートバッファ48は設定時間Soffが経過してから次の電圧パルスがオンされるまでの間はクロックCKが出力されないクロックCK'を出力する(図4(D))。

【0043】

カウンタ49は、フリップフロップ53のH出力を受けて、電圧パルスのオンからギャップに電流が流れるまでの間はリセットされている。また、設定時間Soffが経過してから次の電圧パルスがオンするまでの間は、スリーステートバッファ48によりクロックCKを入力していない。従って、カウンタ49は、第2検出回路の検出信号S2を受けてフリップフロップ53の出力がLになってから、次の電圧パルスがオンするまでの間カウントするが、設定時間Soffが終了する時点までカウントしたところでクロックを入力しなくなるので、設定時間Soffが終了してからリセットされるまでの間は一定のカウント値を出力をしたままとなる。

10

【0044】

コンパレータ50は、カウンタ49のカウント値とROM51からの設定時間Soffとが一致して一致信号を出力する。一方で、オフ時間Toffが終了してフリップフロップ53がH信号を出力し、カウンタ49がリセットされて、ROM51の設定時間と一致しなくなる時点で、コンパレータ50のA=BはLになり一致信号を出力しなくなる。要するに、コンパレータ50は、設定時間Soffの終了後から次の電圧パルスがオンするまでの間に一致信号を出力している(図4(G))。従って、このコンパレータ50の一致信号をインバータ58で反転した信号を補助電源回路10の第2スイッチング素子Tr2のゲート信号G2として出力する(図4(H))。

20

【0045】

カウンタ54は、コンパレータ50の出力をインバータ57で反転した信号をリセットに入力するので、ゲート信号G2が出力している間はリセットされ、補助電源回路10の遮断とともにカウントを開始する。コンパレータ55は、ROM56からのオフ時間Toffのデータを受けてカウンタ54のカウント値と一致したときに一致信号を出力し、フリップフロップ53をリセットする。上述したように、フリップフロップ53がリセットされると、コンパレータ50の出力がLになるのでカウンタ54がリセットされる。カウンタ54がリセットされると、カウンタ54とROM56のデータは一致しなくなるので、コンパレータ55のA=Bは、L出力になる。従って、カウンタ54と、コンパレータ55と、ROM56とは、次の電圧パルスを印加する時間を決めている。(図4(B)及び(H))。

30

【0046】

以上のようにして、検出信号S1及びS2と、所定の設定値とに基づいてゲート信号G1及びG2が生成されることになる。

なお、上記実施例において用いた各数値例は、単に一例を示したに過ぎず、これらに限定されないのは勿論である。また、制御回路の具体的な構成は、図3に示されたものに限らず、論理回路の設計により種々の応用が可能である。

40

【0047】

【発明の効果】

以上説明したように、本発明のワイヤ放電加工装置によれば、次のように優れた作用効果を発揮することができる。

主電源のオンオフ制御は間隙に印加されている電圧の変動に依存して行ない、他方で補助電源回路の副電源のオンオフ時間は間隙に流れる加工電流に依存するようにしているので、加工電流パルス幅をより短くして、且つ高いピーク電流値の加工電流パルスを安定して供給することができる。その結果、面粗度をより向上させることかできるのみならず、加工速度が遅くなったり、加工効率が低下したりすることも阻止できる。

50

また、間隙に印加された電圧が、予定された無負荷電圧あるいは無負荷電圧に近い加工電圧よりも相当高く設定されたしきい値に到達せずに放電したり、放電せずに短絡して間隙に電流が流れたときにも、所定の時間を越えて補助電源回路から電流が供給されることがなく、面粗度の悪化を防止することができる。

【図面の簡単な説明】

【図 1】本発明に係るワイヤカット放電加工装置を示すブロック回路構成図である。

【図 2】図 1 に示す回路構成中の各部における波形のタイミングチャートである。

【図 3】制御回路の回路構成図である。

【図 4】図 3 に示す回路中の一部の波形とギャップの電流とギャップの電圧の波形を模式的に示す図である。

10

【図 5】従来のワイヤカット放電加工装置における電圧、電流波形を示す波形図である。

【図 6】ギャップのキャパシタンスの変化によりギャップの電圧の立ち上がりが変化する状態を示す図である。

【符号の説明】

4 ワイヤ電極

6 被加工物

8 主電源回路

10 補助電源回路

12 加工間隙

14 第 1 検出回路

16 第 2 検出回路

18 制御回路

20 検出電源

24 検出電源

26 差動増幅器

E 1 主電源

E 2 副電源

Tr 1 第 1 スイッチング素子

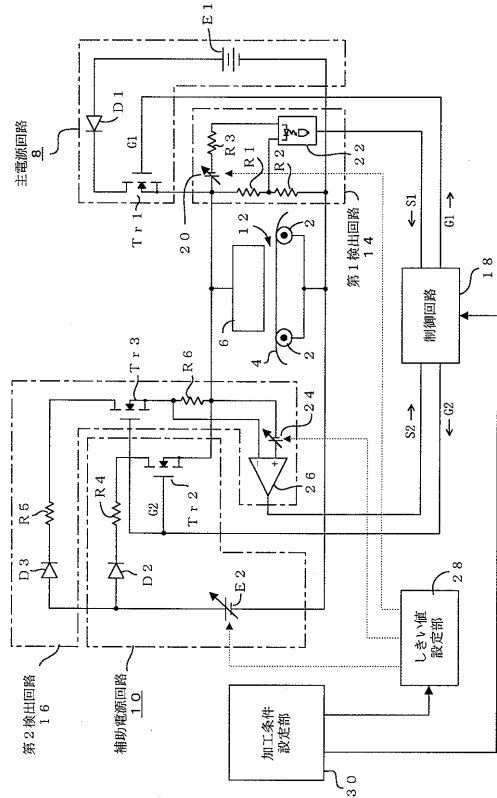
Tr 2 第 2 スイッチング素子

Soft 補助電源遮断用の設定時間

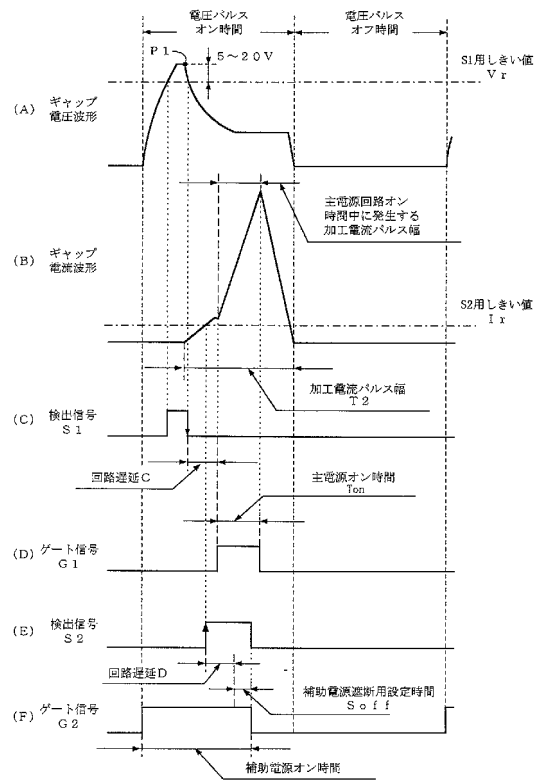
20

30

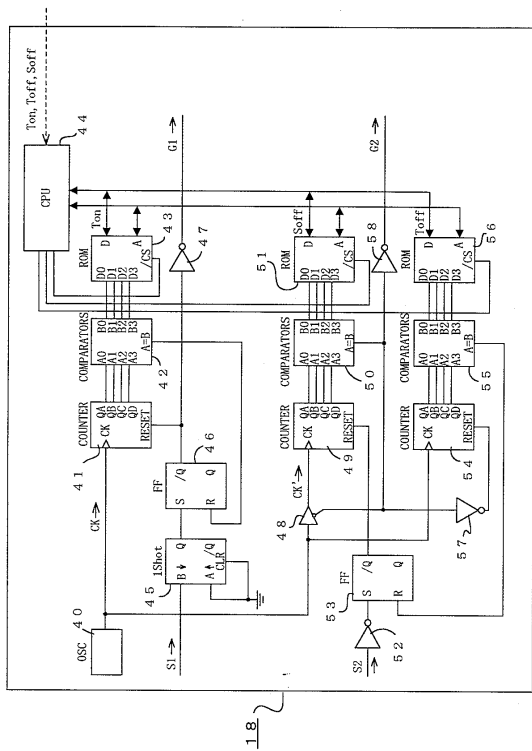
【図1】



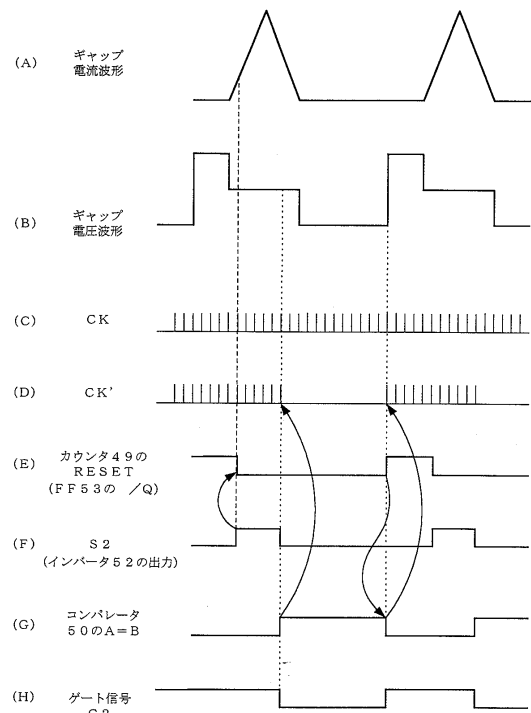
【図2】



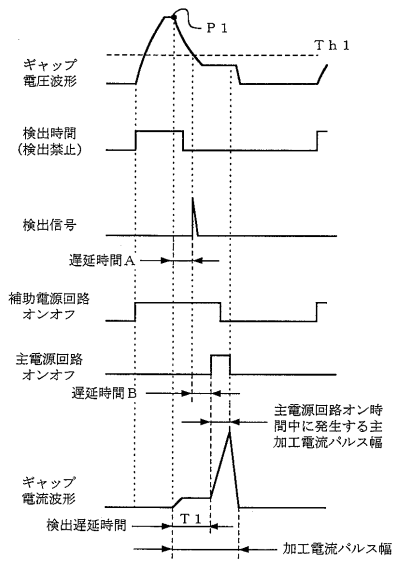
【図3】



【図4】

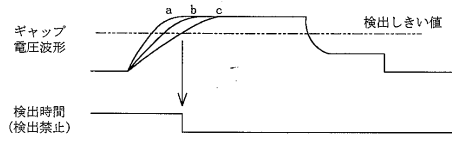


【 図 5 】



遅延時間A 判別時点前に放電が開始した場合の検出時間の遅延
遅延時間B 検出後の主電源回路電流供給までの回路遅延

【 図 6 】



フロントページの続き

審査官 福島 和幸

(56)参考文献 特公平04 - 008165 (JP, B2)

(58)調査した分野(Int.Cl.⁷, DB名)

B23H 7/04

B23H 7/02