



(12) 发明专利

(10) 授权公告号 CN 101471368 B

(45) 授权公告日 2011. 07. 06

(21) 申请号 200810187316. 0

CN 1825609 A, 2006. 08. 30, 说明书第

(22) 申请日 2008. 12. 26

9-12, 14-17 页以及附图 5, 8.

(30) 优先权数据

JP 特开平 5-335546 A, 1993. 12. 17, 全文.

2007-333691 2007. 12. 26 JP

JP 特开 2007-88305 A, 2007. 04. 05, 说明书

0032-0045, 0065 段以及附图 5.

(73) 专利权人 索尼株式会社

审查员 穆堃

地址 日本东京

(72) 发明人 池田晴美 桧山晋 安藤崇志

田渊清隆 山口哲司 大岸裕子

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

H01L 27/146 (2006. 01)

H01L 27/148 (2006. 01)

H04N 5/335 (2006. 01)

H04N 5/359 (2011. 01)

H04N 5/225 (2006. 01)

(56) 对比文件

CN 1819242 A, 2006. 08. 16, 全文.

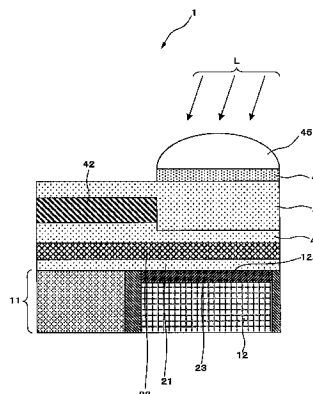
权利要求书 2 页 说明书 36 页 附图 52 页

(54) 发明名称

固态成像装置、其制造方法及成像设备

(57) 摘要

一种具有光电转换入射光的光接收部的固态成像装置,包括:在光接收部的光接收面上形成的绝缘膜;及在绝缘膜上形成的具有负固定电荷的膜。在光接收部的光接收面侧形成空穴聚集层。在光接收部的一侧设置形成了外围电路的外围电路部。绝缘膜在外围电路部的表面与具有负固定电荷的膜之间形成,使得外围电路部的表面与具有负固定电荷的膜之间的距离大于光接收部的表面与具有负固定电荷的膜之间的距离。



1. 一种固态成像装置,该装置具有对入射光进行光电转换的光接收部,并且包括:
绝缘膜,形成在所述光接收部的光接收面上;以及
具有负固定电荷的膜,形成在所述绝缘膜上,其中
在所述光接收部的光接收面侧形成空穴聚集层,
在所述光接收部的一侧设置形成了外围电路的外围电路部,并且
所述绝缘膜在所述外围电路部的表面与具有负固定电荷的膜之间形成,使得所述外围电路部的表面与所述具有负固定电荷的膜之间的距离大于所述光接收部的表面与所述具有负固定电荷的膜之间的距离。
2. 根据权利要求1所述的固态成像装置,其中,所述具有负固定电荷的膜为氧化铅膜、氧化铝膜、氧化锆膜、氧化钽膜或氧化钛膜。
3. 根据权利要求1所述的固态成像装置,其中,所述绝缘膜包括氧化硅膜。
4. 根据权利要求1所述的固态成像装置,其中,在所述外围电路部与所述具有负固定电荷的膜之间所形成的所述绝缘膜包括氧化硅膜、氮化硅膜以及氮氧化硅膜中的一种或多种膜的层压结构。
5. 根据权利要求1所述的固态成像装置,其中,所述固态成像装置为背面照射型固态成像装置,包括具有将入射光量转换成电信号的光接收部的多个像素部和在形成了所述像素部的半导体基板的一个表面侧上的配线层,并且从与形成了所述配线层的表面的相对侧入射的光被所述光接收部接收。
6. 一种固态成像装置,该装置具有对入射光进行光电转换的光接收部,并且包括:
绝缘膜,形成在所述光接收部的光接收面上并透射所述入射光;以及
用于施加负电压的膜,形成在所述绝缘膜上,其中
在所述光接收部的光接收面侧形成空穴聚集层,
在所述光接收部的一侧设置形成了外围电路的外围电路部,并且
所述绝缘膜在所述外围电路部的表面与所述用于施加负电压的膜之间形成,使得所述外围电路部的表面与所述用于施加负电压的膜之间的距离大于所述光接收部的表面与所述用于施加负电压的膜之间的距离。
7. 根据权利要求6所述的固态成像装置,其中,所述用于施加负电压的膜由透射所述入射光的导电材料制成。
8. 根据权利要求6所述的固态成像装置,其中,包括氧化硅膜、氮化硅膜及氮氧化硅膜中的一种或多种膜的层压结构的膜在所述外围电路部与所述用于施加负电压的膜之间形成。
9. 根据权利要求6所述的固态成像装置,其中,所述固态成像装置为背面照射型固态成像装置,包括具有将入射光量转换成电信号的光接收部的多个像素部和在形成了所述像素部的半导体基板的一个表面侧上的配线层,并且从与形成了所述配线层的表面的相对侧入射的光被所述光接收部接收。
10. 一种用于在半导体基板中形成有对入射光进行光电转换的光接收部的固态成像装置的制造方法,所述制造方法包括以下步骤:
在形成了所述光接收部的所述半导体基板上形成绝缘膜;
在所述绝缘膜上形成具有负固定电荷的膜;以及

在形成所述具有负固定电荷的膜的步骤后,对所述具有负固定电荷的膜的表面应用氮等离子处理,或对所述具有负固定电荷的膜的表面应用电子束固化,其中

通过所述具有负固定电荷的膜在所述光接收部的光接收面侧形成空穴聚集层,

所述绝缘膜在所述外围电路部的表面与具有负固定电荷的膜之间形成,使得所述外围电路部的表面与所述具有负固定电荷的膜之间的距离大于所述光接收部的表面与所述具有负固定电荷的膜之间的距离。

11. 根据权利要求 10 的用于固态成像装置的制造方法,其中,所述形成具有负固定电荷的膜的步骤包括以下步骤:

通过原子层沉积法在所述绝缘膜上形成第一氧化铅膜;以及

通过物理气相沉积法在所述第一氧化铅膜上形成第二氧化铅膜。

12. 根据权利要求 11 的用于固态成像装置的制造方法,其中,以至少等于或大于所述具有负固定电荷的膜必需的 3nm 的厚度来形成所述第一氧化铅膜。

13. 根据权利要求 10 的用于固态成像装置的制造方法,其中,所述具有负固定电荷的膜包括氧化铅膜。

14. 根据权利要求 10 的用于固态成像装置的制造方法,其中,所述形成具有负固定电荷的膜的步骤包括以下步骤:

在所述绝缘膜上形成非晶氧化铅膜;以及

对所述非晶氧化铅膜的表面进行光照射处理,从而将所述氧化膜结晶化。

15. 一种成像设备,包括:

聚光光学单元,用于汇聚入射光;

固态成像装置,接收通过所述聚光光学单元所汇聚的所述入射光并对其进行光电转换;以及

信号处理单元,处理光电转换所得的信号电荷,其中

所述固态成像装置包括:

绝缘膜,形成在对所述入射光进行光电转换的所述固态成像装置的光接收部的光接收面上;以及

具有负固定电荷的膜,形成在所述绝缘膜上,其中在所述光接收部的光接收面侧形成空穴聚集层,

在所述光接收部的一侧设置形成了外围电路的外围电路部,并且

所述绝缘膜在所述外围电路部的表面与所述具有负固定电荷的膜之间形成,使得所述外围电路部的表面与所述具有负固定电荷的膜之间的距离大于所述光接收部的表面与所述具有负固定电荷的膜之间的距离。

固态成像装置、其制造方法及成像设备

[0001] 相关申请的参考

[0002] 本发明包含于 2007 年 5 月 7 日和 2007 年 12 月 26 日向日本专利局提交的日本专利申请第 JP 2007-122370 号和第 JP 2007-333691 号的主体,其全部内容结合于此,作为参考。

技术领域

[0003] 本发明涉及抑制了暗电流生成的固态成像装置、固态成像装置的制造方法及成像设备。

背景技术

[0004] 在摄像机和数码相机中,广泛使用包括 CCD(电荷耦合装置)或 CMOS 图像传感器的固态成像装置。噪声的降低以及灵敏度的提高是所有固态成像装置的重要目标。

[0005] 尽管没有入射光的状态(即,不存在通过入射光的光电转换所生成的纯信号电荷),但由于光接收面的基板界面中的微小缺陷所产生的电荷(电子)被作为信号捕获,并转变为微电流。微电流被检测为暗电流。此外,由于存在于 Si 层与绝缘层之间的界面中的深能级缺陷(界面态密度)引起暗电流。具体地,这些暗电流为在固态成像装置中应被降低的噪声。

[0006] 对于抑制由界面态密度引起的暗电流的产生的方法来说,例如,如图 54 的 (2) 中所示,使用了具有如图 54 中的 (2) 所示的在光接收部(例如,光电二极管)12 上包括 P⁺ 层的空穴聚集层 23 的嵌入型光电二极管结构。在本说明书中,嵌入型光电二极管结构被称作 HAD(空穴聚集二极管)结构。

[0007] 如图 54 的 (1) 所示,在没有提供 HAD 结构的结构中,由于界面态密度产生的电子作为暗电流流入光电二极管。

[0008] 另一方面,如图 54 的 (2) 所示,在 HAD 结构中,通过在界面上所形成的空穴聚集层 23 来抑制从界面产生电子。即使从界面产生了电荷(电子),但由于该电荷(电子)不流入形成光接收部 12 的 N⁺ 层的势阱的电荷聚集部,而是流入存在大量空穴的 P⁺ 层的空穴聚集层 23,所以能够消除电荷(电子)。

[0009] 因此,能够防止由于界面产生的电荷转变为即将被检测到的暗电流,并且抑制了由于界面态密度所引起的暗电流。

[0010] 关于 HAD 结构的形成方法,通常在经过基板上所形成的热氧化膜或 CVD 氧化膜,离子注入杂质(例如,硼(B)或二氟化硼(BF₂))形成 P⁺ 层后,通过退火来活化所注入的杂质,并且在界面附近形成 P 型区。

[0011] 但是,为了活化所掺杂的杂质,在 700°C 以上的高温下的热处理是必要而不可缺少的。因此,很难在 400°C 以下的低温处理中通过离子注入来形成空穴聚集层。即使为了抑制掺杂剂的扩散而期望避免在高温下的长时间活化时,通过采用离子注入和退火的空穴聚集层的形成方法也不可取。

[0012] 当以低温等离子 CVD 法等光接收部的上层上形成氧化硅或氮化硅时,与高温下形成的膜和光接收面之间的界面相比,界面态密度被劣化。界面态密度的劣化引起暗电流的增大。

[0013] 如上所述,当期望避免高温下的离子注入和退火处理时,很难通过过去的离子注入来执行空穴聚集层的形成。此外,暗电流趋向更加劣化。为了解决这一问题,需要以不是基于过去的离子注入的其它方法来形成空穴聚集层。

[0014] 例如,披露了这样一种技术,在具有在半导体区中形成的与半导体区的导电类型相反的导电类型的光电转换元件上由氧化硅形成的绝缘层中,通过嵌入具有相反导电类型和相同极性的带电粒子来提升光电转换部的表面电位,并且在该表面上形成反转层,从而防止了表面的耗尽并降低了暗电流的产生(例如,参照 JP-A-1-256168)。

[0015] 但是,在该技术中,尽管需要用于将带电粒子嵌入绝缘层的技术,但又不知道应该使用何种嵌入技术。通常,为了像在非易失性存储器中一样将电荷从外部注入绝缘膜,需要用于注入电荷的电极。即使能够不使用电极以非接触方式将电荷从外部注入,但在任何情况下,在绝缘膜中所捕获的电荷不应被释放。电荷保持特性又成为问题。因此,需要具有很高电荷保持特性的高性能绝缘膜,但是这样的绝缘膜却很难实现。

发明内容

[0016] 当尝试通过将离子以高浓度注入光接收部(光电转换部)中来形成充分的空穴聚集层时,由于光接收部因离子注入而被破坏,所以必需进行高温退火,但是,在退火过程中,会发生杂质的扩散,并且光电转换特性被劣化。

[0017] 另一方面,当为了减小离子注入的破坏而以低浓度执行离子注入时,空穴聚集层的浓度降低。空穴聚集层不具有充分的空穴聚集层功能。

[0018] 换句话说,很难在实现充分的空穴聚集层和减小暗电流的同时又抑制杂质的扩散并具有所期望的光电转换特性。

[0019] 因此,期望既实现充分的空穴聚集层又减小暗电流。

[0020] 根据本发明的一个实施例,提供具有光电转换入射光的光接收部的固态成像装置(第一固态成像装置)。该固态成像装置具有在光接收部的光接收面上形成的用于降低界面态密度的膜和具有在用于降低界面态密度的膜上形成的负固定电荷的膜。在光接收部的光接收面侧形成空穴聚集层。

[0021] 在第一固态成像装置中,由于在用于降低界面态密度的膜上形成了具有负固定电荷的膜,所以通过由负固定电荷产生的电场,在光接收部的光接收面侧的界面上充分形成了空穴聚集层。因此,抑制了界面电荷(电子)的生成。即使产生了电荷(电子),由于这些电荷不会流入光接收部中形成势阱的电荷聚集部,而是流入存在大量空穴的空穴聚集层,所以也能够消除电荷(电子)。因此,能够防止由于界面产生的电荷转变为将被光接收部检测出来的暗电流,并且抑制了由于界面态密度产生的暗电流。此外,由于在光接收部的光接收面上形成了用于降低界面态密度的膜,所以进一步抑制了由于界面态密度所引起的电子的产生。因此,防止了由于界面态密度所产生的电子作为暗电流流入光接收部。

[0022] 根据本发明的另一实施例,提供具有光电转换入射光的光接收部的固态成像装置(第二固态成像装置)。该固态成像装置具有在光接收部的光接收面上形成并透射入射光

的绝缘膜和在绝缘膜上形成并用于施加负电压的膜。在光接收部的光接收面侧形成空穴聚集层。

[0023] 在第二固态成像装置中,由于在光接收部的光接收面上所形成的绝缘膜上形成了用于施加负电压的膜,所以通过在将负电压施加到用于施加负电压的膜,产生电场,在光接收部的光接收面侧的界面上充分形成了空穴聚集层。因此,抑制了界面电荷(电子)的生成。即使产生了电荷(电子),但由于这些电荷不会流入在光接收部中形成势阱的电荷聚集部,而是流入存在大量空穴的空穴聚集层,所以能够消除电荷(电子)。因此,能够防止由于界面产生的电荷变为将被光接收部检测出的暗电流,并且抑制了由于界面态密度引起的暗电流。

[0024] 根据本发明另一个实施例,提供具有光电转换入射光的光接收部的固态成像装置(第三固态成像装置)。该固态成像装置具有在光接收部的光接收面侧的上层上形成的绝缘膜和在绝缘膜上形成并且具有比光电转换入射光的光接收部的光接收面侧的界面更大的功函数值的膜。

[0025] 在第三固态成像装置中,在形成于光接收部上的绝缘膜上形成了具有比光电转换入射光的光接收部的光接收面侧的界面更大的功函数值的膜。因此,能够在光接收部的光接收面侧的界面中进行空穴聚集。因此,暗电流被减小。

[0026] 根据本发明再一个实施例,提供用于在半导体基板上形成有光电转换入射光的光接收部的固态成像装置的制造方法(第一制造方法)。该制造方法具有在形成有光接收部的半导体基板上形成用于降低界面态密度的膜的步骤和在用于降低界面态密度的膜上形成具有负固定电荷的膜的步骤。通过具有负固定电荷的膜在光接收部的光接收面侧形成空穴聚集层。

[0027] 在固态成像装置的制造方法(第一制造方法)中,由于在用于降低界面态密度的膜上形成了具有负固定电荷的膜,所以通过由负固定电荷产生的电场,在光接收部的光接收面侧的界面上充分形成了空穴聚集层。因此,抑制了界面电荷(电子)的产生。即使产生了电荷(电子),由于这些电荷(电子)不会流入在光接收部中形成势阱的电荷聚集部,而是流入存在大量空穴的空穴聚集层,所以,能够消除电荷(电子)。因此,能够防止通过由于界面产生的电荷所生成的暗电流被光接收部检测到,并且抑制了由于界面态密度引起的暗电流。此外,由于在光接收部的光接收面上形成了用于降低界面态密度的膜,所以进一步抑制了由于界面态密度引起的电子的产生。因此,防止了由于界面态密度产生的电子作为暗电流流入光接收部。由于使用具有负固定电荷的膜,所以不用离子注入和退火就能形成HAD结构。

[0028] 根据本发明的再一个实施例,提供用于在半导体基板上形成有光电转换入射光的光接收部的固态成像装置的制造方法(第二制造方法)。该制造方法具有在光接收部的光接收面上形成透射入射光的绝缘膜的步骤和在绝缘层上形成用于施加负电压的膜的步骤。通过对用于施加负电压的膜施加负电压,在光接收部的光接收面侧形成空穴聚集层。

[0029] 在固态成像装置的制造方法(第二制造方法)中,由于在光接收部的光接收面上所形成的绝缘膜上形成了用于施加负电压的膜,所以将负电压施加到用于施加负电压的膜时,产生电场,在光接收部的光接收面侧的界面上充分形成了空穴聚集层。因此,抑制了界面电荷(电子)生成。即使产生了电荷(电子),由于电荷(电子)不会流入光接收部中

形成势阱的电荷聚集部,而是流入存在大量空穴的空穴聚集层,所以也能够消除电荷(电子)。因此,能够防止由界面引起的电荷所生成的暗电流被光接收部检测出,并且抑制了由于界面态密度引起的暗电流。由于使用具有负固定电荷的层,所以不用离子注入和退火就能形成HAD结构。

[0030] 根据本发明的再一个实施例,提供用于在半导体基板上形成有光电转换入射光的光接收部的固态成像装置的制造方法(第三制造方法)。该制造方法具有在光接收部的光接收面侧的上层形成绝缘膜的步骤以及在绝缘膜上形成具有比光电转换入射光的光接收部的光接收面侧的界面更大的功函数值的膜的步骤。

[0031] 在固态成像装置的制造方法(第三制造方法)中,在光接收部上所形成的绝缘膜上形成了具有比光电转换入射光的光接收部的光接收面侧的界面更大的功函数值的膜。因此,能够在光接收部的光接收侧的界面上形成空穴聚集层。因此,减小了暗电流。

[0032] 根据本发明再一个实施例,提供成像设备(第一成像设备),包括:聚光光学单元,汇聚入射光;固态成像装置,接收通过聚光光学单元所汇聚的入射光,并光电转换入射光;以及信号处理单元,处理光电转换的信号电荷。固态成像装置具有在光电转换入射光的固态成像装置的光接收部的光接收面上形成的用于降低界面态密度的膜和在用于降低界面态密度的膜上形成的具有负固定电荷的膜。在光接收部的光接收面上形成空穴聚集层。

[0033] 在第一成像设备中,由于使用了第一固态成像装置,所以使用了暗电流被减小的固态成像装置。

[0034] 根据本发明再一个实施例,提供成像设备(第二成像设备),包括:聚光光学单元,汇聚入射光;固态成像装置,接收通过聚光光学单元所汇聚的入射光,并光电转换入射光;以及信号处理单元,处理光电转换的信号电荷。固态成像装置具有在光电转换入射光的固态成像装置的光接收部的光接收面上形成的绝缘膜以及在绝缘膜上的用于施加负电压的膜。绝缘膜包括透射入射光的绝缘膜。在光接收部的光接收面上形成了空穴聚集层。

[0035] 在第二成像设备中,由于使用了第二固态成像装置,所以使用了暗电流被减小的固态成像装置。

[0036] 根据本发明再一个实施例,提供成像设备(第三成像设备),包括:聚光光学单元,汇聚入射光;固态成像装置,接收通过聚光光学单元所汇聚的入射光,并光电转换入射光;以及信号处理单元,处理光电转换的信号电荷。固态成像装置具有在将入射光转换成信号电荷的光接收部的光接收面侧的上层上形成的绝缘膜以及在绝缘膜上形成的并具有比光电转换入射光的光接收部的光接收面侧的界面更大的功函数值的膜。

[0037] 在第三成像设备中,由于使用了第三固态成像装置,所以使用了暗电流被减小的固态成像装置。

[0038] 通过根据这些实施例的固态成像设备,由于暗电流能够被抑制,所以拾取图像中的噪声能够被减小。因此,具有能够获得高质量图像的效果。具体地,在通过很小曝光量的长时间曝光时,能够减小由于暗电流所引起的白点(在彩色CCD情况下的原色的点)的产生。

[0039] 通过根据这些实施例的固态成像装置制造方法,由于暗电流能够被抑制,所以拾取图像中的噪声能够被减小。因此,能够实现可获得高质量图像的固态成像装置。具体地,能够在通过很小曝光量的长时间曝光时,可减小由于暗电流所引起的白点(在彩色

CCD 情况下的原色的点) 的产生的固态成像装置。

[0040] 在根据这些实施例的成像设备中, 由于使用了能够抑制暗电流的固态成像装置, 所以拾取图像中的噪声能够被减小。因此, 具有能够记录高分辨率视频的效果。具体地, 在通过很小曝光量的长时间曝光时, 能够减小由于暗电流所引起的白点(在彩色 CCD 情况下的原色的点) 的生成。

附图说明

[0041] 图 1 示出了根据本发明第一实施例的固态成像装置(第一固态成像装置)的主要部分的结构的截面图;

[0042] 图 2 示出了用于说明根据第一实施例的固态成像装置(第一固态成像装置)的效果的能带图;

[0043] 图 3 示出了根据所述第一实施例的变形例的固态成像装置(第一固态成像装置)的主要部分的结构的截面图;

[0044] 图 4 示出了根据第一实施例的另一变形例的固态成像装置的主要部分的结构的截面图;

[0045] 图 5 示出了主要部分的结构的截面图, 用于说明在具有负固定电荷的膜存在于外围电路部附近的情况下负固定电荷的作用;

[0046] 图 6 示出了根据本发明第二实施例的固态成像装置(第一固态成像装置)的主要部分的结构的截面图;

[0047] 图 7 示出了根据本发明第三实施例的固态成像装置(第一固态成像装置)的主要部分的结构的截面图;

[0048] 图 8 示出了根据第一实施例的固态成像装置的制造方法(第一制造方法)的制造过程的截面图;

[0049] 图 9 示出了根据第一实施例的固态成像装置的制造方法(第一制造方法)的制造过程的截面图;

[0050] 图 10 示出了根据第一实施例的固态成像装置的制造方法(第一制造方法)的制造过程的截面图;

[0051] 图 11 示出了根据第二实施例的固态成像装置的制造方法(第一制造方法)的制造过程的截面图;

[0052] 图 12 示出了根据第二实施例的固态成像装置的制造方法(第一制造方法)的制造过程的截面图;

[0053] 图 13 示出了根据第二实施例的固态成像装置的制造方法(第一制造方法)的制造过程的截面图;

[0054] 图 14 示出了根据第三实施例的固态成像装置的制造方法(第一制造方法)的制造过程的截面图;

[0055] 图 15 示出了根据第三实施例的固态成像装置的制造方法(第一制造方法)的制造过程的截面图;

[0056] 图 16 示出了根据第三实施例的固态成像装置的制造方法(第一制造方法)的制造过程的截面图;

[0057] 图 17 示出了根据本发明第四实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0058] 图 18 示出了根据第四实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0059] 图 19 示出了根据第四实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0060] 图 20 示出了根据本发明第五实施例的固态成像装置的制造方法的制造过程的截面图；

[0061] 图 21 示出了根据第五实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0062] 图 22 示出了平带电压与氧化膜等效厚度的关系图，用于说明负固定电荷存在于氧化铪 (HfO_2) 膜中；

[0063] 图 23 示出了用于说明负固定电荷存在于氧化铪 (HfO_2) 膜中的界面态密度的比较图；

[0064] 图 24 示出了平带电压与氧化膜等效厚度的关系图，用于说明与热氧化膜相关的电子的形成和空穴的形成；

[0065] 图 25 示出了根据本发明第六实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0066] 图 26 示出了通过根据第六实施例的制造方法所制造的固态成像装置（其中，使用了具有负固定电荷的膜）的 C-V（电容 - 电压）特性的示图；

[0067] 图 27 示出了通过根据第六实施例的第一制造方法所制造的固态成像装置（其中，使用了具有负固定电荷的膜）的 C-V（电容 - 电压）特性的示图；

[0068] 图 28 示出了通过根据第六实施例的第一制造方法所制造的固态成像装置（其中，使用了具有负固定电荷的膜）的 C-V（电容 - 电压）特性的示图；

[0069] 图 29 示出了根据本发明第七实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0070] 图 30 示出了根据第七实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0071] 图 31 示出了根据第七实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0072] 图 32 示出了用于说明通过根据第七实施例的第一制造方法所制造的固态成像装置（其中，使用了具有负固定电荷的膜）的暗电流抑制效果的示图；

[0073] 图 33 示出了根据本发明第八实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0074] 图 34 示出了根据第八实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0075] 图 35 示出了根据第八实施例的固态成像装置的制造方法（第一制造方法）的制造过程的截面图；

[0076] 图 36 示出了用于说明通过根据第八实施例的第一制造方法所制造的固态成像装

置（其中，使用了具有负固定电荷的膜）的暗电流抑制效果的示图；

[0077] 图 37 示出了根据本发明第九实施例的固态成像装置的制造方法（第一制造方法）的制造步骤的截面图；

[0078] 图 38 示出了与光照射时间相关的温度与深度的关系图；

[0079] 图 39 示出了与光照射时间相关的温度与深度的关系图；

[0080] 图 40 示出了用于说明与折射率相关的干涉条件的示意性截面图；

[0081] 图 41 示出了根据第一实施例的固态成像装置（第二固态成像装置）的主要部分的结构截面图；

[0082] 图 42 示出了根据第二实施例的固态成像装置（第二固态成像装置）的主要部分的结构截面图；

[0083] 图 43 示出了根据第一实施例的固态成像装置的制造方法（第二制造方法）的制造过程的截面图；

[0084] 图 44 示出了根据第一实施例的固态成像装置的制造方法（第二制造方法）的制造过程的截面图；

[0085] 图 45 示出了根据第一实施例的固态成像装置的制造方法（第二制造方法）的制造过程的截面图；

[0086] 图 46 示出了根据第二实施例的固态成像装置的制造方法（第二制造方法）的制造过程的截面图；

[0087] 图 47 示出了根据第二实施例的固态成像装置的制造方法（第二制造方法）的制造过程的截面图；

[0088] 图 48 示出了根据本发明实施例的固态成像装置（第三固态成像装置）的主要部分的结构截面图；

[0089] 图 49 示出了使用空穴聚集辅助膜的固态成像装置的结构实例的主要部分的结构截面图；

[0090] 图 50 示出了根据本发明实施例的固态成像装置的制造方法（第三制造方法）的流程图；

[0091] 图 51 示出了根据实施例的制造方法（第三制造方法）的制造过程的截面图；

[0092] 图 52 示出了根据实施例的制造方法（第三制造方法）的主要部分的制造过程的截面图；

[0093] 图 53 示出了根据本发明实施例的成像设备的框图；以及

[0094] 图 54 示出了光接收部的示意性结构的截面图，用于说明一种抑制由于界面态密度所引起的暗电流的生成的方法。

具体实施方式

[0095] 下面参照图 1 中的主要部分结构的截面图来说明根据本发明第一实施例的固态成像装置（第一固态成像装置）。

[0096] 如图 1 所示，固态成像装置 1 在半导体基板（或半导体层）11 中具有光电转换入射光 L 的光接收部 12。固态成像装置 1 在光接收部 12 的侧部具有外围电路部 14，其中，经由像素分隔区 13 来形成外围电路（未具体示出）。

[0097] 在下面的说明中,固态成像装置 1 在半导体基板 11 中具有光接收部 12。

[0098] 在光接收部(包括将在后面被描述的空穴聚集层 23)12 的光接收面 12s 上形成用于降低界面态密度的膜 21。例如,通过氧化硅(SiO_2)膜来形成用于降低界面态密度的膜 21。在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,在光接收部 12 的光接收面侧形成了空穴聚集层 23。

[0099] 因此,至少在光接收部 12 上,在光接收部 12 的光接收面 12s 侧,以足以通过具有负固定电荷的层 22 来形成空穴聚集层 23 的厚度,形成用于降低界面态密度的膜 21。例如,膜厚度大于等于一个原子层的厚度并小于等于 100nm。

[0100] 在外围电路部 14 的外围电路中,例如,当固态成像装置 1 为 CMOS 图像传感器时,存在包括诸如传输晶体管、复位晶体管、放大晶体管及选择晶体管的多个晶体管的像素电路。

[0101] 外围电路包括执行用于读出在包括多个光接收部 12 的像素阵列部的读取线上的信号的操作的驱动电路、传输读取信号的垂直扫描电路、移位寄存器或地址解码器、以及水平扫描电路。

[0102] 在外围电路部 14 的外围电路中,例如,当固态成像装置 1 为 CCD 图像传感器时,存在将光电转换的信号电荷从光接收部读取至垂直传输栅极的读取栅极和在垂直方向上传输所读取的信号电荷的垂直信号传输部。外围电路也包括水平电荷传输部。

[0103] 例如,具有负固定电荷的膜 22 由氧化铪(HfO_2)膜、氧化铝(Al_2O_3)膜、氧化锆(ZrO_2)膜、氧化钽(Ta_2O_5)膜、或氧化钛(TiO_2)膜形成。上述种类的膜实际被用作绝缘栅极场效应晶体管的栅极绝缘膜等。因此,由于建立了膜形成方法,所以能够轻松形成所述膜。

[0104] 膜形成方法的实例包括化学气相沉积法、溅射法及原子层沉积法。因为能够在薄膜形成期间以约 1nm 的厚度同时形成用于降低界面态密度的 SiO_2 层,所以优选使用原子层沉积方法。

[0105] 除上述之外的材料的实例包括氧化镧(La_2O_3)、氧化镨(Pr_2O_3)、氧化铈(CeO_2)、氧化钕(Nd_2O_3)、氧化钷(Pm_2O_3)、氧化钐(Sm_2O_3)、氧化铕(Eu_2O_3)、氧化钆(Gd_2O_3)、氧化铽(Tb_2O_3)、氧化镝(Dy_2O_3)、氧化钬(Ho_2O_3)、氧化铒(Er_2O_3)、氧化镱(Tm_2O_3)、氧化镱(Yb_2O_3)、氧化镱(Lu_2O_3)、及氧化钇(Y_2O_3)。

[0106] 具有负固定电荷的膜 22 可以由氮化铪膜、氮化铝膜、氮氧化铪膜或以及氮氧化铝膜形成。

[0107] 具有负固定电荷的膜 22 可以在绝缘性不被损害的范围内添加硅(Si)或氮(N)。在膜的绝缘性不被损害的范围内,适当地确定硅或氮的浓度。但是,为了防止引起诸如白点的图像缺陷,优选将诸如硅或氮的添加剂添加至具有负固定电荷的膜 22 的表面,即,光接收部 12 侧的相对侧的表面。

[0108] 硅(Si)或氮(N)的这种添加能够提高膜的热阻和在处理中对离子注入的阻挡能力。

[0109] 在具有负固定电荷的膜 22 上形成绝缘膜 41。在位于外围电路部 14 上面的绝缘膜 41 上形成遮光膜 42。通过遮光膜 42 在光接收部 12 中生成光线没有进入的区域。并通过光接收部 12 的输出来确定图像中的黑色电平。

[0110] 由于防止了光线进入外围电路部 14,所以抑制了由于光线进入外围电路部 14 所

引起的特性波动。

[0111] 此外,形成对入射光具有透过性的绝缘膜 43。优选地,绝缘膜 43 的表面被平整化。

[0112] 此外,在绝缘膜 43 上形成滤色片层 44 和聚光透镜 45。

[0113] 在固态成像装置(第一固态成像装置)1 中,在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,通过具有负固定电荷的膜 22 中的负固定电荷,穿过用于降低界面态密度的膜 21 向光接收部 12 的表面施加电场。在光接收部 12 的表面上形成空穴聚集层 23。

[0114] 如图 2 的(1)所示,在形成具有负固定电荷的膜 22 后,立刻通过在膜中由于负固定电荷的施加所出现的电场将界面的附近形成作为空穴聚集层 23。

[0115] 因此,抑制了在光接收部 12 与用于降低界面态密度的膜 21 之间的界面上由于界面态密度所产生的暗电流。换句话说,抑制了从界面产生电荷(电子)。即使从界面产生了电荷(电子),但是由于电荷(电子)也不会流入光接收部 12 中形成势阱的电荷聚集部,而是流入存在大量空穴的空穴聚集层 23,所以能够消除这些电荷(电子)。

[0116] 因此,能够防止由界面引起的电荷所生成的暗电流被光接收部 12 检测出并且抑制了由界面态密度引起的暗电流。

[0117] 另一方面,如图 2 的(2)所示,当没有提供空穴聚集层时,暗电流由于界面态密度被生成并且流入光接收部 12。

[0118] 如图 2 的(3)所示,当通过离子注入形成空穴聚集层 23 时,如上所述,必须在 700℃以上的高温下进行热处理,并在离子注入中必须激活所掺杂的杂质。因此,杂质的扩散发生,界面的空穴聚集层扩展,并且用于光电转换的区域变窄。结果,很难获取所期望的光电转换特性。

[0119] 在固态成像装置 1 中,在光接收部 12 的光接收面 12s 上形成了用于降低界面态密度的膜 21。因此,进一步抑制了由于界面态密度引起的电子生成。这样防止了由于界面态密度所引起的电子作为暗电流流入光接收部 12。

[0120] 当使用氧化铅膜作为具有负固定电荷的膜 22 时,由于氧化铅膜的折射率约为 2,所以通过将膜厚最优化不仅能够形成 HAD 结构而且能够获取防反射效果。当使用除氧化铅膜之外的具有高折射率的材料时,通过将材料的膜厚最优化也能够获取防反射效果。

[0121] 众所周知,在过去的固态成像装置中所使用的氧化硅或氮化硅以低温被形成时,层中的固定电荷为正电荷。很难使用负固定电荷形成 HAD 结构。

[0122] 参照图 3 中的主要部分的结构的截面图来说明根据实施例的变形例的固态成像装置(第一固态成像装置)。

[0123] 如图 3 所示,当在固态成像装置 1 中仅通过具有负固定电荷的膜 22 在光接收部 12 中的防反射效果不够充分时,在固态成像装置 2 中,在具有负固定电荷的膜 22 上形成防反射膜 46。例如,由氮化硅膜来形成防反射膜 46。

[0124] 不形成在固态成像装置 1 中所形成的绝缘膜 43。

[0125] 因此,在防反射膜 46 上形成了滤色片层 44 和聚光透镜 45。

[0126] 通过附加形成氮化硅膜能够将防反射效果最大化。这种结构能够被应用于将在随后描述的固态成像装置 3。

[0127] 如上所述,由于形成了防反射膜 46,所以能够减少在光线入射在光接收部 12 上之

前的反射。因此,在光接收部 12 上的入射光量能够被增大。这样能够改进固态成像装置 2 的敏感度。

[0128] 参照图 4 中的主要部分的结构截面图来说明根据实施例的另一个变形例的固态成像装置(第一固态成像装置)。

[0129] 如图 4 所示,在固态成像装置 3 中,没有形成固态成像装置 1 中的绝缘膜 41。在具有负固定电荷的膜 22 上直接形成了遮光膜 42。不形成绝缘膜 43,而是形成防反射膜 46。

[0130] 由于在具有负固定电荷的膜 22 上直接形成了遮光膜 42,所以能够使遮光膜 42 更接近半导体基板 11 的表面。因此,遮光膜 42 与半导体基板 11 之间的距离被窄化。这使得能够减少从邻近光接收部(光电二极管)的上层斜向入射的光分量(即,光学混合色彩分量)。

[0131] 当如图 5 所示具有负固定电荷的膜 22 处于外围电路部 14 附近时,通过由具有负固定电荷的膜 22 的负固定电荷所形成的空穴聚集层 23 能够防止在光接收部 12 的表面上由于界面态密度所产生的暗电流。

[0132] 但是,在光接收部 12 侧与存在于表面侧的元件 14D 之间产生了电位差。不期望的载流子从光接收部 12 的表面侧流入元件 14D,并且导致外围电路部 14 的故障。

[0133] 在随后的本发明的第二和第三实施例中说明用于避免这种故障的结构。

[0134] 参照图 6 中的主要部分结构的截面图来说明根据本发明的第二实施例的固态成像装置(第一固态成像装置)。

[0135] 在图 6 中,没有示出遮掩光接收部的一部分和外围电路部的遮光膜、对在光接收部中的入射光进行光谱过滤(split)的滤色片层、汇聚在光接收部上入射光的聚光透镜等。

[0136] 如图 6 所示,在固态成像装置 4 中,在外围电路部 14 的表面与具有负固定电荷的膜 22 之间形成绝缘膜 24,使得外围电路部 14 与膜 22 之间的距离大于固态成像装置 1 中光接收部 12 的表面与膜 22 之间的距离。当由氧化硅膜来形成用于降低界面态密度的膜时,可以通过在外围电路部 14 上形成比在光接收部 12 上更厚的用于降低界面态密度的膜 21 而获得绝缘膜 24。

[0137] 通过这种方式,在外围电路部 14 的表面与具有负固定电荷的膜 22 之间形成绝缘膜 24,使得外围电路部 14 的表面与膜 22 之间的距离大于光接收部 12 的表面与膜 22 之间的距离。因此,通过在具有负固定电荷的膜 22 中的负固定电荷所产生的电场不影响外围电路部 14。

[0138] 因此,能够防止由于负固定电荷所引起的外围电路的故障。

[0139] 参照图 7 中的主要部分结构的截面图来说明根据本发明第三实施例的固态成像装置(第一固态成像装置)。

[0140] 在图 7 中,没有示出遮掩光接收部的一部分和外围电路部的遮光膜、对在光接收部中的入射光进行光谱过滤的滤色片层、汇聚在感光部上的入射光的聚光透镜等。

[0141] 如图 7 所示,在固态成像装置 5 中,在固态成像装置 1 中的外围电路部 14 与具有负固定电荷的膜 22 之间形成用于分隔具有负固定电荷的膜和光接收面的膜 25。优选膜 25 具有正固定电荷,从而消除负固定电荷的影响。例如,对于膜 25 优选使用氮化硅。

[0142] 通过这种方式,在外围电路部 14 与具有负固定电荷的膜之间形成了具有正固定

电荷的膜 25。因此,通过膜 25 中的正固定电荷减少了具有负固定电荷的膜 22 的负固定电荷。这样防止了外围电路部 14 被具有负固定电荷的膜 22 中的负固定电荷的电场影响。

[0143] 因此,能够防止由于负固定电荷而引起的外围电路部 14 的故障。

[0144] 如上所述,在外围电路部 14 与具有负固定电荷的膜 22 之间形成了具有正固定电荷的膜 25 的结构,该结构能够被用于固态成像装置 1、2、3 及 4。能够获得与固态成像装置 5 相同的效果。

[0145] 在固态成像装置 4 和 5 中具有负固定电荷的膜 22 的结构中,提供遮掩光接收部 12 的一部分和外围电路部 14 的遮光膜、至少对入射在光接收部 12 上的光进行光谱过滤的滤色片层、汇聚在光接收部 12 上的入射光的聚光透镜等。就实例而言,作为所述结构,也可以应用固态成像装置 1、2 及 3 的任意一种结构。

[0146] 参照图 8 ~ 图 10 中示出主要部分的制造过程的截面图来说明根据本第一实施例的固态成像装置的制造方法(第一制造方法)。在图 8 ~ 图 10 中,作为实例,示出固态成像装置 1 的制造过程。

[0147] 如图 8 的(1)中所示,在半导体基板(或半导体层)11 中形成光电转换入射光的光接收部 12、分隔光接收部 12 的像素分隔区 13、相对于光接收部 12 间隔像素分隔区 13 形成外围电路(没有被具体示出)的外围电路部 14 等。制造方法采用现有的制造方法。

[0148] 如图 8 的(2)所示,在光接收部 12 的光接收面 12s 上(实质上,在半导体基板 11 上)形成用于降低界面态密度的膜 21。例如,由氧化硅(SiO_2)膜来形成用于降低界面态密度的膜 21。

[0149] 在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,在光接收部 12 的光接收面侧形成空穴聚集层 23。

[0150] 因此,至少在光接收部 12 上,需要在光接收部 12 的光接收面 12s 侧,以足以通过具有负固定电荷的膜 22 形成空穴聚集层 23 的厚度,形成用于降低界面态密度的膜 21。例如,膜厚大于等于一个原子层厚度并小于等于 100nm。

[0151] 例如,具有负固定电荷的膜 22 由氧化铪(HfO_2)膜、氧化铝(Al_2O_3)膜、氧化锆(ZrO_2)膜、氧化钽(Ta_2O_5)膜或氧化钛(TiO_2)膜形成。上述种类的膜实际被用作绝缘栅极场效应晶体管的栅极绝缘膜等。因此,由于建立了膜形成方法,所以能够轻松形成所述膜。就膜形成方法而言,例如,可以使用化学气相沉积法、溅射法及原子层沉积法。因为能够在薄膜形成期间以约 1nm 厚度同时形成用于降低界面态密度的 SiO_2 层,所以优选使用原子层沉积方法。

[0152] 就除上述之外的材料而言,可以使用氧化镧(La_2O_3)、氧化镨(Pr_2O_3)、氧化铈(CeO_2)、氧化钕(Nd_2O_3)、氧化钷(Pm_2O_3)、氧化钐(Sm_2O_3)、氧化铕(Eu_2O_3)、氧化钆(Gd_2O_3)、氧化铽(Tb_2O_3)、氧化镝(Dy_2O_3)、氧化铟(Ho_2O_3)、氧化铒(Er_2O_3)、氧化铥(Tm_2O_3)、氧化镱(Yb_2O_3)、氧化镱(Lu_2O_3)、氧化钇(Y_2O_3)等。也可以由氮化铪膜、氮化铝膜、氮氧化铪膜或氮氧化铝膜来形成具有负固定电荷的膜 22。例如,也可以通过化学气相沉积法、溅射法及原子层沉积法来形成这些膜。

[0153] 具有负固定电荷的膜 22 可以在绝缘性不被损害的范围内添加硅(Si)或氮(N)。在膜的绝缘性不被损害的范围内,适当地确定硅或氮的浓度。硅(Si)或氮(N)的这种添加能够提高层的热阻和在处理期间对离子注入的阻挡能力。

[0154] 当通过氧化铪 (HfO_2) 膜形成具有负固定电荷的膜 22 时,由于氧化铪膜 (HfO_2) 的折射率约为 2,所以能够通过调节膜厚有效地获取防反射效果。当然,在使用其它种类的膜时,通过根据折射率将膜厚最优化,也能够获取防反射效果。

[0155] 在具有负固定电荷的膜 22 上形成绝缘膜 41。在绝缘膜 41 上形成遮光膜 42。例如,由氧化硅膜来形成绝缘膜 41。例如,由具有遮光性能的金属膜来形成遮光膜 42。

[0156] 以这种方式,在具有负固定电荷的膜 22 上间隔绝缘膜 41 形成遮光膜 42。能够防止由氧化铪膜等所形成的具有负固定电荷的膜 22 与遮光膜 42 的金属的反应。

[0157] 当遮光膜 42 被蚀刻时,由于绝缘层 41 具有蚀刻阻挡层功能,所以能够防止对于具有负固定电荷的膜 22 的蚀刻破坏。

[0158] 如图 9 的 (3) 所示,通过抗蚀涂布及光刻技术在光接收部 12 的一部分和外围电路部 14 上面的遮光膜 42 上形成抗蚀掩模 (没有示出)。通过使用抗蚀掩模来蚀刻遮光膜 42,从而使遮光膜 42 留在光接收部 12 的一部分及外围电路部 14 上面的绝缘膜 41 上。

[0159] 通过遮光膜 42 在光接收部 12 中形成光线没有进入的区域。通过光接收部 12 的输出来确定图像中的黑色电平。

[0160] 由于防止了光线进入外围电路部 14,所以抑制了由于光线进入外围电路部所引起的特性波动。

[0161] 如图 9 的 (4) 所示,在绝缘膜 41 上形成用于减小由遮光膜 42 所形成的台阶的绝缘膜 43。绝缘膜 43 的表面优选被平坦化,并且例如由涂布绝缘膜构成。

[0162] 如图 10 所示,通过现有的制造技术在位于光接收部 12 上面的绝缘膜 43 上形成滤色片层 44。在滤色片层 44 上形成聚光透镜 45。为了防止在透镜加工时对滤色片层 44 的加工破坏,可以在滤色片层 44 与聚光透镜 45 之间形成透光绝缘膜 (没有示出)。

[0163] 通过这种方式,形成固态成像装置 1。

[0164] 在根据第一实施例的固态成像装置的制造方法 (第一制造方法) 中,在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,通过由在具有负固定电荷的膜 22 中的负固定电荷所引起的电场,在光接收部 12 的光接收面侧的界面上充分形成了空穴聚集层 23。

[0165] 因此,抑制了通过界面所生成的电荷 (电子)。即使生成了电荷 (电子),但是由于电荷 (电子) 不会流入在光接收部 12 中形成势阱的电荷聚集部,而是流入存在大量空穴的空穴聚集层 23,所以能够消除电荷 (电子)。

[0166] 因此,能够防止由界面引起的电荷所生成的暗电流被光接收部检测出,并且抑制了由于界面态密度所引起的暗电流。

[0167] 此外,由于在光接收部 12 的光接收面上形成了用于降低界面态密度的膜 21,所以进一步抑制了由于界面态密度所引起的电子的生成。因此,防止了由于界面态密度所生成的电子作为暗电流流入光接收部 12。由于使用了具有负固定电荷的膜 22,所以能够不通过离子注入和退火就能形成 HAD 结构。

[0168] 参照图 11 ~ 图 13 中示出主要部分的制造过程的截面图来说明根据第二实施例的固态成像装置的制造方法 (第一制造方法)。在图 11 ~ 图 13 中,作为一个实例,示出固态成像装置 2 的制造过程。

[0169] 如图 11 的 (1) 中所示,在半导体基板 (或半导体层) 11 中形成光电转换入射光的

光接收部 12、分隔光接收部 12 的像素分隔区 13、相对于光接收部 12 间隔像素分隔区 13 形成外围电路（没有被具体示出）的外围电路部 14 等。制造方法采用现有的制造方法。

[0170] 如图 11 的 (2) 所示,在光接收部 12 的光接收面 12s 上（实际上,在半导体基板 11 上）形成用于降低界面态密度的膜 21。例如,由氧化硅 (SiO_2) 膜形成用于降低界面态密度的膜 21。在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,在光接收部 12 的光接收面侧形成空穴聚集层 23。

[0171] 因此,至少在光接收部 12 上,需要在光接收部 12 的光接收面 12s 侧,以足以通过具有负固定电荷的膜 22 形成空穴聚集层 23 的厚度,形成用于降低界面态密度的膜 21。例如,膜厚大于等于一个原子层厚度并小于等于 100nm。

[0172] 例如,由氧化铪 (HfO_2) 膜、氧化铝 (Al_2O_3) 膜、氧化锆 (ZrO_2) 膜、氧化钽 (Ta_2O_5) 膜或氧化钛 (TiO_2) 膜形成具有负固定电荷的膜 22。

[0173] 上述种类的膜已经被用于绝缘栅极场效应晶体管的栅极绝缘膜等中。因此,由于建立了膜形成方法,所以能够轻松形成所述膜。例如,就膜形成方法而言,能够使用化学气相沉积法、溅射法及原子层沉积法。

[0174] 就除上述之外的材料而言,可以使用氧化镧 (La_2O_3)、氧化镨 (Pr_2O_3)、氧化铈 (CeO_2)、氧化钕 (Nd_2O_3)、氧化钷 (Pm_2O_3)、氧化钐 (Sm_2O_3)、氧化铕 (Eu_2O_3)、氧化钆 (Gd_2O_3)、氧化铽 (Tb_2O_3)、氧化镱 (Dy_2O_3)、氧化铥 (Ho_2O_3)、氧化铒 (Er_2O_3)、氧化镱 (Tm_2O_3)、氧化镱 (Yb_2O_3)、氧化镧 (Lu_2O_3)、氧化钇 (Y_2O_3) 等。也可以由氮化铪膜、氮化铝膜、氮氧化铪膜或氮氧化铝膜来形成具有负固定电荷的膜 22。例如,也可以通过化学气相沉积法、溅射法或原子层沉积法来形成这些膜。因为能够在薄膜形成期间以约 1nm 厚度同时形成用于降低界面态密度的 SiO_2 层,所以优选使用原子层沉积方法。

[0175] 具有负固定电荷的膜 22 可以在绝缘性不被损害的范围内添加硅 (Si) 或氮 (N)。在膜的绝缘性不被损害的范围内,适当地确定硅或氮的浓度。硅 (Si) 或氮 (N) 的这种添加能够提高膜的热阻和在处理中对离子注入的阻挡能力。

[0176] 当通过氧化铪 (HfO_2) 膜形成具有负固定电荷的膜 22 时,由于氧化铪膜 (HfO_2) 的折射率约为 2,所以能够通过调节膜厚有效地获取防反射效果。当然,在使用其它种类的膜时,通过根据折射率将膜厚最优化,也能够获取防反射效果。

[0177] 在具有负固定电荷的膜 22 上形成绝缘膜 41。在绝缘膜 41 上形成遮光膜 42。例如,由氧化硅膜来形成绝缘膜 41。例如,由具有遮光性能的金属膜来形成遮光膜 42。

[0178] 以这种方式,在具有负固定电荷的膜 22 上由绝缘膜 41 间隔形成遮光膜 42。能够防止由氧化铪膜等所形成的具有负固定电荷的膜 22 与遮光膜 42 的金属发生反应。

[0179] 当遮光膜 42 被蚀刻时,由于绝缘膜 41 具有蚀刻阻挡层功能,所以能够防止对于具有负固定电荷的膜 22 的蚀刻破坏。

[0180] 如图 12 的 (3) 所示,通过抗蚀涂布及光刻技术在光接收部 12 的一部分和外围电路部 14 的上面的遮光膜 42 上形成抗蚀掩模（没有示出）。通过使用抗蚀掩模来蚀刻遮光膜 42,从而使遮光膜 42 留在光接收部 12 的一部分和外围电路部 14 上面的绝缘膜 41 上。通过遮光膜 42 在光接收部 12 上形成光线没有进入的区域。通过光接收部 12 的输出来确定图像中的黑色电平。由于防止了光线进入外围电路部 14,所以抑制了由于光线进入外围电路部 14 所引起的特性波动。

[0181] 如图 12 的 (4) 所示,在绝缘膜 41 上形成防反射膜 46,从而覆盖遮光膜 42。例如,由具有折射率约为 2 的氮化硅膜来形成防反射膜 46。

[0182] 如图 13 所示,通过现有制造技术在光接收部 12 上面的防反射膜 46 上形成滤色片层 44。在滤色片层 44 上形成聚光透镜 45。为了防止在透镜加工时对滤色片层 44 的加工破坏,可以在滤色片层 44 与聚光透镜 45 之间形成透光绝缘膜(没有示出)。

[0183] 通过这种方式,形成了固态成像装置 2。

[0184] 在根据第二实施例的固态成像装置的制造方法(第一制造方法)中,获取到与第一实施例相同的效果。

[0185] 由于形成了防反射膜 46,所以能够减小在光线入射到光接收部 12 之前的光线的反射。因此,能够增大在光接收部 12 上的入射光量。能够改进固态成像装置 2 的敏感度。

[0186] 参照图 14~图 16 示出主要部分的制造过程的截面图来说明根据第三实施例的固态成像装置的制造方法(第一制造方法)。在图 14~图 16 中,作为一个实例,示出固态成像装置 3 的制造方法。

[0187] 如图 14 的 (1) 中所示,在半导体基板(或半导体层)11 中形成光电转换入射光的光接收部 12、分隔光接收部 12 的像素分隔区 13、相对于光接收部 12 间隔像素分隔区 13 形成外围电路(没有被具体示出)的外围电路部 14 等。制造方法采用现有的制造方法。

[0188] 如图 14 的 (2) 所示,在光接收部 12 的光接收面 12s 上(实际上,在半导体基板 11 上)形成用于降低界面态密度的膜 21。例如,由氧化硅(SiO_2)膜来形成用于降低界面态密度的膜 21。

[0189] 在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,在光接收部 12 的光接收面侧形成空穴聚集层 23。

[0190] 因此,至少在光接收部 12 上,需要在光接收部 12 的光接收面 12s 侧,以足以通过具有负固定电荷的膜 22 形成空穴聚集层 23 的厚度,形成用于降低界面态密度的膜 21。例如,膜厚大于等于一个原子层厚度并小于等于 100nm。

[0191] 例如,由氧化铪(HfO_2)膜、氧化铝(Al_2O_3)膜、氧化锆(ZrO_2)膜、氧化钽(Ta_2O_5)膜或氧化钛(TiO_2)膜形成具有负固定电荷的膜 22。上述种类的膜已经被用作绝缘栅极场效应晶体管的栅极绝缘膜等。因此,由于建立了膜形成方法,所以能够轻松形成所述膜。就膜形成方法而言,例如,可以使用化学气相沉积法、溅射法及原子层沉积法。因为能够在薄膜形成期间以约 1nm 厚度同时形成用于降低界面态密度的 SiO_2 层,所以优选使用原子层沉积方法。

[0192] 就除上述之外的材料而言,可以使用氧化镧(La_2O_3)、氧化镨(Pr_2O_3)、氧化铈(CeO_2)、氧化钕(Nd_2O_3)、氧化钷(Pm_2O_3)、氧化钐(Sm_2O_3)、氧化铕(Eu_2O_3)、氧化钆(Gd_2O_3)、氧化铽(Tb_2O_3)、氧化镝(Dy_2O_3)、氧化铥(Ho_2O_3)、氧化铒(Er_2O_3)、氧化镱(Tm_2O_3)、氧化镱(Yb_2O_3)、氧化镱(Lu_2O_3)、氧化钇(Y_2O_3)等。也可以由氮化铪膜、氮化铝膜、氮氧化铪膜或氮氧化铝膜来形成具有负固定电荷的膜 22。例如,也可以通过化学气相沉积法、溅射法或原子层沉积法来形成这些膜。

[0193] 具有负固定电荷的膜 22 可以在绝缘性不被损害的范围内添加硅(Si)或氮(N)。在膜的绝缘性不被损害的范围内,适当地确定硅或氮的浓度。硅(Si)或氮(N)的这种添加能够提高膜的热阻和处理中对离子注入的阻挡能力。

[0194] 当通过氧化铪 (HfO_2) 膜形成具有负固定电荷的膜 22 时,能够通过调节氧化铪 (HfO_2) 膜的厚度有效地获取防反射效果。当然,在使用其它种类的膜时,通过根据折射率将厚度最优化,也能够获取防反射效果。

[0195] 在具有负固定电荷的膜 22 上形成遮光膜 42。例如,由具有遮光性能的金属膜来形成遮光膜 42。

[0196] 通过这种方式,在具有负固定电荷的膜 22 上直接形成遮光膜 42。因此,由于能够使遮光膜 42 更接近于半导体基板 11 的表面,所以,遮光膜 42 与半导体基板 11 之间的距离变窄。能够减小从邻近光接收部 (光电二极管) 的上层斜向入射的光分量 (即,光学混合色彩分量)。

[0197] 如图 15 的 (3) 所示,通过抗蚀涂布及光刻技术在光接收部 12 的一部分和外围电路部 14 上面的遮光膜 42 上形成抗蚀掩模 (没有示出)。通过使用抗蚀掩模来蚀刻遮光膜 42,从而使遮光膜 42 留在光接收部 12 的一部分和外围电路部 14 上面的具有负固定电荷的膜 22 上。

[0198] 通过遮光膜 42 在光接收部 12 中生成光线没有进入的区域。通过光接收部 12 的输出来确定图像中的黑色电平。

[0199] 由于防止了光线进入外围电路部 14,所以抑制了由于光线进入外围电路部 14 所引起的特性波动。

[0200] 如图 15 的 (4) 所示,在具有负固定电荷的膜 22 上形成防反射膜 46,从而覆盖遮光膜 42。例如,由具有折射率约为 2 的氮化硅膜来形成防反射膜 46。

[0201] 如图 16 所示,通过现有制造技术在光接收部 12 上面的防反射膜 46 上形成滤色片层 44。

[0202] 在滤色片层 44 上形成聚光透镜 45。为了防止在透镜加工时对滤色片层 44 的加工破坏,可以在滤色片层 44 与聚光透镜 45 之间形成透光绝缘膜 (没有示出)。

[0203] 通过这种方式,形成了固态成像装置 3。

[0204] 在根据第三实施例的固态成像装置的制造方法 (第一制造方法) 中,获取了与第一实施例相同的效果。由于在具有负固定电荷的膜 22 上直接形成遮光膜 42,所以能够使遮光膜 42 更接近于半导体基板 11 的表面。因此,遮光膜 42 与半导体基板 11 之间的距离变窄。能够减小从邻近光接收部 (光电二极管) 的上层斜向入射的光分量 (即,光混合色彩分量)。

[0205] 由于形成了防反射膜 46,所以当仅通过具有负固定电荷的膜 22 防反射效果不够充分时,能够将防反射效果最大化。

[0206] 参照图 17 ~ 图 19 示出主要部分的制造过程的截面图来说明根据本发明第四实施例的制造方法 (第一制造方法)。在图 17 ~ 图 19 中,作为一个实例,示出固态成像装置 4 的制造过程。

[0207] 如图 17 的 (1) 中所示,在半导体基板 (或半导体层) 11 中形成光电转换入射光的光接收部 12、分隔光接收部 12 的像素分隔区 13、相对于光接收部 12 间隔像素分隔区 13 形成外围电路 (例如,电路 14C) 的外围电路部 14 等。制造方法采用现有的制造方法。

[0208] 形成对于入射光具有透过性的绝缘膜 26。例如,由氧化硅膜来形成绝缘膜 26。

[0209] 如图 17 的 (2) 所示,通过抗蚀涂布及光刻技术在外围电路部 14 上面的绝缘膜 26

上形成抗蚀掩模 51。

[0210] 如图 18 的 (3) 所示,通过使用抗蚀掩模 51(见图 17 中的 (2))来蚀刻绝缘膜 26,从而在外围电路部 14 上留下绝缘膜 26。

[0211] 此后,去除抗蚀掩模 51。

[0212] 如图 18 的 (4) 所示,在光接收部 12 的光接收面 12s 上(实际上,在半导体基板 11 上)形成覆盖了绝缘膜 26 的用于降低界面态密度的膜 21。例如,由氧化硅(SiO_2)膜形成用于降低界面态密度的膜 21。

[0213] 如图 19 所示,在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,在光接收部 12 的光接收面侧形成空穴聚集层 23。

[0214] 因此,至少在光接收部 12 上,需要在光接收部 12 的光接收面 12s 侧,以足以通过具有负固定电荷的膜 22 形成空穴聚集层 23 的厚度,形成用于降低界面态密度的膜 21。例如,膜厚大于等于一个原子层厚度并小于等于 100nm。

[0215] 例如,由氧化铪(HfO_2)膜、氧化铝(Al_2O_3)膜、氧化锆(ZrO_2)膜、氧化钽(Ta_2O_5)膜或氧化钛(TiO_2)膜形成具有负固定电荷的膜 22。上述种类的膜实际被用作绝缘栅极场效应晶体管的栅极绝缘膜等。因此,由于建立了膜形成方法,所以能够轻松形成所述膜。就膜形成方法而言,例如,可以使用化学气相沉积法、溅射法及原子层沉积法。因为能够在薄膜形成期间以约 1nm 厚度同时形成用于降低界面态密度的 SiO_2 层,所以优选使用原子层沉积方法。

[0216] 就除上述之外的材料而言,可以使用氧化镧(La_2O_3)、氧化镨(Pr_2O_3)、氧化铈(CeO_2)、氧化钕(Nd_2O_3)、氧化钷(Pm_2O_3)、氧化钐(Sm_2O_3)、氧化铕(Eu_2O_3)、氧化钆(Gd_2O_3)、氧化铽(Tb_2O_3)、氧化镱(Dy_2O_3)、氧化铥(Ho_2O_3)、氧化铒(Er_2O_3)、氧化镱(Tm_2O_3)、氧化镱(Yb_2O_3)、氧化镱(Lu_2O_3)、氧化钇(Y_2O_3)等。也可以由氮化铪膜、氮化铝膜、氮氧化铪膜、或氮氧化铝膜来形成具有负固定电荷的膜 22。例如,也可以通过化学气相沉积法、溅射法或原子层沉积法来形成这些膜。

[0217] 具有负固定电荷的膜 22 可以在绝缘性不被损害的范围内添加硅(Si)或氮(N)。在膜的绝缘性不被损害的范围内,适当地确定硅或氮浓度。因此,硅(Si)或氮(N)的这种添加能够提高膜的热阻和处理中对离子注入的阻挡能力。

[0218] 当通过氧化铪(HfO_2)膜形成具有负固定电荷的膜 22 时,由于氧化铪膜(HfO_2)的折射率约为 2,所以能够通过调节膜厚有效地获取防反射效果。当然,在使用其它种类的膜时,通过根据折射率将膜厚最优化,也能够获取防反射效果。

[0219] 在固态成像装置 4 中具有负固定电荷的膜 22 的结构中,提供用于遮掩光接收部 12 的一部分和外围电路部 14 的遮光膜、用于至少对入射在光接收部 12 上的光进行光谱过滤的滤色片层、用于汇聚在光接收部 12 上的入射光的聚光透镜等。就实例而言,作为所述结构,也可以应用固态成像装置 1、2 及 3 的任意一种结构。

[0220] 在根据第四实施例的固态成像装置的制造方法(第一制造方法)中,在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,通过由具有负固定电荷的膜 22 中的负固定电荷所产生的电场,在光接收部 12 的光接收面侧的界面上充分形成空穴聚集层 23。

[0221] 因此,能够抑制通过界面所生成的电荷(电子)。即使生成了电荷(电子),但是

由于电荷（电子）不会流入光接收部 12 中形成势阱的电荷聚集部，而是流入存在大量空穴的空穴聚集层 23，所以能够消除电荷（电子）。

[0222] 因此，能够防止由界面引起的电荷所生成的暗电流被光接收部检测出，并且抑制了由于界面态密度引起的暗电流。此外，由于在光接收部 12 的光接收面上形成了用于降低界面态密度的膜 21，所以进一步抑制了由于界面态密度引起的电子的生成。因此，防止了由于界面态密度引起的电子作为暗电流流入光接收部 12。由于使用了具有负固定电荷的膜 22，所以不通过离子注入和退火就能形成 HAD 结构。

[0223] 此外，由于在外围电路部 14 上形成了绝缘膜 26，所以在外围电路部 14 上与具有负固定电荷的膜 22 的距离大于在光接收部 12 上与具有负固定电荷的膜 22 的距离。因此，降低了从具有负固定电荷的膜 22 施加至外围电路部 14 的负电场。换句话说，由于减小了外围电路部 14 上具有负固定电荷的膜 22 的影响，所以防止了通过由具有负固定电荷的膜 22 所引起的负电场所导致的外围电路部 14 的故障。

[0224] 参照图 20 和图 21 示出主要部分的制造过程的截面图来说明根据本发明第五实施例的固态成像装置的制造方法（第一制造方法）。在图 20 和图 21 中，作为一个实例，示出固态成像装置 4 的制造过程。

[0225] 如图 20 的 (1) 中所示，在半导体基板（或半导体层）11 中形成光电转换入射光的光接收部 12、分隔光接收部 12 的像素分隔区 13、相对于光接收部 12 间隔像素分隔区 13 形成外围电路（例如，电路 14C）的外围电路部 14 等。制造方法采用现有的制造方法。

[0226] 形成对于入射光具有透过性的用于降低界面态密度的膜 21。例如，由氧化硅膜来形成用于降低界面态密度的膜 21。

[0227] 此外，在用于降低界面态密度的膜 21 上形成用于将具有负固定电荷的膜与光接收面分开的膜 25。膜 25 优选具有正固定电荷，从而消除负固定电荷的影响。下文中，膜 25 被称作具有正固定电荷的膜。

[0228] 至少在光接收部 12 上，需要在光接收部 12 的光接收面 12s 侧，以足以通过随后形成的具有负固定电荷的膜 22 来形成随后所描述的空穴聚集层 23 的厚度，形成用于降低界面态密度的膜 21。例如，膜厚大于等于一个原子层并小于等于 100nm。

[0229] 如图 20 的 (2) 所示，通过抗蚀涂布及光刻技术在外围电路部 14 上面的具有正固定电荷的膜 25 上形成抗蚀掩模 52。

[0230] 如图 21 的 (3) 所示，通过使用抗蚀掩模 52（见图 20 中的 (2)）来蚀刻具有正固定电荷的膜 25，从而在外围电路部 14 上留下具有正固定电荷的膜 25。此后，去除抗蚀掩模 52。

[0231] 如图 21 的 (4) 所示，在用于降低界面态密度的膜 21 上形成覆盖了具有正固定电荷的膜 25 的具有负固定电荷的膜 22。

[0232] 例如，由氧化铪 (HfO_2) 膜、氧化铝 (Al_2O_3) 膜、氧化锆 (ZrO_2) 膜、氧化钽 (Ta_2O_5) 膜或氧化钛 (TiO_2) 膜形成具有负固定电荷的膜 22。上述种类的膜实际被用作绝缘栅极场效应晶体管的栅极绝缘膜等。因此，由于建立了膜形成方法，所以能够轻松形成所述膜。就膜形成方法而言，例如，可以使用化学气相沉积法、溅射法、及原子层沉积法。因为能够在薄膜形成期间以约 1nm 厚度同时形成用于降低界面态密度的 SiO_2 层，所以优选使用原子层沉积法。

[0233] 就除上述之外的材料而言,可以使用氧化镧 (La_2O_3)、氧化镨 (Pr_2O_3)、氧化铈 (CeO_2)、氧化钕 (Nd_2O_3)、氧化钷 (Pm_2O_3)、氧化钐 (Sm_2O_3)、氧化铕 (Eu_2O_3)、氧化钆 (Gd_2O_3)、氧化铽 (Tb_2O_3)、氧化镝 (Dy_2O_3)、氧化铥 (Ho_2O_3)、氧化铒 (Er_2O_3)、氧化镱 (Tm_2O_3)、氧化镱 (Yb_2O_3)、氧化镱 (Lu_2O_3)、氧化钇 (Y_2O_3) 等。也可以由氮化镱膜、氮化铝膜、氮氧化镱膜或氮氧化铝膜来形成具有负固定电荷的膜 22。例如,也可以通过化学气相沉积法、溅射法或原子层沉积法来形成这些膜。

[0234] 具有负固定电荷的膜 22 可以在绝缘性不被损害的范围添加硅 (Si) 或氮 (N)。在膜的绝缘性不被损害的范围,适当地确定硅或氮的浓度。硅 (Si) 或氮 (N) 的这种添加能够提高膜的热阻和处理中对离子注入的阻挡能力。

[0235] 当通过氧化铪 (HfO_2) 膜形成具有负固定电荷的膜 22 时,能够通过调节氧化铪 (HfO_2) 膜的厚度有效地获取防反射效果。当然,在使用其它种类的膜时,通过根据折射率将膜厚最优化,也能够获取防反射效果。

[0236] 在固态成像装置 5 中具有负固定电荷的膜 22 的结构中,提供用于遮掩光接收部 12 的一部分和外围电路部 14 的遮光膜、用于至少对入射在光接收部 12 上的光进行光谱过滤的滤色片层、用于汇聚在光接收部 12 上的入射光的聚光透镜等。就实例而言,作为所述结构,也可以应用固态成像装置 1、2 及 3 的任意一种结构。

[0237] 在根据第五实施例的固态成像装置的制造方法(第一制造方法)中,在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,通过由于在具有负固定电荷的膜 22 中的负固定电荷引起的电场,在光接收部 12 的光接收面侧的界面上充分形成空穴聚集层 23。

[0238] 因此,能够抑制通过界面生成的电荷(电子)。即使通过电场生成了电荷(电子),但是由于电荷(电子)不会流入光接收部 12 中形成势阱的电荷聚集部,而是流入存在大量空穴的空穴聚集层 23,所以能够消除电荷(电子)。

[0239] 因此,能够防止通过由于界面引起的电荷所生成的暗电流被光接收部检测出,并且抑制了由于界面态密度引起的暗电流。

[0240] 此外,由于在光接收部 12 的光接收面上形成了用于降低界面态密度的膜 21,所以进一步抑制了由于界面态密度引起的电子的生成。因此,防止了由于界面态密度引起的电子作为暗电流流入光接收部 12。

[0241] 由于使用具有负固定电荷的膜 22,所以不通过离子注入和退火就能形成 HAD 结构。

[0242] 此外,在外围电路部 14 与具有负固定电荷的膜 22 之间形成了优选具有正固定电荷并且用于分隔具有负固定电荷的膜和光接收面的表面的膜 25。因此,通过在具有正固定电荷的膜 25 中的正固定电荷减小了具有负固定电荷的膜 22 的负固定电荷。这样防止了在具有负固定电荷的膜 22 中的负固定电荷的电场影响外围电路部 14。

[0243] 因此,能够防止外围电路部 14 由于负固定电荷所引起的故障。

[0244] 下面,说明负固定电荷存在于作为具有负固定电荷的膜的一个实例的氧化铪 (HfO_2) 膜。

[0245] 关于第一样品,预备了在硅基板上间隔热氧化硅 (SiO_2) 膜形成栅极电极并且热氧化硅膜的厚度被改变的 MOS 电容器。

[0246] 关于第二样品,预备了在硅基板上间隔 CVD 氧化硅 (CVD-SiO₂) 膜形成栅极电极并且 CVD 氧化硅膜的厚度被改变的 MOS 电容器。

[0247] 关于第三样品,预备了在硅基板上间隔通过按顺序层压臭氧氧化硅 (O₃-SiO₂) 膜、氧化铪 (HfO₂) 膜及 CVD 氧化硅 (SiO₂) 膜所获取的层压膜,来形成栅极电极并且 CVD 氧化硅膜的厚度被改变的 MOS 电容器。HfO₂ 膜的厚度和 O₃-SiO₂ 膜的厚度被固定。

[0248] 通过使用硅烷 (SiH₄) 和氧气 (O₂) 的混合气体的 CVD 方法来形成每个样品的 CVD-SiO₂ 膜。通过使用四(乙基甲基氨基)钐 (TEMAHf) 和臭氧 (O₃) 作为材料的 ALD 方法来形成 HfO₂ 膜。第三样品的 O₃-SiO₂ 膜为当通过 ALD 方法形成 HfO₂ 膜时,在 HfO₂ 膜与硅基板之间形成的厚度约为 1nm 的界面氧化膜。在样品中的所有栅极电极中,使用从上面开始层压铝 (Al) 膜、氮化钛 (TiN) 膜及钛 (Ti) 膜的结构。

[0249] 在所述的样品结构中,在第一和第二样品中,在 SiO₂ 膜的正上方形成栅极电极。另一方面,仅在第三样品的 HfO₂ 膜的应用产品的情况下,在 HfO₂ 膜上层压 CVD-SiO₂ 膜。这样是为了防止由于将 HfO₂ 膜与栅极电极设定为直接相互接触而引起 HfO₂ 与电极在界面上发生反应的目的。

[0250] 在第三样品的层压结构中,HfO₂ 膜的厚度被固定为 10nm,并且上面的 CVD-SiO₂ 膜的厚度被改变。这是因为,由于 HfO₂ 具有很大的相对介电常数,并且即使当膜厚处于 10nm 水平时氧化膜的厚度也仅为几个纳米,所以很难见到平带电压 V_{fb} 关于氧化层的有效厚度(氧化膜等效厚度)的改变。

[0251] 对于第一样品、第二样品及第三样品,检测出关于氧化膜等效厚度 T_{ox} 的平带电压 V_{fb}。图 22 示出检测结果。

[0252] 如图 22 所示,在热氧化物(热-SiO₂)膜的第一样品和 CVD-SiO₂ 膜的第二样品中,平带电压随膜厚的增加向负方向移动。

[0253] 另一方面,仅在第三样品的 HfO₂ 膜的应用产品的情况下,可以确认平带电压随膜厚的增加向正方向移动。根据平带电压的特性,能够看出负电荷存在于 HfO₂ 膜中。

[0254] 关于除 HfO₂ 之外的形成具有负固定电荷的膜的材料,能够以与 HfO₂ 类似的方式了解到所述材料具有负固定电荷。

[0255] 图 23 中示出每个样品中的界面态密度的数据。在图 23 中,通过使用图 22 中的氧化膜等效厚度 T_{ox} 基本上等于 40nm 的第一、第二及第三样品,比较了界面态密度 D_{it}。

[0256] 结果,如图 23 所示,尽管热氧化(热-SiO₂)膜的第一样品具有小于等于 2E10(/cm²·eV)的特性,但是,在 CVD-SiO₂ 膜的第二样品中,界面态密度被减小了一个数位。

[0257] 另一方面,能够确认,使用了 HfO₂ 膜的第三样品具有接近于热氧化膜的约为 3E10/cm²·eV 的良好的界面态密度。

[0258] 关于除 HfO₂ 之外的用于形成具有负固定电荷的膜的材料,可以了解,类似于 HfO₂,所述材料具有接近于热氧化膜的良好界面态密度。

[0259] 当形成具有正固定电荷的膜 25 时,检测出关于氧化膜等效厚度 T_{ox} 的平带电压 V_{fb}。图 24 中示出检测结果。

[0260] 如图 24 所示,当平带电压 V_{fb} 大于热氧化膜的平带电压时,负电荷出现在膜中。在硅 (Si) 的表面形成空穴。作为这种层压膜,例如,存在这样的层压膜,其中,在硅 (Si) 基板的表面从下开始按顺序层压 HfO₂ 膜和 CVD-SiO₂ 膜。

[0261] 另一方面,当平带电压 V_{fb} 小于热氧化膜的平带电压时,正电荷出现于膜中。在硅 (Si) 表面上形成电子。作为这种层压膜,例如,存在这样的层压膜,其中,在硅 (Si) 基板的表面上从下开始按顺序层压 CVD-SiO₂ 膜、CVD-SiN 膜、HfO₂ 膜及 CVD-SiO₂ 膜。当 CVD-SiN 膜的厚度变大时,与热氧化膜相比,平带电压基本上向负方向移动。CVD-SiN 膜中的正电荷的影响消除了氧化铪 (HfO₂) 中的负电荷。

[0262] 在根据实施例的固态成像装置 1 ~ 固态成像装置 5 中,如上所述,当在具有负固定电荷的膜中包含氮 (N) 时,在形成具有负固定电荷的膜 22 后,能够通过使用高频等离子或微波等离子体的渗氮处理使膜 22 中包含氮 (N)。

[0263] 在形成膜 22 后,通过用电子束照射具有负固定电荷的膜 22 来进行电子束固化,从而可以增加具有负固定电荷的膜 22 中的负固定电荷。

[0264] 下面,参照图 25 说明,在氧化铪被用于在根据第一至第五实施例的固态成像装置的制造方法中所使用的具有负固定电荷的膜 22 的情况下,根据第六实施例的优选制造方法。在图 25 中,作为一个实例,所述制造方法被应用于根据第一实施例的第一制造方法。根据这个实施例的具有负固定电荷的膜的形成方法也能够被应用于根据第二至第五实施例的第一制造方法的具有负固定电荷的膜的形成方法。

[0265] 当通过原子层沉积法 (ALD 方法) 由氧化铪形成具有负固定电荷的膜 22 时,尽管膜质量非常好,但是膜形成时间很长。

[0266] 因此,如图 25(1) 所示,预备了这样的半导体基板 (或半导体层) 11,其中,形成了光电转换入射光的光接收部 12、用于分隔光接收部 12 的像素分隔区 13、相对光接收部 12 间隔像素分隔区 13 形成了外围电路 (没有具体示出) 的外围电路部 14 等。在光接收部 12 的光接收面 12s 上 (实际上,在半导体基板 11 上) 形成用于降低界面态密度的膜 21。

[0267] 通过原子层沉积法在用于降低界面态密度的膜 21 上形成第一氧化铪膜 22-1。以对于具有负固定电荷的膜 22 必需的至少大于等于 3nm 的厚度来形成第一氧化铪膜 22-1。

[0268] 作为用于形成第一氧化铪膜 22-1 的原子层沉积法 (ALD 方法) 的膜形成条件的实例,TEMA-Hf (四 (乙基甲基氨基) 铪)、TDMA-Hf (四 (二甲基氨基) 铪) 或 TDEA-Hf (四 (二乙基氨基) 铪) 被用作前体,膜形成基板温度被设定为 200°C ~ 500°C,前体流量被设定为 10cm³/min ~ 500cm³/min,前体的照射时间被设定为 1 秒 ~ 15 秒,并且臭氧 (O₃) 的流量被设定为 5cm³/min ~ 50cm³/min。

[0269] 也可以通过有机金属化学气相沉积法 (MOCVD 法) 来形成第一氧化铪膜 22-1。作为在这种情况下膜形成条件的实例,TEMA-Hf (四 (乙基甲基氨基) 铪)、TDMA-Hf (四 (二甲基氨基) 铪) 或 TDEA-Hf (四 (二乙基氨基) 铪) 被用作前体,膜形成基板温度被设定为 200°C ~ 600°C,前体流量被设定为 10cm³/min ~ 500cm³/min,前体的照射时间被设定为 1 秒 ~ 15 秒,并且臭氧 (O₃) 的流量被设定为 5cm³/min ~ 50cm³/min。

[0270] 如图 25(2) 所示,通过物理气相沉积法 (PVD 法) 在第一氧化铪膜 22-1 上形成第二氧化铪膜 22-2,从而完成具有负固定电荷的膜 22。例如,形成第二氧化铪膜 22-2,使得第一氧化铪膜 22-1 和第二氧化铪膜 22-2 的总厚度为 50nm ~ 60nm。

[0271] 此后,如在第一至第五实施例中所描述的一样,执行用于在具有负固定电荷的膜 22 上形成绝缘膜 41 的后续处理。

[0272] 作为在第二氧化铪膜 22-2 的物理气相沉积法 (PVD) 中的膜形成条件的实例,铂金

属靶被用作靶,氩气和氧气被用作处理气体,膜形成大气压被设定为 0.01Pa ~ 50Pa,功率被设定为 500W ~ 2.00kW,氩气 (Ar) 的流量被设定为 5cm³/min ~ 50cm³/min,并且氧气 (O₂) 的流量被设定为 5cm³/min ~ 50cm³/min。

[0273] 由氧化铪构成的具有负固定电荷的膜 22 的厚度被设定为 60nm。在这种情况下,使用第一氧化铪层 22-1 的厚度作为参数来考查固态成像装置的 C-V(电容-电压)特性。

[0274] 图 26 和图 27 示出考查结果。在图 26 和图 27 中,纵轴表示电容 (C),并且横轴表示电压 (V)。

[0275] 如图 26 所示,当仅通过 PVD 法形成氧化铪 (HfO₂) 膜时,平带电压 V_{fb} 为作为负电压的 -1.32V。所述膜不是具有负固定电荷的膜。

[0276] 平带电压 V_{fb} 需要为正电压,从而获取具有负固定电荷的膜。

[0277] 由于上升沿平缓,所以界面态密度很大。如随后所述,在这种情况下,因为界面态密度太高,所以界面态密度 D_{it} 是无法评估的。

[0278] 另一方面,当在通过 ALD 法以 3nm 厚度形成第一氧化铪膜 22-1 后通过 PVD 法在第一氧化铪膜 22-1 上以 50nm 厚度形成第二氧化铪膜 22-2 时,平带电压 V_{fb} 为作为正电压的 +0.42V。因此,所述膜为具有负固定电荷的膜。

[0279] 由于上升沿尖锐,所以界面态密度 D_{it} 很低为 5.14E10/cm² · eV。

[0280] 在通过 ALD 法以 11nm 的厚度形成第一氧化铪膜 22-1 后通过 PVD 法在第一氧化铪膜 22-1 上以 50nm 的厚度形成第二氧化铪膜 22-2 时,平带电压 V_{fb} 为更高的正电压。因此,所述膜为具有负固定电荷的膜。

[0281] 由于上升沿更加尖锐,所以界面态密度 D_{it} 更低。

[0282] 如图 27 所示,在通过 ALD 法以 11nm 的厚度形成第一氧化铪膜 22-1 后通过 PVD 法在第一氧化铪膜 22-1 上以 50nm 的厚度形成第二氧化铪膜 22-2 时,获取了接近于当完全通过 ALD 法形成具有负固定电荷的膜 22 时所获取的平带电压 V_{fb}。上升沿处于与当完全通过 ALD 法形成具有负固定电荷的膜 22 时所获取的状态基本接近的状态。

[0283] 在以 11nm 的厚度形成第一氧化铪膜 22-1 后通过 PVD 法在第一氧化铪膜 22-1 上以 50nm 的厚度形成了第二氧化铪膜 22-2 时,获取具有负固定电荷的膜。关于这个膜,通常执行使用直流电的 C-V 特性的测量 (Q_s-CV:准静态 CV) 和使用高频波的测量 (Hf-CV)。Q_s-CV 测量为作为时间的线性函数用于扫描栅极电压并计算在栅极与基板之间流动的位移电流的测量方法。通过位移电流来计算低频区的电容值。

[0284] 图 28 示出测量结果。

[0285] 通过 Q_s-CV 测量值与 Hf-CV 测量值之间的差值来计算界面态密度 D_{it}。结果,D_{it} 为充分低的值的 5.14E10/cm² · eV。如上所述,平带电压 V_{fb} 为正电压 +0.42V。

[0286] 因此,通过以等于或大于 3nm 的厚度来形成第一氧化铪膜 22-1,能够将具有负固定电荷的膜 22 的平带电压 V_{fb} 的值设定为正电压,并且能够将界面态密度 D_{it} 设定的很低。

[0287] 优选以具有负固定电荷的膜 22 所需的大于等于 3nm 的厚度来形成第一氧化铪膜 22-1。

[0288] 第一氧化铪膜 22-1 为通过原子层沉积法所形成的膜。在通过原子层沉积法的氧化铪膜的形成过程中,在其膜厚小于 3nm 的情况下,当通过 PVD 法执行随后的第二氧化铪膜

22-2 形成时,产生了由于 PVD 法所导致的界面破坏。但是,当第一氧化铪膜 22-1 的厚度被增加至等于或大于 3nm 时,即使当通过 PVD 法执行随后的第二氧化铪膜 22-2 形成时,也能抑制界面破坏。当以这种方式将第一氧化铪膜 22-1 的厚度设定为大于或等于 3nm 从而抑制由于 PVD 法所导致的界面破坏时,在通过组合第一氧化铪膜 22-1 和第二氧化铪膜 22-2 所获取的膜中,平带电压 V_{fb} 的值为正电压。因此,所述膜为具有负固定电荷的膜。

[0289] 因此,在与用于降低界面态密度的膜 21 的界面侧所形成的第一氧化铪膜 22-1 具有小于或等于 3nm 的厚度。

[0290] PVD 法的实例包括溅射法。

[0291] 另一方面,当完全通过原子层沉积法形成具有负固定电荷的膜 22 时,尽管 C-V 特性良好,但是由于膜形成花费了太多时间,所以生产效率显著降低。因此,很难将第一氧化铪膜 22-1 的厚度设定的非常大。

[0292] 在原子层沉积法中,例如,大约需要 45 分钟来形成 10nm 厚的氧化铪膜。另一方面,在物理气相沉积法中,例如,仅需要大约 3 分钟来形成 50nm 厚的氧化铪膜。因此,考虑到生产效率,确定第一氧化铪膜 22-1 厚度的上限。例如,当具有负固定电荷的膜 22 的膜形成时间为 1 小时以内时,第一氧化铪膜 22-1 的厚度上限约为 11nm ~ 12nm。

[0293] 通过既采用原子层沉积法又采用物理气相沉积法的膜形成方法,与完全通过原子层沉积法或 CVD 法形成具有负固定电荷的膜 22 的时间相比,能够显著缩短膜形成时间。因此,能够提高大规模生产的效率。

[0294] 在原子层沉积法和 MOCVD 法中,与通过物理气相沉积法的膜形成相比,对基板几乎不会产生破坏。

[0295] 因此,降低了对光接收传感器单元的破坏。能够解决作为暗电流产生原因的界面态密度变大的问题。

[0296] 在上面的说明中,由氧化铪膜来形成具有负固定电荷的膜 22。但是,首先通过原子层沉积法形成膜,随后通过物理气相沉积法形成膜的本实施例的制造方法,可以以相同的方式被应用于由前文所述的膜形成的具有负固定电荷的膜 22。此类膜的实例包括氧化铝 (Al_2O_3) 膜、氧化锆 (ZrO_2) 膜、氧化钽 (Ta_2O_5) 膜和氧化钛 (TiO_2) 膜,氧化镧 (La_2O_3)、氧化镨 (Pr_2O_3)、氧化铈 (CeO_2)、氧化钕 (Nd_2O_3)、氧化钷 (Pm_2O_3)、氧化钐 (Sm_2O_3)、氧化铕 (Eu_2O_3)、氧化钆 (Gd_2O_3)、氧化铽 (Tb_2O_3)、氧化镝 (Dy_2O_3)、氧化钬 (Ho_2O_3)、氧化铒 (Er_2O_3)、氧化镱 (Yb_2O_3)、氧化镱 (Lu_2O_3)、氧化钇 (Y_2O_3) 等的膜,以及氮化铪膜、氮化铝膜、氮氧化铪膜和氮氧化铝膜。在这种情况下,能够获取与氧化铪膜的情况相同的效果。

[0297] 下面,参照图 29 ~ 图 31 来说明根据第七实施例的优选制造方法,该方法用于在第一至第五实施例的固态成像装置的制造方法(第一制造方法)中所使用的具有负固定电荷的膜 22。在图 29 ~ 图 31 中,作为一个例子,该制造方法被应用到根据第一实施例的第一制造方法。根据此实施例的形成具有负固定电荷的膜的方法也可以被应用于根据第二至第五实施例的第一制造方法的形成具有负固定电荷的膜的方法。在此说明中,作为具有负固定电荷的膜的一个实例,使用氧化铪膜。

[0298] 如图 29 的 (1) 所示,在半导体基板(或半导体层)11 中形成光电转换入射光的多个光接收部 12、形成了用于处理由各个光接收部 12 光电转换得到的信号的外围电路(没有具体示出)的外围电路部 14、例如分隔光接收部 12 和外围电路部 14 的像素分隔区 13、光

接收部 12 (没有示出光接收部 12 之间的像素分隔区 13) 等。制造方法采用现有的制造方法。

[0299] 如图 29 的 (2) 所示,在光接收部 12 的光接收面 12s 上 (实际上,在半导体基板 11 上) 形成用于降低界面态密度的膜 21。例如,由氧化硅 (SiO_2) 膜形成用于降低界面态密度的膜 21。

[0300] 在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,在光接收部 12 的光接收面侧形成空穴聚集层 23。

[0301] 因此,至少在光接收部 12 上,需要在光接收部 12 的光接收面 12s 侧,以足以通过具有负固定电荷的膜 22 形成空穴聚集层 23 的厚度,形成用于降低界面态密度的膜 21。例如,膜厚大于等于一个原子层并小于等于 100nm。

[0302] 例如,由氧化铪 (HfO_2) 膜、氧化铝 (Al_2O_3) 膜、氧化锆 (ZrO_2) 膜、氧化钽 (Ta_2O_5) 膜或氧化钛 (TiO_2) 膜形成具有负固定电荷的膜 22。上述种类的膜实际被用作绝缘栅极场效应晶体管的栅极绝缘膜等。因此,由于建立了膜形成方法,所以能够轻松形成所述膜。就膜形成方法而言,例如,可以使用化学气相沉积法、溅射法及原子层沉积法。因为能够在薄膜形成期间以约 1nm 厚度同时形成用于降低界面态密度的 SiO_2 层,所以优选使用原子层沉积法。

[0303] 就除上述之外的材料而言,可以使用氧化镧 (La_2O_3)、氧化镨 (Pr_2O_3)、氧化铈 (CeO_2)、氧化钕 (Nd_2O_3)、氧化钷 (Pm_2O_3)、氧化钐 (Sm_2O_3)、氧化铕 (Eu_2O_3)、氧化钆 (Gd_2O_3)、氧化铽 (Tb_2O_3)、氧化镱 (Dy_2O_3)、氧化铥 (Ho_2O_3)、氧化铒 (Er_2O_3)、氧化镱 (Tm_2O_3)、氧化镱 (Yb_2O_3)、氧化镱 (Lu_2O_3)、氧化钇 (Y_2O_3) 等。例如,对于这些膜,也可以使用化学气相沉积法、溅射法或原子层沉积法。

[0304] 当通过氧化铪 (HfO_2) 膜形成具有负固定电荷的膜 22 时,能够通过调节氧化铪 (HfO_2) 膜的厚度有效地获取防反射效果。当然,在使用其它种类的膜时,通过根据折射率将膜厚最优化,能够获取防反射效果。

[0305] 对具有负固定电荷的膜 22 的表面进行等离子渗氮。

[0306] 通过等离子渗氮在氧化铪膜中进一步生成负固定电荷,并且形成更大的能带弯曲。作为等离子渗氮条件,例如,使用高频等离子处理装置,并且氮气 (N_2) 或氨气 (NH_3) 被用作在工作腔中所提供的用于渗氮的气体,并且例如 RF 功率设定为 200W ~ 900W,电压设定为 0.13Pa ~ 13.3Pa。在这种条件下,在工作腔中产生等离子从而执行渗氮。

[0307] 等离子处理装置不限于高频等离子处理装置。只要在工作腔中能够产生等离子,就可以使用任意的等离子处理装置。例如,可以使用微波等离子处理装置、ICP 等离子处理装置、ECR 等离子处理装置等。

[0308] 执行等离子渗氮,使得氮 (N) 渗入具有负固定电荷的膜 22 的表面。设定等离子渗氮条件很重要,以使在执行等离子渗氮时,氮 (N) 不会到达具有负固定电荷的膜 22 的光接收部 12 侧的界面。例如,必须考虑具有负固定电荷的膜 22 的膜厚、材料等来调节工作腔的氮气和氨气的供给量、RF 功率等。

[0309] 当氮 (N) 到达具有负固定电荷的膜 22 的光接收部 12 侧的界面时,氮会引起光接收部 12 中白点缺陷的发生。

[0310] 如图 30 的 (3) 所示,在具有负固定电荷的膜 22 上形成绝缘膜 41。在绝缘膜 41 上

形成遮光膜 42。例如,由氧化硅膜来形成绝缘膜 41。例如,由具有遮光性能的金属膜来形成遮光膜 42。

[0311] 以这种方式,在具有负固定电荷的膜 22 上间隔绝缘膜 41 形成遮光膜 42。这样能够防止由氧化铪膜等所形成的具有负固定电荷的膜 22 与遮光膜 42 的金属发生反应。

[0312] 当遮光膜 42 被蚀刻时,由于绝缘膜 41 具有蚀刻阻挡层功能,所以能够防止对于具有负固定电荷的膜 22 的蚀刻破坏。

[0313] 如图 30 的 (4) 所示,通过抗蚀涂布及光刻技术在光接收部 12 的一部分和外围电路部 14 的上面的遮光膜 42 上形成抗蚀掩模(没有示出)。通过使用抗蚀掩模来蚀刻遮光膜 42,从而使遮光膜 42 留在光接收部 12 的一部分和外围电路部 14 上面的绝缘膜 41 上。

[0314] 通过遮光膜 42 在光接收部 12 上形成光线没有进入的区域。通过光接收部 12 的输出来确定图像中的黑色电平。

[0315] 由于防止了光线进入外围电路部 14,所以抑制了由于光线进入外围电路部 14 所引起的特性波动。

[0316] 如图 31 的 (5) 所示,在绝缘膜 41 上形成用于减小由遮光膜 42 所形成的台阶的绝缘膜 43。绝缘膜 43 的表面优选被平坦化,并且例如由涂布绝缘膜构成。

[0317] 如图 31 的 (6) 所示,通过现有制造技术在光接收部 12 上面的绝缘膜 43 上形成滤色片层 44。在滤色片层 44 上形成聚光透镜 45。为了防止在透镜加工中对滤色片层 44 的加工破坏,可以在滤色片层 44 与聚光透镜 45 之间形成透光绝缘膜(没有示出)。

[0318] 通过这种方式,形成了固态成像装置 1。

[0319] 考查在氧化铪(HfO_2)膜被用于具有负固定电荷的膜 22 的固态成像装置 1 中进行了或没有进行等离子渗氮的情况下的暗电流产生状态。图 32 示出考查结果。

[0320] 在图 32 中,纵轴表示暗电流的生成百分率(%),横轴表示通过仅氧化铪膜(HfO_2)的暗电流的中值标准化的暗电流。

[0321] 如图 32 所示,可以看出,在使用通过对氧化铪膜的表面进行等离子渗氮所获取的具有负固定电荷的膜的固态成像装置中,与没有进行等离子渗氮的氧化铪膜被用作具有负固定电荷的膜的固态成像装置相比,暗电流显著减小。

[0322] 在包括除氧化铪膜之外的各种膜的具有负固定电荷的膜 22 中,如在氧化铪膜中一样,能够获取如下效果:使用通过对氧化铪膜的表面进行等离子渗氮所获取的具有负固定电荷的膜的固态成像装置,与没有经受等离子渗氮的氧化铪膜被用作具有负固定电荷的膜的固态成像装置相比,能够显著减小暗电流。

[0323] 因此,在根据第七实施例的固态成像装置的制造方法(第一制造方法)中,由于具有负固定电荷的膜 22 的表面进行了等离子渗氮,所以具有负固定电荷的膜 22 中的负固定电荷增多了,并且能够形成更强的能带弯曲。因此,能够减小在光接收部 12 中所产生的暗电流。

[0324] 下面,参照图 33~图 35 来说明根据第八实施例的优选制造方法,该方法用于在第一至第五实施例的固态成像装置的制造方法(第一制造方法)中所使用的具有负固定电荷的膜 22。在图 33~图 35 中,作为一个例子,该制造方法被应用到根据第一实施例的第一制造方法。根据此实施例的形成具有负固定电荷的膜的形成方法也可以被应用于根据第二至第五实施例的第一制造方法的形成具有负固定电荷的膜的方法。在此说明中,作为具有负

固定电荷的膜的一个实例,使用氧化铪膜。

[0325] 如图 33 的 (1) 所示,在半导体基板 (或半导体层) 11 中形成光电转换入射光的多个光接收部 12、形成了用于处理由各个光接收部 12 光电转换得到的信号的外围电路 (没有具体示出) 的外围电路部 14、分隔光接收部 12 和外围电路部 14 的像素分隔区 13、光接收部 12 (没有示出光接收部 12 中的像素分隔区 13) 等。制造方法采用现有的制造方法。

[0326] 如图 33 的 (2) 所示,在光接收部 12 的光接收面 12s 上 (实际上,在半导体基板 11 上) 形成用于降低界面态密度的膜 21。例如,由氧化硅 (SiO_2) 膜形成用于降低界面态密度的膜 21。

[0327] 在用于降低界面态密度的膜 21 上形成具有负固定电荷的膜 22。因此,在光接收部 12 的光接收面侧形成空穴聚集层 23。

[0328] 因此,至少在光接收部 12 上,需要在光接收部 12 的光接收面 12s 侧,以足以通过具有负固定电荷的膜 22 形成空穴聚集层 23 的厚度,形成用于降低界面态密度的膜 21。例如,膜厚大于等于一个原子层并小于等于 100nm。

[0329] 例如,由氧化铪 (HfO_2) 膜、氧化铝 (Al_2O_3) 膜、氧化锆 (ZrO_2) 膜、氧化钽 (Ta_2O_5) 膜或氧化钛 (TiO_2) 膜形成具有负固定电荷的膜 22。上述种类的膜实际被用作绝缘栅极场效应晶体管的栅极绝缘膜等。因此,由于建立了膜形成方法,所以能够轻松形成所述膜。就膜形成方法而言,例如,可以使用化学气相沉积法、溅射法、及原子层沉积法。因为能够在薄膜形成期间以约 1nm 厚度同时形成用于降低界面态密度的 SiO_2 层,所以优选使用原子层沉积法。

[0330] 就除上述之外的材料而言,可以使用氧化镧 (La_2O_3)、氧化镨 (Pr_2O_3)、氧化铈 (CeO_2)、氧化钕 (Nd_2O_3)、氧化钷 (Pm_2O_3)、氧化钐 (Sm_2O_3)、氧化铕 (Eu_2O_3)、氧化钆 (Gd_2O_3)、氧化铽 (Tb_2O_3)、氧化镱 (Dy_2O_3)、氧化铥 (Ho_2O_3)、氧化铒 (Er_2O_3)、氧化镱 (Tm_2O_3)、氧化镱 (Yb_2O_3)、氧化镱 (Lu_2O_3)、氧化钇 (Y_2O_3) 等。例如,对于这些膜,可以使用化学气相沉积法、溅射法或原子层沉积法。

[0331] 当通过氧化铪 (HfO_2) 膜形成具有负固定电荷的膜 22 时,能够通过调节氧化铪 (HfO_2) 的膜厚有效地获取防反射效果。当然,在使用其它种类的膜时,通过根据折射率将膜厚最优化,也能够获取防反射效果。

[0332] 对具有负固定电荷的膜 22 的表面进行等离子渗氮。

[0333] 通过等离子渗氮在氧化铪膜中进一步生成负固定电荷,并且形成更大的能带弯曲。作为等离子渗氮条件,例如,使用电子束照射装置,例如,加速电压设定为 0.5kV ~ 50kV,工作腔内压力设定为 0.13Pa ~ 13.3Pa,并且基板温度设定为 200°C ~ 500°C。将电子束照射在膜 22 的表面,从而执行电子束固化。

[0334] 如图 34 的 (3) 所示,在具有负固定电荷的膜 22 上形成绝缘膜 41。在绝缘膜 41 上形成遮光膜 42。例如,由氧化硅膜来形成绝缘膜 41。例如,由具有遮光性能的金属膜来形成遮光膜 42。

[0335] 以这种方式,在具有负固定电荷的膜 22 上间隔绝缘膜 41 形成遮光膜 42。能够防止由氧化铪膜等所形成的具有负固定电荷的膜 22 与遮光膜 42 的金属发生反应。

[0336] 当遮光膜 42 被蚀刻时,由于绝缘膜 41 具有蚀刻阻挡层功能,所以能够防止对于具有负固定电荷的膜 22 的蚀刻破坏。

[0337] 如图 34 的 (4) 所示,通过抗蚀涂布及光刻技术在光接收部 12 的一部分和外围电路部 14 的上面的遮光膜 42 上形成抗蚀掩模 (没有示出)。通过使用抗蚀掩模来蚀刻遮光膜 42,从而使遮光膜 42 留在光接收部 12 的一部分及外围电路部 14 上面的绝缘膜 41 上。

[0338] 通过遮光膜 42 在光接收部 12 上形成光线没有进入的区域。通过光接收部 12 的输出来确定图像中的黑色电平。

[0339] 由于防止了光线进入外围电路部 14,所以抑制了由于光线进入外围电路部 14 所引起的特性波动。

[0340] 如图 35 的 (5) 所示,在绝缘膜 41 上形成用于减小由遮光膜 42 所形成的台阶的绝缘膜 43。绝缘膜 43 的表面优选被平坦化,并且例如由涂布绝缘膜构成。

[0341] 如图 35 的 (6) 所示,通过现有制造技术在光接收部 12 上面的绝缘膜 43 上形成滤色片层 44。在滤色片层 44 上形成聚光透镜 45。为了防止在透镜加工中对滤色片层 44 的加工破坏,可以在滤色片层 44 与聚光透镜 45 之间形成透光绝缘膜 (没有示出)。

[0342] 通过这种方式形成了固态成像装置 1。

[0343] 考查在氧化铪 (HfO_2) 膜被用于具有负固定电荷的膜 22 的固态成像装置 1 中进行了或没有进行电子束固化的情况下的暗电流产生状态。图 36 示出考查结果。

[0344] 在图 36 中,纵轴表示暗电流的生成百分率 (%),横轴表示通过仅氧化铪膜 (HfO_2) 的暗电流的中值标准化的暗电流。

[0345] 如图 36 所示,可以看出,在使用通过对氧化铪膜的表面进行电子束固化所获取的具有负固定电荷的膜的固态成像装置中,与没有进行电子束固化的氧化铪膜被用作具有负固定电荷的膜的固态成像装置相比,暗电流被显著减小。

[0346] 在包括除氧化铪膜之外的各种膜的具有负固定电荷的膜 22 中,如在氧化铪膜中一样,能够获取如下效果:使用通过对氧化铪膜的表面进行电子束固化所获取的具有负固定电荷的膜的固态成像装置,与没有经受电子束固化的氧化铪膜被用作具有负固定电荷的膜的固态成像装置相比,能够显著减小暗电流。

[0347] 因此,在根据第八实施例的固态成像装置的制造方法 (第一制造方法) 中,由于具有负固定电荷的膜 22 的表面进行了电子束固化,所以具有负固定电荷的膜 22 中的负固定电荷增多了,并且能够形成更强的能带弯曲。因此,能够减小在光接收部 12 中所产生的暗电流。

[0348] 下面,参照图 37 来说明根据第九实施例的优选制造方法,该方法用于在第一至第五实施例的固态成像装置的制造方法 (第一制造方法) 中所使用的具有负固定电荷的膜 22。在图 37 中,作为一个例子,该制造方法被应用到根据第一实施例的第一制造方法。根据此实施例的形成具有负固定电荷的膜的方法也可以被应用于根据第二至第五实施例的第一制造方法的形成具有负固定电荷的膜的方法。在此说明中,作为具有负固定电荷的膜的一个实例,使用氧化铪膜。

[0349] 尽管在图 37 的 (1) 没有示出,但是在半导体基板 (或半导体层) 11 中形成像素分隔区 13、光接收部 12、晶体管等。例如,在半导体基板 11 的背面侧形成配线层 63。配线层 63 包括配线 61 和包覆配线 61 的绝缘膜 62。

[0350] 在半导体基板 11 上形成用于降低界面态密度的膜 21。例如,由氧化硅 (SiO_2) 膜 21Si 形成用于降低界面态密度的膜 21。

[0351] 作为半导体基板 11, 例如, 使用单晶硅基板。形成厚度约为 $3\mu\text{m} \sim 5\mu\text{m}$ 的半导体基板 11。

[0352] 如图 37 的 (2) 所示, 在氧化硅 (SiO_2) 膜 21Si 上形成氧化铪 (HfO_2) 膜 22Hf, 作为具有负固定电荷的膜 22。因此, 在光接收部 12 的光接收面侧形成空穴聚集层。

[0353] 因此, 至少在光接收部 12 上, 需要在光接收部 12 的光接收面 12s 侧, 以足以通过氧化铪膜 22Hf 形成空穴聚集层 23 的厚度, 形成用于降低界面态密度的膜 21。例如, 膜厚大于等于一个原子层并小于等于 100nm。作为一个实例, 以 30nm 的厚度来形成用于降低界面态密度的膜 21。能够给予这个氧化硅膜防反射膜的功能。

[0354] 在氧化铪膜 22Hf 的膜形成中, 例如, 使用原子层沉积法。在膜形成中, 半导体基板 11、配线层 63 等需要被保持在小于或等于 400°C 的温度下。这是为了确保在配线层 63、半导体装置 11 等中所形成的扩散区和配线的可靠性。

[0355] 由于膜形成温度被保持在小于或等于 400°C 的温度, 所以以非晶态形成了氧化铪膜 22Hf。

[0356] 如图 37 的 (3) 所示, 执行用于将光 L 照射在氧化铪膜 22Hf 的表面的光照射处理, 从而将非晶氧化铪膜 22Hf 结晶化。

[0357] 例如, 根据在当波长为 528nm 的光照射 120ns、140ns、160ns 及 200ns 时氧化铪膜的表面温度被设定为等于或大于 1400°C 下的条件设定, 通过模拟来计算从氧化铪膜的表面向深度方向的温度分布。图 38 示出模拟结果。

[0358] 在图 38 中, 纵轴表示温度, 横轴表示自氧化铪膜的表面起的深度。

[0359] 如图 38 所示, 发现经过 120ns \sim 200ns 的照射时间, 具有小于或等于 400°C 的温度的区域为深于 $3\mu\text{m}$ 的区域。

[0360] 例如, 根据在当波长为 528nm 的光照射 800ns、1200ns 及 1600ns 时氧化铪膜的表面温度被设定为大于或等于 1400°C 下的条件设定, 通过模拟来计算从氧化铪膜的表面向深度方向的温度分布。图 39 示出模拟结果。

[0361] 在图 39 中, 纵轴表示温度, 横轴表示自氧化铪膜的表面起的深度。

[0362] 如图 39 所示, 发现经过 800ns \sim 1200ns 的照射时间, 具有小于或等于 400°C 的温度的区域为深于 $3\mu\text{m}$ 的区域。

[0363] 根据模拟结果, 对于光照射, 照射时间需要小于或等于 1200ns, 从而将在半导体基板 11 的表面侧上间隔氧化硅膜 21Si 所形成的氧化铪膜 22Hf 的表面温度设定为大于或等于 1400°C , 并且将在半导体基板 11 的背面侧所形成的配线层 63 的温度设定为小于或等于 400°C 。

[0364] 因此, 在光照射处理中, 光照射时间优选被设定为小于或等于 1ms。可以看出, 随着照射时间变短, 配线层 63 与氧化铪膜 22Hf 的表面之间的温差变大。

[0365] 根据模拟结果, 考查对于氧化铪膜 22Hf 的结晶化有效使用光照射从而将配线层 63 保持在小于或等于 400°C 的温度并且加热及结晶化氧化铪膜 22Hf 的条件。

[0366] 使用具有在单晶硅的半导体基板 11 中的渗透深度“d”小于或等于 $3\mu\text{m}$ 的波长的光线。渗透深度“d”被定义为 $d = \lambda / (4\pi k)$ 。

[0367] 当光照射时, 在单晶硅的半导体基板 11 中的氧化硅膜 21Si 附近的部分, 出现光的吸收和热的产生。氧化铪膜 22Hf 由于热传导从半导体基板 11 侧被加热并且被结晶化。照

射光没有到达单晶硅的半导体基板 11 中配线层 63 附近的部分。因此,配线层 63 的温度能够被保持至很低,例如,小于或等于 400°C 的温度,优选地,小于或等于 200°C。

[0368] 作为一个实例,当光线具有 527nm 的波长 λ 时,氧化铪膜 22Hf 的消光系数“k”为 0,氧化硅的消光系数“k”为 0,并且硅的消光系数“k”为 0.03。因此,在氧化铪膜 22Hf 和氧化硅膜 21Si 中,没有入射光的损失。

[0369] 另一方面,在单晶硅的半导体基板 11 中,存在入射光的损失。由于光的渗透深度 $d = \lambda / (4\pi k)$ 为 1.3 μm ,所以当假设单晶硅半导体基板 11 的厚度为 5 μm 时,配线层 63 中的照射光的影响可以被忽略。在考虑热传导的模拟中,如上述模拟中一样,当渗透深度“d”小于或等于 5 μm 时,配线层 63 的温度小于或等于 200°C。

[0370] 在以 2.5nm 的厚度所形成的氧化铪膜 22Hf 的样品中,当具有 λ 为 527nm 波长的脉冲激光束以 150ns 的照射时间被照射时,能够确保氧化铪膜 22Hf 的结晶化。

[0371] 可替换地,为了将配线层 63 保持在小于或等于 400°C 的温度并且加热并结晶化氧化铪膜 22Hf,使用具有使在氧化铪膜 22Hf 中的渗透深度“d”小于或等于 60nm 的波长的光线作为照射光线。渗透深度“d”被定义为 $d = \lambda / (4\pi k)$ 。

[0372] 由于通过氧化铪膜 22Hf 吸收了大部分照射光,所以能够减少进入单晶硅的半导体基板 11 的光线。

[0373] 即使从氧化铪膜 22Hf 或氧化硅膜 21Si 向单晶硅的半导体基板 11 存在一些热传导,也能将配线层 63 的温度保持得很低。

[0374] 作为一个实例,当照射光具有 λ 为 200nm 的波长时,如果氧化铪膜 22Hf 的折射率“n”被设定为 2.3(消光系数“k”被设定为 0.3),则氧化硅膜 21Si 的折射率“n”被设定为 1.5,并且单晶硅的折射率“n”被设定为 0.9,在氧化铪膜 22Hf 和氧化硅膜 21Si 中存在入射光的损失,并且光的渗透深度 $d = \lambda / (4\pi k)$ 为 53nm。因此,如果氧化铪 22Hf 的厚度被设定为 60nm,则能够减少通过氧化铪膜 22Hf 的光。

[0375] 使用干涉原则有效地将氧化硅膜 21Si 的厚度“t”最优化,使得更多的光被汇聚在氧化铪膜 22Hf 上。在上述折射率下,氧化硅膜 21Si 的所期望厚度“t”的实例为 $\lambda / 2n = 66\text{nm}$ (n 为氧化硅的折射率)。

[0376] 参照图 40 中的示意性结构的截面图说明了汇聚被照射在氧化铪膜 22Hf 上的光的每个膜的折射率之间的关系。

[0377] 如图 40 所示,介质 1 的折射率被表示为 n_1 ,介质 2 的折射率被表示为 n_2 ,并且介质 3 的折射率被表示为 n_3 。

[0378] 为了在介质 1 中使所照射的光在介质 1 上彼此增强,在 $n_1 > n_2 > n_3$ 或 $n_1 < n_2 < n_3$ 的关系中,根据干涉条件,介质 2 的厚度“t”为 $(\lambda / 2n_2)m$ (m 为自然数)。

[0379] 在 $n_1 < n_2 > n_3$ 或 $n_1 > n_2 < n_3$ 的条件中,介质 2 的厚度“t”为 $\lambda / 4n_2 + (\lambda / 2n_2)m$ (m 为自然数)。

[0380] 当具有波长 λ 为 200nm 的光被用作照射光时,如果假设介质 1 为氧化铪 22Hf,则介质 2 为氧化硅膜,并且介质 3 为单晶硅的半导体基板 11,由于 $n_1 > n_2 > n_3$,所以氧化硅膜 21Si 的期望厚度“t”为 $(\lambda / 2n_2)m = 66\text{nm}$ ($m = 1$)。

[0381] 通过这种方式,优选选择氧化硅膜 21Si 的厚度,使得光线被汇聚在氧化铪膜 22Hf 上。

[0382] 如上所述,为了将非晶态的氧化铪膜 22Hf 改变为结晶态的氧化铪膜,优选以小于或等于 1ms 的非常短的时间来执行光照射。因为如果照射时间很长,则配线层 63 的温度由于单晶硅的半导体基板 11 的热传导而被升高并且很难仅加热氧化铪膜 22Hf,所以光照射时间被设定为小于或等于 1ms。

[0383] 此后,执行背侧电极的形成、滤色片层的形成、聚光透镜的形成(片上透镜(on-chip lens))等。

[0384] 在第九实施例的说明中,用于光照射的光线的波长的实例为 528nm 和 200nm。但是,能够被用于光照射的光线的波长不限于这些波长。能够使用包括远紫外线至近紫外线的紫外线、可见射线、及包括近红外线至红外线的红外线。在包括红外线至远红外线的红外线的情况下,需要将照射时间设定为约为几十 ns 的非常短的时间,并增大功率。

[0385] 参照图 41 中的主要部分结构的截面图来说明根据第一实施例的固态成像装置(第二固态成像装置)。在图 41 中,没有示出遮掩光接收部的一部分和外围电路部的遮光膜、对入射在光接收部上的光线进行光谱过滤的滤色片层、将入射光汇聚在光接收部上的聚光透镜等。

[0386] 如图 41 所示,固态成像装置 6 在半导体基板(或半导体层)11 中具有光电转换入射光的光接收部 12,并且在光接收部 12 侧具有间隔像素分隔区 13 形成了外围电路(例如,电路 14C)的外围电路部 14。在光接收部(包括随后所描述的空穴聚集层 23)12 的光接收面 12s 上形成了绝缘膜 27。例如,由氧化硅(SiO_2)膜形成绝缘膜 27。在绝缘膜 27 上形成了抑制负电压的膜 28。

[0387] 在图中,在外围电路部 14 上比光接收部 12 上更厚地形成绝缘膜 27,使得外围电路部 14 的表面与膜 28 的距离大于光接收部 12 的表面与膜 28 的距离。

[0388] 例如,当由氧化硅膜在光接收部 12 上形成绝缘膜 27 时,绝缘层 27 具有与上述用于降低界面态密度的膜 21 相同的效果。因此,例如,优选以大于等于一个原子层并且小于等于 100nm 的厚度来形成光接收部 12 上的绝缘膜 27。

[0389] 因此,当将负电压施加到用于施加负电压的膜 28 时,在光接收部 12 的光接收面侧形成空穴聚集层 23。

[0390] 在外围电路部 14 的外围电路中,例如,当固态成像装置 6 为 CMOS 图像传感器时,存在包括诸如传输晶体管、复位晶体管、放大晶体管及选择晶体管的多个晶体管的像素电路。

[0391] 外围电路包括在包括多个光接收部 12 的像素阵列部的读取线上执行读取信号操作的驱动电路、传输读取信号的垂直扫描电路、移位寄存器或地址解码器、及水平扫描电路等。

[0392] 在外围电路部 14 的外围电路中,例如,当固态成像装置 6 为 CCD 图像传感器时,存在将光电转换的信号电荷从光接收部读出至垂直传输栅极的读取栅极及在垂直方向上传输读取信号电荷的垂直电荷传输部。外围电路也包括水平电荷传输部。

[0393] 例如,由对于入射光透明的具有导电性的膜(例如,对于可见光透明的导电膜)来形成用于施加负电压的膜 28。就这种膜而言,可以使用氧化铟锡膜、氧化铟锌膜、氧化铟膜、氧化锡膜或氧化镓锌膜等。

[0394] 在固态成像装置 6 中用于施加负电压的膜 28 上,提供了用于遮掩光接收部 12 的

一部分和外围电路部 14 的遮光膜、用于至少对在光接收部 12 上的入射光进行光谱过滤的滤色片层、用于汇聚在光接收部 12 上的入射光的聚光透镜等。作为一个实例,作为所述结构,也可以应用固态成像装置 1、2 及 3 的任意一种结构。

[0395] 在固态成像装置(第二固态成像装置)6 中,由于在光接收部 12 的光接收面 12s 上所形成的绝缘膜 27 上形成了用于施加负电压的膜 28,所以,通过将负电压施加到用于施加负电压的膜 28 时所产生的电场,在光接收部 12 的光接收面 12s 侧的界面上充分形成空穴聚集层。

[0396] 因此,抑制了通过界面的电荷(电子)的生成。即使生成了电荷(电子),但是由于电荷(电子)不会流入光接收部中形成势阱的电荷聚集部,而是流入存在大量空穴的空穴聚集层 23,所以能够消除电荷(电子)。

[0397] 因此,能够防止由于界面引起的电荷变为暗电流被光接收部 12 检测出来,并且抑制了由于界面态密度导致的暗电流。

[0398] 此外,由于在光接收部 12 的光接收面 12s 上形成了用于降低界面态密度的绝缘膜 27,所以进一步抑制了由于界面态密度引起的电子的生成。因此,防止了由于界面态密度引起的电子作为暗电流流入光接收部 12。

[0399] 如图所示,通过绝缘膜 27 形成了外围电路部 14 的表面与膜 28 的距离大于光接收部 12 的表面与膜 28 的距离。因此,防止了将负电压施加于膜 28 时所生成的电场影响外围电路部 14。能够消除外围电路部 14 中的电路故障。

[0400] 参照图 42 中的主要部分结构的截面图来说明根据第二实施例的固态成像装置(第二固态成像装置)。在图 42 中,没有示出用于遮掩光接收部的一部分和外围电路部的遮光膜、用于对入射在光接收部的光线进行光谱过滤的滤色片层、用于汇聚在光接收部中的入射光的聚光透镜等。

[0401] 如图 42 所示,在固态成像装置 7 中,在外围电路部 14 上(实质上,在固态成像装置 6 中的绝缘膜 27 与用于施加负电压的膜 28 之间)形成用于分隔用于施加负电压的膜和光接收面的膜 25。膜 25 优选具有正固定电荷,从而消除负电压的影响。下文中,膜 25 被称作具有正固定电荷的膜。

[0402] 仅必须在外围电路部 14 与用于施加负电压的膜 28 之间形成具有正固定电荷的膜 25,并且可以在绝缘膜 27 上或绝缘膜 27 下形成所述膜。

[0403] 在图中,通过具有均匀厚度的膜来形成绝缘膜 27。但是,如固态成像装置 6 中一样,在外围电路部 14 上的绝缘膜 27 可以为比在光接收部 12 上的厚度更大的绝缘膜。

[0404] 作为具有正固定电荷的膜 25 的一个实例,有一种是氮化硅膜。

[0405] 由于在外围电路部 14 与用于施加负电压的膜 28 之间形成了具有正固定电荷的膜 25,所以通过在具有正固定电荷的膜 25 中的正固定电荷减小了当将负电压施加到用于施加负电压的膜 28 时所生成的负电场。因此,外围电路部 14 没有被负电场影响。

[0406] 因此,由于其防止了由于负电场所引起的外围电路部 14 的故障,所以改善了外围电路部 14 的可靠性。

[0407] 如上所述,也可以将在外围电路部 14 与用于施加负电压的膜 28 之间形成了具有正固定电荷的膜 25 的结构应用于固态成像装置 6。能够获取与固态成像装置 7 中相同的效果。

[0408] 参照图 43 ~ 图 45 中示出主要部分的制造过程的截面图来说明根据第一实施例的固态成像装置的制造方法（第二制造方法）。在图 43 ~ 图 45 中，作为一个实例，示出固态成像装置 6 的制造过程。

[0409] 如图 43 的 (1) 中所示，在半导体基板（或半导体层）11 中形成了光电转换入射光的光接收部 12、分隔光接收部 12 的像素分隔区 13、相对于光接收部 12 间隔像素分隔区 13 形成了外围电路（例如，电路 14C）的外围电路部 14 等。制造方法采用现有的制造方法。形成对于入射光具有透过性的绝缘膜 29。例如，由氧化硅膜形成绝缘膜 29。

[0410] 如图 43 的 (2) 所示，通过抗蚀涂布及光刻技术在外围电路部 14 上面的绝缘膜 29 上形成抗蚀掩模 53。

[0411] 如图 44 的 (3) 所示，通过使用抗蚀掩模 53（见图 43 的 (2)）来蚀刻绝缘膜 29，从而在外围电路部 14 上留下绝缘膜 29。此后，去除抗蚀掩模 53。

[0412] 如图 44 的 (4) 所示，在光接收部 12 的光接收面 12s 上（实际上，在半导体基板 11 上）形成覆盖了绝缘膜 29 的用于降低界面态密度的膜 21。例如，由氧化硅（ SiO_2 ）膜形成用于降低界面态密度的膜 21。因此，通过绝缘膜 29 和用于降低界面态密度的膜 21 形成了绝缘膜 27。

[0413] 如图 45 所示，在用于降低界面态密度的膜 21 上形成用于施加负电压的膜 28。当负电压被施加到用于施加负电压的膜 28 时，在光接收部 12 的光接收面侧形成空穴聚集层 23。

[0414] 因此，至少在光接收部 12 上，需要在光接收部 12 的光接收面 12s 侧，以足够通过被施加到用于施加负电压的膜 28 上的负电压形成空穴聚集层 23 的厚度，形成用于降低界面态密度的膜 21。例如，膜厚大于等于一个原子层厚度并小于等于 100nm。

[0415] 例如，由对于入射光透明的具有导电性的膜（例如，对于可见光透明的导电膜）来形成用于施加负电压的膜 28。就这种膜而言，可以使用氧化铟锡膜、氧化铟锌膜、氧化铟膜、氧化锡膜或氧化镓锌膜等。

[0416] 在固态成像装置 6 中的用于施加负电压的膜 28 上，形成了用于遮掩光接收部 12 的一部分和外围电路部 14 的遮光膜、用于至少对入射在光接收部 12 上的光线进行光谱过滤的滤色片层、用于汇聚光接收部 12 上的入射光的聚光透镜等。

[0417] 就用于其的制造方法而言，作为一个实例，也可以使用根据上述实施例的固态成像装置的任意一种方法（第一制造方法）。

[0418] 在固态成像装置 6 的制造方法（第二制造方法）中，在光接收部 12 的光接收面 12s 上所形成的绝缘膜 27 上形成了用于施加负电压的膜 28。因此，通过当负电压被施加于用于施加负电压的膜 28 时所生成的电场，在光接收部 12 的光接收面 12s 侧的界面上充分形成空穴聚集层 23。

[0419] 因此，能够抑制从界面所生成的电荷（电子）。即使从界面生成了电荷（电子），但是由于电荷（电子）不会流入光接收部 12 中形成势阱的电荷聚集部，而是流入存在大量空穴的空穴聚集层 23，所以能够消除电荷（电子）。

[0420] 因此，能够防止由于界面所生成的电荷变为暗电流被光接收部 12 检测出来。抑制了由于界面态密度所导致的暗电流。

[0421] 此外，由于在光接收部 12 的光接收面 12s 上形成了用于降低界面态密度的膜 21，

所以进一步抑制了由于界面态密度引起的电子的生成。因此,防止了由于界面态密度引起的电子作为暗电流流入光接收部 12。

[0422] 如图所示,通过绝缘膜 27,形成了外围电路部 14 的表面与用于施加负电压的膜 28 的距离大于光接收部 12 的表面与膜 28 的距离,并且形成了外围电路部 14 上的绝缘膜 27 的厚度大于光接收部 12 上的绝缘膜 27 的厚度。

[0423] 因此,防止了当将负电压施加于膜 28 时所生成的电场对外围电路部 14 的影响。换句话说,由于减小了场强度并防止了空穴在外围电路部 14 的表面上的聚集,所以能够消除外围电路部 14 中的电路故障。

[0424] 参照图 46 ~ 图 47 中示出主要部分的制造过程的截面图来说明根据第二实施例的固态成像装置的制造方法(第二制造方法)。在图 46 ~ 图 47 中,作为一个实例,示出固态成像装置 7 的制造过程。

[0425] 如图 46 的 (1) 中所示,在半导体基板(或半导体层)11 中形成了光电转换入射光的光接收部 12、分隔光接收部 12 的像素分隔区 13、相对于光接收部 12 间隔像素分隔区 13 形成了外围电路(例如,电路 14C)的外围电路部 14 等。制造方法采用现有的制造方法。形成对于入射光具有透过性的绝缘膜 27。例如,由氧化硅膜形成绝缘膜 27。此外,在绝缘膜 27 上形成具有正固定电荷的膜 25。例如,由氮化硅膜形成具有正固定电荷的膜 25。

[0426] 如图 46 的 (2) 所示,通过抗蚀涂布及光刻技术在外围电路部 14 上面的具有正固定电荷的膜 25 上形成抗蚀掩模 54。

[0427] 如图 47 的 (3) 所示,通过使用抗蚀掩模 54(见图 46 的 (2))蚀刻具有正固定电荷的膜 25,从而在外围电路部 14 上留下具有正固定电荷的膜 25。此后,去除抗蚀掩模 54。

[0428] 如图 47 的 (4) 所示,在绝缘膜 27 和具有正固定电荷的膜 25 上形成用于施加负电压的膜 28。当将负电压施加于用于施加负电压膜 28 时,在光接收部 12 的光接收面侧形成空穴聚集层 23。能够使绝缘膜 27 具有用于降低界面态密度的膜的功能。

[0429] 因此,至少在光接收部 12 上,需要在光接收部 12 的光接收面 12s 侧,以足够通过被施加到用于施加负电压的膜 28 上的负电压形成空穴聚集层 23 的厚度,形成绝缘膜 27。例如,膜厚大于等于一个原子层厚度并小于等于 100nm。

[0430] 例如,由对于入射光透明的具有导电性的膜(例如,对于可见光透明的导电膜)来形成用于施加负电压的膜 28。就这种膜而言,例如,可以使用氧化铟锡膜、氧化铟锌膜、氧化铟膜、氧化锡膜或氧化镓锌膜。

[0431] 在固态成像装置 7 中用于施加负电压的膜 28 上,形成了用于遮掩光接收部 12 的一部分和外围电路部 14 的遮光膜、至少对入射在光接收部 12 上的光线进行光谱过滤的滤色片层、汇聚光接收部 12 上的入射光的聚光透镜等。

[0432] 就其制造方法而言,作为一个实例,也可以使用上述固态成像装置的任意一种制造方法(第一制造方法)。

[0433] 在固态成像装置 7 的制造方法(第二制造方法)中,在光接收部 12 的光接收面 12s 上所形成的绝缘膜 27 上形成用于施加负电压的膜 28。因此,通过当将负电压施加于用于施加负电压的膜 28 时所生成的电场,在光接收部 12 的光接收面 12s 侧的界面上充分形成空穴聚集层 23。

[0434] 因此,能够抑制从界面生成的电荷(电子)。即使从界面生成了电荷(电子),但

是由于电荷（电子）不会流入光接收部 12 中形成势阱的电荷聚集部，而是流入存在大量空穴的空穴聚集层 23，所以能够消除电荷（电子）。

[0435] 因此，能够防止由于界面引起的电荷变为暗电流被光接收部 12 检测出来。抑制了由于界面态密度导致的暗电流。

[0436] 此外，由于在光接收部 12 的光接收面 12s 上形成了用于降低界面态密度的膜 21，所以进一步抑制了由于界面态密度引起的电子的生成。因此，防止了由于界面态密度引起的电子作为暗电流流入光接收部 12。

[0437] 由于在外围电路部 14 和用于施加负电压的膜 28 之间形成了具有正固定电荷的膜 25，所以通过在具有正固定电荷的膜 25 中的正固定电荷减小了当将负电压施加于用于施加负电压的膜 28 时所生成的负电场。因此，外围电路部 14 不被负电场影响。

[0438] 因此，能够防止由于负电场所导致外围电路部 14 的故障。如上所述，在外围电路部 14 与用于施加负电压的膜 28 之间形成了具有正固定电荷的膜 25 的结构也可以被应用于固态成像装置 6。能够获取与固态成像装置 7 中相同的效果。

[0439] 参照图 48 中的主要部分结构的截面图来描述根据本发明实施例的固态成像装置（第三固态成像装置）。在图 48 中，主要示出了光接收部。没有示出外围电路部、配线层、用于遮掩光接收部的一部分和外围电路部的遮光膜、用于对入射在感光部中的光线进行光谱过滤的滤色片层、用于汇聚在感光部中的入射光的聚光透镜等。

[0440] 如图 48 所示，固态成像装置 8 在半导体基板（或半导体层）11 中具有光电转换入射光的光接收部 12。在光接收部 12 的光接收面 12s 侧形成绝缘膜 31。例如，由氧化硅（ SiO_2 ）膜来形成绝缘膜 31。

[0441] 在绝缘膜 31 上形成比光电转换入射光的光接收部 12 的光接收面 12s 侧的界面具有更大功函数的膜 32（下文中，被称作空穴聚集辅助膜）。根据功函数之间的差值来形成空穴聚集层 23。空穴聚集辅助膜 32 不需要被电连接至其它元件和配线。因此，空穴聚集辅助膜 32 可以为绝缘膜或诸如金属膜的具有导电性的膜。

[0442] 例如，在与形成光接收部 12 的半导体基板 11 的光入射边相反的一边上形成包括配线 61（多个层）和绝缘膜 62 的配线层 63。通过支撑基板 64 来支撑配线层 63。

[0443] 例如，由于由硅（Si）来形成空穴聚集层 23，所以功函数值约为 5.1eV。因此，空穴聚集辅助膜 32 仅须为具有大于 5.1 的功函数值的膜。

[0444] 例如，当使用金属膜时，根据理科年表（chronological scientific table），铱（110）膜的功函数值为 5.42，铱（111）膜的功函数值为 5.76，镍膜的功函数值为 5.15，钪膜的功函数值为 5.55，钪膜的功函数值为 5.93，金（100）膜的功函数值为 5.47，金（110）膜的功函数值为 5.37，铂膜的功函数值为 5.64。这些膜可以被用作空穴聚集辅助膜 32。

[0445] 除了这些膜之外，只要金属膜具有比光接收部 12 的光接收面 12s 的界面更大的功函数值，任意的金属膜都能被用作空穴聚集辅助膜 32。被用作透明电极的 ITO（ In_2O_3 ）的功函数值被设定为 4.8eV。但是，通过膜形成方法及杂质的引入可以控制氧化物半导体的功函数。

[0446] 在光入射侧上形成空穴聚集辅助膜 32。因此，以可透射入射光的厚度来形成空穴聚集辅助膜 32 很重要。期望入射光的透射率尽可能得高。例如，优选确保透射率大于等于 95%。

[0447] 空穴聚集辅助膜 32 仅须能够使用空穴聚集辅助膜 32 与光接收部 12 的表面之间的功函数的差值。其不限于低电阻值。因此,例如,即使当使用导电膜时,也不需要使膜厚很大。例如,当入射光强度被表示为 I_0 , 并且吸收率被表示为 α ($\alpha = (4\pi k)/\lambda$, “k” 为 Boltzmann 常数, 并且 λ 为入射光的波长) 时, 在深度 z 位置的光强度被表示为 $I(z) = I_0 \exp(-\alpha \cdot z)$ 。因此, 当计算厚度 $I(z)/I_0 = 0.8$ 时, 例如, 铱膜的厚度为 1.9nm, 金膜的厚度为 4.8nm, 铂膜的厚度为 3.4nm。能够看出, 尽管厚度依赖于膜的类型而不同, 但是优选厚度仅须小于等于 2nm。

[0448] 空穴聚集辅助膜 32 可以为有机膜。例如, 可以使用聚乙撑二氧噻吩。如上所述, 空穴聚集辅助膜 32 可以为导电膜、绝缘膜或半导体膜, 只要所述膜具有比光接收部 12 的光接收面 12s 侧的界面更高的功函数值。

[0449] 固态成像装置 8 在光接收部 12 上所形成的绝缘膜 31 上具有比光接收部 12 的光接收面 12s 侧的界面具有更大的功函数值的膜 (空穴聚集辅助膜) 32。因此, 改进了空穴聚集层 23 的空穴聚集效率。在光接收部 12 的光接收面上的界面中所形成的空穴聚集层 23 能够聚集充足的空穴。因此, 减小了暗电流。

[0450] 参照图 49 说明使用空穴聚集辅助膜 32 的固态成像装置的结构实例。在图 49 中, 示出 CMOS 图像传感器。

[0451] 如图 49 所示, 在半导体基板 11 中形成具有将入射光转换成电信号的光接收部 (例如, 光电二极管) 12 及包括传输晶体管、放大晶体管、及复位晶体管等的晶体管组 65 (在图中被部分示出) 的多个像素部 71。例如, 硅基板被用作半导体基板 11。处理从每个光接收部 12 所读取的信号电荷的信号处理部 (没有示出) 也被形成。

[0452] 在像素部 71 的外围部分, 例如在行方向或列方向上的多个像素部 71 之间, 形成像素分隔区 13。

[0453] 在形成了光接收部 12 的半导体基板 11 的前侧 (图中的半导体基板 11 的下侧) 上形成配线层 63。配线层 63 包括配线 61 和包覆了配线 61 的绝缘膜 62。在配线层 63 上形成支撑基板 64。例如, 由硅基板来形成支撑基板 64。

[0454] 在固态成像装置 1 中, 在半导体基板 11 的背面侧形成空穴聚集层 23。在空穴聚集层 23 的上表面上间隔绝缘膜 31 形成上面所说明的空穴聚集辅助膜 32。此外, 间隔绝缘膜 (没有示出) 来形成有机滤色片层 44。与光接收部 12 相关地形成有机滤色片层 44。例如, 通过在例如网格图样 (checkered pattern) 中排列蓝色、红色及绿色的有机滤色片来形成有机滤色片层 44。在每个有机滤色片层 44 上形成用于汇聚在每个光接收部 12 上的入射光的聚光透镜 45。

[0455] 参照图 50 中的流程图、图 51 中的制造过程的截面图、及图 52 中示出主要部分的制造过程的截面图说明根据第一实施例的固态成像装置的制造方法 (第三制造方法)。在图 50 ~ 图 52 中, 作为一个实例, 示出固态成像装置 8 的制造过程。

[0456] 如图 50 的 (1) 和图 51 的 (1) 所示, 首先预备在硅基板 82 上间隔绝缘层 (例如, 氧化硅层) 83 形成了硅层 84 的 SOI 基板 81。在硅层 84 中形成用于对准的背面标记 85。

[0457] 随后, 如图 50 的 (2) 和图 51 的 (2) 所示, 在 SOI 基板 81 的硅层 84 中形成像素分隔区 (没有被示出)、空穴聚集层 23、光接收部 12、晶体管组 65 及配线层 63。可以在基板薄膜化后的处理中形成空穴聚集层 23。

[0458] 如图 50 的 (3) 和图 51 的 (3) 所示,将配线层 63 和支撑基板 64 粘合。

[0459] 如图 50 的 (4) 和图 51 的 (4) 所示,执行使 SOI 基板 81 的薄膜化。例如,通过研磨或抛光来去除硅基板 82。

[0460] 尽管图中没有示出,但是也可以在消除 SOI 基板 81 的绝缘层 82 后,通过形成覆盖膜 (cap film) (没有示出),通过杂质引入和激活处理来形成空穴聚集层 23。作为一个实例,以 30nm 的厚度形成等离子 TEOS 氧化硅膜来作为覆盖膜,并且通过硼的注入来执行杂质引入。作为离子注入的条件,例如,注入能量被设定为 20keV,并且剂量被设定为 $1 \times 10^{13} / \text{cm}^2$ 。

[0461] 优选通过在小于等于 400°C 的温度的退火来执行激活,从而不破坏配线层 63 与支撑基板 64 的粘合。例如,通过氟酸处理来去除覆盖膜。可以去除 SOI 基板 81 的绝缘层 83。

[0462] 通过这种方式,如图 52 的 (1) 所示,在光接收部 12 上形成光接收部的光接收面侧的界面 23。

[0463] 如图 52 的 (2) 所示,在空穴聚集层 23 (光入射侧) 上形成绝缘膜 31。作为一个实例,以 30nm 的厚度来形成等离子 TEOS 氧化硅膜。

[0464] 如图 52 的 (3) 所示,在绝缘膜 31 (光入射侧) 上形成具有比在光接收部 12 的光接收面 12s 侧的界面 (具有约为 5.1eV 的功函数值) 更大功函数值的膜 (即,空穴聚集辅助膜 32)。作为一个实例,通过溅射以 3nm 厚度形成作为金属薄膜的具有 5.6eV 的功函数的铂 (Pt) 膜。其它候选金属包括铱 (Ir)、铼 (Re)、镍 (Ni)、钯 (Pd)、钴 (Co)、钌 (Ru)、铑 (Rh)、钨 (Os) 及金 (Au)。当然,也可以使用合金。

[0465] 在这个实例中,由于光接收部的光接收面侧的界面的功函数约为 5.1eV,所以空穴聚集辅助膜 32 的材料可以为 ITO (In_2O_3)。在膜形成处理中,ITO 可以具有 4.5eV ~ 5.6eV 的功函数值。因为氧化物半导体能够具有大于 5.1eV 的功函数值,所以其它氧化物半导体 (例如引入了 RuO_2 、 SnO_2 、 IrO_2 、 OsO_2 、 ZnO 、 ReO_2 及 MoO_2 及受体杂质的半导体) 以及作为有机材料的聚乙撑二氧噻吩 (PEDOT) 可以为空穴聚集辅助膜 32 的材料。在小于等于 400°C 的温度下的膜形成方法的实例包括 ALD、CVD 及气相掺杂。

[0466] 如图 50 的 (5) 和图 51 的 (5) 中所示,间隔阻挡层金属 91 形成背面电极 92。

[0467] 如图 50 的 (6) 和图 51 的 (6) 中所示,在光接收部 12 上,形成滤色片层 44,随后,形成聚光透镜 45。通过这种方式,形成了固态成像装置 8。

[0468] 在固态成像装置的制造方法 (第三制造方法) 中,在光接收部 12 上所形成的绝缘膜 31 上形成具有比在光接收部 12 的光接收面 12s 侧的界面 23 更大功函数值的膜 (即,空穴聚集辅助膜 32)。因此,改进了空穴聚集层 23 的空穴聚集效率。在光接收部 12 的光接收面 12s 侧的界面上所形成的空穴聚集层 23 能够聚集充足的空穴。因此,减小了暗电流。

[0469] 空穴聚集辅助膜 32 仅须为具有比空穴聚集层 23 的功函数值更高的功函数值的膜。由于不需要通过空穴聚集辅助膜 32 反馈电流,所以空穴聚集层 23 可以为导电膜、绝缘膜或半导体膜。因此,对于空穴聚集辅助膜 32,也可以选择具有高电阻的材料。

[0470] 空穴聚集辅助膜 32 也不需要外部信号输入终端。

[0471] 根据各实施例的固态成像装置 1 ~ 8 能够被应用于背面照射型固态成像装置,该装置包括具有将入射光量转换成电信号的光接收部的多个像素部、以及在其中形成了各个像素部的半导体基板的一个表面侧上的配线层,其中,通过各个光接收部接收与来自形成

了配线层的表面相反的一侧的入射光。当然,根据各实施例的固态成像装置 1~8 也可以被用作正面照射型固态成像装置,其中,在光接收面侧形成配线层,并且通过不遮挡入射光入射的、光接收部上的非配线层形成区来形成入射光入射到光接收部上的光路。

[0472] 参照图 53 的框图描述根据本发明实施例的成像设备。成像设备的实例包括摄像机、数码相机及手机像机。

[0473] 如图 53 所示,成像设备 500 包括在成像单元 501 中的固态成像装置(没有示出)。在成像单元 501 的聚光侧提供聚焦图像的聚焦光学系统 502。信号处理单元 503 包括用于驱动成像单元 501 的驱动电路和处理通过固态成像装置被光电转换成图像信号的信号处理电路,信号处理单元 503 被连接至成像单元 501。通过信号处理单元 503 所处理的图像信号可以被存储在图像存储单元(没有示出)中。在这种成像装置 500 中,在各实施例中描述的固态成像装置 1~8 可以用作固态成像装置。

[0474] 在根据此实施例的成像设备 500 中,使用根据本发明实施例的固态成像装置 1 或固态成像装置 2、或在图 4 中所示的具有形成了反射膜的聚光透镜的固态成像装置。因此,如上所述,由于使用了能够改进色彩重现性和分辨率的固态成像装置,所以成像设备 500 具有能够记录高清图像的优点。

[0475] 根据这个实施例的成像装置 500 不限于上述结构。只要使用固态成像装置,成像设备 500 可以被应用于任意结构的成像设备。

[0476] 固态成像装置 1~8 可以作为单片(on chip)形成,也可以为具有成像功能的模块型结构,其中,集成封装有成像单元、信号处理单元及光学系统。

[0477] 本发明不仅可以被应用于固态成像装置,而且可以被应用于成像设备。当本发明应用于成像设备时,成像设备能够获取高画质的效果。例如,成像设备指的是具有成像功能的像机或便携设备。“成像”不仅包括在通常像机照像时的图像拍摄,而且包括广义意义上的指纹检测等。

[0478] 本领域的普通技术人员应当理解,根据设计要求和其它因素,可以进行各种变更、组合、子组合、以及改变,只要它们在所附权利要求书的范围内或其等同范围内。

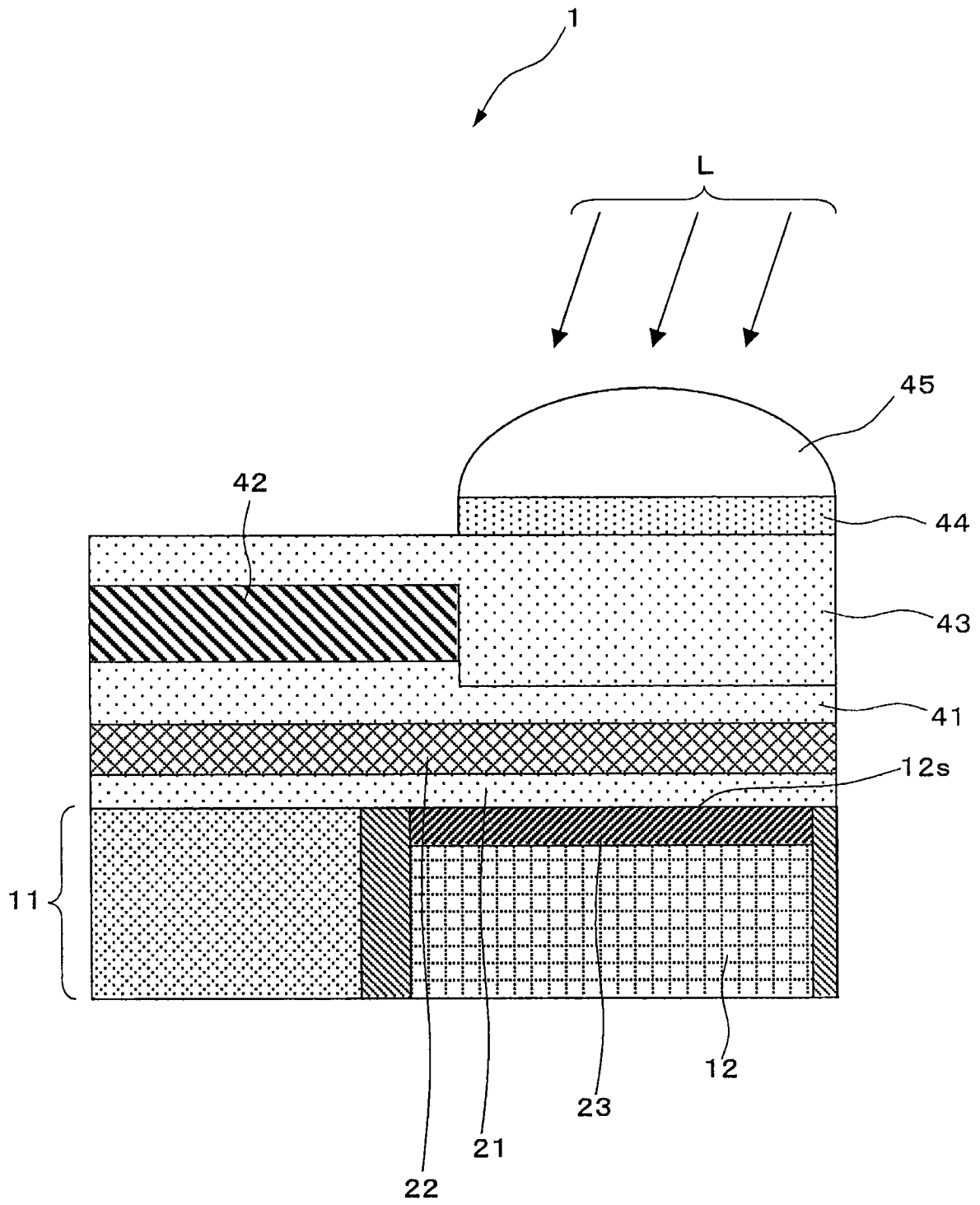
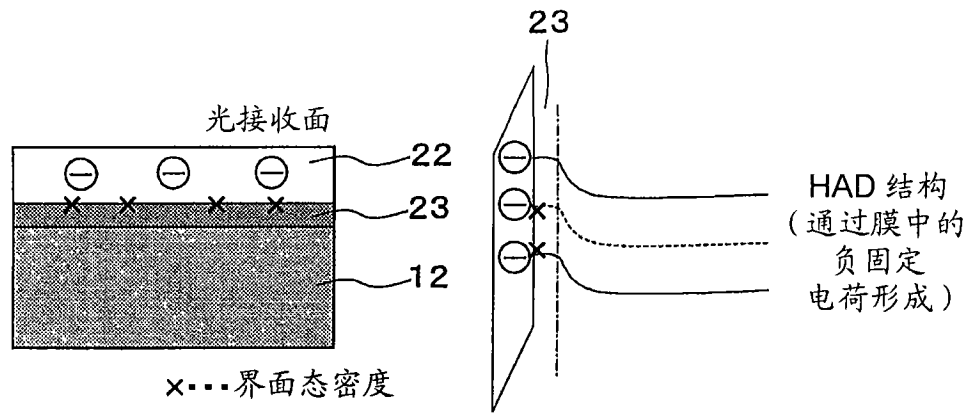
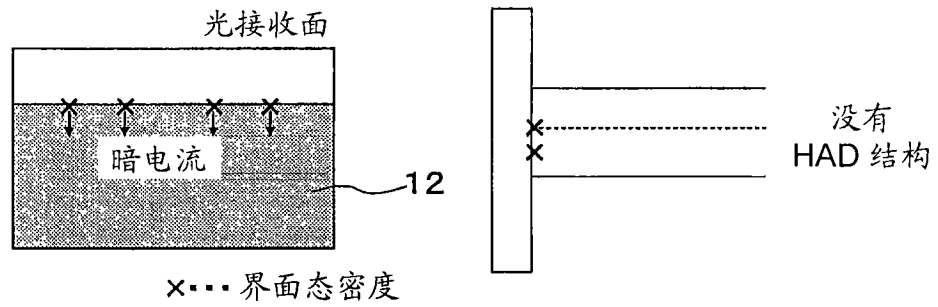


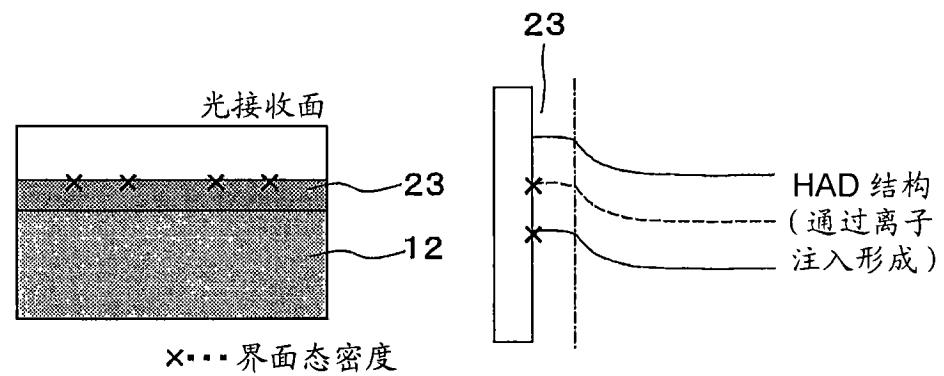
图 1



(1)



(2)



(3)

图 2

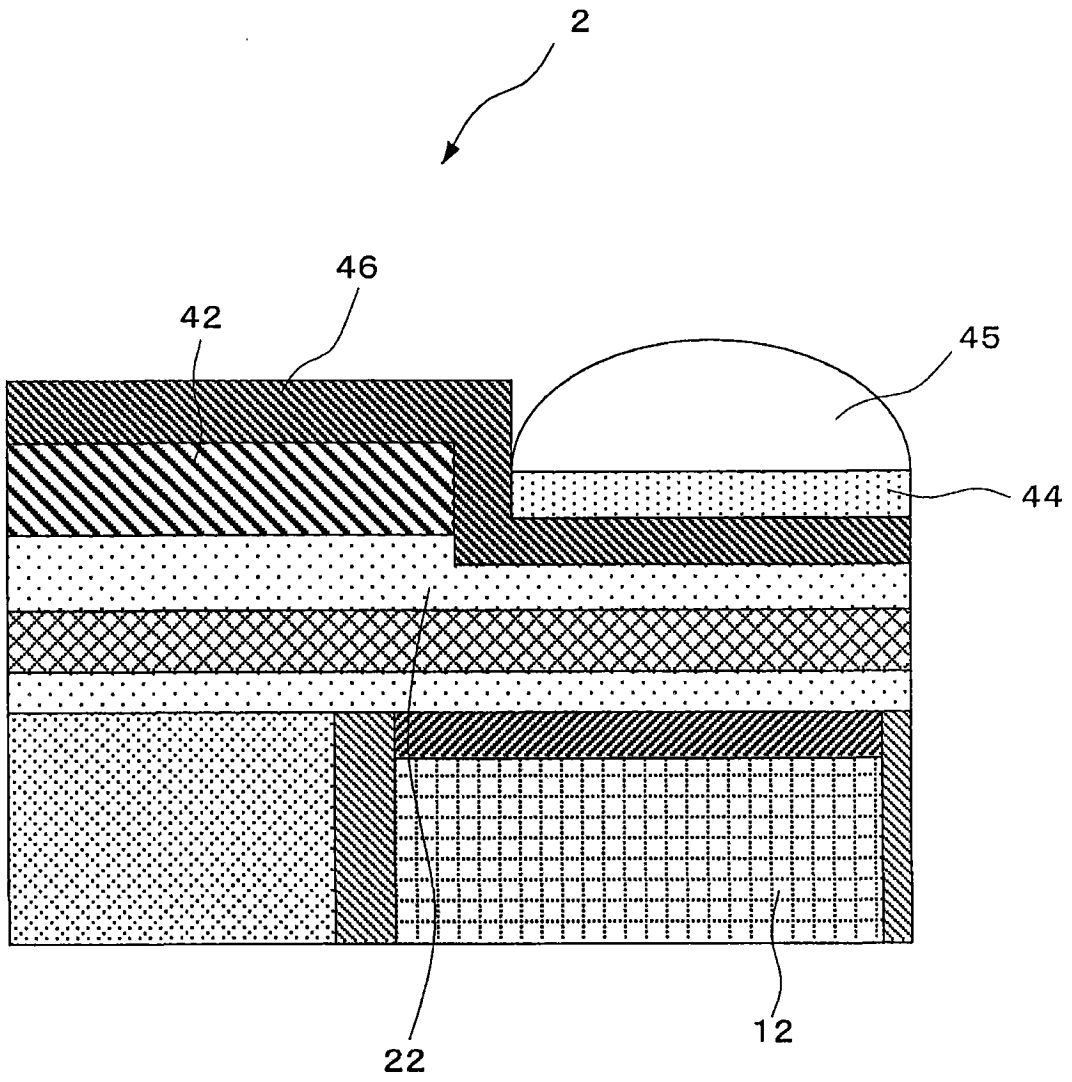


图 3

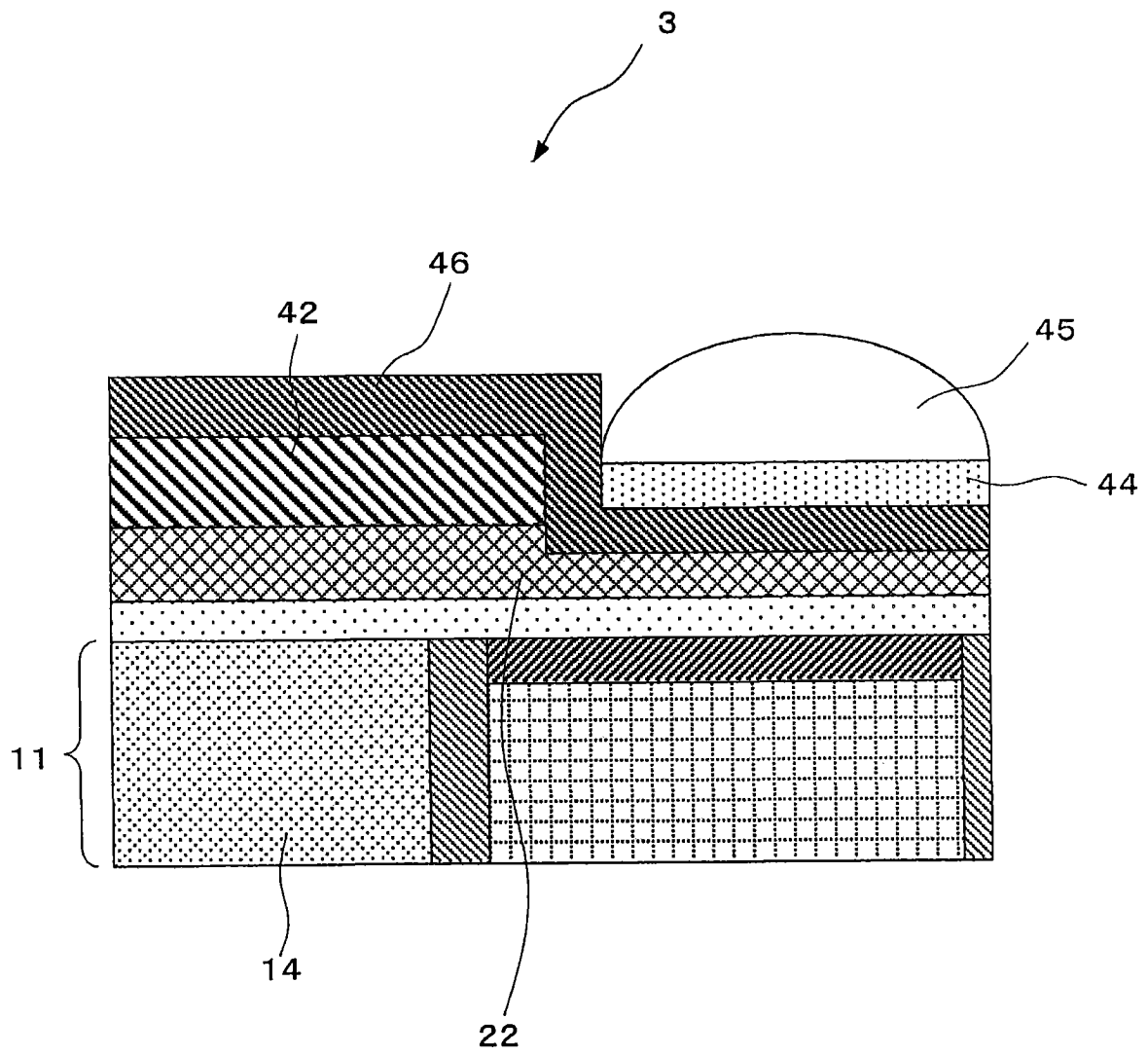


图 4

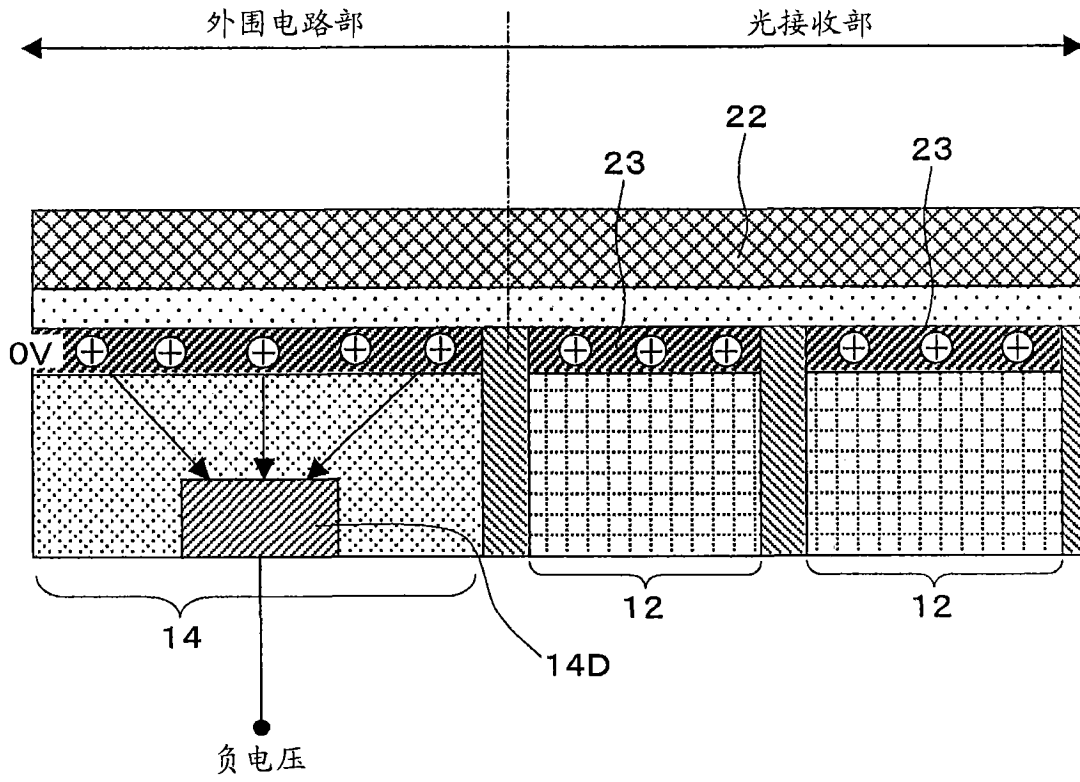


图 5

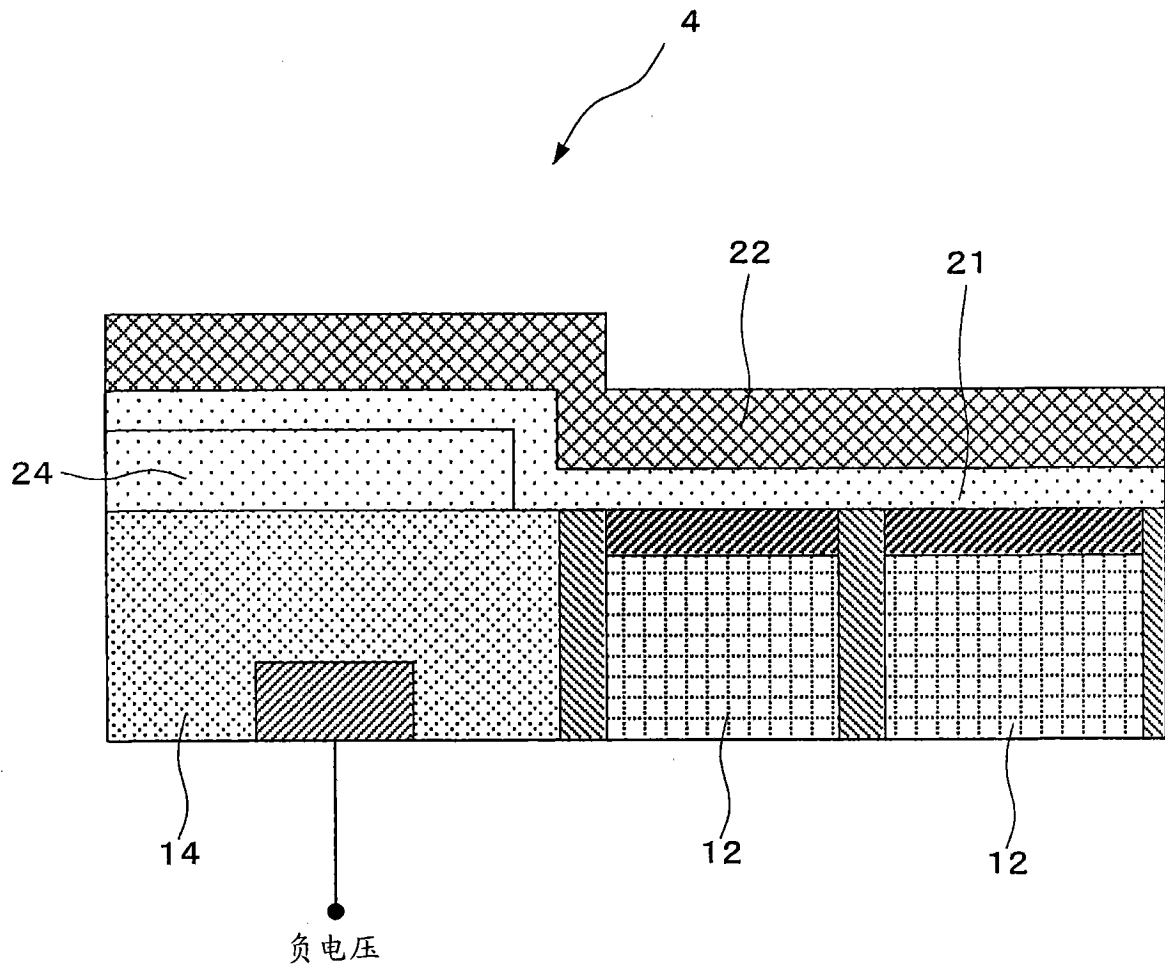


图 6

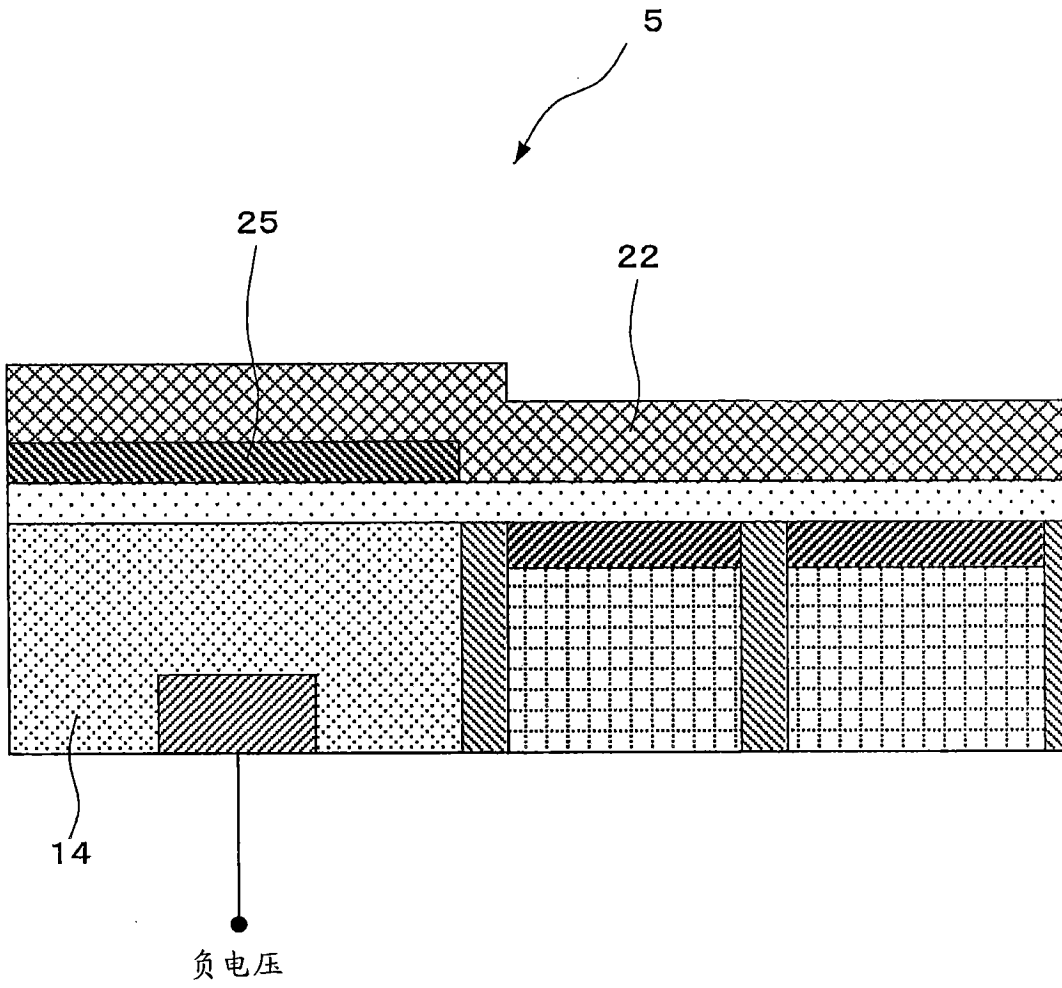


图 7

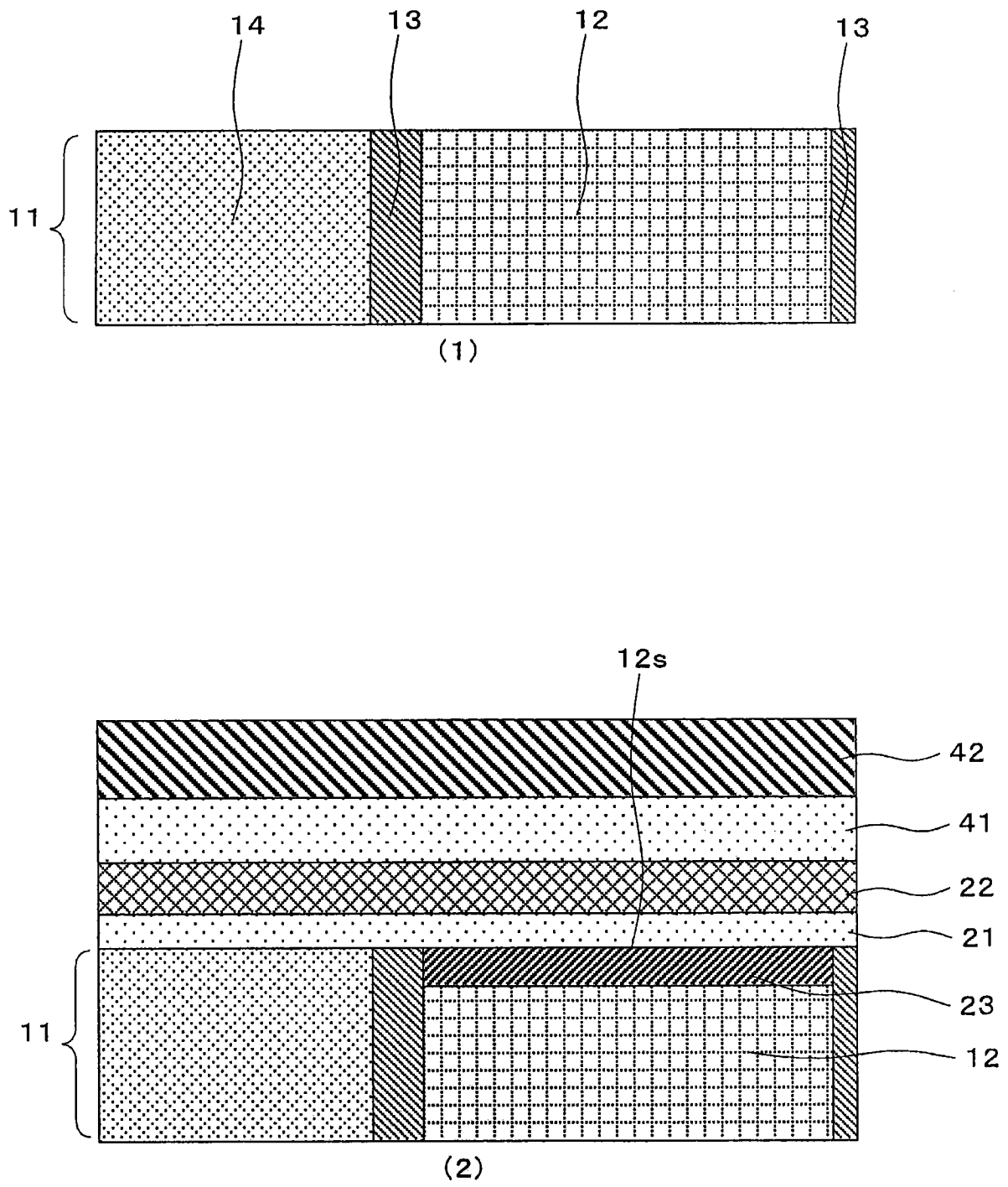


图 8

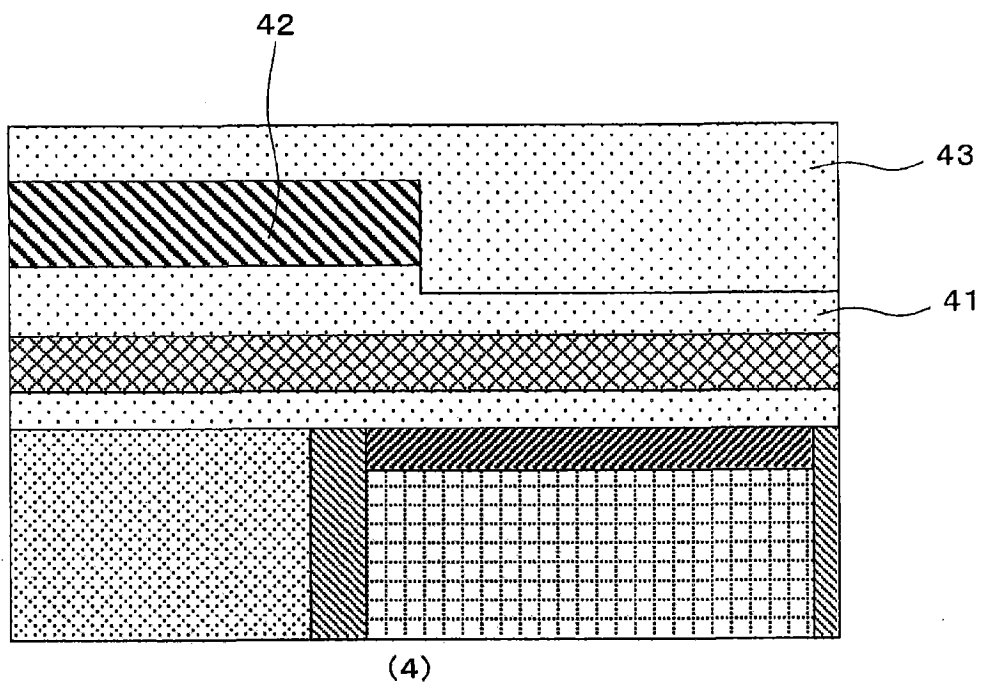
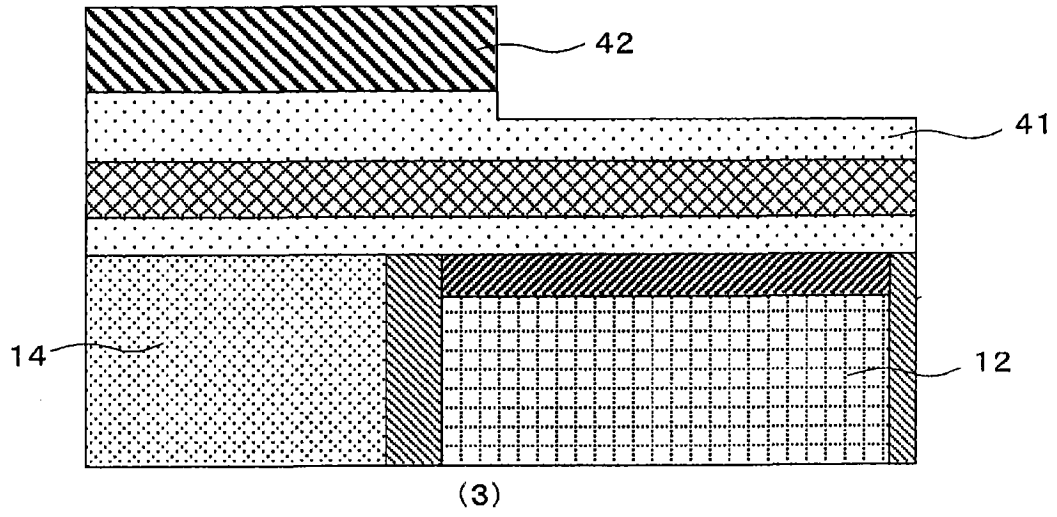
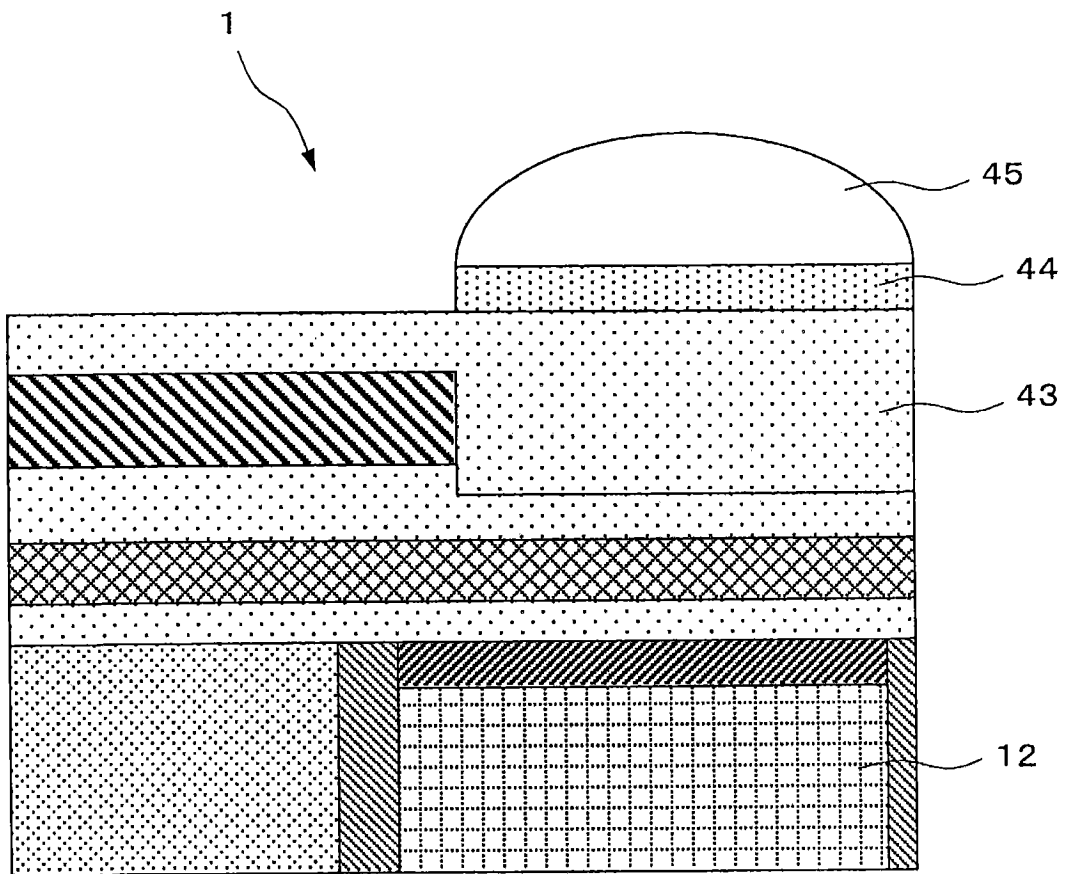


图 9



(5)

图 10

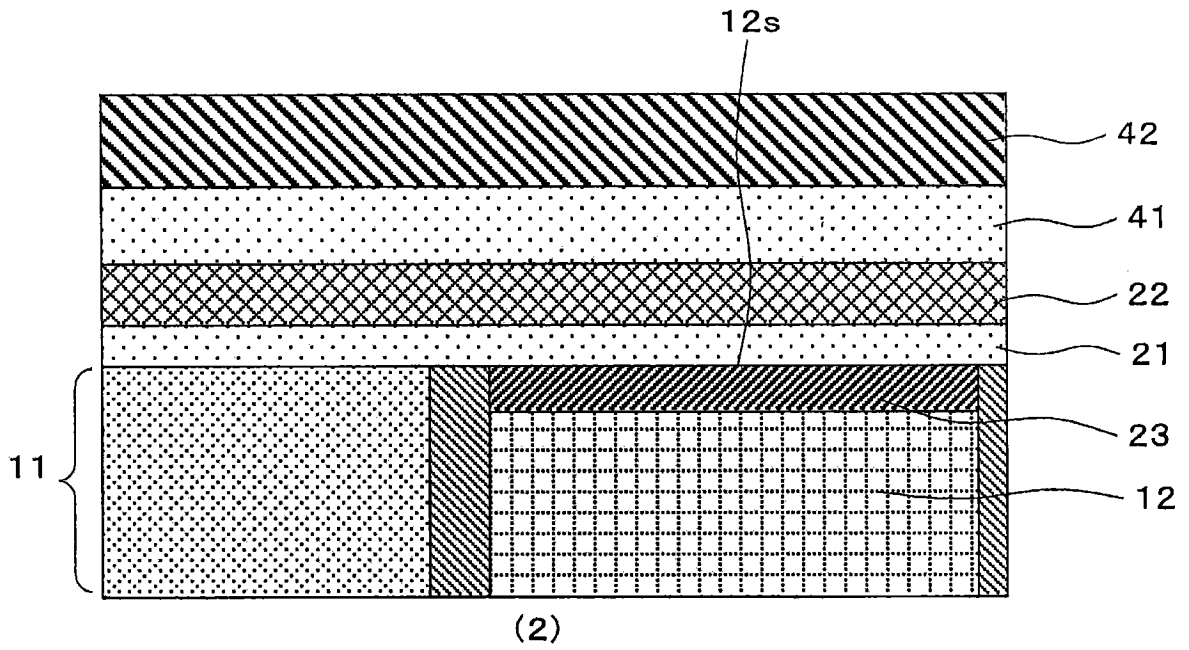
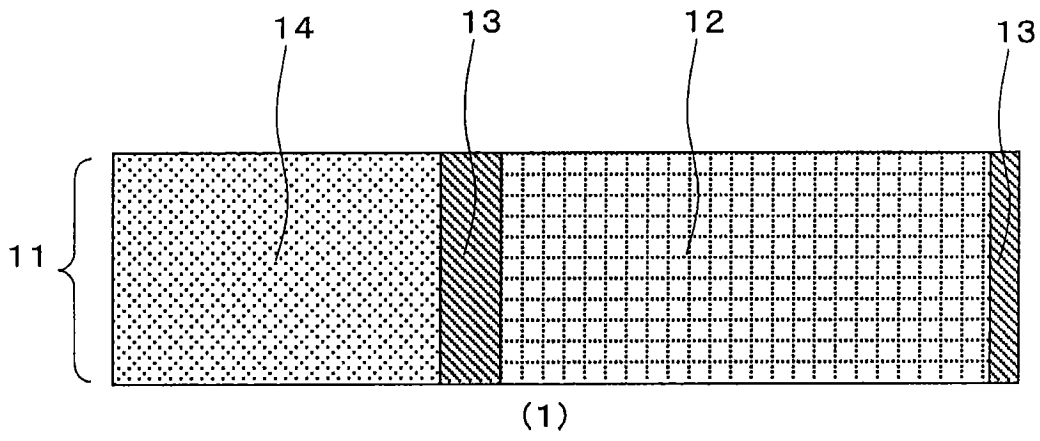


图 11

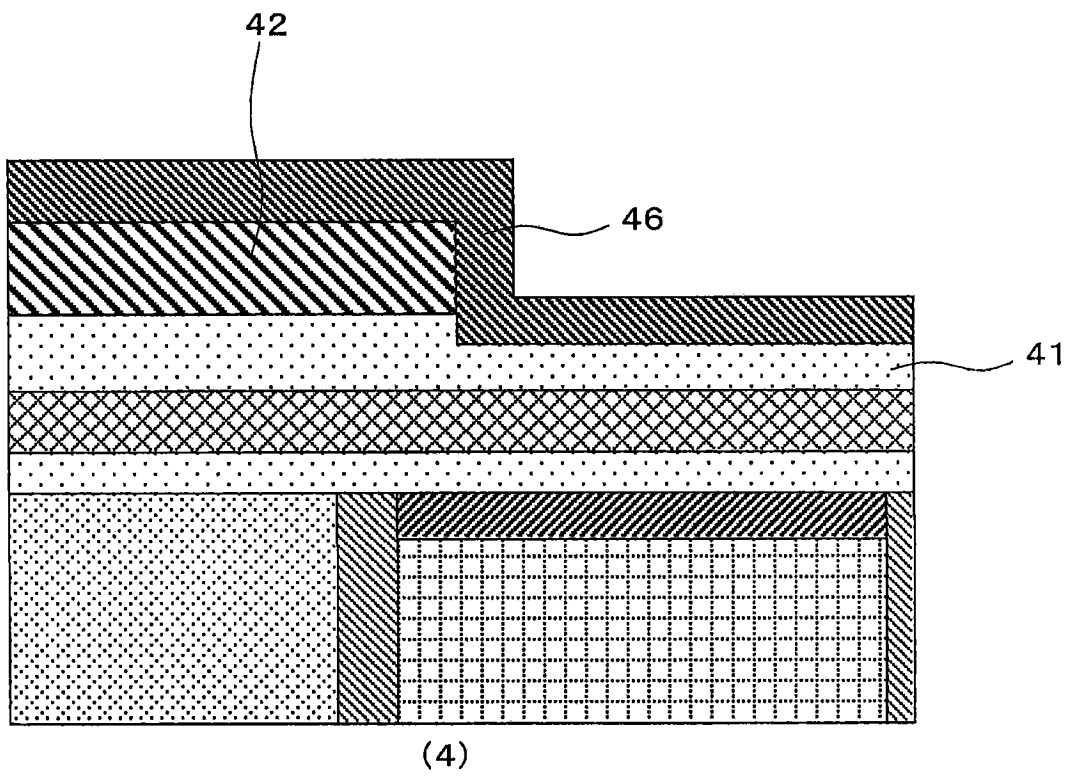
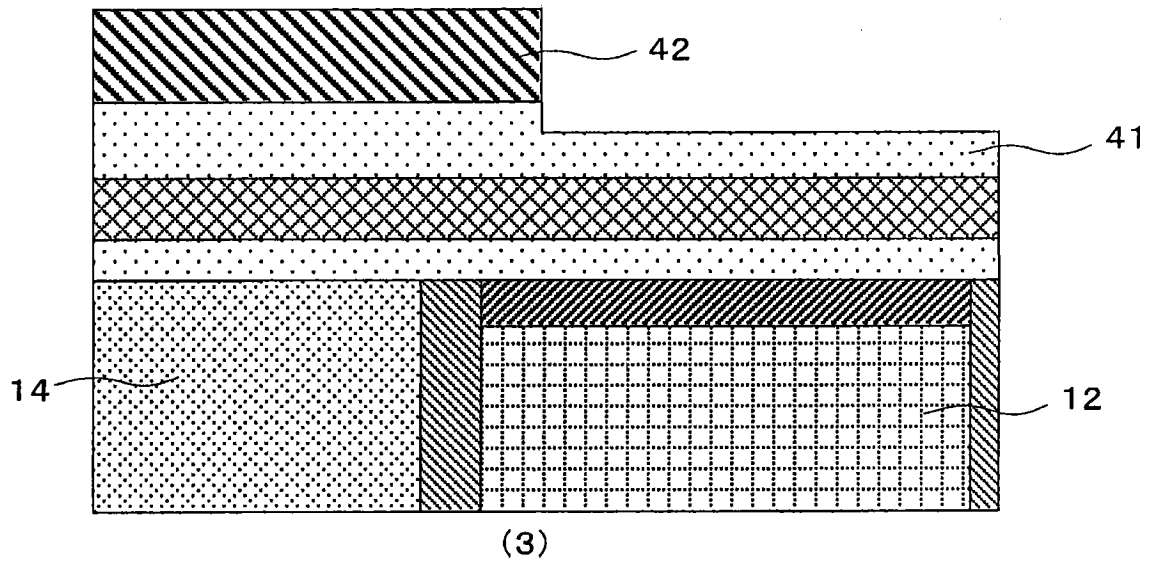


图 12

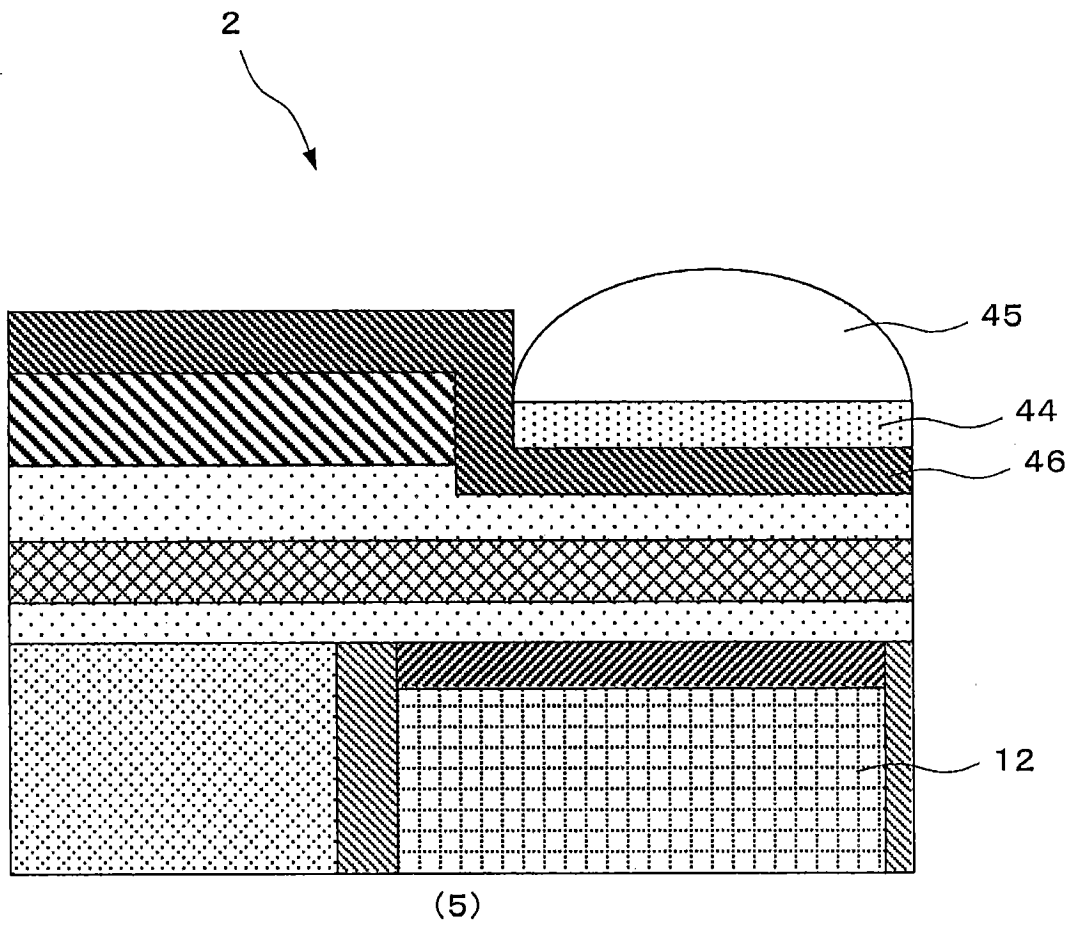


图 13

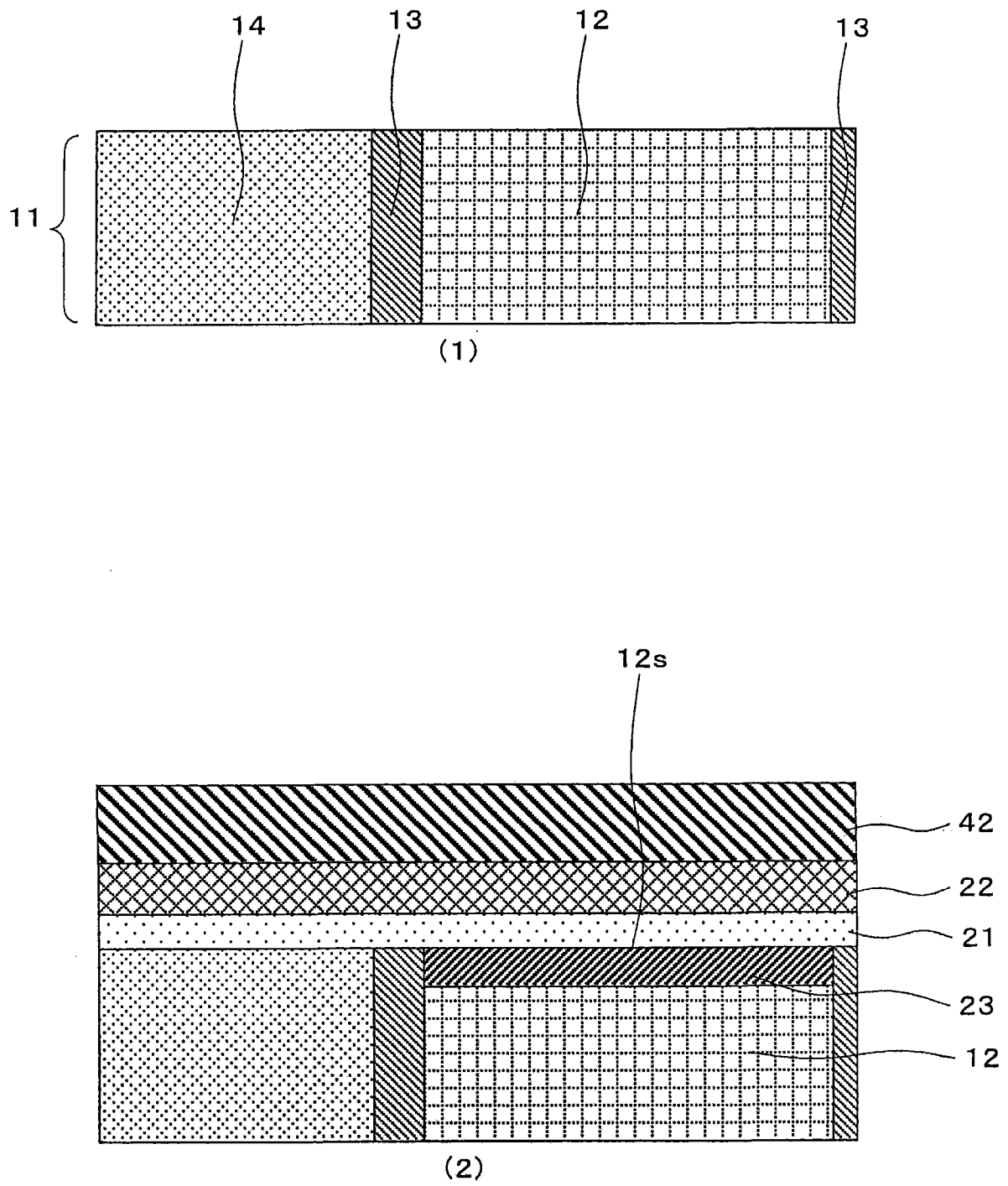
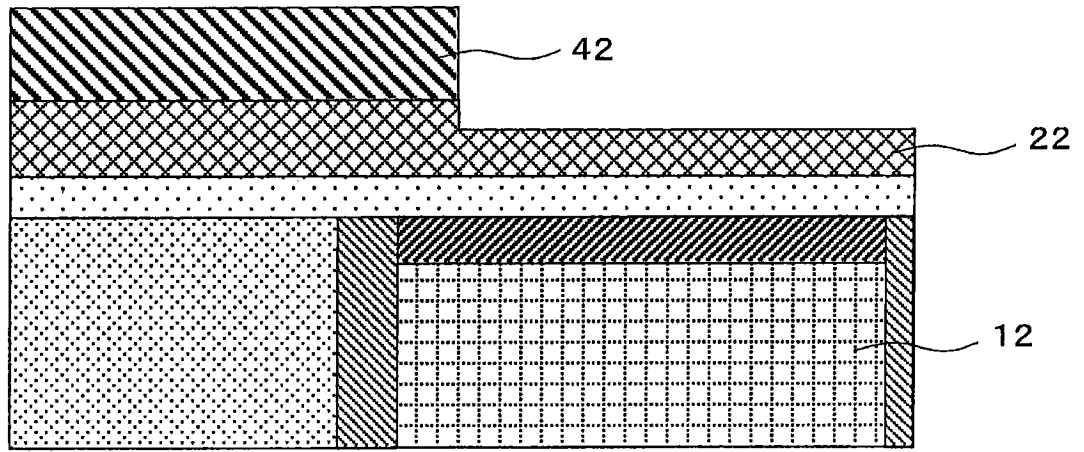
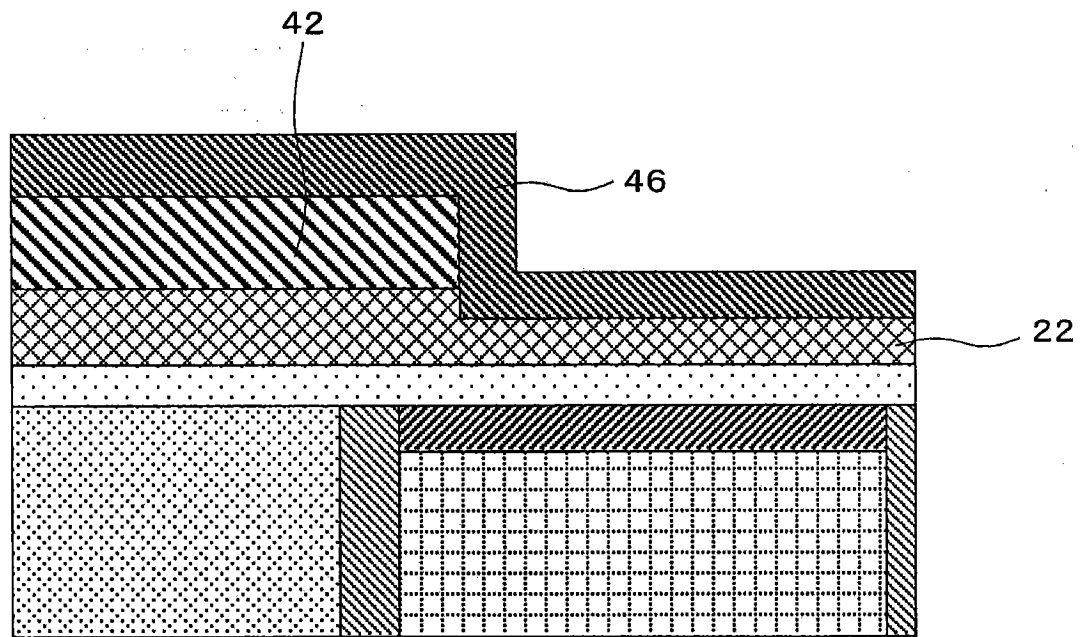


图 14



(3)



(4)

图 15

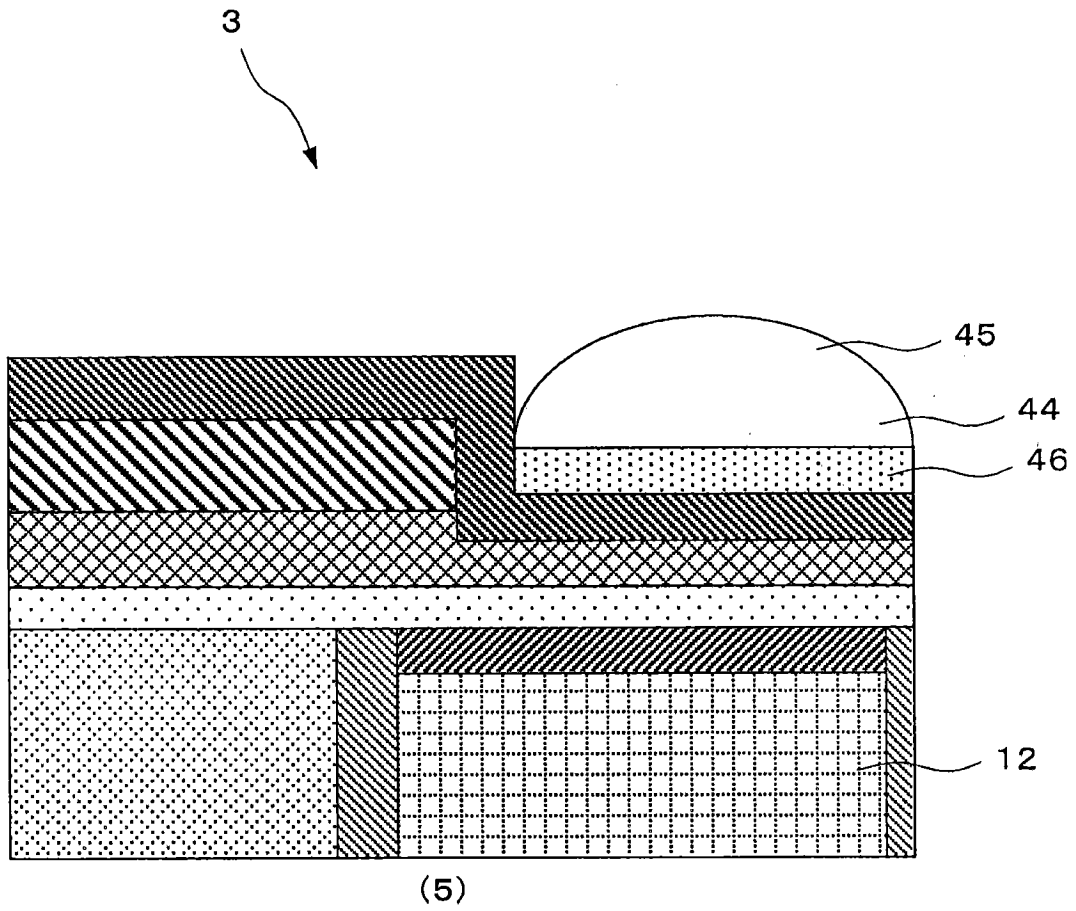
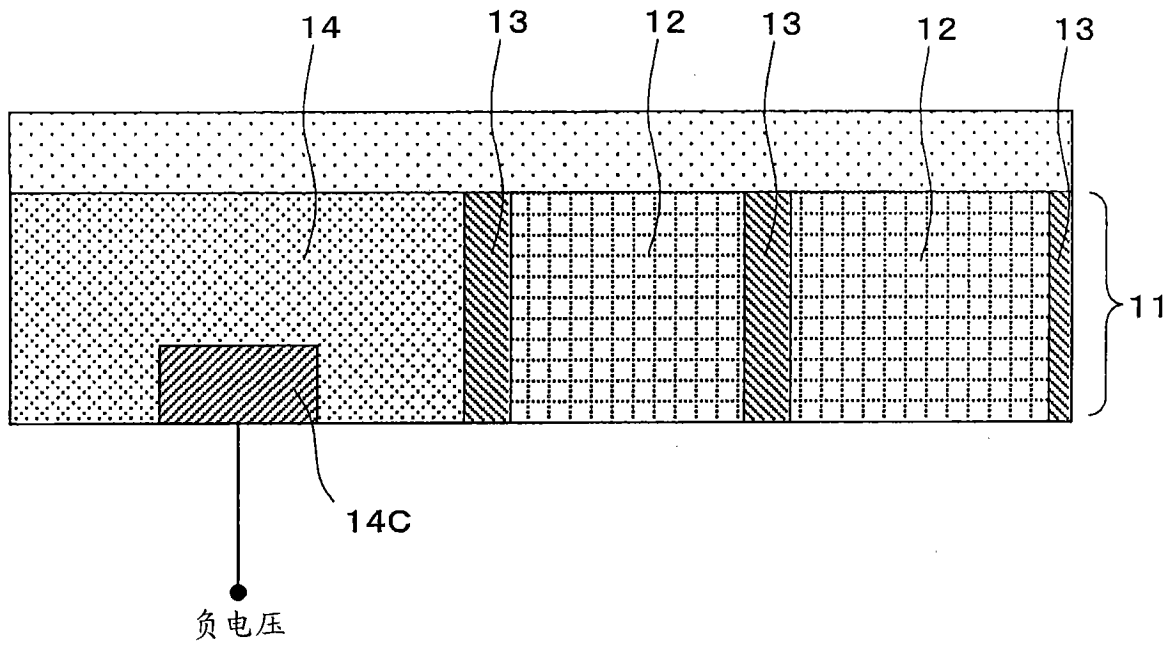
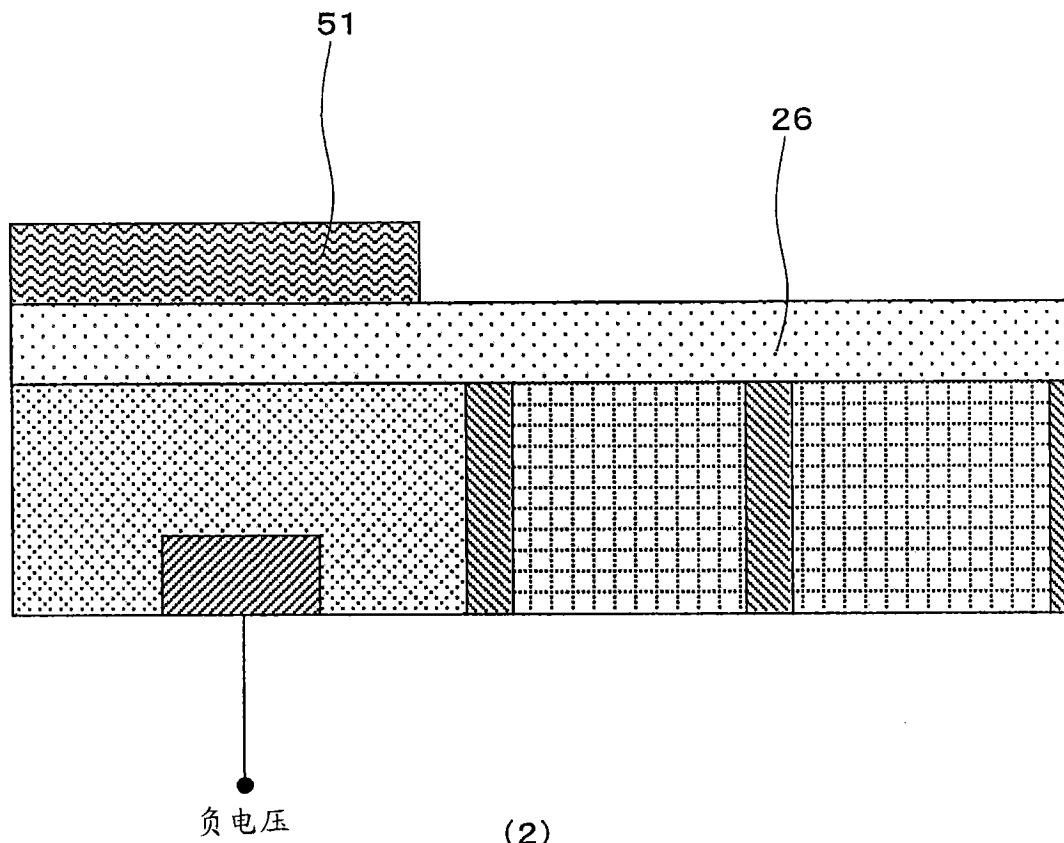


图 16



(1)



(2)

图 17

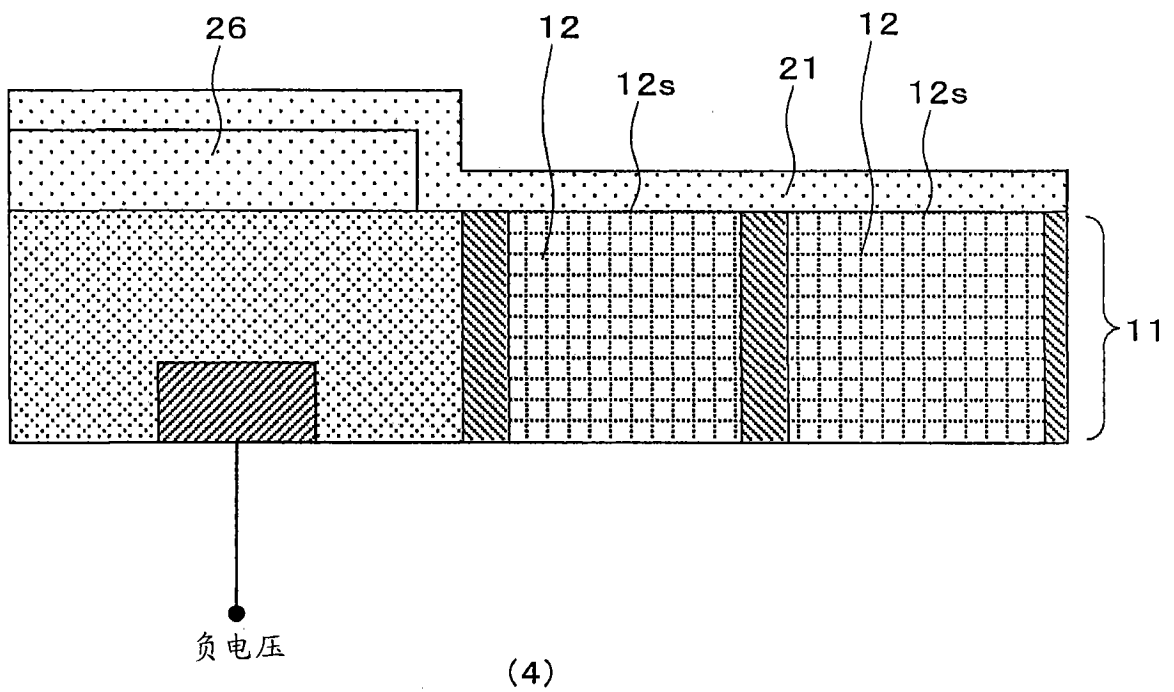
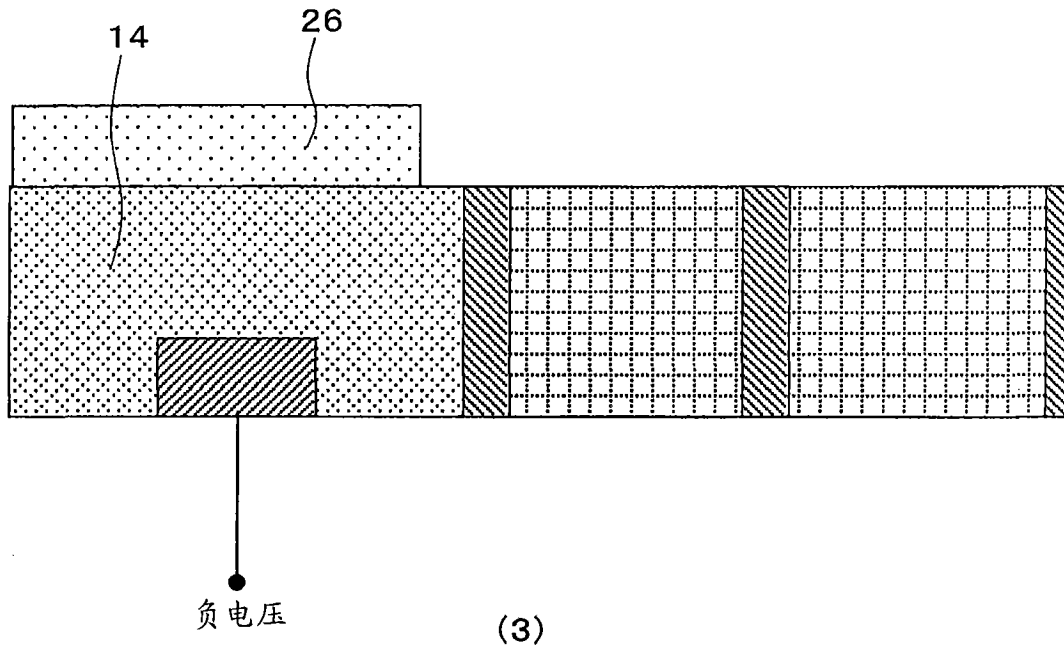


图 18

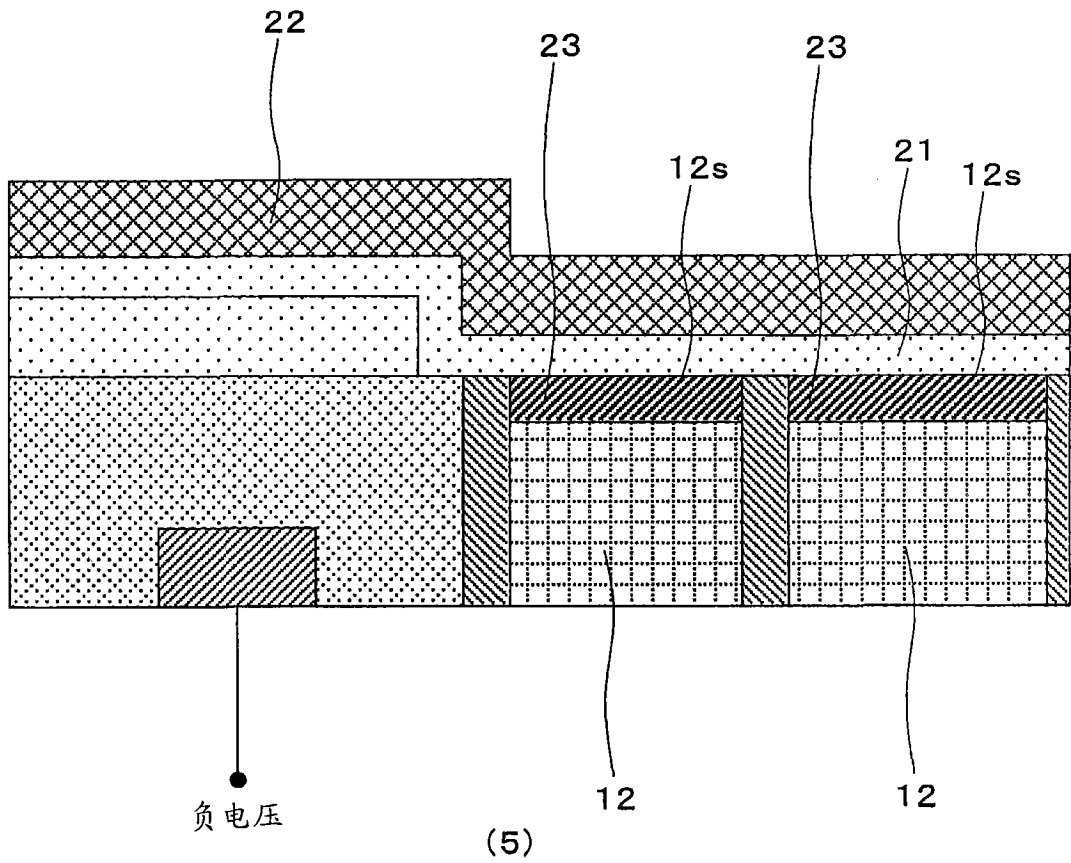
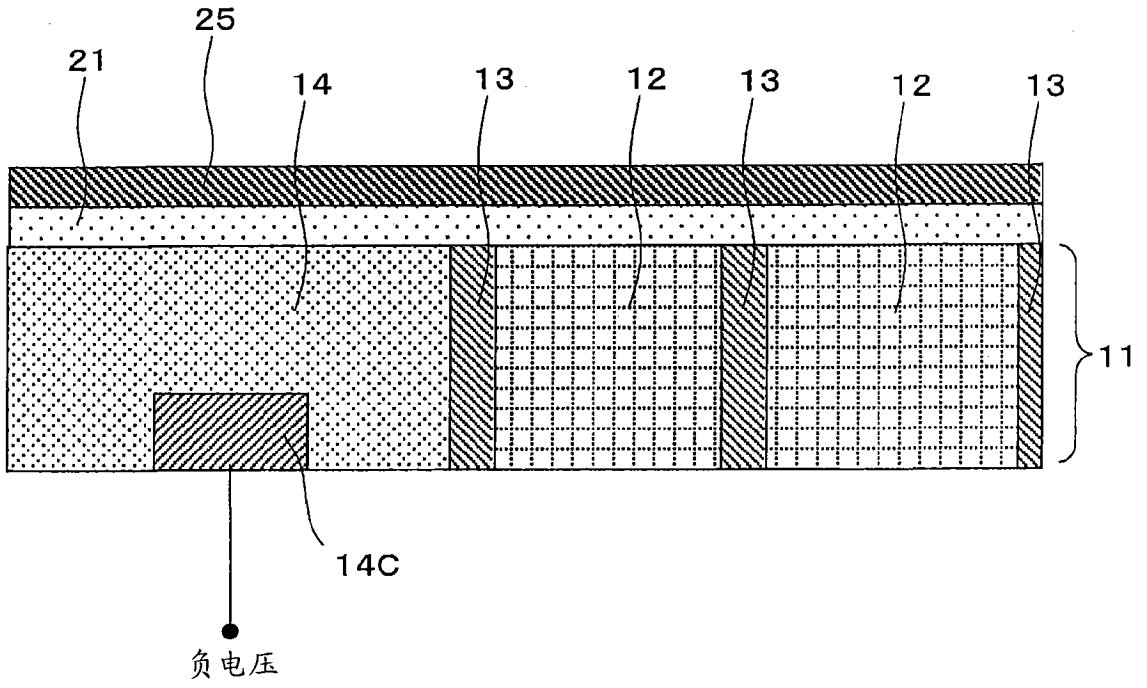
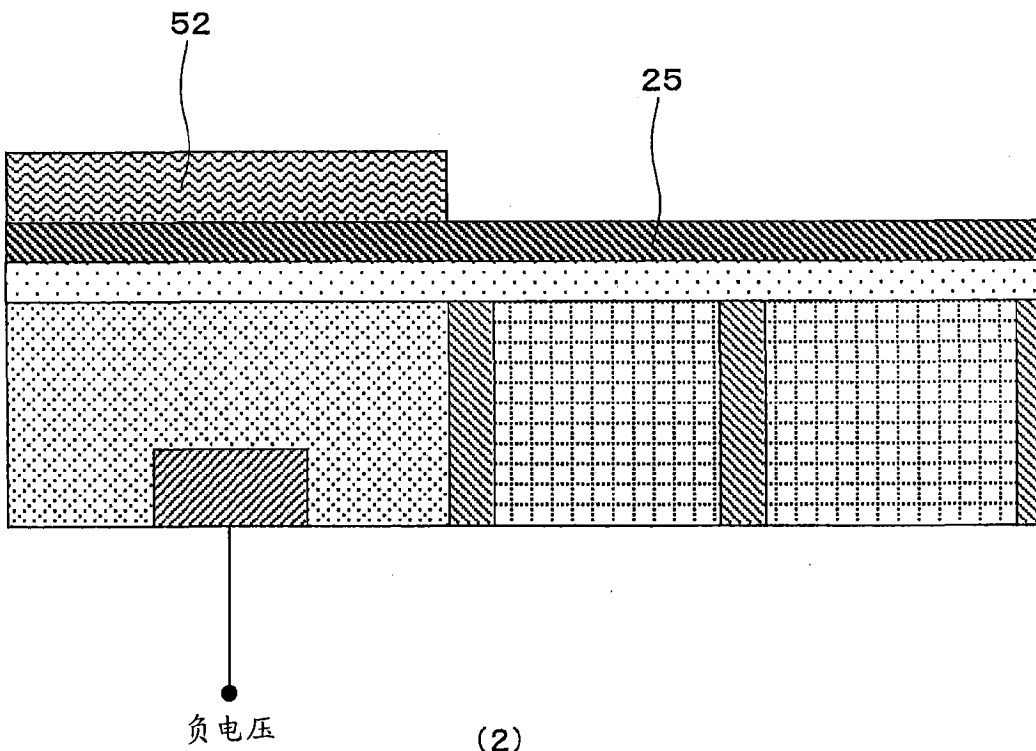


图 19



(1)



(2)

图 20

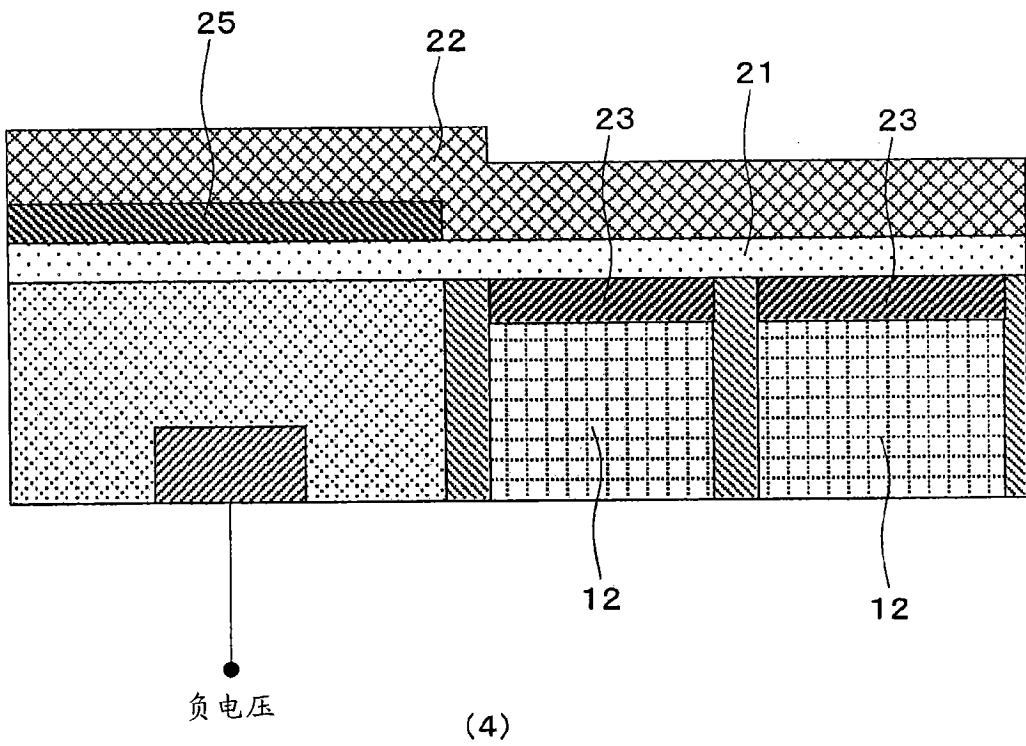
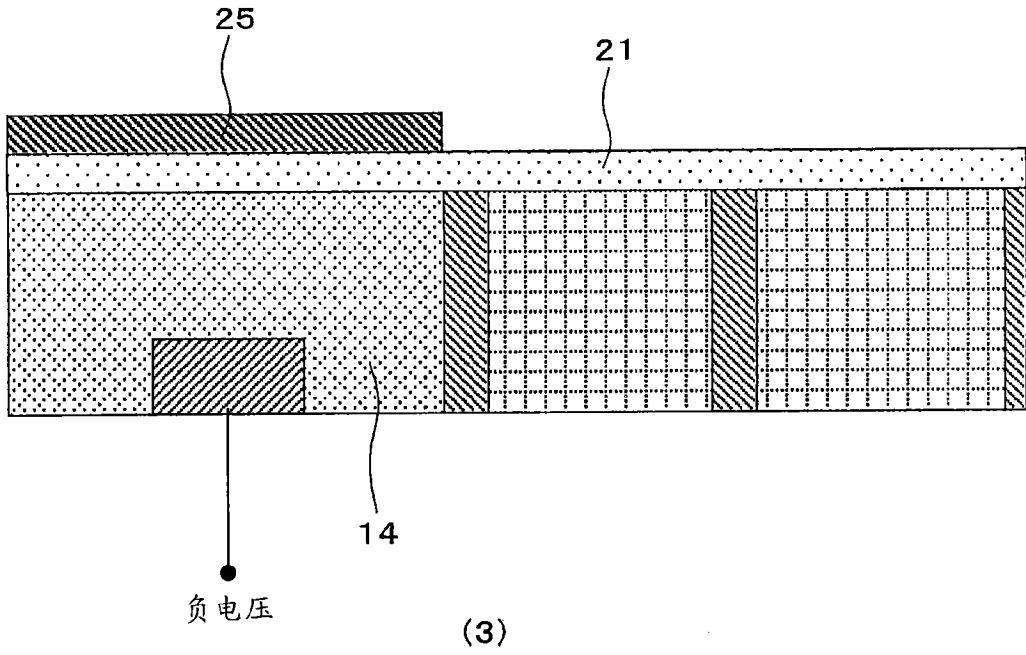


图 21

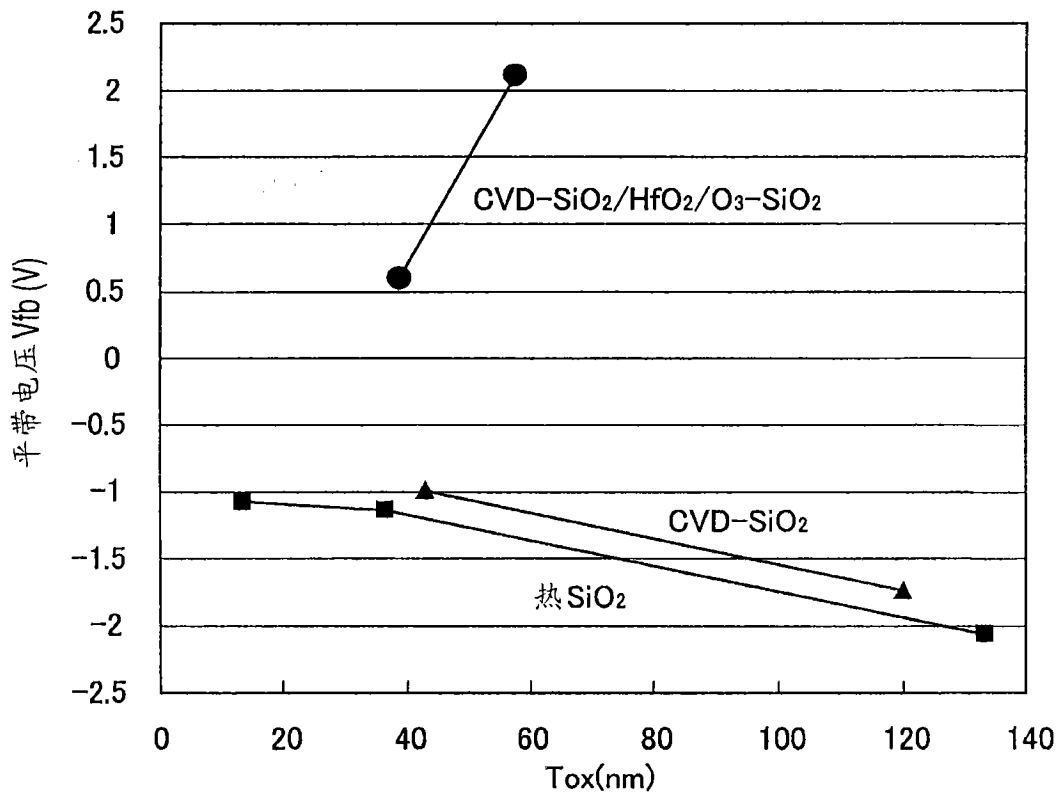


图 22

界面态密度 (在 T_{ox} 约为 40nm 时的比较)

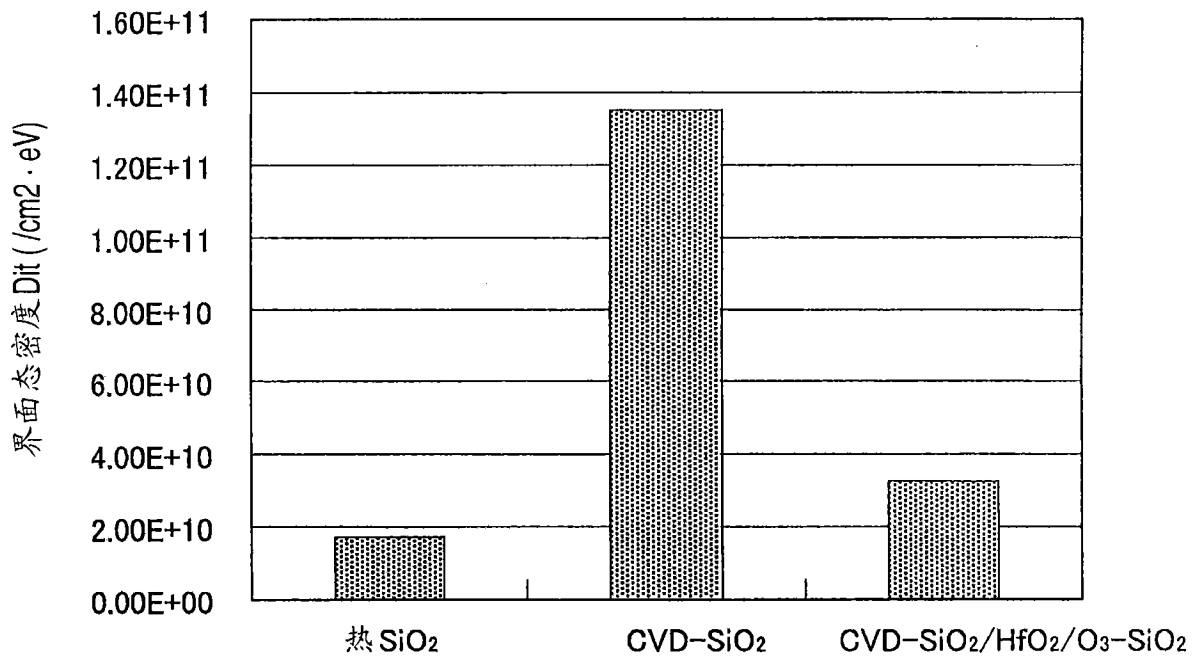


图 23

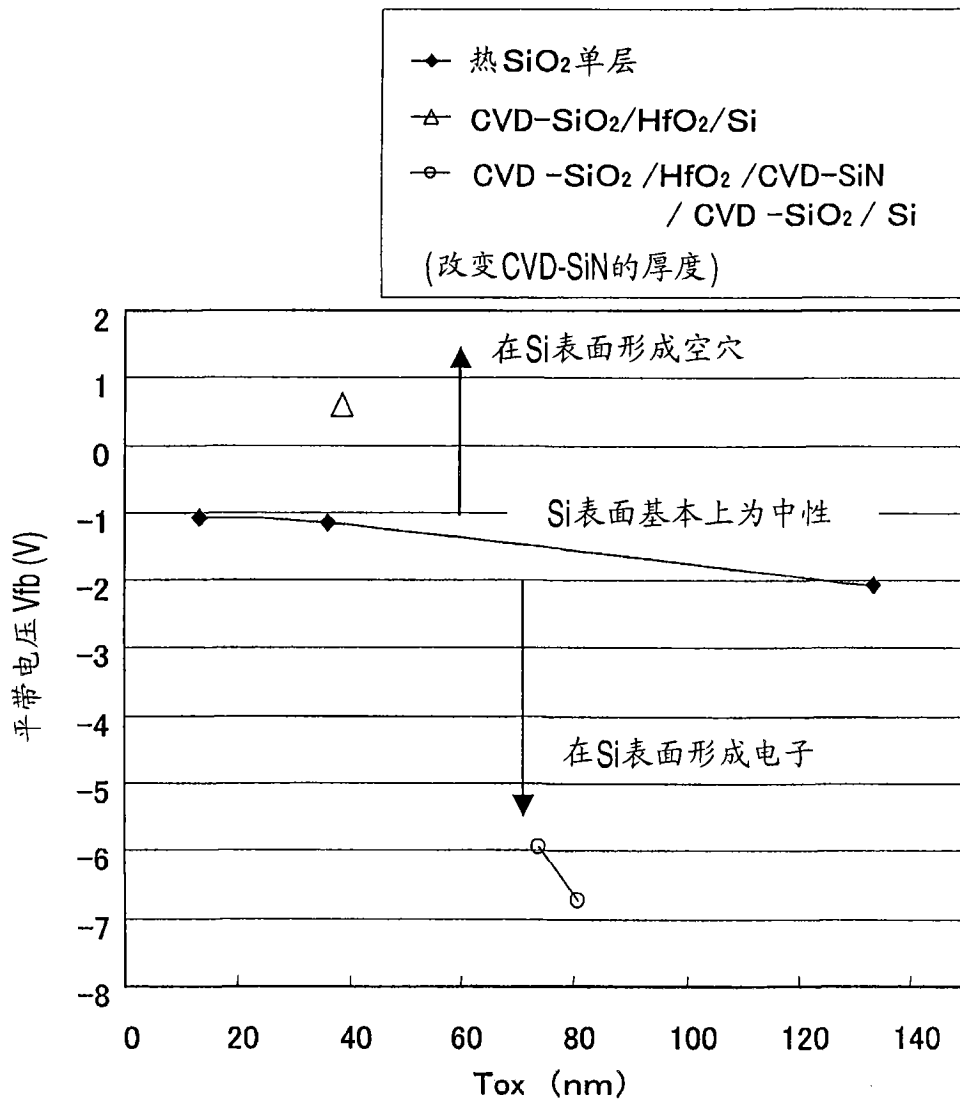


图 24

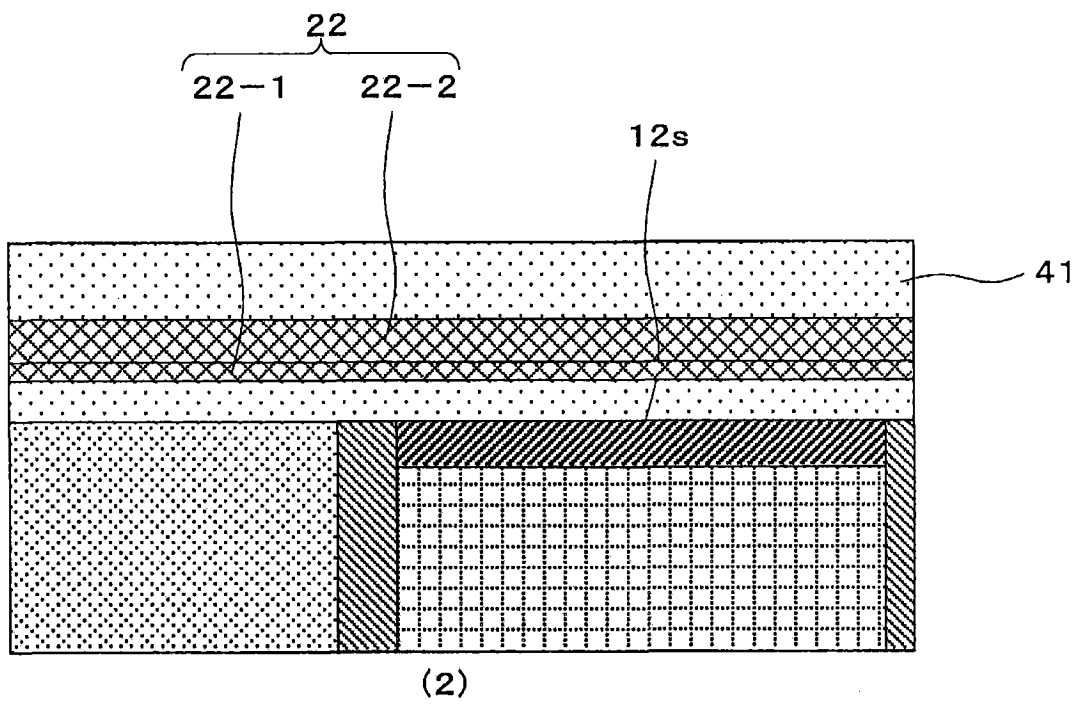
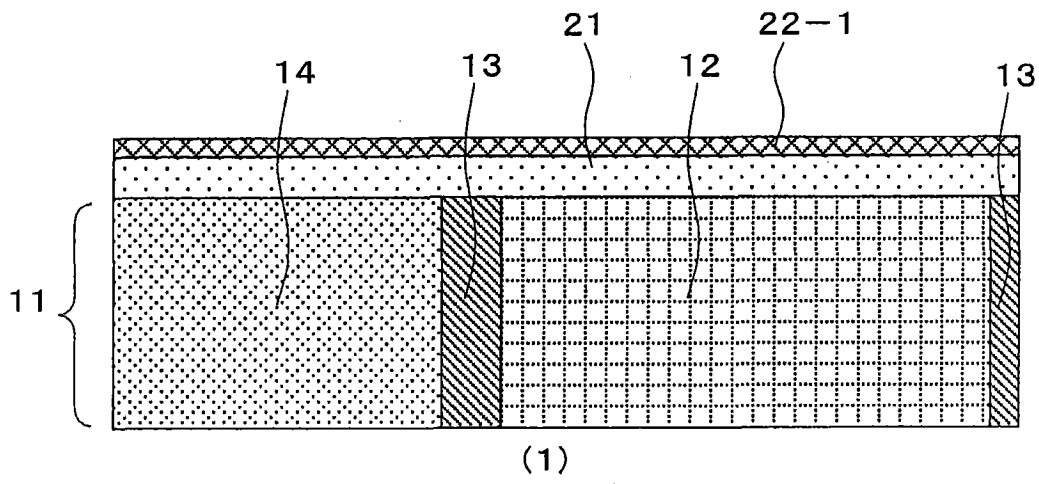


图 25

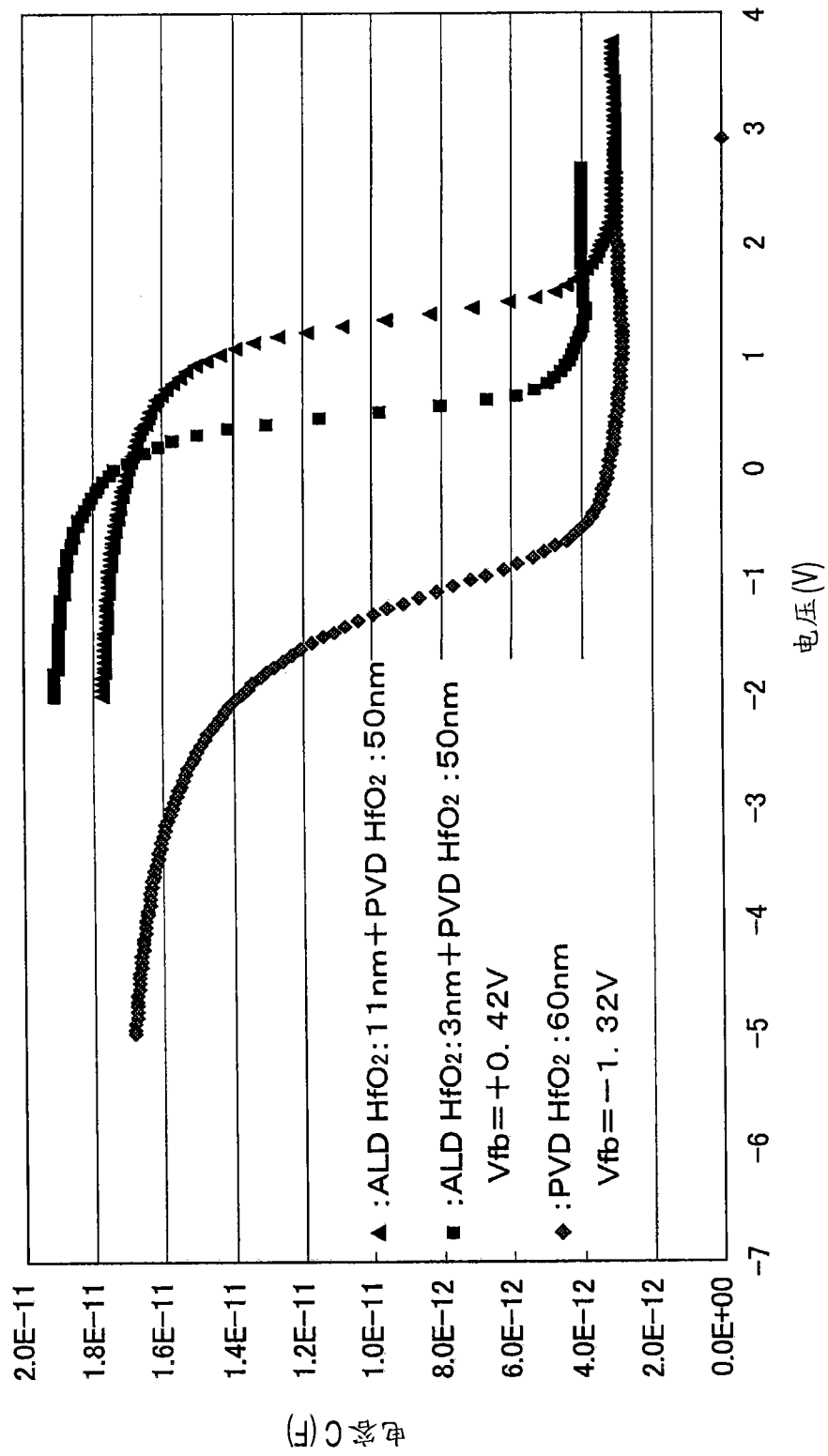


图 26

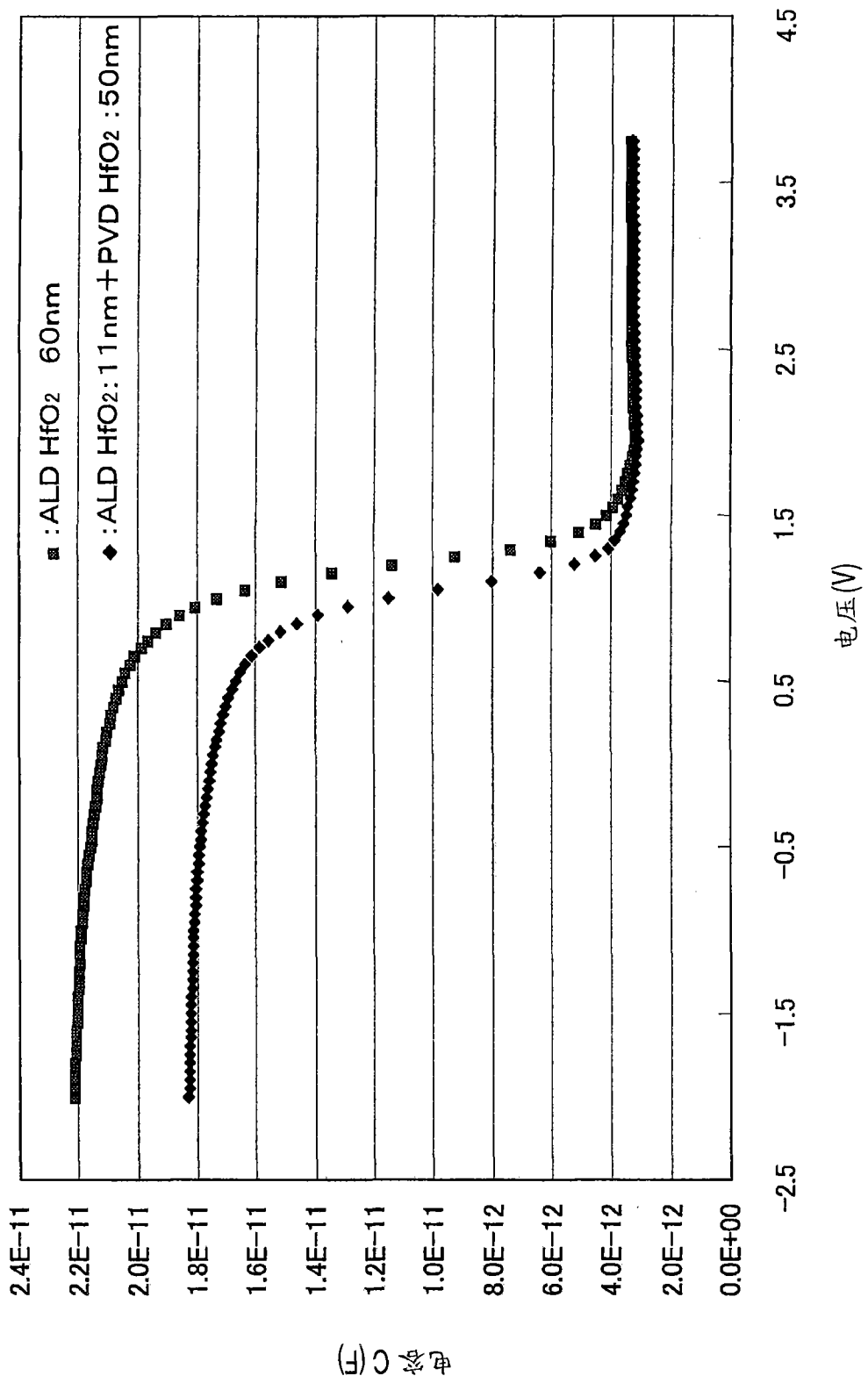


图 27

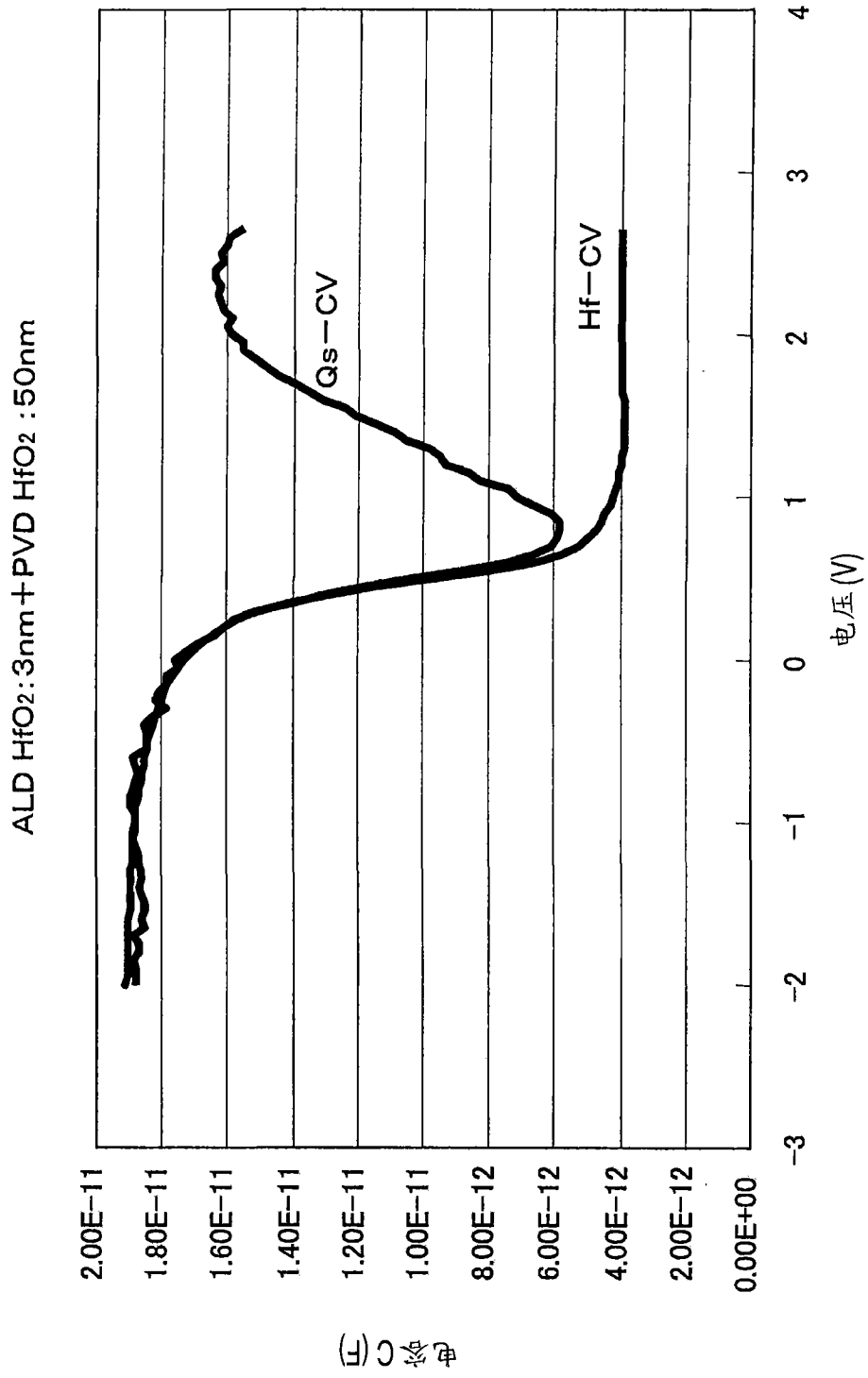
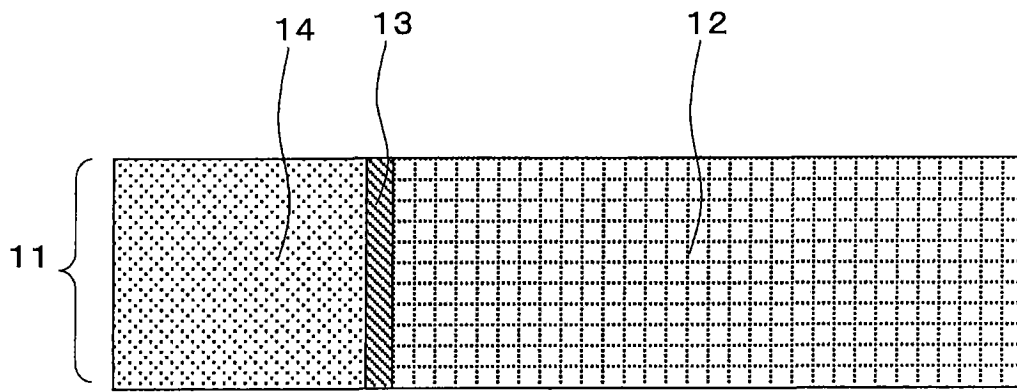
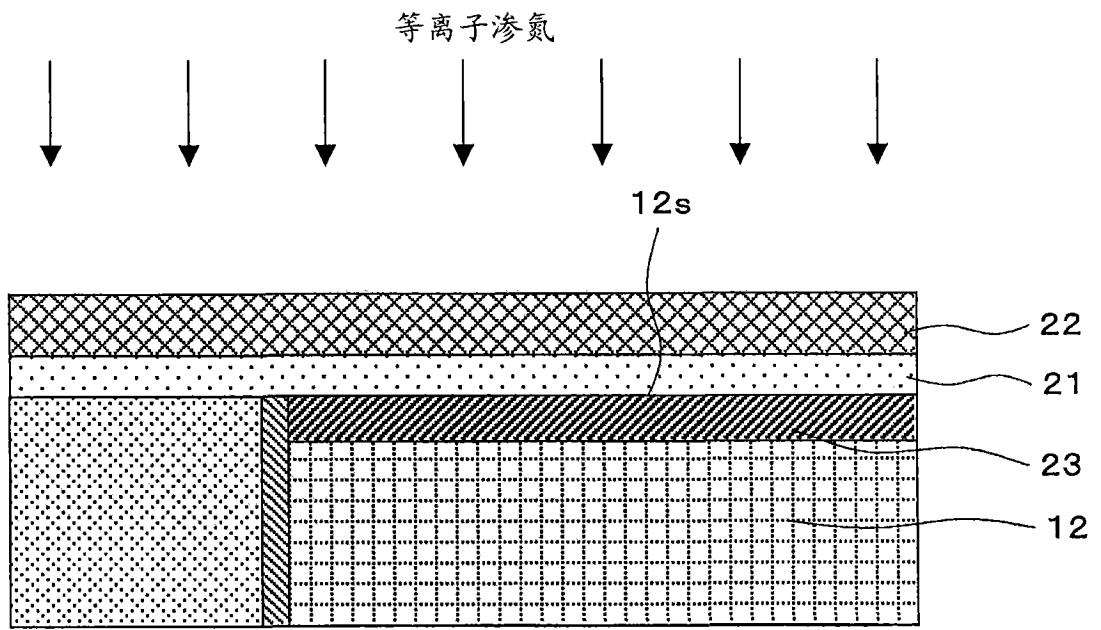


图 28



(1)



(2)

图 29

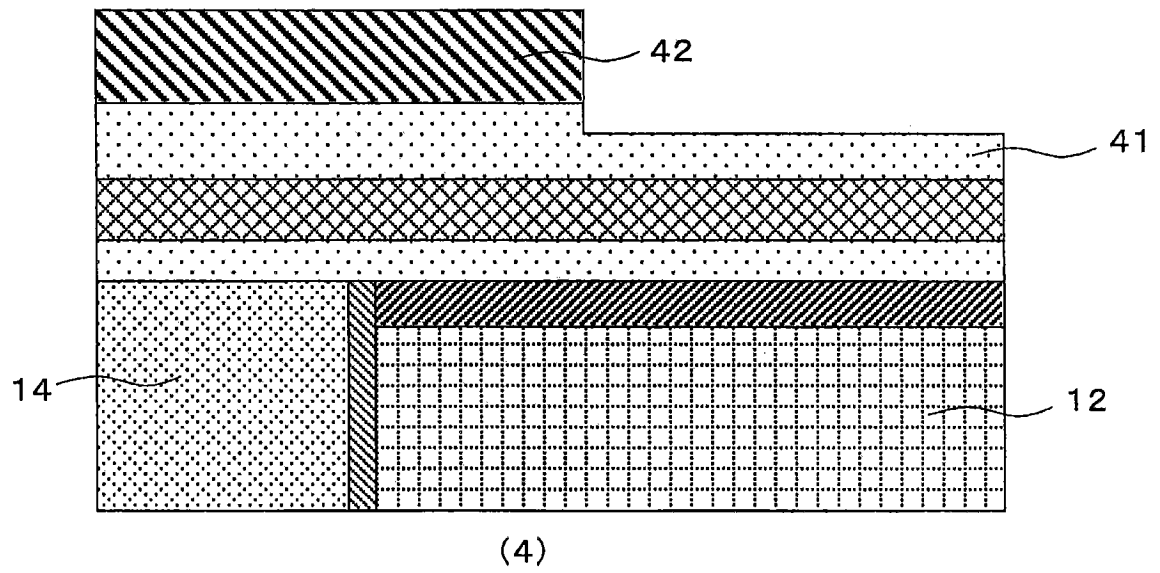
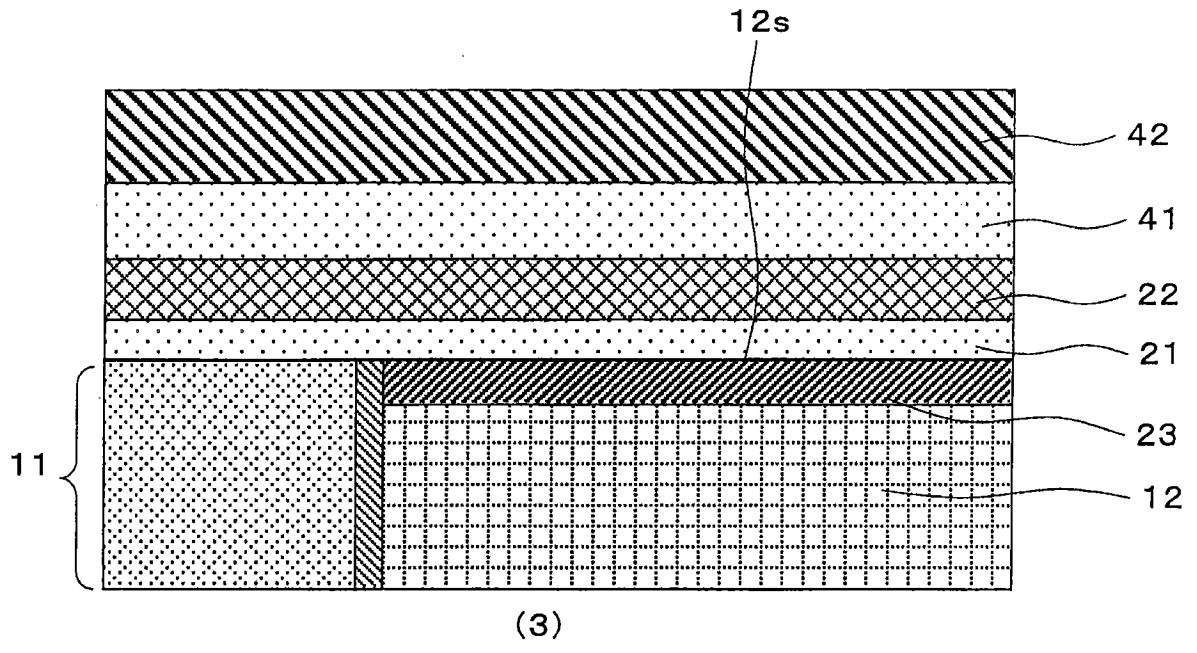
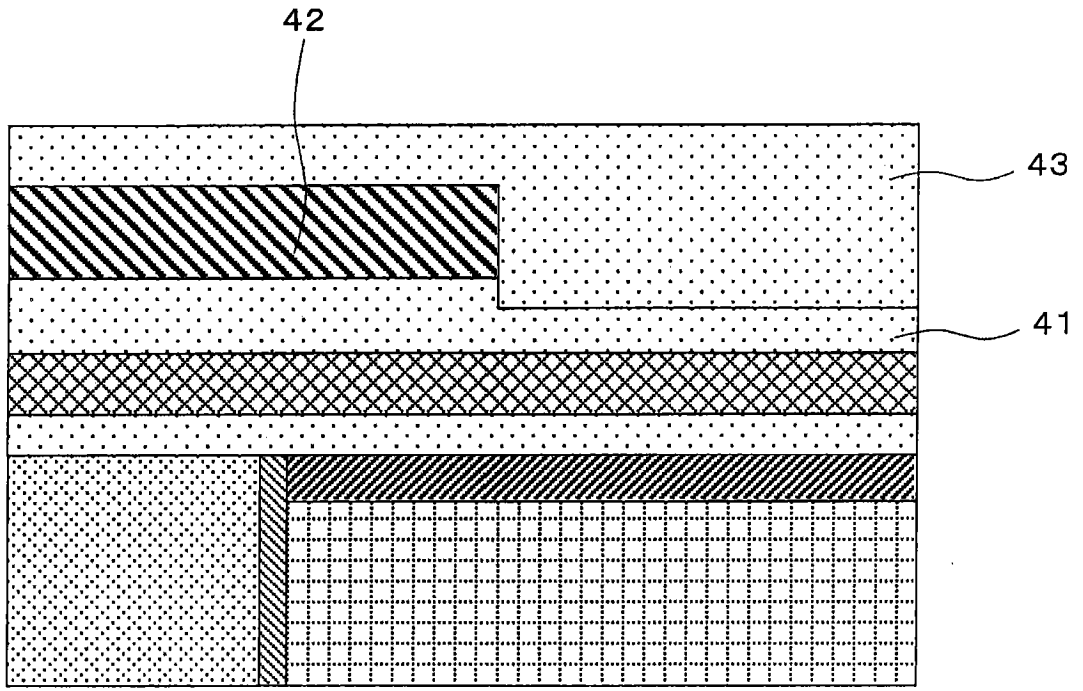
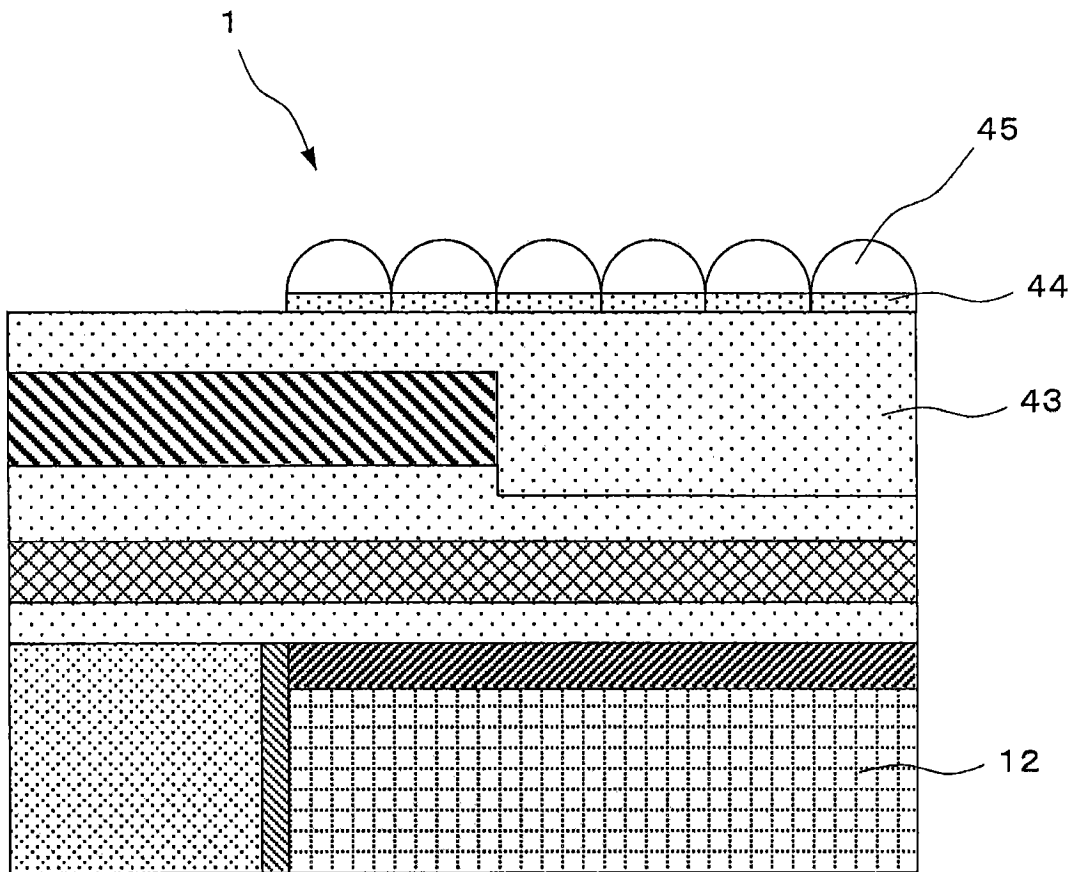


图 30



(5)



(6)

图 31

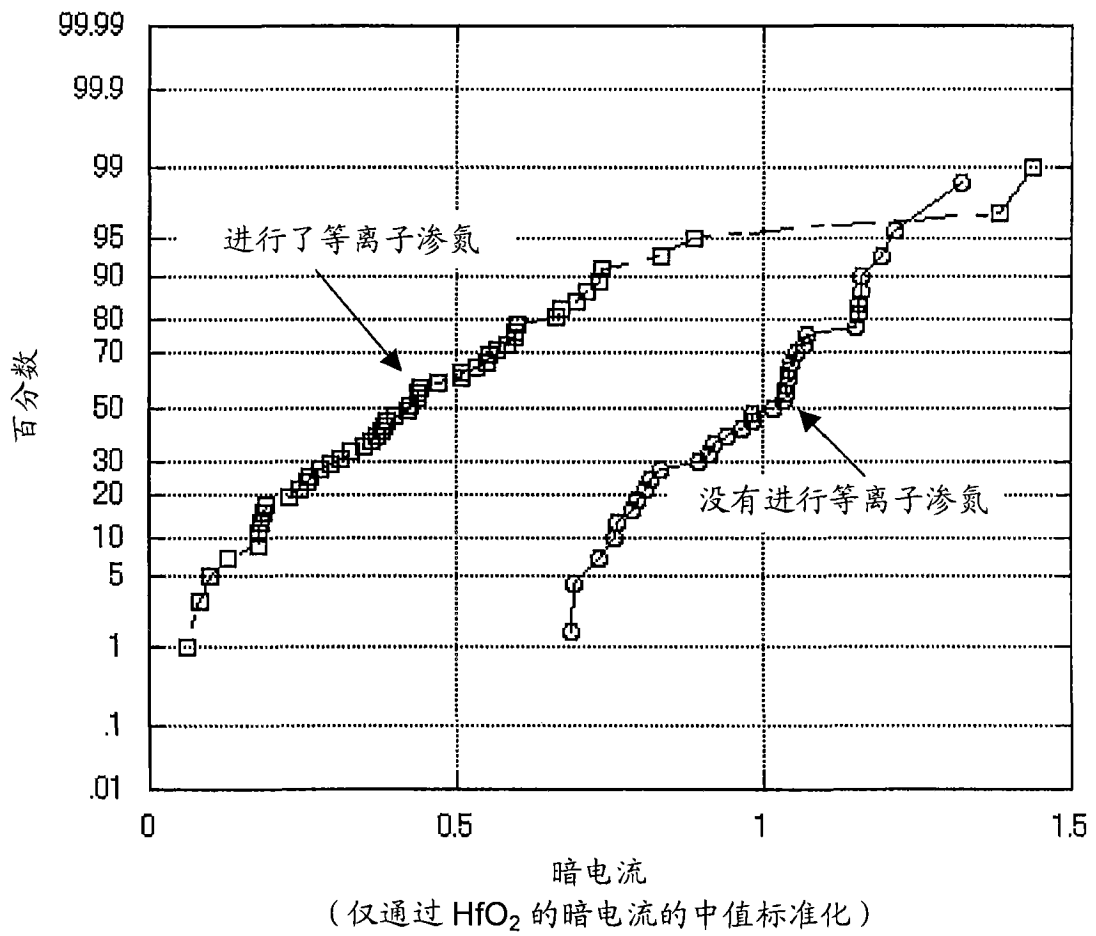
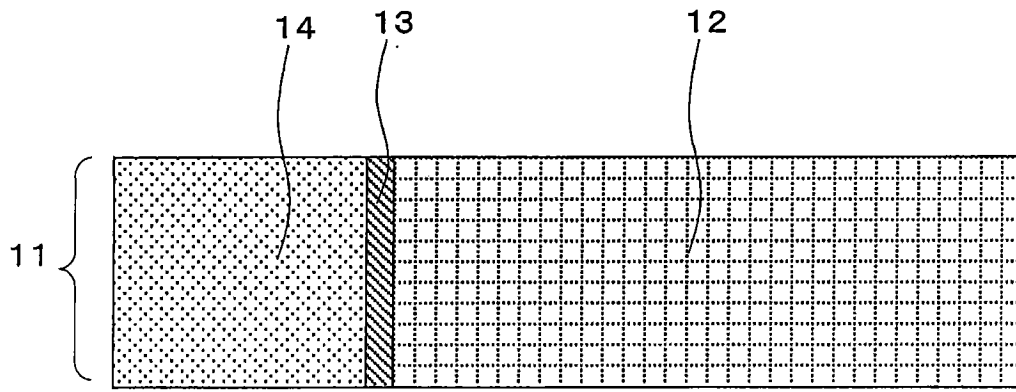
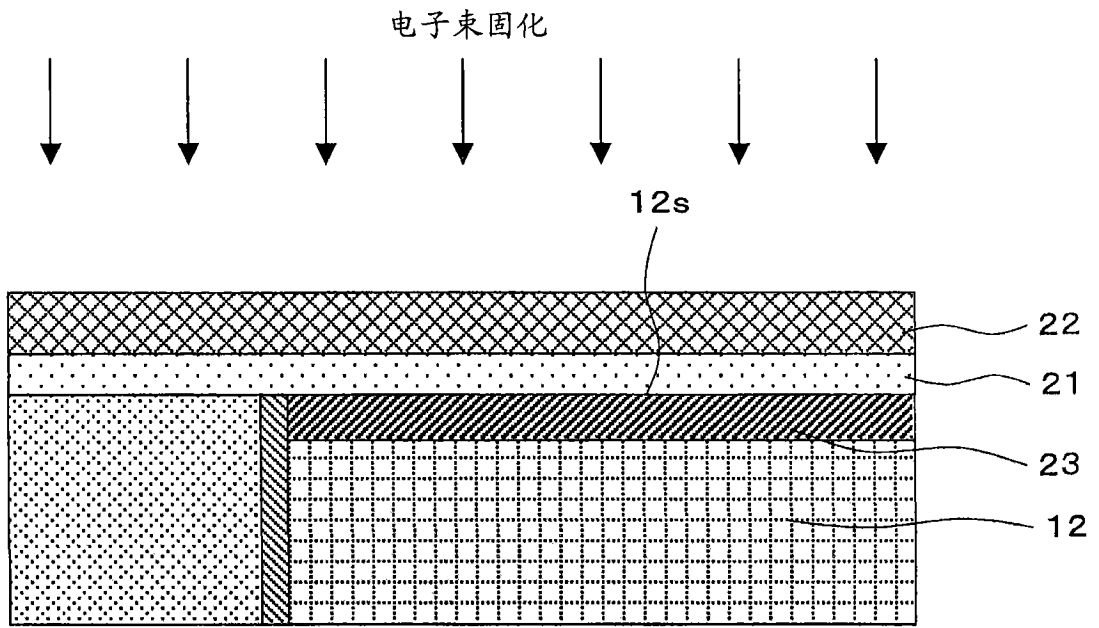


图 32



(1)



(2)

图 33

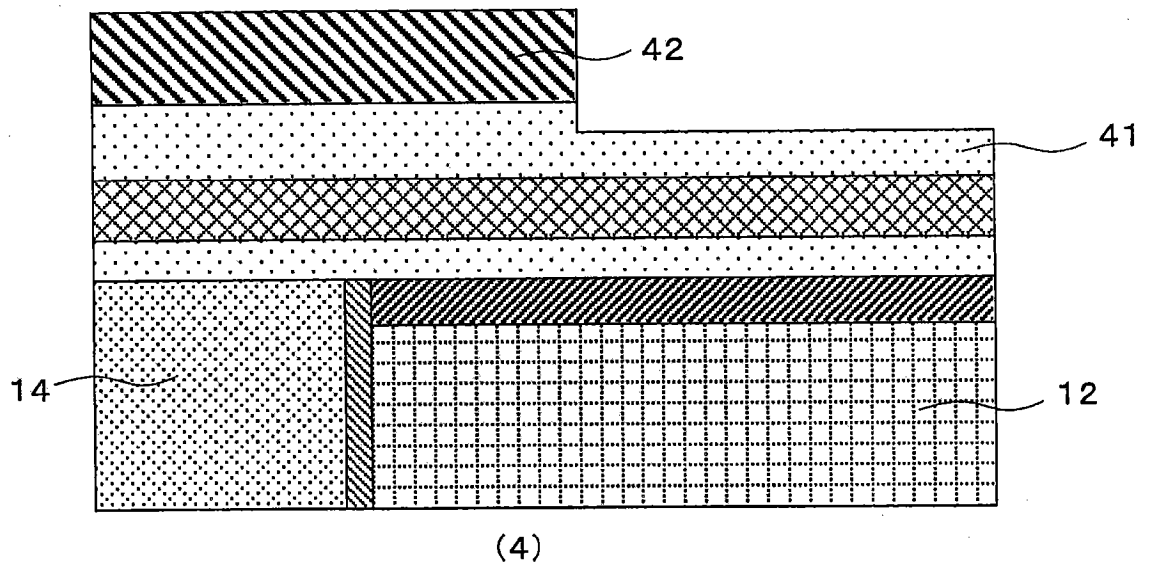
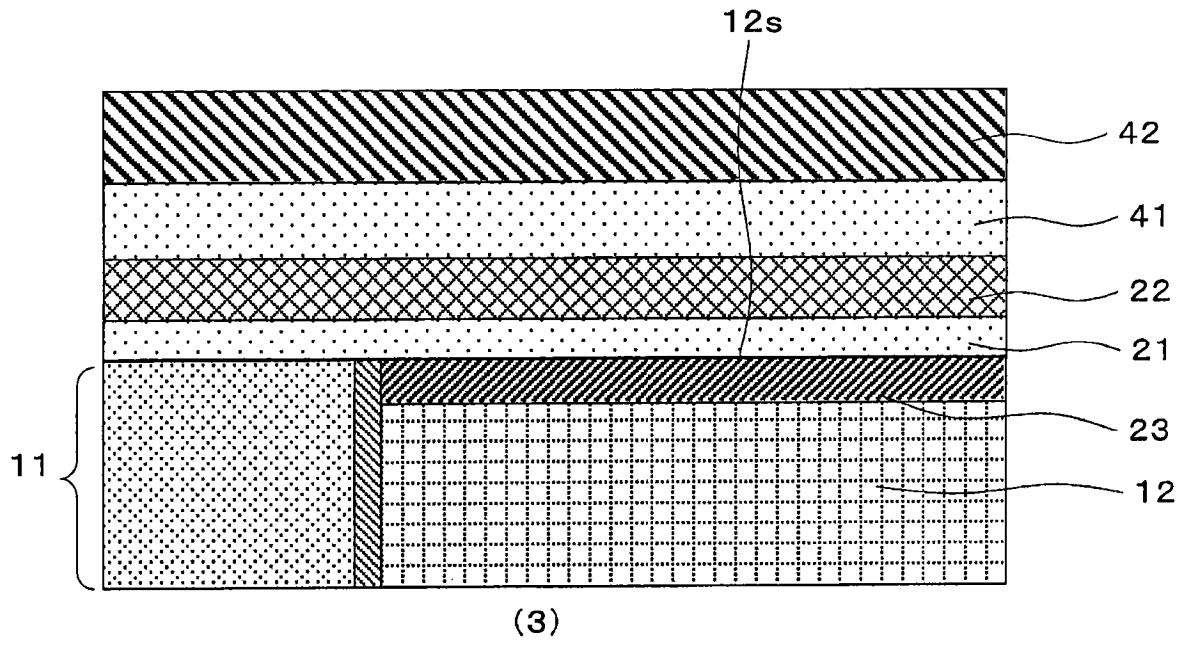


图 34

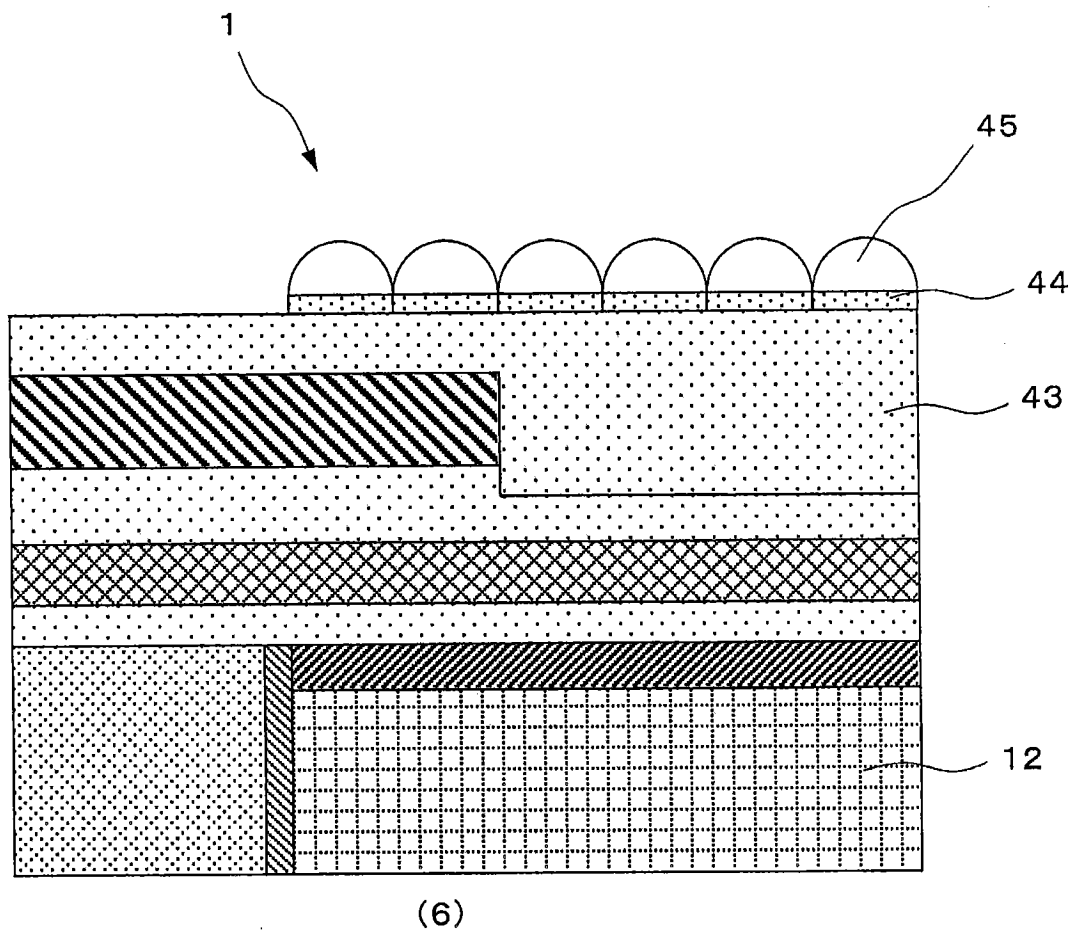
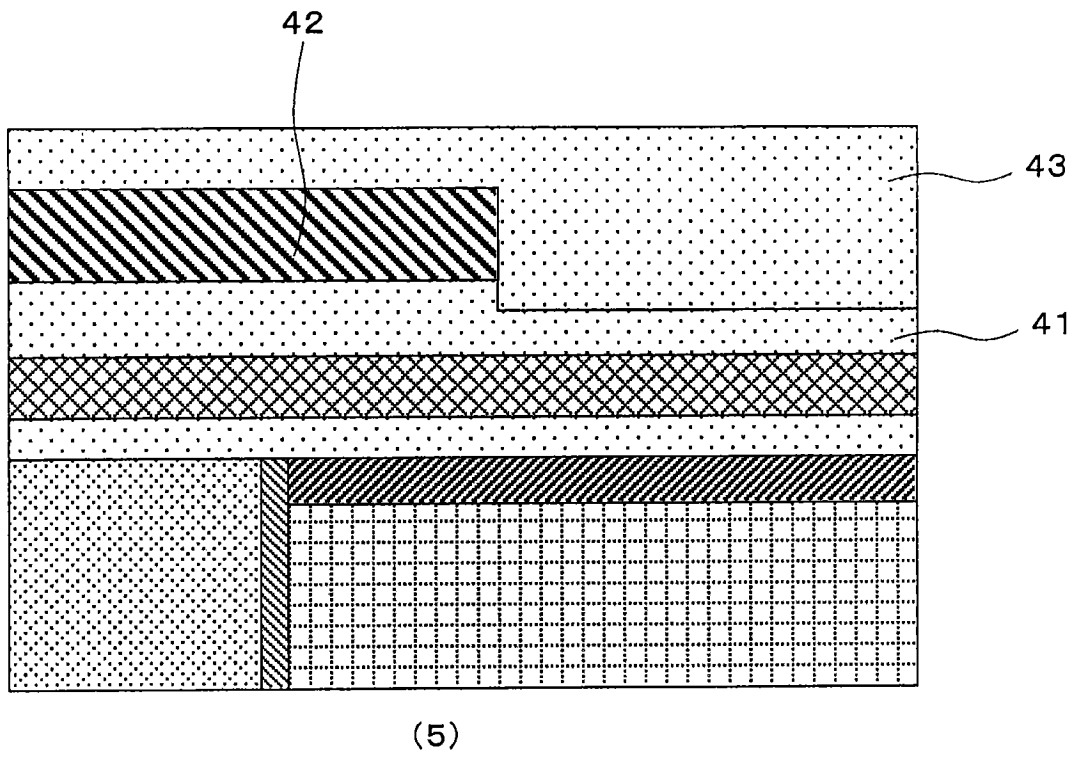


图 35

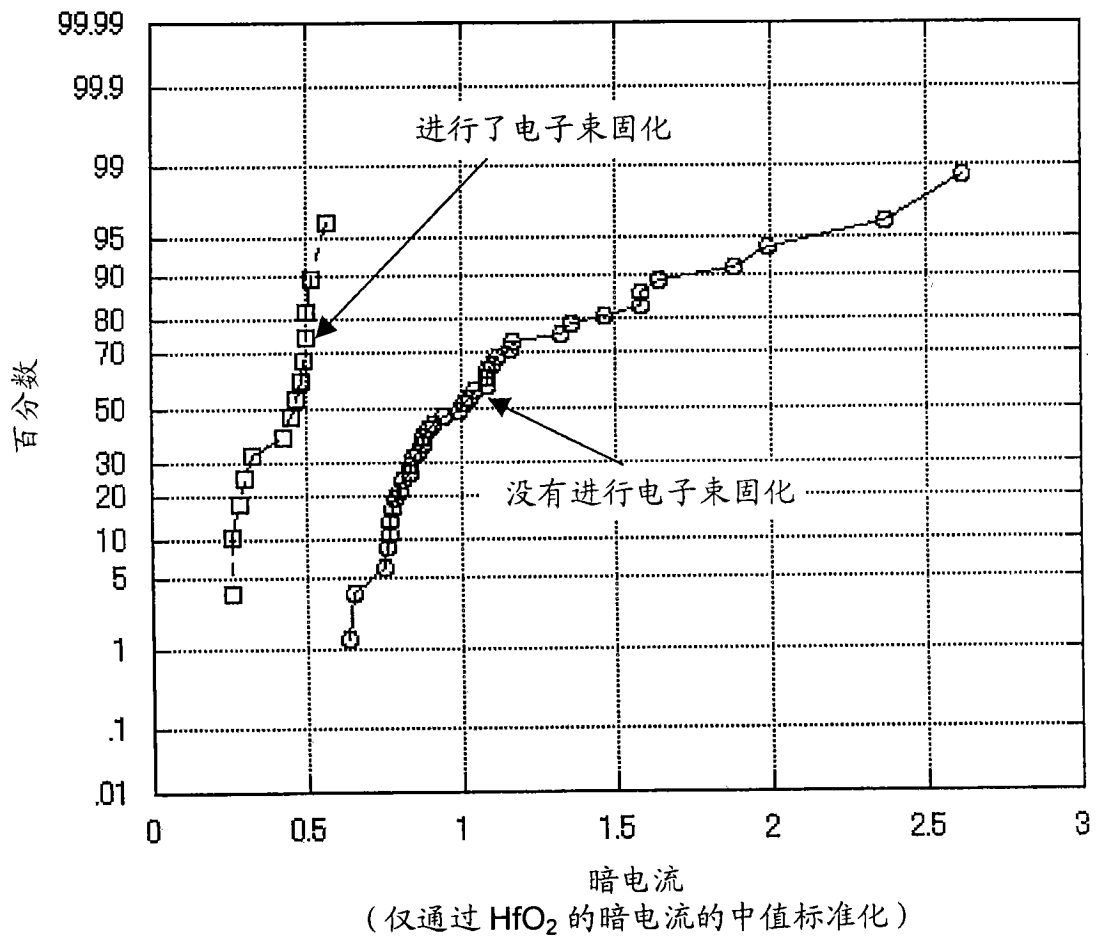


图 36

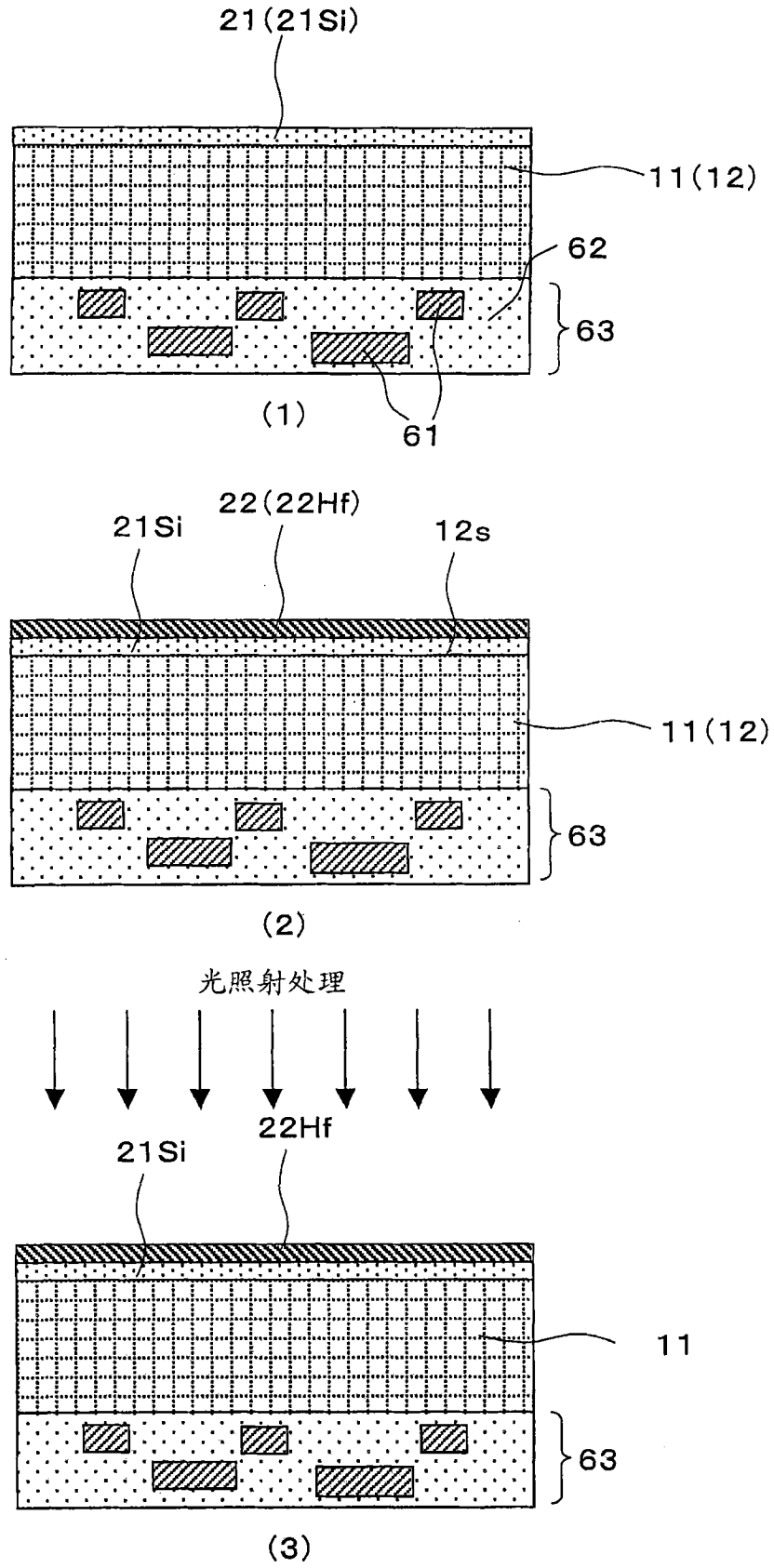


图 37

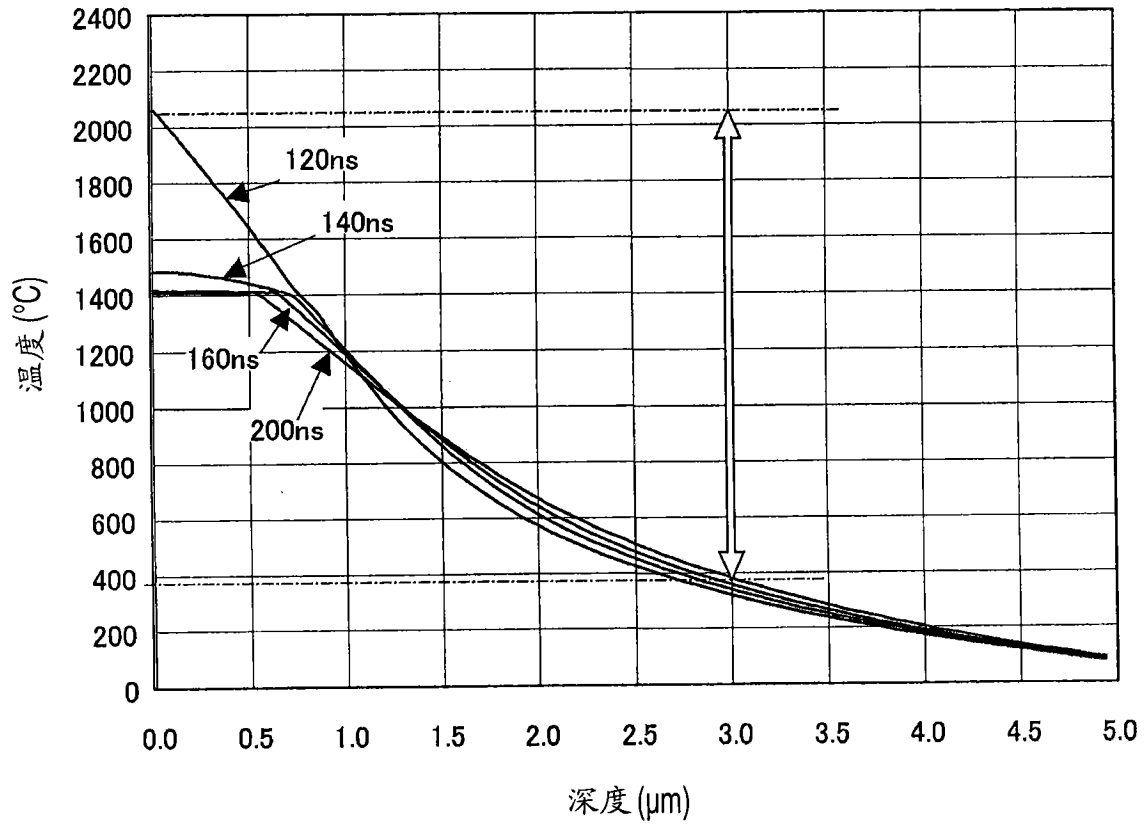


图 38

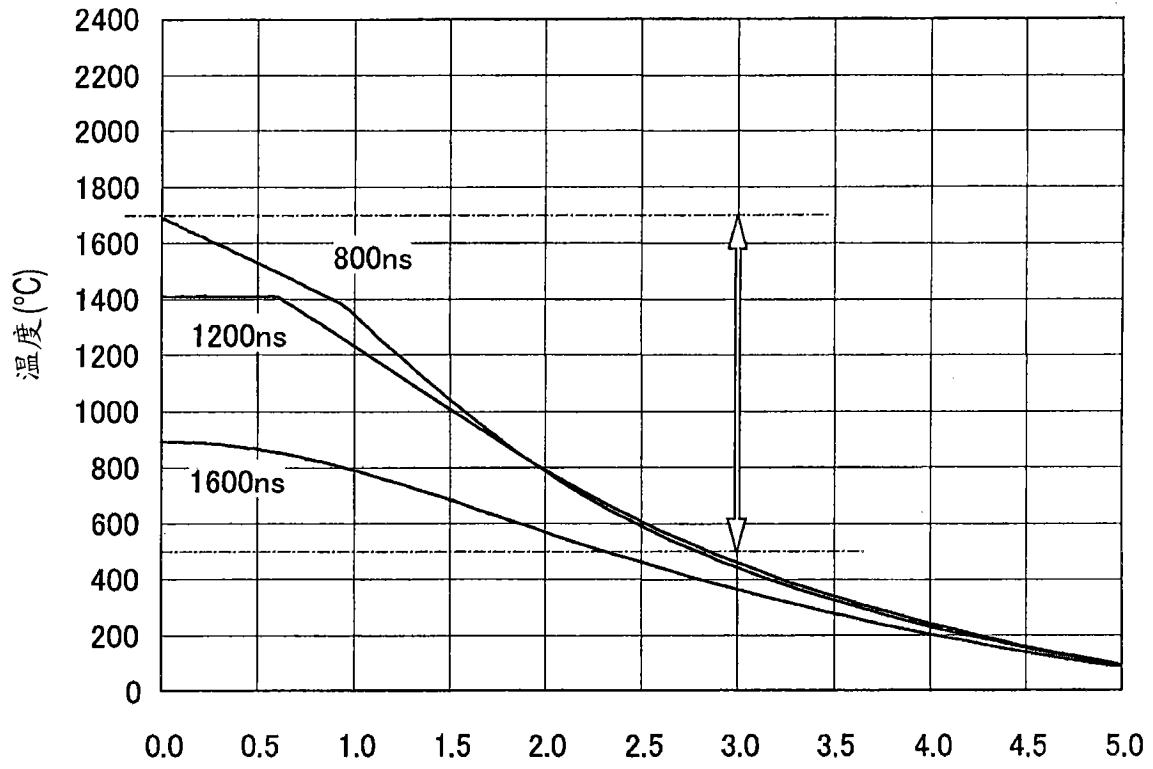


图 39

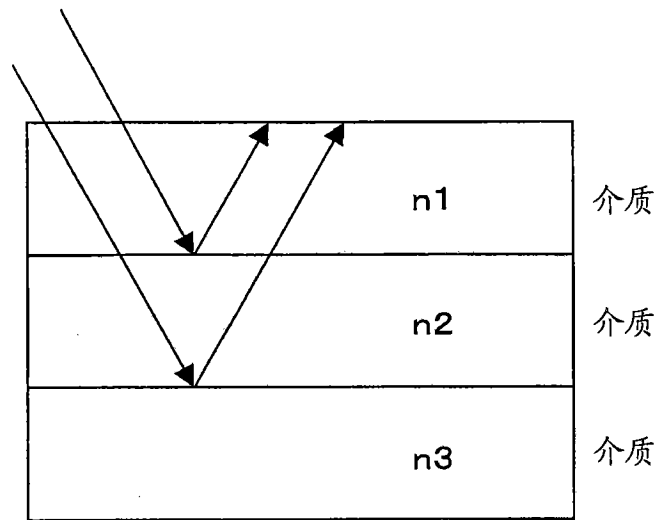


图 40

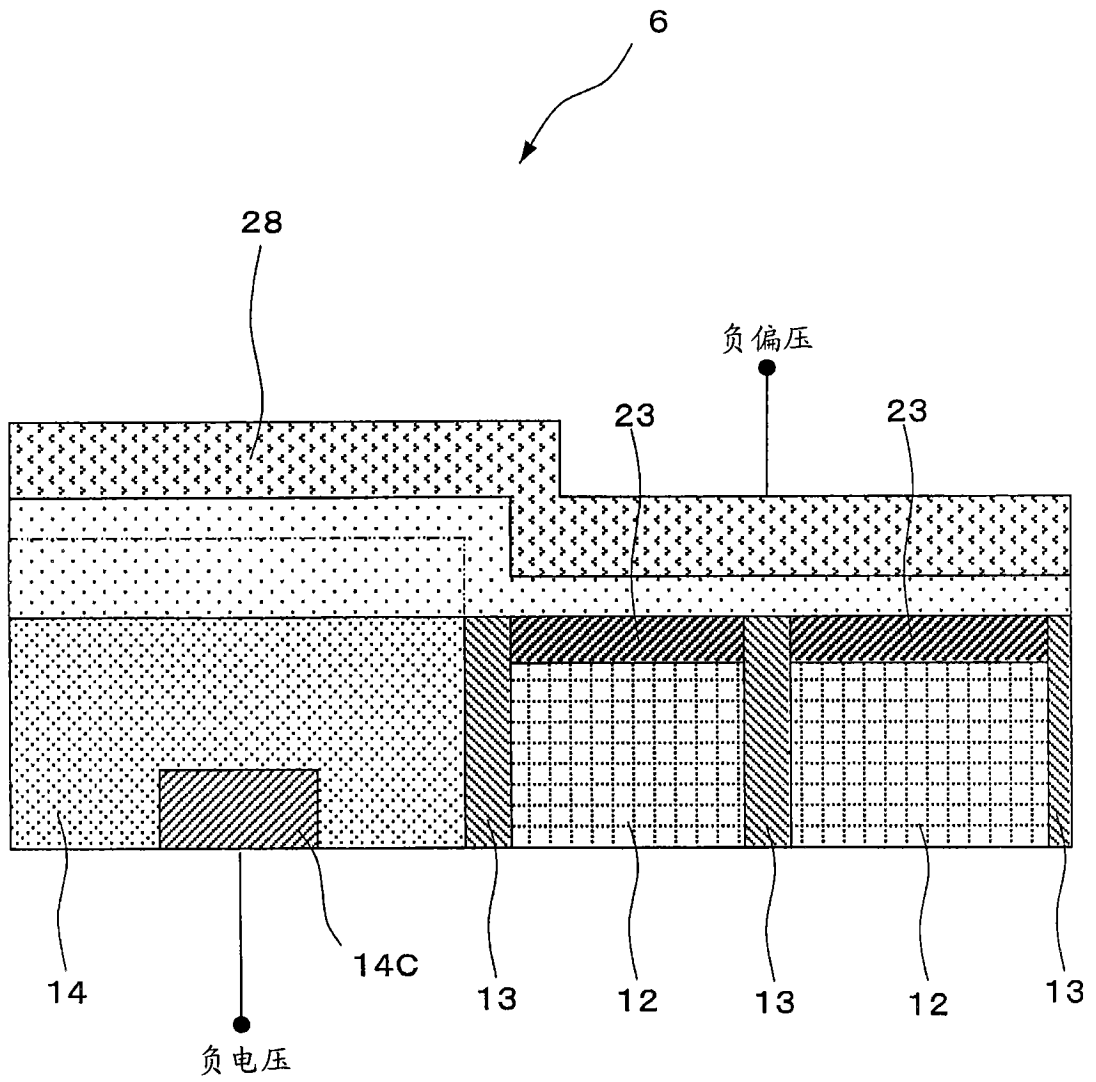


图 41

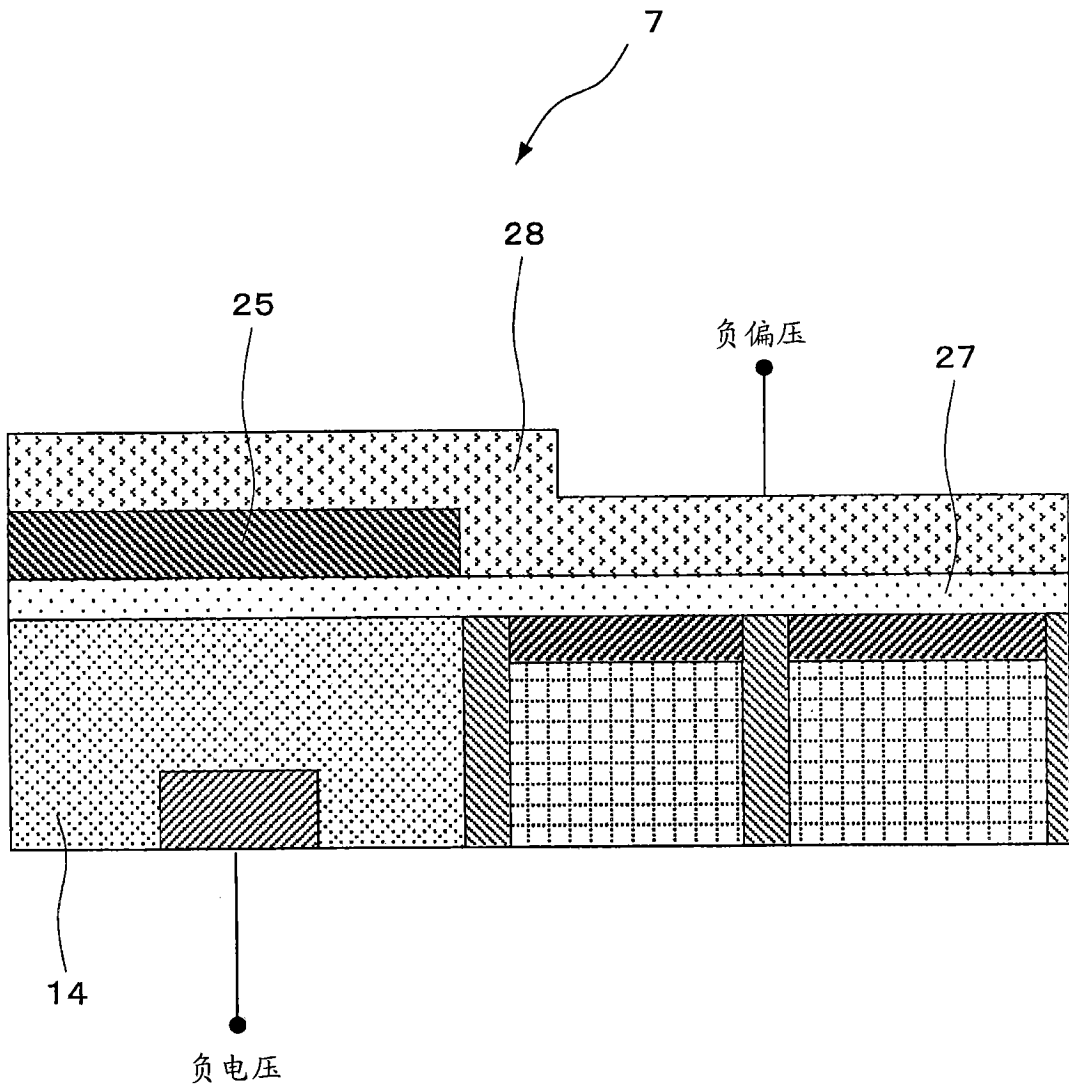


图 42

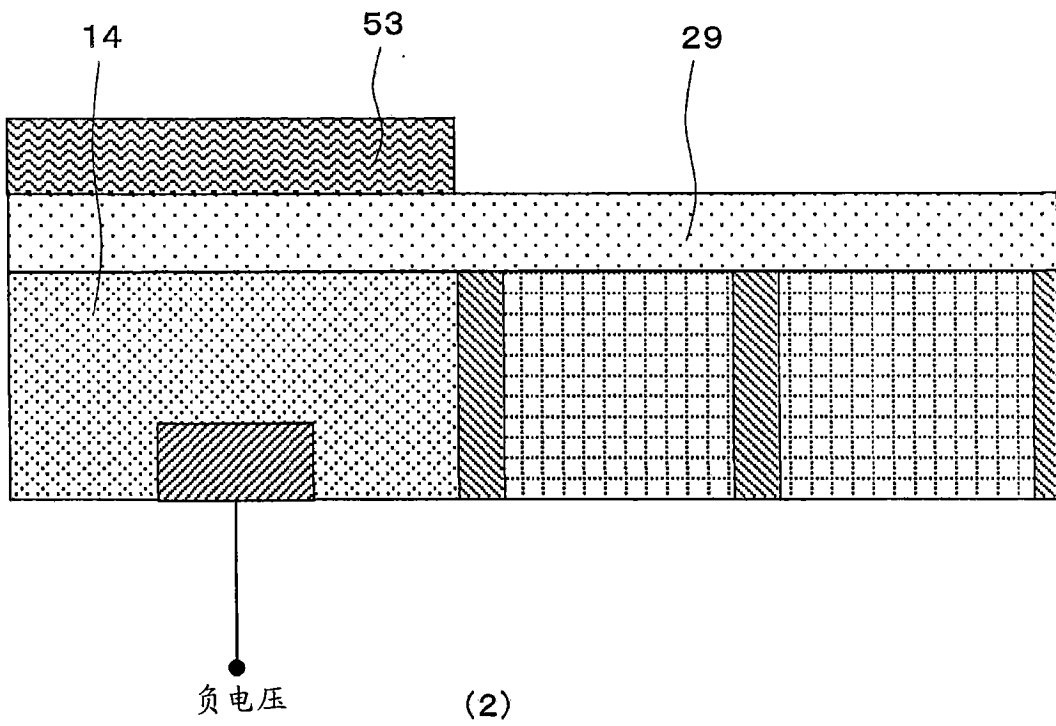
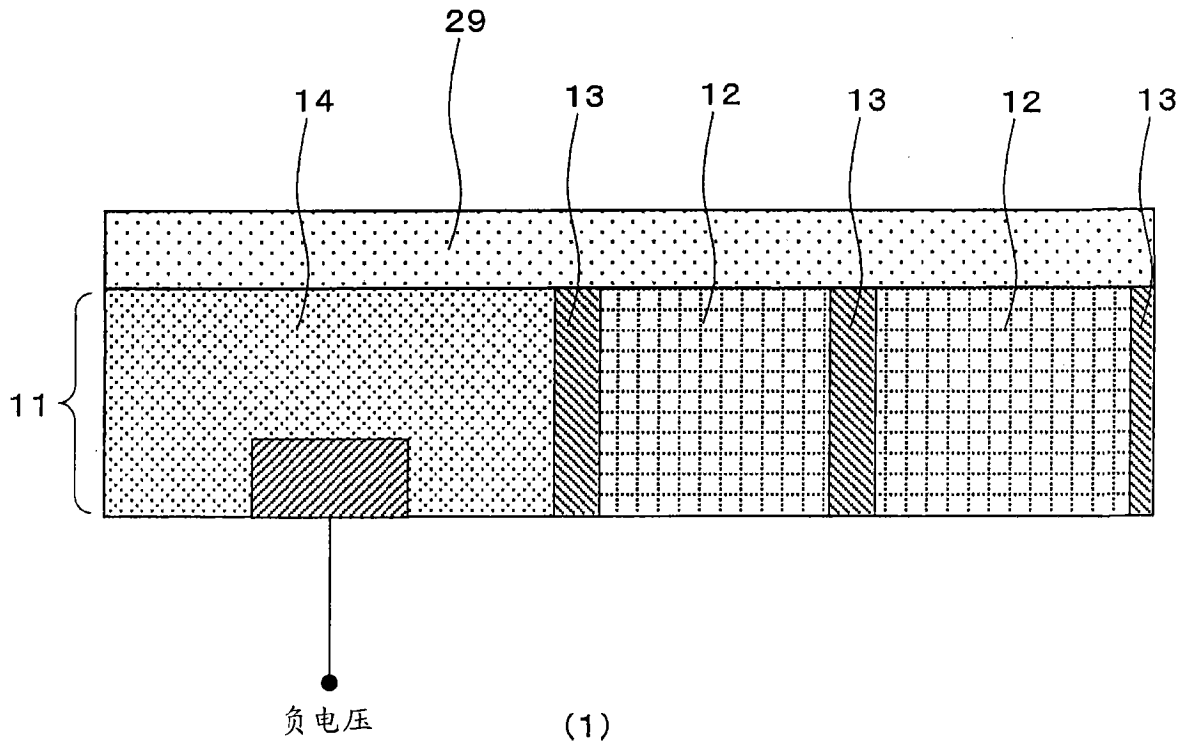
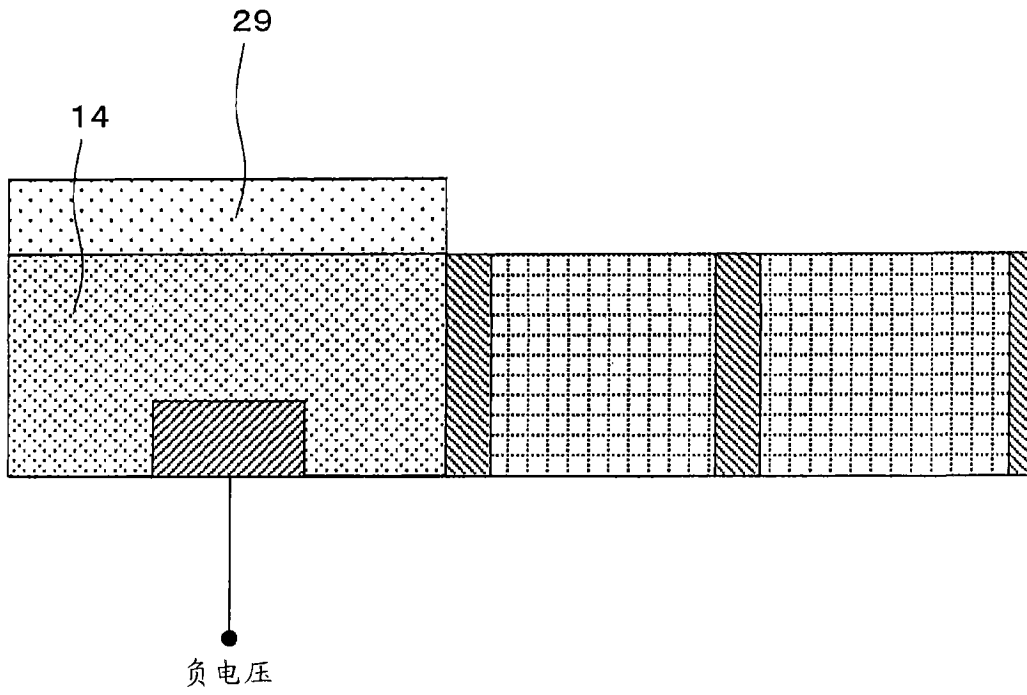
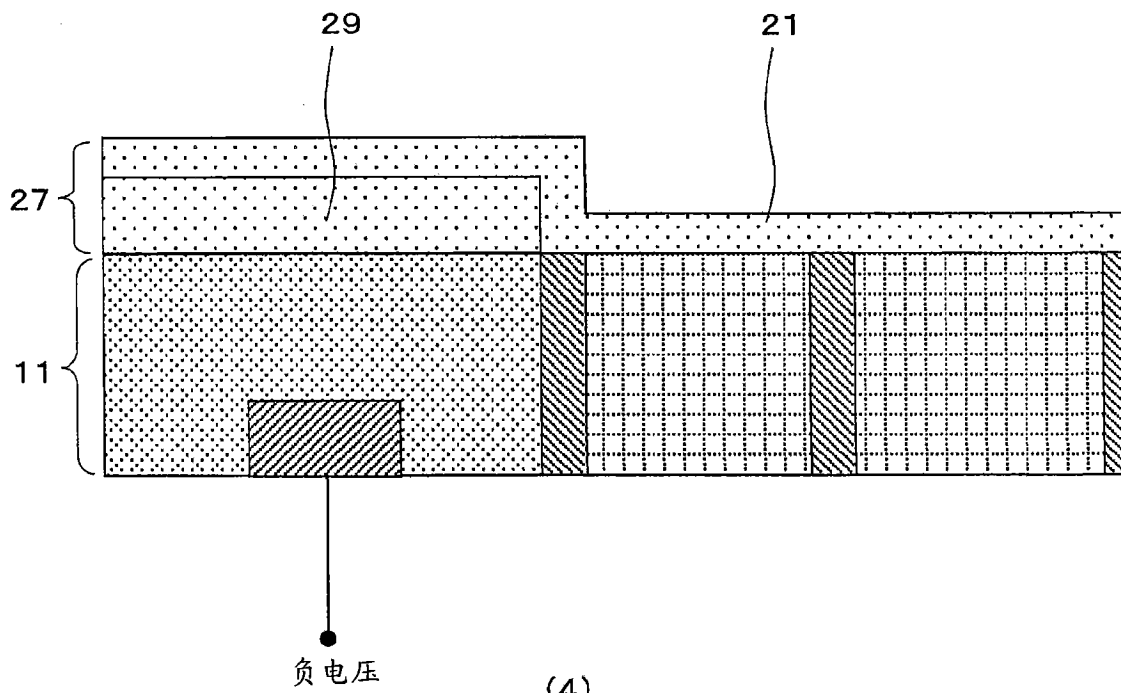


图 43

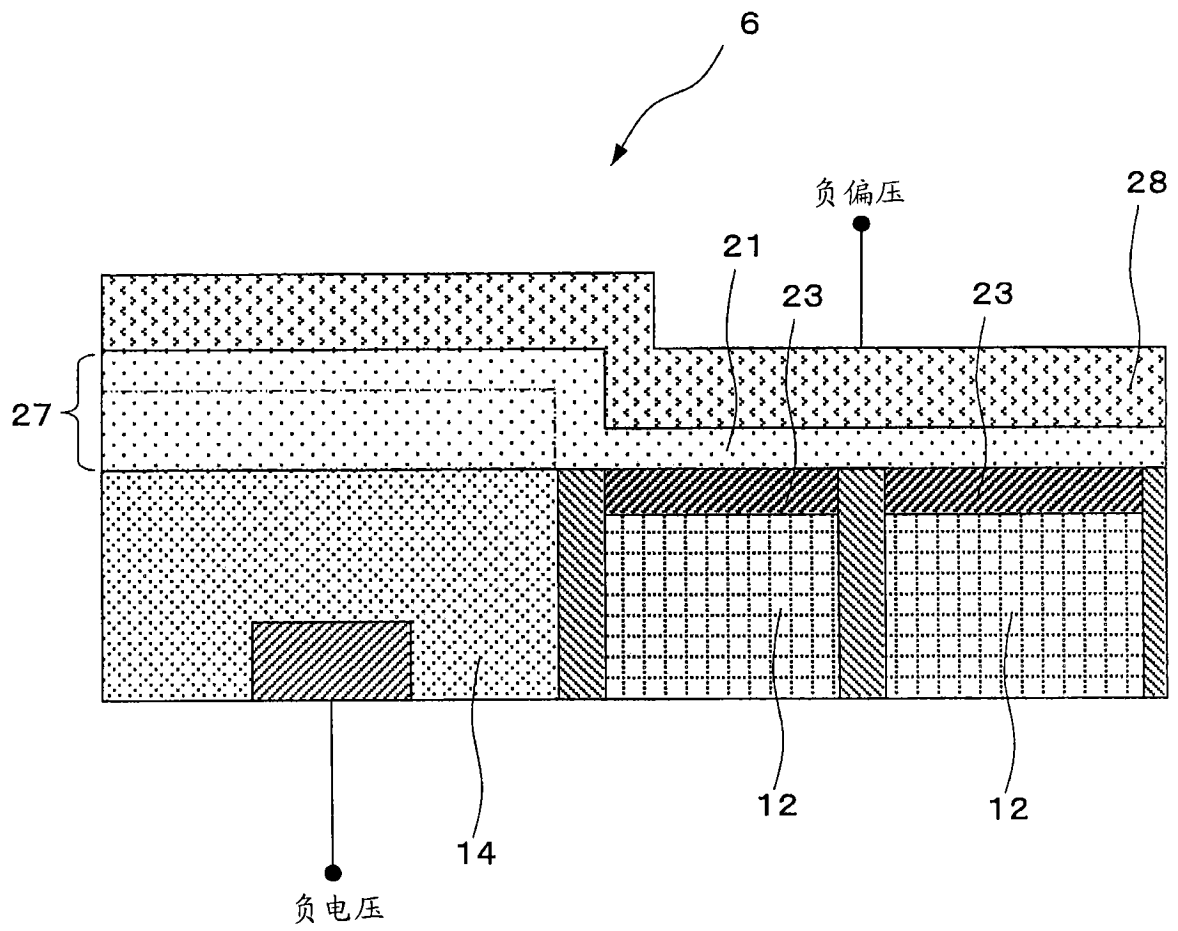


(3)



(4)

图 44



(5)

图 45

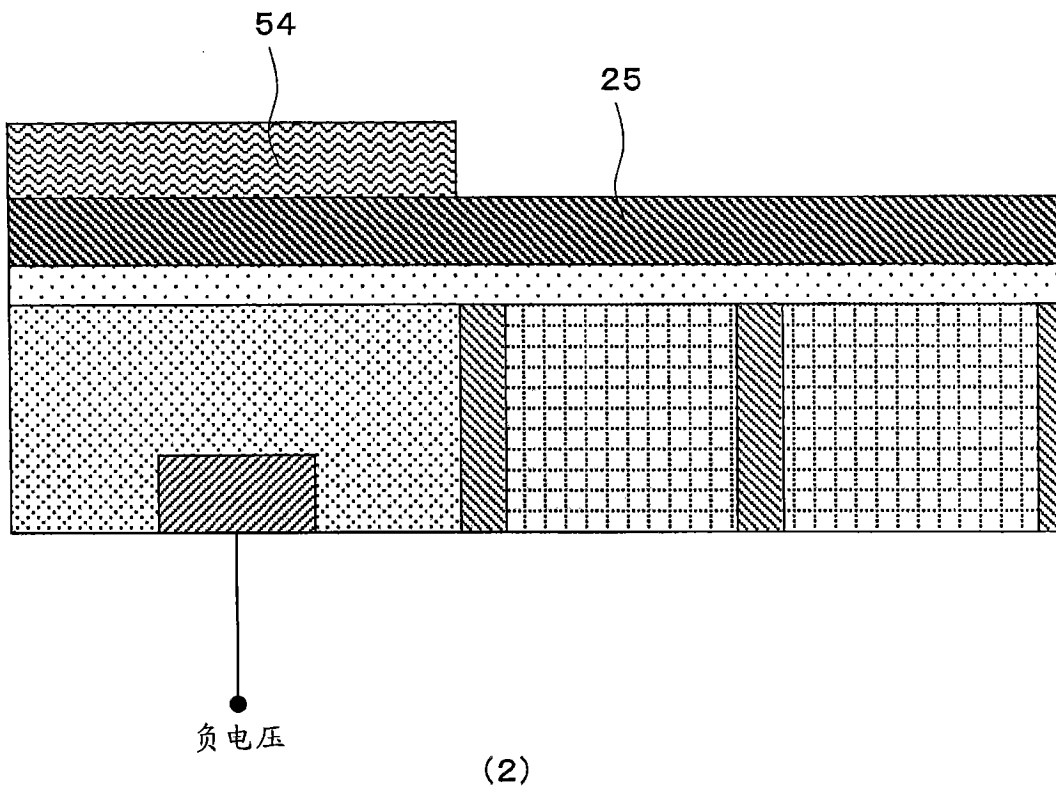
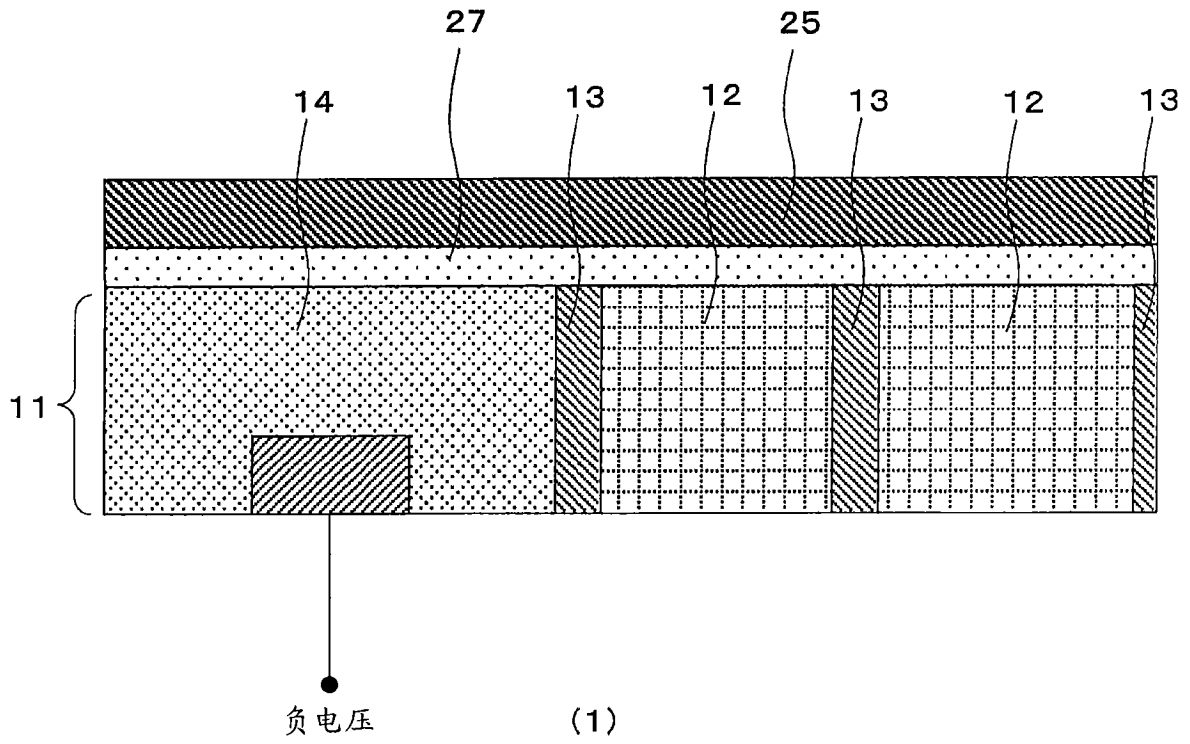


图 46

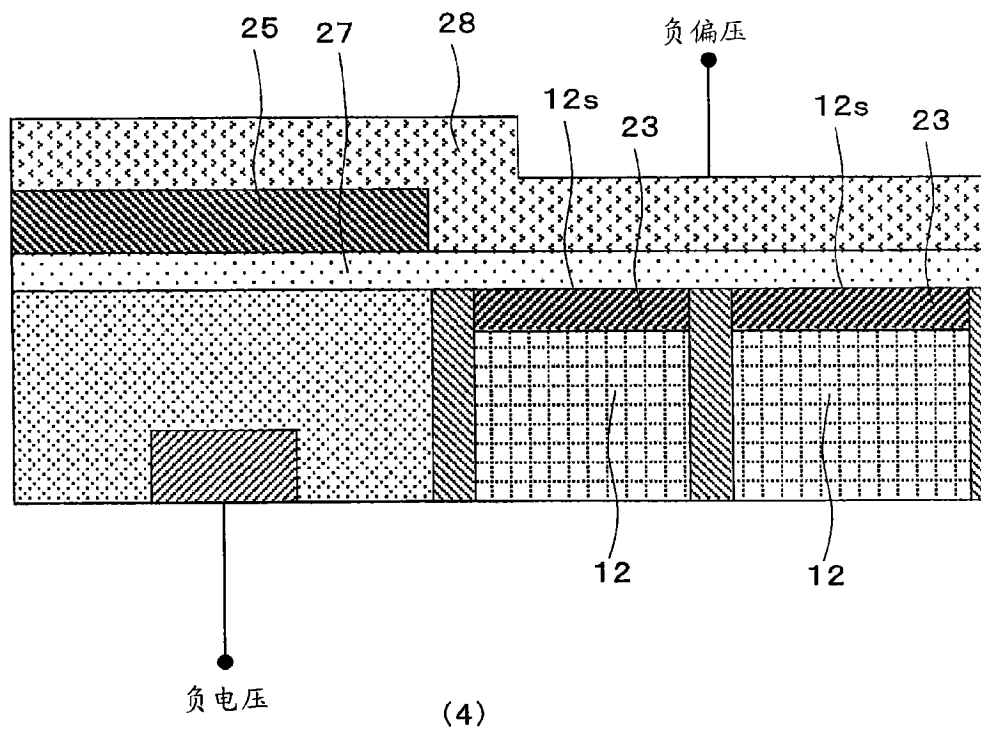
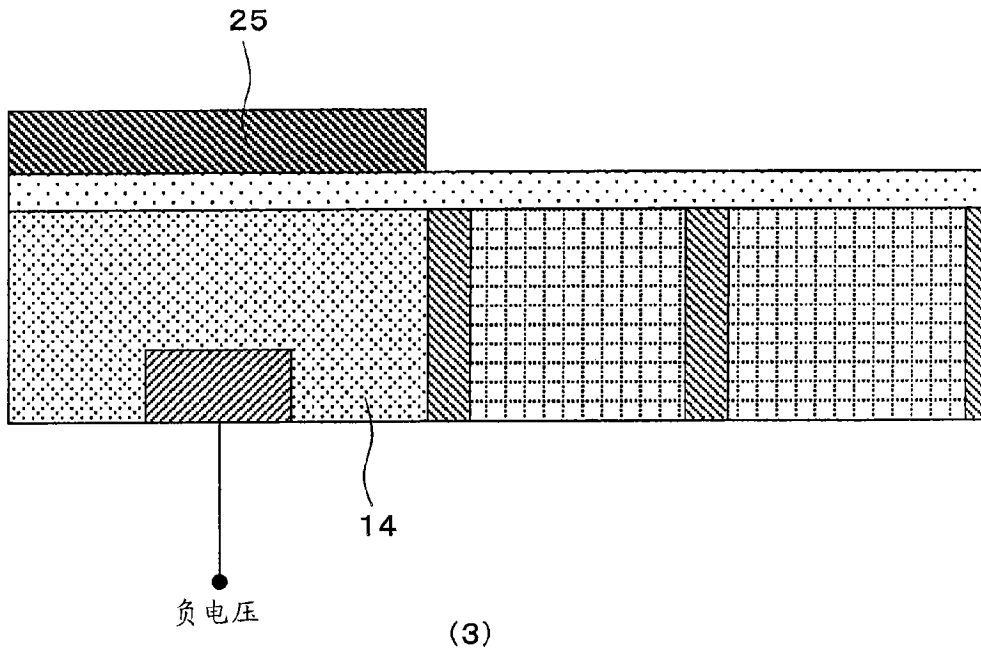


图 47

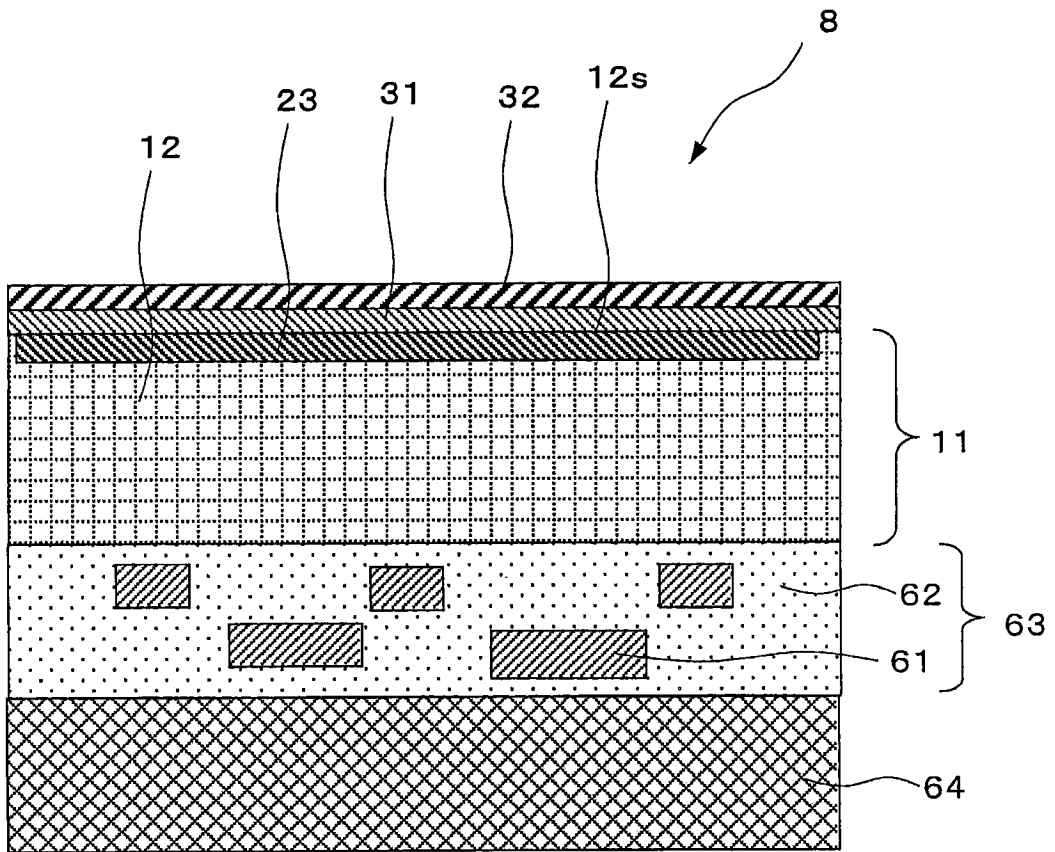


图 48

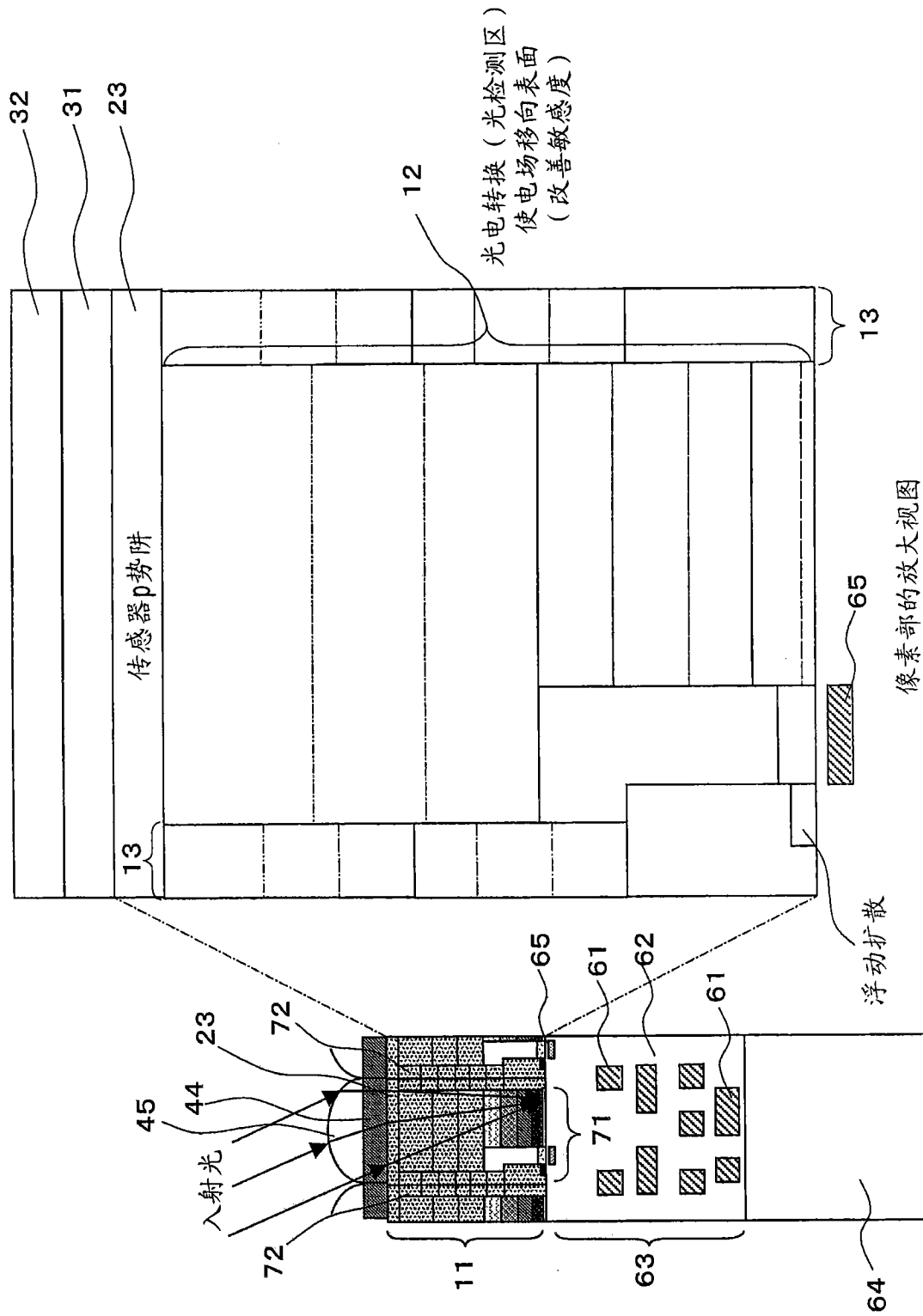


图 49

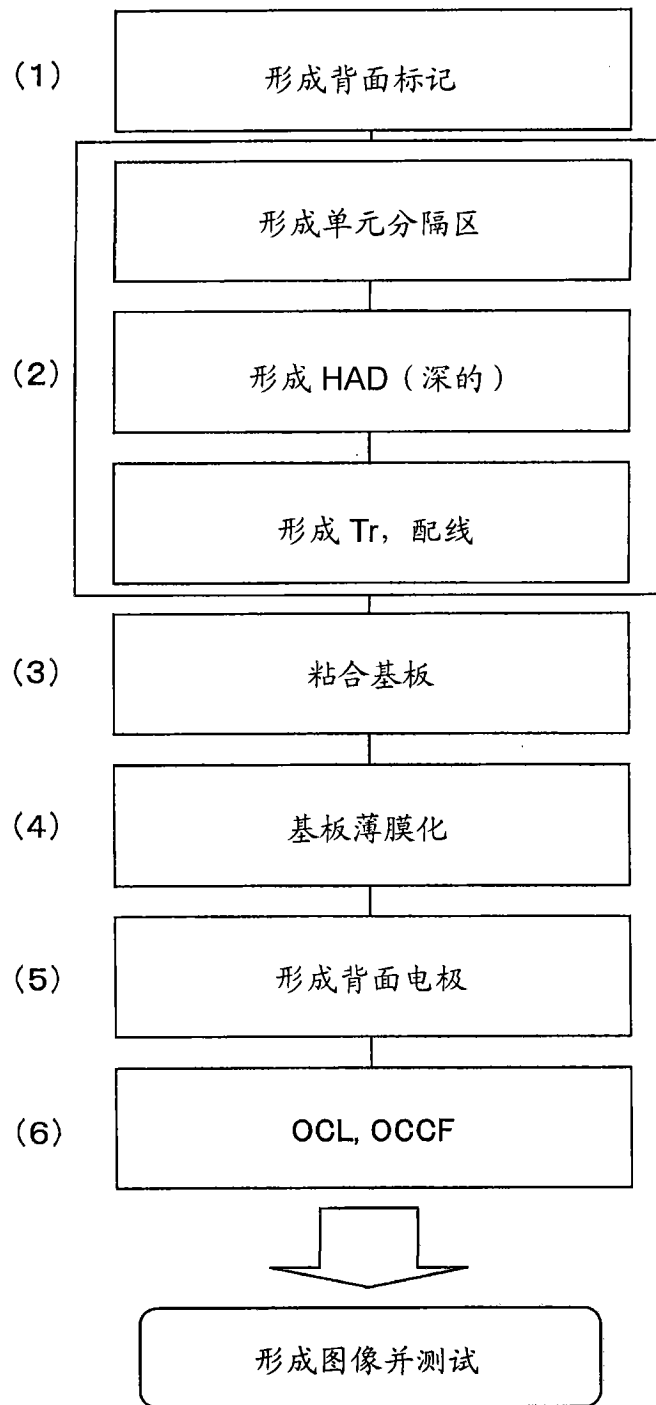


图 50

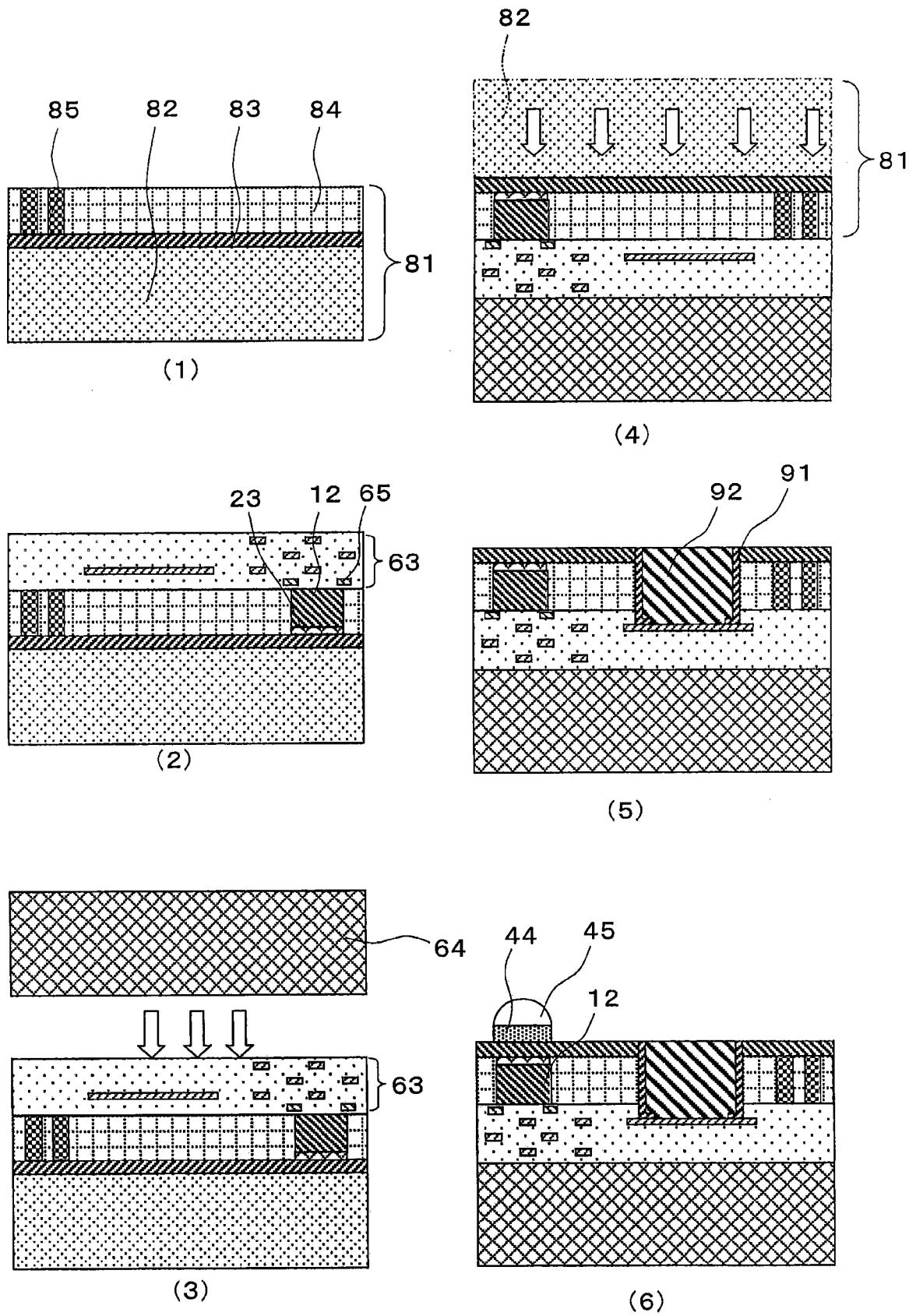
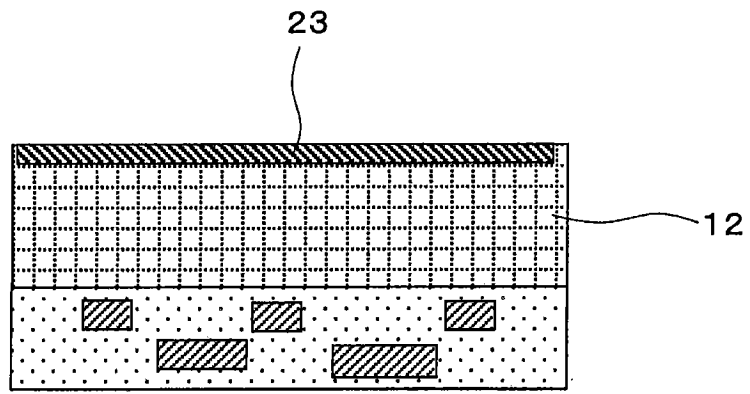
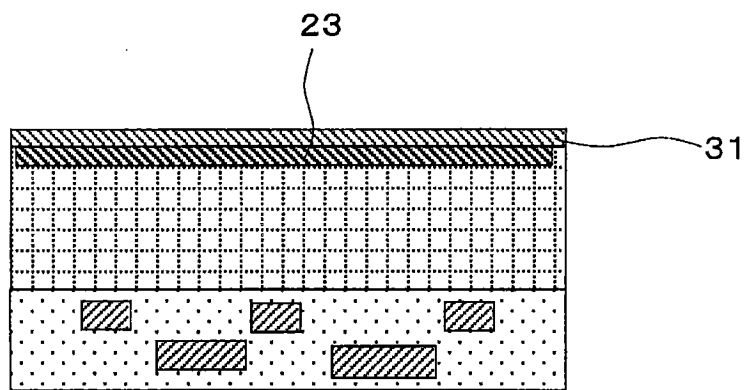


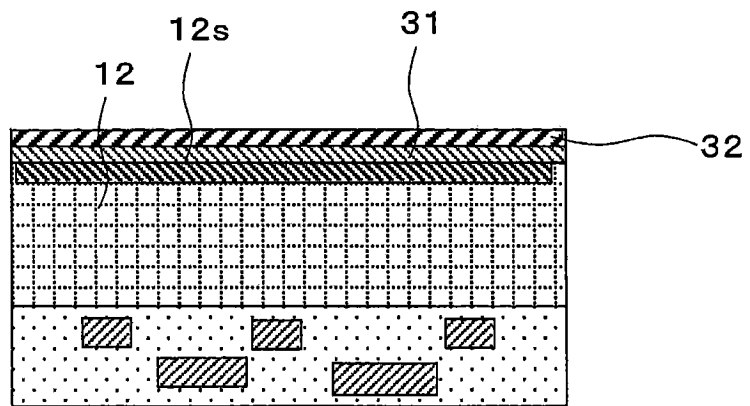
图 51



(1)



(2)



(3)

图 52

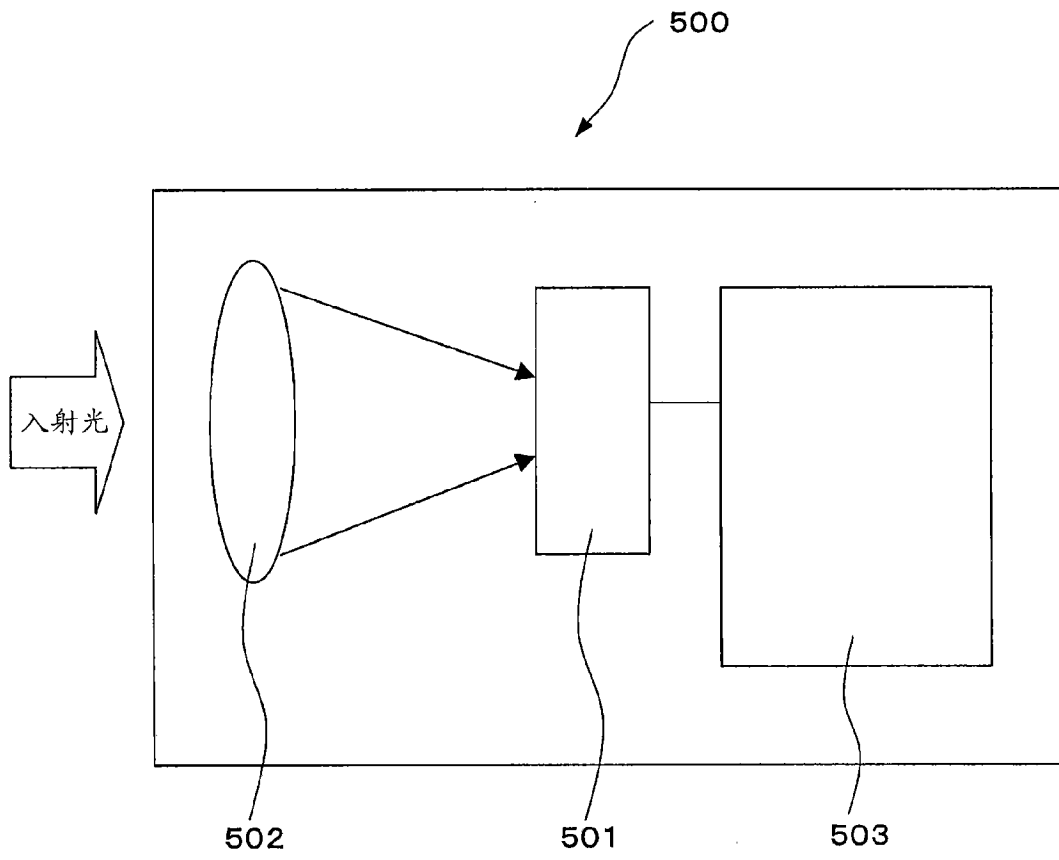


图 53

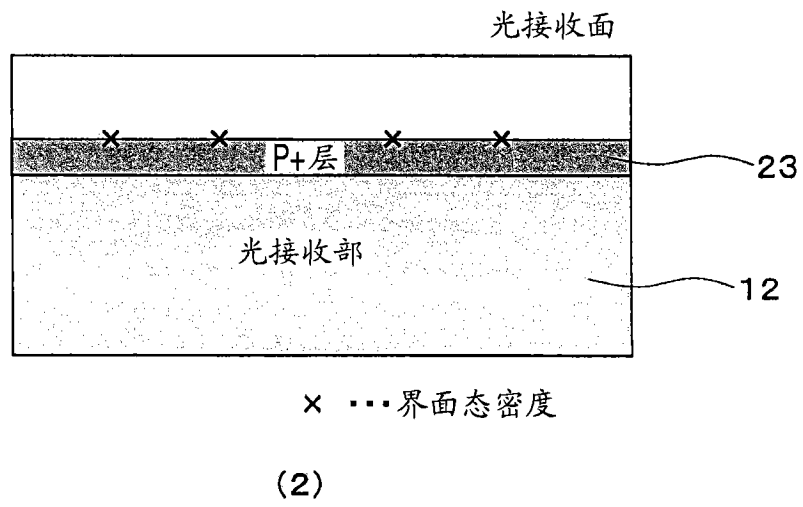
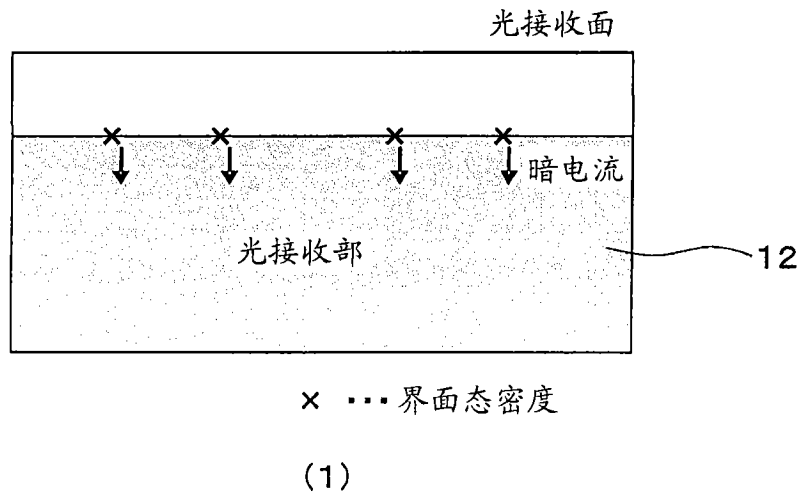


图 54