

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4259775号
(P4259775)

(45) 発行日 平成21年4月30日(2009.4.30)

(24) 登録日 平成21年2月20日(2009.2.20)

| | |
|-----------------------------|----------------|
| (51) Int.Cl. | F I |
| G09G 3/36 (2006.01) | G09G 3/36 |
| G02F 1/133 (2006.01) | G02F 1/133 570 |
| G09G 3/20 (2006.01) | G09G 3/20 621K |
| | G09G 3/20 660U |
| | G09G 3/20 660V |

請求項の数 4 (全 10 頁)

(21) 出願番号 特願2001-228045 (P2001-228045)
 (22) 出願日 平成13年7月27日(2001.7.27)
 (65) 公開番号 特開2003-44009 (P2003-44009A)
 (43) 公開日 平成15年2月14日(2003.2.14)
 審査請求日 平成17年8月11日(2005.8.11)

(73) 特許権者 000001889
 三洋電機株式会社
 大阪府守口市京阪本通2丁目5番5号
 (74) 代理人 100131071
 弁理士 ▲角▼谷 浩
 (72) 発明者 北川 誠
 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
 (72) 発明者 小林 貢
 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
 (72) 発明者 藤岡 誠
 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型表示装置及びその制御装置

(57) 【特許請求の範囲】

【請求項1】

複数のゲート線と、
 前記ゲート線に交差する複数のデータ線と、
 前記ゲート線及びデータ線の交点に配置されるスイッチング素子と、
 前記スイッチング素子それぞれに接続された複数の画素電極と、を有し、
 1フレーム期間毎に全ての前記画素電極に前記データ線から映像信号を供給し、前記画素電極と前記共通電極との間に生じる画素電圧に応じた表示を行うアクティブマトリクス型表示装置において、
 随時入力される映像信号に対し所定の処理を施すデータ処理部の出力に応じ、該映像信号に同期し、フレーム期間の最初にパルス出力されるタイミング信号である外部垂直同期信号に基づいて随時表示を行う動画モードと、
 複数画素の映像信号を保持するメモリの出力に応じ、内部垂直同期信号を表示装置内部で作成して表示を行う静止画モードと、を切り換えて表示し、
 あるフレーム期間に静止画モードから動画モードへ切り換える静動切換信号を受けた時、当該フレーム期間が終了するまでは静止画モードを継続し、次の内部垂直同期信号は作成せず、当該フレーム期間終了後、次に外部垂直同期信号が入力された時、動画モードによる表示を開始することを特徴とするアクティブマトリクス型表示装置。

【請求項2】

あるフレーム期間に動画モードから静止画モードへの切り換える動静切換信号を受けたと

き、直ちに静止画モードに切り替えることを特徴とする請求項 1 に記載のアクティブマトリクス型表示装置。

【請求項 3】

複数のゲート線と、
 前記ゲート線に交差する複数のデータ線と、
 前記ゲート線及びデータ線の交点に配置されるスイッチング素子と、
 前記スイッチング素子それぞれに接続された複数の画素電極と、を有し、
 前記画素電極と前記共通電極との間に生じる画素電圧に応じた表示を行うアクティブマトリクス型表示装置を制御する制御装置であって、
 随時入力される映像信号に対し所定の処理を施し随時出力するデータ処理部と、複数画素の映像信号を保持して出力するメモリと、
 前記データ処理部の出力と前記メモリの出力とを選択して切り換える切換手段と、
 1 フレーム期間毎にパルス出力する垂直同期信号を含むタイミング信号を出力するタイミングコントローラと、
 前記タイミングコントローラに接続された発振器とを有し、
 前記データ処理部を選択している時は、外部から入力される映像信号に同期し、フレーム期間の最初にパルス出力される外部垂直同期信号を含む外部タイミング信号に基づいて動作し、
 前記メモリを選択している時は、前記タイミングコントローラが前記発振器の出力に基づいて作成する内部垂直同期信号を含む内部タイミング信号に基づいて動作し、
 前記メモリの出力を選択しているフレーム期間に、前記メモリから前記データ処理部に切り換える静動切換信号が入力された時、当該フレーム期間が終了するまでは前記メモリの出力を選択し続け、前記タイミングコントローラは、当該フレーム期間が終了するまでは内部タイミング信号を作成し続け、かつ次の内部垂直同期信号は作成せず、当該フレーム期間終了後、次に外部垂直同期信号が入力された時、前記データ処理部の出力に切り替えて、外部タイミング信号に基づいた動作を開始することを特徴とするアクティブマトリクス型表示装置の制御装置。

【請求項 4】

あるフレーム期間に前記データ処理部の出力から前記メモリの出力へ切り換える動静切換信号を受けたとき、直ちに静止画モードに切り替えることを特徴とする請求項 3 に記載のアクティブマトリクス型表示装置の制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は随時入力される映像信号を随時表示する動画モードと、フレームメモリに保存された映像信号を表示する静止画モードを切り換えて表示する表示装置に関する。

【0002】

【従来の技術】

近年の携帯電話やノートパソコンを初めとする携帯情報端末（PDA）の普及に伴い、消費電力の小さい表示装置として液晶表示装置（LCD）やエレクトロルミネッセンス（EL）表示装置などの表示装置が用いられている。

【0003】

図 4 に従来の表示装置の一例としてアクティブマトリクス型 LCD を示す。アクティブマトリクス型表示装置は、液晶パネル 100 に制御回路 200 が接続されて構成される。

【0004】

液晶パネル 100 は、複数の画素電極 1 が形成された第 1 の基板と複数の画素電極に対向する一つの共通電極 10 が形成された第 2 の基板との間に液晶を封入してなる。第 1 の基板には、複数の画素電極 1 と、画素電極 1 それぞれに対応して例えば薄膜トランジスタ（TFT）よりなるスイッチング素子 2 が行列状に配置される。画素電極 1 の行列に対応して行方向にゲート線 3、列方向にデータ線 4 が配置される。各画素 TFT 2 のゲートにゲ

ート線 3 が、ドレインにデータ線 4 が接続されている。ゲート線 3 は表示領域の周囲に配置されるゲート線シフトレジスタ 5 に接続されている。データ線 4 はデータ線選択 T F T 6 を介してデータバス線 7 に接続され、データ線選択 T F T 6 のゲートはデータ線シフトレジスタ 8 の出力に接続されている。データ線選択 T F T 6 とデータ線シフトレジスタ 8 が、順次データ線 4 を選択してデータ信号を供給するデータ線ドライバを構成している。各画素には画素電圧を保持するために液晶容量と並列に補助容量 9 が配置されている。

【 0 0 0 5 】

制御回路 2 0 0 は、データ処理部 2 1、C P U インターフェイス 2 2、タイミングコントローラ 2 3、デジタルアナログコンバータ (D A C) 2 4 を有する。データ処理部 2 1 は、外部から入力される映像信号に対し、映像信号がアナログ信号の場合はまず適切なタイ
10 ミングでサンプリングするとともにデジタル信号に変換し、ブライトやコントラストを調整し、ガンマ補正をかけたたりして、液晶パネル 1 0 0 に最適な信号を作成する。C P U インターフェイス 2 2 は、P D A や携帯電話などの L C D が搭載されている機器を制御する図示しない C P U の命令 (コマンド) を受信し、コマンドに応じて各部に制御信号を送信する。タイミングコントローラ 2 3 は、映像信号から抽出された垂直スタート信号や水平同期信号を基に液晶パネル 1 0 0 に対し、各種タイミング信号を出力する。D A C 2 4 はデータ処理部が出力する R G B デジタルデータを液晶パネル 1 0 0 の画素電圧に最適な電圧に変換して出力する。

【 0 0 0 6 】

次にアクティブマトリクス型 L C D の動作について、駆動制御信号とともに説明する。図
20 5 及び図 6 はいくつかのタイミング信号を示すタイミングチャートである。垂直同期信号 Vsync は垂直同期期間の開始時毎に 1 度ハイが出力されるクロックで、フレーム期間の開始を示す。垂直スタート信号 S T V は、ゲート線シフトレジスタ 5 に入力される。ゲート線シフトレジスタ 5 はシフトレジスタで、垂直スタート信号 S T V を受けて動作を開始する。ゲート線クロック C K G はゲート線シフトレジスタ 5 に入力され、ゲート線クロック C K G 毎にシフトレジスタが次に切り替わり、ゲート線 3 に順次ゲート信号を供給する。ゲート線クロック C K G 半周期が水平同期期間に相当する。ゲート信号が供給されているゲート線 3 に接続された画素 T F T 2 は、全てオンする。水平スタート信号 S T H はゲート線クロック C K G の倍周期でやや遅延したクロックで、データ線ドライバのデータ線シフトレジスタ 8 に入力される。データ線シフトレジスタ 8 は水平スタート信号 S T H を受
30 けて動作を開始する。データ線クロック C K D はデータ線シフトレジスタ 8 に入力され、データ線クロック C K D 毎にシフトレジスタが次に切り替わり、データ線選択 T F T 6 に順次データ線選択信号を供給する。データ線選択信号が供給されているデータ線選択 T F T 6 はオンし、データバス線 7 よりデータ線 4、画素 T F T 2 を介してデータ信号 D A T A が画素電極 1 に供給される。図示したように、データバス線 7 を複数とし、それぞれに対応するデータ線選択 T F T 6 に同じゲート信号を入力することによって、複数の画素電極 1 に同時に画素電圧を印加する場合もある。データ線シフトレジスタ 8 が全てのデータ線 4 を選択し終わると、再びゲート線クロック C K G が入力され、次のゲート線 3 が選択される。同様にして、ゲート線シフトレジスタ 5 が全てのゲート線 3 を選択し終わると、
40 1 つの画面が表示し終わる。1 行分のデータ、例えば 1 7 6 画素分のデータを書き込み終わるたびに、一定期間データが入力されない水平ブランキング期間がある。また、全画素、例えば 2 2 0 行分のデータを書き込み終わるたびに、一定期間 (数水平期間程度) データが入力されない垂直ブランキング期間がある。垂直ブランキング期間中に次の垂直同期信号 Vsync が入力され、次のフレームが開始され上記動作を最初から繰り返す。

【 0 0 0 7 】

ところで、携帯電話などの P D A においては、動作時間を確保するために、消費電力の削減が重要である。そこで、携帯電話などでは、1 画面分の映像データを保存できる容量を有したフレームメモリを搭載し、フレームメモリに保存されたデータを表示する表示装置が用いられることが多い。図 7 にフレームメモリを搭載した表示装置を示す。図 4 に示した表示装置と同じ構成については同じ番号を与え、詳しい説明を省略する。フレームメモ
50

リ 2 5 は液晶パネル 1 0 0 の全画素のデジタル映像データが CPU インターフェイス 2 2 を介して入力され、これを保持する S R A M である。フレームメモリ 2 5 が保持している映像データは、D A C 2 4 によって画素電圧に変換され、各画素電極に供給される。

【 0 0 0 8 】

フレームメモリ 2 5 に保存されている映像データを表示する場合、外部から垂直同期信号 Vsync 等のタイミング信号が供給されないため、タイミング信号を作成する必要がある。

発振器 2 6 は基本クロックを作成し、タイミングコントローラ 2 3 に供給する。タイミングコントローラ 2 3 は基本クロックを逡倍してデータ線クロック C K D を作成する。基本クロックをタイミングコントローラ内のカウンタで計数することによって、データ線クロック C K D 所定数に 1 度の割合でパルスを作成し、水平スタート信号 S T H やゲート線クロック C K G 等を作成する。そして、基本クロックを別のカウンタで計数して垂直スタート信号 S T V 等を作成する。

10

【 0 0 0 9 】

【 発明が解決しようとする課題 】

フレームメモリ 2 5 を有する表示装置は、外部から表示データを入力する必要がないため、消費電力が少ない点で利点がある。しかし、映像データを一旦フレームメモリ 2 5 に保存する必要があり、この保存に時間を要するため、動画を表示するに十分な描画速度がない。

【 0 0 1 0 】

そこで本発明は、動画を表示でき、しかも消費電力が少ない表示装置を提供することを目的とする。

20

【 0 0 1 1 】

【 課題を解決するための手段 】

本発明は、上記課題を解決するためになされたものであり、複数のゲート線と、ゲート線に交差する複数のデータ線と、ゲート線及びデータ線の交点に配置されるスイッチング素子と、スイッチング素子それぞれに接続された複数の画素電極と、を有し、1 フレーム期間毎に全ての画素電極にデータ線から映像信号を供給し、画素電極と共通電極との間に生じる画素電圧に応じた表示を行うアクティブマトリクス型表示装置において、随時入力される映像信号に対し所定の処理を施すデータ処理部の出力に応じて随時表示を行う動画モードと、複数画素の映像信号を保持するメモリの出力に応じて表示を行う静止画モードと、を切り換えて表示し、あるフレーム期間に静止画モードから動画モードへ切り換える静動切換信号を受けた時、当該フレーム期間が終了するまでは静止画モードを継続し、次のフレーム期間から動画モードに切り換えるアクティブマトリクス型表示装置及びその制御装置である。

30

【 0 0 1 2 】

さらに、動画モードにおいては、外部から入力される映像信号に同期し、フレーム期間の最初にパルス出力されるタイミング信号である外部垂直同期信号に基づいて動作し、静止画モードにおいては内部垂直同期信号を表示装置内部で作成し、静止画モード表示中のあるフレーム期間に静動切換信号を受けた時、当該フレーム期間が終了するまでは静止画モードを継続し、次の内部垂直同期信号は作成せず、当該フレーム期間終了後、次に外部垂直同期信号が入力された時、動画モードによる表示を開始する。

40

【 0 0 1 3 】

さらに、動画モードから静止画モードへの切り換えタイミングは、静止画モードから動画モードへの切り換えタイミングと異なる。

【 0 0 1 4 】

【 発明の実施の形態 】

図 1 に本発明の実施形態にかかる表示装置を示す。従来と同様の構成については同じ番号を与え、説明を省略する。本実施形態の液晶パネル 1 0 0 は従来と全く同様である。本実施形態の制御回路 2 0 0 においては、データ処理部 2 1 とフレームメモリ 2 5 が両方配置され、これらの出力を選択して切り換えるセレクタ 2 7 を備え、動画モードと静止画モー

50

ドとを切り換えて表示する点が従来と異なる。動画モードでは、随時入力される映像信号に対し、データ処理部 21 がブライトやコントラストを調整し、ガンマ補正をかけたりして、随時液晶パネル 100 に最適な信号を作成して出力し、これに応じて随時表示を行う。静止画モードでは、フレームメモリに保存されている映像信号に応じて表示を行う。

【0015】

本実施形態においては、動画を表示するときは、描画速度の早い動画モード、通常は、描画速度が遅いが消費電力の少ない静止画モードと、切り換えて表示することによって、使用者の利便性を損なうことなくより消費電力の少ない表示装置とすることができる。例えば通常は静止画モードで表示を行い、動画信号を受信したときや、使用者がキー操作を行ったときに、表示装置が搭載される PDA や携帯電話などを制御する CPU が静止画モードから動画モードへ切り換える切換信号を出力するように設定しておき、動画モードで動画表示が終了してから、またはユーザがキー操作を終了してから一定期間経過後に再び CPU から静止画モードに切り換える切換信号を出力するように設定しておく。CPU からの切換信号は CPU インターフェイス 22 を介してタイミングコントローラ 23 に出力され、タイミングコントローラ 23 はこれに基づいてセレクタ 27 を切り換える。これによって、データ処理部 21 からの出力とフレームメモリ 25 からの出力とが切り替わり、動画モードと静止画モードが切り替わる。

【0016】

いずれのモードにおいても、その動作モードの間は、図 5、図 6 に示したタイミング信号によって、従来と全く同様に表示動作を行う。ただし、動画モードでは、各タイミング信号は、外部から入力される映像信号から抽出したクロックを用いて作成される外部タイミング信号であり、静止画モードではタイミングコントローラ 23 に接続された発振器 26 の出力する基本クロックに基づいて作成される内部タイミング信号を用いる。これらのタイミング信号は、本質的に同様な信号であるが、本明細書では、外部信号から抽出されるタイミング信号を外部タイミング信号、内蔵される発振器 26 の出力から作成されるタイミング信号を内部タイミング信号として区別して表記する場合がある。例えば、垂直同期信号 Vsync においても、外部信号から抽出したものを外部垂直同期信号、発振器 26 の出力に基づくものを内部垂直同期信号と区別して表記する場合がある。

【0017】

本実施形態の表示装置は、基本的には従来と同様に動作させることができるが、動作モードを切り換える時に更なる工夫を要する。なぜならば、外部タイミング信号と内部タイミング信号は、互いに全く無関係に作成されるため、例えば外部垂直同期信号と内部垂直同期信号とは全く同期していない。また、モード切り換えを行う切換信号は、機器の CPU より CPU インターフェイスを介して入力されるが、このコマンドも両タイミング信号とは全く無関係に発せられる。

【0018】

まず、モード切り換えに係る第 1 の実施形態について説明する。第 1 の実施形態では、モード切換信号が入力された時点でタイミングコントローラの水平カウンタと垂直カウンタを強制的にリセットし、即座に切り換えたモードで 1 行 1 列めから表示を開始する。具体的には、モード切換信号が入力された時点でタイミングコントローラ 23 が垂直スタート信号 STV と水平スタート信号 STH とを出力し、シフトレジスタを最初から動作させる。この場合、タイミングコントローラ 23 は、ゲート線クロック CKG とデータ線クロック CKD とを計数するカウンタを内蔵しており、何行目何列目の画素に画素電圧を供給しているかを把握しているが、このカウンタをリセットする必要がある。

【0019】

しかし、この第 1 の実施形態は、以下に述べる問題点を有する。モード切換信号は垂直同期信号 Vsync に同期していないので、たいていの場合、フレーム期間中に入力される。ところが、フレーム期間中では、既にゲート線シフトレジスタ 5、データ線シフトレジスタ 8 は動作を開始している。いま、n 行 m 列の画素電極に画素電圧が供給されているとする。そこでモード切換信号が入力されると、強制的にリセットされ、1 行 1 列目から再び画

10

20

30

40

50

素電圧が供給されるが、シフトレジスタは1行1列と n 行 $m+1$ 列を同時に選択してしまうこととなる。この結果、モード切り換えが行われたフレームでは、2行目と $n+1$ 行目、3行目と $n+2$ 行目が同時に選択され、画面の上部と下部に同じ画像が表示されてしまい、見苦しいものとなる。

【0020】

次に、モード切り換えにかかる、より優れた第2の実施形態について説明する。まず、動画モードから静止画モードへの切り換えについて述べる。図2は動画モードから静止画モードへ切り換える時のタイミングチャートである。上述したように、動画モードで表示をしているときは、外部から入力される外部タイミング信号に基づいて動作している。外部タイミング信号は、映像信号がデジタルである場合は、タイミング信号そのものとして入力されるし、映像信号がNTSCやPALといったアナログ信号である場合は、その映像信号から抽出して作り出されて入力される。制御回路200内部で抽出する場合もあるが、ここでは、総称して外部タイミング信号と呼ぶ。さて、あるフレーム期間に動画モードから静止画モードへ切り換える切換信号、(特に動画モードから静止画モードへの切り換えなので動静切換信号と区別して表記する場合がある)を受けたとする。タイミングコントローラに内蔵されている垂直カウンタは、垂直スタート信号STVでリセットされ、ゲートクロックを計数しており、水平カウンタは、水平スタート信号STHでリセットされデータ線クロックを計数しているため、それぞれの計数値(n, m)となっている。従って、この計数値がその時点で画素電圧を供給している画素の座標を示している。そこで、この計数値に応じたフレームメモリ25のアドレスより映像信号を読み出せば、その次の画素電極に応じた映像信号をフレームメモリ25から読み出すことができる。そこで、動静切換信号がCPUインターフェイス22を介してタイミングコントローラ23に入力されると、タイミングコントローラ23は、垂直カウンタ及び水平カウンタの計数値をリセットすることなく、発振器26の出力する基本クロックに基づいて内部タイミング信号を出力し始め、セレクタ27を切り換えてフレームメモリ25を選択し、直ちに静止画モードに切り換える。次の画素電極には、フレームメモリ25の対応するアドレスからの映像信号が供給される。このように切り換えれば、ゲート線を2本同時に選択することがないので、モード切り換えに際して見苦しい表示となることがない。

【0021】

ここで、外部タイミング信号のデータクロック(基本クロック)と、発振器26の出力する基本クロックとは、同期していないが、問題は生じない。タイミングコントローラに内蔵されたカウンタがリセットされないので、モード切り換えに際しては、基本クロックの1周期程度、動作を停止するに過ぎないからである。本実施形態においては、タイミングコントローラ23は、基本クロック1周期未満のクロックは、誤動作の原因となるので出力しないようになっており、従って、モード切り換えに際しては、図示した t の期間、基本クロックの1周期以上動作を停止することになる。

【0022】

次に静止画モードから動画モードへの切り換えについて述べる。図3は静止画モードから動画モードへ切り換える時のタイミングチャートである。あるフレーム期間に静止画モードから動画モードへの切換信号(特に動静切換信号と表記する場合がある)を受けた時、特に動作の切り換えは行わず、そのフレーム期間が終了するまでは発振器26の出力に基づく内部タイミング信号による動作、静止画モードを継続する。そして、次の内部垂直同期信号は出力しない。その後、期間 t_2 経過すると、外部垂直同期信号が入力されるので、外部垂直同期信号以後の次のフレーム期間からは、外部タイミング信号に基づく動画モードに切り換える。このように切り換えれば、1フレーム期間が完了するまでそのモードを継続するので、ゲート線を2本同時に選択することがなく、モード切り換えに際して見苦しい表示となることがない。

【0023】

静止画モードと動画モードとの間の期間 t_2 は、特にクロックを供給する必要はない。しかし、外部垂直同期信号が入力されるのと全く同時に各外部タイミング信号を安定して

10

20

30

40

50

供給することは困難であるので、外部垂直同期信号が入力されるよりも数基本クロック先行して外部タイミング信号を出力し始めるようにすると良い。期間 t_2 は、タイミング信号が供給されても、垂直スタート信号 STV も水平スタート信号 STH も供給されないので、シフトレジスタ 5、8 が動作を開始することはない。もちろん、静止画モードのフレーム期間が終了した直後に外部タイミング信号に切り換えても良い。

【0024】

静止画モードの時は映像信号の供給、タイミング信号の供給が制御回路 200 で閉じているのに対し、動画モードでは、外部から映像信号が供給され、これに同期して表示動作を行わざるを得ない。そこで、上述したように、第 2 の実施形態では、静止画モードから動画モードへの切り換えタイミングと、動画モードから静止画モードへの切り換えタイミングとが異なり、それぞれの切り換えに最適化した手順でモード切り換えを行い、より表示品質を向上することができる。

10

【0025】

なお、上記実施形態において、アクティブマトリクス型表示装置として液晶表示装置を例示して説明したがこの限りではなく、EL表示装置や、LED表示装置、真空蛍光表示装置等でも同様に実施することができる。

【0026】

【発明の効果】

以上に詳述したように、本発明によれば、データ処理部の出力に応じて随時表示を行う動画モードと、複数画素の映像信号を保持するメモリの出力に応じて表示を行う静止画モードとを切り換えて表示するので、消費電力が少なく、かつ表示品質の高い表示装置とすることができる。

20

【0027】

さらに、あるフレーム期間に静止画モードから動画モードへ切り換える静動切換信号を受けた時、当該フレーム期間が終了するまでは静止画モードを継続し、次のフレーム期間から動画モードに切り換えることによって、静止画モードから動画モードに切り換える時に、見苦しい表示を行うことなくモードを切り換えることができる。

【0028】

さらに、静止画モード表示中のあるフレーム期間に静動切換信号を受けた時、当該フレーム期間が終了するまでは静止画モードを継続し、次の内部垂直同期信号は作成せず、当該フレーム期間終了後、次に外部垂直同期信号が入力された時、動画モードによる表示を開始するようにすることによって、本願発明を比較的簡単な構成で実施することができる。

30

【0029】

さらに、動画モードから静止画モードへの切り換えタイミングは、静止画モードから動画モードへの切り換えタイミングと異なるので、それぞれの切り換えに最適化した手順でモード切り換えを行い、より表示品質を向上することができる。

【図面の簡単な説明】

【図 1】本発明の実施形態にかかるアクティブマトリクス型表示装置を示す図である。

【図 2】本発明の動画モードから静止画モードへの切り換えを説明するためのタイミングチャートである。

40

【図 3】本発明の静止画モードから動画モードへの切り換えを説明するためのタイミングチャートである。

【図 4】従来 of アクティブマトリクス型表示装置を示す図である。

【図 5】アクティブマトリクス型表示装置の動作を説明するためのタイミングチャートである。

【図 6】アクティブマトリクス型表示装置の動作を説明するためのタイミングチャートである。

【図 7】従来 of アクティブマトリクス型表示装置を示す図である。

【符号の説明】

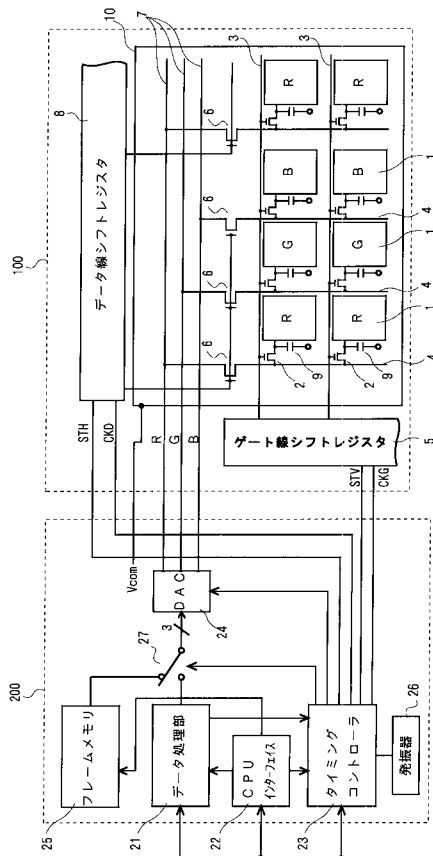
1：画素電極

2：画素スイッチング素子 (TFT)

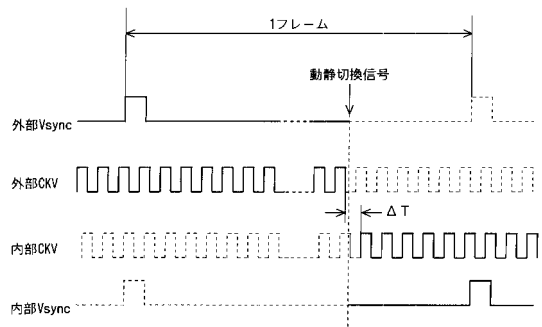
50

- 3 : ゲート線
- 4 : データ線
- 5 : シフトレジスタ
- 6 : データ線選択スイッチング素子 (T F T)
- 7 : データバス線
- 8 : シフトレジスタ
- 9 : 補助容量
- 10 : 共通電極
- 21 : データ処理部
- 22 : C P Uインターフェイス
- 23 : タイミングコントローラ
- 24 : デジタルアナログ変換器
- 25 : フレームメモリ
- 26 : 発振器
- 27 : 切り換え手段 (セレクタ)

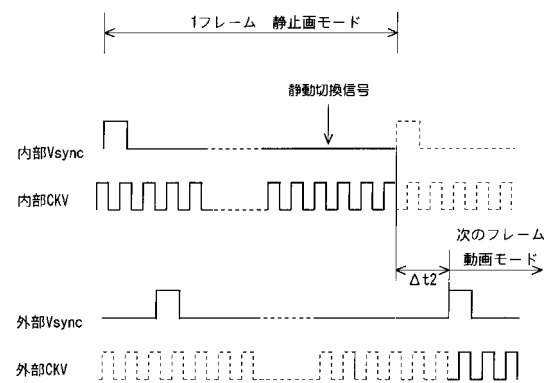
【 図 1 】



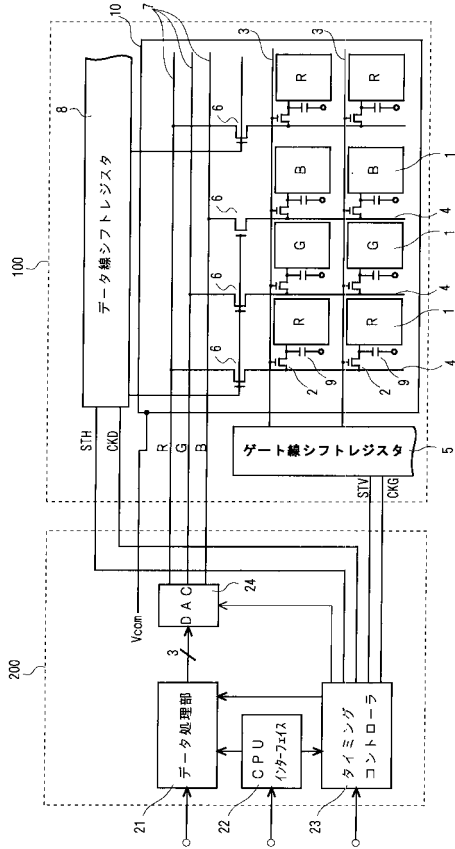
【 図 2 】



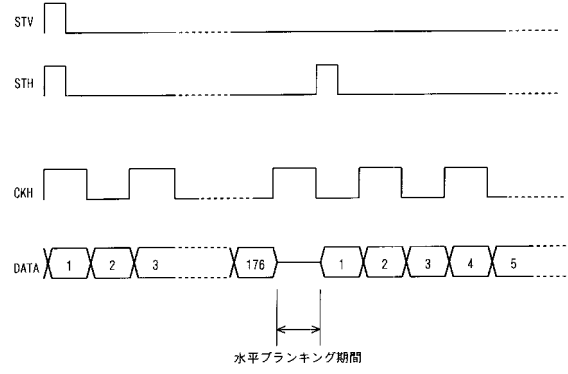
【 図 3 】



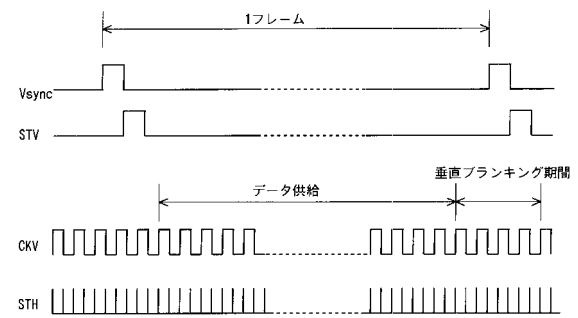
【図4】



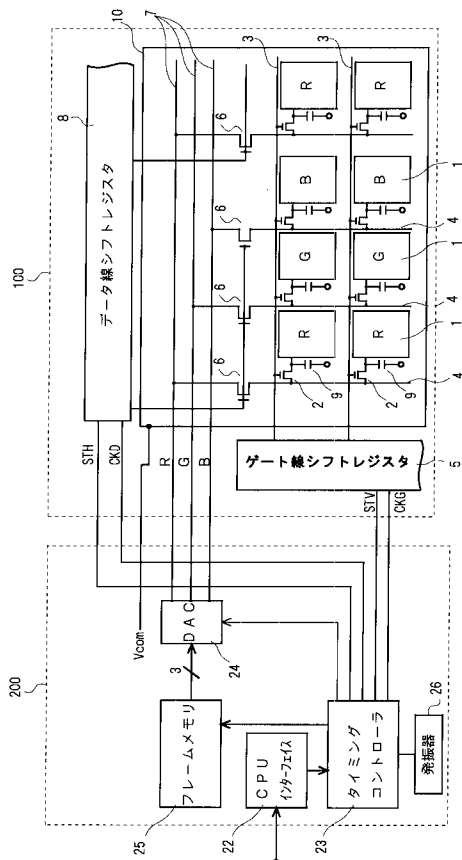
【図5】



【図6】



【図7】



フロントページの続き

審査官 小川 浩史

- (56)参考文献 特開平02 - 249377 (JP, A)
特開2000 - 284738 (JP, A)
特開2003 - 044010 (JP, A)
特開2000 - 330502 (JP, A)
特開平11 - 352918 (JP, A)
特開平07 - 074981 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
IPC G09G 3/00 - 3/38
G02F 1/133 505-580